



## (12) 发明专利申请

(10) 申请公布号 CN 102819156 A

(43) 申请公布日 2012. 12. 12

(21) 申请号 201110461941. 1

G02F 1/1368 (2006. 01)

(22) 申请日 2011. 12. 30

H01L 21/77 (2006. 01)

(30) 优先权数据

10-2011-0055784 2011. 06. 09 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 赵容秀 崔荣锡 金东熙 文教浩

金哲泰 崔圭善

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362 (2006. 01)

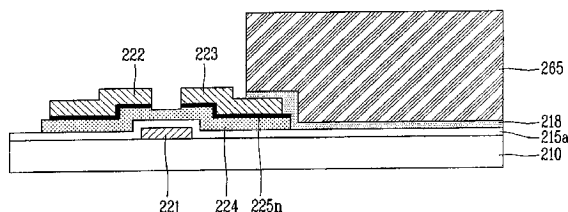
权利要求书 2 页 说明书 15 页 附图 28 页

(54) 发明名称

边缘场切换液晶显示装置的制造方法

(57) 摘要

一种边缘场切换 (FFS)- 液晶显示 (LCD) 装置的制造方法, 包括: 在第一基板上形成栅极电极和栅极线; 在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜; 通过单个掩模工序, 在栅极电极的上方形成有源层、源极电极和漏极电极, 以及形成与栅极线交叉以限定像素区域的数据线; 通过单个掩模工序形成电连接到漏极电极的像素电极; 在形成了像素电极的第一基板上形成钝化膜; 在像素部分的上方形成公共电极, 所述公共电极成单个图案形成, 所述公共电极用于与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场; 将第一基板粘结到第二基板, 其中通过在形成了像素电极之后进行反向沟道蚀刻, 在有源层与源极电极和漏极电极之间形成欧姆接触层。



1. 一种边缘场切换-液晶显示装置的制造方法,包括:  
在第一基板上形成栅极电极和栅极线;  
在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜;  
通过单个掩模工序,在栅极电极的上方形形成有源层、源极电极和漏极电极,并且形成与栅极线交叉以限定像素区域的数据线;  
通过单个掩模工序形成电连接到漏极电极的像素电极;  
在形成了像素电极的第一基板上形成钝化膜;  
在像素部分的上方形成公共电极,所述公共电极成单个图案形成,并且用于与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场;以及  
将第一基板粘结到第二基板,  
其中通过在形成了像素电极之后进行反向沟道蚀刻,来在有源层与源极电极和漏极电极之间形成欧姆接触层。
2. 如权利要求1所述的方法,其中形成有源层、源极和漏极电极和像素电极的步骤包括:  
在栅极绝缘膜上形成非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜;  
在所述第二导电膜上形成第一到第三光敏膜图案;  
通过使用第一到第三光敏膜图案作为掩模,来选择性地去除第二导电膜,由此设置由第二导电膜形成的导电膜图案;  
通过使用第一到第三光敏膜图案作为掩模,来选择性地去除非晶硅薄膜和n+ 非晶硅薄膜,由此在导电膜图案的下面设置由非晶硅薄膜和n+ 非晶硅薄膜形成的有源层和n+ 非晶硅薄膜图案;  
通过灰化工序去除第三光敏膜图案,并且形成具有去除了第三光敏膜图案的厚度的厚度的第四和第五光敏膜图案;  
通过使用第四和第五光敏膜图案作为掩模,来选择性去除导电膜图案,由此在n+ 非晶硅薄膜图案上设置由第二导电膜形成的源极电极和漏极电极;  
去除第四和第五光敏膜图案;  
在第一基板的整个表面上形成第三导电膜;  
在第三导电膜上形成光敏膜图案;以及  
通过使用光敏膜图案作为掩模,来选择性地去除第三导电膜,由此设置电连接到漏极电极并且由第三导电膜形成的像素电极。
3. 如权利要求2所述的方法,其中所述第二导电膜具有至少两层的多层结构,所述至少两层具有包括铜、或铜合金或铝的低电阻不透明导电材料。
4. 如权利要求2所述的方法,其中所述第三导电膜由包括氧化铟锡或氧化铟锌的高透射率透明导电材料形成。
5. 如权利要求2所述的方法,其中通过湿式剥离工序去除所述第四和第五光敏膜图案。
6. 如权利要求2所述的方法,还包括通过湿式剥离工序去除光敏膜图案。
7. 如权利要求6所述的方法,还包括通过选择性地去除n+ 非晶硅薄膜图案,来在有源层与源极和漏极电极之间形成欧姆接触层。

8. 如权利要求 2 所述的方法,还包括:

通过使用光敏膜图案作为掩模选择性地去除 n+ 非晶硅薄膜图案,来在有源层与源极和漏极电极之间形成欧姆接触层。

9. 如权利要求 8 所述的方法,还包括通过湿式剥离工序去除光敏膜图案。

10. 一种边缘场切换-液晶显示装置的制造方法,包括:

在第一基板上形成栅极电极和栅极线;

在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜;

在栅极绝缘膜上形成非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜;

在第二导电膜上形成第一到第三光敏膜图案;

通过使用第一到第三光敏膜图案作为掩模,来选择性地去除第二导电膜,由此设置由第二导电膜形成的导电膜图案;

通过使用第一到第三光敏膜图案作为掩模,来选择性地去除非晶硅薄膜和 n+ 非晶硅薄膜,由此在导电膜图案的下面设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层和 n+ 非晶硅薄膜图案;

通过灰化工序去除第三光敏膜图案,并且形成具有去除了第三光敏膜图案厚度的厚度的第四和第五光敏膜图案;

通过使用第四和第五光敏膜图案作为掩模,选择性地去除导电膜图案,由此在 n+ 非晶硅薄膜图案上设置由第二导电膜形成的源极电极和漏极电极;

通过使用具有从中去除了  $\text{Cl}_2$  的等离子气体的干式蚀刻,借助使用第四和第五光敏膜图案作为掩模,来选择性地去除 n+ 非晶硅薄膜图案,由此设置由 n+ 非晶硅薄膜形成的欧姆接触层;

去除第四和第五光敏膜图案;

在第一基板的整个表面上形成第三导电膜;

在第三导电膜上形成光敏膜图案;

通过使用光敏膜图案作为掩模,来选择性地去除第三导电膜,由此设置直接电连接到漏极电极的并且由第三导电膜形成的像素电极;

在形成了像素电极的第一基板上形成钝化膜;

在像素部分的上方形成公共电极,所述公共电极成单个图案形成,并且所述公共电极用于与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场;和

将第一基板粘结到第二基板。

11. 如权利要求 10 所述的方法,其中第二导电膜具有至少两层的多层结构,所述至少两层具有包括铜、或铜合金或铝的低电阻不透明导电材料。

12. 如权利要求 10 所述的方法,其中第三导电膜由包括氧化铟锡或氧化铟锌的高透射率透明导电材料形成。

13. 如权利要求 10 的方法,其中通过湿式剥离工序去除第四和第五光敏膜图案。

14. 如权利要求 10 的方法,还包括通过湿式剥离工序去除光敏膜图案。

## 边缘场切换液晶显示装置的制造方法

### 技术领域

[0001] 本发明涉及边缘场切换 (FFS)-液晶显示 (LCD) 装置的制造方法,尤其涉及能够实现高分辨率和宽视角的 FFS-LCD 装置的制造方法。

### 背景技术

[0002] 随着对信息显示器的关注和对便携式信息媒介的需要增加,对替代传统显示装置阴极射线管 (CRT) 的平板显示器 (FPD) 的研究和商业化正活跃地进行着。这些平板显示器中的一种,液晶显示 (LCD) 装置用来通过利用液晶 (LC) 的光各向异性来显示图像。由于优越的分辨率、彩色再现特性和图像质量, LCD 装置正被活跃地应用于笔记本、桌上型监视器等中。

[0003] LCD 装置包括:滤色器基板、阵列基板、和夹在滤色器基板和阵列基板之间的 LC 层。

[0004] 下面,将参照图 1 更加详细地解释现有技术的 LCD 装置的结构。

[0005] 图 1 是示意性图示现有技术的 LCD 的结构分解透视图。

[0006] 如图 1 所示, LCD 装置包括:滤色器基板 5、阵列基板 10、和插在滤色器基板 5 和阵列基板 10 之间的 LC 层 30。

[0007] 滤色器基板 5 由如下组成:滤色器 (C),由用来实现红、绿和蓝 (RGB) 色的子滤色器 7 组成;黑矩阵 6,用来将子滤色器 7 彼此划分并且遮蔽通过 LC 层 30 的光;和透明的公共电极 8,用来向 LC 层 30 施加电压。

[0008] 阵列基板 10 由如下组成:多条栅极线 16 和数据线 17,所述多条栅极线 16 和数据线 17 沿水平和垂直方向布置,以限定多个像素区域 (P);薄膜晶体管 (TFT);开关器件,形成在栅极线 16 和数据线 17 之间的每一个交叉点处;和像素电极 18,形成在像素区域 (P) 内。

[0009] 彼此面对的滤色器基板 5 和阵列基板 10 通过形成在图像显示区域的外围上的密封剂 (未图示) 而彼此粘结,由此构成 LC 面板。滤色器基板 5 和阵列基板 10 通过形成在滤色器基板 5 或阵列基板 10 处的粘结键而彼此粘结。

[0010] 通常通过驱动沿垂直于基板的方向的扭曲 LC 分子的扭曲向列 (TN) 方法来驱动 LCD 装置。然而, TN 方法具有的缺点是 LCD 装置具有  $90^\circ$  的窄视角。这是由于 LC 分子的折射各向异性导致的。更具体地说,当向面板施加电压时,使沿平行于基板的方向取向的 LC 分子沿垂直于基板的方向重新取向。

[0011] 为了解决这个缺点,已经提出了通过沿平行于基板的方向驱动 LC 分子而能够将视角加宽到大于  $170^\circ$  的角度的面内切换 (IPS)-LCD 装置。这将更加详细地进行解释。

[0012] 图 2 和图 3 是图示 IPS-LCD 装置的阵列基板的一部分的剖面图,示意性地图示了边缘场切换 (FFS)-LCD 装置的阵列基板的一部分。FFS-LCD 装置通过使在像素电极和公共电极之间形成的边缘场穿透缝隙 (slit),驱动设置在像素区域和公共电极上的 LC 分子,从而显示图像。

[0013] 在 FFS-LCD 装置中,在 LC 分子水平取向的状态下,公共电极形成在下部,并且像素电极形成在上部。这会在水平和垂直方向上产生电场,由此使 LC 分子扭曲和倾斜。

[0014] 图 2 图示了通过进行六道光刻工序(下文将称为掩模工序)来制造阵列基板,图 3 图示了通过进行五道掩模工序来制造阵列基板。

[0015] 参照图 2 和图 3,在现有技术的 FFS-LCD 装置中,在透明的阵列基板 10 上水平和垂直地布置栅极线(未图示)和数据线(未图示),由此限定像素区域。在栅极线和数据线之间的每一个交叉点处形成开关器件,薄膜晶体管(TFT)。

[0016] TFT 由如下组成:栅极电极 21,连接到数据线;源极电极 22,连接到数据线;漏极电极 23,连接到像素电极 18。并且,TFT 包括:栅极绝缘膜 15a,用来将栅极电极 21 与源极电极 22 和漏极电极 23 绝缘;有源层 24,用来通过提供给栅极电极 21 的栅极电压,在源极电极 22 和漏极 23 之间形成导电沟道。

[0017] 通过欧姆接触层 25n,有源层 24 的源极区域和漏极区域与源极电极 22 和漏极电极 23 一起形成欧姆接触层 25n。

[0018] 在像素区域内形成公共电极 8 和像素电极 18。公共电极 8 包括其中的多个狭缝(8s),以便与箱形的像素电极 18 一起产生边缘场。

[0019] 图 2 的像素电极 18 通过第一钝化膜 15b 的接触孔电连接到漏极电极 23,图 3 的像素电极 18 不用接触孔而直接电连接到漏极电极 23。

[0020] 图 2 的元件符号 15c 表示第二钝化膜。

[0021] 在借助柱状隔离物将盒间隙在阵列基板和滤色器基板之间保持恒定的状态下,通过在图像显示区域的外围处形成的密封剂将阵列基板粘结到滤色器基板上。给滤色器基板设置 TFT、黑矩阵、滤色器和覆盖层,所述黑矩阵用来防止光泄漏到栅极线和数据线,所述滤色器用来实现红、绿、和蓝(RGB)色。

[0022] 所述 FFS-LCD 装置具有视角宽的优点。而且,所述 FFS-LCD 装置在数据线的上方形成公共电极的情况下,能够通过减少黑矩阵的区域来提高开口率。

[0023] 通常,通过多道掩模工序来制造包括 TFT 的阵列基板。为了提高生产率,需要减少掩模工序的数量。然而,通过具有减少了一道工序的次数的掩模工序制造的图 3 的 FFS-LCD 装置会具有如下劣势:连接到漏极电极的像素电极的氧化铟锡(ITO)被腐蚀。

[0024] 图 4A 到图 4E 是顺序图示图 3 的阵列基板的制造工序的剖面图。

[0025] 如图 4A 所示,通过光刻工序(第一掩模工序),在阵列基板上形成由导电金属材料形成的栅极电极 21,和栅极线(未图示)。

[0026] 然后,如图 4B 所示,在上面具有栅极电极 21 和栅极线的阵列基板 10 上,顺序沉积栅极绝缘膜 15a、非晶硅薄膜、n+ 非晶硅薄膜、和导电金属材料。

[0027] 然后,通过光刻工序(第二掩模工序)来选择性地对非晶硅薄膜、n+ 非晶硅薄膜、和导电金属材料进行图案化,由此在栅极电极 21 上设置了栅极绝缘膜 15a 的状态下,形成由非晶硅薄膜形成的有源层 24。并且,在有源层 24 上形成由导电材料形成的源极电极 22 和漏极电极 23。通过第二掩模工序形成与栅极线一起限定像素区域的数据线(未图示)。

[0028] 在有源层 24 以及源极和漏极电极 22 和 23 之间形成欧姆接触层 25n,用来使有源层 24 与源极电极和漏极电极 22 和 23 彼此欧姆接触。

[0029] 如图 4C 所示,在阵列基板 10 的整个表面上沉积透明导电材料,然后通过光刻工序

(第三掩模工序)对所述透明导电材料选择性地图案化。结果是,形成电连接到漏极电极 23 的像素电极 18。

[0030] 如图 4D 所示,在形成了源极电极 22、漏极电极 23 和数据线的阵列基板 10 的整个表面上沉积钝化膜 15b。然后,通过光刻工序(第四掩模工序)去除钝化膜 15b 的一部分,由此形成接触孔(未图示)。

[0031] 最后,如图 4E 所示,在阵列基板 10 的整个表面上沉积透明导电材料,然后通过光刻工序(第五掩模工序)对所述透明导电材料选择性地进行图案化。结果是,完成了由透明导电材料形成的公共电极 8。公共电极 8 包括其中的多个缝隙(8s),以便于与设置在下面的像素电极 18 一起产生边缘场。

[0032] 在 FFS-LCD 装置中,由于在漏极电极上直接形成像素电极,所以掩模工序的数量可以减少一道工序。然而,由于工序过程中出现的问题,连接到漏极电极的像素电极的 ITO 会被部分腐蚀。这将参照附图更加详细地进行解释。

[0033] 图 5A 到图 5I 是图示图 4B 和图 4C 的第二和第三掩模工序的剖面图。

[0034] 如图 5A 所示,在形成了栅极电极 21 和栅极线的阵列基板 10 的整个表面上顺序沉积栅极绝缘膜 15a、非晶硅薄膜 20、n+ 非晶硅薄膜 25 和导电金属材料 30。

[0035] 在导电金属材料 30 上设置由诸如光刻胶这样的光敏材料形成的光敏膜。然后,用光通过掩模选择性地照射光敏膜。

[0036] 曝光后的光敏膜一经显影,预定厚度的第一到第三光敏膜图案 60a-60c 便保留在光被完全或部分遮蔽的遮蔽区域和第二透射区域中。而导电金属材料 30 暴露给光完全透过的第一透射区域。

[0037] 如图 5B 所示,利用湿蚀刻通过使用第一到第三光敏膜图案 60a-60c 作掩模,来去除导电金属材料的一部分。结果是,在阵列基板 10 上设置了由导电金属材料形成的导电膜图案 30'。

[0038] 如图 5C 所示,利用干蚀刻通过使用第一到第三光敏膜图案 60a-60c 作掩模,来部分去除非晶硅薄膜和 n+ 非晶硅薄膜。结果是,在导电膜图案 30' 的下面,设置了分别由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层 24 和 n+ 非晶硅薄膜图案 25'。

[0039] 然后,进行灰化工序以部分去除第一到第三光敏膜图案 60a-60c 的厚度。结果是,如图 5D 所示,第二透射区域的第三光敏膜图案被完全去除。

[0040] 第一光敏膜图案和第二光敏膜图案具有去除了第三光敏膜图案的厚度的厚度,由此分别作为第四光敏膜图案 60a' 和第五光敏膜图案 60b' 仅保留在遮蔽区域中。

[0041] 如图 5E 所示,利用湿蚀刻通过使用第四光敏膜图案 60a' 和第五光敏膜图案 60b' 作掩模,来部分去除导电膜图案。结果是,在 n+ 非晶硅薄膜图案 25' 上设置了由导电金属材料形成的源极电极 22 和漏极电极 23。

[0042] 如图 5F 所示,利用干蚀刻通过通过使用第四光敏膜图案 60a' 和第五光敏膜图案 60b' 作掩模(下文将称为反向沟道蚀刻(back channel-etch)),来部分去除 n+ 非晶硅薄膜图案。结果是,实现了由 n+ 非晶硅薄膜形成的欧姆接触层 25n。

[0043] 通常,用  $\text{SF}_6$ 、 $\text{Cl}_2$ 、He 等的气体混合物来进行干蚀刻, $\text{SF}_6$  和  $\text{Cl}_2$  与漏极电极 23 的铜(Cu)反应,由此形成诸如  $\text{CuF}_2$  和  $\text{CuCl}_2$  之类的铜化合物。

[0044] 然后,如图 5G 所示,通过干式剥离(dry strip)去除第四光敏膜图案 60a' 和第五

光敏膜图案 60b'。

[0045] 通常,通过使用  $\text{SF}_6$ 、 $\text{O}_2$  等的气体混合物来进行干式剥离,  $\text{SF}_6$  与漏极电极 23 的铜 (Cu) 反应,由此形成诸如  $\text{CuF}_2$  之类的铜化合物。

[0046] 如图 5H 所示,在阵列基板 10 的整个表面上沉积诸如 IT0 之类的透明导电金属材料 50,然后通过掩模工序来形成光敏膜图案 65。

[0047] 如图 5I 所示,利用湿蚀刻通过使用光敏膜图案 65 作掩模,来去除 IT0 的一部分。结果是,实现了由 IT0 形成的像素电极。

[0048] 由于通过前面提及的反向沟道蚀刻和干式剥离在漏极电极 23 上形成的诸如  $\text{CuF}_2$  和  $\text{CuCl}_2$  之类的铜化合物,导致与漏极电极 23 的粘结力降低,所以当对像素电极 18 进行图案化时,在漏极电极 23 上沉积的 IT0 被腐蚀。

[0049] 由于铜有效地用作低电阻配线,所以用铜来形成数据配线,例如源极电极、漏极电极和数据线。然而,由于铜优异的表面反应性而很容易被氧化,或者由于通过与另一种气体反应而使铜具有新的耦合结构,所以难以控制该工序。尤其在配线是由铜形成的情况下,依照表面状态电阻会增加,或者会发生与 IT0 连接的变差。

## 发明内容

[0050] 因此,详细说明的一个方面是提供一种实现高分辨率和宽视角的边缘场切换 (FFS)-液晶显示 (LCD) 装置的制造方法,所述方法能够使由铜形成的数据配线与由 IT0 形成的像素电极稳定地连接。

[0051] 为了实现这些和其它优点以及根据本说明书的目的,如具体化的和广泛描述的那样,提供一种边缘场切换 (FFS)-液晶显示 (LCD) 装置的制造方法,包括:在第一基板上形成栅极电极和栅极线;在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜;通过单个掩模工序,在栅极电极的上方形成有源层、源极电极、和漏极电极,以及形成与栅极线交叉以限定像素区域的数据线;通过单个掩模工序形成电连接到漏极电极的像素电极;在形成了像素电极的第一基板上形成钝化膜;在像素部分的上方形成以单个图案形成的公共电极,并且所述公共电极配置成与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场;以及将第一基板粘结到第二基板,其中通过在形成了像素电极之后进行反向沟道蚀刻,来在有源层与源极和漏极电极之间形成欧姆接触层。

[0052] 形成有源层、源极和漏极电极、以及像素电极的步骤可包括:在栅极绝缘膜上形成非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜;在第二导电膜上形成第一到第三光敏膜图案;通过使用第一到第三光敏膜图案作为掩模,来选择性地去除第二导电膜,由此设置由第二导电膜形成的导电膜图案;通过使用第一到第三光敏膜图案作为掩模,来选择性地去除非晶硅薄膜和 n+ 非晶硅薄膜,由此在导电膜图案的下面设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层和 n+ 非晶硅薄膜图案;通过灰化工序来去除第三光敏膜图案,并且形成具有去除了第三光敏膜图案厚度的厚度的第四和第五光敏膜图案;通过使用第四和第五光敏膜图案作为掩模,来选择性地去除导电膜图案,由此在 n+ 非晶硅薄膜图案上设置由第二导电膜形成的源极电极和漏极电极;去除第四和第五光敏膜图案;在第一基板的整个表面上形成第三导电膜;在第三导电膜上形成光敏膜图案;通过使用光敏膜图案作为掩模,来选择性地去除第三导电膜,由此设置像素电极,所述像素电极直接电连接到漏极电极并且由第

三导电膜形成。

[0053] 第二导电膜可以具有至少两层的多层结构,所述至少两层具有诸如铜、铜合金和铝这样的低电阻不透明导电材料。

[0054] 第三导电膜可以由包括氧化铟锡 (ITO) 或氧化铟锌 (IZO) 的高透射率的透明导电材料形成。

[0055] 第四和第五光敏膜图案可通过湿式剥离工序去除。

[0056] 所述方法还可包括通过湿式剥离工序去除光敏膜图案。

[0057] 所述方法还可包括通过选择性地去除 n+ 非晶硅薄膜图案,在有源层与源极和漏极电极之间形成欧姆接触层。

[0058] 所述方法还可包括通过使用光敏膜图案作为掩模而选择性地去除 n+ 非晶硅薄膜图案,来在有源层与源极和漏极电极之间形成欧姆接触层。

[0059] 所述方法还可包括通过湿式剥离工序去除光敏膜图案。

[0060] 根据本说明书另一个实施例,提供一种边缘场切换 (FFS)- 液晶显示 (LCD) 装置的制造方法,包括:在第一基板上形成栅极电极和栅极线;在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜;在栅极绝缘膜上形成非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜;在第二导电膜上形成第一到第三光敏膜图案;通过使用第一到第三光敏膜图案作为掩模,来选择性地去除第二导电膜,由此设置由第二导电膜形成的导电膜图案;通过用第一到第三光敏膜图案作掩模,选择性地去除非晶硅薄膜和 n+ 非晶硅薄膜,由此在导电膜图案的下面设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层和 n+ 非晶硅薄膜图案;通过灰化工序来去除第三光敏膜图案,并且形成具有去除了第三光敏膜图案厚度的厚度的第四和第五光敏膜图案;通过用第四和第五光敏膜图案作掩模,来选择性地去除导电膜图案,由此在 n+ 非晶硅薄膜图案上设置由第二导电膜形成的源极电极和漏极电极;通过使用从中去除了  $\text{Cl}_2$  的等离子气体的干式蚀刻,用第四和第五光敏膜图案作掩模,来选择性地去除 n+ 非晶硅薄膜图案,由此设置由 n+ 非晶硅薄膜形成的欧姆接触层;去除第四和第五光敏膜图案;在第一基板的整个表面上形成第三导电膜;在第三导电膜上形成光敏膜图案;通过用光敏膜图案作掩模,来选择性地去除第三导电膜,由此设置直接电连接到漏极电极的并且由第三导电膜形成的像素电极;在形成了像素电极的第一基板上形成钝化膜;在像素部分的上方以单个图案形成公共电极,所述公共电极配置成与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场;以及将第一基板粘结到第二基板。

[0061] 根据本发明的 FFS-LCD 装置的制造方法具有下面的优点。

[0062] 首先,通过防止漏极电极上铜化合物的形成,通过在对像素电极图案化之后进行反向沟道蚀刻、以及通过进行湿式剥离而不是干式剥离,可防止漏极电极和像素电极之间的连接变差。这会产生铜和 ITO 之间的直接接触,由此减少掩模工序的数量。

[0063] 也就是说,可在 ITO 沉积之后进行与铜的表面良好地反应的反向沟道蚀刻,或者可以控制在干式蚀刻时所用的诸如  $\text{SF}_6$  和  $\text{Cl}_2$  这样的气体。这可使得铜和 ITO 能直接接触。

[0064] 本发明的应用的进一步范围将从下面的详细描述中变得更加显而易见。然而,应该理解的是,详细描述和特定的例子在表示本发明的优选实施例的同时仅用来解释,因为根据详细的描述,在本发明精神和范围内的各种变化和修改将对本领域技术人员来说将变得显而易见。



## 附图说明

[0065] 包括附图以提供对本发明的进一步的理解,本说明书中包括附图并且附图构成本说明书的一部分,附图图示示例性实施例,并且与说明书一起用来解释本发明的原理。

[0066] 在附图中:

[0067] 图 1 是示意性图示根据现有技术的液晶显示 (LCD) 装置的结构分解透视图;

[0068] 图 2 和 3 是示意性图示根据现有技术的边缘场切换 (FFS)-液晶显示 (LCD) 装置的阵列基板的一部分的剖面图。

[0069] 图 4A 到 4E 是顺序图示图 3 的阵列基板的制造工序的剖面图;

[0070] 图 5A 到 5I 是详细图示图 4B 和 4C 的第二掩模工序和第三掩模工序的剖面图;

[0071] 图 6 是示意性图示根据本发明第一实施例的边缘场切换 (FFS)-液晶显示 (LCD) 装置的阵列基板的一部分的平面图;

[0072] 图 7 是示意性图示根据本发明第一实施例的边缘场切换 (FFS)-液晶显示 (LCD) 装置的阵列基板的一部分的剖面图;

[0073] 图 8A 到 8E 是顺序图示图 6 的阵列基板的制造工序的剖面图;

[0074] 图 9A 到 9E 是顺序图示图 7 的阵列基板的制造工序的剖面图;

[0075] 图 10A 到 10L 是详细图示根据本发明第一实施例的图 9B 和 9C 的第二掩模工序和第三掩模工序的剖面图;

[0076] 图 11A 到 11L 是详细图示根据本发明第二实施例的第二掩模工序和第三掩模工序的剖面图;

[0077] 图 12A 到 12E 是顺序图示根据本发明第三实施例的阵列基板的制造工序的剖面图;以及

[0078] 图 13A 到 13L 是详细图示根据本发明第三实施例的图 12B 和 12C 的第二掩模工序和第三掩模工序的剖面图。

## 具体实施方式

[0079] 现在将参照附图对本发明的代表性实施例进行详细描述。为了参照附图进行简要的描述,将给相同的或等价的元件提供相同的元件符号,并且不重复对所述元件的描述。

[0080] 下文中,将参照附图更加详细地解释根据本发明的边缘场切换 (FFS)-液晶显示 (LCD) 装置的制造方法。

[0081] 图 6 是示意性图示根据本发明第一实施例的边缘场切换 (FFS)-液晶显示 (LCD) 装置的阵列基板的一部分的平面图。参照图 6,通过驱动设置在像素区域和像素电极上的液晶分子、通过使在像素电极和公共电极之间形成的边缘能穿透缝隙,FFS-LCD 装置实现图像。

[0082] 为了方便,图 6 图示了包括像素部分、数据垫片部分、和栅极垫片部分的一个像素。然而,由于 N 条栅极线和 M 条数据线彼此交叉,所以 LCD 装置实际上具有  $N \times M$  个像素。

[0083] 图 7 是示意性图示根据本发明第一实施例的边缘场切换 (FFS)-液晶显示 (LCD) 装置的阵列基板的一部分的剖面图,是沿图 6 的阵列基板的 A-A' 线截取的视图。

[0084] 如图 6 和 7 所示,在根据本发明一个实施例的阵列基板 110 上形成栅极线 116 和

数据线 117,通过水平地和垂直地布置栅极线 116 和数据线 117 来限定像素区域。在栅极线 116 和数据线 117 之间的每一个交叉点处形成薄膜晶体管 (TFT)。在像素区域中,形成像素电极 118 和具有多个缝隙 108s 的公共电极 108,每一个电极通过产生边缘场用来驱动 LC 分子。

[0085] TFT 由如下组成:连接到栅极线 116 的栅极电极 121;连接到数据线 117 的源极电极 122;电连接到像素电极 118 的漏极电极 123。并且,TFT 包括栅极绝缘膜 115a 和有源层 124,所述极绝缘膜 115a 用来将栅极电极 121 与源极和漏极电极 122 和 123 绝缘,所述有源层 124 通过供应给栅极电极 121 的栅极电压,在源极电极 122 和漏极电极 123 之间形成导电沟道。

[0086] 有源层 124 的源极和漏极区域与源极电极 122 和漏极电极 123 一起,通过欧姆接触层 125n 形成欧姆接触。

[0087] 源极电极 122 的一部分朝一个方向延伸,由此被连接到数据线 117。并且,漏极电极 123 的一部分朝像素区域延伸,由此被直接电连接到像素电极 118。

[0088] 如前所述,在像素区域中形成每一个用来产生边缘场的公共电极 108 和像素电极 118。公共电极 108 在像素部分的整个区域的上方成单个图案形成,并形成在每一个像素区域中具有多个缝隙 108s。在每一个像素区域中成箱形形成像素电极 118。

[0089] 在阵列基板 110 的边缘区域上,形成分别电连接到栅极线 116 和数据线 117 的栅极垫片电极 126p 和数据垫片电极 127p,并且所述栅极垫片电极 126p 和数据垫片电极 127p 用来将从外部驱动电路(未图示)接收的扫描信号和数据信号传送到栅极线 116 和数据线 117。

[0090] 也就是说,栅极线 116 和数据线 117 朝驱动电路延伸,由此被连接到栅极垫片线 116p 和数据垫片线 117p。并且,栅极垫片线 116p 和数据垫片线 117p 通过电连接到其上的栅极垫片电极 126p 和数据垫片电极 127p,分别从驱动电路接收扫描信号和数据信号。

[0091] 数据垫片线 117p 通过第一接触孔 140a 电连接到数据垫片电极 127p,栅极垫片线 116p 通过第二接触孔 140b 电连接到栅极垫片电极 126p。

[0092] 在根据本发明第一实施例的 FFS-LCD 装置中,在漏极电极上形成像素电极,以便不用接触孔在两个电极之间进行连接。这使得可省去一道掩模工序。

[0093] 而且,通过防止在漏极电极上形成铜的化合物、通过在对像素电极图案化之后进行反向沟道蚀刻、以及通过进行湿式剥离而不是干式剥离,可以使漏极电极和像素电极之间的连接变差最小化。尤其是,在湿式剥离了像素电极之后进行反向沟道蚀刻。

[0094] 在根据本发明第一实施例的 FFS-LCD 装置中,掩模工序的数量减少了一道工序,并且在漏极电极上设置由 IT0 形成的像素电极,以便两个电极之间直接接触。这里,可以通过在 IT0 沉积之后进行反向沟道蚀刻来解决变差的 IT0 的腐蚀问题,反向沟道蚀刻使用在铜的表面上反应的  $\text{SF}_6$  和  $\text{Cl}_2$  作为反应气体。

[0095] 下文中,将参照附图更加详细地解释根据本发明第一实施例的 FFS-LCD 装置的制造方法。

[0096] 图 8A 到 8E 是顺序图示图 6 的阵列基板的制造工序的剖面图,图 9A 到 9E 是顺序图示图 7 的阵列基板的制造工序的剖面图。

[0097] 如图 8A 和 9A 所示,在由诸如玻璃这样的透明绝缘材料形成的阵列基板 110 的像

素部分上形成栅极电极 121 和栅极线 116。并且在阵列基板 110 的栅极垫片部分上形成栅极垫片线 116p。

[0098] 在阵列基板 110 的整个表面上通过沉积第一导电膜,然后通过光刻工序(第一掩模工序)对第一导电膜选择性地图案化,来形成栅极电极 121、栅极线 116、和栅极垫片线 116p。

[0099] 第一导电膜可由低电阻不透明的导电材料形成,所述低电阻不透明的导电材料诸如为铝(Al)、Al 合金、钨(W)、铜(Cu)、铬(Cr)、钼(Mo)、和 Mo 合金。或者,第一导电膜可具有其中层叠有至少两种低电阻导电材料的多层结构。

[0100] 如图 8B 和 9B 所示,在形成了栅极电极 121、栅极线 116 和栅极垫片线 116p 的阵列基板 110 的整个表面上形成栅极绝缘膜 115a、非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜。第二导电膜可具有多层结构,在所述多层结构中层叠了诸如铜、铜合金和铝之类的至少两种低电阻不透明导电材料,以便形成源极电极、漏极电极和数据线。

[0101] 然后,通过光刻工序(第二掩模工序)选择性地去除非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜。结果是,在阵列基板 110 的像素部分中形成了由非晶硅薄膜形成的有源层 124,在有源层 124 上形成了由第二导电膜形成的源极电极 122 和漏极电极 123。

[0102] 在阵列基板 110 的像素部分中,通过第二掩模工序形成数据线 117,所述数据线 117 与栅极线 116 一起限定像素区域。并且,在阵列基板 110 的数据垫片部分中设置由第二导电膜形成的数据垫片线 117p。

[0103] 在有源层 124 上形成按照与有源层 124 相同的方式进行了图案化的 n+ 非晶硅薄膜图案 125'。

[0104] 如图 8C 和 9C 所示,在形成了有源层 124、源极电极 122、漏极电极 123、和数据线 117 的阵列基板 110 的整个表面上形成第三导电膜。为了形成像素电极,可以由诸如氧化铟锡(ITO)或氧化铟锌(IZO)之类的高透射率的透明导电材料形成第三导电膜。

[0105] 然后,通过光刻工序(第三掩模工序)选择性地去除第三导电膜,由此在像素区域中形成由第三导电膜形成的并且电连接到漏极电极 123 的像素电极 118。

[0106] 通过第三掩模工序选择性地去除 n+ 非晶硅薄膜,由此形成欧姆接触层 125n,所述欧姆接触层 125n 使有源层 124 的源极电极和漏极区域与源极电极和漏极电极 122 和 123 欧姆接触。

[0107] 下文中,将参照附图更加详细地解释第二掩模工序和第三掩模工序。

[0108] 图 10A 到 10L 是详细图示根据本发明第一实施例的图 9B 和 9C 的第二掩模工序和第三掩模工序的剖面图。

[0109] 如图 10A 所示,在形成了栅极电极 121、栅极线 116 和栅极垫片线 116a 的阵列基板 110 的整个表面上顺序沉积栅极绝缘膜 115a、非晶硅薄膜 120、n+ 非晶硅薄膜 125 和第二导电膜 130。

[0110] 如前所述,第二导电膜 130 可具有多层结构,在所述多层结构中层叠了诸如铜、铜合金和铝之类的至少两种低电阻不透明导电材料,以便于形成源极电极、漏极电极和数据线。

[0111] 如图 10B 所示,在形成了第二导电膜 130 的阵列基板 110 上形成由诸如光刻胶这样的光敏材料形成的光敏膜 160。然后,根据本发明的第一实施例,使光通过半色调掩模

170 或衍射掩模选择性地照射到光敏膜 160 上。下面假设半色调掩模包括衍射掩模。

[0112] 半色调掩模 170 包括：用来透过所有照射光的第一透射区域 (I)，用来透过一些照射光且遮蔽其他照射光的第二透射区域 (II)，和用于遮蔽所有照射光的遮蔽区域 (III)。只有通过半色调掩模 170 的光被照射到光敏膜 160 上。

[0113] 然后，对已通过半色调掩模 170 曝光的光敏膜 160 显影。结果是，如图 10C 所示，具有预定厚度的第一光敏膜图案 160a 到第三光敏膜图案 160c 保留在光被完全或部分遮蔽了的遮蔽区域 (III) 和第二透射区域 (II) 中。而在第一透射区域 (I) 中光敏膜 160 被完全去除，由此暴露出第二导电膜 130 的表面。

[0114] 在遮蔽区域 (III) 中形成的第一光敏膜图案 160a 和第二光敏膜图案 160b 的厚度大于在第二透射区域 (II) 中形成的第三光敏膜图案 160c 的厚度。并且，由于使用正型光刻胶，所以在第一透射区域 (I) 中光敏膜被完全去除。然而，本发明不限于此。也就是说，可以使用负型光刻胶。

[0115] 如图 10D 所示，利用湿式蚀刻通过使用第一光敏膜图案 160a 到第三光敏膜图案 160c 作为掩模，来选择性地去除第二导电膜的一部分。结果是，在阵列基板 110 的像素部分中设置了由第二导电膜形成的导电膜图案 130'。

[0116] 如图 10E 所示，利用干式蚀刻通过使用第一光敏膜图案 160a 到第三光敏膜图案 160c 作为掩模，来选择性地去除非晶硅薄膜和 n+ 非晶硅薄膜的一部分。结果是，在导电膜图案 130' 的下面分别设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层 124 和 n+ 非晶硅薄膜图案 125'。

[0117] 然后，进行灰化工序以去除第一光敏膜图案 160a 到第三光敏膜图案 160c 的厚度的一部分。结果是，如图 10F 所示，第二透射区域 (II) 中的第三光敏膜图案被完全去除。

[0118] 第一光敏膜图案 160a 和第二光敏膜图案 160b 经历将厚度去除第三光敏膜图案 160c 的厚度的工序，由此保留在遮蔽区域 (III) 中作为第四光敏膜图案 160a' 和第五光敏膜图案 160b'。

[0119] 如图 10G 所示，利用湿式蚀刻通过使用第四光敏膜图案 160a' 和第五光敏膜图案 160b' 作为掩模，来选择性地去除导电膜图案的一部分。结果是，在 n+ 非晶硅薄膜图案 125' 上设置了由第二导电膜形成的源极电极 122 和漏极电极 123。虽然未图示，但是在阵列基板 110 的像素部分中，设置数据线，所述数据线与栅极线 116 一起限定像素区域并且由第二导电膜形成。并且，在阵列基板 110 的数据垫片部分中设置由第二导电膜形成的数据垫片线。

[0120] 如图 10H 所示，通过湿式剥离工序，来去除第四光敏膜图案 160a' 和第五光敏膜图案 160b'。

[0121] 在本发明的第一实施例中，通过采用湿式剥离，而不是使用与铜反应的诸如  $\text{SF}_6$  的气体的干式剥离，可防止 ITO 腐蚀。为了参考，采用二次离子质谱分析法 (SIMS) 对铜的表面进行分析的结果显示，F 基化合物在干式剥离的条件下比在湿式剥离的条件下具有更高的含量比。

[0122] 如图 10I 所示，在阵列基板 110 的整个表面上沉积第三导电膜 150，然后通过掩模工序在所述第三导电膜上形成光敏膜图案 165。第三导电膜 150 可由诸如 ITO 或 IZO 之类的高透射率的透明导电材料形成，以便形成像素电极。

[0123] 如图 10J 所示，利用湿式蚀刻通过使用光敏膜图案 165 作为掩模，来选择性地去除

第三导电膜的一部分。结果是,实现了由第三导电膜形成的、并且直接电连接到漏极电极 123 的像素电极 118。

[0124] 如图 10K 所示,通过湿式剥离工序去除光敏膜图案 165。

[0125] 如图 10L 所示,通过干式蚀刻选择性地去除 n+ 非晶硅薄膜的一部分(反向沟道蚀刻)。结果是,实现了由 n+ 非晶硅薄膜形成的欧姆接触层 125n。

[0126] 在这种情况下,即使采用干式蚀刻进行反向沟道蚀刻,也不会发生漏极电极 123 和像素电极 118 之间的变差的连接。原因是像素电极 118 已经形成在了漏极电极 123 上。

[0127] 在形成了像素电极 118 之后,如图 8D 和 9D 所示,在阵列基板 10 的整个表面上形成钝化膜 115b。

[0128] 钝化膜 115b 可由诸如 SiNx 和 SiO<sub>2</sub> 之类的无机绝缘膜形成,或者可由诸如光感丙烯酸(photo acryl)之类的有机绝缘膜形成。

[0129] 然后,通过光刻工序(第四掩模工序)选择性地去除栅极绝缘膜 115a 和钝化膜 115b。结果是,在阵列基板 110 的数据垫片部分和栅极垫片部分处分别形成了第一接触孔 140a 和第二接触孔 140b,所述第一接触孔 140a 和第二接触孔 140b 分别暴露出数据垫片线 117p 和栅极垫片线 116p 的一部分。

[0130] 如图 8E 和 9E 所示,在形成了钝化膜 115b 的阵列基板 110 的整个表面上形成第四导电膜。然后,通过光刻工序(第五掩模工序)选择性地去除第四导电膜。结果是,在阵列基板 110 的像素部分中设置了由第四导电膜形成的公共电极 108。

[0131] 通过第四掩模工序选择性地去除第四导电膜。结果是,在数据垫片部分和栅极垫片部分处分别形成了通过第一接触孔 140a 和第二接触孔 140b 电连接到数据垫片线 117p 和栅极垫片线 116p 的数据垫片电极 127p 和栅极垫片电极 126p。

[0132] 第四导电膜可由诸如 ITO 或 IZO 之类的高透射率的透明导电材料形成,以便形成公共电极 108、数据垫片电极 127p 和栅极垫片电极 126p。

[0133] 公共电极 108 在像素部分的上方形成成为单个图案,并且公共电极 108 包括其中的多个缝隙 108s,以便与像素电极 118 一起产生边缘场。

[0134] 在根据本发明第一实施例的 FFS-LCD 装置中,在湿式剥离像素电极之后进行反向沟道蚀刻。然而,本发明不限于此。也就是说,反向沟道蚀刻可在湿式剥离像素电极之前进行,这将在本发明的第二实施例中更加详细地解释。

[0135] 除了第二掩模工序和第三掩模工序外,根据本发明第二实施例的 FFS-LCD 装置的制造方法与根据第一实施例的方法相同。因此,将省略对相同的掩模工序的解释。

[0136] 图 11A 到图 11L 是详细图示根据本发明第二实施例的第二掩模工序和第三掩模工序的剖面图。

[0137] 如图 11A 所示,在形成了栅极电极 221、栅极线(未图示)和栅极垫片线(未图示)的阵列基板 210 的整个表面上,顺序沉积栅极绝缘膜 215a、非晶硅薄膜 220、n+ 非晶硅薄膜 225 和第二导电膜 230。

[0138] 如前所述,第二导电膜 230 可具有多层结构,在所述多层结构中层叠了诸如铜、铜合金、和铝之类的至少两种低电阻不透明导电材料,以便形成源极电极、漏极电极和数据线。

[0139] 如图 11B 所示,在形成了第二导电膜 230 的阵列基板 210 上形成由诸如光刻胶这

样的光敏材料形成的光敏膜 260。然后,根据本发明的第二实施例,通过半色调掩模 270 将光选择性地照射到光敏膜 260 上。

[0140] 半色调掩模 270 包括:用来透过所有照射光的第一透射区域 (I),用来透过一些照射光并且遮蔽其它照射光的第二透射区域 (II),和遮蔽所有照射光的遮蔽区域 (III)。只有通过半色调掩模 270 的光被照射到光敏膜 260 上。

[0141] 然后,将已通过半色调掩模 270 曝光的光敏膜 260 进行显影。结果是,如图 11C 所示,具有预定厚度的第一光敏膜图案 260a 到第三光敏膜图案 260c 保留在光被完全或部分遮蔽的遮蔽区域 (III) 和第二透射区域 (II) 中。而在第一透射区域 (I) 中光敏膜 260 被完全去除,由此暴露出第二导电膜 230 的表面。

[0142] 在遮蔽区域 (III) 中形成的第一光敏膜图案 260a 和第二光敏膜图案 260b 的厚度比在第二透射区域 (II) 中形成的第三光敏膜图案 260c 的厚度大。并且,由于使用正型光刻胶,所以在第一透射区域 (I) 中光敏膜被完全去除。然而,本发明不限于此。也就是说,可以使用负型光刻胶。

[0143] 如图 11D 所示,利用湿式蚀刻通过使用第一光敏膜图案 260a 到第三光敏膜图案 260c 作为掩模,来选择性地去掉第二导电膜的一部分。结果是,在阵列基板 110 的像素部分中设置有由第二导电膜形成的导电膜图案 230'。

[0144] 如图 11E 所示,利用干式蚀刻通过使用第一光敏膜图案 260a 到第三光敏膜图案 260c 作为掩模,来选择性地去掉非晶硅薄膜和 n+ 非晶硅薄膜的一部分。结果是,在导电膜图案 230' 的下面分别设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层 224 和 n+ 非晶硅薄膜图案 225'。

[0145] 然后,进行灰化工序以去除第一光敏膜图案 260a 到第三光敏膜图案 260c 的厚度的一部分。结果是,如图 11F 所示,第二透射区域 (II) 中的第三光敏膜图案被完全去除。

[0146] 第一光敏膜图案 260a 和第二光敏膜图案 260b 经历将厚度去除第三光敏膜图案 260c 的厚度的工序,由此保留在遮蔽区域 (III) 中作为第四光敏膜图案 260a' 和第五光敏膜图案 260b'。

[0147] 如图 11G 所示,利用湿式蚀刻通过使用第四光敏膜图案 260a' 和第五光敏膜图案 260b' 作为掩模,来选择性地去掉导电膜图案的一部分。结果是,在 n+ 非晶硅薄膜图案 225' 上设置了由第二导电膜形成的源极电极 222 和漏极电极 223。虽然未图示,但是在阵列基板 210 的像素部分中,设置与栅极线一起限定像素区域并且由第二导电膜形成的数据线。并且,在阵列基板 210 的数据垫片部分中设置由第二导电膜形成的数据垫片线。

[0148] 如图 11H 所示,通过湿式剥离工序,去除第四光敏膜图案 260a' 和第五光敏膜图案 260b'。

[0149] 如同在本发明的第一实施例中,在本发明的第二实施例中,通过采用湿式剥离,而不是使用与铜反应的诸如  $\text{SF}_6$  这样的气体的干式剥离,可防止当对像素电极进行图案化时发生的 ITO 腐蚀。

[0150] 如图 11I 所示,在阵列基板 210 的整个表面上沉积第三导电膜 250,然后通过掩模工序在所述第三导电膜 250 上形成光敏膜图案 265。第三导电膜 250 可由诸如 ITO 或 IZO 之类的高透射率的透明导电材料形成,以便形成像素电极。

[0151] 如图 11J 所示,利用湿式蚀刻通过使用光敏膜图案 265 作为掩模,来选择性地去掉

第三导电膜的一部分。结果是,实现了由第三导电膜形成的、并且直接电连接到漏极电极 223 的像素电极 218。

[0152] 如图 11K 所示,通过干式蚀刻选择性地去除 n+ 非晶硅薄膜的一部分(反向沟道蚀刻)。结果是,实现了由 n+ 非晶硅薄膜形成的欧姆接触层 225n。

[0153] 在这种情况下,即使采用干式蚀刻进行反向沟道蚀刻,也不会发生漏极电极 223 和像素电极 218 之间的变差的连接。原因是像素电极 218 已经形成在了漏极电极 223 上。

[0154] 如图 11L 所示,通过湿式剥离工序去除光敏膜图案 265。

[0155] 在根据本发明第一和第二实施例的 FFS-LCD 装置中,在 ITO 沉积之后进行反向沟道蚀刻。然而,本发明不限于此。也就是说,控制用于干式蚀刻的诸如  $\text{SF}_6$  和  $\text{Cl}_2$  这样的气体,由此使得铜和 ITO 之间直接接触。这将在本发明的第三实施例中更加详细地解释。

[0156] 除了第二掩模工序和第三掩模工序外,根据本发明第二实施例的 FFS-LCD 装置的制造方法与根据第一实施例的方法相同。因此,将省略对相同的掩模工序的解释。

[0157] 图 12A 到 12E 是顺序图示根据本发明第三实施例的阵列基板的制造工序的剖面图。

[0158] 如图 12A 所示,在由诸如玻璃之类的透明绝缘材料形成的阵列基板 310 的像素部分上形成栅极电极 321 和栅极线(未图示)。并且在阵列基板 310 的栅极垫片部分上设置栅极垫片线(未图示)。

[0159] 通过在阵列基板 310 的整个表面上沉积第一导电膜,然后通过光刻工序(第一掩模工序)选择性地对第一导电膜进行图案化,来形成栅极电极 321、栅极线和栅极垫片线。

[0160] 如图 12B 所示,在形成了栅极电极 321、栅极线和栅极垫片线的阵列基板 310 的整个表面上,形成栅极绝缘膜 315a、非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜。第二导电膜可具有多层结构,以便形成源极电极、漏极电极和数据线,在所述多层结构中层叠了诸如铜、铜合金、和铝之类的至少两种低电阻不透明导电材料。

[0161] 然后,通过光刻工序(第二掩模工序)选择性地去除非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜。结果是,在阵列基板 310 的像素部分中设置了由非晶硅薄膜形成的有源层 324,在有源层 324 上形成了由第二导电膜形成的源极电极 322 和漏极电极 323。

[0162] 在阵列基板 310 的像素部分中,通过第二掩模工序,形成与栅极线一起限定像素区域的数据线(未图示)。并且,在阵列基板 310 的数据垫片部分中设置由第二导电膜形成的数据垫片线(未图示)。

[0163] 在有源层 324 与源极电极和漏极电极 322 和 323 之间形成使有源层 324 的源极区域和漏极区域与源极电极和漏极电极 322 和 323 欧姆接触的欧姆接触层 325n。

[0164] 如图 12C 所示,在形成了有源层 324、源极电极 322、漏极电极 323 和数据线的阵列基板 310 的整个表面上形成第三导电膜。

[0165] 然后,通过光刻工序(第三掩模工序)选择性地去除第三导电膜,由此在像素区域中形成由第三导电膜形成的、并且电连接到漏极电极 323 的像素电极 318。

[0166] 在下文中,将参照附图更加详细地解释根据本发明第三实施例的第二掩模工序和第三掩模工序。

[0167] 图 13A 到 13L 是详细图示根据本发明第三实施例的图 12B 和 12C 所示的第二掩模工序和第三掩模工序的剖面图。

[0168] 如图 13A 所示,在形成了栅极电极 321、栅极线和栅极垫片线的阵列基板 310 的整个表面上顺序沉积栅极绝缘膜 315a、非晶硅薄膜 320、n+ 非晶硅薄膜 325 和第二导电膜 330。

[0169] 如前所述,第二导电膜 330 可具有多层结构,以便形成源极电极、漏极电极和数据线,在所述多层结构中层叠了诸如铜、铜合金和铝之类的至少两种低电阻不透明导电材料。

[0170] 如图 13B 所示,在形成了第二导电膜 330 的阵列基板 310 上形成由诸如光刻胶这样的光敏材料形成的光敏膜 360。然后,根据本发明的第三实施例,使光通过半调掩模 370 选择性地照射到光敏膜 360 上。

[0171] 半色调掩模 370 包括:用来透过所有照射光的第一透射区域 (I),用来透过一些照射光并且遮蔽其它照射光的第二透射区域 (II),和遮蔽所有照射光的遮蔽区域 (III)。只有通过半色调掩模 370 的光被照射到光敏膜 360 上。

[0172] 然后,将已通过半色调掩模 370 曝光的光敏膜 360 进行显影。结果是,如图 13C 所示,具有预定厚度的第一光敏膜图案 360a 到第三光敏膜图案 360c 保留在光被完全或部分遮蔽的遮蔽区域 (III) 和第二透射区域 (II) 中。并且,在第一透射区域 (I) 中光敏膜 360 被完全去除,由此暴露出第二导电膜 330 的表面。

[0173] 在遮蔽区域 (III) 中形成的第一光敏膜图案 360a 和第二光敏膜图案 360b 的厚度大于在第二透射区域 (II) 中形成的第三光敏膜图案 360c 的厚度。并且,由于使用正型光刻胶,所以在第一透射区域 (I) 中光敏膜被完全去除。然而,本发明不限于此。也就是说,可使用负型光刻胶。

[0174] 如图 13D 所示,利用湿式蚀刻通过使用第一光敏膜图案 360a 到第三光敏膜图案 360c 作为掩模,来选择性地去除第二导电膜的一部分。结果是,在阵列基板 310 的像素部分中设置了由第二导电膜形成的导电膜图案 330'。

[0175] 如图 13E 所示,利用干式蚀刻通过使用第一光敏膜图案 360a 到第三光敏膜图案 360c 作为掩模,来选择性地去除非晶硅薄膜和 n+ 非晶硅薄膜的一部分。结果是,在导电膜图案 330' 的下面分别设置由非晶硅薄膜和 n+ 非晶硅薄膜形成的有源层 324 和 n+ 非晶硅薄膜图案 325'。

[0176] 然后,进行灰化工序以去除第一光敏膜图案 360a 到第三光敏膜图案 360c 的厚度的一部分。结果是,如图 13F 所示,第二透射区域 (II) 中的第三光敏膜图案被完全去除。

[0177] 第一光敏膜图案 360a 和第二光敏膜图案 360b 经历将厚度去除第三光敏膜图案 360c 的厚度的工序,由此保留在遮蔽区域 (III) 中作为第四光敏膜图案 360a' 和第五光敏膜图案 360b'。

[0178] 如图 13G 所示,利用湿式蚀刻通过使用第四光敏膜图案 360a' 和第五光敏膜图案 360b' 作为掩模,来选择性地去除导电膜图案的一部分。结果是,在 n+ 非晶硅薄膜图案 325' 上设置了由第二导电膜形成的源极电极 322 和漏极电极 323。虽然未图示,但是在阵列基板 310 的像素部分中设置与栅极线一起限定像素区域并且由第二导电膜形成的数据线。并且,在阵列基板 310 的数据垫片部分中设置由第二导电膜形成的数据垫片线。

[0179] 如图 13H 所示,利用干式蚀刻通过使用第四光敏膜图案 360a' 和第五光敏膜图案 360b' 作为掩模,来选择性地去除 n+ 非晶硅薄膜图案的一部分(反向沟道蚀刻)。结果是,实现了由 n+ 非晶硅薄膜形成的欧姆接触层 325n。



[0180] 通常使用  $\text{SF}_6$ 、 $\text{Cl}_2$ 、He 等的气体混合物来进行干式蚀刻。然而,在本发明的第三实施例中,使用从中去除了  $\text{Cl}_2$  的等离子体气体。

[0181] 更具体地说,用于反向沟道蚀刻的  $\text{Cl}_2$  造成  $\text{CuCl}_2$  将在由铜形成的数据线的边缘部分处设置。这会导致铜和 ITO 之间连接的变差。结果是,当对像素电极进行图案化时发生 ITO 的腐蚀。使用  $\text{Cl}_2$  来增强由非晶硅薄膜形成的有源层 324 和栅极绝缘膜 315a 的选择性蚀刻。因此,可通过控制工艺条件来去除  $\text{Cl}_2$ 。

[0182] 如图 13I 所示,通过湿式剥离工序去除第四光敏膜图案 360a' 和第五光敏膜图案 360b'。

[0183] 如图 13J 所示,在阵列基板 310 的整个表面上沉积第三导电膜 350,然后通过掩模工序在所述第三导电膜 350 上形成光敏膜图案 365。第三导电膜 350 可以由诸如 ITO 或 IZO 之类的高透射率透明导电材料形成,以便形成像素电极。

[0184] 如图 13K 所示,利用湿式蚀刻通过使用光敏膜图案 365 作为掩模,来选择性地去除第三导电膜的一部分。结果是,实现了由第三导电膜形成的、直接电连接到漏极电极 323 的像素电极 318。

[0185] 如图 13L 所示,通过湿式剥离工序去除光敏膜图案 365。

[0186] 在形成了像素电极 318 之后,如图 12D 所示,在阵列基板 310 的整个表面上形成钝化膜 315b。

[0187] 然后,通过光刻工序(第四掩模工序)选择性地去除栅极绝缘膜 315a 和钝化膜 315b。结果是,在阵列基板 310 的数据垫片部分和栅极垫片部分处分别形成了暴露出数据垫片线和栅极垫片线的一部分的第一接触孔(未图示)和第二接触孔(未图示)。

[0188] 如图 12E 所示,在形成了钝化膜 315b 的阵列基板 310 的整个表面上形成第四导电膜。然后,通过光刻工序(第五掩模工序)选择性地去除第四导电膜。结果是,在阵列基板 310 的像素部分中设置了由第四导电膜形成的公共电极 308。

[0189] 通过第四掩模工序选择性地去除第四导电膜。结果是,分别在数据垫片部分和栅极垫片部分处形成了通过第一接触孔和第二接触孔电连接到数据垫片线和栅极垫片线的数据垫片电极(未图示)和栅极垫片电极(未图示)。

[0190] 公共电极 308 形成在像素部分的上方成单一的图案,包括其中的多个缝隙 308s 以便于与像素电极 318 一起产生边缘场。

[0191] 通过在图像显示区域的外围处形成的密封剂将根据本发明第一到第三实施例的阵列基板粘结到滤色器基板。滤色器基板设置有用来实现红、绿、和蓝(RGB)色的滤色器。

[0192] 通过滤色器基板或阵列基板的粘结键将滤色器基板和阵列基板彼此粘结。

[0193] 根据本发明第一到第三实施例的 FFS-LCD 装置适应于使用非晶硅薄膜用作有源层的非晶硅 TFT(薄膜晶体管)。然而,本发明不限于此。也就是说,本发明也可适应于使用多晶硅薄膜用作有源层的多晶硅 TFT(薄膜晶体管)。

[0194] 而且,本发明不仅可以应用于 LCD 装置,还可以应用于使用 TFT 的其它显示装置,例如其中 OLED 连接到驱动晶体管的有机发光二极管(OLED)显示器。

[0195] 前述实施例和优点只是解释性的,并不解释为限制本发明。本发明的教导很容易应用于其它类型的装置。本说明书的目的是解释性的,而不是限制权利要求书的范围。多种改变、修改和变化将对本领域技术人员来说是显而易见的。这里描述的示例性实施例的

特征、结构、方法和其它特点可以按照各种方式组合,以获得另外的和 / 或替代的示例性实施例。

[0196] 由于本发明的特征可以按照几种形式具体化而不偏离本发明的特点,所以还应该理解,上述实施例不受前述描述的任何细节的限制,除非另外指出,而应该广泛地理解处于如所附权利要求所限定的范围内,因此所附权利要求书意在涵盖落入权利要求书的界限和范围内的所有变化和修改、或等效的界限和范围。

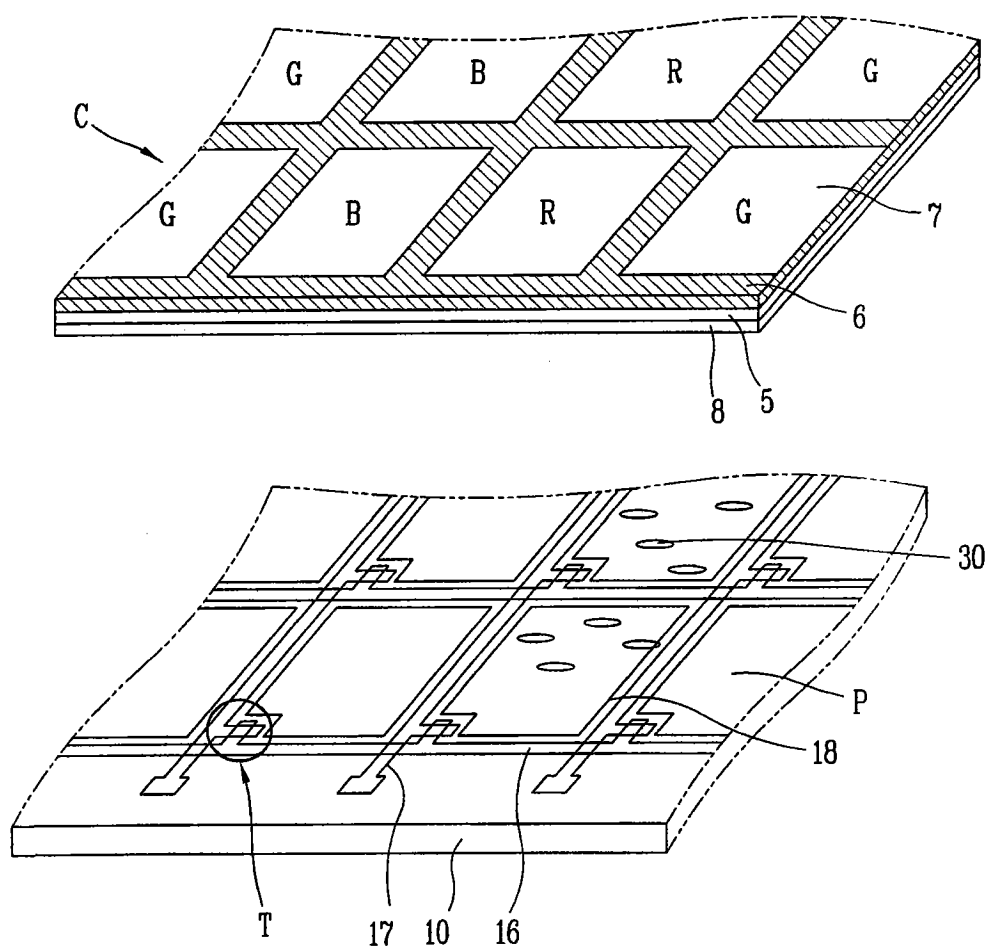


图 1

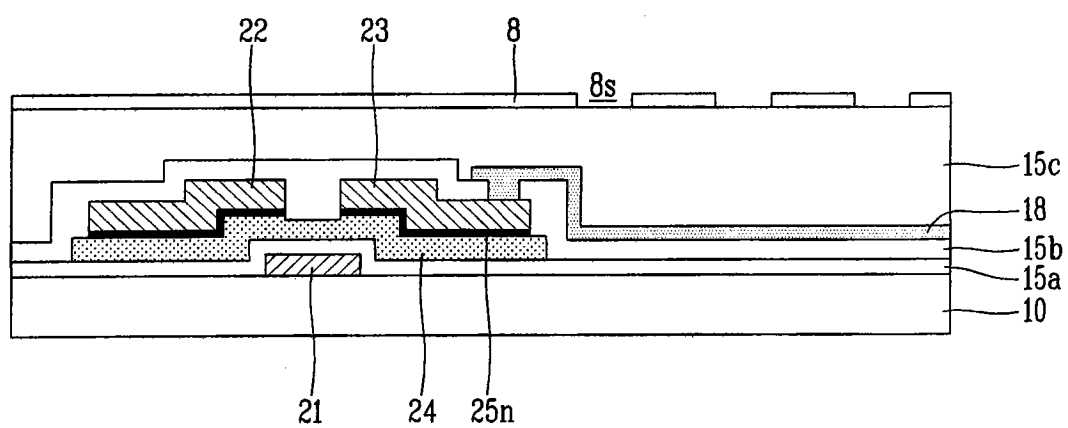


图 2

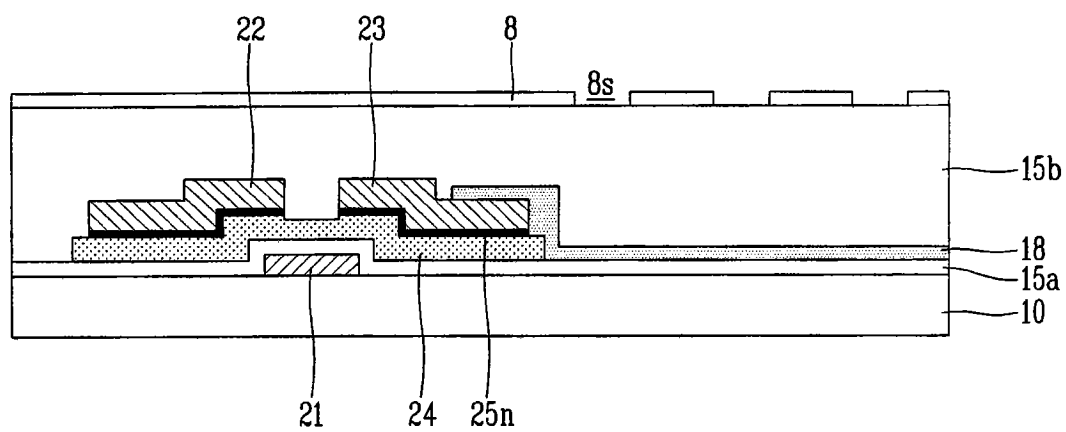


图 3

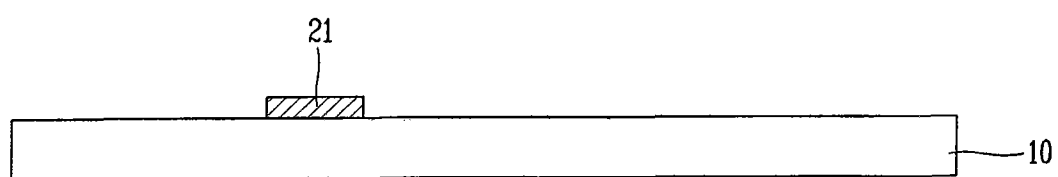


图 4A

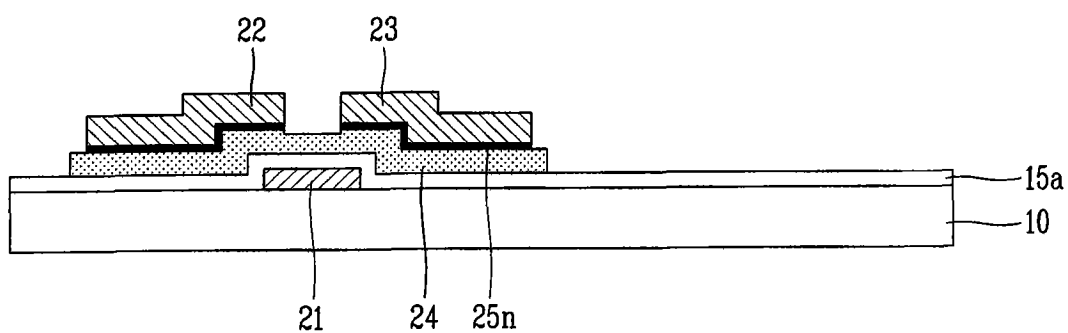


图 4B

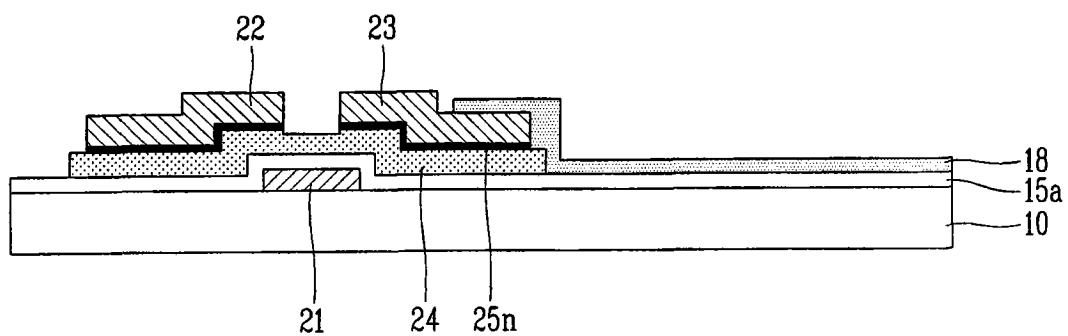


图 4C

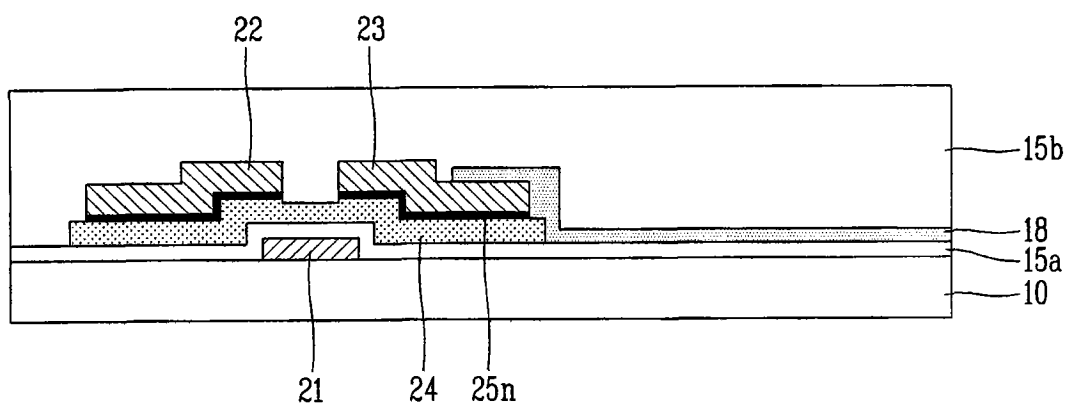


图 4D

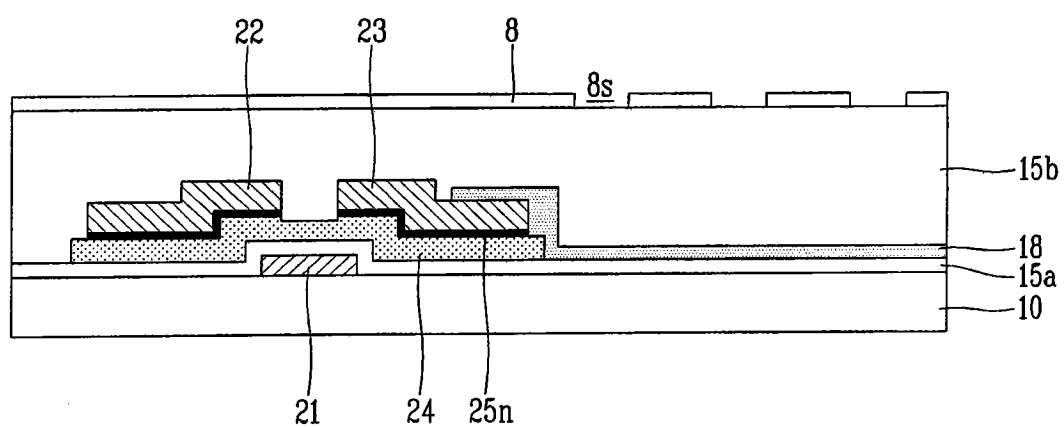


图 4E

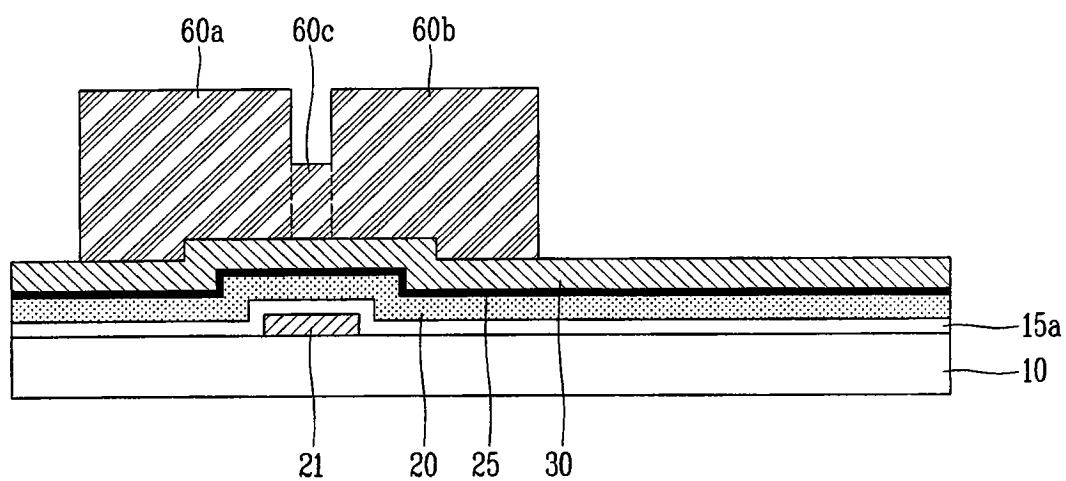


图 5A

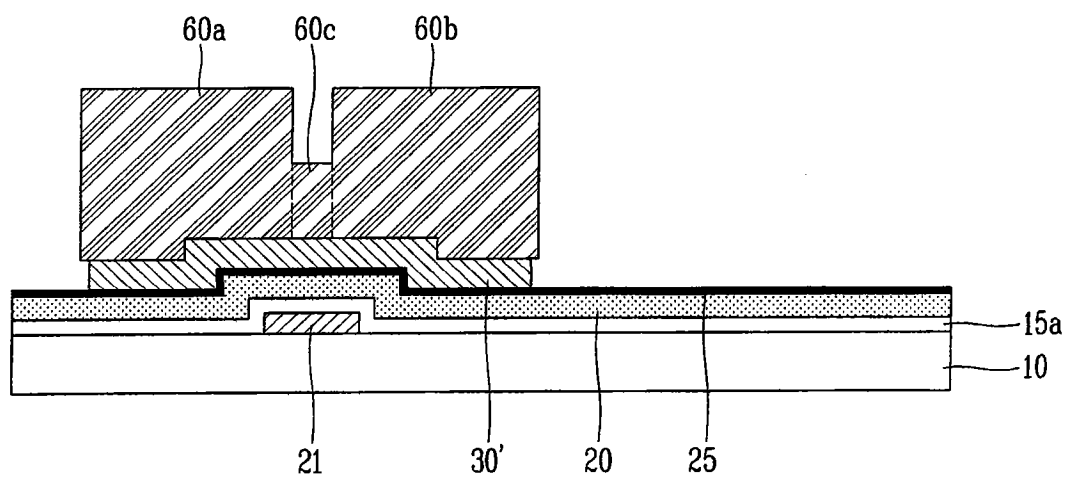


图 5B

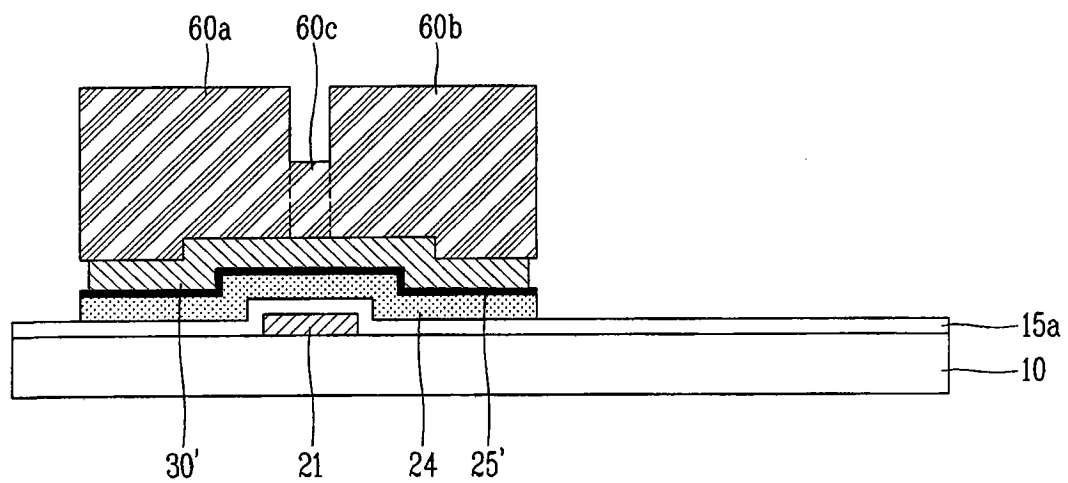


图 5C

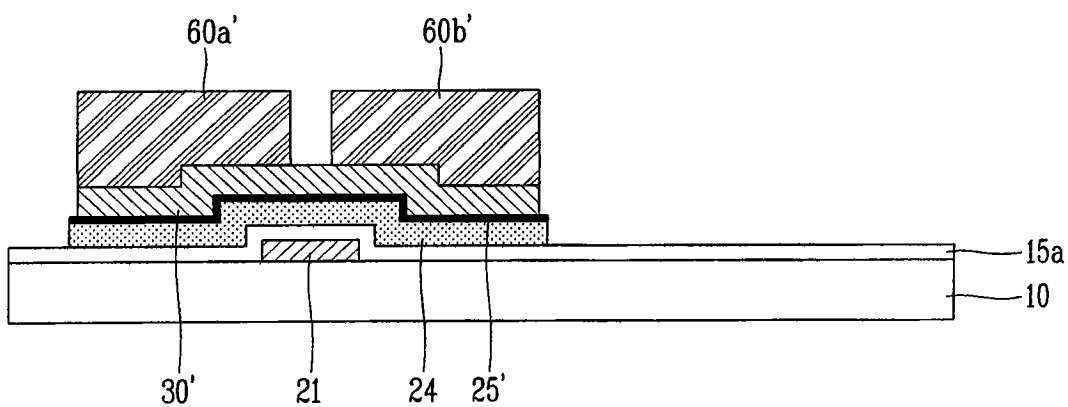


图 5D

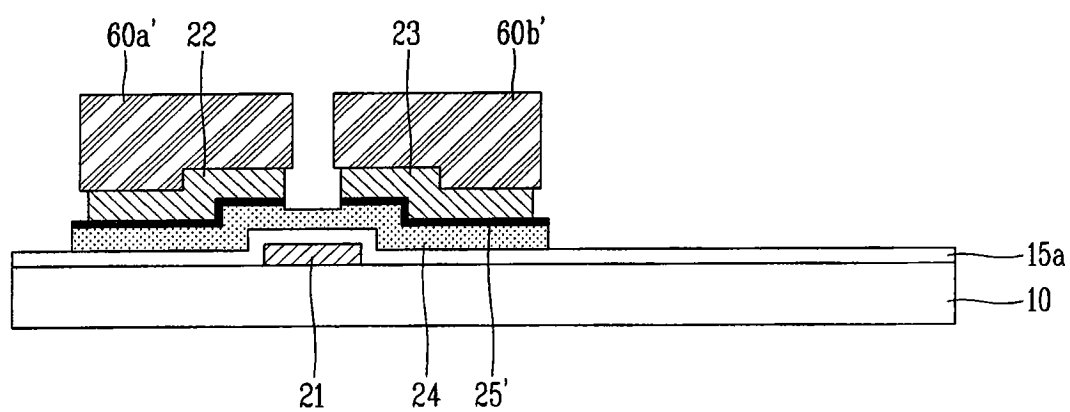


图 5E

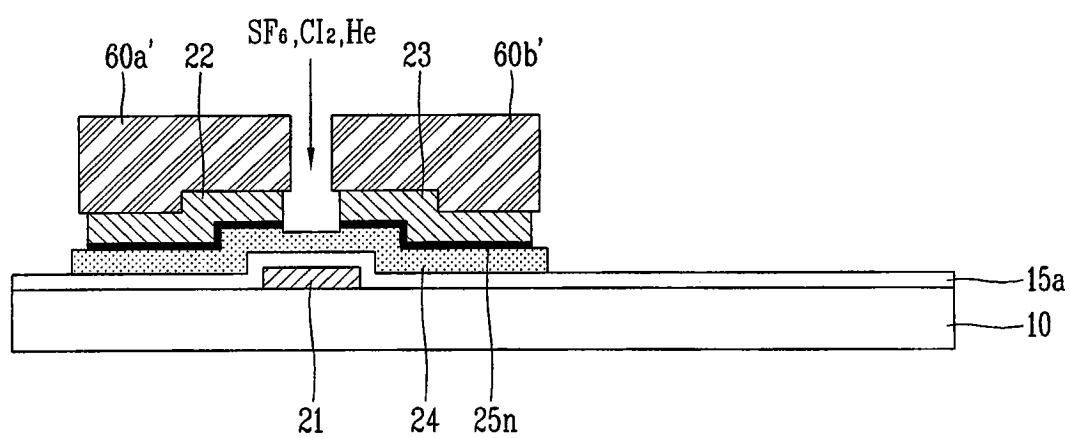


图 5F

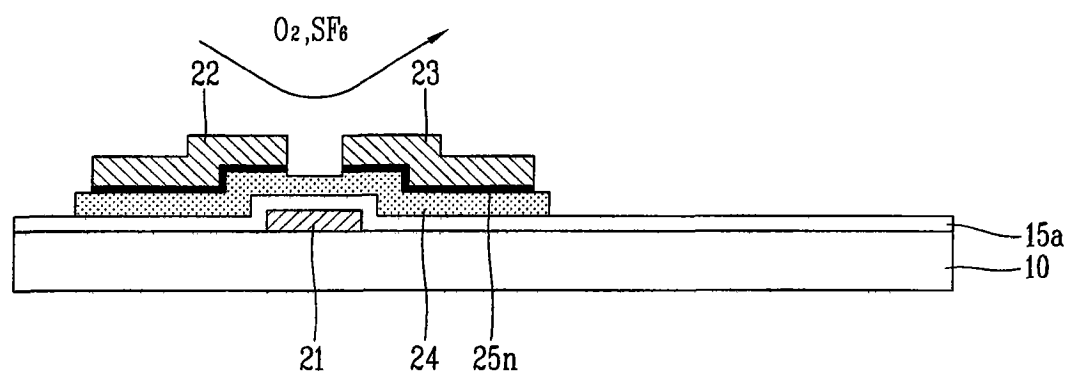


图 5G

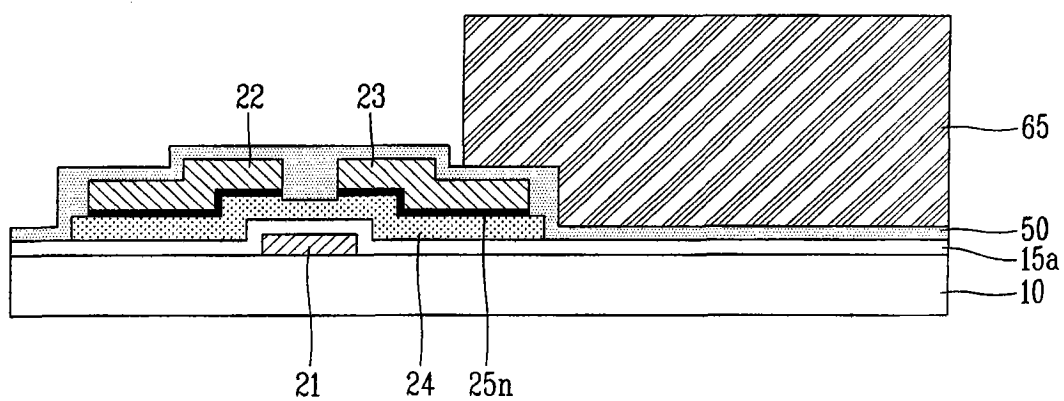


图 5H

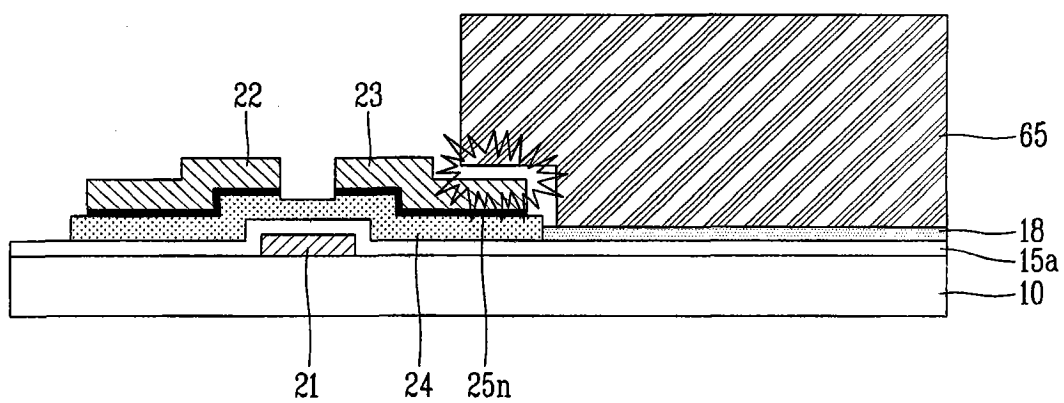


图 5I



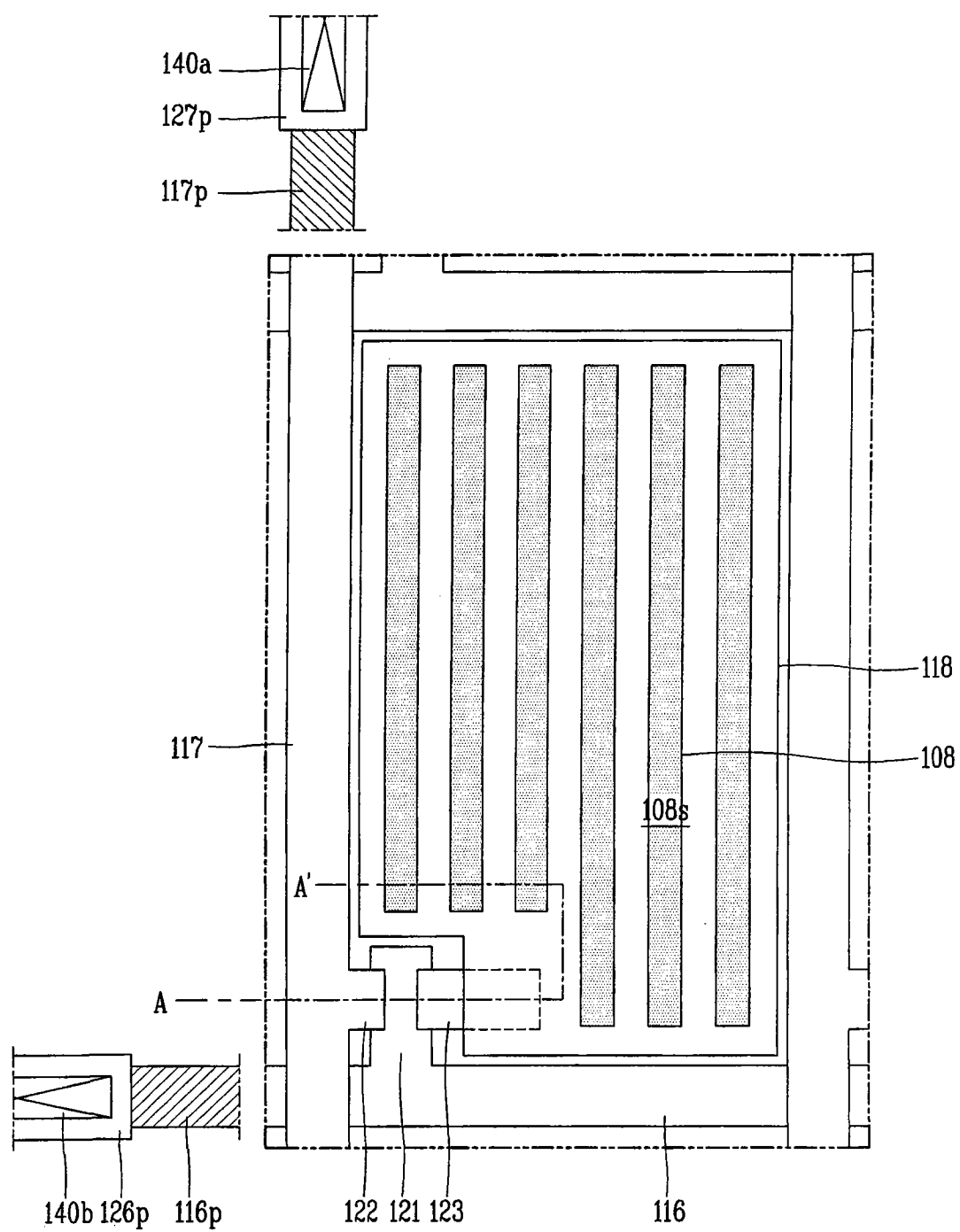


图 6

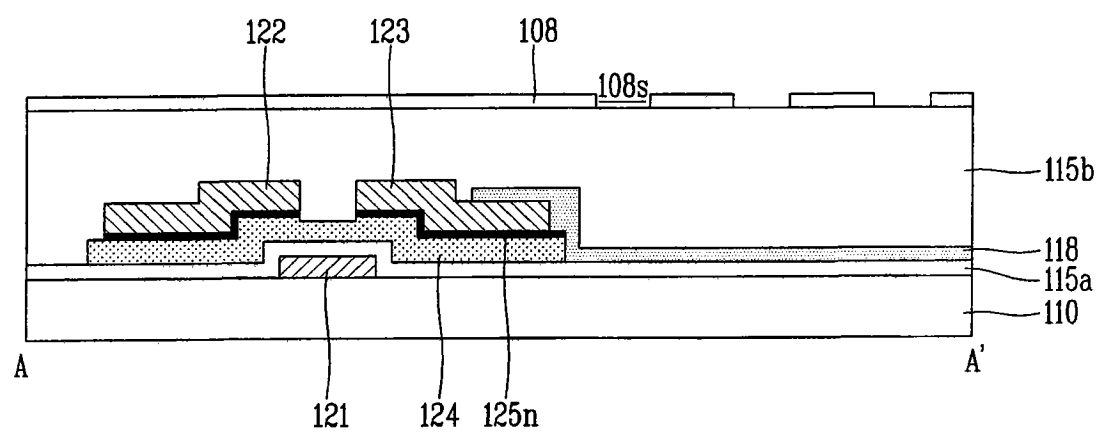


图 7

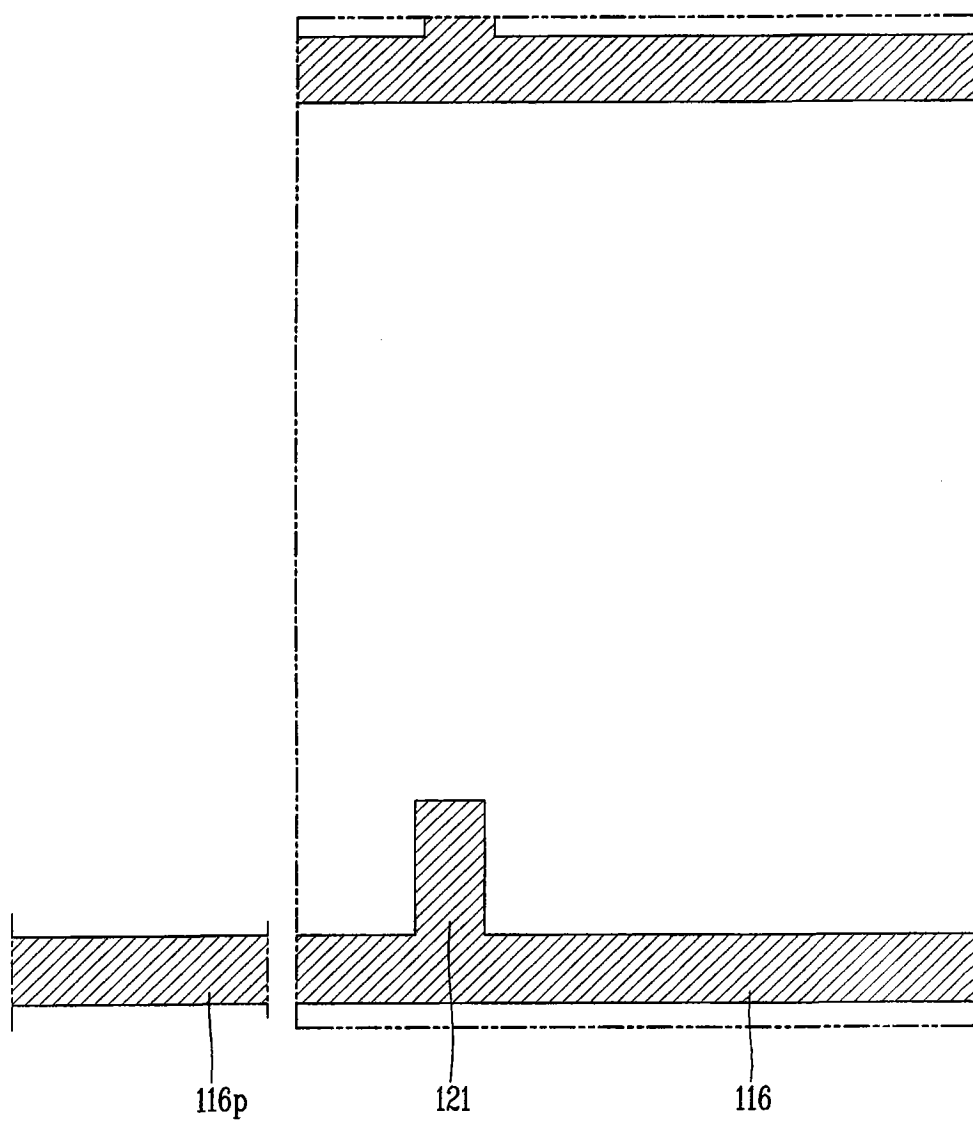


图 8A

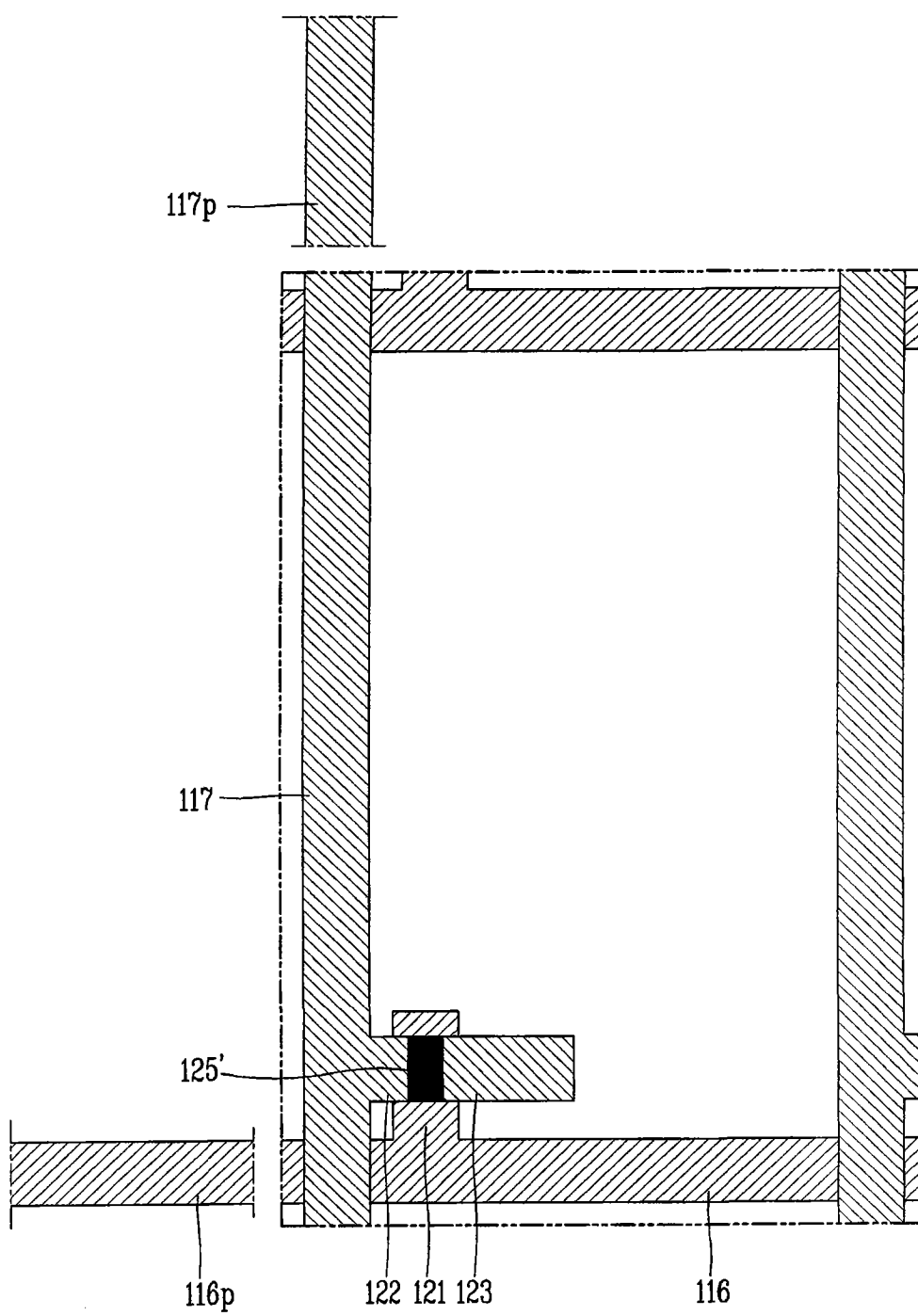


图 8B

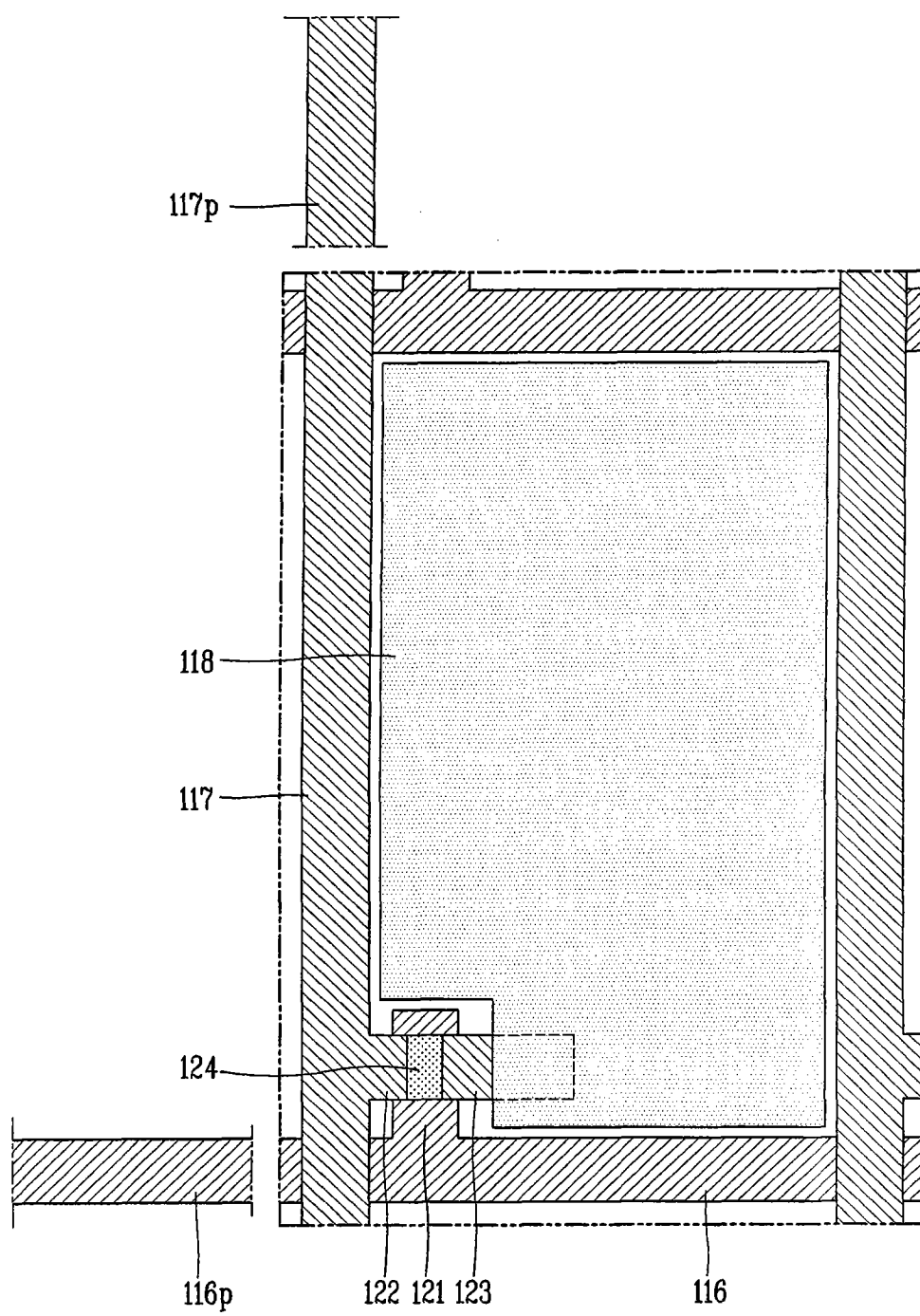


图 8C

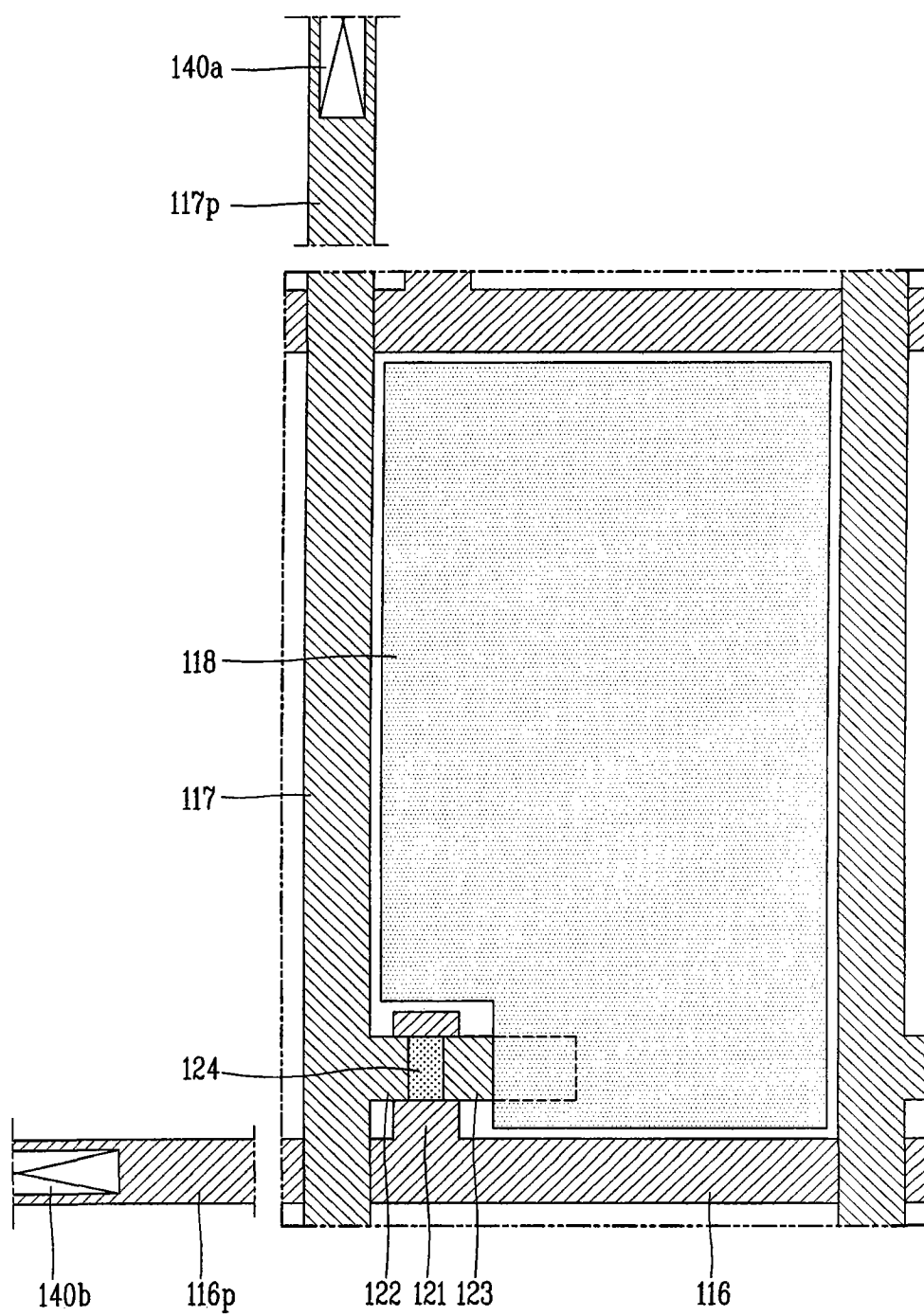


图 8D

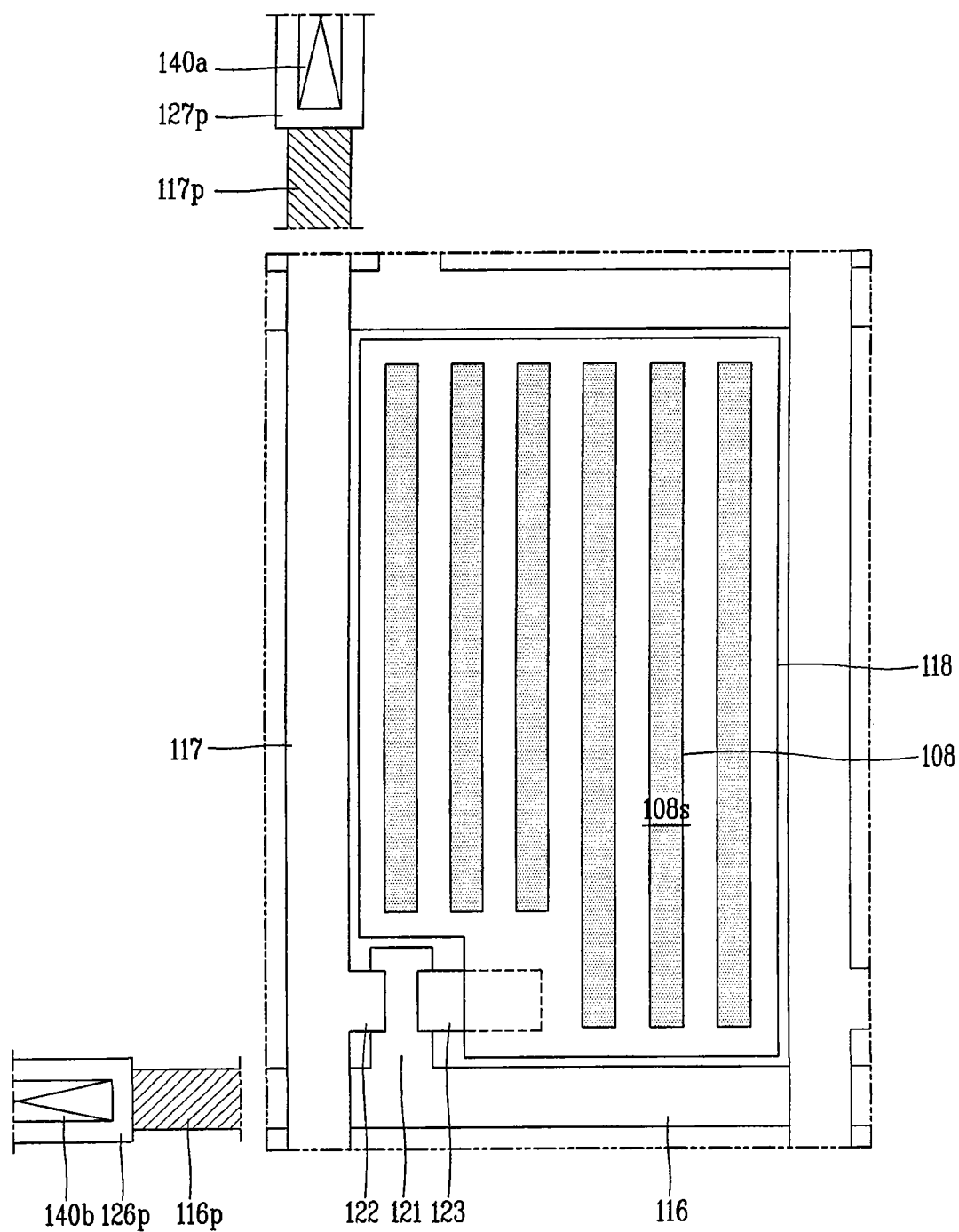


图 8E

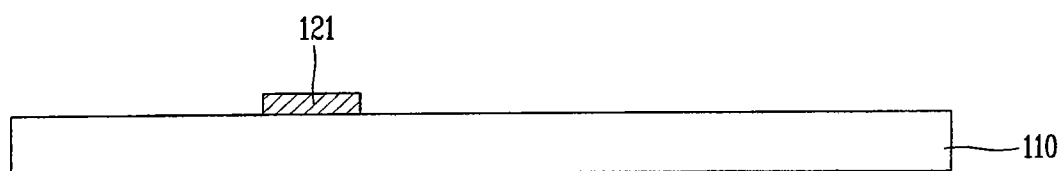


图 9A

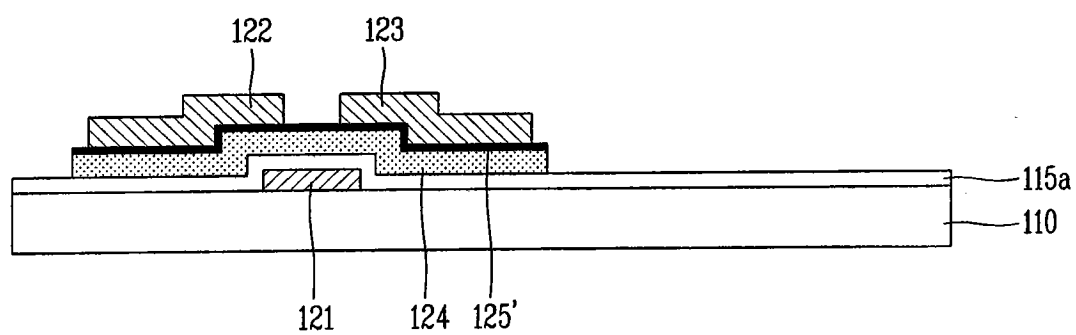


图 9B

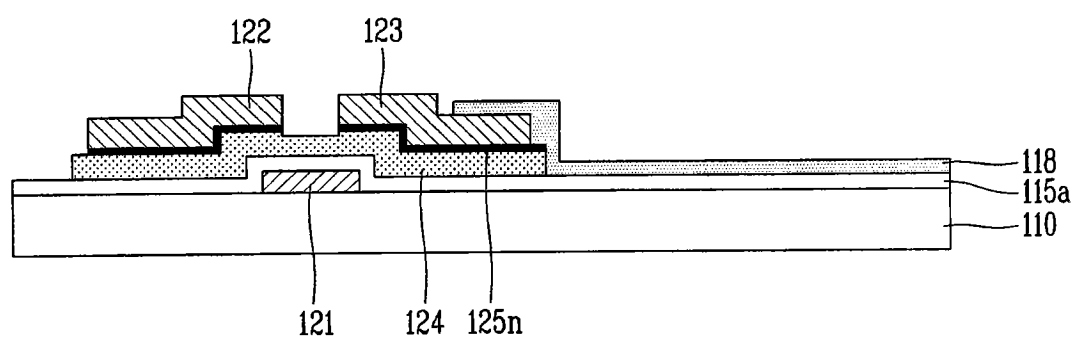


图 9C

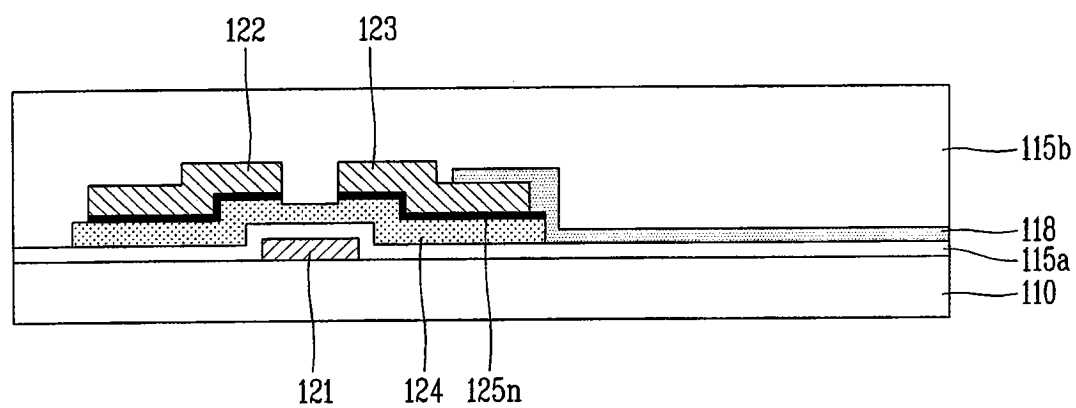


图 9D

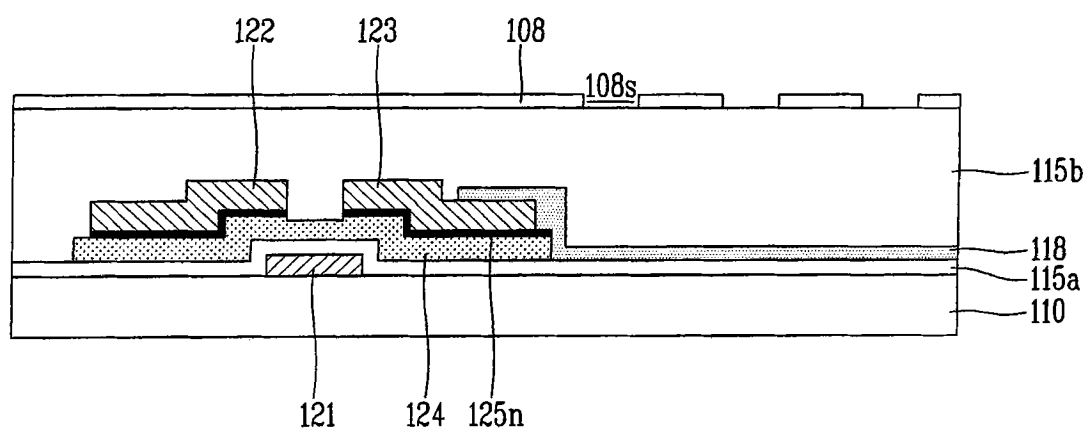


图 9E

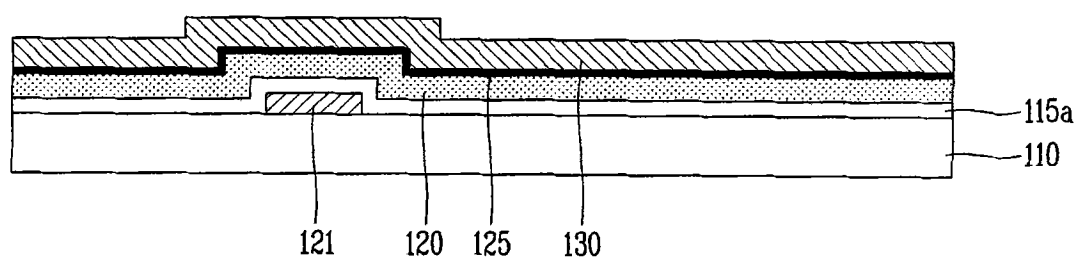


图 10A

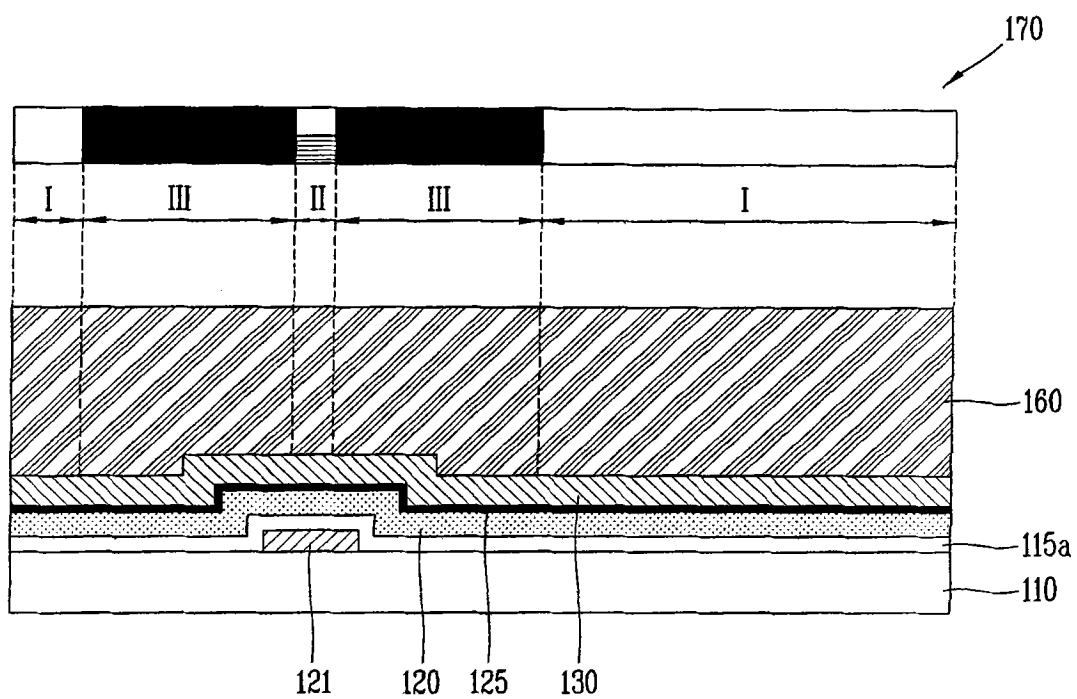


图 10B



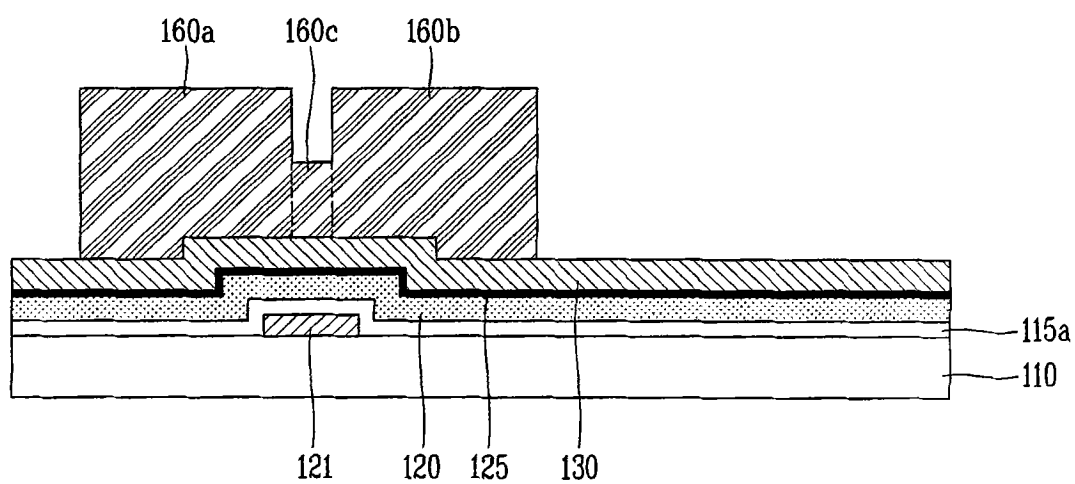


图 10C

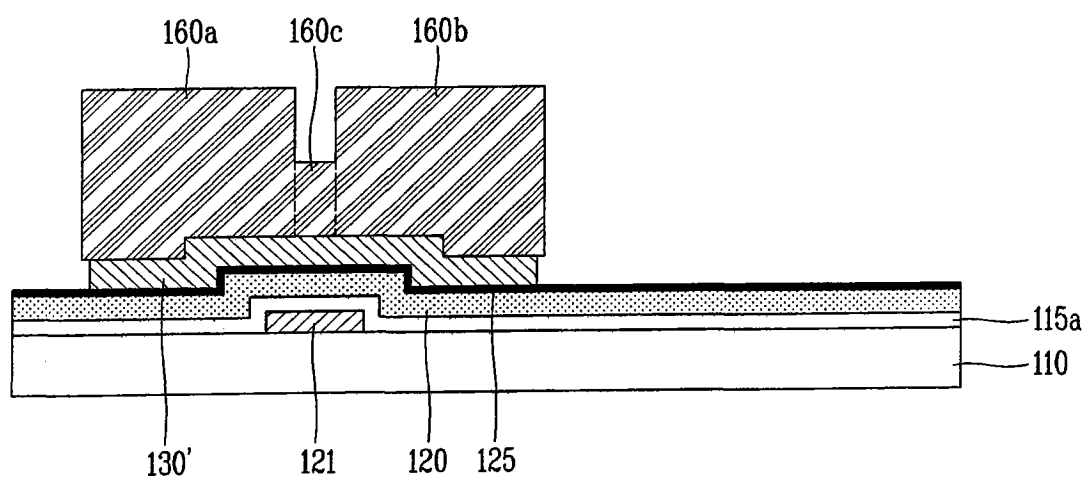


图 10D

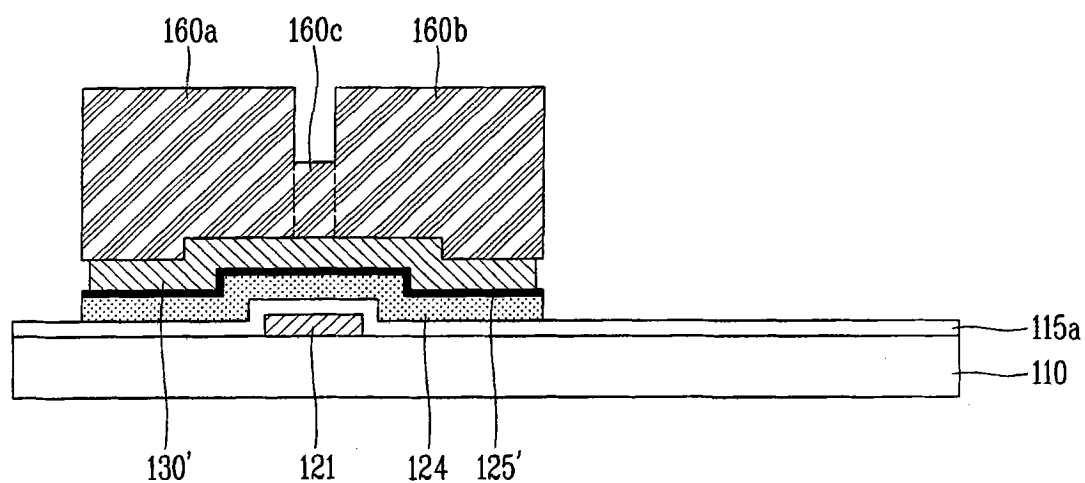


图 10E

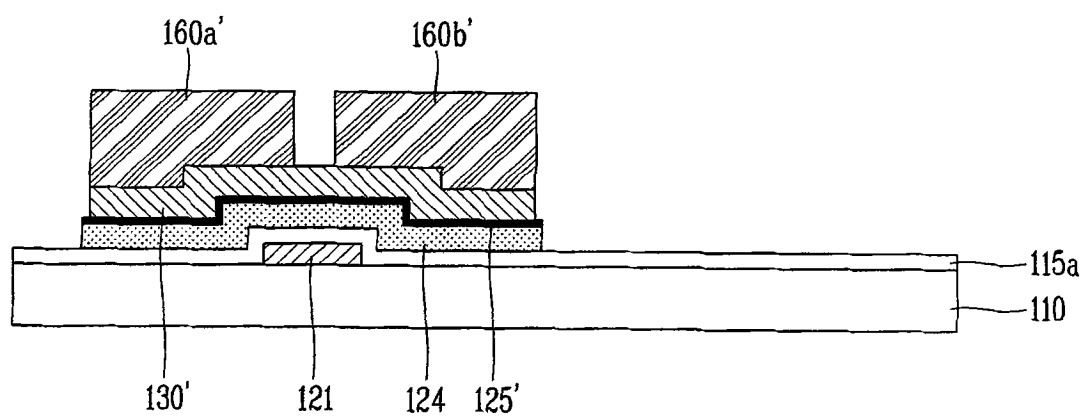


图 10F

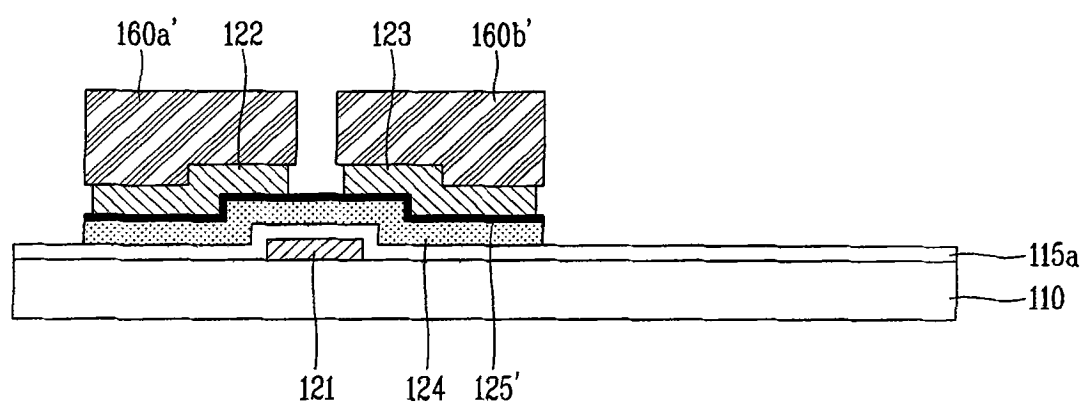


图 10G

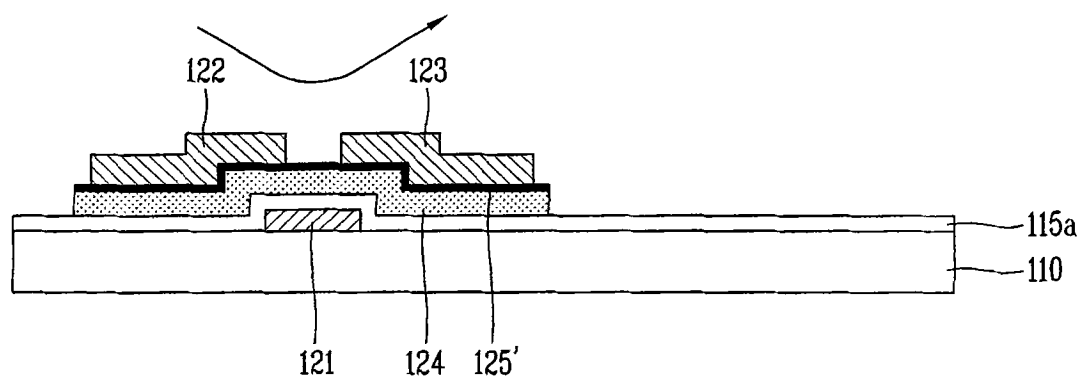


图 10H

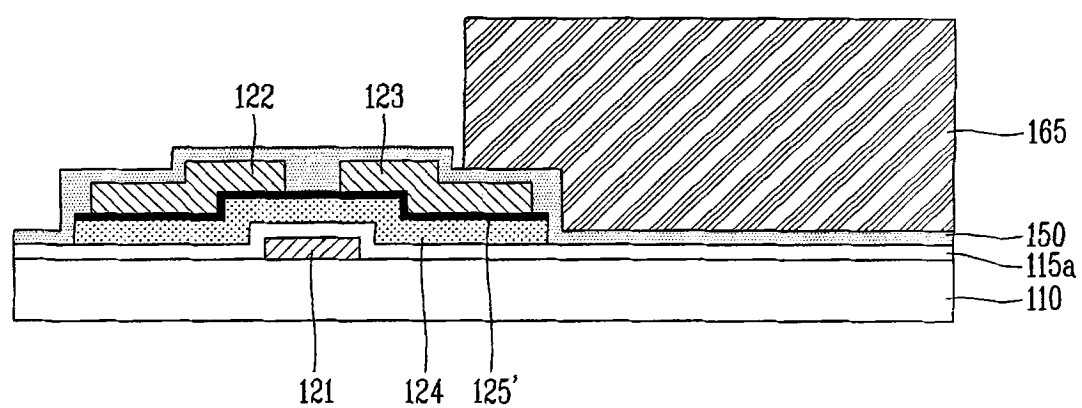


图 10I

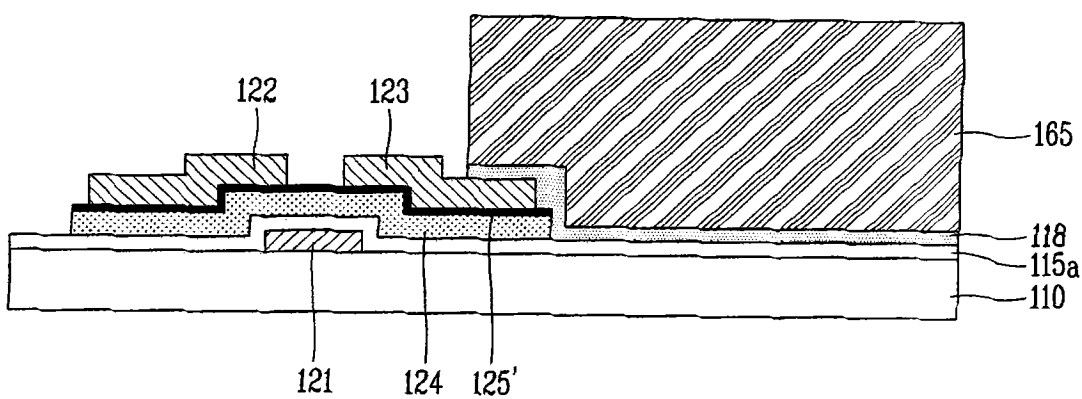


图 10J

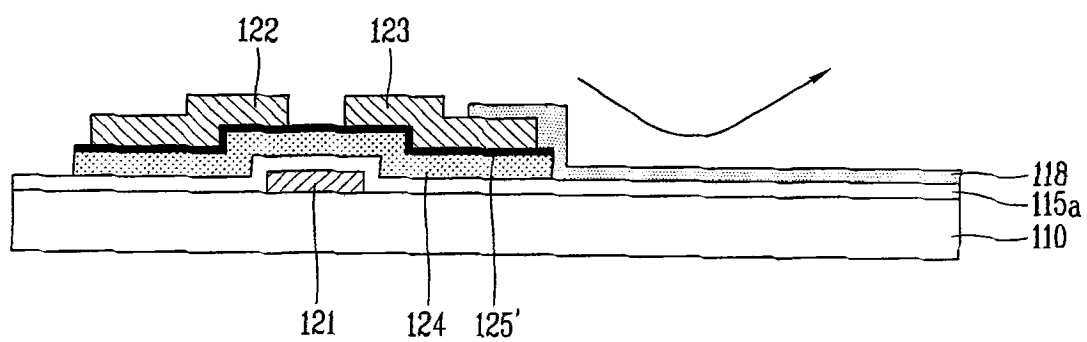


图 10K

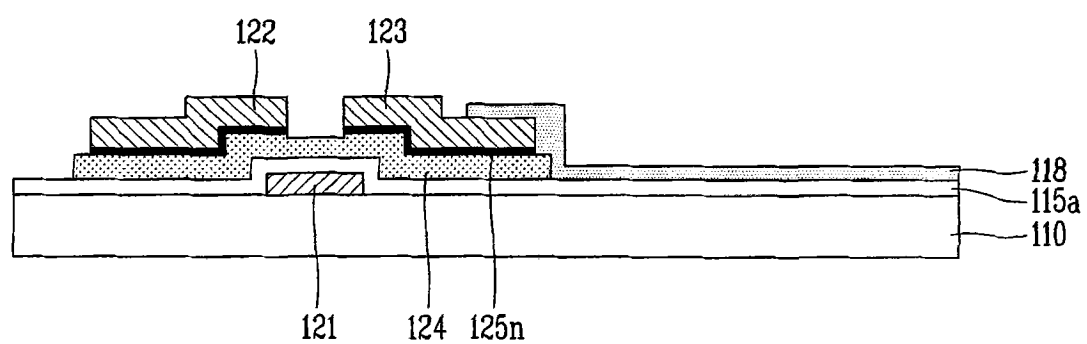


图 10L

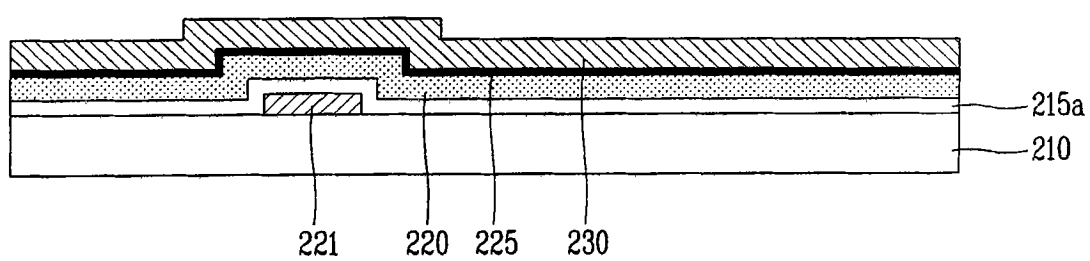


图 11A

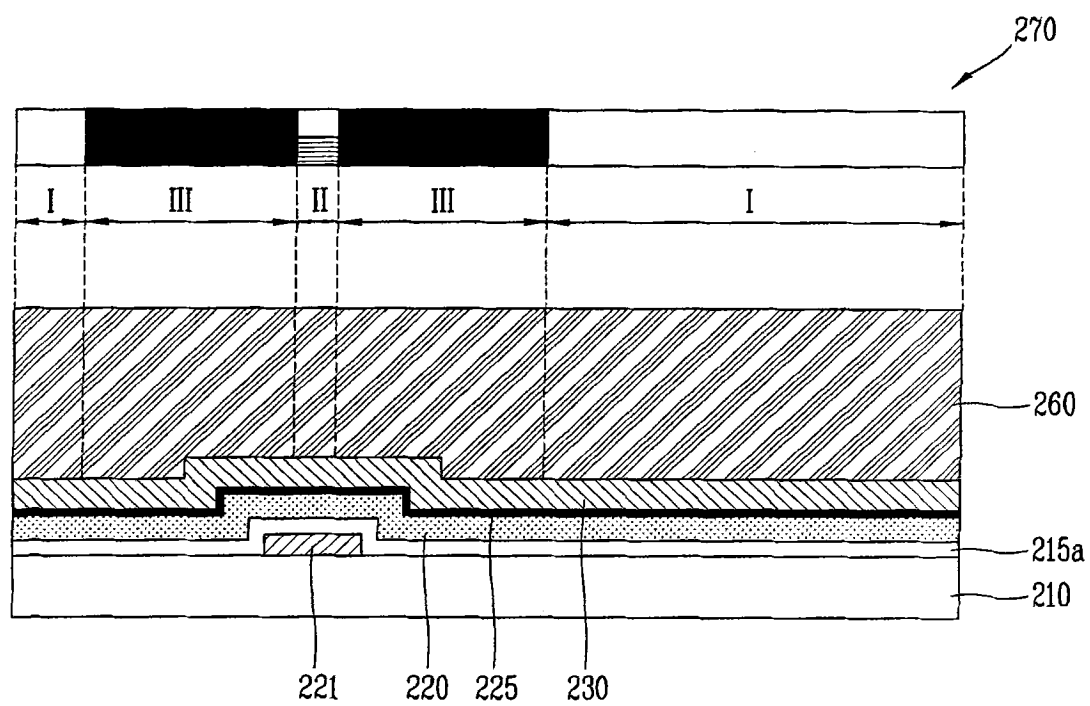


图 11B

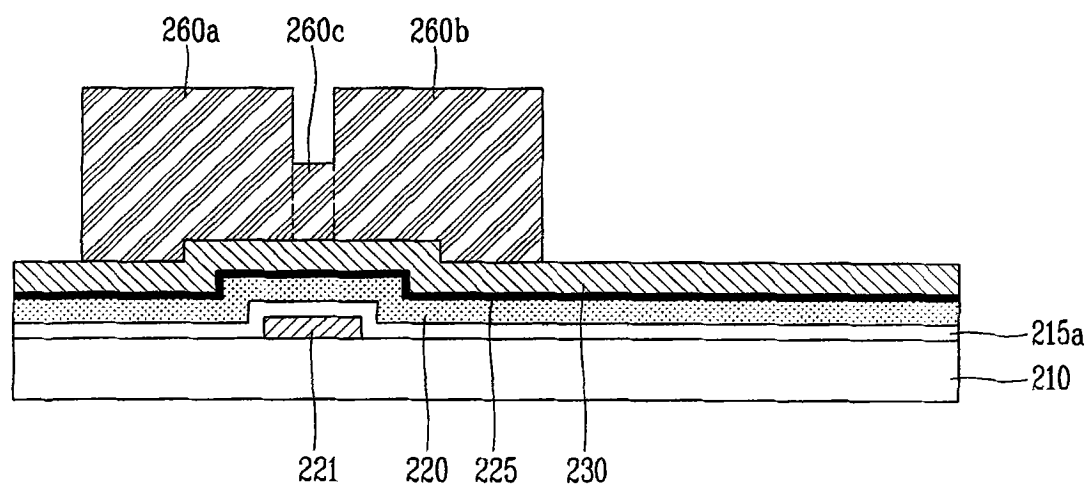


图 11C

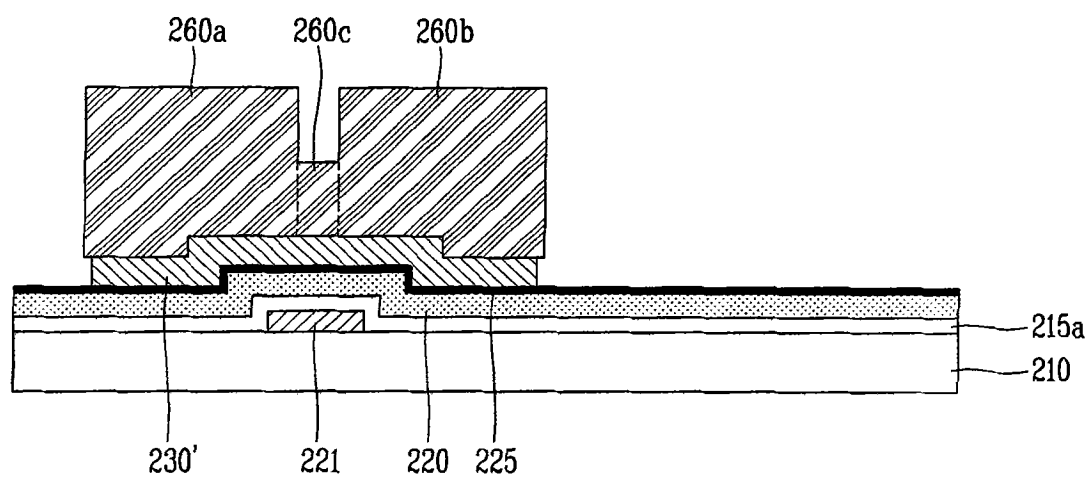


图 11D

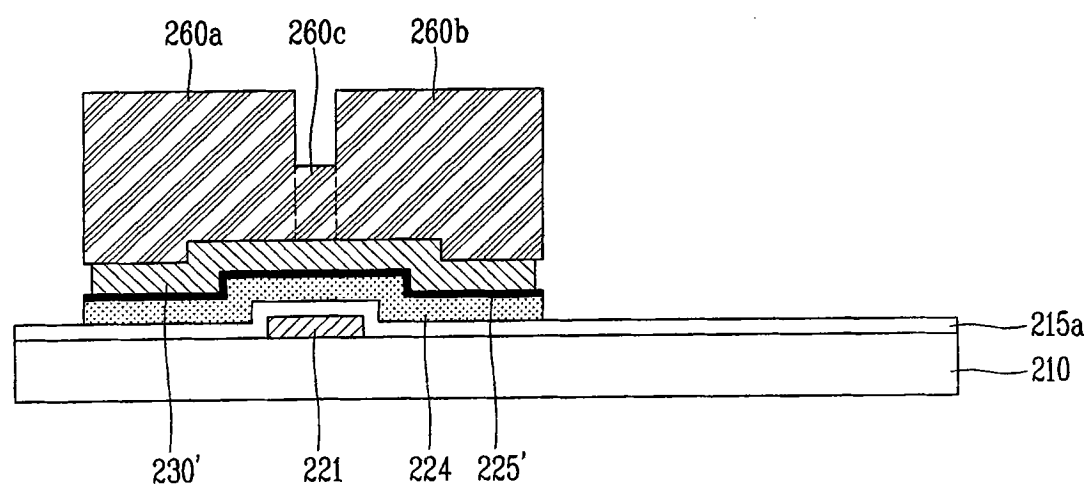


图 11E

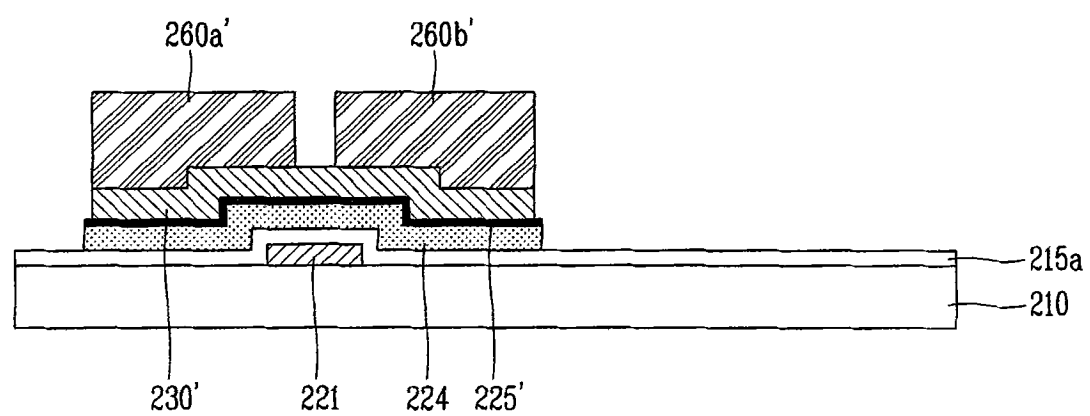


图 11F

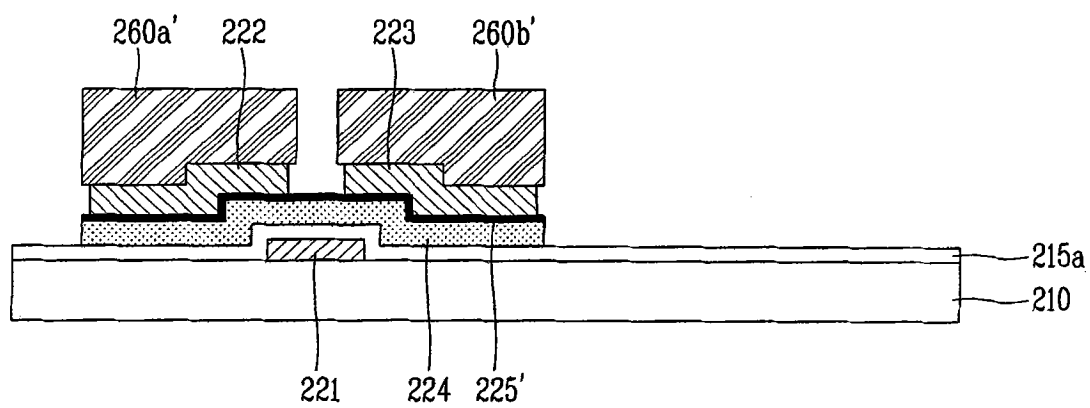


图 11G

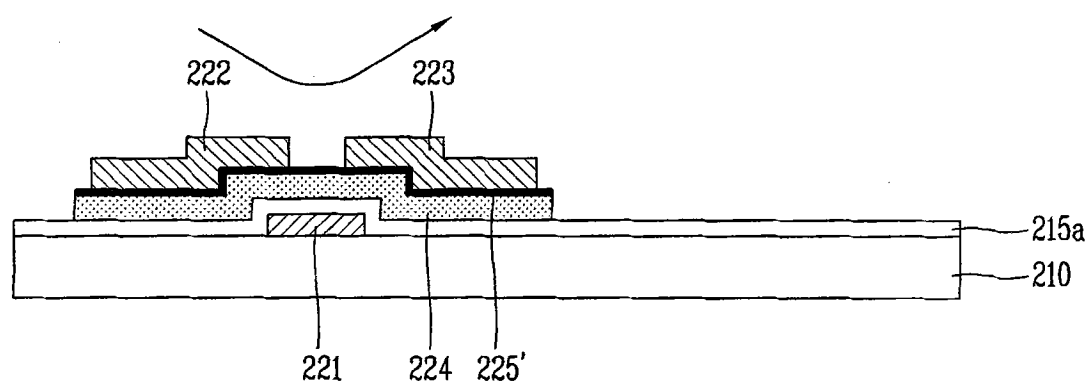


图 11H

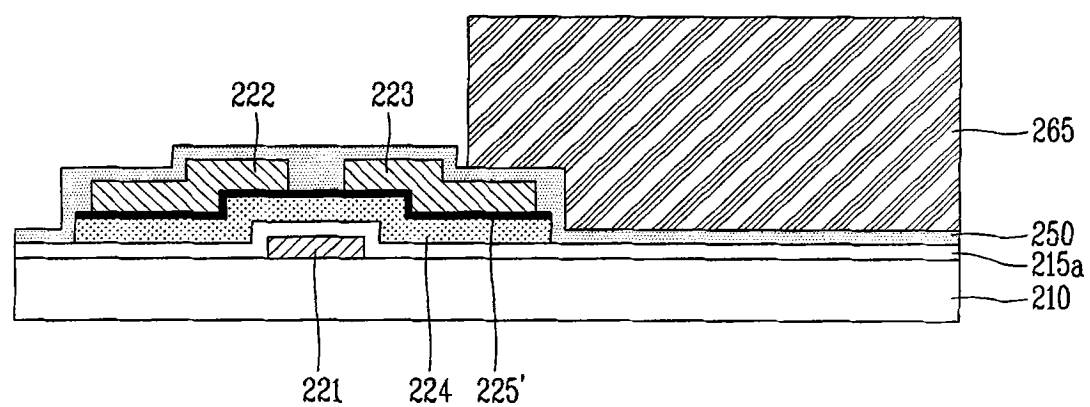


图 11I

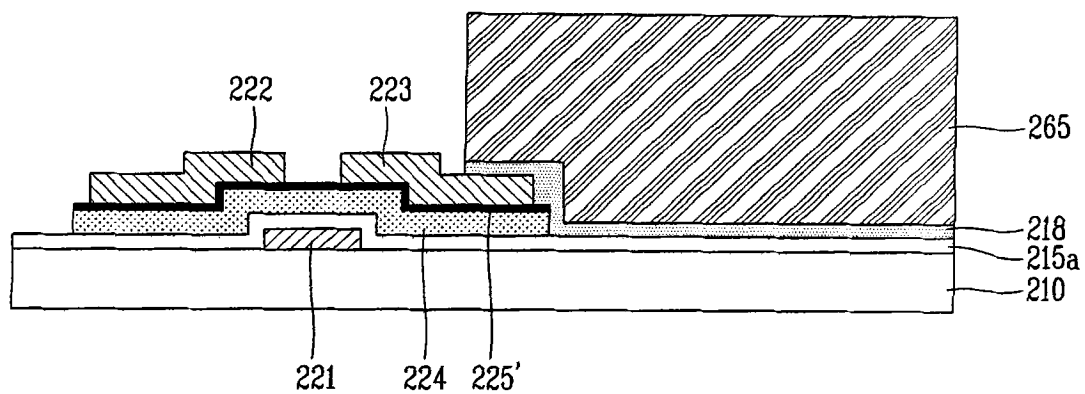


图 11J

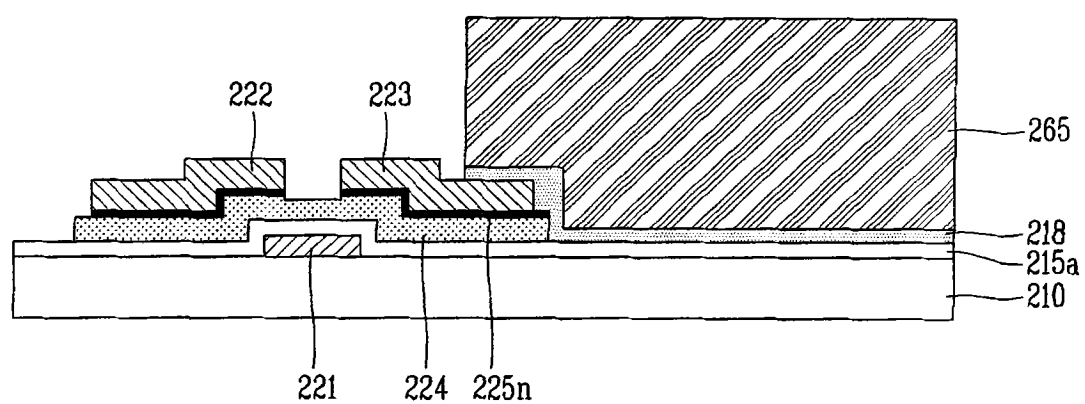


图 11K

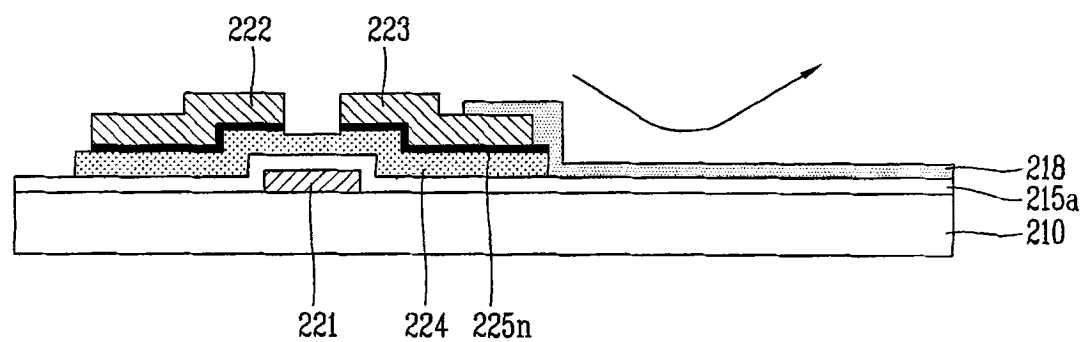


图 11L



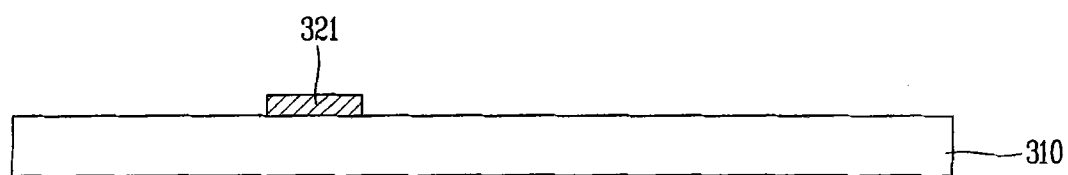


图 12A

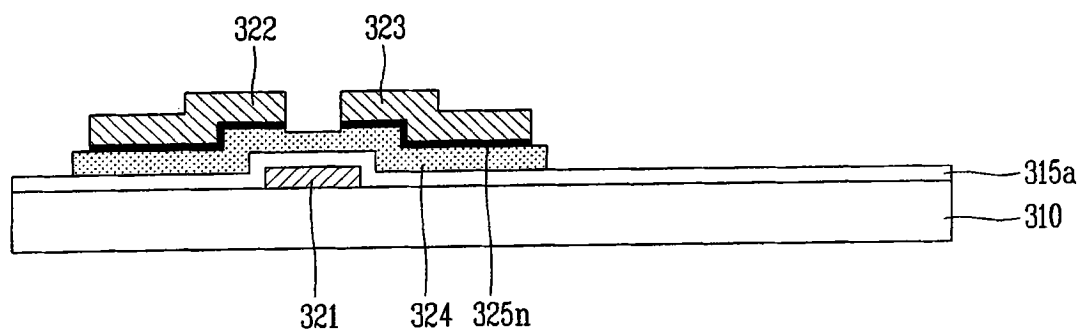


图 12B

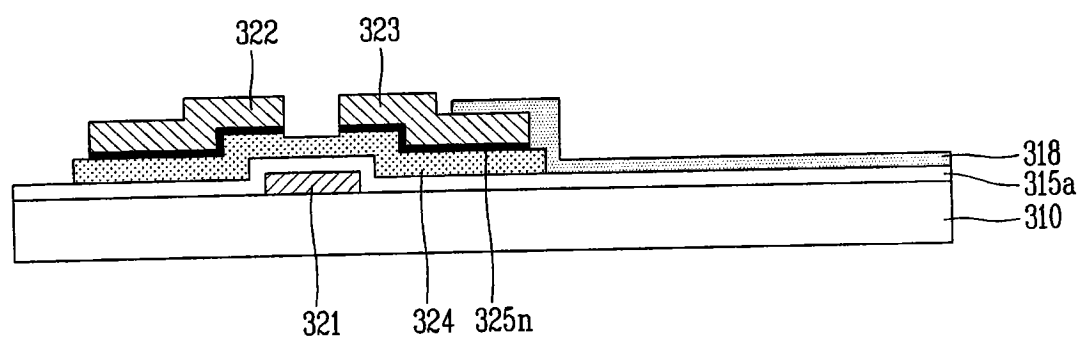


图 12C

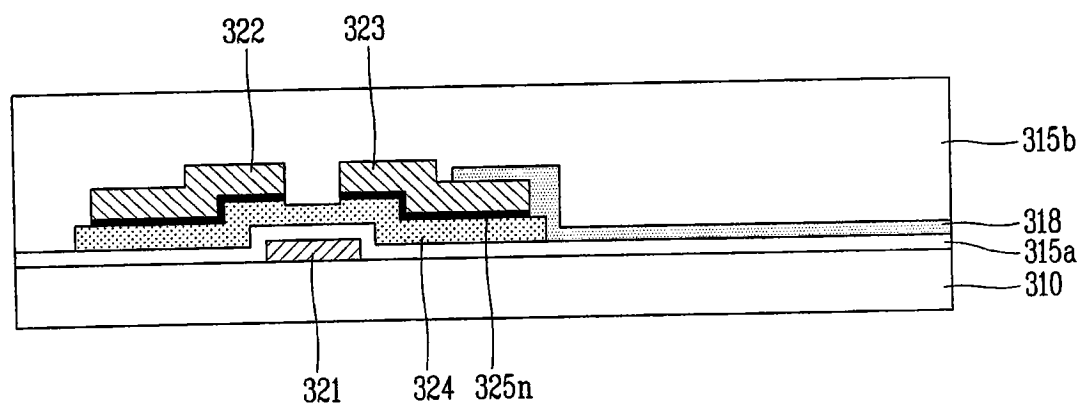


图 12D

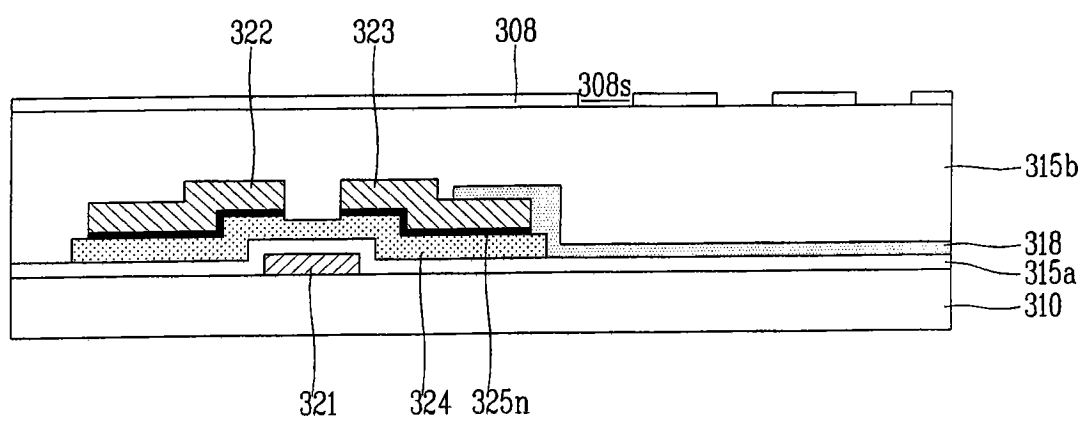


图 12E

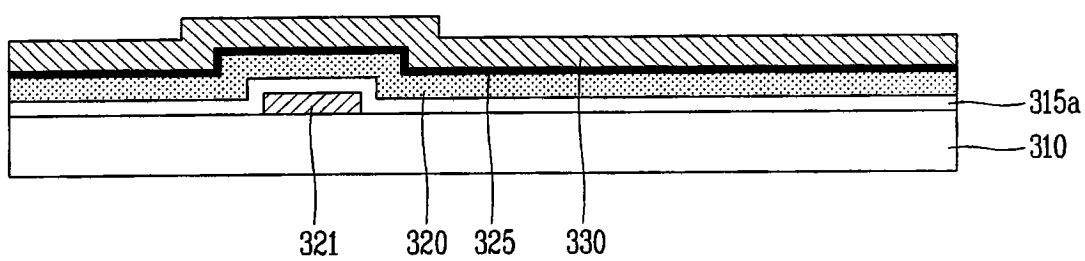


图 13A

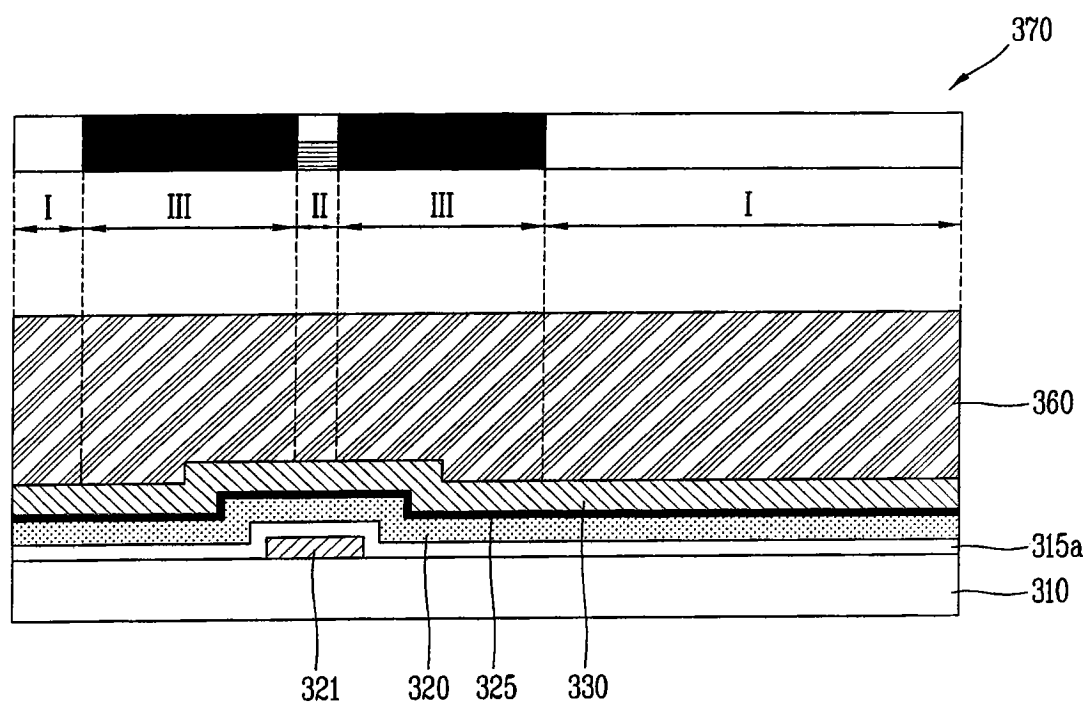


图 13B

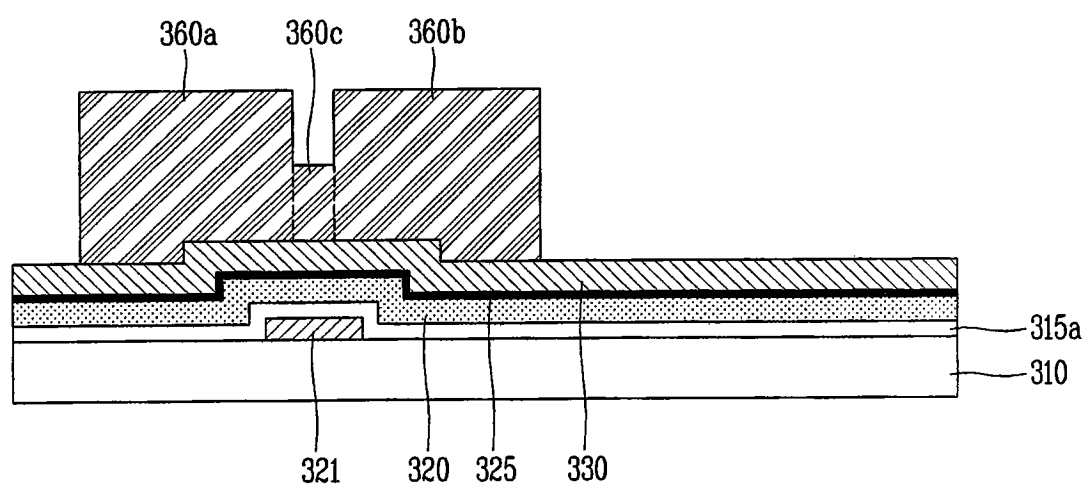


图 13C

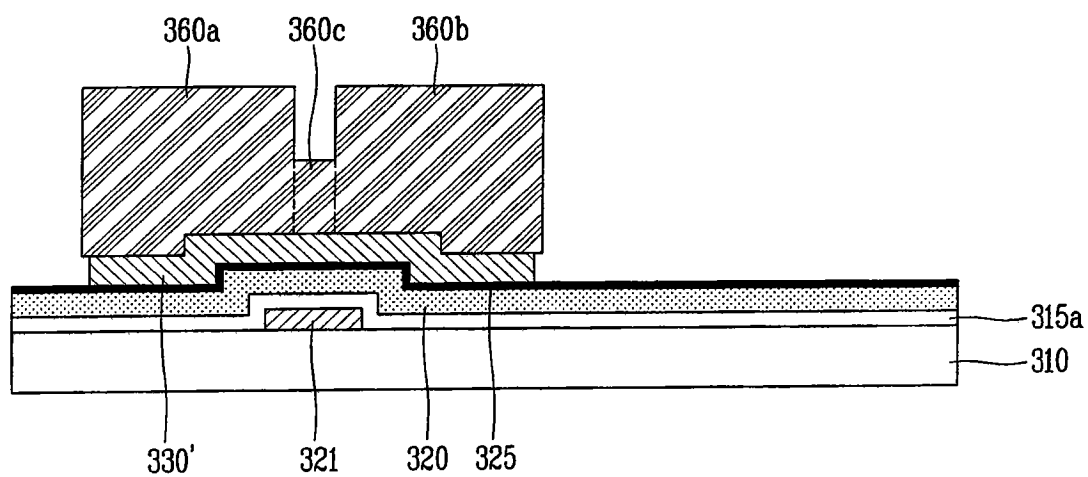


图 13D

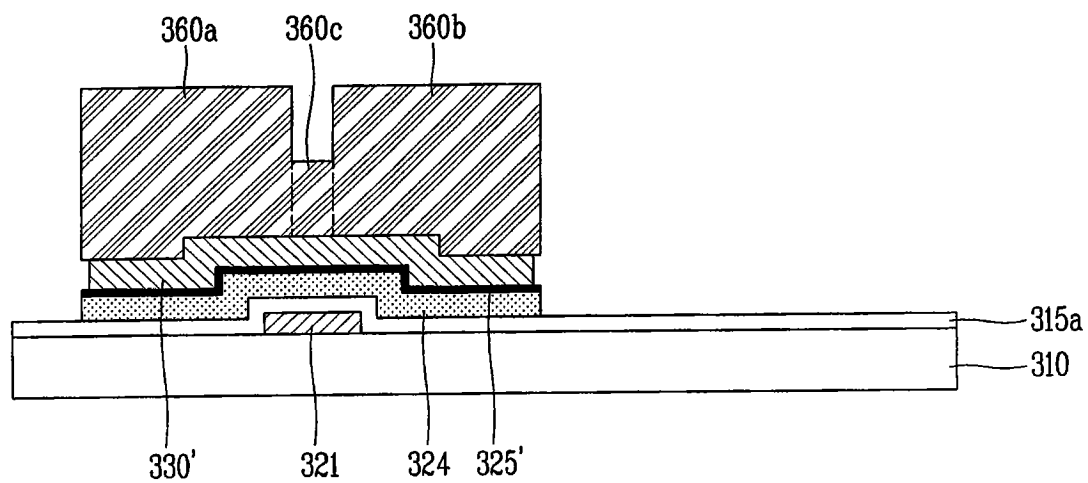


图 13E

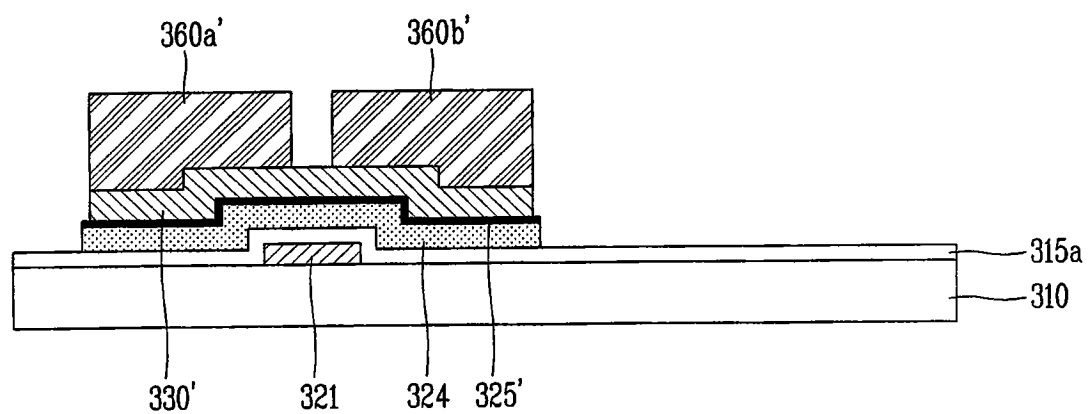


图 13F

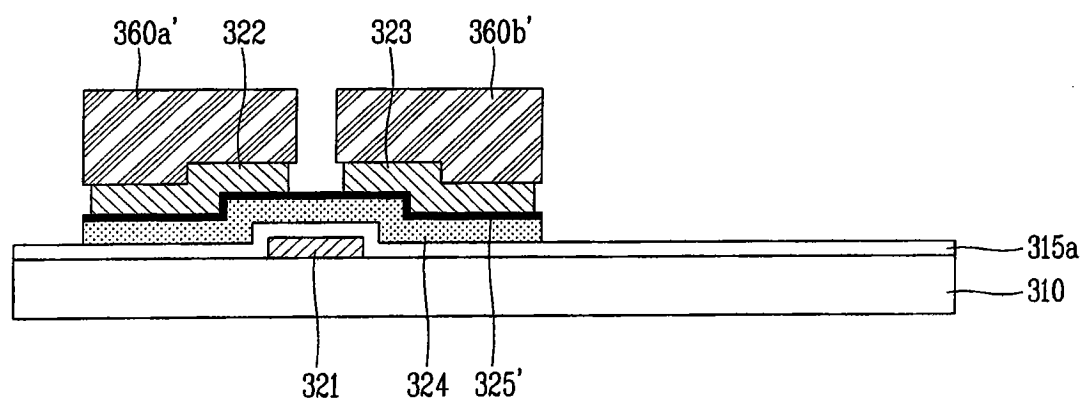


图 13G

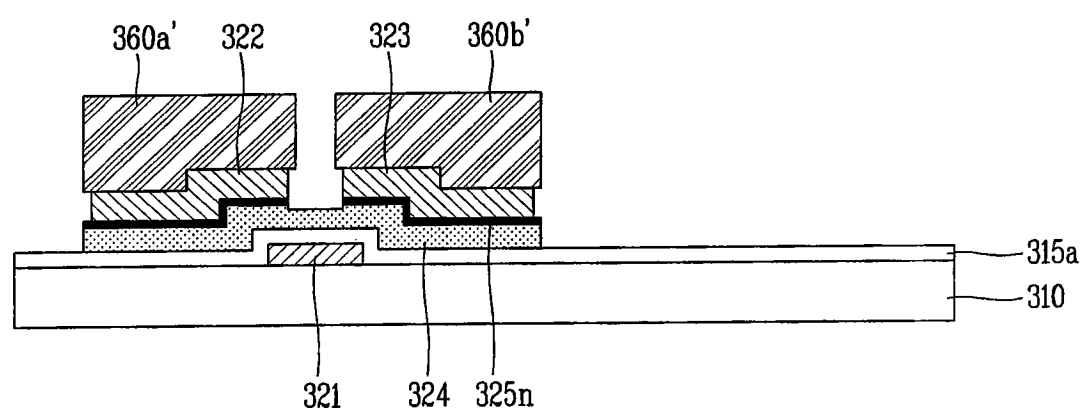


图 13H

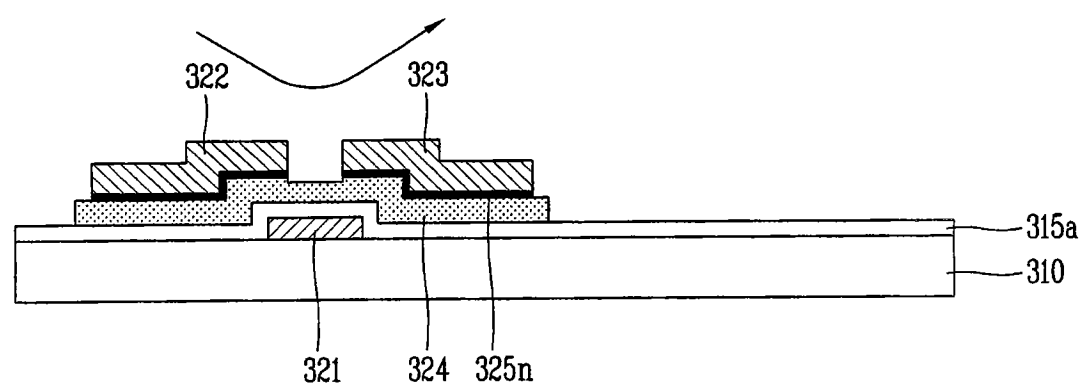


图 13I

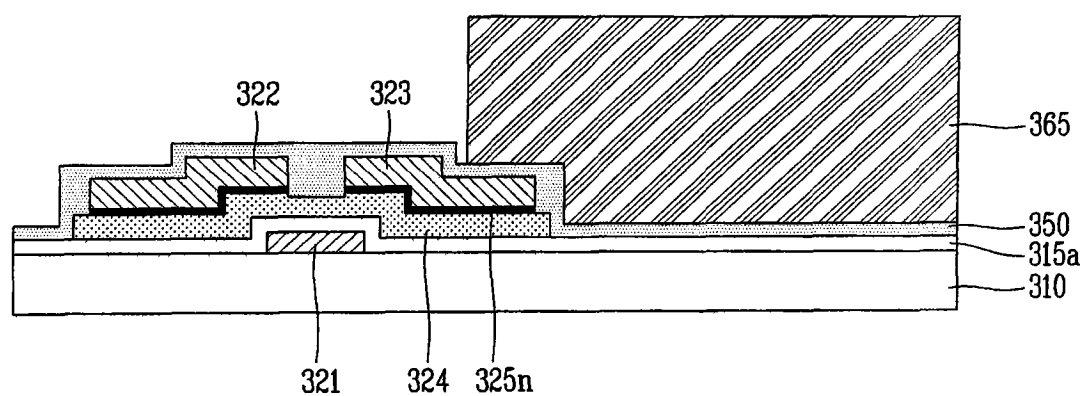


图 13J

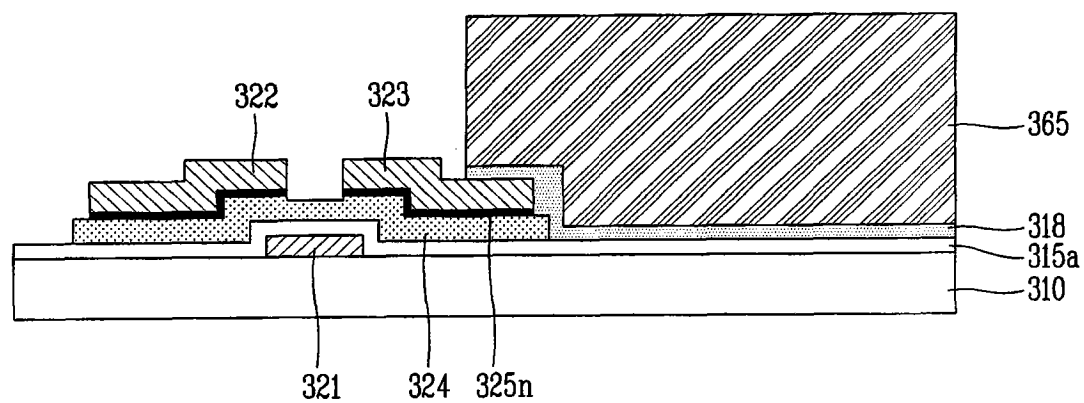


图 13K

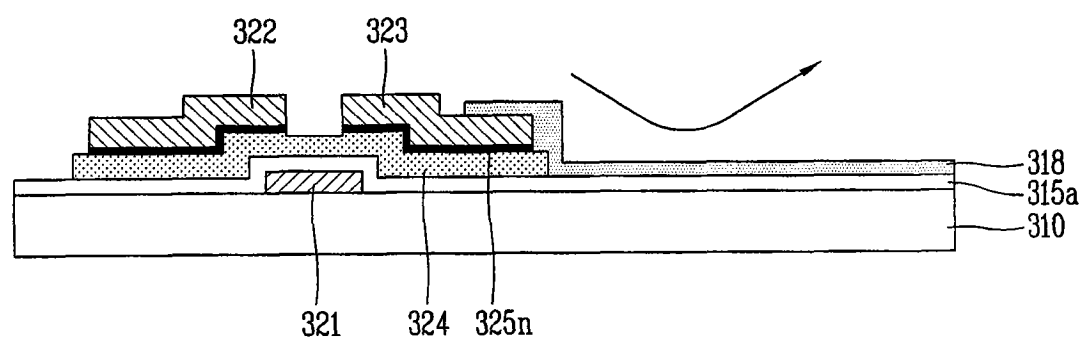


图 13L

|                |                                                                                   |         |            |
|----------------|-----------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 边缘场切换液晶显示装置的制造方法                                                                  |         |            |
| 公开(公告)号        | <a href="#">CN102819156A</a>                                                      | 公开(公告)日 | 2012-12-12 |
| 申请号            | CN201110461941.1                                                                  | 申请日     | 2011-12-30 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                                          |         |            |
| 申请(专利权)人(译)    | 乐金显示有限公司                                                                          |         |            |
| 当前申请(专利权)人(译)  | 乐金显示有限公司                                                                          |         |            |
| [标]发明人         | 赵容秀<br>崔荣锡<br>金东熙<br>文教浩<br>金哲泰<br>崔圭善                                            |         |            |
| 发明人            | 赵容秀<br>崔荣锡<br>金东熙<br>文教浩<br>金哲泰<br>崔圭善                                            |         |            |
| IPC分类号         | G02F1/1362 G02F1/1368 H01L21/77                                                   |         |            |
| CPC分类号         | H01L21/77 G02F1/1362 H01L27/1288 G02F2001/134372 H01L27/124 G02F1/1368 G02F1/1333 |         |            |
| 代理人(译)         | 徐金国<br>钟强                                                                         |         |            |
| 优先权            | 1020110055784 2011-06-09 KR                                                       |         |            |
| 其他公开文献         | CN102819156B                                                                      |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                                    |         |            |

#### 摘要(译)

一种边缘场切换(FFS)-液晶显示(LCD)装置的制造方法, 包括: 在第一基板上形成栅极电极和栅极线; 在形成了栅极电极和栅极线的第一基板上形成栅极绝缘膜; 通过单个掩模工序, 在栅极电极的上方形成有源层、源极电极和漏极电极, 以及形成与栅极线交叉以限定像素区域的数据线; 通过单个掩模工序形成电连接到漏极电极的像素电极; 在形成了像素电极的第一基板上形成钝化膜; 在像素部分的上方形成公共电极, 所述公共电极成单个图案形成, 所述公共电极用于与像素电极一起在每一个像素区域中产生具有多个缝隙的边缘场; 将第一基板粘结到第二基板, 其中通过在形成了像素电极之后进行反向沟道蚀刻, 在有源层与源极电极和漏极电极之间形成欧姆接触层。

