



(12) 发明专利

(10) 授权公告号 CN 101877212 B

(45) 授权公告日 2013. 12. 04

(21) 申请号 200910179104. 2

(22) 申请日 2009. 09. 28

(30) 优先权数据

10-2009-0038381 2009. 04. 30 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 曹畅训 金镇成 金贤喆

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉

(51) Int. Cl.

G09G 3/36 (2006. 01)

审查员 晏静文

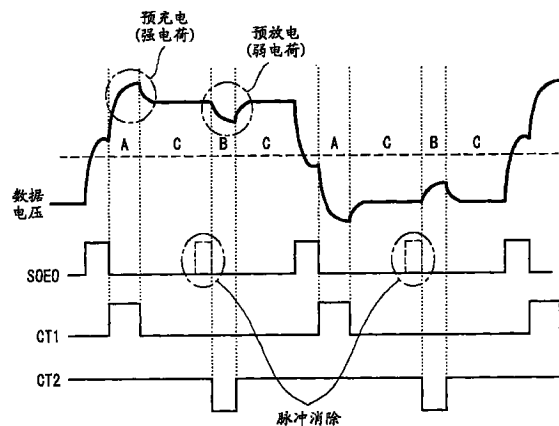
权利要求书2页 说明书9页 附图9页

(54) 发明名称

液晶显示装置及其驱动方法

(57) 摘要

本发明公开了一种液晶显示装置及其驱动方法。该液晶显示装置包括：液晶显示面板，其包括数据线、与所述数据线交叉的选通线以及按照矩阵形式排列在所述数据线与所述选通线的各个交叉处的液晶单元；数据驱动电路，其利用伽玛基准电压将数字视频数据转换成正/负数据电压以向所述数据线提供所述正/负数据电压；以及伽玛电压调节单元，其在所述正/负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位。



1. 一种液晶显示装置,该液晶显示装置包括:

液晶显示面板,其包括数据线、与所述数据线交叉的选通线以及按照矩阵形式排列在所述数据线与所述选通线的各个交叉处的液晶单元;

数据驱动电路,其利用多个伽玛基准电压将数字视频数据转换成正/负数据电压以向所述数据线提供所述正/负数据电压;以及

伽玛电压调节单元,其在所述正/负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位,从而使数据驱动电路在极性反转时的消隐周期输出的正/负数据电压的绝对电位大于标准电位,并且所述伽玛电压调节单元在相继产生的相同极性的数据电压之间的消隐周期中减小各个所述伽玛基准电压的电位,从而使数据驱动电路在相同极性的数据电压之间的消隐周期中输出的正/负数据电压的绝对电位小于标准电位。

2. 根据权利要求1所述的液晶显示装置,该液晶显示装置还包括:

选通驱动电路,其向所述选通线提供选通脉冲;以及

定时控制器,其向所述数据驱动电路提供数字视频数据,并控制所述数据驱动电路、所述选通驱动电路以及所述伽玛电压调节单元。

3. 根据权利要求2所述的液晶显示装置,其中,所述伽玛电压调节单元包括:

伽玛电压产生电路,其产生多个标准伽玛基准电压;

伽玛电压控制电路,其在所述定时控制器的控制下,输出第一伽玛电压控制信号和第二伽玛电压控制信号;以及

伽玛电压调节电路,其响应于所述第一伽玛电压控制信号和所述第二伽玛电压控制信号来调节各个所述标准伽玛基准电压的绝对电位以产生要提供给所述数据驱动电路的所述伽玛基准电压。

4. 根据权利要求3所述的液晶显示装置,其中,所述定时控制器向所述伽玛电压控制电路提供第一内部信号以及第二内部信号,该第一内部信号的逻辑电平每大约一个水平周期反转,而该第二内部信号包括每大约一个水平周期产生的脉冲,

其中,所述第一内部信号和所述第二内部信号具有与预定的时间间隔相对应的相位差。

5. 根据权利要求4所述的液晶显示装置,其中,所述伽玛电压控制电路包括:

与门,其产生所述第一内部信号和所述第二内部信号二者的与输出;

异或门,其产生所述第一内部信号和所述第二内部信号二者的异或输出;以及

多个双稳态多谐振荡器,其对所述与门的所述与输出和所述异或门的所述异或输出进行延迟以输出所述第一伽玛电压控制信号和所述第二伽玛电压控制信号。

6. 根据权利要求5所述的液晶显示装置,其中,所述伽玛电压调节电路包括多个运算放大器,该运算放大器根据所述第一伽玛电压控制信号和所述第二伽玛电压控制信号选择性地调节各个所述标准伽玛基准电压的绝对电位。

7. 一种驱动液晶显示装置的方法,该方法包括以下步骤:

利用多个伽玛基准电压将数字视频数据转换成正/负数据电压以向液晶显示面板的数据线提供所述正/负数据电压;以及

在所述正/负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位,从而使数据驱动电路在极性反转时的消隐周期输出的正/负数据电压的绝对电位大于

标准电位,并且在相继产生的相同极性的数据电压之间的消隐周期中减小各个所述伽玛基准电压的电位,从而使数据驱动电路在相同极性的数据电压之间的消隐周期中输出的正/负数据电压的绝对电位小于标准电位。

8. 根据权利要求7所述的方法,其中,所述增加各个所述伽玛基准电压的电位的步骤和所述减小各个所述伽玛基准电压的电位的步骤各包括:

产生多个标准伽玛基准电压;

产生第一伽玛电压控制信号和第二伽玛电压控制信号;以及

响应于所述第一伽玛电压控制信号和所述第二伽玛电压控制信号来调节各个所述标准伽玛基准电压的绝对电位。

9. 根据权利要求8所述的方法,其中,产生所述第一伽玛电压控制信号和所述第二伽玛电压控制信号的步骤包括产生第一内部信号以及第二内部信号,该第一内部信号的逻辑电平每大约一个水平周期反转,该第二内部信号包括每大约一个水平周期产生的脉冲,所述第一内部信号和所述第二内部信号具有与预定的时间间隔相对应的相位差。

10. 根据权利要求9所述的方法,其中,产生所述第一伽玛电压控制信号和所述第二伽玛电压控制信号的步骤还包括以下步骤:

产生所述第一内部信号和所述第二内部信号二者的与输出;

产生所述第一内部信号和所述第二内部信号二者的异或输出;以及

对所述与输出和所述异或输出进行延迟以输出所述第一伽玛电压控制信号和所述第二伽玛电压控制信号。

液晶显示装置及其驱动方法

技术领域

[0001] 本发明的实施方式涉及液晶显示装置及其驱动方法。

背景技术

[0002] 本申请要求 2009 年 4 月 30 日提交的韩国专利申请 No. 10-2009-0038381 的优先权,以引证的方式将其全部内容并入于此。

[0003] 有源矩阵型液晶显示装置利用薄膜晶体管 (TFT) 作为开关元件来显示运动图片。由于有源矩阵型液晶显示装置的外形薄,因此有源矩阵型液晶显示装置已经被实现在电视机以及便携设备(诸如办公设备和计算机)的显示装置中。因此,阴极射线管(CRT)正快速地被有源矩阵型液晶显示装置所取代。

[0004] 以反转方式驱动液晶显示装置以便减小直流(DC)偏置分量并且减小液晶的劣化,在反转方式中,相邻液晶单元的极性彼此相反并且每一帧周期相邻液晶单元的极性反转。

[0005] 图 1 是例示了其中数据电压的极性每两个水平周期反转的驱动方式的波形图。该驱动方式被称为两点反转。在两点反转中,即使相邻液晶单元的连续数据的灰度级彼此相等,但是,由于相邻液晶单元的数据电荷量之间存在差异,因此有可能产生显示线之间的亮度差或色彩失真。图 1 中,充入了极性与前一数据电压的极性相反的数据电压的液晶单元的数据电荷量小于充入了极性与前一数据电压的极性相同的数据电压的液晶单元的数据电荷量。为了对依赖于极性的数据电荷量之间的差异进行补偿,可以考虑每一水平周期对控制源驱动集成电路(IC)的输出定时的源输出使能信号 SOE 进行调节的方法。但是,在该方法中,因为根据弱电荷,液晶单元减小了强电荷液晶单元的数据电荷量,因此造成了亮度损失。

发明内容

[0006] 本发明的实施方式提供了一种液晶显示装置及其驱动方法,该液晶显示装置通过在 N 点反转中使液晶单元的数据电荷量一致而能够改进显示质量,其中 N 是等于或大于 2 的整数。

[0007] 在一个方面,提供了一种液晶显示装置,该液晶显示装置包括:液晶显示面板,其包括数据线、与所述数据线交叉的选通线以及按照矩阵形式排列在所述数据线与所述选通线的各个交叉处的液晶单元;数据驱动电路,其利用多个伽玛基准电压将数字视频数据转换成正/负数据电压以向所述数据线提供所述正/负数据电压;以及伽玛电压调节单元,其在所述正/负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位。

[0008] 所述伽玛电压调节单元在相继产生的相同极性的数据电压之间的消隐周期中减小各个所述伽玛基准电压的电位。

[0009] 液晶显示装置还包括:选通驱动电路,其向所述选通线提供选通脉冲;以及定时控制器,其向所述数据驱动电路提供数字视频数据,并控制所述数据驱动电路、所述选通驱

动电路以及所述伽玛电压调节单元。

[0010] 所述伽玛电压调节单元包括：伽玛电压产生电路，其产生多个标准伽玛基准电压；伽玛电压控制电路，其在所述定时控制器的控制下，输出第一伽玛电压控制信号和第二伽玛电压控制信号；以及伽玛电压调节电路，其响应于所述第一伽玛电压控制信号和所述第二伽玛电压控制信号来调节各个所述标准伽玛基准电压的绝对电位以产生要提供给所述数据驱动电路的所述伽玛基准电压。

[0011] 所述定时控制器向所述伽玛电压控制电路提供逻辑电平每大约一个水平周期反转的第一内部信号；以及包括有每大约一个水平周期产生的脉冲的第二内部信号。所述第一内部信号和所述第二内部信号具有与预定的时间间隔相对应的相位差。

[0012] 所述伽玛电压控制电路包括：与 (AND) 门，其产生所述第一内部信号和所述第二内部信号二者的与输出；异或 (EOR) 门，其产生所述第一内部信号和所述第二内部信号二者的异或输出；以及多个双稳态多谐振荡器，其对所述与门的所述与输出和所述异或门的所述异或输出进行延迟以输出所述第一伽玛电压控制信号和所述第二伽玛电压控制信号。

[0013] 所述伽玛电压调节电路包括多个运算放大器，该运算放大器根据所述第一伽玛电压控制信号和所述第二伽玛电压控制信号选择性地调节各个所述标准伽玛基准电压的绝对电位。

[0014] 在另一方面，提供了一种驱动液晶显示装置的方法，该方法包括以下步骤：利用多个伽玛基准电压将数字视频数据转换成正 / 负数据电压以向液晶显示面板的数据线提供正 / 负数据电压；以及在所述正 / 负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位。

附图说明

[0015] 附图被包括进来以提供对本发明的进一步理解，并且被并入并构成本说明书的一部分，附图例示了本发明的实施方式，并与说明书一起用于解释本发明的原理。在附图中：

[0016] 图 1 是例示了在两点反转中数据电压的电荷量的非均匀性的波形图；

[0017] 图 2 是例示了根据本发明的实施方式的液晶显示装置的框图；

[0018] 图 3 例示了伽玛基准电压的调节条件；

[0019] 图 4 是例示了薄膜晶体管 (TFT) 阵列的一个示例的等效电路图；

[0020] 图 5 是例示了 TFT 阵列的另一示例的等效电路图；

[0021] 图 6 是例示了数据驱动电路的电路结构的框图；

[0022] 图 7 是例示了选通驱动电路的电路结构的框图；

[0023] 图 8 例示了根据本发明的实施方式的在两点反转中充入液晶单元的数据电压的示例；

[0024] 图 9 是例示了根据本发明的实施方式在液晶显示装置中伽玛基准电压的调节示例的波形图；

[0025] 图 10 是例示了伽玛电压控制电路的电路结构的电路图；

[0026] 图 11 是例示了伽玛电压控制电路的输入波形和输出波形的波形图；

[0027] 图 12 是例示了伽玛电压调节电路的电路结构的电路图；以及

[0028] 图 13 是例示了当根据本发明的实施方式将三点反转应用于液晶显示装置时，被

充入液晶单元的数据电压的波形图。

具体实施方式

[0029] 下面对在附图中例示出的本发明示例的实施方式进行详细说明。

[0030] 如图 2 所示,根据本发明实施方式的液晶显示装置包括:液晶显示面板 10、连接到液晶显示面板 10 的数据线 D1 至 Dm 的数据驱动电路 12、连接到液晶显示面板 10 的选通线 G1 至 Gn 的选通驱动电路 13、控制数据驱动电路 12 及选通驱动电路 13 的定时控制器 11、以及用于对提供给数据驱动电路 12 的伽玛基准电压 GMA01 至 GMA05 以及 GMA06 至 GMA010 进行选择性地调节的伽玛电压调节单元。该伽玛电压调节单元包括产生内部伽玛基准电压 $GMAI_N$ 的伽玛电压产生单元 15、伽玛电压控制单元 16 以及用于调节内部伽玛基准电压 $GMAI_N$ 的伽玛电压调节电路 17。

[0031] 液晶显示面板 10 包括上玻璃基板和下玻璃基板,在上玻璃基板和下玻璃基板之间夹有液晶层。液晶显示面板 10 包括显示视频数据的像素阵列。像素阵列可以按图 4 或图 5 中示出的薄膜晶体管 (TFT) 阵列的方式实施。在图 4 所示的具有 $(m/3) \times n$ 的分辨率的 TFT 阵列的情况下,图 4 所示的 TFT 阵列包括按照 m 条数据线 D1 至 Dm 与 n 条选通线 G1 至 Gn 的交叉结构以矩阵形式排列的 $m \times n$ 个液晶单元。图 4 的 TFT 阵列中的一个像素包括 R、G 和 B 子像素,并且该 R、G 和 B 子像素的液晶单元通过 TFT 连接到不同的数据线。在图 4 的 TFT 阵列中,根据通过一条选通线提供的扫描脉冲(或选通脉冲)使各显示行中的 TFT 导通或截止。

[0032] 在图 5 所示的具有 $(m/3) \times n$ 的分辨率的 TFT 阵列的情况下,图 5 所示的 TFT 阵列包括按照 $m/2$ 条数据线 D1 至 Dm/2 与 $2n$ 条选通线 G1 至 G2n 的交叉结构以矩阵形式排列的 $m \times n$ 个液晶单元。图 5 的 TFT 阵列中的一个像素包括 R、G 和 B 子像素。一条数据线由相邻子像素来共享。在图 5 的 TFT 阵列中,各显示行中的 TFT 以 Z 字形结构连接到一对选通线,并且根据从该对选通线的一条选通线接收的扫描脉冲来使各显示行中的 TFT 导通或截止。因此,假设图 5 的 TFT 阵列具有与图 4 的 TFT 阵列相同的分辨率,则图 5 的 TFT 阵列中数据线的数量减少为图 4 的 TFT 阵列中数据线的数量的一半,而图 5 的 TFT 阵列中选通线的数量增加为图 4 的 TFT 阵列中选通线的数量的两倍。此外,图 5 的 TFT 阵列中数据驱动电路的输出通道的数量减少至图 4 的 TFT 阵列中输出通道数量的一半。

[0033] 在液晶显示面板 10 的下玻璃基板上形成有图 4 和图 5 的 TFT 阵列。图 4 和图 5 的各个 TFT 阵列包括数据线、选通线、像素电极 1、连接到像素电极 1 的 TFT、以及连接到像素电极 1 的存储电容器。图 4 和图 5 的 TFT 阵列中的液晶单元连接到 TFT,并且通过利用像素电极 1 与公共电极 2 之间的电场调节透光率来根据视频数据显示图像。

[0034] 在液晶显示面板 10 的上玻璃基板上形成有黑底、滤色器以及公共电极 2。在诸如扭曲向列 (TN) 模式或垂直配向 (VA) 模式的垂直电场驱动方式下,公共电极 2 形成在上玻璃基板上。在诸如面内切换 (IPS) 模式或边缘场切换 (FFS) 模式的水平电场驱动方式下,公共电极 2 和像素电极 1 形成在下玻璃基板上。

[0035] 偏振板分别附接到液晶显示面板 10 的上玻璃基板和下玻璃基板。在上玻璃基板和下玻璃基板上分别形成有用于设置液晶的预倾角的取向层。

[0036] 可应用于本发明的实施方式的液晶显示面板 10 的液晶模式可以按照任何液晶模

式来实现,也可以按照 TN、VA、IPS 及 FFS 模式来实现。根据本发明的实施方式的液晶显示装置可以实现为包括背光型液晶显示装置、透反式液晶显示装置以及反射式液晶显示装置的任何类型的液晶显示装置。在背光型液晶显示装置和透反式液晶显示装置中背光单元是必需的。背光单元可实现为边缘式背光单元或直下式背光单元。在边缘式背光单元中,多个光源面对导光板的侧面而设置,而多个光学片设置在液晶显示面板与导光板之间。在直下式背光单元中,多个光学片和散射板层迭在液晶显示面板下方,而多个光源位于该散射板的下方。背光单元的光源可使用热阴极紫外荧光灯 (HCFL)、冷阴极荧光灯 (CCFL)、外置电极荧光灯 (EEFL) 和发光二极管 (LED) 中的一种或至少两种。

[0037] 数据驱动电路 12 包括具有图 6 所例示的电路结构的多个源驱动器集成电路 (IC)。各个源驱动器 IC 响应于从定时控制器 11 接收到的数据定时控制信号 SSP、SSC 和 SOE0 以及极性控制信号 POL_H2,对从定时控制器 11 输入的数字视频数据 RGBodd 和 RGBeven 进行采样和锁存,以将该数字视频数据 RGBodd 和 RGBeven 转换成并行数据。各个源驱动器 IC 利用从伽玛电压调节电路 17 输入的伽玛基准电压 $GMAO_n$,将解串行后的数字视频数据转换成模拟伽玛补偿电压以生成将要充入液晶单元的正模拟视频数据电压或负模拟视频数据电压。各个源驱动器 IC 响应于极性控制信号 POL_H2 每 N 个水平周期 (其中 N 为等于或大于 2 的正整数) 对正 / 负模拟视频数据电压的极性进行转换以向数据线 D1 至 Dm 提供正 / 负模拟视频数据电压。

[0038] 选通驱动电路 13 包括多个选通驱动器 IC。选通驱动电路 13 包括移位寄存器,其响应于从定时控制器 11 接收到的选通定时控制信号 GSP、GSC 和 GOE 顺序地对选通驱动电压进行移位以顺序地向选通线 G1 至 Gn 提供选通脉冲 (或扫描脉冲)。

[0039] 定时控制器 11 通过接口 (诸如低压差分信号 (LVDS) 接口和最小化传输差分信号 (TMDS) 接口) 从系统板 14 接收 RGB 数字视频数据和定时信号 (诸如垂直同步信号 Vsync、水平同步信号 Hsync、数据使能信号 DE 和点时钟 CLK)。定时控制器 11 按照微型 (mini) LVDS 接口的方式向数据驱动电路 12 的源驱动器 IC 发送 RGB 数字视频数据。定时控制器 11 利用定时信号 Vsync、Hsync、DE 和 CLK 生成用于控制数据驱动电路 12 的操作定时的数据定时控制信号和极性控制信号、用于控制选通驱动电路 13 的操作定时的选通定时控制信号。定时控制器 11 可以基于帧频率 $(60 \times i) \text{Hz}$ (其中“i”是正整数) 对各个数据定时控制信号的频率和选通定时控制信号的频率进行增加,以使得以 60Hz 的帧频率输入的数字视频数据能够在液晶显示面板 10 的像素阵列中以 $(60 \times i) \text{Hz}$ 的帧频率再现。定时控制器 11 生成用于对从伽玛电压控制电路 16 输出的信号进行控制的控制信号。该控制信号包括内部源输出使能信号 SOE1 以及逻辑电平每一个水平周期发生反转的内部极性控制信号 POL_H1 等,其中每一个水平周期产生内部源输出使能信号 SOE1 的脉冲。内部极性控制信号 POL_H1 和内部源输出使能信号 SOE1 基本上分别等于极性控制信号和源输出使能信号,该极性控制信号每一水平周期对从数据驱动电路 12 输出的数据电压的极性进行反转,而该源输出使能信号以现有的一点反转方式每一水平周期输出电荷共享电压或公共电压 Vcom。因为本发明的实施方式以 N 点反转 (其中, N 是等于或大于 2 的整数) 的方式驱动液晶显示面板 10,所以内部极性控制信号 POL_H1 和内部源输出使能信号 SOE1 不输入到数据驱动电路 12。

[0040] 数据定时控制信号包括源起始脉冲 SSP、源采样时钟 SSC、源输出使能信号 SOE0

等。源起始脉冲 SSP 控制数据驱动电路 12 的数据采样操作的起始时间点。如果定时控制器 11 与数据驱动电路 12 之间的信号传输方式是微型 LVDS 接口,则可以省略源起始脉冲 SSP。源采样时钟 SSC 基于上升沿或下降沿对数据驱动电路 12 内的数据采样操作进行控制。极性控制信号 POL_H2 每 N 个水平周期对从数据驱动电路 12 输出的数据电压的极性进行反转。源输出使能信号 SOEO 对数据驱动电路 12 的输出定时进行控制。当提供给数据线 D1 至 Dm 的数据电压的极性发生反转时,输入到数据驱动电路 12 的源驱动器 IC 的源输出使能信号 SOEO 生成高逻辑电平脉冲。因此,源输出使能信号 SOEO 包括每 N 个水平周期产生的脉冲。

[0041] 当提供给数据线 D1 至 Dm 的数据电压的极性发生反转时,数据驱动电路 12 的各个源驱动器 IC 响应于源输出使能信号 SOEO 的脉冲而向数据线 D1 至 Dm 提供电荷共享电压或公共电压 Vcom,并且在源输出使能信号 SOEO 的低逻辑周期中向数据线 D1 至 Dm 提供数据电压。电荷共享电压是提供有各自具有不同极性的数据电压的相邻数据线的平均电压。

[0042] 选通定时控制信号包括选通起始脉冲 GSP、选通移位时钟 GSC、选通输出使能信号 GOE 等。选通起始脉冲 GSP 控制第一选通脉冲的定时。选通移位时钟 GSC 是用于对选通起始脉冲 GSP 进行移位的时钟。选通输出使能信号 GOE 对选通驱动电路 13 的输出定时进行控制。

[0043] 伽玛电压产生电路 15 对高电位电源电压 VDD 和低电位电源电压 VSS(或地电平电压 GND)进行划分以产生内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10。伽玛电压产生电路 15 的分压电路可以实现为在高电位电源电压 VDD 的电源接线端和地电平电压 GND 的电源接线端之间的由彼此串联连接的多个电阻构成的电阻串电路(R-string circuit)。在现有的液晶显示装置中,将内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 提供给数据驱动电压 12。相反,在本发明的实施方式中,如图 3 和图 9 所示,将通过选择性地提高或降低内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 的电平而获得的伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 提供给数据驱动电路 12。

[0044] 伽玛电压控制电路 16 产生第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2,第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 各具有每 N 个水平周期产生的脉冲。根据从定时控制器 11 输入的内部极性控制信号 POL_H1 和内部源输出使能信号 SOEI,第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 具有预定的时间差。伽玛电压控制电路 16 可安装在定时控制器 11 的内部,而且可以用安装在定时控制器 11 内的逻辑电路来代替。

[0045] 伽玛电压调节电路 17 基于图 3 中例示的表根据第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 来调节内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 以生成要提供给数据驱动电路 12 的伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010。如图 3 所示,当第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 都为高逻辑电平时,伽玛电压调节电路 17 将内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 的绝对电位 GMA 增加至 $GMA + \alpha$ 。另一方面,当第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 都为低逻辑电平时,伽玛电压调节电路 17 将内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 的绝对电位 GMA 减小至 $GMA - \alpha$ 。此外,当生成了低逻辑电平的第一伽玛电压控制信号 CT1 和高逻辑

辑电平的第二伽玛电压控制信号 CT2 时,伽玛电压调节电路 17 不调节内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 的绝对电位 GMA,并将它们提供给数据驱动电路 12。

[0046] 图 4 是例示了 TFT 阵列的一个示例的等效电路图。

[0047] 如图 4 所示,数据线 D1 至 D5 之间的液晶列设置在一行中。各数据线 D1 至 D5 连接到不同液晶列的 TFT。各选通线 G1 至 G4 连接到不同行中的 TFT。TFT 包括连接到数据线 D1 至 D5 的源极、连接到选通线 G1 至 G4 的栅极以及连接到像素电极 1 的漏极。在应用了图 4 的 TFT 阵列的液晶显示装置中,将位于同一行中的液晶单元充入从数据驱动电路 12 同时输出的数据电压。

[0048] 图 5 是例示了 TFT 阵列的另一示例的等效电路图。

[0049] 如图 5 所示,数据线 D1 至 D6 之间的液晶列设置在两行中。各数据线 D1 至 D6 连接到左液晶列的 TFT 和右液晶列的 TFT,同时各条数据线设置在该左液晶列与该右液晶列之间。选通线 G1 至 G8 包括奇数选通线 G1、G3、G5 及 G7 和偶数选通线 G2、G4、G6 及 G8。奇数选通线 G1、G3、G5 及 G7 连接到液晶显示面板各行中的奇数液晶单元的 TFT,而偶数选通线 G2、G4、G6 及 G8 连接到液晶显示面板各行中的偶数液晶单元的 TFT。TFT 包括连接到数据线 D1 至 D6 的源极、连接到选通线 G1 至 G8 的栅极以及连接到像素电极 1 的漏极。选通驱动电路 13 向奇数选通线 G1、G3、G5 及 G7 提供与充入奇数液晶单元的数据电压同步的奇数选通脉冲,并向偶数选通线 G2、G4、G6 及 G8 提供与充入偶数液晶单元的数据电压同步的偶数选通脉冲。将由数据驱动电路 12 按时间划分的数据电压提供给数据线 D1 至 D6。因此,在应用了图 5 的 TFT 阵列的液晶显示装置中,位于同一行中的奇数液晶单元和偶数液晶单元以预定的时间间隔被充入数据电压。

[0050] 图 6 是例示了数据驱动电路 12 的源驱动器 IC 的电路结构的框图。

[0051] 如图 6 所示,各个源驱动器 IC 驱动 k 条数据线,其中 k 是小于 m 的正整数。各个源驱动器 IC 包括移位寄存器 51、数据恢复单元 52、第一锁存阵列 53、第二锁存阵列 54、数模转换器 (DAC) 55、电荷共享电路 56 和输出电路 57。

[0052] 数据恢复单元 52 按照微型 LVDS 接口的方式对从定时控制器 11 接收到的数字视频数据 RGBodd (奇数 RGB) 和 RGBeven (偶数 RGB) 进行恢复以向第一锁存阵列 53 提供数字视频数据 RGBodd 和 RGBeven。移位寄存器 51 根据源采样时钟 SSC 对采样信号进行移位。当第一锁存阵列 53 从数据恢复单元 52 接收了超过第一锁存阵列 53 中锁存操作的数量的数据时,移位寄存器 51 产生进位信号 CAR。第一锁存阵列 53 响应于从移位寄存器 51 顺序地接收到的采样信号而对来自数据恢复单元 52 的数字视频数据 RGBodd 和 RGBeven 进行采样和锁存,然后,同时输出数字视频数据 RGBodd 和 RGBeven。第二锁存阵列 54 对从第一锁存阵列 53 接收到的数字视频数据 RGBodd 和 RGBeven 进行锁存。然后,在源输出使能信号 SOE0 的低逻辑周期期间,第二锁存阵列 54 和其它源驱动器 IC 的第二锁存阵列 54 同时输出锁存后的数字视频数据 RGBodd 和 RGBeven。DAC55 利用正伽玛基准电压 GMA01 至 GMA05 和负伽玛基准电压 GMA06 至 GMA010 将从第二锁存阵列 54 接收到的数字视频数据转换成模拟数据电压和负模拟数据电压。此外,DAC55 响应于控制信号 POL_H2 输出极性每 N 个水平周期反转的数据电压。对于上述的操作,DAC55 包括:P- 解码器,其接收正伽玛基准电压 GMA01 至 GMA05 ;N- 解码器,其接收负伽玛基准电压 GMA06 至 GMA010 ;以及复用器,其响应于

极性控制信号 POL_H2 对 P- 解码器的输出和 N- 解码器的输出进行选择。在两点反转中, 图 11 所示的极性控制信号 POL_H2 的逻辑电平每两个水平周期反转。因此, 在两点反转中, 各个源驱动器 IC 输出极性每两个水平周期反转的数据电压。在源输出使能信号 SOE0 的高逻辑周期期间, 电荷共享电路 56 使相邻的数据输出通道短路以输出相邻数据电压的平均值作为电荷共享电压。否则, 在源输出使能信号 SOE0 的高逻辑周期期间, 电荷共享电路 106 向数据输出信道提供公共电压 V_{com} 以减小在要提供给数据线 D1 至 Dm 的正数据电压和负数据电压之间陡峭摆幅宽度 (sharp swing width) 的变化。输出电路 57 利用缓存器使提供给数据线 D1 至 Dm 的数据电压的信号衰减最小化。

[0053] 图 7 是例示了选通驱动电路 13 的选通驱动器 IC 的电路结构的框图。

[0054] 如图 7 所示, 各个选通驱动器 IC 包括移位寄存器 61、电平转换器 63、在移位寄存器 61 与电平转换器 63 之间连接的多个与门 62、和对选通输出使能信号 GOE 进行反相的反相器 64。

[0055] 移位寄存器 61 响应于选通移位时钟 GSC, 利用多个级联的 D 双稳态多谐振荡器顺序地对选通起始脉冲 GSP 进行移位。各个与门 62 对移位寄存器 61 的输出信号和选通输出使能信号 GOE 的反相信号执行与 (AND) 操作以产生输出。反相器 64 对选通输出使能信号 GOE 进行反相以向与门 62 提供反相后的选通输出使能信号 GOE。因此, 各个选通驱动器 IC 在选通输出使能信号 GOE 的低逻辑周期期间输出扫描脉冲的高逻辑电压。电平转换器 63 将与门 62 的输出电压的摆幅宽度转换成在液晶显示面板 10 的像素阵列内的 TFT 的工作电压的范围内。将电平转换器 63 的输出信号顺序地提供给选通线 G1 至 Gn。电平转换器 63 可以位于移位寄存器 61 的前方, 而移位寄存器 61 和像素阵列的 TFT 可以直接设置在液晶显示面板 10 的玻璃基板上。

[0056] 图 8 例示了在两点反转方式下从源驱动器 IC 输出的正数据电压或负数据电压的示例。

[0057] 如图 8 所示, 在两点反转下, 每两个水平周期产生源输出使能信号 SOE0 的脉冲。源驱动器 IC 在源输出使能信号 SOE0 的低逻辑周期期间, 输出正 / 负数据电压。源驱动器 IC 在源输出使能信号 SOE0 的高逻辑周期期间, 输出电荷共享电压或公共电压 V_{com} 。因此, 源驱动器 IC 在两个水平周期中向数据线提供正数据电压 (或负数据电压), 然后向数据线提供电荷共享电压或公共电压 V_{com} 。然后, 源驱动器 IC 在下两个水平周期中向数据线提供负数据电压 (或正数据电压)。

[0058] 通过伽玛电压控制电路 16 和伽玛电压调节电路 17 选择性地对伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的绝对电位进行调节。在当数据电压的极性反转时的周期“ A ”期间, 如图 3 和图 8 所示, 产生了都为高逻辑电平的第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2。在周期“ A ”期间, 将伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的绝对电位增加到 $GMA + \alpha$ (如图 3 和图 8 所示)。在位于具有相同极性的两个相继数据电压之间的周期“ B ”期间, 第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 的逻辑电平被反相为低逻辑电平 (如图 3 和图 8 所示)。在从提供前一个数据电压到将与前一个数据电压的极性相同的数据电压提供给数据线 D1 至 Dm 之前的范围的周期“ B ”期间, 伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的绝对电位在与第二伽玛电压控制信号 CT2 的低逻辑周期对应的期间减小至 $GMA - \alpha$ (如图 3 和图 8 所示)。在当充入液晶单元的

正 / 负数据电压时的周期“C”期间,第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 的逻辑电平彼此相反。在周期“C”期间,将伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的绝对电位保持为等于现有电压的 GMA 电压(如图 3 和图 8 所示)。因此,在周期“A”期间,将从源驱动器 IC 输出的正 / 负数据电压的绝对电位增加到大于标准电位的电位。另一方面,在周期“B”期间,将从源驱动器 IC 输出的正 / 负数据电压的绝对电位减小到小于标准电位的电位。在当充入液晶单元的正 / 负数据电压被保持时的周期“C”期间,以标准伽玛补偿电压电位来产生正 / 负数据电压。必须调节第一伽玛电压控制信号 CT1 的脉冲宽度以及第二伽玛电压控制信号 CT2 的低逻辑周期,从而使相继产生的相同极性的数据电压的电荷量彼此相等。

[0059] 图 10 是例示了伽玛电压控制电路 16 的电路结构的电路图。图 11 是例示了伽玛电压控制电路 16 的输入波形和输出波形的波形图。

[0060] 如图 10 所示,伽玛电压控制电路 16 包括异或(EOR)门、与(AND)门、以及级联连接到各异或门和各与门的输出端的多个 D 双稳态多谐振荡器 F/F。

[0061] 当内部极性控制信号 POL_H1 与内部源输出使能信号 SOEI 的逻辑电平彼此不同时,异或门产生高逻辑电平的输出信号 CT2_T,否则异或门产生低逻辑电平的输出信号 CT2_T,由此执行异或操作。当内部极性控制信号 POL_H1 与内部源输出使能信号 SOEI 二者的逻辑电平均为高逻辑电平时,与门产生高逻辑电平的输出信号 CT1_T,否则与门产生低逻辑电平的输出信号 CT1_T,由此执行与操作。D 双稳态多谐振荡器 F/F 响应于点时钟 CLK 顺序地产生输出,从而对与门的输出 CT1_T 以及异或门的输出 CT2_T 进行延迟。因此,第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 比输出信号 CT1_T 和 CT2_T 延迟了预定的时间。延迟时间可以根据 D 双稳态多谐振荡器 F/F 的数量而改变。

[0062] 当将三点反转应用于根据本发明的实施方式的液晶显示装置时,可以如图 13 所例示的通过调节内部极性控制信号 POL_H1 和内部源输出使能信号 SOEI 来调节第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2。

[0063] 图 12 是例示了伽玛电压调节电路 17 的电路结构的电路图。

[0064] 如图 12 所示,伽玛电压调节电路 17 包括:多个运算放大器(OP amp),其输入有内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10;连接在伽玛电压控制电路 16 的输出端与各个运算放大器的反相输入端(-)之间的电阻 R_CT1 和 R_CT2;以及连接在各个运算放大器的反相输入端(-)和输出端的电阻 Ra_1 和 Ra_2。

[0065] 运算放大器的同相输入端(+)连接到伽玛电压产生电路 15 的分压电路的输出端。因此,内部正伽玛基准电压 GMAI1 至 GMAI5 和内部负伽玛基准电压 GMAI6 至 GMAI10 被输入到各个运算放大器的同相输入端(+)。可以根据第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 来提高或降低从运算放大器输出的正伽玛基准电压 GMA01 至 GMA05 和内部负伽玛基准电压 GMA06 至 GMA010 的绝对电位,如下面等式 1 所示。

[0066] 【等式 1】

$$[0067] \quad GMAO_{-N} = GMAI_{-N} \times \left[1 + \left(CT1 \times \frac{Ra_{-N}}{R_{-CT1}} \right) + \left(CT2 \times \frac{Ra_{-N}}{R_{-CT2}} \right) \right]$$

[0068] 在上面的等式 1 中, N 表示各个伽玛基准电压的抽头(tap)数量,其中 N 为 1、2、...、N。

[0069] 在实施方式中,在 N 点反转中通过下述使数据电压的电荷量均匀一致:在数据电压的极性反转时的周期“A”中提高伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的电位,并且在极性相同的数据电压之间的周期“B”中降低伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的电位。在实施方式中可以使用其它方法。例如,在 N 点反转中,可以通过在周期“A”中提高伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的电位而在周期“B”中不降低伽玛基准电压 GMA01 至 GMA05 和 GMA06 至 GMA010 的电位来使数据电压的电荷量一致。如上所述,各周期“A”和周期“B”可以根据第一伽玛电压控制信号 CT1 和第二伽玛电压控制信号 CT2 来调节。

[0070] 如上所示,在根据本发明的实施方式的液晶显示装置及其驱动方法中,在 N 点反转中,可以通过在数据电压的极性反转时的周期“A”中提高伽玛基准电压的电位来使数据电压的电荷量一致。因此,能够提高亮度和对比度,并且改进显示质量。

[0071] 虽然已经参照多个示例性实施方式介绍了多个实施方式,但是应当理解,本领域技术人员能够构想出落入本发明原理范围内的多种其它变型和实施方式。更具体地说,在本公开、附图和所附权利要求的范围内,可以有对组件部分和 / 或对象组合设置的各种变型和修改。除了在组件部分和 / 或设置的变型和修改以外,对于本领域技术人员来说其它使用也是显而易见的。

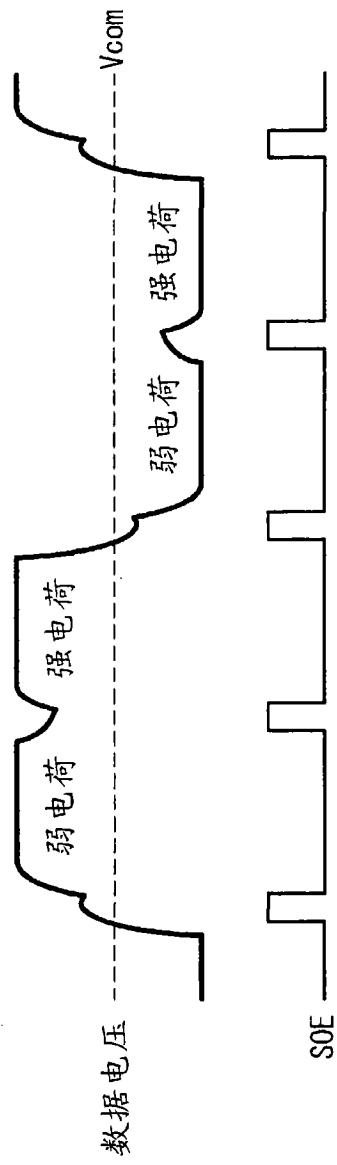


图 1

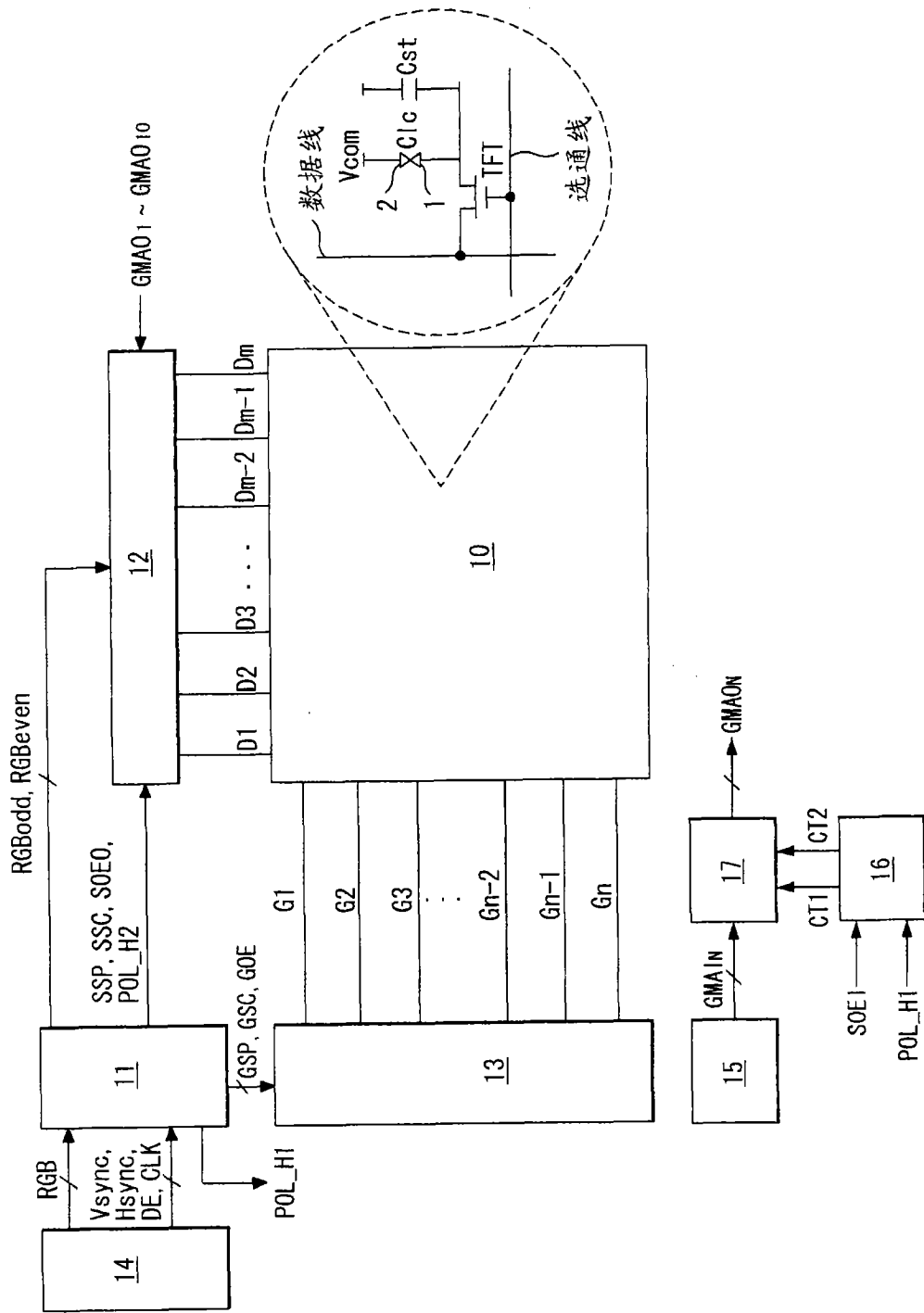


图 2

| CT_1 | CT_2 | GMAO |
|------|------|--------------------|
| 0 | 0 | $GMA-\alpha$ (弱电荷) |
| 0 | 1 | GMA |
| 1 | 0 | X |
| 1 | 1 | $GMA+\alpha$ (强电荷) |

图 3

10

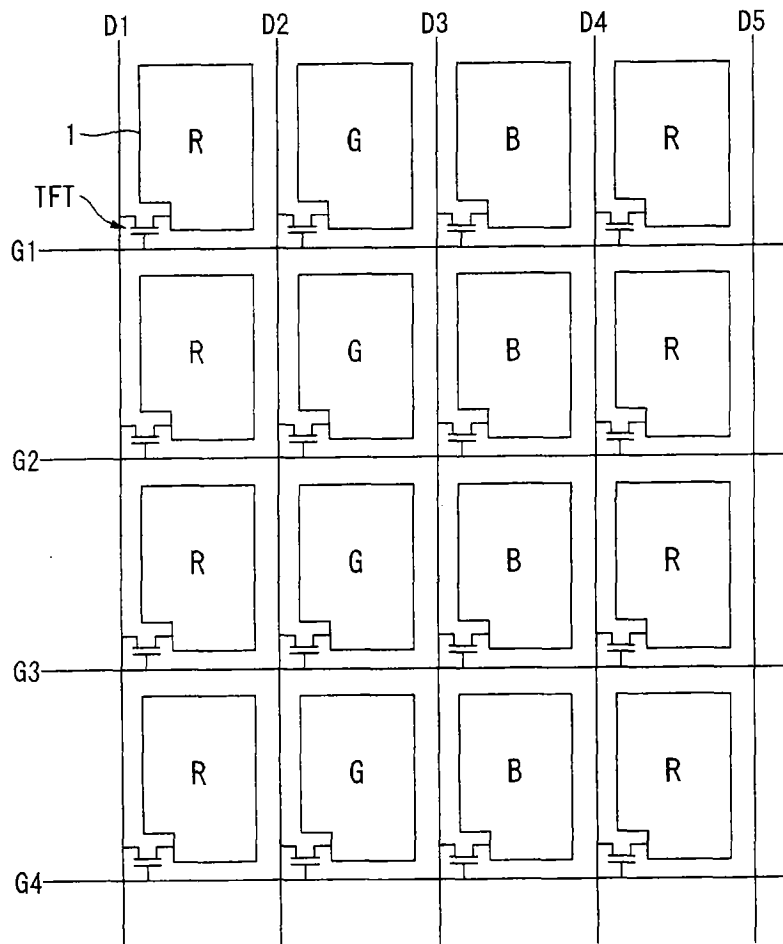


图 4

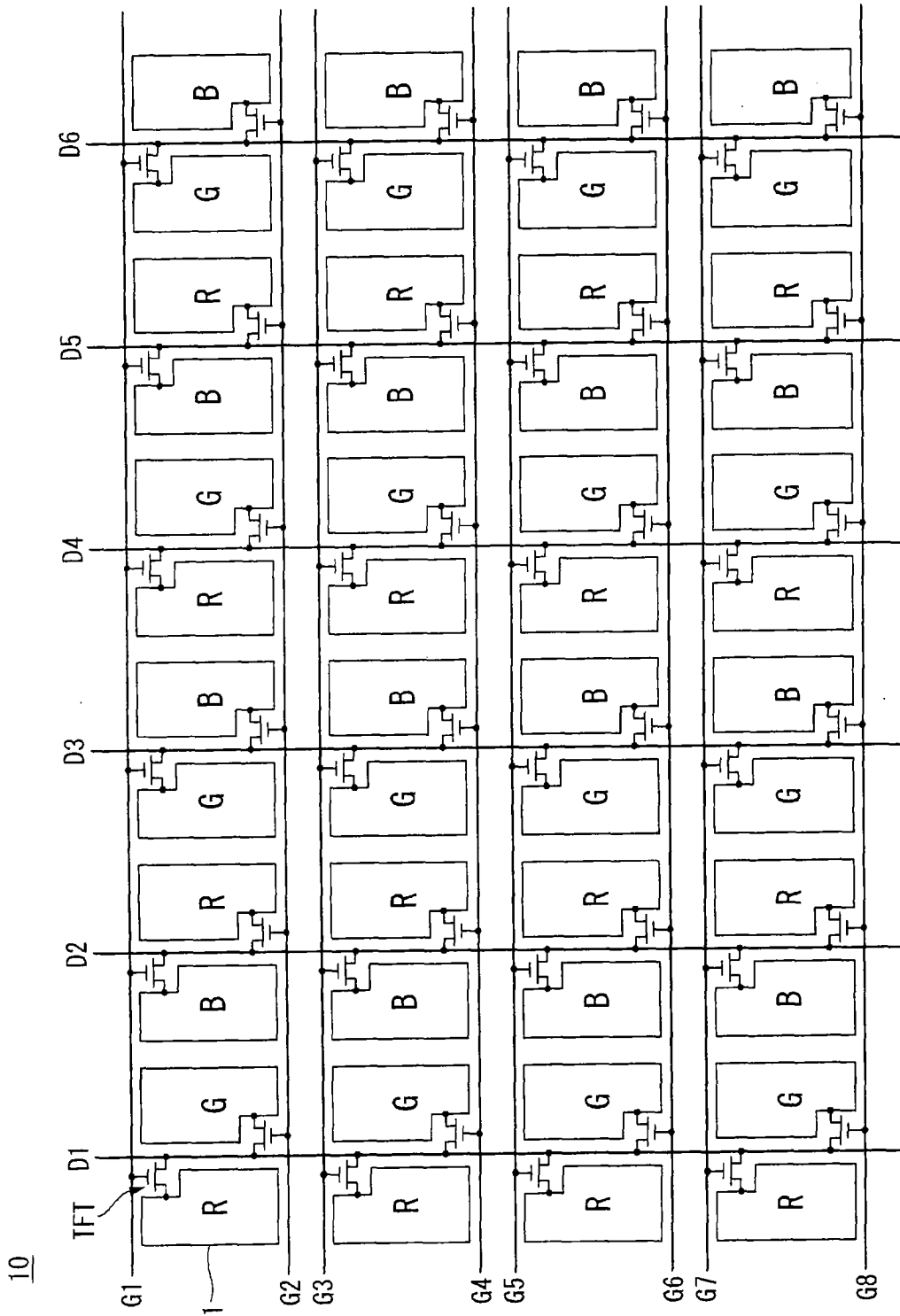


图 5

12

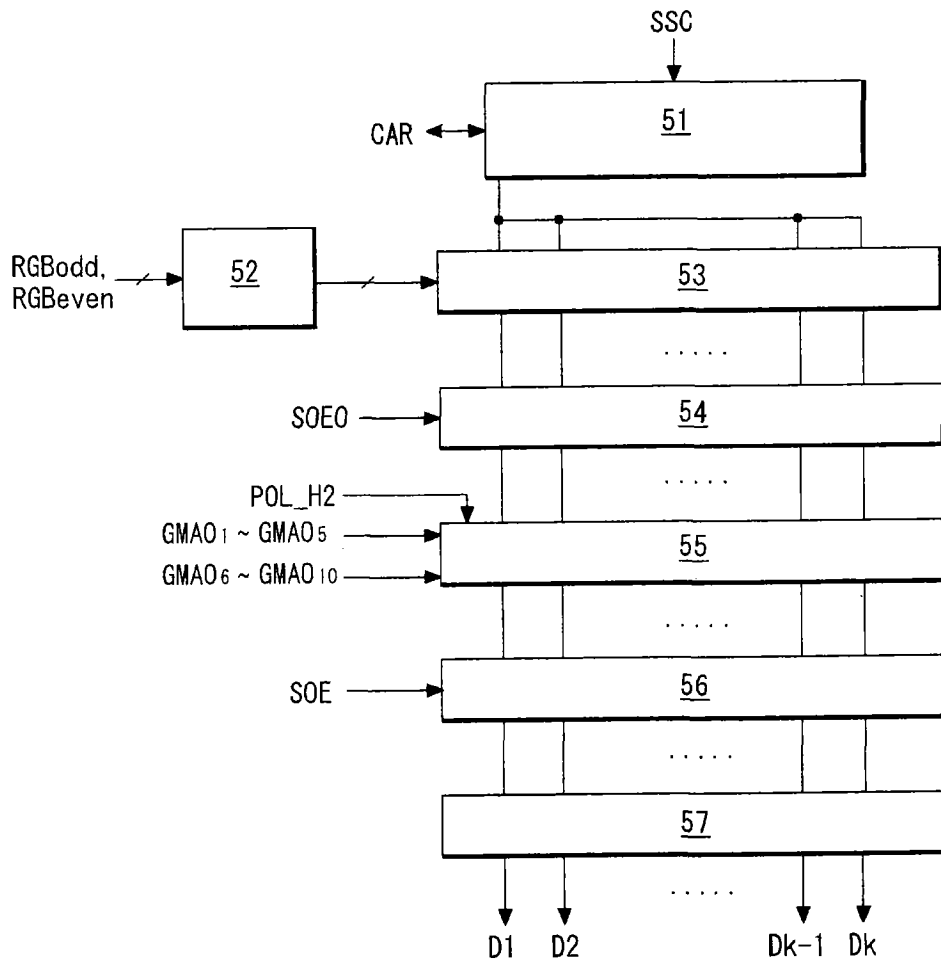


图 6

13

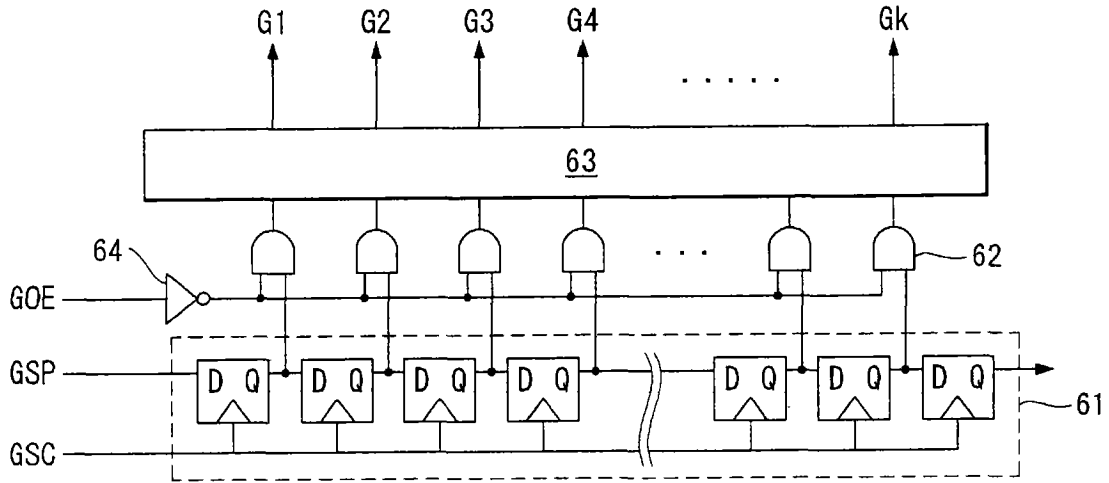


图 7

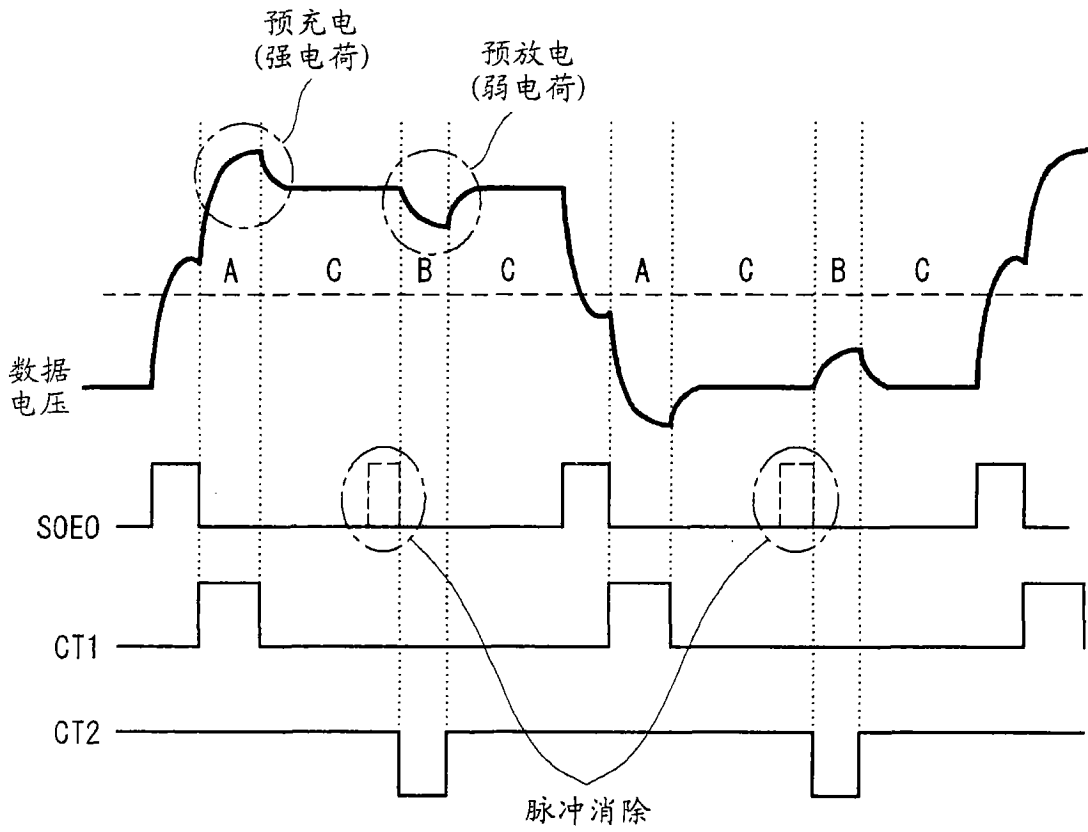


图 8

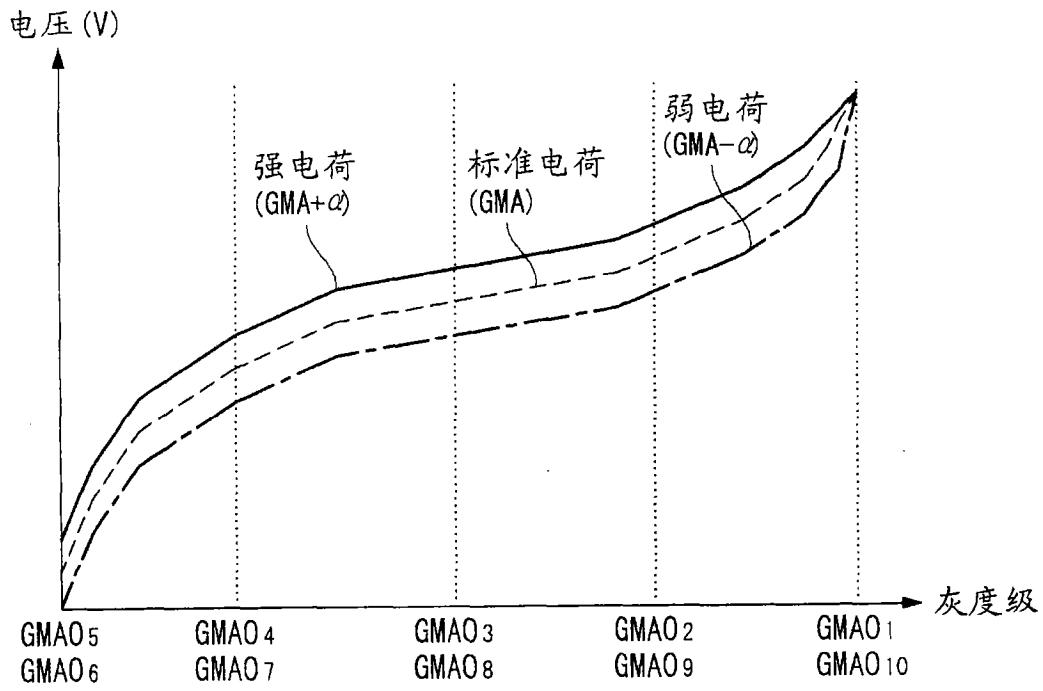


图 9

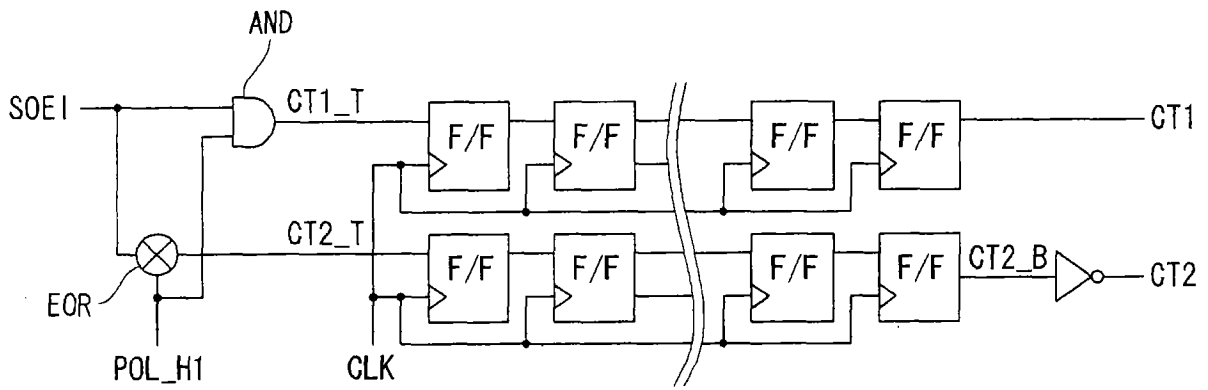


图 10

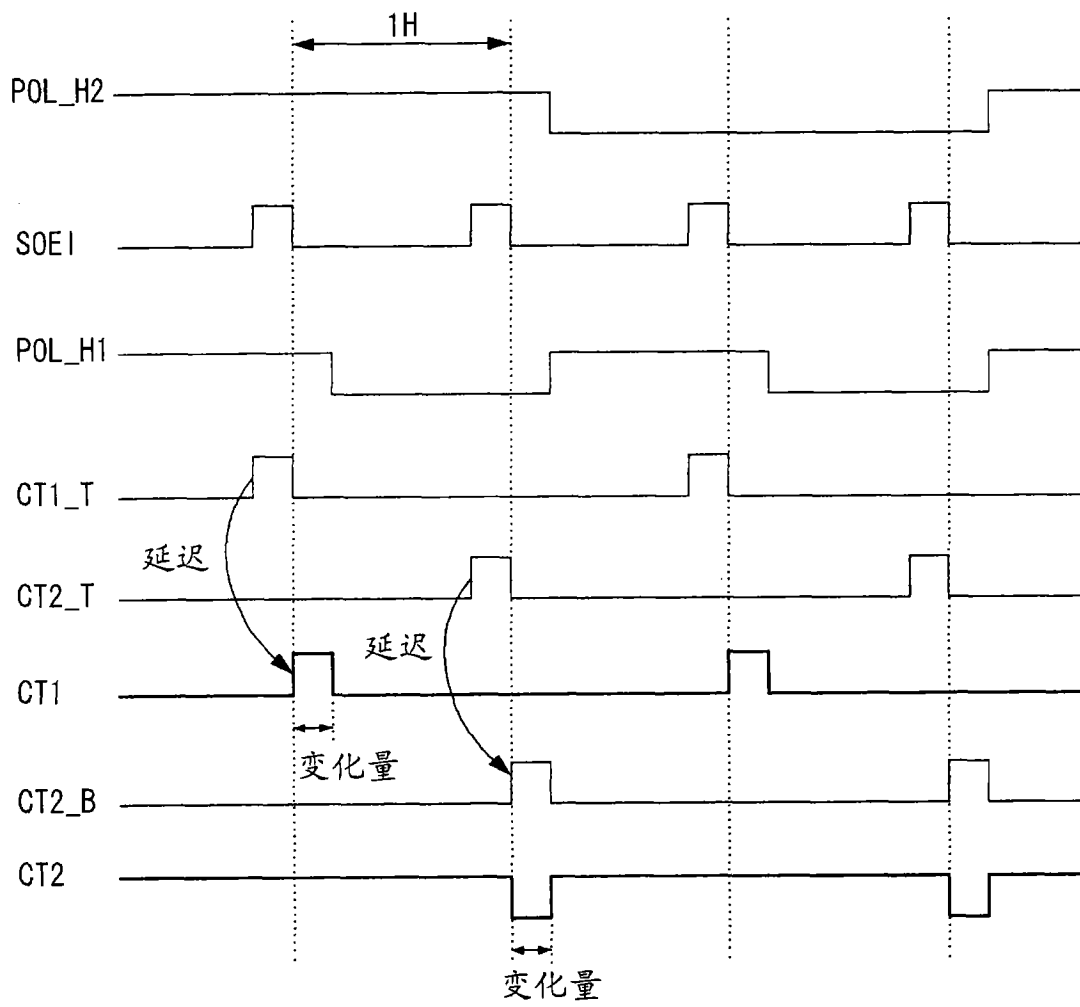


图 11

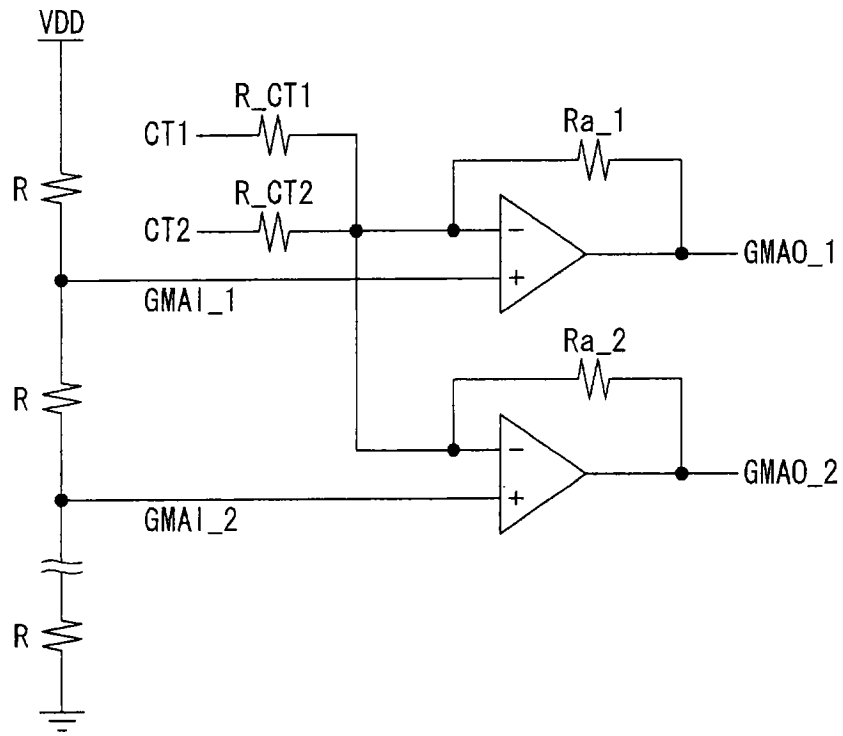


图 12

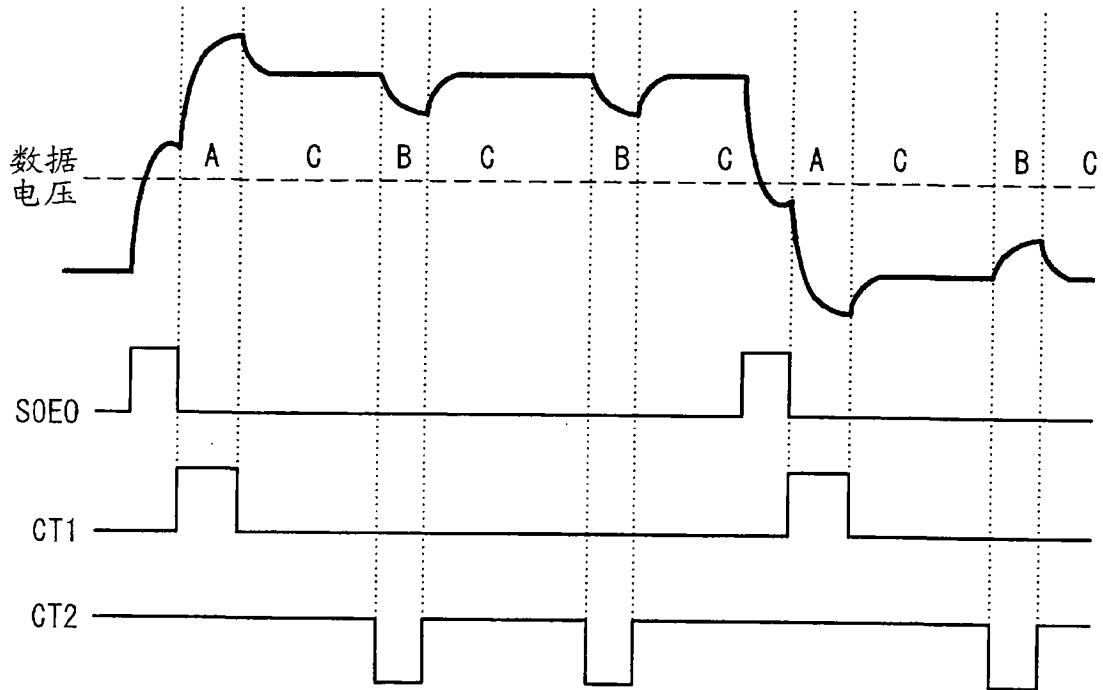


图 13

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示装置及其驱动方法 | | |
| 公开(公告)号 | CN101877212B | 公开(公告)日 | 2013-12-04 |
| 申请号 | CN200910179104.2 | 申请日 | 2009-09-28 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | 乐金显示有限公司 | | |
| 当前申请(专利权)人(译) | 乐金显示有限公司 | | |
| [标]发明人 | 曹畅训 金镇成 金贤喆 | | |
| 发明人 | 曹畅训 金镇成 金贤喆 | | |
| IPC分类号 | G09G3/36 | | |
| CPC分类号 | G09G2320/0233 G09G2320/0673 G09G3/3614 G09G3/3648 G09G2310/0248 G09G3/3611 | | |
| 代理人(译) | 李辉 | | |
| 优先权 | 1020090038381 2009-04-30 KR | | |
| 其他公开文献 | CN101877212A | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

本发明公开了一种液晶显示装置及其驱动方法。该液晶显示装置包括：液晶显示面板，其包括数据线、与所述数据线交叉的选通线以及按照矩阵形式排列在所述数据线与所述选通线的各个交叉处的液晶单元；数据驱动电路，其利用伽玛基准电压将数字视频数据转换成正/负数据电压以向所述数据线提供所述正/负数据电压；以及伽玛电压调节单元，其在所述正/负数据电压的极性反转时的消隐周期中增加各个所述伽玛基准电压的电位。

