



[12] 发明专利申请公布说明书

[21] 申请号 200810181567.8

[43] 公开日 2009年11月4日

[11] 公开号 CN 101572063A

[22] 申请日 2008.11.27
 [21] 申请号 200810181567.8
 [30] 优先权
 [32] 2008.4.30 [33] KR [31] 10-2008-0040461
 [71] 申请人 乐金显示有限公司
 地址 韩国首尔
 [72] 发明人 宋鸿声 闵雄基 孙勇气 张修赫

[74] 专利代理机构 北京三友知识产权代理有限公司
 代理人 黄纶伟

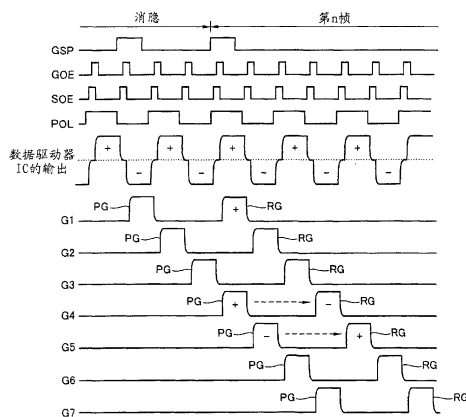
权利要求书 3 页 说明书 12 页 附图 4 页

[54] 发明名称

液晶显示器及其驱动方法

[57] 摘要

本发明公开了液晶显示器及其驱动方法。所述液晶显示器包括向数据线提供极性周期性地反转的数据电压的数据驱动电路、选通驱动电路以及定时控制器。所述选通驱动电路向选通线顺序提供与第一数据电压同步的第一选通脉冲，并向选通线顺序提供与第二数据电压同步的第二选通脉冲，第二数据电压具有和第一数据电压的极性相反的极性。定时控制器在消隐周期生成用于控制第一选通脉冲的输出的预选通起始脉冲，并接着在消隐周期之后的帧周期的初始周期中生成用于控制第二选通脉冲的输出的实选通起始脉冲。



1、一种液晶显示器，该液晶显示器包括：

液晶显示面板，该液晶显示面板包括以矩阵形式排列在多条数据线和多条选通线的交叉处的多个液晶单元；

数据驱动电路，该数据驱动电路向所述数据线提供数据电压，该数据电压的极性周期性地反转；

选通驱动电路，该选通驱动电路在帧周期中向选通线顺序地提供与第一数据电压同步的第一选通脉冲，并且所述选通驱动电路向选通线顺序地提供与第二数据电压同步的第二选通脉冲，该第二数据电压具有与第一数据电压的极性相反的极性；以及

定时控制器，该定时控制器在消隐周期中生成用于控制所述第一选通脉冲的输出的预选通起始脉冲，并接着在消隐周期之后的帧周期的初始周期中生成用于控制所述第二选通脉冲的输出的实选通起始脉冲。

2、根据权利要求1所述的液晶显示器，其中所述定时控制器在消隐周期中生成虚数字视频数据，并接着在帧周期中生成将要在所述液晶显示面板上显示的数字视频数据，

其中，在所述数据驱动电路将所述虚数字视频数据转换为虚正模拟数据电压或虚负模拟数据电压以向所述数据线提供所述虚正模拟数据电压/虚负模拟数据电压之后，所述数据驱动电路将所述数字视频数据转换为正模拟数据电压或负模拟数据电压，以向所述数据线提供所述正模拟数据电压/负模拟数据电压。

3、根据权利要求1所述的液晶显示器，其中所述定时控制器将数据使能信号的脉冲的供应扩展到消隐周期，以生成虚数据使能信号，所述数据使能信号是在帧周期中以预定时间间隔生成的，

所述定时控制器在消隐周期中根据所述虚数据使能信号生成所述预选通起始脉冲。

4、根据权利要求3所述的液晶显示器，其中所述定时控制器包括：第一计数器，该第一计数器对所述数据使能信号进行计数，以及

选通起始脉冲生成单元，该选通起始脉冲生成单元接收所述数据使能信号、选项信息、行数量信息以及第一计数器的输出信号，以生成所述预选通起始脉冲和所述实选通起始脉冲。

5、根据权利要求4所述的液晶显示器，其中所述选通起始脉冲生成单元包括：

第二计数器，该第二计数器根据以比所述数据使能信号的脉冲宽度小的时间间隔生成的时钟对数据使能信号进行计数，以检测所述数据使能信号的脉冲宽度；

扩展单元，该扩展单元根据从第二计数器接收的关于数据使能信号的脉冲宽度的信息，在消隐周期中生成虚数据使能信号；

预选通起始脉冲时间检测单元，该预选通起始脉冲时间检测单元检测与所述行数量信息的脉冲时间同步的虚数据使能信号的脉冲时间，以在所述虚数据使能信号的脉冲时间中生成所述预选通起始脉冲；

周期检查单元，该周期检查单元根据从第一计数器接收的数据使能信号的计数值决定指示选项信息的时间间隔；

周期选择单元，该周期选择单元接收所述周期检查单元的输出，以在与所述选项信息的脉冲同步的虚数据使能信号的脉冲时间中反转选择信号；以及

脉冲生成单元，该脉冲生成单元响应于所述选择信号，生成所述预选通起始脉冲和所述实选通起始脉冲。

6、一种液晶显示器的驱动方法，该液晶显示器包括液晶显示面板，其中所述液晶显示面板包含以矩阵形式排列于多条数据线和多条选通线的交叉处的液晶单元，所述方法包括：

向所述数据线提供极性周期性地反转的数据电压；

在帧周期内向所述选通线顺序地提供与第一数据电压同步的第一选通脉冲，并且向所述选通线顺序地提供与第二数据电压同步的第二选通脉冲，该第二数据电压具有与第一数据电压的极性相反的极性；

在消隐周期中生成用于控制所述第一选通脉冲的输出的预选通起始脉冲；以及

在消隐周期中之后的帧周期的初始周期内生成用于控制所述第二选通脉冲的输出的实选通起始脉冲。

7、根据权利要求6所述的液晶显示器的驱动方法，还包括：

在消隐周期中生成虚数字视频数据，并接着在帧周期中生成将要在所述液晶显示面板上显示的数字视频数据；以及

将所述虚数字视频数据转换为虚正模拟数据电压或虚负模拟数据电压以向所述数据线提供所述虚正模拟数据电压/虚负模拟数据电压，并接着将所述数字视频数据转换为正模拟数据电压或负模拟数据电压以向所述数据线提供所述正模拟数据电压/负模拟数据电压。

8、根据权利要求7所述的液晶显示器的驱动方法，其中所述生成预选通起始脉冲的步骤包括：

将在帧周期中以预定时间间隔生成的数据使能信号的脉冲的供应扩展到消隐周期以生成虚数据使能信号；以及

在消隐周期中根据所述虚数据使能信号生成所述预选通起始脉冲。

液晶显示器及其驱动方法

技术领域

示范性实施方案涉及液晶显示器及其驱动方法。

背景技术

本申请要求 2008 年 4 月 30 日提交的韩国专利申请 No. 10-2008-0040461 的优先权，在此以引证的方式并入，如同在此阐述了其全部内容。

有源矩阵型液晶显示器利用薄膜晶体管（TFT）作为开关元件显示运动图像。因为有源矩阵型液晶显示器较薄的特点，有源矩阵型液晶显示器已经实现为电视以及诸如办公设备的便携式设备的显示设备和计算机的显示设备。因此，有源矩阵型液晶显示器正迅速代替阴极射线管（CRT）。

有源矩阵型液晶显示器包括彼此交叉的数据线和选通线，以及以矩阵形式布置于数据线和选通线的各个交叉处的液晶单元。在数据线和选通线的各个交叉处形成有薄膜晶体管（TFT）。如图 1 所示，在源输出使能信号 SOE 的低逻辑周期中，液晶显示器的数据驱动器集成电路（IC）向数据线提供正数据电压或负数据电压。在选通输出使能信号 GOE 的低逻辑周期中，液晶显示器的选通驱动器 IC 向选通线 G1 到 G3 顺序地提供与正/负数据电压同步的选通脉冲。由此，选择被充入数据电压的 1 行液晶单元。

如果液晶显示器的液晶层长时间施加有直流电压，则根据向液晶施加的电场的极性，负离子在相同的矢量方向（vector direction）上移动，并且正离子在与负离子的矢量方向相反的矢量方向上移动。由此，液晶层中的离子被极化。随着时间经过，负离子的积聚量和正离子的积聚量增加。结果，取向层劣化并且液晶的取向特性劣化。换句话说，向液晶

层长时间施加直流电压造成显示屏幕上的瑕疵，并且随着时间经过，瑕疵的大小增加。为了解决瑕疵问题，已经开发了具有低介电常数的液晶材料，或者已经尝试了改进取向材料或取向方法的方法。然而，开发上述方法中使用的材料需要很长时间和大量的资金。此外，使用具有低介电常数的液晶材料将降低液晶的驱动特性。根据实验发现，随着液晶层内的离子化杂质的量增加及加速因子（acceleration factor）变大，瑕疵的出现时间加快。加速因子可包括温度、时间和液晶的直流驱动等。例如，当在高温下向液晶层施加相同极性的直流电压的时间变长时，瑕疵加剧并且瑕疵的出现时间变得加快。因为在经相同生产线生产的显示面板之间，瑕疵以不一致的方式出现，所以仅通过开发新材料或改善工艺，不能解决瑕疵问题。

发明内容

因此，本发明实施方式的目的是提供能够抑制由离子的极化和积聚造成的瑕疵现象的液晶显示器及其驱动方法。

示例性实施方案的其它附加特征和优点将在下面的说明中加以阐述，并且从说明中将部分地变得清楚，或可通过对示例性实施方案的实施而获得。通过在文字描述及其权利要求以及附图中具体指出的结构可以认识并实现示例性实施方案的目的和其它优点。

为了实现这些目的和其它优点，并且根据实施方式的目的，如在此具体实施和广泛描述的，提供了一种液晶显示器，其包括：液晶显示面板，该液晶显示面板包括以矩阵形式排列在多条数据线和多条选通线的交叉处的多个液晶单元；数据驱动电路，该数据驱动电路向所述数据线提供极性周期性地反转的数据电压；选通驱动电路，该选通驱动电路在帧周期中向选通线顺序地提供与第一数据电压同步的第一选通脉冲，并向选通线顺序地提供与第二数据电压同步的第二选通脉冲，该第二数据电压具有和第一数据电压的极性相反的极性；以及定时控制器，该定时控制器在消隐周期中生成用于控制第一选通脉冲的输出的预选通起始脉冲，并接着在消隐周期中之后的帧周期的初始周期中生成用于控制第二

选通脉冲的输出的实选通起始脉冲。

所述定时控制器在消隐周期中生成虚数字视频数据，并接着在帧周期中生成将要在所述液晶显示面板上显示的数字视频数据。

在所述数据驱动电路将虚数字视频数据转换为虚正模拟数据电压或虚负模拟数据电压以向所述数据线提供所述虚正模拟数据电压/虚负模拟数据电压之后，所述数据驱动电路将所述数字视频数据转换为正模拟数据电压或负模拟数据电压以向所述数据线提供所述正模拟数据电压/负模拟数据电压。

所述定时控制器将数据使能信号的脉冲的供应扩展到消隐周期以生成虚数据使能信号，所述数据使能信号是在帧周期中以预定时间间隔生成的。所述定时控制器在消隐周期中根据所述虚数据使能信号生成预选通起始脉冲。

所述定时控制器包括：第一计数器，该第一计数器用于对所述数据使能信号进行计数；以及选通起始脉冲生成单元，该选通起始脉冲生成单元接收所述数据使能信号、选项信息、行数量信息以及第一计数器的输出信号，以生成预选通起始脉冲和实选通起始脉冲。

所述选通起始脉冲生成单元包括：第二计数器，该第二计数器用于根据以比所述数据使能信号的脉冲宽度小的时间间隔生成的时钟对数据使能信号进行计数，以检测所述数据使能信号的脉冲宽度；扩展单元，该扩展单元用于根据从第二计数器接收的关于数据使能信号的脉冲宽度的信息，在消隐周期中生成虚数据使能信号；预选通起始脉冲时间检测单元，该预选通起始脉冲时间检测单元检测与所述行数量信息的脉冲时间同步的虚数据使能信号的脉冲时间，以在所述虚数据使能信号的脉冲时间中生成预选通起始脉冲；周期检查单元，该周期检查单元根据从第一计数器接收的数据使能信号计数值决定指示选项信息的时间间隔；周期选择单元，该周期选择单元用于接收所述周期检查单元的输出，以在与所述选项信息的脉冲同步的虚数据使能信号的脉冲时间中反转选择信号；以及脉冲生成单元，该脉冲生成单元响应于所述选择信号，生成预选通起始脉冲和实选通起始脉冲。

在另一方面，一种液晶显示器的驱动方法，所述液晶显示器包括液晶显示面板，其中所述液晶显示面板包含以矩阵形式排列于多条数据线和多条选通线的交叉处的液晶单元，所述方法包括，向所述数据线提供极性周期性地反转的数据电压；在帧周期内向所述选通线顺序地提供与第一数据电压同步的第一选通脉冲，并向所述选通线顺序地提供与第二数据电压同步的第二选通脉冲，该第二数据电压具有与第一数据电压的极性相反的极性；在消隐周期中生成用于控制第一选通脉冲的输出的预选通起始脉冲，以及在消隐周期中之后的帧周期的初始周期内生成用于控制第二选通脉冲的输出的实选通起始脉冲。

附图说明

所附的附图被包括进来用于提供对本发明的进一步理解，并且被并入并构成本说明书的一部分，附图示例了本发明的实施方式，并与说明书一起用于解释本发明的原理。在附图中：

图 1 是示出液晶显示器的驱动信号的波形图；

图 2 是根据示例性实施方式的液晶显示器的框图；

图 3 示意性地示出了图 2 所示的定时控制器的选通起始脉冲生成电路；

图 4 是详细示出图 3 所示的选通起始脉冲生成单元的框图；

图 5 是示出选通起始脉冲生成单元的输入信号和输出信号的波形图；以及

图 6 是示出由选通驱动电路生成的选通脉冲和由数据驱动电路生成的数据电压的波形图。

具体实施方式

下面将详细描述本发明的实施方式，附图中示出了其实例。

如图 2 所示，根据示例性实施方式的液晶显示器包括液晶显示面板 10，定时控制器 11，数据驱动电路 12，以及选通驱动电路 13。数据驱动电路 12 包括多个数据驱动器集成电路 (IC) (未示出)。选通驱动电路 13

包括多个选通驱动器 IC 131 到 133。

在液晶显示面板 10 中，液晶层形成于两个玻璃基板之间。液晶显示面板 120 包括以矩阵形式布置于 m 条数据线 14 和 n 条选通线 15 的各个交叉处的 $m \times n$ 个液晶单元 Clc。

数据线 14，选通线 15，薄膜晶体管 (TFT)，以及存储电容器 Cst 形成在液晶显示面板 10 的下玻璃基板上。液晶单元 Clc 连接至 TFT 并由像素电极 1 和公共电极 2 之间的电场驱动。黑底 (black matrix)，滤色器，以及公共电极 2 形成在液晶显示面板 10 的上玻璃基板上。在例如扭曲向列 (TN) 模式和垂直取向 (VA) 模式的垂直电场驱动方式下，公共电极 2 形成在上玻璃基板上。在例如面内切换 (IPS) 模式和边缘场切换 (FFS) 模式的水平电场驱动方式下，公共电极 2 和像素电极 1 形成在下玻璃基板上。偏振片分别粘接在液晶显示面板 10 的上玻璃基板和下玻璃基板上。用于设定液晶的预倾角的取向层分别形成在上玻璃基板上和下玻璃基板上。

定时控制器 11 接收定时信号，例如数据使能信号 DE 和点时钟 CLK，并且还接收选项信息，例如第一选项信息 OPT1 和第二选项信息 OPT2 以及与行的数量有关的信息 INP_I。定时控制器 11 对数据使能信号 DE 和点时钟 CLK 进行计数，生成用于控制数据驱动电路 1 的工作定时和选通驱动电路 13 的工作定时的控制信号，并向数据驱动电路 12 提供数字视频数据。控制信号包括数据定时控制信号和选通定时控制信号。定时控制器 11 根据第一选项信息 OPT1 和第二选项信息 OPT2 及行数量信息 INP_I 生成预选通起始脉冲 PGSP。预选通起始脉冲 PGSP 将在后面详细说明。定时控制器 11 每 1 个帧周期向数据驱动电路 12 提供将要在液晶显示面板 10 上显示的有效数字视频数据。定时控制器 11 在帧周期之间的消隐周期中向数据驱动电路 12 提供不在液晶显示面板 10 上显示的虚数字视频数据。图 3 和图 4 示出了定时控制器 11 的电路配置。

选通定时控制信号包括预选通起始脉冲 PGSP、实选通起始脉冲 RGSP、选通移位时钟 GSC 和选通输出使能信号 GOE 等。

预选通起始脉冲 PGSP 是根据第一选项信息 OPT1 以 2 到 10 秒的时

间间隔在实选通起始脉冲 RGSP 之前生成的。预选通起始脉冲 PGSP 是在未提供将要显示的有效数据时的消隐周期内生成的，比实选通起始脉冲 RGSP 早行数量信息 INP_I 所指示的行的扫描时间。行数量是指以矩阵形式排列的液晶单元的水平行的数量。因此，如果根据行数量信息 INP_I 的行数量是 N（其中 N 是正整数），则预选通起始脉冲 PGSP 比实选通起始脉冲 RGSP 早 N 个水平周期生成。由行数量信息 INP_I 指示出的行必须是充入具有与将要显示的实数据电压的极性相反极性的数据电压的在先行（previous line）。结果，预选通起始脉冲 PGSP 以约 2 到 10 秒的时间间隔在消隐周期中比实选通起始脉冲 RGSP 更早生成。实选通起始脉冲 RGSP 是与现有选通起始脉冲相应的信号，并且是在每 1 个帧周期数据的扫描操作开始时（即一旦各个帧周期开始时）生成的。

预选通起始脉冲 PGSP 和实选通起始脉冲 RGSP 施加到第一选通驱动器 IC 131，从而允许由第一选通驱动器 IC 131 提供的选通脉冲的移位操作开始。由此，第一选通驱动器 IC 131 响应于预选通起始脉冲 PGSP，向连接至第一选通驱动器 IC 的输出端的选通线 15 顺序地提供选通脉冲，并且然后向第二选通驱动器 IC 132 发送进位信号（carry signal）。第二选通驱动器 IC 132 从第一选通驱动器 IC 131 接收进位信号作为选通起始脉冲，并开始进行选通脉冲的移位操作。第二选通驱动器 IC 132 向连接至第二选通驱动器 IC 132 的输出端的选通线 15 顺序地提供选通脉冲，并接着向第三选通驱动器 IC 133 发送进位信号。第三选通驱动器 IC 133 从第二选通驱动器 IC 132 接收进位信号作为选通起始脉冲，并开始进行选通脉冲的移位操作。第三选通驱动器 IC 133 向连接至第三选通驱动器 IC 133 的输出端的选通线 15 顺序地提供选通脉冲。每 1 个帧周期，生成实选通起始脉冲 RGSP，并且在帧周期之间的消隐周期内以预定时间间隔生成预选通起始脉冲 PGSP。选通移位时钟 GSC 是用于对选通起始脉冲 PGSP 和 RGSP 进行移位的时钟信号。选通输出使能信号 GOE 控制选通驱动器 IC 131 到 133 的输出。在选通输出使能信号 GOE 的低逻辑周期内，即在从紧接着脉冲的下降时间之后到紧接着下一脉冲的上升时间之前的范围的时间段内，选通驱动器 IC 131 到 133 输出选通脉冲。选通驱动器 IC 131

到 133 在选通输出使能信号 GOE 的高逻辑周期内不生成选通脉冲。

数据定时控制信号包括源起始脉冲 SSP，源采样时钟 SSC，极性控制信号 POL，源输出使能信号 SOE 等。源起始脉冲 SSP 施加到数据驱动电路 12 中接收第一数字视频数据的数据驱动器 IC，从而指示数据采样的起始时间。源采样时钟 SSC 是用于对源起始脉冲 SSP 进行移位的时钟信号，并基于上升沿或下降沿向数据驱动电路 12 指导数据锁存操作。极性控制信号 POL 控制从数据驱动电路 12 输出的数据电压的极性。源输出使能信号 SOE 控制数据驱动电路 12 的输出。如果在定时控制器 11 和数据驱动电路 12 之间以微型低压差分信号（mini LVDS）接口发送数字视频数据和 mini LVDS 时钟，则因为 mini LVDS 时钟的复位信号之后生成的第一时钟用作起始脉冲，所以可省略源起始脉冲 SSP。

定时控制器 11 经由接口电路连接至系统板。在系统板上安装有定标器和接口发送电路，并且由此向定时控制器 11 提供数字视频数据、定时信号以及选项信息。选项信息存储在系统板的可更新存储器中或存储在定时控制器 11 内的存储器中。第二选项信息 OPT2 可由施加至定时控制器 11 的选项端的电压获得。更具体地说，当定时控制器 11 的选项端经由下拉电阻（pull-down resistor）连接至接地电压源 GND 时，生成低逻辑电平“0”的第二选项信息 OPT2，该低逻辑电平表示正常模式。当定时控制器 11 的选项端连接至电压电源 VCC 时，生成高逻辑电平“1”的第二选项信息 OPT2，该高逻辑电平“1”表示瑕疵防止模式。在正常模式下，定时控制器 11 不生成预选通起始脉冲 PGSP。另一方面，在瑕疵防止模式下，定时控制器 11 按照由第一选项信息 OPT1 指示的 2 秒或更大的时间间隔，生成比实选通起始脉冲 RGSP 早的预选通起始脉冲 PGSP。

液晶单元充入在先行（previous line）的数据电压，而极性与要在通过预选通起始脉冲 PGSP 生成的选通脉冲的高位时间（扫描时间）中显示的实数据电压的极性相反，并接着充入将要在通过实选通起始脉冲 RGSP 生成的选通脉冲的高位时间（扫描时间）中显示的实数据电压。因此，根据该示例性实施方案的液晶显示器在 1 帧周期内周期性地反转要充入液晶单元的数据电压的极性，以改变液晶层中的杂质离子的移动矢

量。换句话说，通过改变移动矢量的方向，可防止离子根据离子的极性分开地积聚这一现象。

数据驱动电路 12 在定时控制器 11 的控制下锁存虚数字视频数据和数字视频数据 DATA。数据驱动电路 12 响应于极性控制信号 POL，将数字视频数据 DATA 转换为模拟正伽马补偿电压或模拟负伽马补偿电压。数据驱动电路 12 生成极性周期性地反转的数据电压。更具体地说，如果定时控制器 11 输出逻辑电平每 1 个水平周期反转的极性控制信号 POL，则数据驱动电路 12 响应于该极性控制信号 POL，每 1 个水平周期反转数据电压的极性。换句话说，数据驱动电路 12 以垂直 1 点反转方案反转数据电压的极性，以向数据线 14 提供极性反转的数据电压。如果定时控制器 11 输出逻辑电平每 2 个水平周期反转的极性控制信号 POL，则数据驱动电路 12 响应于该极性控制信号 POL，每 2 个水平周期反转数据电压的极性。换句话说，数据驱动电路 12 以垂直 2 点反转方案反转数据电压的极性，以向数据线 14 提供极性反转的数据电压。由数据驱动电路 12 输出的正模拟视频数据电压或负模拟视频数据电压提供到数据线 14。

选通驱动电路 13 响应于从定时控制器 11 接收的选通定时信号，向选通线 15 顺序地提供选通脉冲。选通驱动电路 13 在 1 个帧周期中向选通线 15 顺序地提供与预充电数据电压同步的选通脉冲，并接着向选通线 15 顺序地提供与实数据电压同步的选通脉冲，该实数据电压的极性与预充电数据电压的极性相反。

图 3 示意性地示出了生成选通起始脉冲 PGSP 和 RGSP 的定时控制器 11 的电路部分。

如图 3 所示，定时控制器 11 包括第一计数器 21 和选通起始脉冲生成单元 22。

第一计数器 21 对数据使能信号 DE 进行计数以向选通起始脉冲生成单元 22 提供计数值 DE_CNT。数据使能信号 DE 指示出提供要在 1 行上显示的数字视频数据 DATA 的周期。因此，数据使能信号 DE 的一个循环 (cycle) 是与液晶显示面板 10 中 1 行的扫描周期相对应的 1 个水平周期。因此，数据使能信号 DE 的计数值 DE_CNT 指示出液晶显示面板 10

中行的数量（即水平周期的数量）。

选通起始脉冲生成单元 22 接收数据使能信号 DE、第一选项信息 OPT1、第二选项信息 OPT2、行数量信息 INP_I 以及第一计数器 21 的计数值 DE_CNT，以生成预选通起始脉冲 PGSP 和实选通起始脉冲 RGSP。

图 3 中所示的电路部分的全部或一部分可以实施为独立于定时控制器 11 的独立芯片的形式。

图 4 详细示出了选通起始脉冲生成单元 22。

如图 4 所示，选通起始脉冲生成单元 22 包括第二计数器 31、扩展单元 32 (extension unit)、预选通起始脉冲时间检测单元 33、周期检查单元 34、周期选择单元 35 以及脉冲生成单元 36。

第二计数器 31 根据点时钟 CLK 或由定时控制器 11 的内部生成器生成的内部时钟对数据使能信号 DE 进行计数，以对数据使能信号 DE 的脉冲进行计数。点时钟 CLK 或在定时控制器 11 的内部生成的内部时钟以比数据使能信号 DE 的脉冲宽度小的时间间隔生成。第二计数器 31 生成数据使能信号 DE 的计数值 DE_CNT，即数据使能信号 DE 的脉冲宽度的信息。

扩展单元 32 从第二计数器 31 接收数据使能信号 DE 的脉冲宽度信息。扩展单元 32 检查数据使能信号 DE，决定在帧周期之间不提供有效数据的消隐周期，并根据数据使能信号 DE 的脉冲宽度信息在消隐周期内生成预定数量的虚脉冲 (dummy pulse)。虚脉冲具有与数据使能信号 DE 的脉冲相同的宽度和相同的循环。结果，如图 5 所示，扩展单元 32 在消隐周期中提供具有与数据使能信号 DE 相同属性的信号，以在消隐周期中生成位于数据使能信号 DE 之后的虚数据使能信号 EDE。

预选通起始脉冲时间检测单元 33 检测在消隐周期中生成的与行数量信息 INP_I 的脉冲时间同步的虚脉冲时间，以生成指示出虚脉冲的输出。行数量信息 INP_I 的脉冲指示出比帧周期的起始时间点早“i”个水平周期的时间点（其中“i”是自然数），以使得极性与充入基准行的数据电压的极性相反的数据电压支持基准行的在先行。例如，如果向数据线 14 提供的数据电压以垂直 1 点反转方案反转，则行数量信息 INP_I 指示

出比生成实选通起始脉冲 RGSP 的帧周期的起始时间点早奇数个水平周期的时间点。如果向数据线 14 提供的的数据电压以垂直 2 点反转方案反转，则行数量信息 INP_I 指示出比生成实选通起始脉冲 RGSP 的帧周期的起始时间点早 1, 2, 5, 6, 7 或 8 个水平周期的时间点。

周期检查单元 34 根据数据使能信号 DE 的计数值 DE_CNT 决定第一选项信息 OPT1 的脉冲之间的时间间隔。第一选项信息 OPT1 的脉冲是以 2 到 10 秒的时间间隔生成的。

周期选择单元 35 接收周期检查单元 34 的输出以检测与第一选项信息 OPT1 的脉冲同步的数据使能信号 DE 的虚脉冲。当虚脉冲生成时，周期选择单元 35 将选择信号 SEL 的逻辑电平反转为高逻辑电平。

脉冲生成单元 36 接收第二选项信息 OPT2 和来自周期选择单元 35 的选择信号 SEL。当第二选项信息 OPT2 是表示瑕疵防止模式的高逻辑电平“1”时，脉冲生成单元 36 响应于选择信号 SEL，生成预选通起始脉冲 PGSP，并且接着一旦帧周期开始，脉冲生成单元 36 生成实选通起始脉冲 RGSP。当第二选项信息 OPT2 是表示正常模式的低逻辑电平“0”时，脉冲生成单元 36 不生成预选通起始脉冲 PGSP 而是仅生成实选通起始脉冲 RGSP。

图 5 示出了选通起始脉冲生成单元 22 的输入信号和输出信号。

如图 5 所示，选通起始脉冲生成单元 22 将数据使能信号 DE 的供应扩展到消隐周期，以在消隐周期中生成虚数据使能信号 EDE。选通起始脉冲生成单元 22 检测与行数量信息 INP_I 的脉冲同步的数据使能信号 DE 的虚脉冲，以生成预选通起始脉冲 PGSP。进而，一旦帧周期开始，选通起始脉冲生成单元 22 生成实选通起始脉冲 RGSP。

图 6 是示出由选通驱动电路 13 生成的选通脉冲和由数据驱动电路 12 生成的数据电压的波形图，其中该选通脉冲和数据电压是根据由选通起始脉冲生成单元 22 生成的选通起始脉冲 PGSP 和 RGSP 生成的。

如图 6 所示，选通驱动电路 12 响应于从定时控制器 11 接收的虚数字视频数据，在消隐周期中生成虚数据电压。数据驱动电路 12 以垂直 1 点反转方案反转数据电压的极性，以输出反转后的数据电压。在瑕疵防

止模式下，选通驱动电路 13 响应于预选通起始脉冲 PGSP，向选通线顺序地提供预选通脉冲 PG，同时，选通驱动电路 13 响应于自提供预选通起始脉冲 PGSP 开始 3 个水平周期之后输入的实选通起始脉冲 RGSP，向选通线顺序地提供实选通脉冲 RG。因此，向第 (n-3) 条选通线提供的实选通脉冲 RG 和向第 n 条选通线提供的预选通脉冲 PG 是同时生成的，其中 n 是 4 或更大的整数。例如，向选通线 G1 提供的实选通脉冲 RG 和向选通线 G4 提供的预选通脉冲 PG 是同时生成的。

第 n 个 TFT 响应于预选通脉冲，与第 (n-3) 个 TFT 同时导通。由此，第 n 个 TFT 向连接至第 n 个 TFT 的第 n 行的液晶单元提供第 (n-3) 行的实数据电压作为预充电数据电压，并接着响应于实选通脉冲，向第 n 行的液晶单元提供将要在第 n 行显示的实数据电压。预充电数据电压的极性与实数据电压的极性相反。因此，在瑕疵防止模式下，液晶单元充入预充电数据电压，并接着充入具有与预充电数据电压的极性相反极性的实数据电压。

在瑕疵防止模式下，因为充入液晶单元的数据电压的极性在 1 个帧周期中反转一次，所以液晶层中离子的移动矢量取决于数据电压极性的变化。因此，能够防止由于液晶层中离子的极化和积聚而出现瑕疵。

在正常模式下，因为不输入预选通起始脉冲 PGSP，选通驱动电路 13 响应于实选通起始脉冲 RGSP，向选通线 15 顺序地提供实选通脉冲。在正常模式下，液晶单元仅充入实数据电压。

尽管图 6 示出了预选通起始脉冲 PGSP 比实选通起始脉冲 RGSP 早生成 3 个水平周期的示例，但是预选通起始脉冲 PGSP 可在与极性和实数据电压的极性相反的数据电压同步的任意时间生成。例如，当如图 6 所示的数据驱动电路 12 生成极性以垂直 1 点反转模式反转的数据电压时，预选通起始脉冲 PGSP 可比实选通起始脉冲 RGSP 早 1、5 或 7 个水平周期生成。当数据驱动电路 12 生成极性以垂直 2 点反转模式反转的数据电压时，预选通起始脉冲 PGSP 可比实选通起始脉冲 RGSP 早 2 个或 6 个水平周期生成。换句话说，预选通起始脉冲 PGSP 可在与极性和实数据电压的极性相反的数据电压同步的任意时间生成。

如上所述，在根据示出性实施方式的液晶显示器及其驱动方法中，液晶单元在 1 个帧周期内以预定时间间隔充入预数据电压，并接着充入极性与预数据电压的极性相反的实数据电压。结果，液晶层中的离子的移动矢量以预定的时间间隔改变，能够防止由于液晶层中离子的极化和积聚引起的瑕疵。

对于本领域技术人员而言很明显，在不偏离本发明的精神和范围的情况下，可以在实施方式中做出各种修改和变型。由此，本发明的实施方式意在覆盖所有落入所附的权利要求以及其等同范围内的这些修改和变型。

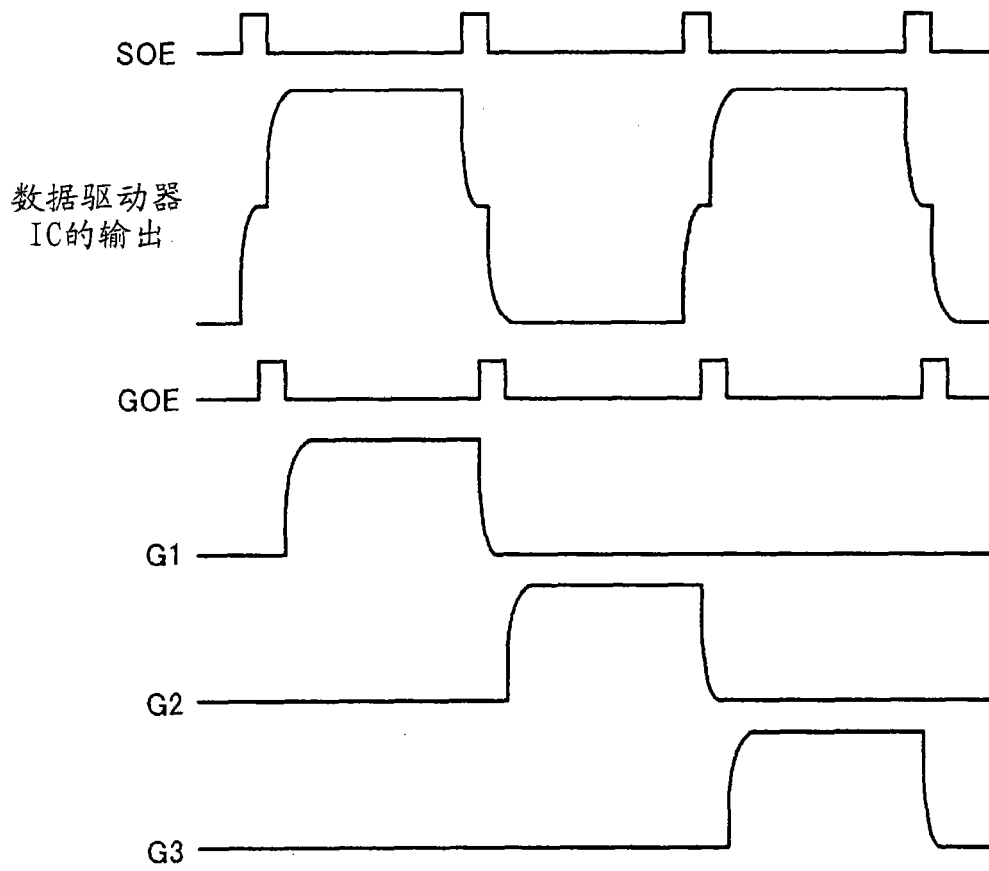


图1

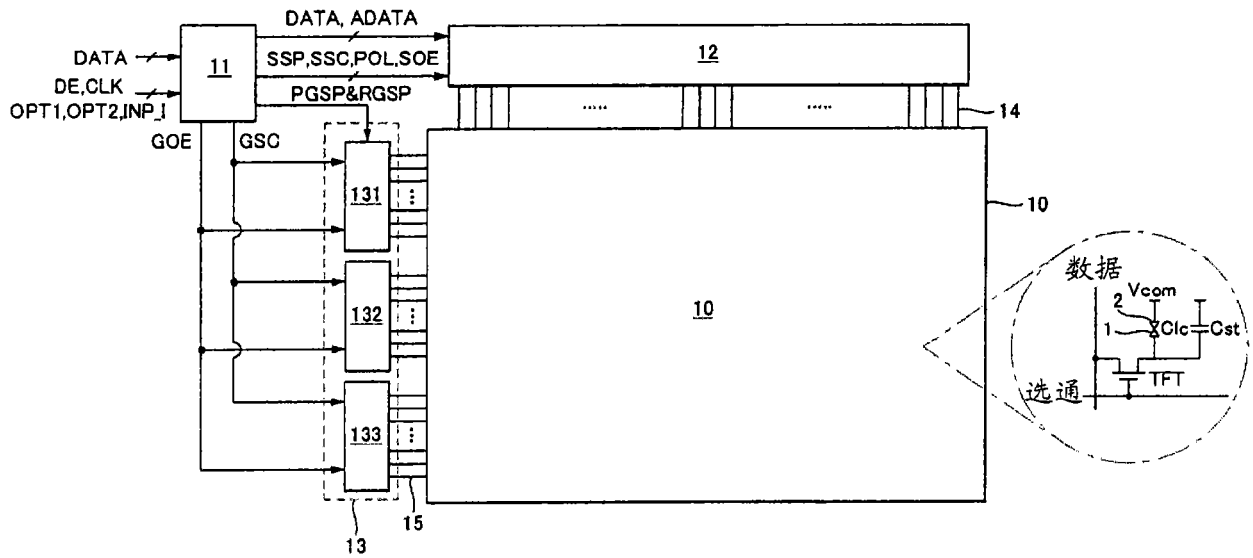


图2

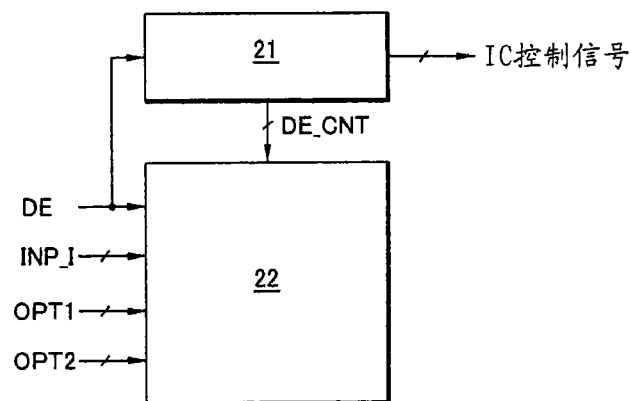


图3

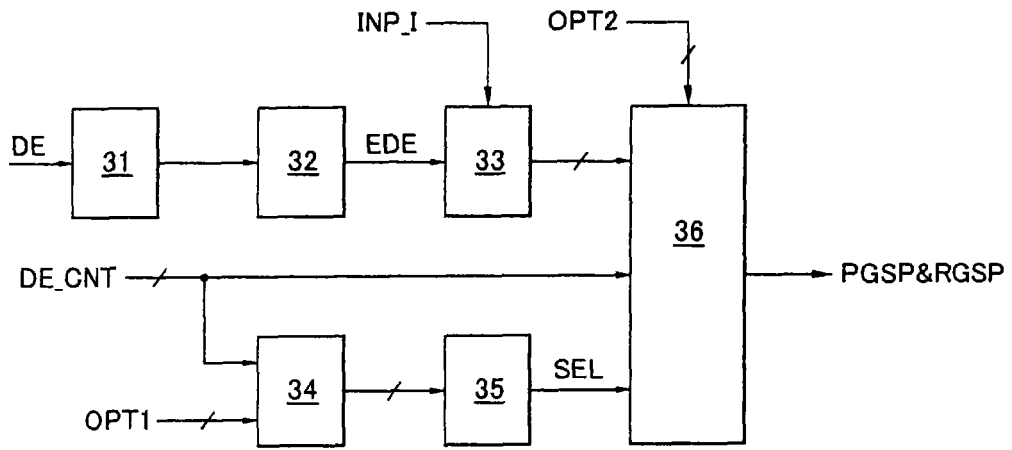


图 4

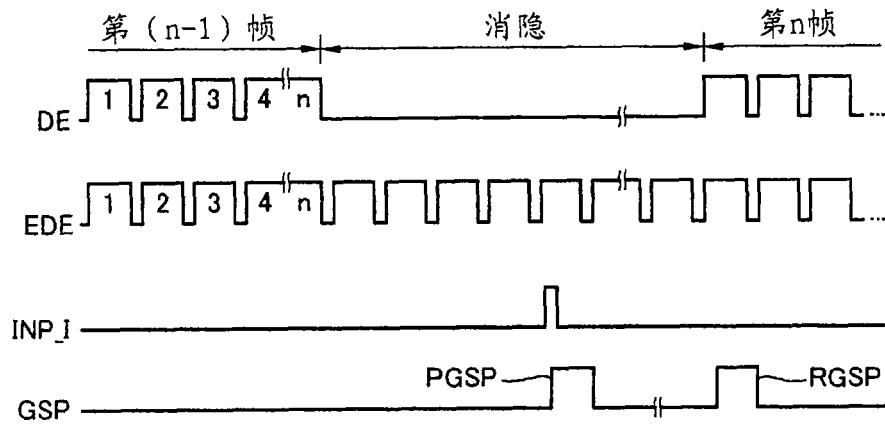


图 5

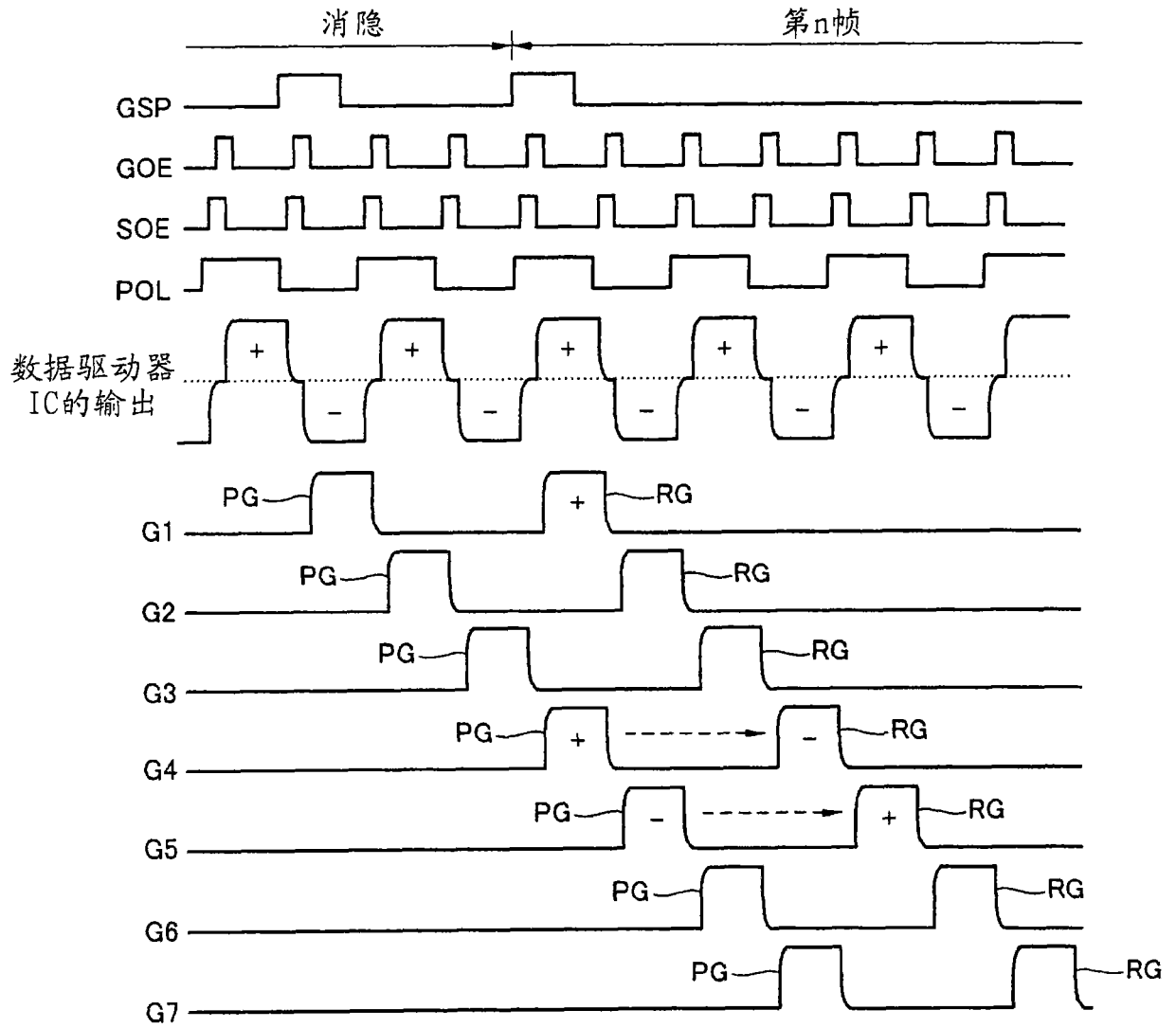


图6

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN101572063A	公开(公告)日	2009-11-04
申请号	CN200810181567.8	申请日	2008-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	宋鸿声 闵雄基 孙勇气 张修赫		
发明人	宋鸿声 闵雄基 孙勇气 张修赫		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0204 G09G3/3677 G09G2310/08 G09G3/3614 G09G3/3648		
优先权	1020080040461 2008-04-30 KR		
其他公开文献	CN101572063B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了液晶显示器及其驱动方法。所述液晶显示器包括向数据线提供极性周期性地反转的数据电压的数据驱动电路、选通驱动电路以及定时控制器。所述选通驱动电路向选通线顺序提供与第一数据电压同步的第一选通脉冲，并向选通线顺序提供与第二数据电压同步的第二选通脉冲，第二数据电压具有和第一数据电压的极性相反的极性。定时控制器在消隐周期生成用于控制第一选通脉冲的输出的预选通起始脉冲，并接着在消隐周期之后的帧周期的初始周期中生成用于控制第二选通脉冲的输出的实选通起始脉冲。

