



(12) 发明专利

(10) 授权公告号 CN 101464575 B

(45) 授权公告日 2011.09.14

(21) 申请号 200910000767.3

5, 6.

(22) 申请日 2009.01.12

审查员 李晴晴

(73) 专利权人 深圳市宇顺电子股份有限公司

地址 518000 广东省深圳市宝安区公明镇长
圳村长兴第二工业区第 22-23 栋

(72) 发明人 杨顺林 宋宇红 黄清华

(74) 专利代理机构 北京英特普罗知识产权代理
有限公司 11015

代理人 齐永红 段成云

(51) Int. Cl.

G02F 1/13(2006.01)

G01R 31/00(2006.01)

(56) 对比文件

CN 201335927 Y, 2009.10.28, 权利要求

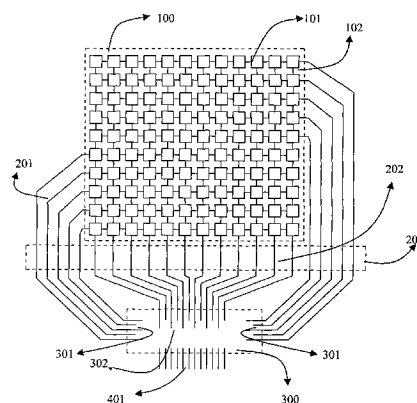
权利要求书 2 页 说明书 5 页 附图 11 页

(54) 发明名称

一种液晶显示面板测试方法

(57) 摘要

本发明提供一种液晶显示面板:形成于基板上的行电极;形成于基板上与行电极垂直的列电极,其中行列电极共同组成 LCD 的显示区;行电极同集成电路的连接线,列电极同集成电路的连接线,其中行、列电极同集成电路的连接线部分形成一全显测试区;位于集成电路封装区内的辅助测试电极,包括行、列辅助测试电极;形成于基板上的集成电路输入电极。方法:第一步,对行、列电极同集成电路的连接线部分形成的全显测试区施加静态、方波或正弦波驱动信号,显示区将显示所有点阵,即全显测试;第二步,对集成电路封装区内的分显测试电路施加静态、方波或正弦波驱动信号,显示区将间隔显示一半的点阵,即分显测试。



1. 一种液晶显示面板测试方法,包括全显测试和分显测试;测试时分两个步骤:

第一步,对行、列电极同集成电路的连接线部分形成的全显测试区施加静态、方波或正弦波驱动信号,液晶显示器显示区域所有行、列即被驱动,显示区将显示所有点阵,即全显测试;

第二步,对行、列电极在集成电路封装区内的连接线施加静态、方波或正弦波驱动信号,液晶显示器显示区域的行、列电极被选择性部分间隔驱动,显示区的点阵交替显示,即分显测试。

2. 根据权利要求1所述的液晶显示面板测试方法,其特征在于,在面板上形成行电极(101)、列电极(102),将列电极与集成电路封装区(300)内的电极连接,行电极与集成电路的连接线按显示区上下两屏分别从左右引出并连接,在集成电路封装区内,将行、列电极与集成电路的连接线间隔延长,奇数行或列电极延长,或者偶数行或列电极延长;

测试时分两个步骤:

未加电压时,所有的点阵,即行电极和列电极的交叉点,均无显示图案,

第一步,对全显测试区(203)加交流电压,在正交偏光片下观察,结果判定如下:

所有的点阵,即行电极和列电极的交叉点,均显示为黑色图案时,表示显示正常,无电性不良;

某列电极无显示,其他列电极显示为黑色时,表示该列电极有断路,并可根据其显示画面的缺失位置判定断路位置;

某行电极无显示,其他行电极显示为黑色时,表示该行电极有断路,并可根据其显示画面的缺失位置判定断路位置;

第二步,对集成电路封装区内的行、列电极延长线加交流电压,在正交偏光片下观察,结果判定如下:

若连续三列或以上的列电极同时显示为黑色,表示该连续列电极之间有短路,并可根据连续显示的列电极所处位置判定短路位置;

若连续三行或以上的行电极同时显示为黑色,表示该连续行电极之间有短路,并可根据连续显示的行电极所处位置判定短路位置;

由以上测试方法和步骤,就可判定出产品是否有电性能不良,即短路或断路。

3. 根据权利要求1所述的液晶显示面板测试方法,其特征在于,在面板上形成行电极(101)、列电极(102),将列电极与集成电路封装区(300)内的电极连接,行电极的奇数行与集成电路的连接线从显示区一侧引出,偶数行与集成电路的连接线从显示区的另一侧引出;在集成电路封装区内,将列电极与集成电路的连接线间隔延长,奇数列延长或偶数列延长,行电极与集成电路的连接线不作间隔延长;

测试时分两个步骤:

第一步,对全显测试区(203)加交流电压,在正交偏光片下观察,结果判定如下:

所有的点阵,即行电极和列电极的交叉点,均显示为黑色图案时,表示显示正常,无电性不良;

某列电极无显示,其他列电极显示为黑色时,表示该列电极有断路,并可根据其显示画面的缺失位置判定断路位置;

某行电极无显示,其他行电极显示为黑色时,表示该行电极有断路,并可根据其显示画

面的缺失位置判定断路位置；

第二步,对集成电路封装区内的列电极延长线和其中一侧的行电极加交流电压,在正交偏光片下观察,结果判定如下：

若连续三列或以上的列电极同时显示为黑色,表示该连续列电极之间有短路,并可根
据连续显示的列电极所处位置判定短路位置；

若连续三行或以上的行电极同时显示为黑色,表示该连续行电极之间有短路,并可根
据连续显示的行电极所处位置判定短路位置。

一种液晶显示面板测试方法

技术领域

[0001] 本发明涉及液晶显示技术领域,特别是一种液晶显示面板及其测试方法。

背景技术

[0002] 液晶显示器 (LCD) 包括两个液晶显示面板、两液晶显示面板之间的介电各向异性的液晶层和两液晶显示面板外的偏光层。

[0003] 当前应用较多的液晶显示面板一般分为主动型液晶显示面板和被动型液晶显示面板。主动型液晶显示面板主要指薄膜晶体管型液晶显示器,其显示单元通过独立的晶体管控制灰阶显示。被动型显示面板主要通过形成于基板上的相互绝缘的用于选择液晶点的行电极和用于使液晶发生偏转的列电极控制液晶显示单元实现灰阶显示。

[0004] 被动型液晶显示面板分别在两液晶显示面板上形成行电极和列电极,并将行、列电极分别向集成电路 (IC) 封装区延伸 (形成行、列电极与集成电路的连接极),集成电路封装区一边形成有集成电路输入电极以接通信号。工作时集成电路通过连接电极给行、列电极驱动信号以得到特定的显示图案。

[0005] 对于高集成度的液晶显示面板,行、列电极与集成电路封装区的连接电路非常密集,电极间距很小,一般为 10 ~ 80 微米,在产品制造过程中,不可避免会形成少量的电极间短路或断路产品。

[0006] 比较常用的测试这类液晶显示面板电性能缺陷的方法是通过垂直导电胶条给集成电路封装区或其他行、列电极连接电极驱动电压,通过选择性的驱动电压测试出产品的电性缺陷。因垂直导电胶条靠胶条内的导电物质导电,其导电物质之间需要保证一定的间隙,一般都在 50 微米以上,因而对于电极间距在 50 微米以下的产品不能有效测试出所有的不良。近年有开发出导电物质间隙更小的垂直导电条,但因其成本太高,测试可信度不够且不耐用,难以用于液晶显示器的规模生产。

[0007] 也有使用探针扫描测试这类液晶显示面板电性能缺陷的仪器,但因其依靠金属探针接触式扫描,容易造成电极的划伤,同时探针的消耗较快,成本较高、测试速度慢,一般只用于抽样测试,难以实现产品的规模化测试以保证产品出货的零缺陷。

[0008] 另有使用图像对比法测试液晶显示面板电极缺陷的仪器,这种方法一般适用于单片液晶显示面板的测试,对于成盒后的液晶显示面板,无法测试出电极间短路和集成电路封装区电极的缺陷。

发明内容

[0009] 本发明的目的在于克服现有技术的缺点,提供一种简化其测试的液晶显示面板及其测试方法。极大提高了液晶显示面板的测试效率和测试可信度,如只需要普通垂直导电条即可快速、准确、无损伤的测试液晶显示面板的电性能缺陷。

[0010] 在行列电极与集成电路连接线上设置全显测试区和在集成电路封装区内设置分显测试区的液晶显示面板及其测试方法。

[0011] 行电极同集成电路的连接线,列电极同集成电路的连接线,其中行、列电极同集成电路的连接线部分形成一全显测试区,

[0012] 位于集成电路封装区内的辅助测试电极,包括行辅助测试电极,列辅助测试电极,

[0013] 形成于基板上的集成电路输入电极,

[0014] 液晶显示面板工作时,由集成电路输入电极输入信号,集成电路分配驱动信号给各行电极和列电极,形成预定的显示图案。预定的显示图案是根据输入信号确定的显示图案,即输入何种信号,即显示何种图案。不在本发明所述范围,无具体图案。

[0015] 行电极与集成电路的连接线路从其任意一端引出,并按较经济的布局延伸至集成电路封装区内;列电极与集成电路的连接线路从距离集成电路较近的一侧引出,直接延伸至集成电路封装区内。

[0016] 行、列电极与集成电路的连接电路在集成电路封装区内的宽度及间隙按相应集成电路要求的参数布局。

[0017] 行、列电极与集成电路的连接线路在集成电路封装区内交替延长(奇数行、列电极延长或偶数行、列电极延长均可),形成辅助测试电路(分显测试电路)。

[0018] 一种液晶显示面板测试方法,在进行测试时,首先驱动所有行、列电极,其次,只驱动具有延长部分的电极;

[0019] 包括全显测试和分显测试;测试时分两个步骤:

[0020] 第一步,对行、列电极同集成电路的连接线部分形成的全显测试区施加静态、方波或正弦波驱动信号,液晶显示器显示区域所有行、列即被驱动,显示区将显示所有点阵(图2),即全显测试。

[0021] 第二步,对集成电路封装区内的分显测试电路施加静态、方波或正弦波驱动信号,液晶显示器显示区域的行、列电极被选择性部分间隔驱动,显示区的点阵交替显示(图3),即分显(半显)测试。

[0022] 一种液晶显示面板,包括:

[0023] 形成于基板上的行电极,

[0024] 形成于基板上与行电极垂直的列电极,其中行列电极共同组成 LCD 的显示区,

[0025] 行电极、列电极与集成电路的连接线路在集成电路封装区内均交替延长,

[0026] 行电极同集成电路的连接线,列电极同集成电路的连接线,其中行、列电极同集成电路的连接线部分形成一全显测试区,

[0027] 位于集成电路封装区内的辅助测试电极,包括行辅助测试电极,列辅助测试电极,

[0028] 形成于基板上的集成电路输入电极。

[0029] 所述液晶显示面板,由集成电路输入电极输入信号,集成电路分配驱动信号给各行电极和列电极,形成预定的显示图案。

[0030] 所述行电极与集成电路的连接线路从其任意一端引出,并按较经济的布局延伸至集成电路封装区内;列电极与集成电路的连接线路从距离集成电路较近的一侧引出,直接延伸至集成电路封装区内。

[0031] 所述行、列电极与集成电路的连接电路在集成电路封装区内的宽度及间隙按相应集成电路要求的参数布局。

[0032] 所述行电极、列电极与集成电路的连接线路在集成电路封装区内均交替延长,形

成辅助测试电路。

[0033] 所述与集成电路的连接线路在集成电路封装区内交替延长为奇数行、列电极延长或偶数行、列电极延长。

[0034] 上述测试方法中,外界驱动信号与面板电极的导通只需一般垂直导电胶条或全导通胶条连接即可,测试速度快,可靠性高,成本低廉,特别适合规模生产时产品的批量测试。

[0035] 有益效果

[0036] 本发明的测试方法中,外界驱动信号与面板电极的导通只需一般垂直导电胶条或全导通胶条连接即可,测试速度快,可靠性高,成本低廉,特别适合规模生产时产品的批量测试。

附图说明

[0037] 图 1 是本发明第一实施例的 LCD 面板结构图;

[0038] 图 2 是本发明第一实施例的未加电时显示示意图;

[0039] 图 3 是本发明第一实施例的全选测试时正常显示示意图;

[0040] 图 4 是本发明第一实施例的全选测试时列电极断路示意图;

[0041] 图 5 是本发明第一实施例的全选测试时行电极断路示意图;

[0042] 图 6 是本发明第一实施例的全选测试时列电极短路示意图;

[0043] 图 7 是本发明第一实施例的全选测试时行电极短路示意图;

[0044] 图 8 是本发明第二实施例的全选测试时正常显示示意图;

[0045] 图 9 是本发明第二实施例的全选测试时列电极断路示意图;

[0046] 图 10 是本发明第二实施例的全选测试时行电极断路示意图;

[0047] 图 11 是本发明第二实施例的全选测试时列电极短路示意图;

[0048] 图 12 是本发明第二实施例的全选测试时行电极短路示意图。

具体实施方式

[0049] 结合附图,对于本领域的技术人员,本发明的上述及其他特征将从后续示例性实施例的描述中更加清晰,其中,

[0050] 图 1 的 LCD 面板结构,包括

[0051] 形成于基板上的行电极 101,

[0052] 形成于基板上与行电极垂直的列电极 102,其中行列电极共同组成 LCD 的显示区 100,

[0053] 行电极、列电极与集成电路的连接线路在集成电路封装区内均交替延长,

[0054] 行电极同集成电路的连接线 201,列电极同集成电路的连接线 202,其中行、列电极同集成电路的连接线部分形成一全显测试区 203

[0055] 位于集成电路封装区 300 内的辅助测试电极,包括行辅助测试电极 301,列辅助测试电极 302,

[0056] 形成于基板上的集成电路输入电极 401,

[0057] 液晶显示面板,由集成电路输入电极输入信号,集成电路分配驱动信号给各行电极和列电极,形成预定的显示图案。

[0058] 行电极 101 与集成电路的连接线路从其任意一端引出,并按较经济的布局延伸至集成电路封装区内;列电极 102 与集成电路的连接线路从距离集成电路较近的一侧引出,直接延伸至集成电路封装区内。

[0059] 行、列电极 101、102 与集成电路的连接电路在集成电路封装区内的宽度及间隙按相应集成电路要求的参数布局。

[0060] 行、列电极 101、102 与集成电路的连接线路在集成电路封装区内交替延长,形成辅助测试电路。

[0061] 与集成电路的连接线路在集成电路封装区内交替延长为奇数行、列电极延长或偶数行、列电极延长。

[0062] 实施例一

[0063] 在面板上形成行电极 101、列电极 102,将列电极与集成电路封装区 300 设计电极连接,行电极与集成电路封装区的连接线路按显示区上下两屏分别从左右引起并连接,在集成电路封装区内,将行、列电极与集成电路的连接线间隔延长,奇数行或列延长或偶数行或列延长。

[0064] 测试时分二个步骤:

[0065] 未加电压时,所有的点阵,即行电极和列电极的交叉点,均无显示图案,如图 2 所示,此图是为了和有显示的图案对比。

[0066] 第一步,对全选测试区 203 加交流电压,在正交偏光片下观察,结果判定如下:

[0067] 所有的点阵,即行电极和列电极的交叉点,均显示为黑色图案时,表示显示正常,无电性不良;如图 3 所示。

[0068] 某列电极无显示,其他列电极显示为黑色时,表示该列电极有断路,并可根据其显示画面的缺失位置判定断路位置;如图 4 所示。

[0069] 某行电极无显示,其他行电极显示为黑色时,表示该行电极有断路,并可根据其显示画面的缺失位置判定断路位置;如图 5 所示。

[0070] 第二步,对集成电路封装区内的行列电极延长线加交流电压,在正交偏光片下观察,结果判定如下:

[0071] 若连续三列或以上的列电极同时显示为黑色,表示该连续列电极之间有短路,并可根

据连续显示的列电极所处位置判定短路位置;如图 6 所示。

[0072] 若连续三行或以上的行电极同时显示为黑色,表示该连续行电极之间有短路,并可根

据连续显示的行电极所处位置判定短路位置;如图 7 所示。

[0073] 由以上测试方法和步骤,就可判定出产品是否有电性能不良,即短路或断路。

[0074] 实施例二

[0075] 在面板上形成行电极 101、列电极 102,将列电极与集成电路封装区 300 设计电极连接,行电极的奇数行与集成电路封装区的连接线路从显示区一侧引出,偶数行与集成电路封装区的连接线路从显示区的另一侧引出。在集成电路封装区内,将列电极与集成电路的连接线间隔延长(奇数行(列)延长或偶数行(列)延长),行电极与集成电路的连接线不需间隔延长。

[0076] 测试时分二个步骤:

[0077] 第一步,对全选测试区 203 加交流电压,在正交偏光片下观察,结果判定如下:

[0078] 所有的点阵,即行电极和列电极的交叉点,均显示为黑色图案时,表示显示正常,无电性不良;如图 8 所示。

[0079] 某列电极无显示,其他列电极显示为黑色时,表示该列电极有断路,并可根据其显示画面的缺失位置判定断路位置;如图 9 所示。

[0080] 某行电极无显示,其他行电极显示为黑色时,表示该行电极有断路,并可根据其显示画面的缺失位置判定断路位置;如图 10 所示。

[0081] 第二步,对集成电路封装区内的列电极延长线和其中一侧的行电极延长线加交流电压,在正交偏光片下观察,结果判定如下:

[0082] 若连续三列或以上的列电极同时显示为黑色,表示该连续列电极之间有短路,并可根据连续显示的列电极所处位置判定短路位置;如图 11 所示。

[0083] 若连续三行或以上的行电极同时显示为黑色,表示该连续行电极之间有短路,并可根据连续显示的行电极所处位置判定短路位置;如图 12 所示。

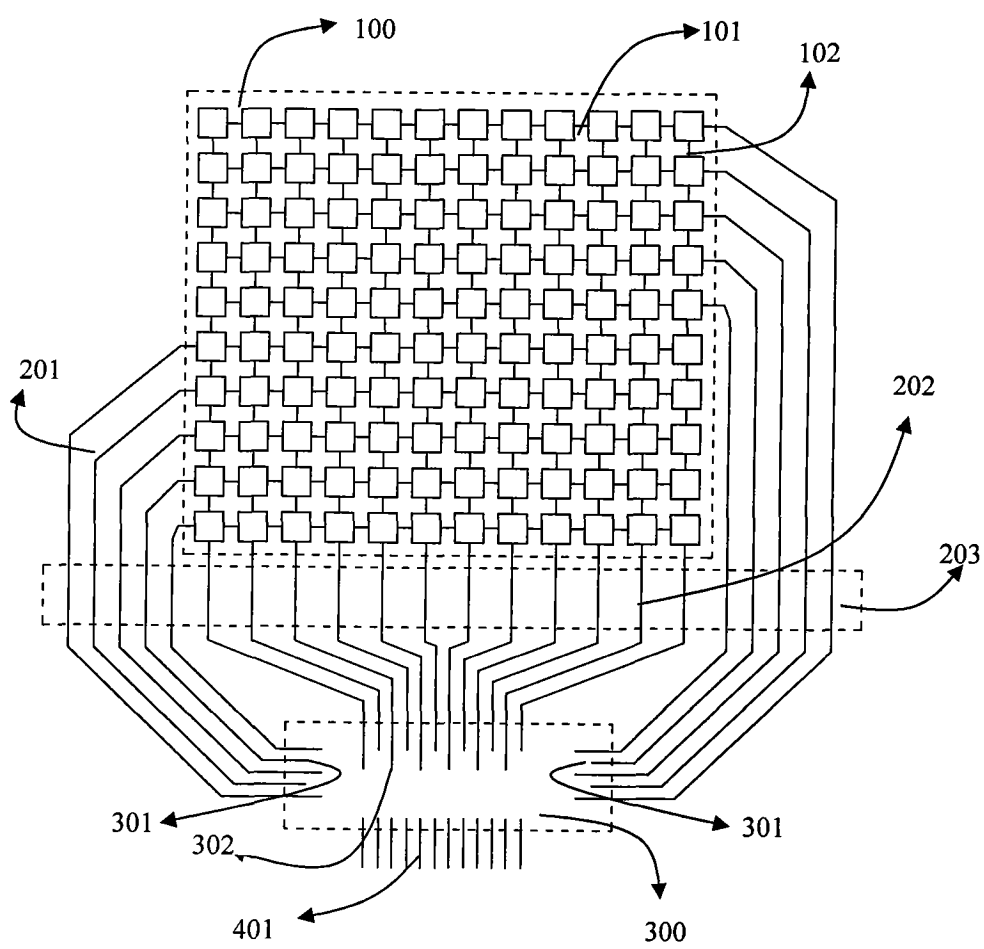


图 1

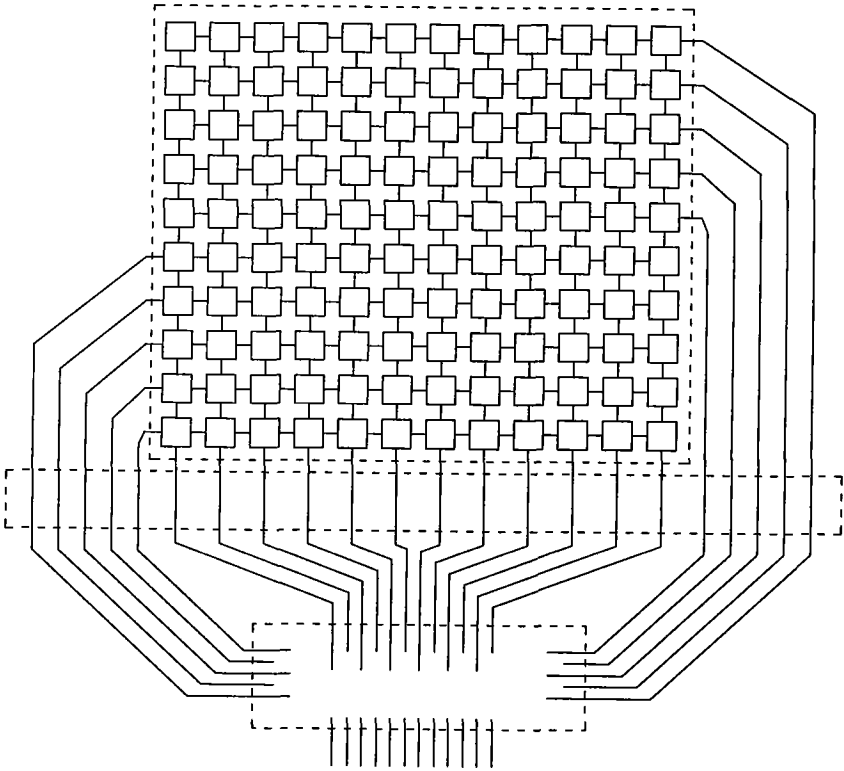


图 2

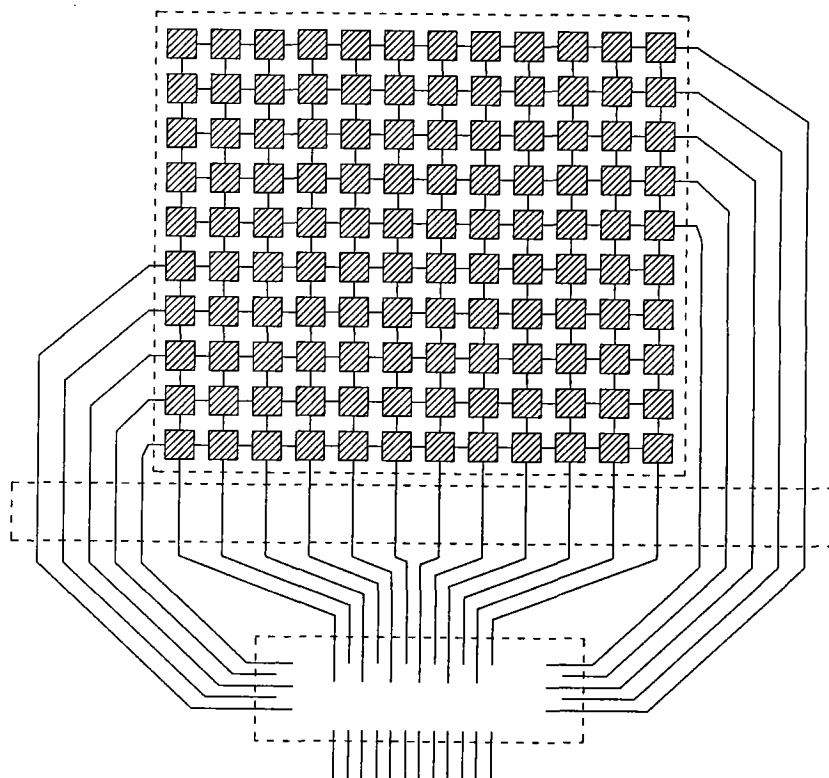


图 3

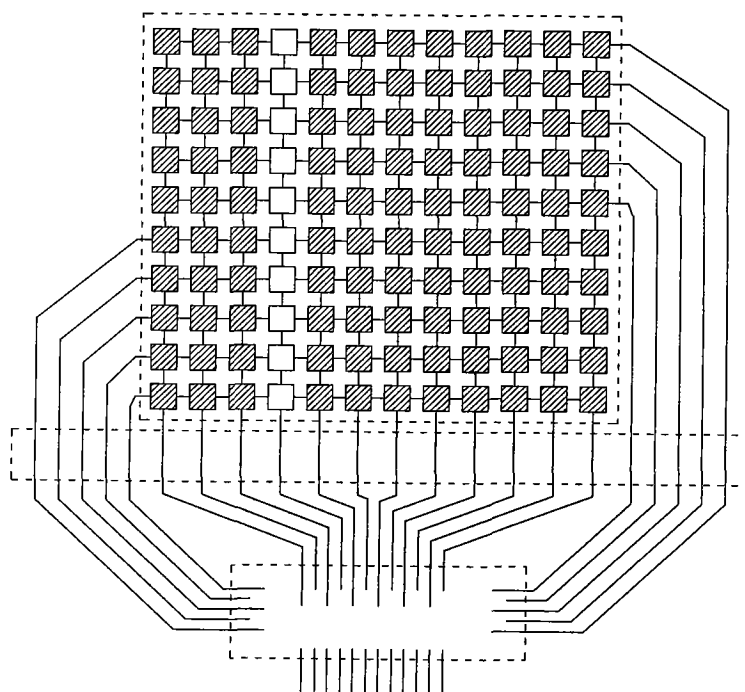


图 4

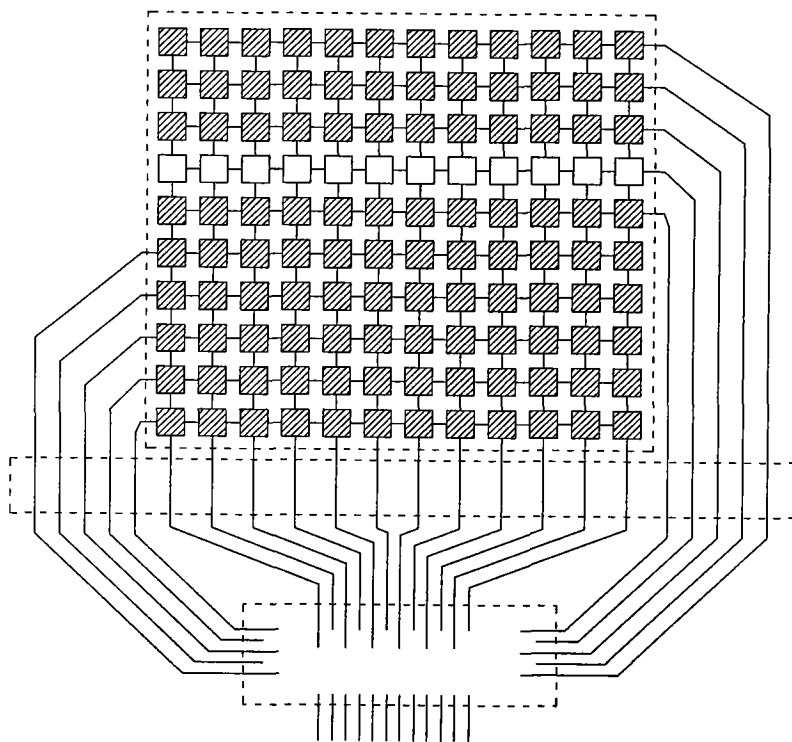


图 5

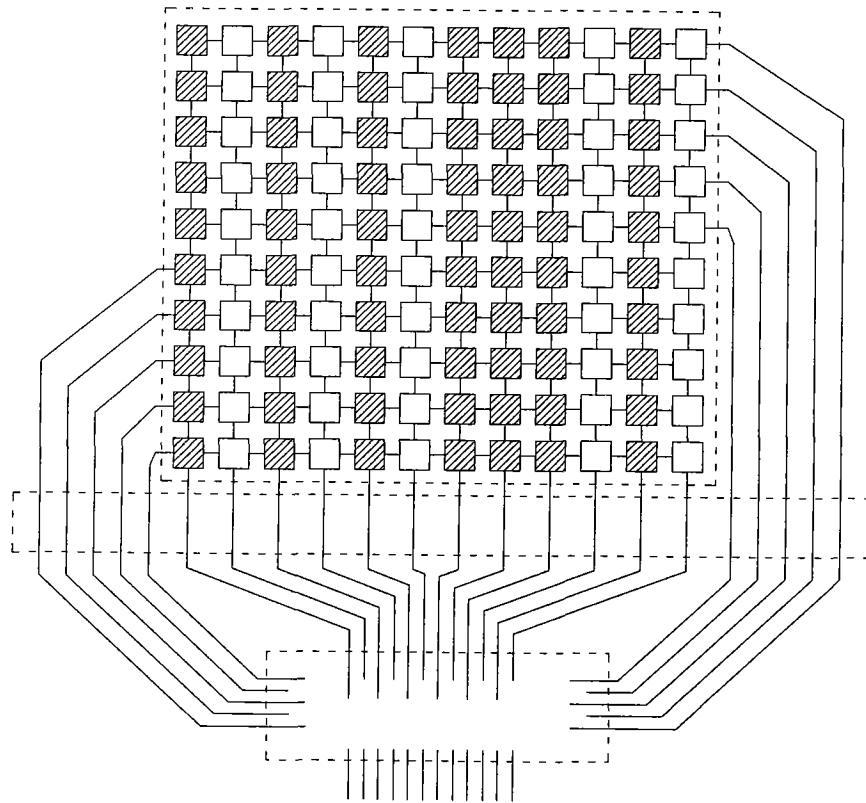


图 6

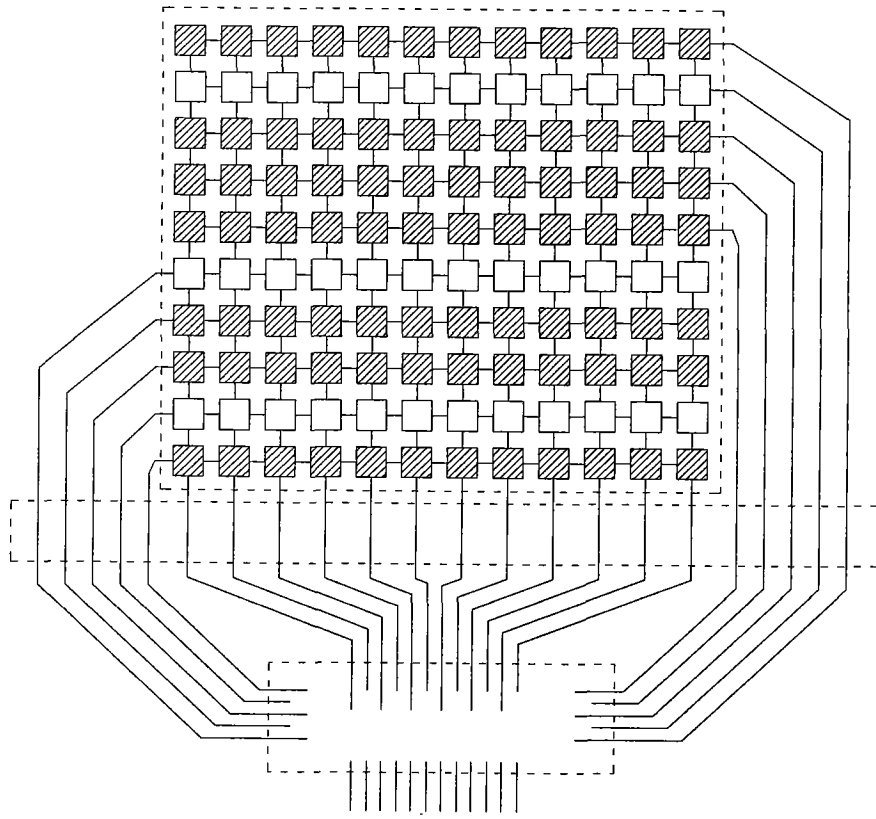


图 7

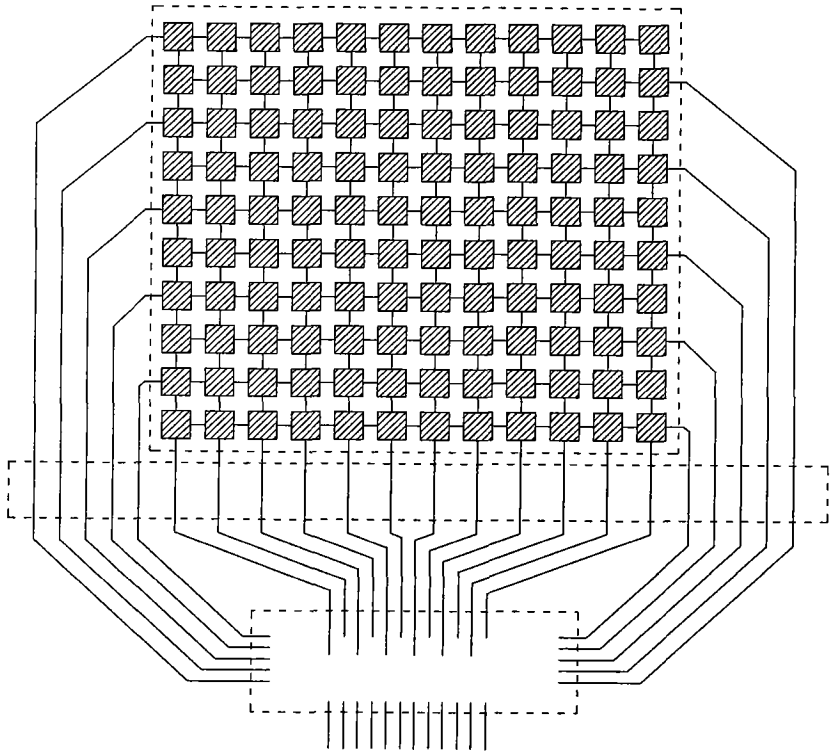


图 8

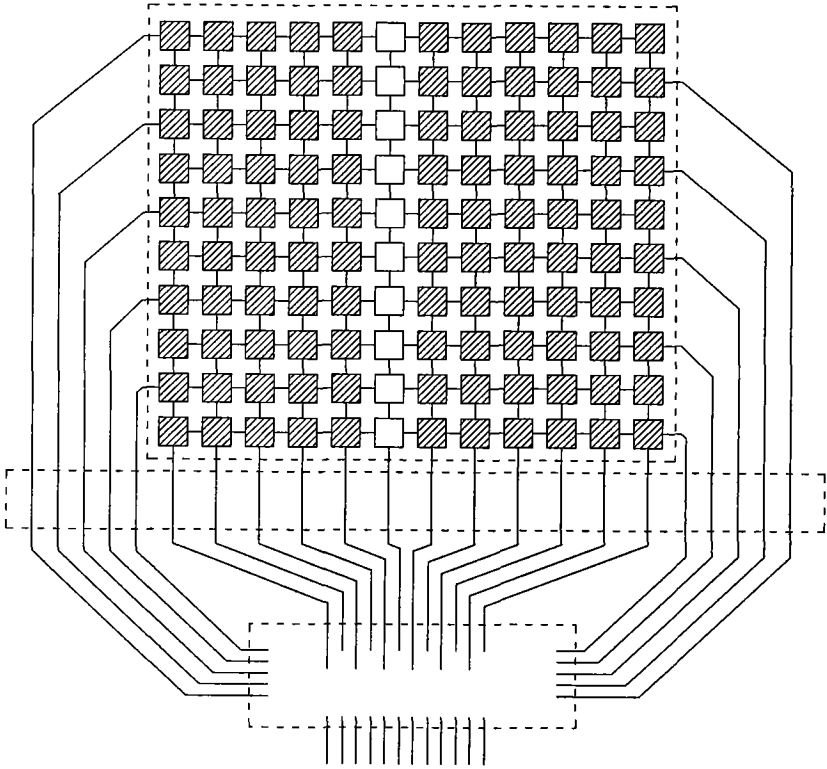


图 9

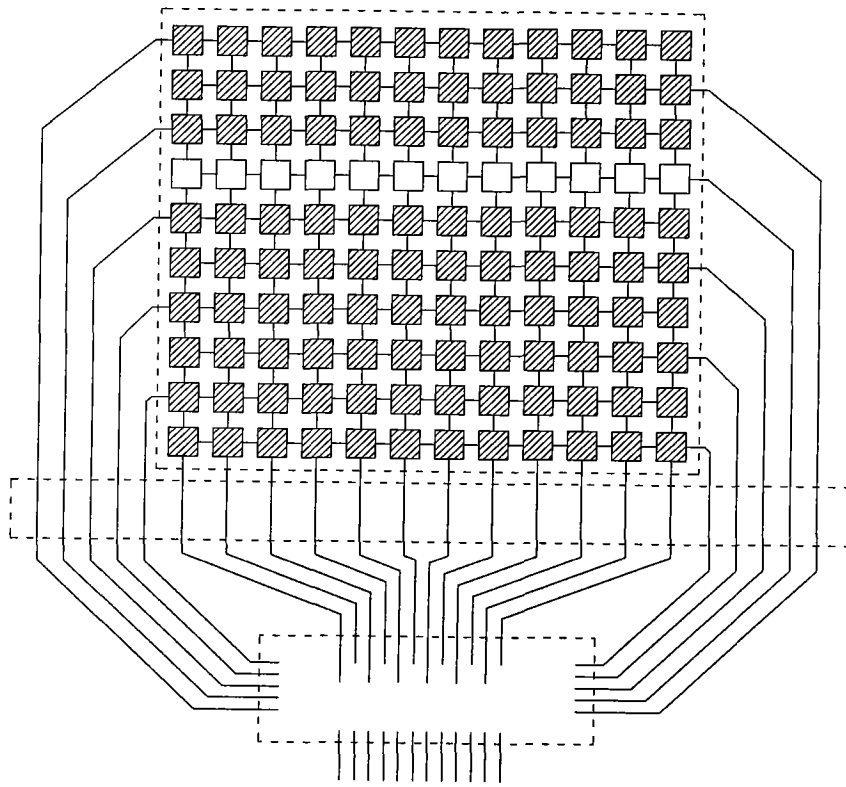


图 10

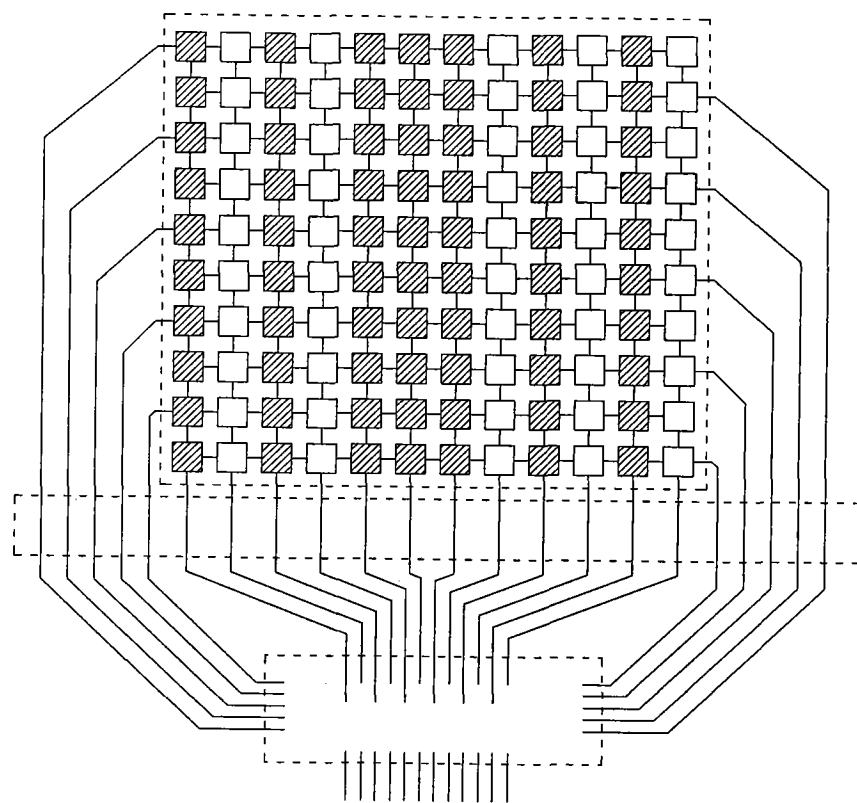


图 11

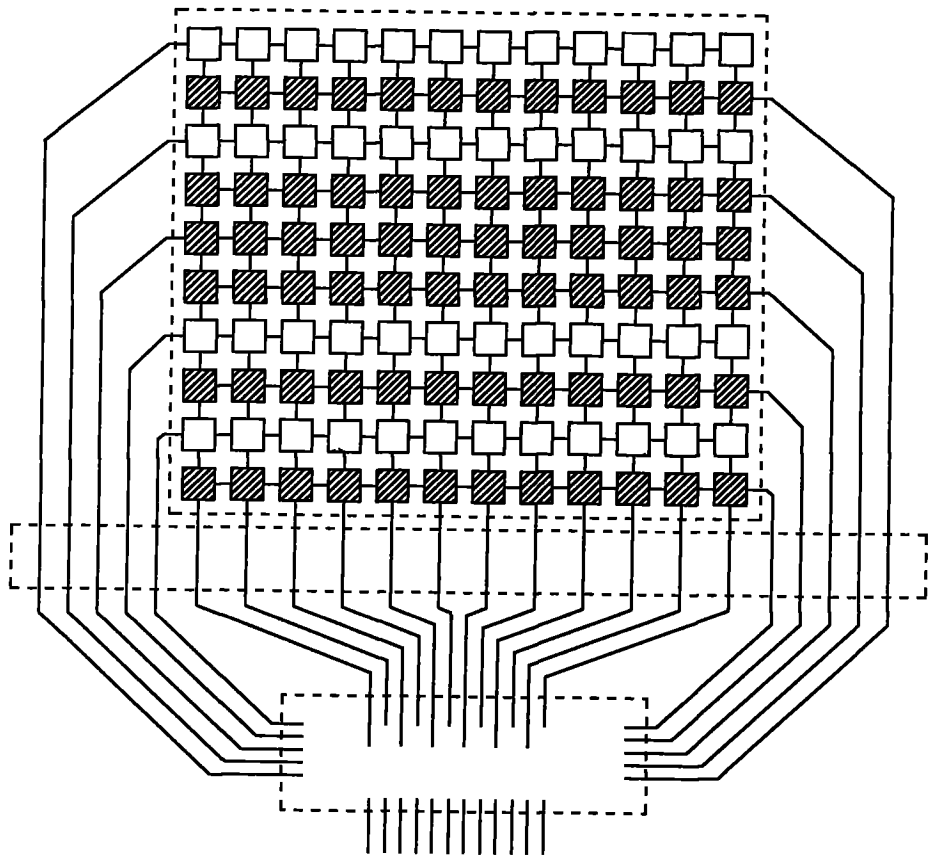


图 12

专利名称(译)	一种液晶显示面板测试方法		
公开(公告)号	CN101464575B	公开(公告)日	2011-09-14
申请号	CN200910000767.3	申请日	2009-01-12
申请(专利权)人(译)	深圳市宇顺电子股份有限公司		
当前申请(专利权)人(译)	深圳市宇顺电子股份有限公司		
[标]发明人	杨顺林 宋宇红 黄清华		
发明人	杨顺林 宋宇红 黄清华		
IPC分类号	G02F1/13 G01R31/00		
代理人(译)	齐永红 段成云		
审查员(译)	李晴晴		
其他公开文献	CN101464575A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示面板：形成于基板上的行电极；形成于基板上与行电极垂直的列电极，其中行列电极共同组成LCD的显示区；行电极同集成电路的连接线，列电极同集成电路的连接线，其中行、列电极同集成电路的连接线部分形成一全显测试区；位于集成电路封装区内的辅助测试电极，包括行、列辅助测试电极；形成于基板上的集成电路输入电极。方法：第一步，对行、列电极同集成电路的连接线部分形成的全显测试区施加静态、方波或正弦波驱动信号，显示区将显示所有点阵，即全显测试；第二步，对集成电路封装区内的分显测试电路施加静态、方波或正弦波驱动信号，显示区将间隔显示一半的点阵，即分显测试。

