

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710304409.2

[43] 公开日 2008 年 10 月 29 日

[11] 公开号 CN 101295482A

[22] 申请日 2007.12.27
[21] 申请号 200710304409.2
[71] 申请人 汉朗科技(北京)有限责任公司
地址 100081 北京市海淀区中关村南大街 9 号理工科技大厦 2017
[72] 发明人 孙 刚

[74] 专利代理机构 北京北新智诚知识产权代理有限公司
代理人 张卫华

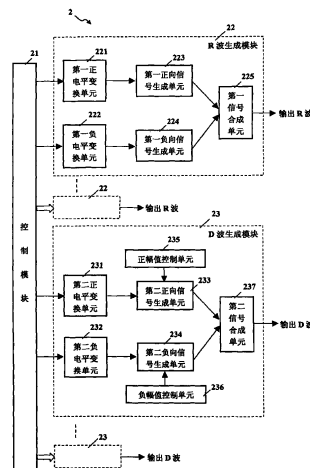
权利要求书 2 页 说明书 7 页 附图 6 页

[54] 发明名称

近晶态液晶显示屏显示用驱动电路

[57] 摘要

本发明公开了一种近晶态液晶显示屏显示用驱动电路，该驱动电路用于控制近晶态液晶显示屏的显示，该驱动电路包括控制模块、M 个 R 波生成模块和 N 个 D 波生成模块，控制模块与所有 R 波生成模块和 D 波生成模块连接，R 波生成模块和 D 波生成模块与近晶态液晶显示屏连接。本发明驱动电路可产生双极性高压脉冲，该双极性高压脉冲用于驱动液晶的排列状态发生改变，从而使显示屏显示各种图案。



1、一种近晶态液晶显示屏显示用驱动电路，该驱动电路用于控制近晶态液晶显示屏的显示，该近晶态液晶显示屏包括第一基体层和第二基体层，在第一基体层与第二基体层之间设有一由近晶态液晶和添加物混合而成的混合层，该近晶态液晶为A类近晶态液晶有机化合物，该添加物为带导电特性的化合物，在第一基体层朝向混合层的一侧设有第一导电电极层，在第二基体层朝向混合层的一侧设有第二导电电极层，第一导电电极层由M个平行排列的条状电极组成，第二导电电极层由N个平行排列的条状电极组成，第一导电电极层的M个条状电极与第二导电电极层的N个条状电极相垂直，该第一与第二导电电极层形成一 $M \times N$ 的像素点阵列，其特征在于：

该驱动电路包括控制模块、M个R波生成模块和N个D波生成模块，控制模块与所有R波生成模块和D波生成模块连接，R波生成模块和D波生成模块与近晶态液晶显示屏连接，其中：

R波生成模块包括第一正电平变换单元、第一负电平变换单元、第一正向信号生成单元、第一负向信号生成单元和第一信号合成单元，该第一正向信号生成单元经第一正电平变换单元与控制模块连接，该第一负向信号生成单元经第一负电平变换单元与控制模块连接，该第一正向信号生成单元和第一负向信号生成单元与第一信号合成单元连接，该第一信号合成单元与所述第一导电电极层的一个条状电极连接；

D波生成模块包括第二正电平变换单元、第二负电平变换单元、第二正向信号生成单元、第二负向信号生成单元、正幅值控制单元、负幅值控制单元和第二信号合成单元，该第二正向信号生成单元经第二正电平变换单元与控制模块连接，该第二负向信号生成单元经第二负电平变换单元与控制模块连接，正、负幅值控制单元分别与第二正向信号生成单元、第二负向信号生成单元连接，该第二正向信号生成单元和第二负向信号生成单元与第二信号合成单元连接，该第二信号合成单元与所述第二导电电极层的一个条状电极连接。

2、根据权利要求1所述的近晶态液晶显示屏显示用驱动电路，其特征在于：

所述第一正电平变换单元包括一CMOS反相器，该CMOS反相器的输入端经一电容与所述控制模块上与其相对应的信号输出端相连，所述第一正向信号生成单元包括一高压NMOS晶体管，该高压NMOS晶体管的栅极与所述第一正电平变换单元的CMOS反相器的输出端相连，该高压NMOS晶体管的漏极经一电容与所述第一信号合成单元的一输入端相连；

所述第一负电平变换单元包括一CMOS反相器，该CMOS反相器的输入端经一电容与所述控制模块上与其相对应的信号输出端相连，所述第一负向信号生成单元

包括一高压 PMOS 晶体管，该高压 PMOS 晶体管的栅极与所述第一负电平变换单元的 CMOS 反相器的输出端相连，该高压 PMOS 晶体管的漏极经一电容与所述第一信号合成单元的另一输入端相连。

3、根据权利要求 2 所述的近晶态液晶显示屏显示用驱动电路，其特征在于：
所述第一信号合成单元由多个二极管构成。

4、根据权利要求 1 所述的近晶态液晶显示屏显示用驱动电路，其特征在于：
所述第二正电平变换单元包括一 CMOS 反相器，该 CMOS 反相器的输入端经一电容与所述控制模块上与其相对应的信号输出端相连，所述第二正向信号生成单元包括一高压 NMOS 晶体管，该高压 NMOS 晶体管的栅极与所述第二正电平变换单元的 CMOS 反相器的输出端相连，该高压 NMOS 晶体管的漏极分成两路，一路经一电阻与所述正幅值控制单元相连，另一路经一电容与所述第二信号合成单元的一输入端相连；

所述第二负电平变换单元包括一 CMOS 反相器，该 CMOS 反相器的输入端经一电容与所述控制模块上与其相对应的信号输出端相连，所述第二负向信号生成单元包括一高压 PMOS 晶体管，该高压 PMOS 晶体管的栅极与所述第二负电平变换单元的 CMOS 反相器的输出端相连，该高压 PMOS 晶体管的漏极分成两路，一路经一电阻与所述负幅值控制单元相连，另一路经一电容与所述第二信号合成单元的另一输入端相连。

5、根据权利要求 4 所述的近晶态液晶显示屏显示用驱动电路，其特征在于：
所述第二信号合成单元由多个二极管构成。

6、根据权利要求 4 所述的近晶态液晶显示屏显示用驱动电路，其特征在于：
所述正幅值控制单元和负幅值控制单元为变压器。

7、根据权利要求 1 至 6 中的任一项所述的近晶态液晶显示屏显示用驱动电路，其特征在于：

所述控制模块为单片机或 FPGA。

近晶态液晶显示屏显示用驱动电路

技术领域

本发明涉及一种驱动电路，具体地说，是涉及一种用于控制近晶态液晶显示屏显示的驱动电路。

背景技术

近晶态液晶在零下 20 度到 60 度之间为粘稠的浆糊状，若使其排列状态发生改变，需要使用正负双极性高压信号进行驱动。目前，STN 屏幕和 TFT 液晶的 TN 屏幕使用的是双极性交流电压信号驱动，但该电压幅值非常低，在 3V 到 5V 之间，无法满足近晶态液晶的驱动需要。而等离子芯片驱动电压比较高，峰值一般大于 60V 以上，但该信号都是单极性脉冲方式，不是驱动近晶态液晶所需要的双极性脉冲信号。由此可见，由于近晶态液晶材料制作的显示屏的特殊性，其显示驱动需要一种双极性高压脉冲信号。因此，设计出一种产生双极性高压脉冲信号的电路是急需解决的问题。

发明内容

本发明的目的在于提供一种近晶态液晶显示屏显示用驱动电路，该电路可产生双极性高压脉冲信号，以驱动近晶态液晶显示屏的显示。

为了实现上述目的，本发明采用了以下技术方案：

一种近晶态液晶显示屏显示用驱动电路，该驱动电路用于控制近晶态液晶显示屏的显示，该近晶态液晶显示屏包括第一基体层和第二基体层，在第一基体层与第二基体层之间设有一由近晶态液晶和添加物混合而成的混合层，该近晶态液晶为 A 类近晶态液晶有机化合物，该添加物为带导电特性的化合物，在第一基体层朝向混合层的一侧设有第一导电电极层，在第二基体层朝向混合层的一侧设有第二导电电极层，第一导电电极层由 M 个平行排列的条状电极组成，第二导电电极层由 N 个平行排列的条状电极组成，第一导电电极层的 M 个条状电极与第二导电电极层的 N 个条状电极相垂直，该第一与第二导电电极层形成一 $M \times N$ 的像素点阵列，其特征在于：该驱动电路包括控制模块、M 个 R 波生成模块和 N 个 D 波生成模块，控制模块与所有 R 波生成模块和 D 波生成模块连接，R 波生成模块和 D 波生成模块与近晶态液晶显示屏连接，其中：

R 波生成模块包括第一正电平变换单元、第一负电平变换单元、第一正向信号生成单元、第一负向信号生成单元和第一信号合成单元，该第一正向信号生成单元经第一正电平变换单元与控制模块连接，该第一负向信号生成单元经第一负电平变换单元与控制模块连接，该第一正向信号生成单元和第一负向信号生成单元与第一

信号合成单元连接，该第一信号合成单元与所述第一导电电极层的一个条状电极连接；

D 波生成模块包括第二正电平变换单元、第二负电平变换单元、第二正向信号生成单元、第二负向信号生成单元、正幅值控制单元、负幅值控制单元和第二信号合成单元，该第二正向信号生成单元经第二正电平变换单元与控制模块连接，该第二负向信号生成单元经第二负电平变换单元与控制模块连接，正、负幅值控制单元分别与第二正向信号生成单元、第二负向信号生成单元连接，该第二正向信号生成单元和第二负向信号生成单元与第二信号合成单元连接，该第二信号合成单元与所述第二导电电极层的一个条状电极连接。

当显示时，驱动电路按照设定的显示方案，以逐行驱动的方式进行 R 波和 D 波输出，R 波和 D 波施加在两导电电极层的条状电极上，使两导电电极层间形成一定大小、频率的电压信号，改变混合层中近晶态液晶的排列形态，使像素点呈现出全透明或雾状状态，从而使显示屏显示出所需的文字或图案。

本发明的优点是：由于近晶态液晶需要高压双极性电压驱动，故本发明驱动电路将正、负向低压脉冲进行升压，并将正负单极性脉冲合成为双极性高压脉冲，以利用该双极性高压脉冲来驱动近晶态液晶的排列状态发生改变，从而使显示屏显示各种图案。另外，本发明驱动电路中控制输出的 R 波和 D 波都是双极性归零的，使用这样的波形驱动近晶态液晶，可以有效地延长液晶的寿命，避免表面的电化学反应。

附图说明

图 1 是近晶态液晶显示屏的组成示意图；

图 2 是排列成横竖点阵列状的第一和第二导电电极层示意图；

图 3 是本发明驱动电路组成框图；

图 4 是 R 波生成模块的电路原理图；

图 5 是 D 波生成模块的电路原理图；

图 6 是 R 波和 D 波的波形叠加示意图；

图 7 是低频电压作用于第一、第二导电电极层时的近晶态液晶排列形态示意图；

图 8 是高频电压作用于第一、第二导电电极层时的近晶态液晶排列形态示意图；

图 9 是说明近晶态液晶显示屏的驱动方式的一实例图。

具体实施方式

下面结合附图对本发明作进一步的详细描述。

如图 1 至图 2 所示，本发明近晶态液晶显示屏显示用驱动电路是用于控制近晶态液晶显示屏显示的。该近晶态液晶显示屏 1 包括第一基体层 11 和第二基体层 12，第一基体层 11 和第二基体层 12 的材料可选为玻璃或塑料。在第一基体层 11 与第二基体层 12 之间设有一由近晶态液晶和添加物混合而成的混合层 13，即由图 7 中所示

的近晶态液晶分子 131 与添加物分子 132 混合。该近晶态液晶为 A 类近晶态液晶 (Smectic-A) 有机化合物, 如带硅基的化合物、四氰基四辛基联苯、四乙酸癸酯四氰基联苯等。添加物为带导电特性的化合物, 如十六烷基三乙基溴化铵等含有导电离子的化合物。在第一基体层 11 朝向混合层 13 的一侧镀有第一导电电极层 14, 在第二基体层 12 朝向混合层 13 的一侧镀有第二导电电极层 15, 如图 2 所示, 第一导电电极层 14 由 M 个平行排列的条状电极 141 组成, 第二导电电极层 15 由 N 个平行排列的条状电极 151 组成, 第一导电电极层 14 的 M 个条状电极 141 与第二导电电极层 15 的 N 个条状电极 151 相垂直, 该第一导电电极层 14 与第二导电电极层 15 形成一 $M \times N$ 的像素点阵列结构, 一个条状电极 141 与一个条状电极 151 形成一像素点, 例如图 2 所示的像素点 3。该两个导电电极层 14 和 15 与中间的混合层 13 形成了一个面积很大的电容结构。第一导电电极层 14 和第二导电电极层 15 是透明的, 其可以是 ITO (氧化铟锡) 等, 且可根据需要使用辅助的金属电极, 如铝、铜、银等。

如图 3 所示, 本发明驱动电路 2 包括控制模块 21、M 个 R 波生成模块 22 和 N 个 D 波生成模块 23, 控制模块 21 与所有 R 波生成模块 22 和 D 波生成模块 23 连接, R 波生成模块 22 和 D 波生成模块 23 与近晶态液晶显示屏 1 连接。

R 波生成模块 22 包括第一正电平变换单元 221、第一负电平变换单元 222、第一正向信号生成单元 223、第一负向信号生成单元 224 和第一信号合成单元 225。该第一正向信号生成单元 223 经第一正电平变换单元 221 与控制模块 21 连接, 该第一负向信号生成单元 224 经第一负电平变换单元 222 与控制模块 21 连接, 该第一正向信号生成单元 223 和第一负向信号生成单元 224 与第一信号合成单元 225 连接, 该第一信号合成单元 225 与第一导电电极层 14 的一个条状电极 141 连接。

D 波生成模块 23 包括第二正电平变换单元 231、第二负电平变换单元 232、第二正向信号生成单元 233、第二负向信号生成单元 234、正幅值控制单元 235、负幅值控制单元 236 和第二信号合成单元 237。该第二正向信号生成单元 233 经第二正电平变换单元 231 与控制模块 21 连接, 该第二负向信号生成单元 234 经第二负电平变换单元 232 与控制模块 21 连接, 正幅值控制单元 235 与第二正向信号生成单元 233 连接, 负幅值控制单元 236 与第二负向信号生成单元 234 连接, 该第二正向信号生成单元 233 和第二负向信号生成单元 234 与第二信号合成单元 237 连接, 该第二信号合成单元 237 与第二导电电极层 15 的一个条状电极 151 连接。

图 4 和图 5 分别为 R 波生成模块、D 波生成模块的具体电路图。如图 4 和图 5 所示, 所有 CMOS 反相器均由增强型 PMOS 管和增强型 NMOS 管互补构成, PMOS 管与 NMOS 管的栅极相连作为 CMOS 反相器的输入端, PMOS 管与 NMOS 管的漏极相连作为 CMOS 反相器的输出端。

如图 4 所示, 第一正电平变换单元 221 包括一 CMOS 反相器 CMOS1, PMOS 管 VT1 与 NMOS 管 VT2 的栅极相连作为反相器 CMOS1 的输入端 InR+, PMOS 管 VT1

与 NMOS 管 VT2 的漏极相连作为反相器 CMOS1 的输出端 OutR+ (下述反相器的构成类似于反相器 CMOS1, 不再赘述)。该反相器 CMOS1 的输入端 InR+ 经一电容 C1 与控制模块 21 上与其相对应的信号输出端 Out1 相连, 第一正向信号生成单元 223 包括一高压 NMOS 晶体管 VT5, 该高压 NMOS 晶体管 VT5 的栅极与第一正电平变换单元 221 的反相器 CMOS1 的输出端 OutR+ 相连, 该高压 NMOS 晶体管 VT5 的漏极经一电容 C3 与第一信号合成单元 225 的一输入端 drvR+ 相连。类似地, 第一负电平变换单元 222 包括一 CMOS 反相器 CMOS2, 该反相器 CMOS2 的输入端 InR- 经一电容 C2 与控制模块 21 上与其相对应的信号输出端 Out2 相连, 第一负向信号生成单元 224 包括一高压 PMOS 晶体管 VT6, 该高压 PMOS 晶体管 VT6 的栅极与第一负电平变换单元 222 的反相器 CMOS2 的输出端 OutR- 相连, 该高压 PMOS 晶体管 VT6 的漏极经一电容 C4 与第一信号合成单元 225 的另一输入端 drvR- 相连, 第一信号合成单元 225 的输出端 Out_R 与第一导电电极层 14 的一个条状电极 141 相连。

如图 5 所示, 第二正电平变换单元 231 包括一 CMOS 反相器 CMOS3, 该反相器 CMOS3 的输入端 InD+ 经一电容 C5 与控制模块 21 上与其相对应的信号输出端 Out3 相连, 第二正向信号生成单元 233 包括一高压 NMOS 晶体管 VT11, 该高压 NMOS 晶体管 VT11 的栅极与第二正电平变换单元 231 的反相器 CMOS3 的输出端 OutD+ 相连, 该高压 NMOS 晶体管 VT11 的漏极分成两路, 一路经一电阻 R4 与正幅值控制单元 235 的输入端相连, 另一路经一电容 C7 与第二信号合成单元 237 的一输入端 drvD+ 相连。类似地, 第二负电平变换单元 232 包括一 CMOS 反相器 CMOS4, 该反相器 CMOS4 的输入端 InD- 经一电容 C6 与控制模块 21 上与其相对应的信号输出端 Out4 相连, 第二负向信号生成单元 234 包括一高压 PMOS 晶体管 VT12, 该高压 PMOS 晶体管 VT12 的栅极与第二负电平变换单元 232 的反相器 CMOS4 的输出端 OutD- 相连, 该高压 PMOS 晶体管 VT12 的漏极分成两路, 一路经一电阻 R5 与负幅值控制单元 236 的输入端相连, 另一路经一电容 C8 与第二信号合成单元 237 的另一输入端 drvD- 相连, 第二信号合成单元 237 的输出端 Out_D 与第二导电电极层 15 的一个条状电极 151 相连。

在图 4 和图 5 中, 控制模块 21 可为单片机或 FPGA, 正、负幅值控制单元 235 和 236 可为变压器, 第一、第二信号合成单元 225 和 237 可由多个二极管构成, 正负脉冲分别通过一个二极管后, 两者合成为一个双向脉冲。控制模块 21 用于控制各 R 波生成模块 22 的 R 波输出和各 D 波生成模块 23 的 D 波输出。一个 R 波生成模块 22 与控制模块 21 的两个信号输出端相连, 输出一个 R 波, 该 R 波作用在一个条状电极 141 上。相似地, 一个 D 波生成模块 23 与控制模块 21 的两个信号输出端相连, 输出一个 D 波, 该 D 波作用在一个条状电极 151 上。控制模块 21 共需要 $2M+2N$ 个信号输出端来完成对 R 波和 D 波的输出控制, 两个信号输出端共同控制一个波形 (R 波或 D 波) 的输出。

下面描述一下本发明驱动电路的工作原理。

根据驱动要求,一般,+VH为12V,-VH为-12V,而+Vpp为100V,-Vpp为-100V。当需要输出R波时,控制模块21的信号输出端Out1和Out2输出幅值为5V的正脉冲,该幅值为5V的正脉冲通过反相器CMOS1进行电平变换,由反相器CMOS1的输出端OutR+输出幅值为12V的正脉冲,然后该幅值为12V的正脉冲再经过高压NMOS晶体管VT5,由晶体管VT5的漏极输出幅值为100V的高压正脉冲。类似地,该幅值为5V的正脉冲通过反相器CMOS2进行电平变换,由反相器CMOS2的输出端OutR-输出幅值为-12V的负脉冲,然后该幅值为-12V的负脉冲再经过高压PMOS晶体管VT6,由晶体管VT6的漏极输出幅值为-100V的高压负脉冲。然后,幅值为±100V的高压正负脉冲分别通过输入端drvR+和drvR-进入第一信号合成单元225进行脉冲合成,由第一信号合成单元225的输出端Out_R输出幅值为±100V的双向脉冲,该双向脉冲即为R波。

当需要输出D波时,控制模块21的信号输出端Out3和Out4输出幅值为5V的正脉冲,该幅值为5V的正脉冲通过反相器CMOS3进行电平变换,由反相器CMOS3的输出端OutD+输出幅值为12V的正脉冲,然后该幅值为12V的正脉冲再经过高压NMOS晶体管VT11,因为正幅值控制单元235将Vpp变为50V而向晶体管VT11的漏极供电,所以由晶体管VT11的漏极输出幅值为50V的高压正脉冲。类似地,该幅值为5V的正脉冲通过反相器CMOS4进行电平变换,由反相器CMOS4的输出端OutD-输出幅值为-12V的负脉冲,然后该幅值为-12V的负脉冲再经过高压PMOS晶体管VT12,因为负幅值控制单元236将-Vpp变为-50V而向晶体管VT12的漏极供电,所以由晶体管VT12的漏极输出幅值为-50V的高压负脉冲。然后,幅值为±50V的高压正负脉冲分别通过输入端drvD+和drvD-进入第二信号合成单元237进行脉冲合成,由第二信号合成单元237的输出端Out_D输出幅值为±50V的双向脉冲,该双向脉冲即为D波。

实际应用中,控制输出的R波幅值大于等于100V,相应地,D波幅值大于等于50V。在电路中,合理选择电源、电阻阻值,使输出波形满足公式(R波幅值-D波幅值)<阈值电压幅值<(R波幅值+D波幅值)即可。阈值电压是根据混合层13的组成和厚度来确定的,一般为50V以上。

近晶态液晶显示屏1的显示是通过控制施加在两个导电电极层14和15上的电压大小、频率和作用时间,来改变混合层13中的近晶态液晶的排列形态,从而使光线在透射与散射之间进行转换来实现的,宏观上表现为全透明与雾状间的转换。第一导电电极层14与第二导电电极层15形成了一个M×N的像素点阵列结构,相垂直的两条状电极141、151形成一像素点3,所以在该两个条状电极141、151间产生的电压幅值和频率共同控制其形成的像素点的状态。条状电极141上输出的是R波,条状电极151上输出的是D波,两条状电极间的电压即为R波与D波的叠加。

如图 6 所示, 若 R 波与 D 波频率相同、相位相同, 叠加后形成的脉冲幅值小于阈值电压的幅值, 那么像素点不会发生变化。若 R 波与 D 波频率相同, 但相位相差半个周期, 即图中所示的 D' 波形和 R 波形, 叠加后形成的脉冲幅值大于阈值电压幅值, 那么像素点便会发生变化, 表现为由全透明变为雾状, 或是由雾状变为全透明。若叠加后的波形幅值大于阈值电压幅值, 且频率在 50Hz 左右, 则像素点由全透明变雾状。若叠加后的波形幅值大于阈值电压幅值, 且频率在 1000Hz 左右, 则像素点由雾状变全透明。下面进行详述。

如图 7 所示, 当 R 波与 D 波叠加后施加在两导电电极层 14 和 15 间的电压幅值大于阈值电压幅值, 且频率控制在 50Hz 至 200Hz, 如施加 $\pm 100\text{v}$ 、50Hz 左右的双向脉冲, 那么, 当电压作用时间不到 1 秒钟时, 混合层 13 中的近晶态液晶分子 131 便发生扭转, 形成图 3 所示的乱序排列形态。因为近晶态液晶分子 131 的各向相异性 (即由于入射光线通过各液晶的长光轴不同, 各液晶的光折射角度不同, 因而各液晶的折射率不同), 使得入射各近晶态液晶分子 131 的光线的折射存在着很大的差异, 即在该微薄厚度的混合层 13 内, 光折射率产生着剧烈的变化, 因而光线发生了强烈的散射, 从宏观上看, 该散光效应呈现一种如磨砂毛玻璃般的雾状状态, 像素点表现为由全透明变为雾状。

如图 8 所示, 当 R 波与 D 波叠加后施加在两导电电极层 14 和 15 间的电压幅值大于阈值电压幅值, 且频率控制在 1000Hz 以上, 如施加 $\pm 100\text{v}$ 、1000Hz 左右的双向脉冲, 那么, 当电压作用时间不到 1 秒钟时, 混合层 13 中的近晶态液晶分子 131 便变为规则排列形态, 此时, 近晶态液晶分子 131 的长光轴垂直于导电电极层平面, 入射各近晶态液晶分子 131 的光线的折射不产生剧烈变化, 光线可以自由透过混合层 13, 因此, 从宏观上看, 呈现出一种全透明状态, 光线完全透射过显示屏, 像素点表现为由雾状变为全透明。

在实际实施时, 可通过控制模块 21 调整输出频率, 通过选择电路中的电阻阻值改变输出波形的幅值, 进而改变施加在两导电电极层 14 和 15 上的电压大小和频率, 而使近晶态液晶分子 131 的排列形态发生部分扭曲, 产生不同程度的散光效应, 在宏观上表现为雾状与全透明两个状态间的不同灰度阶的多种渐进状态, 如半透明状态等。

以上是驱动电路 2 对某一像素点驱动的描述, 对于整个近晶态液晶显示屏 1, 其显示方式是通过控制模块 21 中设定的驱动规则来进行的。下面以图 9 所示的像素点阵列为例, 来说明驱动电路 2 对近晶态液晶显示屏 1 的显示控制。

如图 9, 该像素点阵列为 3×3 的阵列, R1~R3 为控制信号源, 每一控制信号源由控制模块 21 控制输出相应 R 波形, 每一控制信号源向一第一导电电极层 14 的一条状电极 141 输出一固定波形 R 波, D1~D3 为数据信号源, 每一数据信号源由控制模块 21 控制输出相应 D 波形, 每一数据信号源向一第二导电电极层 15 的一条状电

极 151 输出一控制波形 D 波。T11、T12、T13、T21、T22、T23、T31、T32、T33 为两条状电极形成的像素点，例如，T11 为第一导电电极层 14 上的第一行条状电极与第二导电电极层 15 上的第一列条状电极形成的像素点，该像素点由 R1 和 D1 输出的波形共同控制，以驱动该像素点。

驱动时，控制模块 21 按显示要求控制 R 波和 D 波的波形输出，过程为：首先，令 R1~R3 和 D1~D3 为关闭，即 R1~R3 和 D1~D3 输出为 0，然后 R1 输出固定的 R 波，R2 和 R3 关闭，不输出 R 波，D1~D3 串行输入所需的数据信号（图 6 所示的与 R 波相位相同的 D 波，或与 R 波相位相差半个周期的 D'波），经寄存器寄存并同时打开，向各列同时输入信号，这时，第一行的所有像素点被驱动显示为需要的状态，其它像素点不变化。然后，R1 和 R3 关闭，R2 打开，输出 R 波，D1~D3 串行输入新的数据信号，经寄存器寄存并同时打开，向各列同时输入信号，这时，第二行的所有像素点被驱动显示为需要的状态，其它像素点不变化。同理，以下各行被依次驱动，使各像素点变为所需状态，直至整个显示屏逐行扫描完，使显示屏显示出需要的文字或图案。

本发明的优点是：由于近晶态液晶需要高压双极性电压驱动，故本发明驱动电路将正、负向低压脉冲进行升压，并将正负单极性脉冲合成为双极性高压脉冲，以利用该双极性高压脉冲来驱动近晶态液晶的排列状态发生改变，从而使显示屏显示各种图案。另外，本发明驱动电路中控制输出的 R 波和 D 波都是双极性归零的，使用这样的波形驱动近晶态液晶，可以有效地延长液晶的寿命，避免表面的电化学反应。

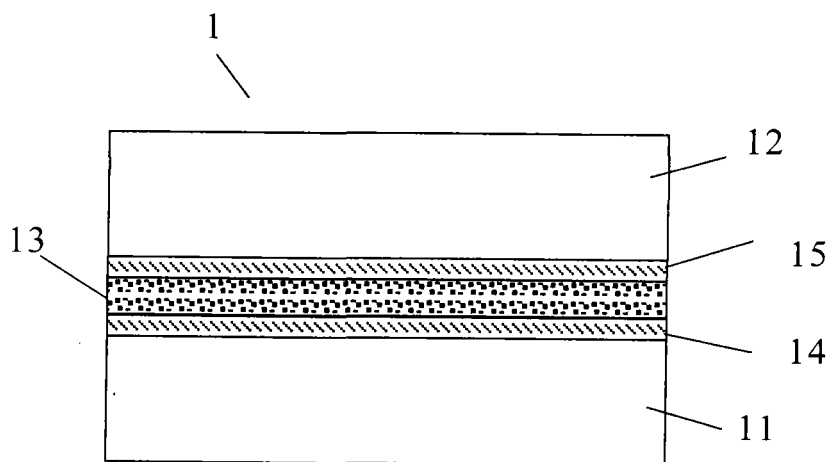


图 1

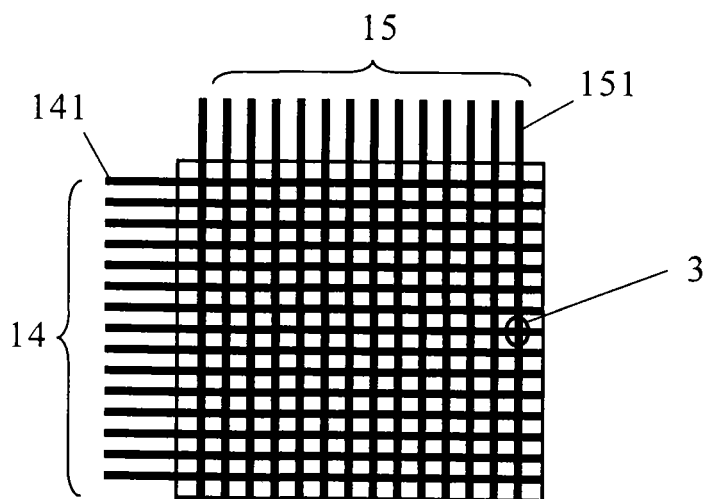


图 2

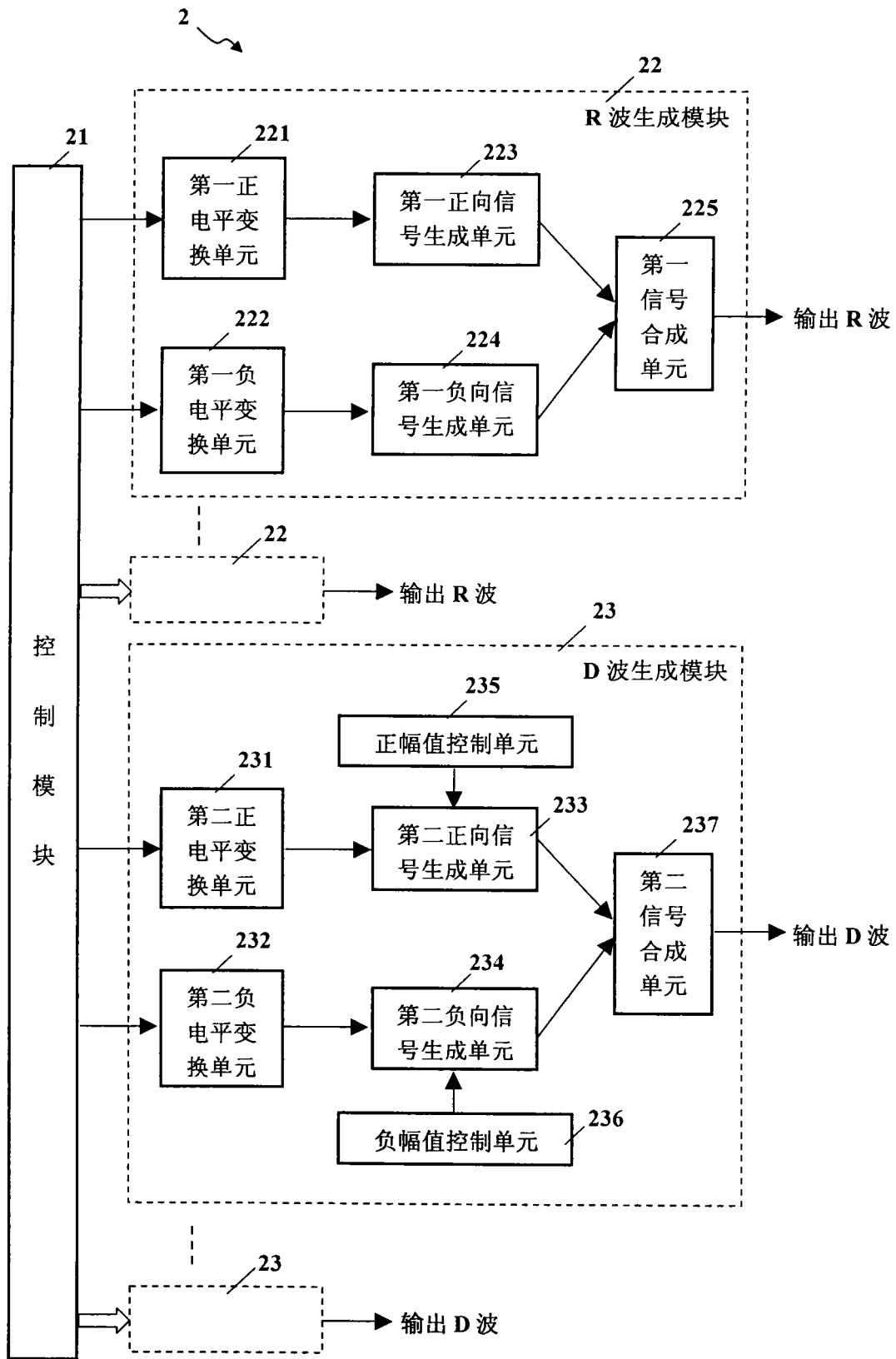


图 3

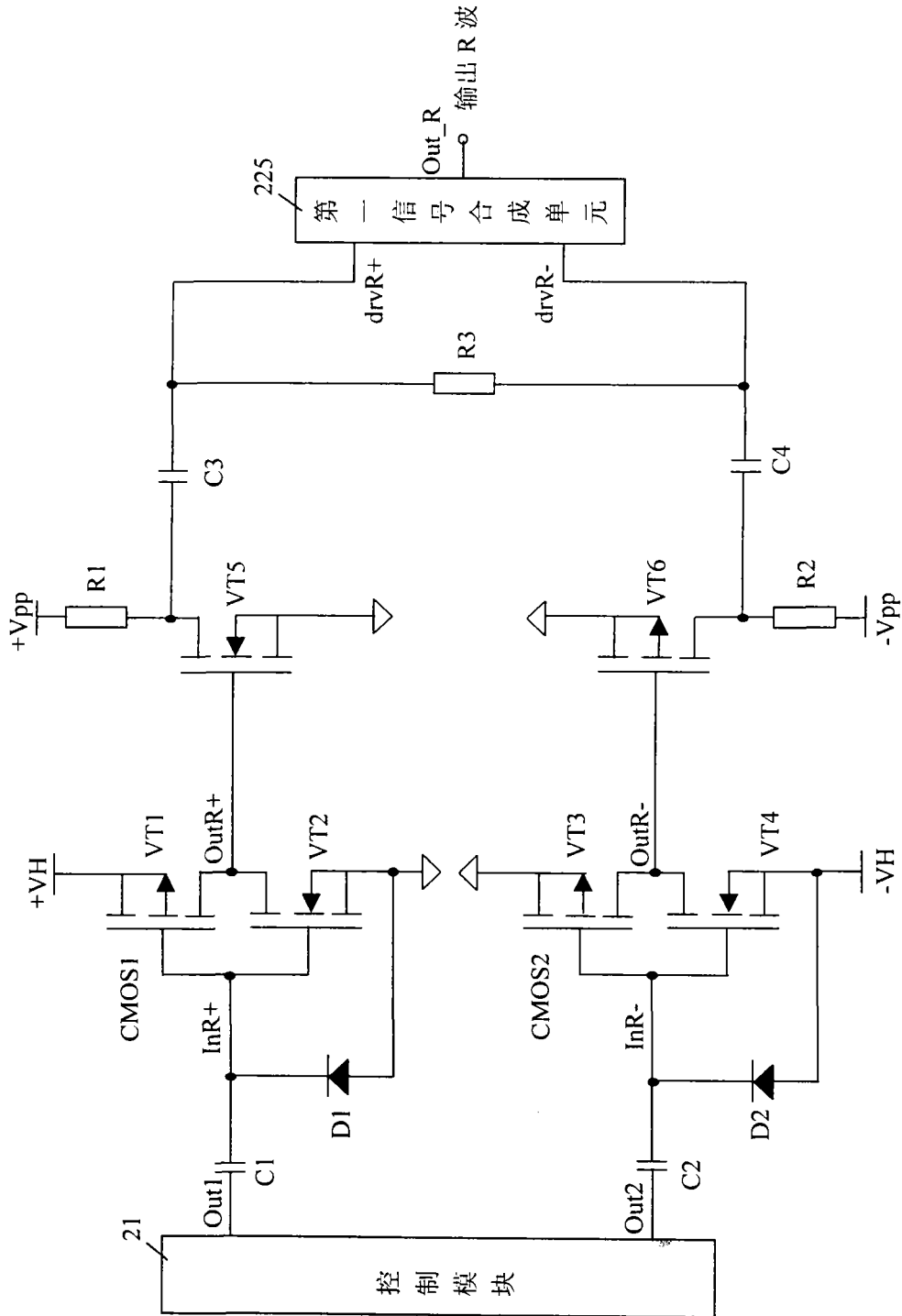


图 4

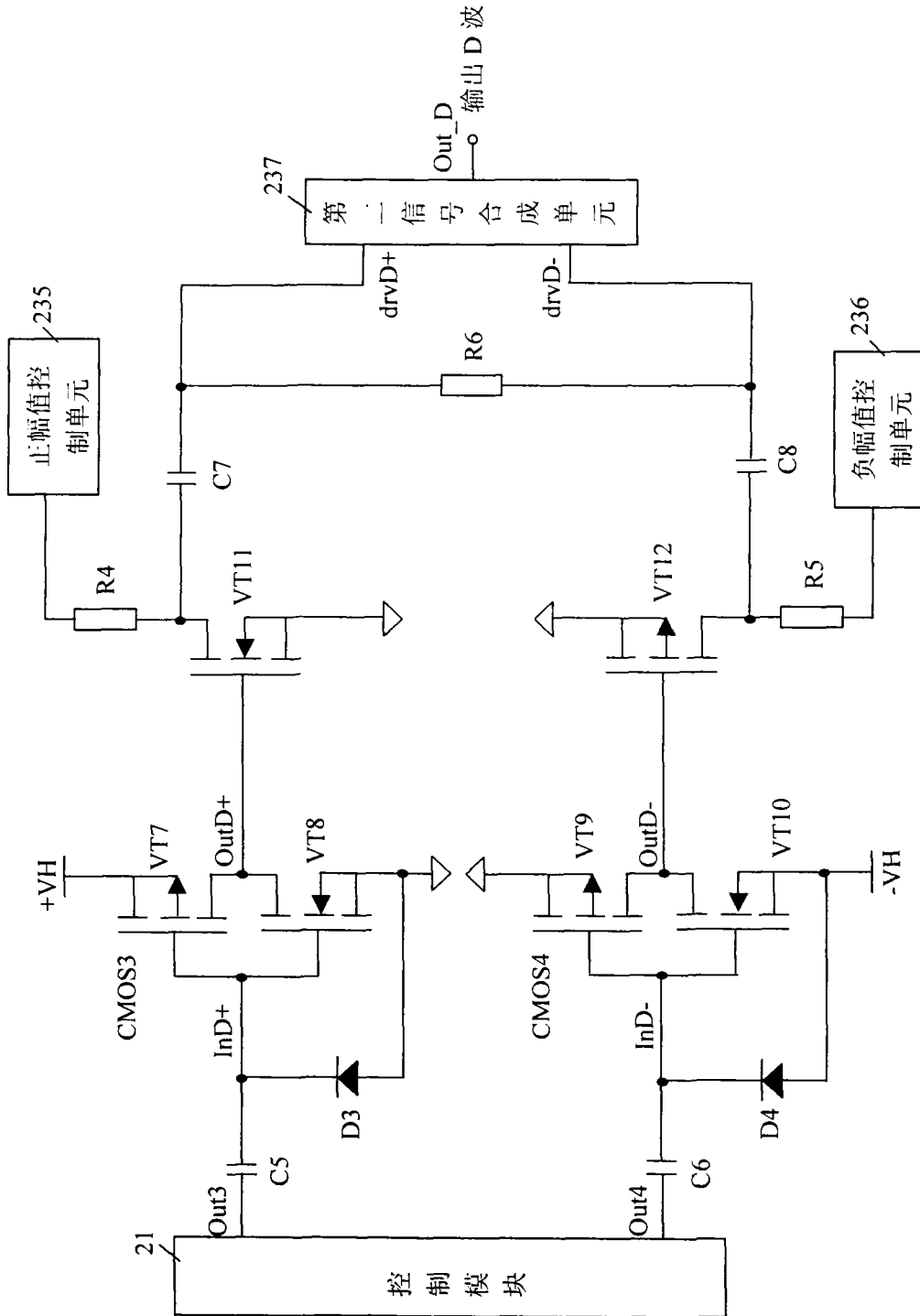


图 5

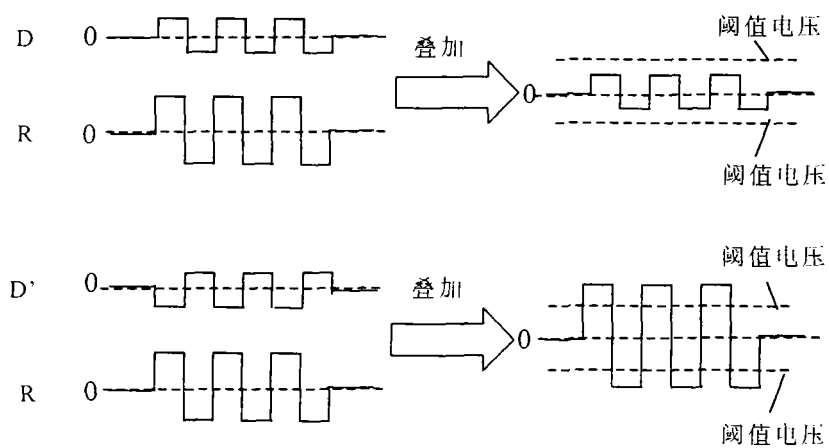


图 6

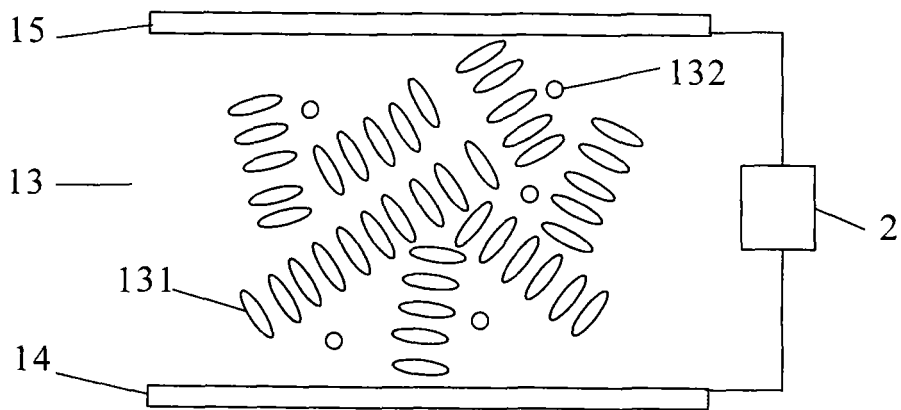


图 7

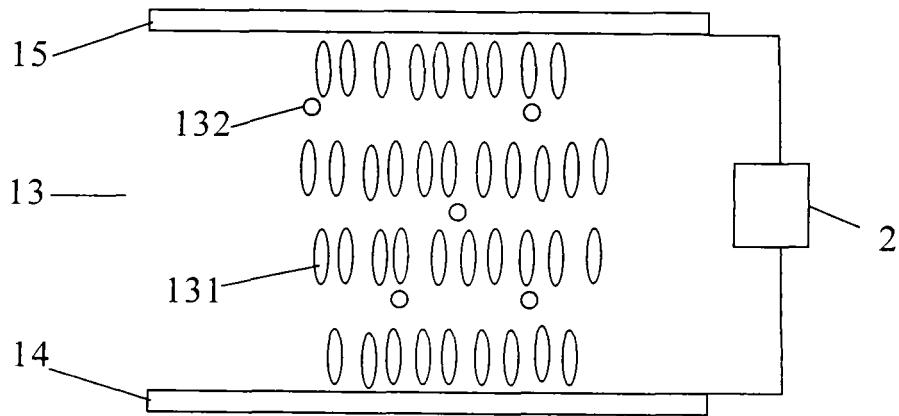


图 8

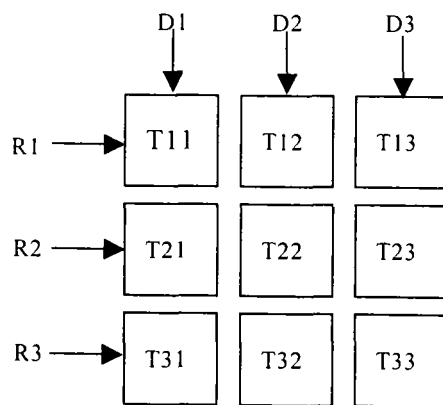


图 9

专利名称(译)	近晶态液晶显示屏显示用驱动电路		
公开(公告)号	CN101295482A	公开(公告)日	2008-10-29
申请号	CN200710304409.2	申请日	2007-12-27
[标]申请(专利权)人(译)	汉朗科技(北京)有限责任公司		
申请(专利权)人(译)	汉朗科技(北京)有限责任公司		
当前申请(专利权)人(译)	汉朗科技(北京)有限责任公司		
[标]发明人	孙刚		
发明人	孙刚		
IPC分类号	G09G3/36 G02F1/133		
代理人(译)	张卫华		
其他公开文献	CN100565655C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种近晶态液晶显示屏显示用驱动电路，该驱动电路用于控制近晶态液晶显示屏的显示，该驱动电路包括控制模块、M个R波生成模块和N个D波生成模块，控制模块与所有R波生成模块和D波生成模块连接，R波生成模块和D波生成模块与近晶态液晶显示屏连接。本发明驱动电路可产生双极性高压脉冲，该双极性高压脉冲用于驱动液晶的排列状态发生改变，从而使显示屏显示各种图案。

