

[51] Int. Cl.

**G09G 3/36 (2006.01)**

**G09G 3/20 (2006.01)**

**G02F 1/133 (2006.01)**



[12] 发明专利申请公布说明书

[21] 申请号 200710123027. X

[43] 公开日 2007 年 12 月 26 日

[11] 公开号 CN 101093649A

[22] 申请日 2007.6.22

[21] 申请号 200710123027. X

[30] 优先权

[32] 2006. 6. 22 [33] KR [31] 10-2006-0056230

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 黄仁载

[74] 专利代理机构 北京康信知识产权代理有限公司

代理人 章社杲 尚志峰

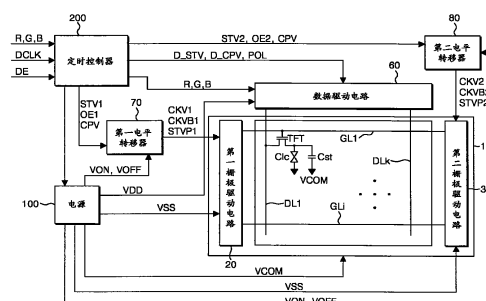
权利要求书 6 页 说明书 19 页 附图 11 页

[54] 发明名称

液晶显示装置及其驱动方法

[57] 摘要

一种能够提高液晶的响应速度的液晶显示(“LCD”)装置,包括: LCD 面板,用于显示图像;以及第一和第二栅极驱动电路,分别连接至形成在 LCD 面板中的多条栅极线中每一条的相对侧,用于驱动多条栅极线。当第一栅极驱动电路将栅极导通电压提供给第 N 条栅极线时,其中, N 为自然数,第二栅极驱动电路将预充电电压提供给第  $N + 4n$  条栅极线,其中, n 是自然数。



1. 一种液晶显示装置，包括：

液晶显示面板，用于显示图像；以及

第一栅极驱动电路和第二栅极驱动电路，连接至形成在所述液晶显示面板中的多条栅极线中的每一条的第一侧和第二侧；

其中，当所述第一栅极驱动电路将栅极导通电压提供给第  $N$  条栅极线时，所述第二栅极驱动电路将栅极预充电电压提供给第  $N + 4n$  条栅极线，其中， $N$  是自然数， $n$  是自然数。

2. 根据权利要求 1 所述的液晶显示装置，其中，所述第一栅极驱动电路和所述第二栅极驱动电路集成在所述液晶显示面板中。

3. 根据权利要求 2 所述的液晶显示装置，进一步包括：

第一电平转换器，用于生成第一时钟信号、第一反转时钟信号、和第一起始脉冲，并将所述第一时钟信号、所述第一反转时钟信号、和所述第一起始脉冲提供给所述第一栅极驱动电路；以及

第二电平转换器，用于生成第二时钟信号、第二反转时钟信号、和第二起始脉冲，并将所述第二时钟信号、所述第二反转时钟信号、和所述第二起始脉冲提供给所述第二栅极驱动电路。

4. 根据权利要求3所述的液晶显示装置,进一步包括:

电源,用于将所述栅极导通电压和栅极截止电压提供给所述第一电平转换器和所述第二电平转换器;以及

定时控制器,用于向所述第一电平转换器提供用于选择第一栅极线的第一栅极起始脉冲、用于选择下一栅极线的栅极移位时钟、和用于控制所述第一时钟信号输出的第一输出控制信号,以及所述定时控制器向所述第二电平转换器提供用于选择所述第一栅极线的第二栅极起始脉冲、用于选择所述下一栅极线的所述栅极移位时钟、和用于控制所述第二时钟信号输出的第二输出控制信号。

5. 根据权利要求4所述的液晶显示装置,其中,所述第一电平转换器包括用于通过所述栅极移位时钟和所述第一输出控制信号的“或”运算生成时钟的逻辑电路,所述第二电平转换器包括用于通过所述栅极移位时钟和所述第二输出控制信号的“或”运算生成时钟的逻辑电路。

6. 根据权利要求5所述的液晶显示装置,进一步包括:

数据驱动电路,用于驱动形成在所述液晶显示面板中的数据线;

数据带载封装,其上安装有所述数据驱动电路;以及

数据印刷电路板,其上安装有所述电源、所述定时控制器、以及所述第一电平转换器和所述第二电平转换器,所述数据印刷电路板与所述数据带载封装连接。

7. 根据权利要求5所述的液晶显示装置,其中,所述第二输出控制信号的高电压的提供时间等于或短于所述第一输出控制信号的高电压的提供时间。

8. 根据权利要求7所述的液晶显示装置,其中,所述第一栅极驱动电路包括第一移位寄存器,用于输出作为所述栅极导通电压的所述第一时钟信号并输出作为所述栅极截止电压的所述第一反转时钟信号,以及所述第二栅极驱动电路包括第二移位寄存器,用于输出作为所述栅极预充电电压的所述第二时钟信号以及输出作为所述栅极截止电压的所述第二反转时钟信号。
9. 根据权利要求8所述的液晶显示装置,其中,所述预充电电压的提供时间等于或短于所述栅极导通电压的提供时间。
10. 根据权利要求1所述的液晶显示装置,其中,所述第一栅极驱动电路和所述第二栅极驱动电路以玻璃覆晶封装的形式安装在所述液晶显示面板中。
11. 根据权利要求1所述的液晶显示装置,进一步包括:

第一栅极带载封装和第二栅极带载封装,其上分别安装有所述第一栅极驱动电路和所述第二栅极驱动电路,并且所述第一栅极带载封装和所述第二栅极带载封装连接至所述液晶显示面板;以及

第一栅极印刷电路板和第二栅极印刷电路板,分别连接至所述第一栅极带载封装和所述第二栅极带载封装,用于将信号提供给所述第一栅极驱动电路和所述第二栅极驱动电路。
12. 根据权利要求1所述的液晶显示装置,其中,通过垂直n点反转方法驱动所述液晶显示面板,n为自然数,其中,在垂直方向上以n点为基础且在水平方向上以1点为基础反转子像素的极性。

13. 一种驱动液晶显示装置的方法，所述方法包括：

通过第一栅极驱动电路将栅极导通电压提供给第  $N$  条栅极线，其中， $N$  为自然数；以及

在将所述栅极导通电压提供给所述第  $N$  条栅极线的同时，通过第二栅极驱动电路将预充电电压提供给第  $N + 4n$  条栅极线，其中， $n$  是自然数。

14. 根据权利要求 13 所述的方法，进一步包括：

通过第一电平转换器生成第一时钟信号、第一反转时钟信号、和第一起始脉冲，并将所述第一时钟信号、所述第一反转时钟信号、和所述第一起始脉冲提供给所述第一栅极驱动电路；以及

通过第二电平转换器生成第二时钟信号、第二反转时钟信号、和第二起始脉冲，并将所述第二时钟信号、所述第一反转时钟信号、和所述第一起始脉冲提供给所述第二栅极驱动电路。

15. 根据权利要求 14 所述的方法，进一步包括：

通过定时控制器将第一栅极起始脉冲、栅极移位时钟、和第一输出控制信号提供给所述第一电平转换器，并将第二栅极起始脉冲、所述栅极移位时钟、和第二输出控制信号提供给所述第二电平转换器，以及通过电源将所述栅极导通电压和栅极截止电压提供给所述第一电平转换器和所述第二电平转换器。

16. 根据权利要求 15 所述的方法，进一步包括：

通过所述栅极移位时钟和所述第一输出控制信号的“或”运算生成所述第一时钟信号，以及通过所述第一电平转换器生

成作为所述第一时钟信号的反转信号的所述第一反转时钟信号,并将所述第一时钟信号和所述第一反转时钟信号提供给所述第一栅极驱动电路; 以及

通过所述栅极移位时钟和所述第二输出控制信号的“或”运算生成所述第二时钟信号,以及通过所述第二电平转换器生成作为所述第二时钟信号的反转信号的所述第二反转时钟信号,并将所述第二时钟信号和所述第二反转时钟信号提供给所述第二栅极驱动电路。

17. 根据权利要求 16 所述的方法, 进一步包括:

当所述第  $N$  条栅极线被驱动时, 通过所述第一栅极驱动电路输出作为所述栅极导通电压的所述第一时钟信号, 以及通过所述第二栅极驱动电路将作为所述预充电电压的所述第二时钟信号输出到所述第  $N + 4n$  条栅极线。

18. 根据权利要求 13 所述的方法, 其中, 对所述第  $N + 4n$  条栅极线的所述预充电电压的提供时间等于或短于对所述第  $N$  条栅极线的所述栅极导通电压的提供时间。

19. 一种液晶显示装置, 包括:

液晶显示面板, 用于显示图像; 以及

第一栅极驱动电路和第二栅极驱动电路, 连接至形成在所述液晶显示面板中的多条栅极线中的每一条的第一侧和第二侧;

其中, 当所述第一栅极驱动电路将栅极导通电压提供给所述多条栅极线中的前一栅极线时, 所述第二栅极驱动电路将栅极预充电电压提供给所述多条栅极线中的后一栅极线。

- 
20. 根据权利要求 19 所述的液晶显示装置, 进一步包括所述液晶显示面板内的像素矩阵, 其中, 当所述第一栅极驱动电路将栅极导通电压提供给所述后一栅极线时, 通过所述第二栅极驱动电路对连接至所述后一栅极线的像素进行预充电。

## 液晶显示装置及其驱动方法

本申请要求于 2006 年 6 月 22 日提交的韩国专利申请第 2006-56230 号的优先权以及在 35 U.S.C §119 下从其获得的利益，其全部内容结合于此作为参考。

### 技术领域

本发明涉及液晶显示 (“LCD”) 装置及其驱动方法，更具体地，涉及能够改善液晶响应时间的 LCD 装置及其驱动方法。

### 背景技术

液晶显示 (“LCD”) 装置通过使用液晶的电光特性来显示图像。具体地，LCD 装置包括通过像素矩阵显示图像的 LCD 面板以及驱动 LCD 面板的驱动电路。由于 LCD 面板本身不发光，所以 LCD 装置还包括背光单元，用于从 LCD 面板的背侧提供光。LCD 面板通过改变对应于视频信号每个子像素中液晶的排列来控制由背光单元提供的光的透射率，从而显示图像。从小型显示装置到大型显示装置（例如，移动通信终端、笔记本电脑、LCD 电视等）都广泛使用 LCD 装置。

LCD 装置可使用反转驱动方法，其中，为了防止液晶劣化并改善显示质量，周期性地反转向子像素充电的电压极性。反转驱动方法主要使用垂直 n 点反转方法，其中，在水平方向上以一点为基础以及在垂直方向上以 n 点为基础反转向子像素充电的电压极性。当图像从黑变白或从白变黑时，扭曲向列 (“TN”) 液晶模式的液晶响



应速度变慢。即，当施加给对应子像素的电压高于或低于基准值时，如图 1 中的部分“A”所示，亮度变为两个梯级，从而响应速度减慢。

图 2 示出了当图像从黑变白时施加给像素的数据驱动信号和栅极驱动信号的波形。

如图 2 所示，当仅考虑图像从黑开始改变后的 1/60 秒时，如果假设在第一白帧开始时施加给像素的白色电压和电容分别为  $V'$  和  $C'$ ，以及在施加第二白帧紧前施加给像素的白色电压和电容分别为  $V''$  和  $C''$ ，则根据电荷守恒定律通过以下等式 (1) 表示相同帧中的电荷：

$$\begin{aligned} C'V' &= C''V'' \\ V'' &= \frac{C'}{C''}V' = \frac{C_{st} + \varepsilon(V')\varepsilon_0 A/d}{C_{st} + \varepsilon(V'')\varepsilon_0 A/d}V' \end{aligned} \quad (1)$$

其中， $\varepsilon(V')$  是维持黑色状态的液晶的介电常数，而  $\varepsilon(V'')$  是变为白色状态的液晶的介电常数。

在等式 (1) 中，当图像从黑变白时，通过液晶电容的变化提升白色电压，并将提升的白色电压实际施加给像素。白色电压的增加导致第一帧中白色亮度的减小，并在下一帧中提供实际施加的电压，从而在实际响应波形中生成尖点 (cusp) 现象。尖点现象延迟了液晶的响应速度并导致显示缺陷。

如图 1 所示，响应速度被定义为改变从 10% 到 90% 的两个灰度级之间亮度差的时间。为了减小尖点的影响，在灰度级变化期间应该使前一灰度级的电容值的影响最小。存储电容应该保持足够大以减小尖点现象。然而，当存储电容增大时，存储电极所占的面积增大，因此，减小了孔径比。

## 发明内容

本发明避免了上述问题，并且本发明的示例性实施例提供了能够提高液晶的响应时间的 LCD 装置及其驱动方法。

更具体地，本发明的示例性实施例提供了 LCD 装置及其驱动方法，当栅极导通电压被提供给第  $N$  条栅极线时，可通过第一和第二栅极驱动电路将预充电电压提供给 LCD 面板的第  $N + 4n$ （其中， $N$  和  $n$  是自然数）条栅极线来改善响应速度。

在本发明的一个方面中，提供了一种 LCD 装置，包括：LCD 面板，用于显示图像；以及第一和第二栅极驱动电路，连接至形成在 LCD 面板中的多条栅极线中的每一条的第一和第二侧，用于分别驱动多条栅极线，其中，当第一栅极驱动电路将栅极导通电压提供给第  $N$  条栅极线时（其中， $N$  为自然数），第二栅极驱动电路将栅极预充电电压提供给第  $N + 4n$  条栅极线（其中， $n$  是自然数）。

第一和第二栅极驱动电路可集成到 LCD 面板中。

LCD 装置可进一步包括第一电平转换器（level shifter），用于生成第一时钟信号、第一反转时钟信号、和第一起始脉冲，以及向第一栅极驱动电路提供第一时钟信号、第一反转时钟信号、和第一起始脉冲。LCD 装置可进一步包括第二电平转换器，用于生成第二时钟信号、第二反转时钟信号、和第二起始脉冲，以及向第二栅极驱动电路提供第二时钟信号、第二反转时钟信号、和第二起始脉冲。

LCD 装置可进一步包括：电源，用于将栅极导通电压和栅极截止电压提供给第一和第二电平转换器；以及定时控制器，用于向第一电平转换器提供用于选择第一栅极线的第一栅极起始脉冲、用于选择下一栅极线的栅极移位时钟、和用于控制第一时钟信号输出的

第一输出控制信号，以及向第二电平转换器提供用于选择第一栅极线的第二栅极起始脉冲、用于选择下一栅极线的栅极移位时钟、和用于控制第二时钟信号输出的第二输出控制信号。

第一电平转换器可包括用于通过栅极移位时钟和第一输出控制信号的“或”运算生成时钟的逻辑电路，以及第二电平转换器可包括用于通过栅极移位时钟和第二输出控制信号的“或”运算生成时钟的逻辑电路。

LCD 装置可进一步包括：数据驱动电路，用于驱动形成在 LCD 面板中的数据线；数据带载封装，其中安装有数据驱动电路；以及数据印刷电路板，安装有电源、定时控制器、和第一和第二电平转换器，数据印刷电路板连接至数据带载封装。

第二输出控制信号的高电平的提供时间可等于或短于第一输出控制信号的高电平的提供时间。

第一栅极驱动电路可包括第一移位寄存器，用于生成作为栅极导通电压的第一时钟信号和生成作为栅极截止电压的第一反转时钟信号，以及第二栅极驱动电路可包括第二移位寄存器，用于生成作为预充电电压的第二时钟信号和生成作为栅极截止电压的第二反转时钟信号。

预充电电压的提供时间可等于或短于栅极导通电压的提供时间。

第一和第二栅极驱动电路可以玻璃覆晶封装的形式安装在 LCD 面板中。

LCD 装置可进一步包括：第一和第二栅极带载封装，连接至 LCD 面板，第一和第二栅极驱动电路分别安装在其中；以及第一和第二栅极印刷电路板，分别连接至第一和第二栅极带载封装，用于将信号提供给第一和第二栅极驱动电路。

可通过垂直  $n$  点反转方法驱动 LCD 面板（其中， $n$  为自然数），其中，在垂直方向上以  $n$  点为基础并在水平方向上以 1 点为基础反转子像素的极性。

在本发明的另一方面中，提供了一种驱动 LCD 装置的方法，该方法包括：通过第一栅极驱动电路将栅极导通电压提供给第  $N$  条栅极线，其中， $N$  为自然数；以及在将栅极导通电压提供给第  $N$  条栅极线的时候，通过第二栅极驱动电路将预充电电压提供给第  $N + 4n$  条栅极线，其中， $n$  是自然数。

该方法可进一步包括：通过第一电平转换器生成第一时钟信号、第一反转时钟信号、和第一起始脉冲，并将第一时钟信号、第一反转时钟信号、和第一起始脉冲提供给第一栅极驱动电路；以及通过第二电平转换器生成第二时钟信号、第二反转时钟信号、和第二起始脉冲，并将第二时钟信号、第二反转时钟信号、和第二起始脉冲提供给第二栅极驱动电路。

该方法可进一步包括：通过定时控制器将第一栅极起始脉冲、栅极移位时钟、和第一输出控制信号提供给第一电平转换器，并将第二栅极起始脉冲、栅极移位时钟、和第二输出控制信号提供给第二电平转换器；以及通过电源将栅极导通电压和栅极截止电压提供给第一和第二电平转换器。

该方法可进一步包括：通过栅极移位时钟和第一输出控制信号的“或”运算生成第一时钟信号以及通过第一电平转换器生成作为

第一时钟信号的反转信号的第一反转时钟信号，并将第一时钟信号和第一反转时钟信号提供给第一栅极驱动电路；以及通过栅极移位时钟和第二输出控制信号的“或”运算生成第二时钟信号以及通过第二电平转换器生成作为第二时钟信号的反转信号的第二反转时钟信号，并将第二时钟信号和第二反转时钟信号提供给第二栅极驱动电路。

该方法可进一步包括当驱动第  $N$  条栅极线时，通过第一栅极驱动电路输出作为栅极导通电压的第一时钟信号，以及通过第二栅极驱动电路将作为预充电电压的第二时钟信号提供给第  $N + 4n$  条栅极线。

对第  $N + 4n$  条栅极线的预充电电压的提供时间可等于或短于对第  $N$  条栅极线的栅极导通电压的提供时间。

## 附图说明

通过参照附图详细描述本发明的示例性实施例，本发明的上述和其它特征以及优点将变得显而易见，其中：

图 1 是示出在传统 LCD 装置中的点反转驱动期间生成的响应速度劣化的波形图；

图 2 是示出当屏幕从黑变白时施加给像素的示例性数据信号和栅极信号的波形图；

图 3 是示意性示出根据本发明的 LCD 装置的示例性实施例的框图；

图 4 是示出图 3 中所示示例性 LCD 装置的平面图；

图 5A 和图 5B 是示意性示出图 3 和图 4 所示的示例性第一和第二电平转换器的示图；

图 6A 和图 6B 是分别示出来自图 5A 和图 5B 所示的示例性第一和第二电平转换器的输入和输出信号的波形图；

图 7 是示意性示出图 3 和图 4 所示的示例性第一和第二栅极驱动电路中的每一个的示例性内部结构的框图；

图 8 是将由示例性第一和第二电平转换器生成的第一和第二时钟信号与由示例性第一和第二栅极驱动电路提供的栅极导通电压和预充电电压进行比较的波形图；

图 9 是示出根据本发明的通过垂直 2 点反转驱动方法的示例性 LCD 装置的驱动方法的第一示例性实施例的平面图；以及

图 10 是示意性示出根据本发明的 LCD 装置的另一示例性实施例的平面图。

## 具体实施方式

下面将参照附图来更全面地描述本发明，其中，附图中示出了本发明的优选实施例。然而，本发明可以多种不同的形式来实现而不局限于在此描述的实施例。相反地，提供这些实施例，使得对于本领域的技术人员来说，本发明充分公开并且完全覆盖本发明的范围。贯穿通篇，相同的标号表示相同的元件。

应当理解，当提到元件“位于”另一元件上时，其可直接位于其它元件上，或者也可以存在插入元件。相反，当提到元件“直接位于”另一元件上时，不存在插入元件。如文中所使用的，术语“和/或”包括一个或多个相关的所列术语的任意和所有结合。

应当理解, 尽管在此可能使用术语第一、第二、第三等来描述不同的元件、部件、区域、层、和/或部, 但是这些元件、部件、区域、层、和/或部并不局限于这些术语。这些术语仅用于将一个元件、部件、区域、层、或部与另一个区域、层、或部相区分。因此, 在不背离本发明宗旨的情况下, 下文所述的第一元件、部件、区域、层、或部可以称为第二元件、部件、区域、层、或部。

在此使用的术语仅用于描述特定实施例而不是限制本发明。正如在此使用的, 单数形式的“一个”、“这个”也包括复数形式, 除非文中另有其它明确指示。应当进一步理解, 当在本说明书中使用术语“包括”和/或“包含”时, 是指存在所声称的特征、区域、整数、步骤、操作、元件、和/或部件, 但是并不排除还存在或附加一个或多个其它的特征、区域、整数、步骤、操作、元件、部件、和/或其组合。

为了便于说明, 在此可能使用诸如“在...之下”、“在...下面”、“下面的”、“在...上面”、以及“上面的”等空间关系术语, 以描述如图中所示的一个元件或特征与另一元件或特征的关系。应当理解, 除图中所示的方位之外, 空间关系术语将包括所使用或操作的装置的不同方位。例如, 如果翻转图中的装置, 则被描述为在其他元件或特征“下面”或“之下”的元件将被定位为在其他元件或特征的“上面”。因此, 示例性术语“在...下面”可以包括在上面和在下面的方位。装置可以以其它方式定位(旋转 90 度或在其他方位), 并且在此所描述的空间关系可相应地进行解释。

除非特别限定, 在此所使用的所有术语(包括技术术语和科技术语)具有与本发明所属领域的普通技术人员通常所理解的意思相同的解释。还应进一步理解, 诸如在通用字典中所定义的术语应该被解释为与其在相关技术上下文中的意思相一致, 并且除非在此进行特别限定, 不应理想化的或过于正式的对其进行解释。

以下，将参照附图详细描述本发明的示例性实施例。

图 3 是示意性示出根据本发明的 LCD 装置的示例性实施例的框图。图 4 是示出图 3 中所示示例性 LCD 装置的平面图。

参照图 3 和图 4，LCD 装置包括：LCD 面板 10，其中形成多条栅极线 GL1 至 GLi 以及多条数据线 DL1 至 DLk；以及第一和第二栅极驱动电路 20 和 30，分别连接至多条栅极线 GL1 至 GLi 中的每一条的相对侧，用于驱动多条栅极线 GL1 至 GLi。当将栅极导通电压提供给第 N（N 为自然数）条栅极线 GLN 时，预充电电压 VF 被提供给第  $N + 4n$ （n 为自然数）条栅极线  $GLN + 4n$ 。第一和第二栅极驱动电路 20 和 30 集成到 LCD 面板 10 的薄膜晶体管（“TFT”）基板上。LCD 装置还包括第一电平转换器 70 和第二电平转换器 80。第一电平转换器 70 生成并提供用于执行第一栅极线 GL1 到第一栅极驱动电路 20 的驱动命令的第一时钟信号 CKV1、第一反转时钟信号 CKVB1、以及第一起始脉冲 STVP1。第二电平转换器 80 生成并提供用于执行第五栅极线到第二栅极驱动电路 30 的预充电命令的第二时钟信号 CKV2、第二反转时钟信号 CKVB2、以及第二起始脉冲 STVP2。LCD 装置还包括驱动形成在 TFT 基板上的多条数据线 DL1 至 DLk 的数据驱动器。数据驱动器包括数据印刷电路板（“PCB”）40、连接至数据 PCB 40 的数据带载封装（“TCP”）50、以及安装在数据 TCP 50 上的数据驱动电路 60，用于将数据信号提供给数据线 DL1 至 DLk。LCD 装置还包括定时控制器 200 和电源 100。定时控制器 200 生成控制信号和图像信号，并将控制信号和图像信号提供给数据驱动电路 60。电源 100 将电源信号提供给第一和第二电平转换器 70 和 80、定时控制器 200、第一和第二栅极驱动电路 20 和 30、以及数据驱动电路 60。



LCD 面板 **10** 包括: TFT 基板, 其中形成有 TFT 阵列; 滤色器基板, 面向 TFT 基板, 其中形成有滤色器阵列; 以及液晶, 设置在 TFT 基板和滤色器基板之间。

滤色器阵列包括防止光泄漏的黑色矩阵、显示颜色的滤色器、以及将共电压 VCOM 提供给液晶的共电极。

通过提供有数据信号的像素电极和提供有共电压 VCOM 的共电极之间的压差来驱动液晶。然后, 具有介电各向异性的液晶根据压差而旋转, 并改变从光源发射的光的透射率。液晶使用扭曲向列 (“TN”) 模式或特定垂直配向 (“PVA”) 模式液晶。

TFT 基板包括栅极线 GL1 至 GLi、数据线 DL1 至 DLk、栅极线 GL1 至 GLi 与数据线 DL1 至 DLk 相交的像素区、连接至各个像素区中的栅极线 GL1 至 GLi 和数据线 DL1 至 DLk 的 TFT、以及连接至 TFT 的像素电极。可将驱动多条栅极线 GL1 至 GLi 的第一和第二栅极驱动电路 **20** 和 **30** 集成在 TFT 基板上。在这种情况下, 在 TFT 基板上形成的多条栅极线 GL1 至 GLi 中的每一条的相对侧分别形成第一和第二栅极驱动电路 **20** 和 **30**, 其间设置有栅极线 GL1 至 GLi, 并且它们的输出连接至栅极线 GL1 至 GLi。

电源 **100** 通过使用输入驱动电压生成模拟驱动电压 VDD、共电压 VCOM、栅极导通电压 VON、以及栅极截止电压 VOFF。模拟驱动电压 VDD 被提供给数据驱动电路 **60**, 共电压 VCOM 被提供给 LCD 面板 **10**, 以及栅极导通电压 VON 和栅极截止电压 VOFF 被提供给第一和第二电平转换器 **70** 和 **80**。电源 **100** 还可将 DC 电压 VSS 提供给第一和第二栅极驱动电路 **20** 和 **30**。

定时控制器 **200** 配置从外部施加的 R、G、和 B 图像数据信号, 并将配置的图像信号提供给数据驱动电路 **60**。定时控制器 **200** 通过

使用与 R、G、和 B 图像数据信号一起从外部输入的多个同步信号（例如，点时钟 DCLK、数据使能信号 DE、垂直同步信号 VSYNC、水平同步信号 HSYNC），生成用于控制第一和第二电平转换器 70 和 80 以及数据驱动电路 60 的驱动定时的多个控制信号。例如，定时控制器 200 生成包括栅极起始脉冲 STV1 和 STV2、栅极移位时钟 CPV、和输出控制信号 OE1 和 OE2 的控制信号，并将它们提供给第一和第二电平转换器 70 和 80。此外，定时控制器 200 生成包括数据起始脉冲 D\_STV、数据移位时钟 D\_CPV、和极性控制信号 POL 的数据控制信号并将它们提供给数据驱动电路 60。

数据驱动电路 60 响应于来自定时控制器 200 的控制信号以及来自电源 100 的模拟驱动信号 VDD 将数字数据（例如，配置的数据信号 R、G、和 B）转换为模拟数据信号，并且只要将栅极导通电压 VON 提供给栅极线 GL1 至 GLi，就将模拟数据信号提供给数据线 DL1 至 DLk。数据驱动电路 60 包括移位寄存器、锁存器、数模转换器（“DAC”）、以及输出缓冲器。移位寄存器根据数据移位时钟 D\_CPV 顺序地移位由定时控制器 200 生成的数据起始脉冲 D\_STV，并生成采样控制信号。锁存器响应于采样控制信号锁存从定时控制器 200 输入的数据 R、G、和 B，并且当锁存了对应于一条水平线的数据时，将锁存数据提供给数模转换器。数模转换器从多个伽马电压中选择对应于来自锁存器的数据的伽马电压，并将所选的伽马电压转换为模拟数据信号。输出缓冲器对来自数模转换器的数据信号进行缓冲，并将缓冲的数据信号提供给数据线 DL。数模转换器根据来自定时控制器 200 的极性控制信号 POL 选择正或负极性伽马电压，并将所选电压转换为模拟数据信号。特别地，对应于垂直点反转方法，数模转换器响应于极性控制信号 POL 将具有相反极性的数据信号提供给左右相邻的输出通道，并基于水平周期转换通过输出通道提供的数据信号的极性。

如图 4 所示, 数据驱动电路 60 可安装在数据 TCP 50 上, 并连接至数据 PCB 40。定时控制器 200 和电源 100 可安装在数据 PCB 40 上。在该实施例中, 由定时控制器 200 和电源 100 生成的图像信号、控制信号、和电源信号经由形成在数据 TCP 50 中的信号线被提供给安装在数据 TCP 50 上的数据驱动电路 60 和 LCD 面板 10。

图 5A 和图 5B 是分别示意性示出图 3 和图 4 中所示的示例性第一和第二电平转换器的示图。图 6A 和图 6B 是示出来自图 5A 和图 5B 中所示的示例性第一和第二电平转换器的输入和输出信号的波形图。

参照图 5A, 第一电平转换器 70 生成第一时钟信号 CKV1、第一反转时钟信号 CKVB1、和第一起始脉冲 STVP1, 并将它们提供给第一栅极驱动电路 20。为此, 第一电平转换器 70 通过使用由定时控制器 200 生成的栅极移位时钟 CPV 和第一输出控制信号 OE1 生成第一时钟信号 CKV1 和第一反转时钟信号 CKVB1。为了生成第一时钟信号 CKV1, 第一电平转换器 70 还包括执行“或”运算的逻辑电路。如图 6A 所示, 第一电平转换器 70 通过从定时控制器 200 提供的栅极移位时钟 CPV 和第一输出控制信号 OE1 的“或”运算生成时钟。此后, 与通过“或”运算生成的时钟以及从电源 100 提供的栅极导通电压 VON 和栅极截止电压 VOFF 同步, 第一电平转换器 70 生成具有与栅极导通电压 VON 相同电平的第一时钟信号 CKV1。由于栅极移位时钟 CPV 在第一输出控制信号 OE1 开始之后但在第一输出控制信号 OE1 结束之前结束, 所以栅极移位时钟 CPV 和第一输出控制信号 OE1 的“或”运算生成以栅极移位时钟 CPV 的开始为开始并以第一输出控制信号 OE1 的结束为结束的第一时钟信号 CKV1。第一电平转换器 70 还包括逻辑电路, 用于在第一时钟信号 CKV1 的输出线处反转第一时钟信号 CKV1, 从而生成作为第一时钟信号 CKV1 的反转形式的第一反转时钟信号 CKVB1。将

第一时钟信号 CKV1 和第一反转时钟信号 CKVB1 提供给第一栅极驱动电路 20。同时，第一电平转换器 70 将从定时控制器 200 提供的第一栅极起始脉冲 STV1 转换为第一起始脉冲 STVP1，并将第一起始脉冲 STVP1 提供给第一栅极驱动电路 20。

参照图 5B，与第一电平转换器 70 类似，第二电平转换器 80 包括逻辑电路，用于执行栅极移位时钟 CPV 和第二输出控制信号 OE2 的“或”运算。第二电平转换器 80 生成第二时钟信号 CKV2、第二反转时钟信号 CKVB2、和第二起始脉冲 STVP2，并将它们提供给第二栅极驱动电路 30。如图 6B 所示，第二电平转换器 80 通过从定时控制器 200 提供的栅极移位时钟 CPV 和第二输出控制信号 OE2 的“或”运算生成时钟。在这种情况下，由于栅极移位时钟 CPV 在第二输出控制信号 OE2 开始之前开始，但在第二输出控制信号 OE2 结束的同时结束，所以栅极移位时钟 CPV 和第二输出控制信号 OE2 的“或”运算生成以栅极移位时钟 CPV 的开始为开始并以栅极移位时钟 CPV 和第二输出控制信号 OE2 的结束为结束的第二时钟信号 CKV2。此后，与通过“或”运算生成的时钟以及从电源 100 提供的栅极导通电压 VON 和栅极截止电压 VOFF 同步，第二电平转换器 80 生成具有与栅极导通电压 VON 相同电平的第二时钟信号 CKV2。第二电平转换器 80 还包括逻辑电路，用于在第二时钟信号 CKV2 的输出线处反转第二时钟信号 CKV2，从而生成作为第二时钟信号 CKV2 的反转形式的第二反转时钟信号 CKVB2。将第二时钟信号 CKV2 和第二反转时钟信号 CKVB2 提供给第二栅极驱动电路 30。同时，第二电平转换器 80 将从定时控制器 200 提供的第二栅极起始脉冲 STV2 转换为第二起始脉冲 STVP2，并将第二起始脉冲 STVP2 提供给第二栅极驱动电路 30。

提供给第二电平转换器 80 的第二输出控制信号 OE2 具有比第一输出控制信号 OE1 更短的高电压提供时间。因此，如图 8 所示，

第二时钟信号 CKV2 具有比第一时钟信号 CKV1 更短的高电压提供时间。

如图 4 所示, 可将第一和第二电平转换器 70 和 80 安装在数据 PCB 40 上。在这种配置中, 将由第一和第二电平转换器 70 和 80 生成的时钟信号经由形成在数据 TCP 50 中的信号线提供给第一和第二栅极驱动电路 20 和 30。

第一栅极驱动电路 20 通过使用从第一电平转换器 70 提供的第一时钟信号 CKV1、第一反转时钟信号 CKVB1、和第一起始脉冲 STVP1 并通过从电源 100 提供的直流 (“DC”) 电压 VSS 生成驱动栅极线 GL1 至 GLi 的栅极驱动信号。为此, 第一栅极驱动电路 20 包括多个彼此串联连接的移位寄存器。

参照图 7, 形成在第一栅极驱动电路 20 中的移位寄存器 SR1 至 SRn 选择性地输出从第一电平转换器 70 输入的第一时钟信号 CKV1 和第一反转时钟信号 CKVB1。从移位寄存器 SR1 至 SRn 输出的第一时钟信号 CKV1 或第一反转时钟信号 CKVB1 是包括栅极导通电压 VON 和栅极截止电压 VOFF 的栅极驱动信号。将栅极驱动信号提供给栅极线。此外, 移位寄存器 SR1 至 SRn 包括用于将由前一移位寄存器 SRn - 1 和下一移位寄存器 SRn + 1 生成的栅极驱动信号提供给当前的移位寄存器 SRn 的信号线。

第一移位寄存器 SR1 通过从第一电平转换器 70 输入的第一时钟信号 CKV1、第一反转时钟信号 CKVB1、和第一起始脉冲 STVP1 以及通过经由用于提供下一移位寄存器的栅极驱动信号的信号线提供的栅极导通电压 VON 或截止电压 VOFF 来输出第一时钟信号 CKV1 或第一反转时钟信号 CKVB1。将第一起始脉冲 STVP1 提供给第一移位寄存器 SR1, 并驱动第一栅极线 GL1。即, 第一移位寄存器 SR1 通过第一起始脉冲 STVP1 和第一时钟信号 CKV1 将栅极

导通电压  $V_{ON}$  提供给第一栅极线  $GL_1$ 。在提供了栅极导通电压  $V_{ON}$  之后, 第一移位寄存器  $SR_1$  输出第一反转时钟信号  $CKVB_1$ , 并将栅极截止电压  $V_{OFF}$  提供给第一栅极线  $GL_1$ 。在将栅极导通电压  $V_{ON}$  提供给第一栅极线  $GL_1$  的同时, 第二移位寄存器  $SR_2$  输出第一反转时钟信号  $CKVB_1$ 。当将栅极截止电压  $V_{OFF}$  提供给第一栅极线  $GL_1$  时, 第二移位寄存器  $SR_2$  与栅极导通电压  $V_{ON}$  同步输出第一时钟信号  $CKV_1$ , 并将栅极导通电压  $V_{ON}$  提供第二栅极线  $GL_2$ 。与第二移位寄存器  $SR_2$  串联连接的其它移位寄存器如上所述顺序地提供栅极导通电压  $V_{ON}$ 。

第二栅极驱动电路 **30** 通过从第二电平转换器 **80** 提供的第二时钟信号  $CKV_2$ 、第二反转时钟信号  $CKVB_2$ 、和第二起始脉冲  $STVP_2$  以及通过从电源 **100** 提供的 DC 电压  $V_{SS}$  顺序地将预充电电压  $V_F$  提供给栅极线  $GL$ 。为此, 与图 7 中所示的第一栅极驱动电路 **20** 中形成的移位寄存器  $SR_1$  至  $SR_n$  类似, 第二栅极驱动电路 **30** 包括多个彼此串联连接的移位寄存器。以与第一栅极驱动电路 **20** 的移位寄存器  $SR_1$  至  $SR_n$  相同的形式形成在第二栅极驱动电路 **30** 中形成的移位寄存器。形成在第二栅极驱动电路 **30** 中的移位寄存器选择第二时钟信号  $CKV_2$  和第二反转时钟信号  $CKVB_2$  中的任一个, 并将预充电电压  $V_F$  提供给对应的栅极线。在这种情况下, 在第一栅极驱动电路 **20** 中将栅极导通电压  $V_{ON}$  提供给第  $N$  条栅极线  $GL_N$  的同时, 第二栅极驱动电路 **30** 将预充电电压  $V_F$  提供给第  $N + 4n$  条栅极线  $GL_N + 4n$ 。预充电电压  $V_F$  的提供时间短于栅极导通电压  $V_{ON}$  的提供时间。

如图 8 所示, 由于第二输出控制信号  $OE_2$  的高电压提供时间短于第一输出控制信号  $OE_1$  的高电压提供时间, 所以第二时钟信号  $CKV_2$  的高电压提供时间比第一时钟信号  $CKV_1$  的高电压提供时间更短。即, 第一输出控制信号  $OE_1$  结束的晚于第二输出控制信号

OE2, 使得栅极移位时钟 CPV 和第一输出控制信号 OE1 的“或”运算生成第一时钟信号 CKV1, 其具有比由栅极移位时钟 CPV 和第二输出控制信号 OE2 的“或”运算所产生的第二时钟信号 CKV2 更长的持续时间。由于第一时钟信号 CKV1 提供栅极导通电压 VON 以及第二时钟信号 CKV2 提供预充电电压 VF, 所以预充电电压 VF 的提供时间短于栅极导通电压 VON 的提供时间。因此, 可以通过以预充电电压 VF 对栅极线进行预充电来防止异常驱动。

图 9 是示出根据本发明的利用垂直 2 点反转驱动方法的示例性 LCD 装置的驱动方法的第一示例性实施例的平面图。

在垂直 2 点反转驱动方法中, 以这种方式驱动 LCD 面板: 在垂直或列方向上以 2 点为基础以及在水平或行方向上以 1 点为基础来反转每个子像素的极性。因此, 在 LCD 面板中交替形成具有与前一条线相反极性的第一水平线以及具有与前一线相同极性的第二水平线。换句话说, 如图 9 所示, 形成在 LCD 面板 10 中的像素区每四条栅极线就具有相同的极性变化。例如, 第一栅极线 GL1 可与第五、第九、第十三条栅极线 GL5、GL9、GL13 等具有相同的极性变化。为了提高液晶的响应速度, 第一栅极驱动电路 20 将栅极导通电压 VON 提供给第一栅极线 GL1, 并且与此同时, 第二栅极驱动电路 30 将预充电电压 VF 提供给第五栅极线 GL5。然后, 在连接至第一栅极线 GL1 的像素被驱动的同时, 通过预充电电压 VF 对连接至第五栅极线 GL5 的像素进行预充电。当将栅极导通电压 VON 提供给预充电的第五栅极线 GL5 时, 将数据提供给像素电极。此时, 由于预先驱动了对应像素的液晶, 所以提供实际数据以更快地驱动液晶。

由于已通过预先提供给每个像素区的预充电电压 VF 来预充电对应的像素区, 所以不必增加由每个像素中的存储电容器提供的存储电压。当如上所述地驱动 LCD 面板 10 时, 可减小形成在像素区

中的存储电容器的电极区。因此，可以通过减小存储电容器的电极区来改善孔径比。

图 10 是示意性示出根据本发明的示例性 LCD 装置的另一示例性实施例的平面图。不同于图 4 的 LCD 装置，在图 10 的 LCD 装置中，第一和第二栅极驱动电路 330 和 360 没有集成在 LCD 面板 10 的 TFT 基板中，而是改为分别安装在第一和第二栅极 TCP 320 和 350 上。第一和第二栅极驱动电路 330 和 360 分别连接至 LCD 面板 10 以及第一和第二栅极 PCB 310 和 340。第一和第二电平转换器 70 和 80 可安装在数据 PCB 40 中，或者分别安装在第一和第二栅极 PCB 310 和 340 中。

参照图 10，根据本发明示例性实施例的 LCD 装置包括 LCD 面板 10，其中形成多条栅极线 GL1 至 GLi 以及多条数据线 DL1 至 DLk。当栅极导通电压 VON 被提供给第 N 条栅极线 GLN 时，第一栅极 PCB 310 将预充电电压 VF 提供给第  $N + 4n$  条栅极线 GLN + 4n。第一栅极 TCP 320 具有附着至第一栅极 PCB 310 的第一侧，并具有附着至 LCD 面板 10 的第一侧的第二侧。第一栅极驱动电路 330 安装在第一栅极 TCP 320 上。第二栅极 TCP 350 具有连接至第二栅极 PCB 340 的第一侧，并具有附着至 LCD 面板 10 的第二侧的第二侧。第二栅极驱动电路 360 安装在第二栅极 TCP 350 上。

在这种配置中，第一栅极 PCB 310 通过连接至数据 PCB 40 的第一连接膜 311 接收信号。第一栅极 PCB 310 从安装在数据 PCB 40 上的电源 100 和第一电平转换器 70 接收电源信号、第一时钟信号 CKV1、第一反转时钟信号 CKVB1、以及第一起始脉冲 STVP1，并将这些信号提供给安装在第一栅极 TCP 320 上的第一栅极驱动电路 330。



第一栅极驱动电路 **330** 通过从第一栅极 PCB **310** 提供的第一时钟信号 CKV1、第一反转时钟信号 CKVB1、和第一起始脉冲 STVP1 选择性地输出栅极导通电压 VON 和截止电压 VOFF，并将所选的信号顺序地提供给连接至第一栅极 TCP **320** 的 LCD 面板 **10** 的栅极线。

第二栅极 PCB **340** 通过连接至数据 PCB **40** 的第二连接膜 **341** 接收信号。与第一栅极 PCB **310** 类似，第二栅极 PCB **340** 从电源 **100** 和第二电平转换器 **80** 接收电源信号、第二时钟信号 CKV2、第二反转时钟信号 CKVB2、以及第二起始脉冲 STVP2，并将这些信号提供给安装在第二栅极 TCP **350** 上的第二栅极驱动电路 **360**。

第二栅极驱动电路 **360** 通过从第二栅极 PCB **340** 提供的第二时钟信号 CKV2、第二反转时钟信号 CKVB2、和第二起始脉冲 STVP2 选择性地输出预充电电压 VF 和栅极截止电压 VOFF，并将所选信号顺序地提供给连接至第二栅极 TCP **350** 的 LCD 面板 **10** 的栅极线。

在第一栅极驱动电路 **330** 将栅极导通电压 VON 提供给第 N 条栅极线 GLN 的同时，第二栅极驱动电路 **360** 将预充电电压 VF 提供给第  $N + 4n$  条栅极线  $GLN + 4n$ 。然后，连接至第  $N + 4n$  条栅极线  $GLN + 4n$  的子像素被预充电。例如，当通过图 9 中所示的 2 点反转驱动方法驱动 LCD 面板 **10** 时，在第一栅极驱动电路 **330** 将栅极导通电压提供给第一栅极线 GL1 的同时，第二栅极驱动电路 **360** 将预充电电压 VF 提供给第五栅极线 GL5。第一栅极驱动电路 **330** 将栅极导通电压 VON 顺序地提供给多条栅极线 GL1 至 GLi，以及第二栅极驱动电路 **360** 将预充电电压 VF 顺序地提供给多条栅极线 GL1 至 GLi。

在可选实施例中，代替将第一和第二电平转换器 **70** 和 **80** 安装在数据 PCB **40** 内，可将它们分别安装在第一和第二栅极 PCB **310**

和 340 中。即，可将定时控制器 200 和电源 100 安装在数据 PCB 40 中，以将控制信号和电源信号提供给第一和第二电平转换器 70 和 80。第一和第二电平转换器 70 和 80 可生成第一和第二时钟信号 CKV1 和 CKV2、第一和第二反转时钟信号 CKVB1 和 CKVB2、以及第一和第二起始脉冲 STVP1 和 STVP2，并将它们提供给对应的栅极驱动电路 330 和 360。

在其它可选实施例中，可将第一和第二栅极驱动电路 330 和 360 以玻璃覆晶封装（“COG”）的形式直接安装在 LCD 面板 10 上。此外，第一和第二栅极驱动电路 330 和 360 可包括第一和第二电平转换器 70 和 80，使得它们不使用附加电平转换器。

如上所述，本发明的 LCD 装置包括第一和第二栅极驱动电路。当将栅极导通电压提供给第 N 条栅极线时，通过将预充电电压提供给第  $N + 4n$  条栅极线来对连接至第  $N + 4n$  条栅极线的像素进行预充电。即，当通过预先驱动液晶将栅极导通电压提供给对应的像素时，可以缩短响应时间。

此外，由于像素被预充电，所以可以减小用于保持充电率的存储电极的面积，并且可以增大与存储电极的减小面积一样大的孔径比。

此外，由于通过栅极输出控制信号确定了预充电的提供时间，而没有由定时控制器生成附加信号来驱动第二栅极驱动电路，所以定时控制器和电源不增加电流损耗，从而增加了电源使用的效率。

尽管已经描述了本发明的示例性实施例，但应该明白，本发明不应限于这些示例性实施例，而是可通过本领域普通技术人员进行各种改变和修改，均包括在所要求的本发明的精神和范围内。

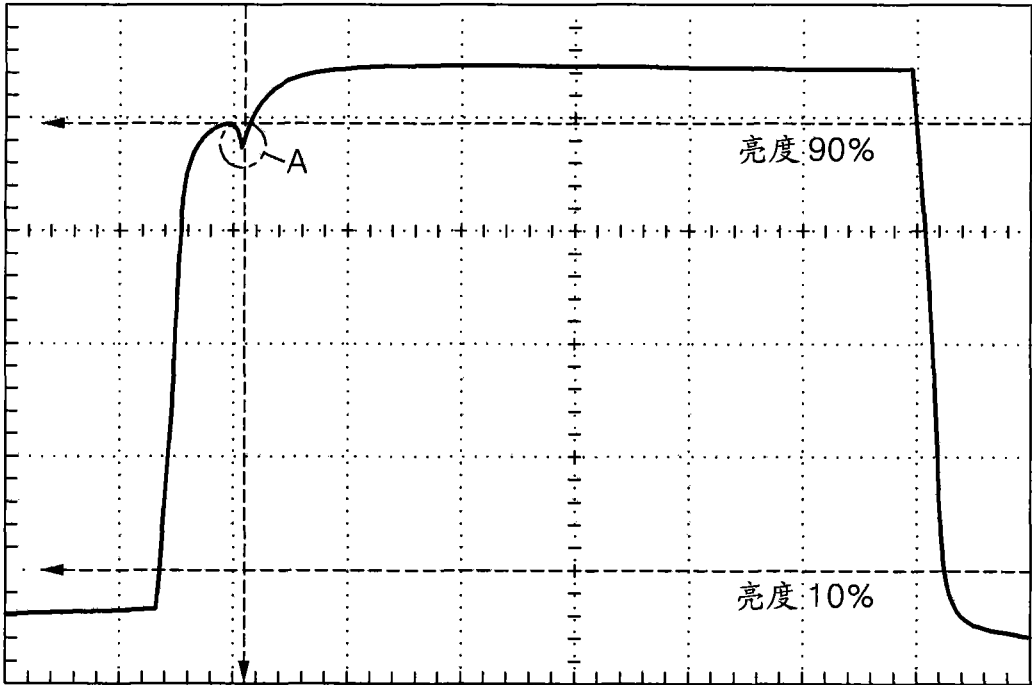


图 1  
(现有技术)

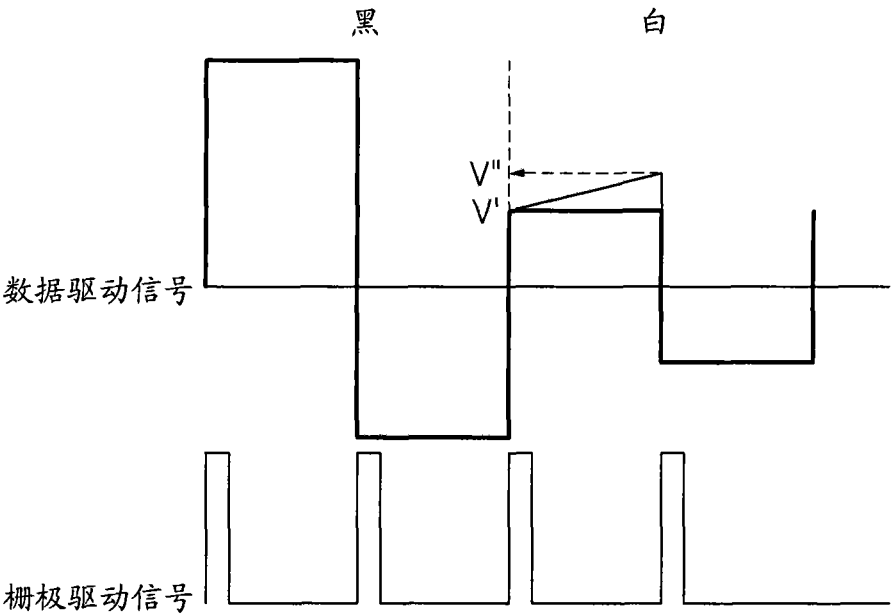


图 2  
(现有技术)

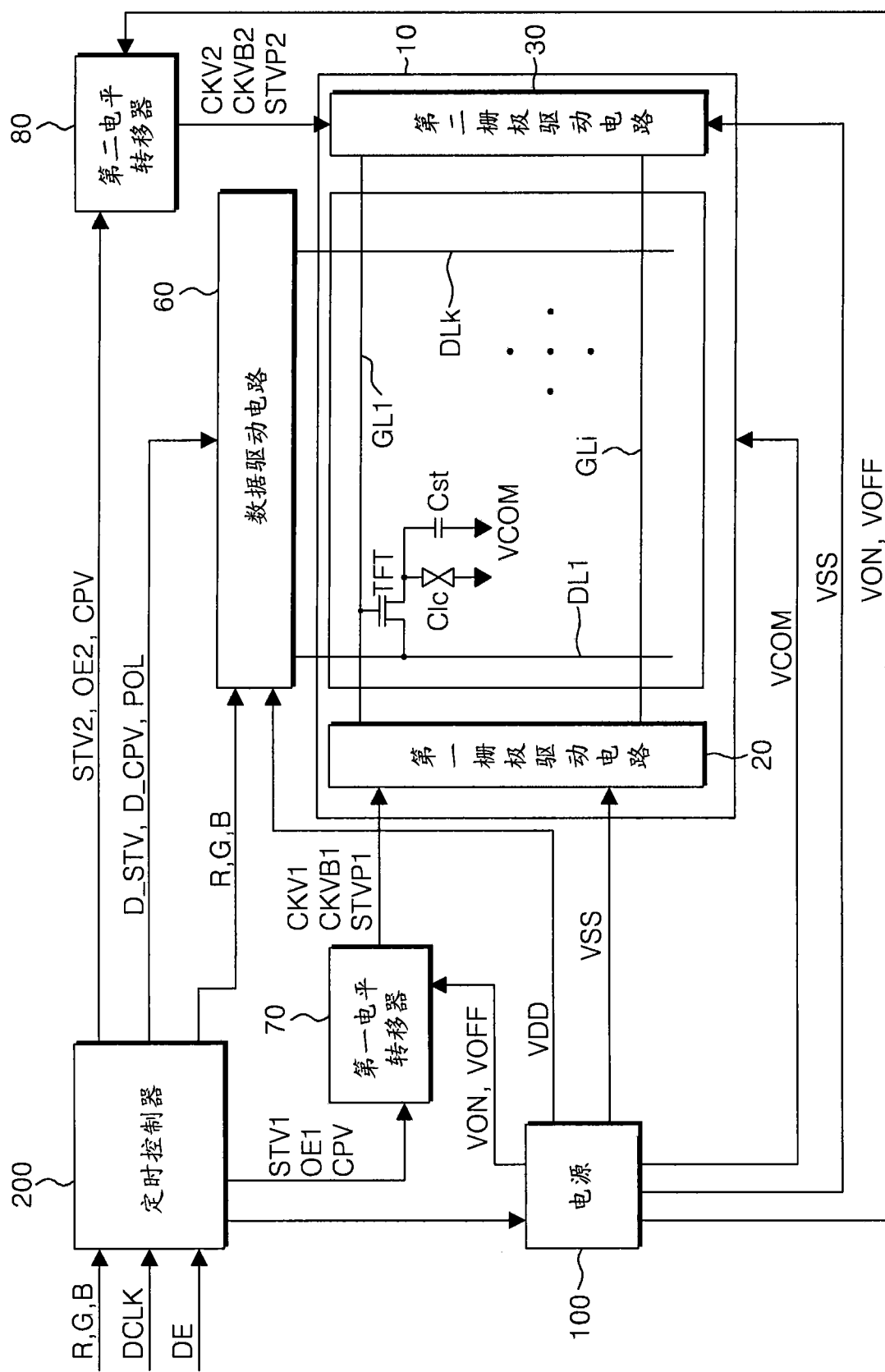


图 3

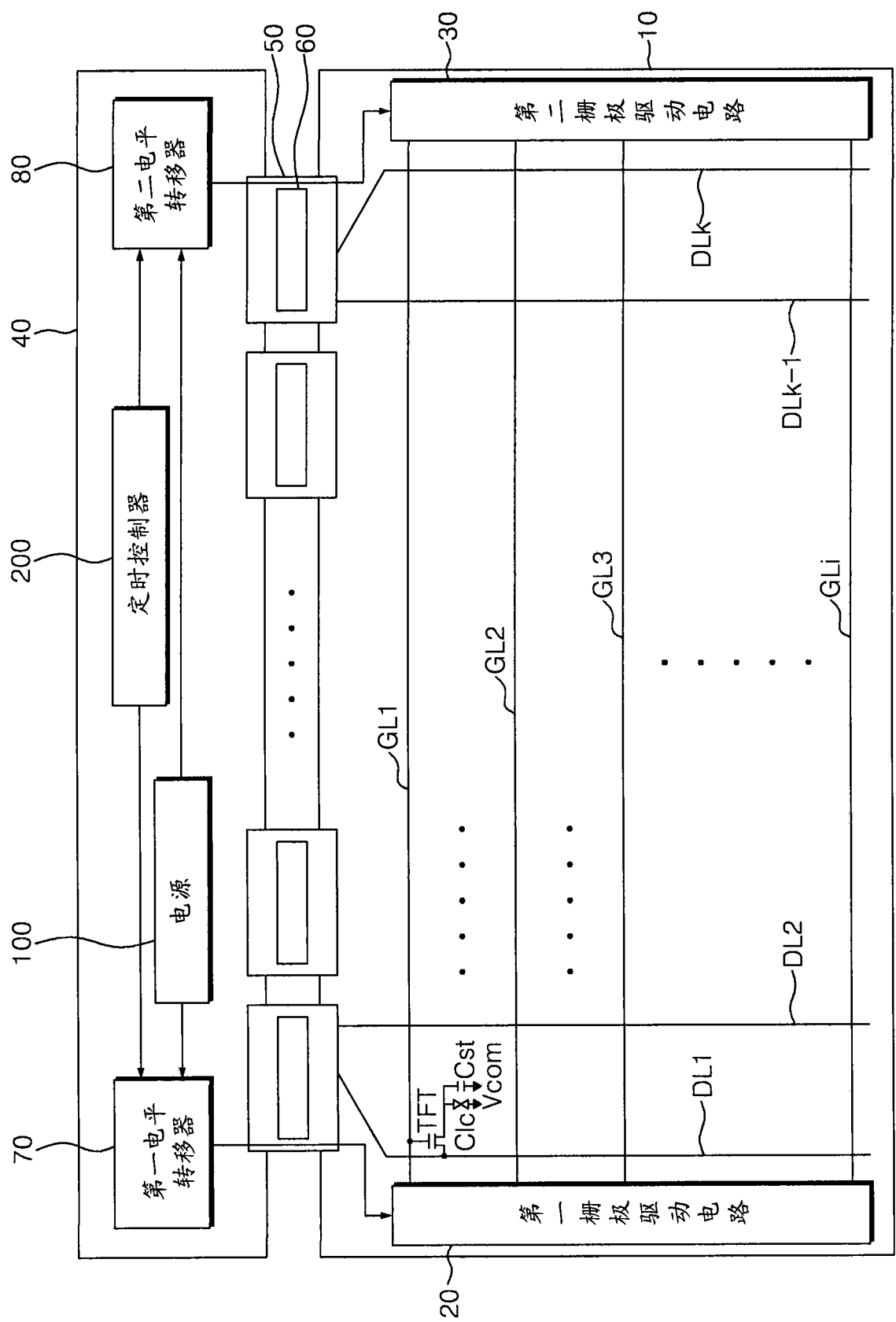


图 4

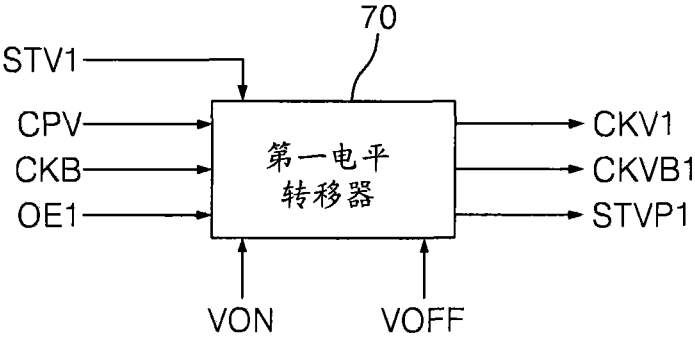


图 5A

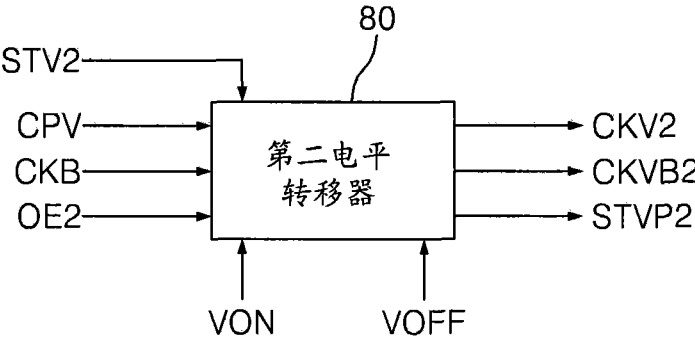


图 5B

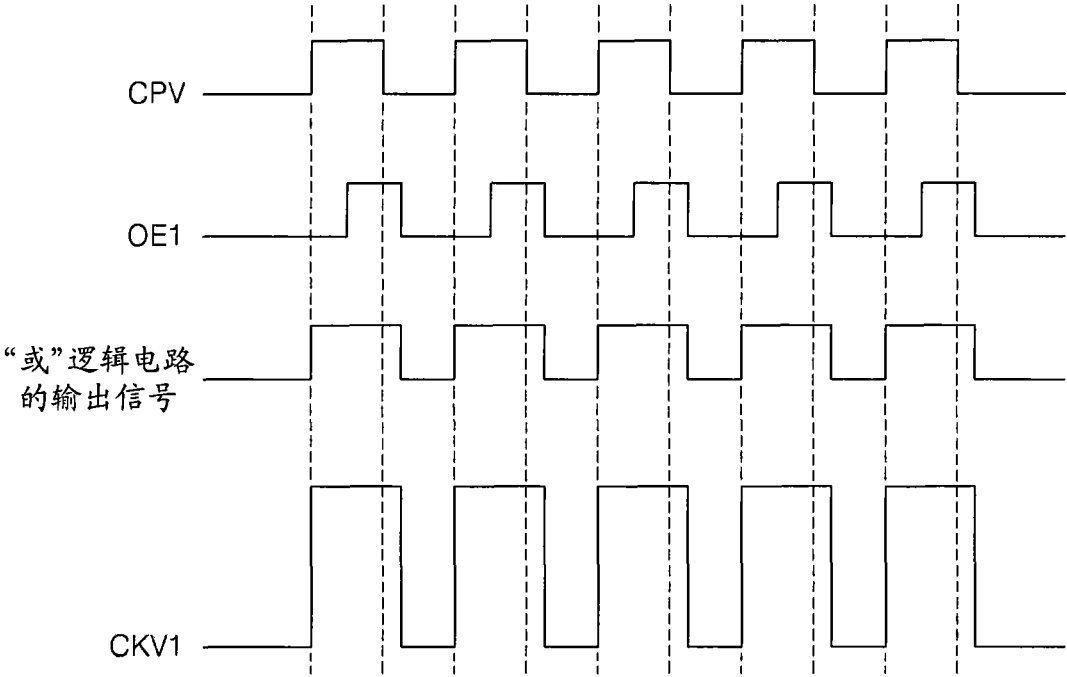


图 6A



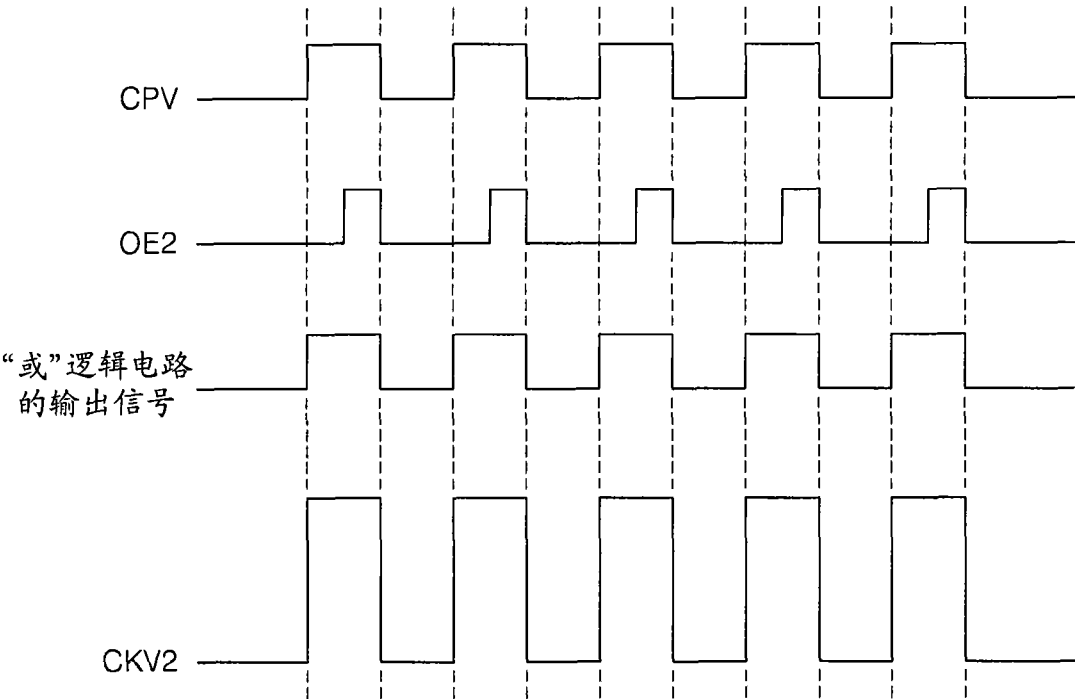


图 6B

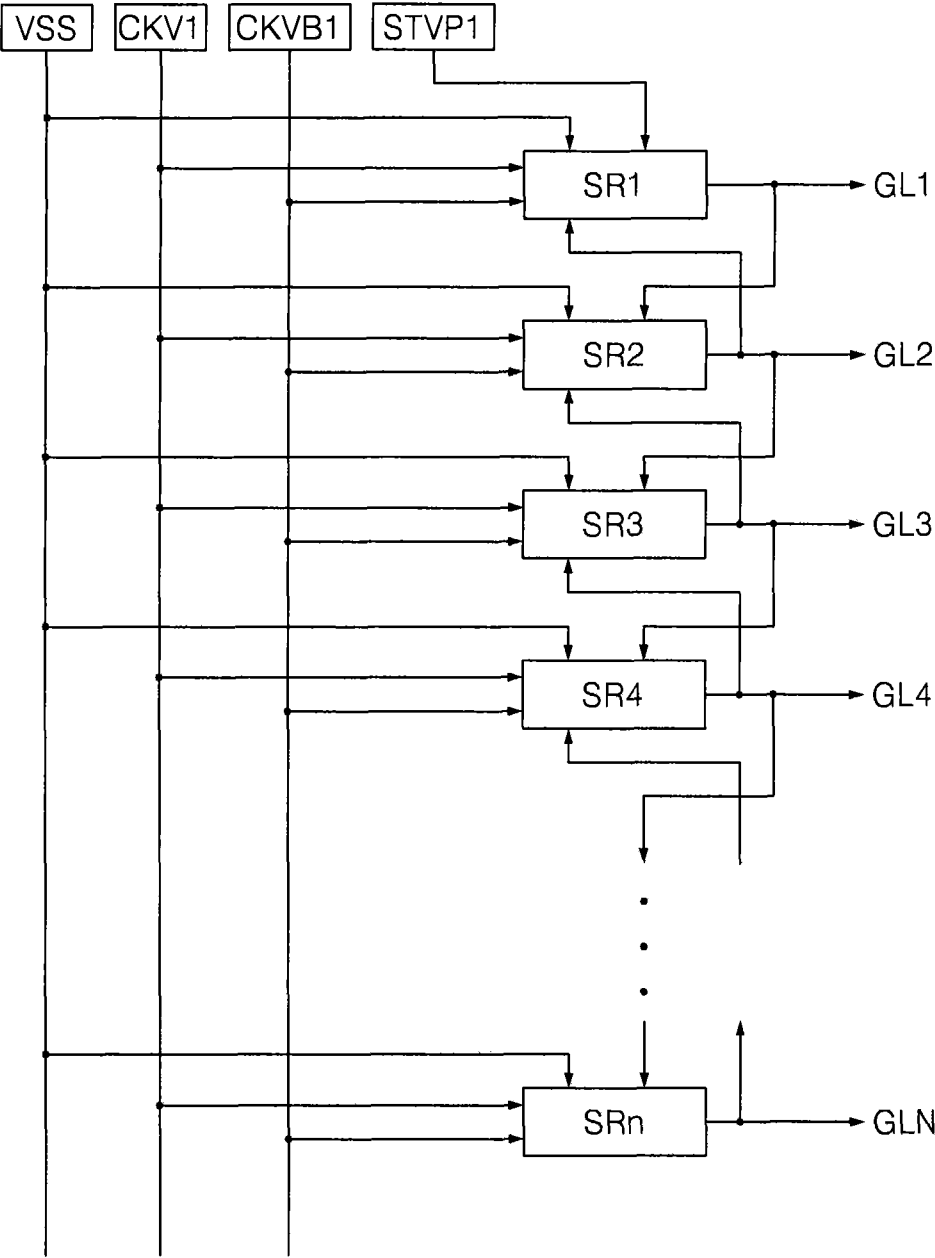


图 7

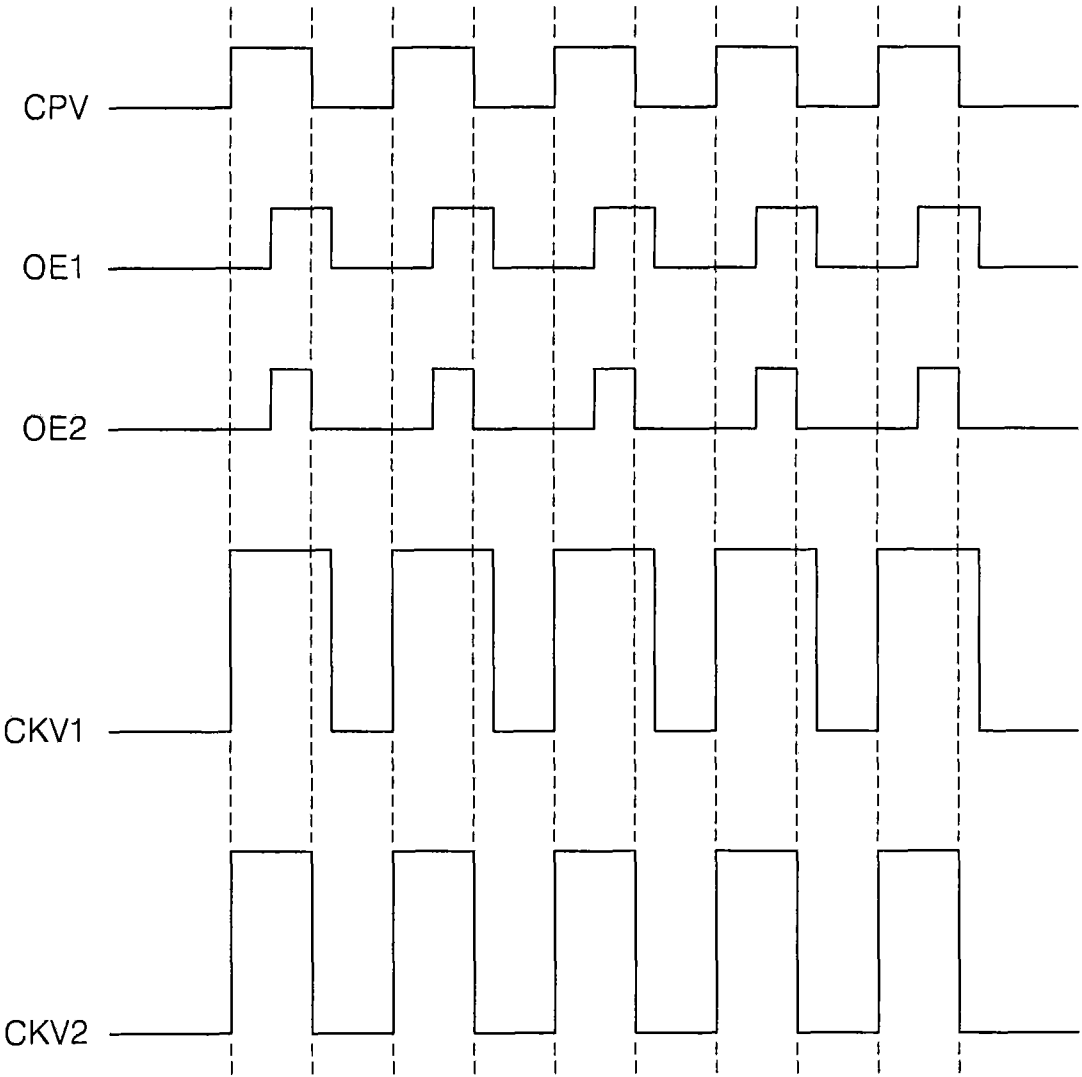


图 8

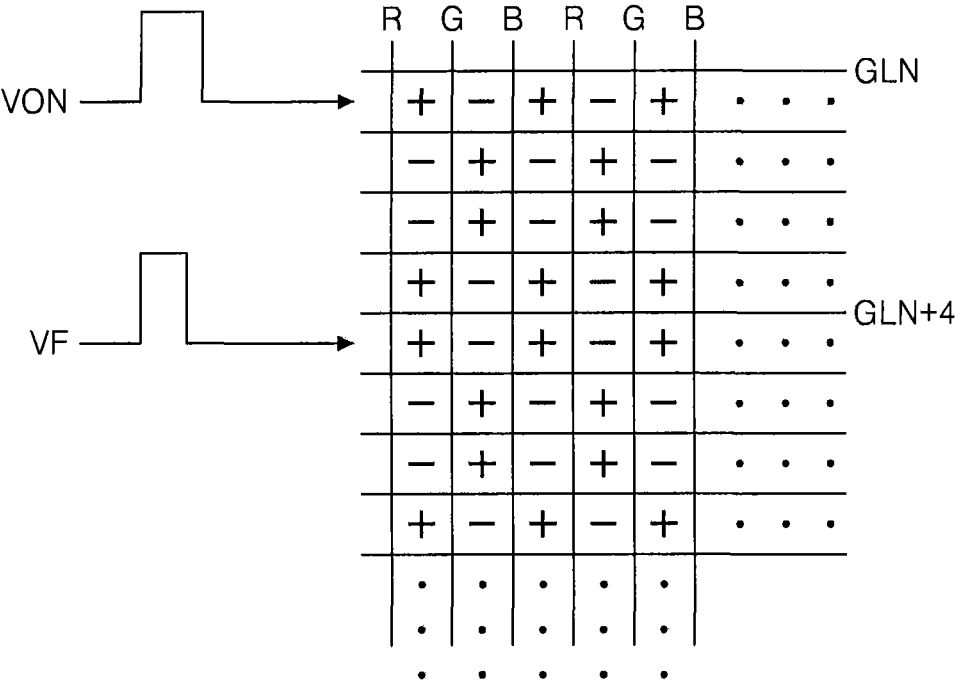
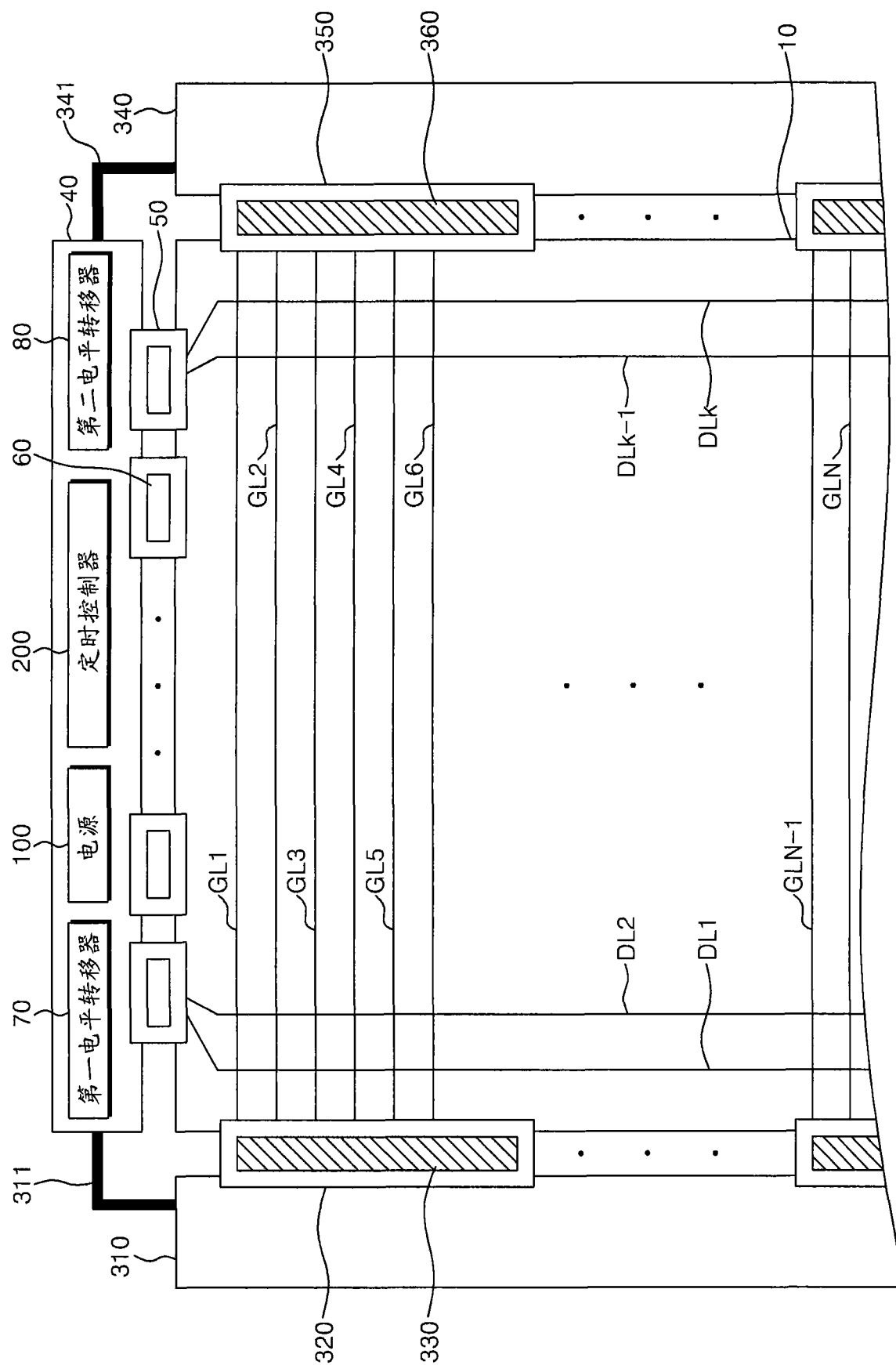


图 9



10

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">CN101093649A</a>	公开(公告)日	2007-12-26
申请号	CN200710123027.X	申请日	2007-06-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	黄仁载		
发明人	黄仁载		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/04 G09G2310/0286 G09G2310/0289 G09G3/3614 G09G3/3677 G11C19/00 G09G2320/0223		
优先权	1020060056230 2006-06-22 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

一种能够提高液晶的响应速度的液晶显示(“LCD”)装置，包括：LCD面板，用于显示图像；以及第一和第二栅极驱动电路，分别连接至形成在LCD面板中的多条栅极线中每一条的相对侧，用于驱动多条栅极线。当第一栅极驱动电路将栅极导通电压提供给第N条栅极线时，其中，N为自然数，第二栅极驱动电路将预充电电压提供给第N+4n条栅极线，其中，n是自然数。

