

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610068128.7

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

[45] 授权公告日 2008 年 6 月 18 日

[11] 授权公告号 CN 100395815C

[22] 申请日 2006.3.21

[21] 申请号 200610068128.7

[30] 优先权

[32] 2005.10.11 [33] US [31] 11/248,911

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 汪志松 杨智翔 许育民 许胜凯

[56] 参考文献

US6621547B2 2003.9.16

CN1664908A 2005.9.7

CN1146854C 2004.4.21

JP2004-240062A 2004.8.26

JP2001-282169A 2001.10.12

审查员 白莉

[74] 专利代理机构 北京市柳沈律师事务所

代理人 蒲迈文 黄小临

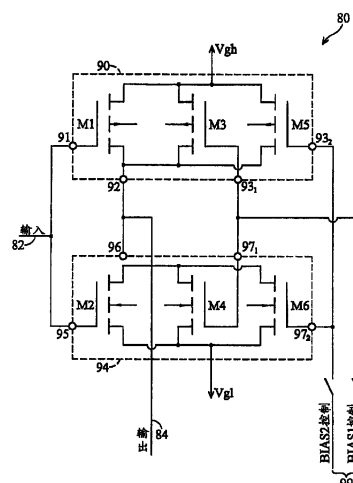
权利要求书 3 页 说明书 7 页 附图 16 页

[54] 发明名称

液晶显示栅极驱动电路及面板充电时间调整方法

[57] 摘要

一种液晶显示栅极驱动(LCD gate driver)电路,其具有可依据一偏压控制讯号调整驱动电流的控制电路,其中此电路包括多个并联的 PMOS 开关组件以及多个并联的 NMOS 开关组件。这些开关组件构成多个开关组件对。每一开关组件对视为栅极驱动电路中的一个电流驱动级(booster stage)。每一开关组件对的开/关状态是由一个别的偏压讯号所控制,使得开关组件对可视调整驱动电流需要,而被选择性地打开。因此,同样的栅极驱动电路可应用于不同的液晶显示(LCD)面板中。



1. 一种液晶显示栅极驱动电路，其具有可调整的电流驱动能力，适用于不同显示面板，每一上述显示面板具有可由多个像素开关组件所控制的多个像素，每一上述像素开关组件具有一个连接到一栅极线的控制端，每一像素具有一相关联的像素负载，上述电路包括：

一输入线，用以接收一控制讯号，以表示与上述栅极线关联的显示面板的一像素状态；

一输出线，用以供应电流至上述栅极线；

一第一栅极驱动级，其包括至少一开关组件以及一输出，上述开关组件连接到上述输入线，上述输出连接到上述输出线，用以响应于上述控制讯号，提供一第一讯号脉冲至上述输出线，上述第一讯号脉冲可传送一第一电流至上述栅极线；以及

至少一额外的栅极驱动级，包括至少一与上述第一栅极驱动级并联的另一开关组件、一输出连接至上述输出线以及一输入连接至一偏压控制讯号，上述额外的栅极驱动级产生一第二讯号脉冲，其可响应于上述偏压控制讯号，传送一第二电流，其中

上述栅极线的供应电流是一第一电流以及一第二电流的总和，上述第一电流是由上述第一栅极驱动级所产生，上述第二电流是由上述额外的栅极驱动级所产生，像素负载的充电时间是可调整的，以提供一个范围的像素负载值。

2. 如权利要求 1 所述的液晶显示栅极驱动电路，其中上述第一栅极驱动级中的至少一开关组件是一互补的开关组件对。

3. 如权利要求 1 所述的液晶显示栅极驱动电路，其中上述至少一另一开关组件是一互补的开关组件对。

4. 如权利要求 1 所述的液晶显示栅极驱动电路，其中上述额外的栅极驱动级还包括 1 到 N 个的额外栅极驱动级，并且上述偏压控制讯号还包括 1 到 N 个的偏压控制讯号。

5. 如权利要求 2 所述的液晶显示栅极驱动电路，其中上述互补的开关组件对是一 PMOS、NMOS 开关组件对。

6. 如权利要求 1 所述的液晶显示栅极驱动电路，其中上述第一讯号脉冲

具有一第一讯号宽度以及上述第二讯号脉冲具有一第二讯号宽度，并且上述第二讯号宽度大致上相等于上述第一讯号宽度。

7. 如权利要求 1 所述的液晶显示栅极驱动电路，其中上述第一讯号脉冲具有一第一讯号宽度以及上述第二讯号脉冲具有一第二讯号宽度，上述第二讯号宽度小于上述第一讯号宽度，并且可依据上述偏压控制讯号调整上述第二讯号宽度。

8. 一种液晶显示面板充电时间调整方法，适用于具有多个像素开关组件所控制的多个像素的显示面板，每一上述像素开关组件具有一个连接到一栅极线的控制端，每一上述像素具有一相关联的像素负载，其中一电流响应于一控制讯号，被供应至上述像素开关组件的上述控制端，上述控制讯号表示与上述栅极线关联的显示面板的一像素状态，上述充电时间调整方法包括下列步骤：

响应于上述控制讯号，提供一第一讯号脉冲，其中上述第一讯号脉冲可传送一第一电流至上述栅极线并且是由一第一栅极驱动级所产生，上述第一栅极驱动级具有至少一开关组件，上述开关组件具有一第一输出连接至上述栅极线；

连接至少一额外的栅极驱动级，其包括至少一与上述第一栅极驱动级并联的另一开关组件，上述额外的栅极驱动级具有一第二输出连接至上述第一输出；以及

提供一偏压控制讯号至上述至少一额外栅极驱动级，以导致上述至少一额外栅极驱动级产生一第二讯号脉冲，其可传送一第二电流，使得

上述栅极线的供应电流是一第一电流以及一第二电流的总和，上述第一电流是由上述第一栅极驱动级所产生，上述第二电流是由上述额外的栅极驱动级所产生，像素负载的充电时间是可调整的，以提供一个范围的像素负载值。

9. 如权利要求 8 所述的液晶显示面板充电时间调整方法，其中上述第一栅极驱动级中的至少一开关组件是一互补的开关组件对。

10. 如权利要求 8 所述的液晶显示面板充电时间调整方法，其中上述至少一另一开关组件是一互补的开关组件对。

11. 如权利要求 8 所述的液晶显示面板充电时间调整方法，其中上述额外的栅极驱动级还包括 1 到 N 个的额外栅极驱动级，并且上述偏压控制讯号

还包括 1 到 N 个的偏压控制讯号。

12. 如权利要求 9 所述的液晶显示面板充电时间调整方法，其中上述互补的开关组件对是一 PMOS、NMOS 开关组件对。

13. 如权利要求 8 所述的液晶显示面板充电时间调整方法，其中上述第一讯号脉冲具有一第一讯号宽度以及上述第二讯号脉冲具有一第二讯号宽度，并且上述第二讯号宽度大致上相等于上述第一讯号宽度。

14. 如权利要求 8 所述的液晶显示面板充电时间调整方法，其中上述第一讯号脉冲具有一第一讯号宽度以及上述第二讯号脉冲具有一第二讯号宽度，上述第二讯号宽度小于上述第一讯号宽度，并且可依据上述偏压控制讯号调整上述第二讯号宽度。

液晶显示栅极驱动电路及面板充电时间调整方法

技术领域

本发明涉及一种液晶显示(Liquid Crystal Display, LCD)栅极驱动器(gate driver),特别是涉及一种适用于不同显示面板,具有可调整电流驱动能力的液晶显示栅极驱动电路。

背景技术

图1所示系一已知的液晶显示面板(LCD panel)示意图。如图所示,液晶显示面板10包括有一个排列成二维数组的复数像素22组成的显示模块20。这些像素由复数条数据线D1、D2...Dn以及复数条栅极线(gate line)G1、G2...Gn所控制及驱动。每一条数据线上的数据讯号是由一数据驱动芯片(integrated circuit, IC)30所提供以及每一条栅极线上的栅极讯号是由一栅极驱动芯片(gate driver IC)40所提供。关于已知显示面板的架构与操作方式则不在此赘述。

如图2及图3中所示的已知例中,每一像素22系与多个电容相关,例如,一个由位于上下层电极间的液晶层电容所形成并与其相关的电容C_{lc}、一个于栅极线讯号Gate m通过后维持电压在V_{pixel}值的额外的电荷储存电容C_{st},以及与开关组件(一薄膜晶体管,TFT)的栅极端以及源极端相关之电容C_{gs}。一个液晶显示面板的像素总电容值可能会因为像素大小、液晶层的厚度、储存电容器的大小以及其它数种熟悉此技艺者所熟知的技术的影响而产生变化。如图2, C_{lc}以及C_{gs}均连接到一共通电压V_{com}。如图3, C_{st}系连接到一条栅极线。

图4系显示一种已知的栅极驱动芯片中常用的栅极驱动电路50的示意图,此电路系一般用来提供栅极线讯号,以驱动一行(row)的液晶显示像素。栅极驱动电路50一般操作于V_{gh}以及V_{gl}电位的轨对轨(rail-to-rail)之间,并且具有一栅极输入端52以及一输出端54,以驱动液晶显示像素开关组件(TFT)的栅极。栅极驱动电路50是由一PMOS开关组件56以及一NMOS开关组件58在硅晶圆上以已知的互补架构形成。栅极驱动电路50如一般所

知的操作。当于输入端 52 的讯号为高电平时，导致 PMOS 开关组件 56 由于 P 型信道的形成而导通 (conduct)，而 NMOS 开关组件 58 维持关闭或者不导通。此状态下，于输出端 54 的电压电平系高电平并且栅极驱动电路 50 的等效电路系如图 5A 所示。当于输入端 52 的讯号为低电平时，导致 NMOS 开关组件 58 由于 N 型信道的形成而导通，而 PMOS 开关组件 56 维持关闭或者不导通。此状态下，于输出端 54 的电压电平系低电平并且栅极驱动电路 50 的等效电路系如图 5B 所示。图中的 R_{m1} 以及 R_{m2} 则分别表示 M1 以及 M2 的内阻抗。

当栅极驱动器输出的负载 (load) 随着同一栅极线上的像素数以及个别的像素的阻抗而变化时，可以发现在一给定的时间区间内，只有少数的电流可用来对电容器充电，因此电容器需要较长的充电时间。

理想状态下，当负载增加时，希望增加栅极驱动器的驱动能力以降低栅极延迟时间。再者，也希望当负载不是那么重时，例如驱动小的液晶显示面板时，不要一个具有过度驱动能力的栅极驱动器。

在一具有高分辨率以及高框架率 (frame rate) 的显示面板中，能够在一定时间对像素内的电容充电是很重要的。然而，如上述之已知技术中可知，一个已知的栅极驱动芯片的驱动负载能力是固定的。例如图 12A 所示，当已知的栅极驱动芯片用于不同显示面板时，因为像素电容需要较长时间的充电，栅极线的负载差异可能会影响显示面板的显示品质，参见图 12B 所示的充电波形图。于图 12A 中，Y1-Y4 系个别的栅极驱动芯片 40，每一个栅极驱动芯片 40 系用以驱动一个薄膜晶体管液晶显示面板 (TFT-LCD panel) 20 中的数条栅极线，并且提供输入控制讯号至栅极驱动芯片 40，使得液晶显示面板中的栅极线被依序扫描。

假设放宽一个栅极驱动芯片的驱动能力的调整范围，则同一个芯片可被用在不同大小的显示面板或不同设计的显示面板上。因此，为了符合不同显示面板的驱动需要，不见得需要产生不同的栅极驱动芯片。

因此，本发明之目的即在于提供一种适用于不同显示面板，具有可调整电流驱动能力的液晶显示栅极驱动电路。

发明内容

有鉴于此，本发明提供一种液晶显示栅极驱动电路，其具有可依据一偏压控制讯号调整驱动电流的控制电路。此电路包括多个并联的 PMOS 开关组

件以及多个并联的 NMOS 开关组件。这些开关组件构成复数开关组件对 (switching element pair)。每一开关组件对视为栅极驱动电路中的一个电流驱动级 (booster stage)。每一开关组件对的开/关状态是由一个别的偏压讯号所控制, 使得开关组件对可视调整驱动电流需要, 而被选择性地打开。因此, 同样的栅极驱动电路可应用于不同的液晶显示面板中。当一个液晶显示面板需要多个栅极驱动器以驱动大量的栅极线时, 一个控制模块用来提供到栅极驱动器的一个输入讯号, 以使液晶显示面板中的栅极线系依序被扫描。此控制模块也可被用来提供偏压控制讯号到所有栅极驱动器, 以调整这些栅极驱动器的驱动电流。

附图说明

图 1 系一已知的由液晶显示像素数组形成的液晶显示显示面板示意图。

图 2 系一示意图系显示已知液晶显示显示面板内液晶显示像素相关以及相关的开关组件的等效电容负载。

图 3 为一示意图系显示另一已知液晶显示显示面板内液晶显示像素相关以及相关的开关组件的等效电容负载。

图 4 系显示一典型的已知栅极驱动电路架构。

图 5A 系显示图 4 中典型的已知栅极驱动电路于输入端的讯号为高电平时的等效电路图。

图 5B 显示图 4 中典型的已知栅极驱动电路于输入端的讯号为低电平时的等效电路图。

图 6 系显示依据本发明之液晶显示栅极驱动电路的示意功能电路图。

图 7A 以及图 7B 系显示依据本发明的液晶显示栅极驱动电路的实施例。

图 8A 系显示图 7A 以及图 7B 中的依据本发明的液晶显示栅极驱动电路的实施例于输入端的讯号为高电平时的等效电路图。

图 8B 系显示图 7A 以及图 7B 中的依据本发明的液晶显示栅极驱动电路的实施例于输入端的讯号为低电平时的等效电路图

图 9 系显示一输入讯号至液晶显示栅极驱动电路的波形图, 以致能 2 个并联的 NMOS、PMOS 开关组件对。

图 10 系显示一输入讯号波形图, 以致能 3 个并联的 NMOS、PMOS 开关组件对。

图 11 系显示一输入讯号波形图，以致能两或多个并联的具有可选择讯号宽度的 NMOS、PMOS 开关组件对。

图 12A 系显示一种由一个固定周期的输入控制讯号所驱动的已知液晶显示显示面板示意图。

图 12B 系显示一已知液晶显示显示面板内的一个液晶显示像素电容负载的电容器充电波形。

图 13A 系显示一输入讯号对数个并联的 NMOS、PMOS 开关组件对的波形图，其中对应的 NMOS、PMOS 开关组件对系致能一既定时间周期以随着使用的显示面板改变液晶显示像素电容负载的充电时间。

图 13B 为一个液晶显示像素电容负载的充电波形示意图系显示连续地较短充电时间当依照偏压控制讯号对栅极驱动电路施于额外的驱动电流时。

图 14A 系显示传送偏压控制讯号到栅极驱动器的一方法示意图。

图 14B 系显示传送偏压控制讯号到栅极驱动器的另一方法示意图。

图 14C 系显示传送偏压控制讯号到栅极驱动器的不同方法示意图。

附图符号说明

10 ~ 液晶显示面板； 20 ~ 显示模块； 22 ~ 像素；

D1、D2...Dn ~ 数据线； G1、G2...Gn ~ 栅极线；

30 ~ 数据驱动芯片； 40 ~ 栅极驱动芯片；

C_{lc}、C_{gs}、C_{st} ~ 电容； V_{pixel}、V_{com} ~ 电压；

50 ~ 栅极驱动电路； V_{gh}、V_{gl} ~ 电位；

52 ~ 栅极输入端； 54 ~ 输出端； 56 ~ PMOS 开关组件；

58 ~ NMOS 开关组件； 80 ~ 栅极驱动电路； 82 ~ 输入线；

84 ~ 输出线； 90 ~ 控制电路； 91 ~ 输入端；

92 ~ 输出端； 93 ~ 控制讯号输入端； 94 ~ 控制电路；

95 ~ 输入端； 96 ~ 输出端； 97 ~ 控制讯号输入端；

99 ~ 控制讯号； 100 ~ 控制模块； 102 ~ 二元装置；

M1、M2、M3、M4、M5、M6 ~ 开关组件；

R_{m1}、R_{m2}、R_{m3}、R_{m4}、R_{m5}、R_{m6} ~ 内阻抗；

Y1-Y4 ~ 栅极驱动芯片； IN ~ 输入讯号；

BIAS1、BIAS2...BIASK ~ 偏压线； CLK ~ 时钟讯号；

YDIO ~ 栅极驱动控制讯号; BIAS_CLK ~ 偏压时钟讯号。

具体实施方式

参考图 6, 是一种依据本发明实施例的液晶显示栅极驱动电路 80 的功能电路的示意图。栅极驱动电路 80 包括有一条输入线 82 以及一条输出线 84, 输入线 82 用以接收一个表示显示面板的一列中的一个像素的预期状态的控制讯号, 输出线 84 则用以提供与此像素连接的开关组件的栅极电流。栅极驱动电路 80 还包括一连接到一供应电位 V_{gh} 的控制电路 90 以及一连接到一供应电位 V_{gl} 的控制电路 94。控制电路 90 具有一输入端 91 以及一输出端 92, 输入端 91 连接到输入端 82, 输出端 92 连接到输出线 84。控制电路 94 具有一输入端 95 以及一输出端 96, 输入端 95 连接到输入端 82, 输出端 96 连接到输出线 84。如图 6 所示的栅极驱动电路 80, 当于输入端 82 的讯号为高电平时, 于输出端 92 的讯号以及输出线 84 为高电平, 此时控制电路 94 为关闭 (“OFF”)。当于输入端 82 的讯号为低电平时, 于输出端 96 的讯号以及输出线 84 为低电平, 此时控制电路 90 为关闭 (“OFF”)。值得注意的是, 控制电路 90 具有一控制讯号输入端 93, 且控制电路 94 具有一控制讯号输入端 97, 以接收一控制讯号 99, 藉此调整于输出线 84 的电流驱动能力。

图 7A 是显示依据本发明实施例的栅极驱动电路范例。如图 7A 中所示的栅极驱动电路 80 中, 控制电路 90 具有多个并联的 PMOS 开关组件 M1、M3 以及 M5, 以及控制电路 94 具有多个并联的 NMOS 开关组件 M2、M4 以及 M6。开关组件 M1 以及 M2 的开/关 (ON/OFF) 状态是由输入端 82 的讯号所控制。开关组件 M3 以及 M4 的开/关状态是由一个来自偏压线 BIAS1 的讯号所控制, 而开关组件 M5 以及 M6 的开/关状态是由一个来自偏压线 BIAS2 的讯号所控制。偏压线 BIAS1 以及 BIAS2 部分的控制讯号 99。控制电路 90、94 根据驱动电流能力的调整范围, 可能具有两个、三个或更多并联的开关组件。栅极驱动电路 80 的不同表示法如图 7B 所示。如图所示, 开关组件 M3 以及 M4 形成一 PMOS/NMOS 开关组件互补对类似于如图 4 的开关组件对。开关组件 M5 以及 M6 形成另一互补对。每一开关组件互补对被视为栅极驱动电路中的一个电流驱动级。图 8A 显示当输入端 82、偏压线 BIAS1 以及偏压线 BIAS2 的讯号皆为高电平时, 栅极驱动电路 80 的等效电路图。图 8B 显示当输入端 82、偏压线 BIAS1 以及偏压线 BIAS2 的讯号皆为低电平时, 栅极驱动电路 80 的等效

电路图。在所有等效电路中，当输入端 82、偏压线 BIAS1 以及偏压线 BIAS2 的讯号同时皆为低电平或皆为高电平时，阻抗 R_{m1} 、 R_{m3} 以及 R_{m5} 并联且阻抗 R_{m2} 、 R_{m4} 以及 R_{m6} 亦并联。

值得注意的是，上例中加到开关对 (M1, M2) 的电流驱动级数是 2。然而，电流驱动级数也可是三或更多。此外，电流驱动级数的使用量依据液晶显示面板的负载来决定。举例来说，在一个加入 4 个驱动级数以及使用 4 条偏压线 BIAS1、BIAS2、BIAS3 以及 BIAS4 来调整驱动电流能力的栅极驱动电路中，仅需要一个驱动级就可以符合液晶显示面板的负载要求。于是，4 条偏压线中只有其中一条是打开的，如图 9 所示。若使用不同液晶显示面板且负载更大，则可能需要 2 个驱动级。于是，4 条偏压线中的 2 条是打开的，如图 10 所示。

值得注意的是，在图 9 以及图 10 中，所有偏压线 BIAS1、BIAS2、BIAS3 以及 BIAS4 上的讯号具有与输入讯号 IN 相同的时间周期以及讯号宽度。

虽然如上述实施例的栅极驱动电路的范围扩大到足以满足不同显示面板，仍可藉由一或多个栅级驱动级产生一个讯号脉冲，此讯号脉冲具有一个藉由偏压控制讯号选取的讯号脉冲宽度，用以产生驱动栅极以及对像素电容充电所需的适量电流，实现省电以及在一特定时间内对像素电容充电。举例来说，在一个具有 K 条偏压线 BIAS1、BIAS2 到 BIASK 的栅极驱动电路中，偏压线上的讯号可能具有较短的时间周期，如图 11 所示。因此，若负载只需较小的驱动时，偏压讯号的时间周期也可变小。

参考图 13A 以及图 13B，图 13A 显示一个具有多个栅极驱动芯片 Y1-Y4 的薄膜晶体管液晶显示面板 20。每一个栅极驱动芯片 40 具有多个栅极驱动电路以驱动复数条栅极线。一般而言，一个栅极驱动芯片具有 300 到 400 个信道(channel)，用以驱动相同数目的栅极线。一个控制模块 Tcon 100 用来提供到栅极驱动芯片 40 的一个输入控制讯号，举例来说，使得液晶显示面板内的栅极线依序被扫描。图 13B 为一个液晶显示像素电容负载的充电波形示意图，显示当依照偏压控制讯号对栅极驱动电路施于额外的驱动电流时连续地较短充电时间。如图所示，S1、S2 以及 S3 分别表示无偏压、一个偏压讯号以及二个偏压讯号的充电波形。一般而言，此输入控制讯号包括一个时钟讯号 (CLK) 以及讯号线上所提供的栅极驱动器控制讯号 (YDIO)。控制模块 Tcon 100 也提供到栅极驱动芯片的一个偏压控制讯号，用以调整驱动电流能

力，并藉此与每个栅极驱动电路提供的输入讯号同步。此偏压控制讯号具有可由 K 条连接到每个栅极驱动芯片的讯号线所提供的偏压讯号 BIAS1 到 BIASK，如图 14A 所示。如图所示，只有讯号 BIAS1 以及 BIAS2 是“打开”（“ON”），其它偏压讯号皆“关闭”（“OFF”）。

换言之，偏压控制讯号在不同状态(state)可用一串不同的二位数字表示。举例来说，在状态 1 下没有驱动级被打开；状态 2 下只有 BIAS1 是打开的；状态 3 下 BIAS1 以及 BIAS2 是打开的。图 14B 显示状态可由一个二元装置 102 的设定来表示。

此外，控制模块 Tcon 100 也可编程以调整偏压讯号的脉冲宽度，以使电流驱动的时间周期可以等于或短于输入控制讯号的时间周期。也可藉由提供到栅极驱动芯片的一个偏压时钟讯号(BIAS-CLK)，以调整偏压控制讯号的时间周期，如图 14C 所示。此偏压时钟讯号 BIAS-CLK 同步于时钟讯号 CLK，但是具有较短的脉冲。

因此，虽然本发明已以较佳实施例披露如上，然其并非用以限定本发明，本领域的技术人员在不脱离本发明的精神和范围的前提下可做些许更动与润饰，因此本发明的保护范围以本发明的权利要求为准。

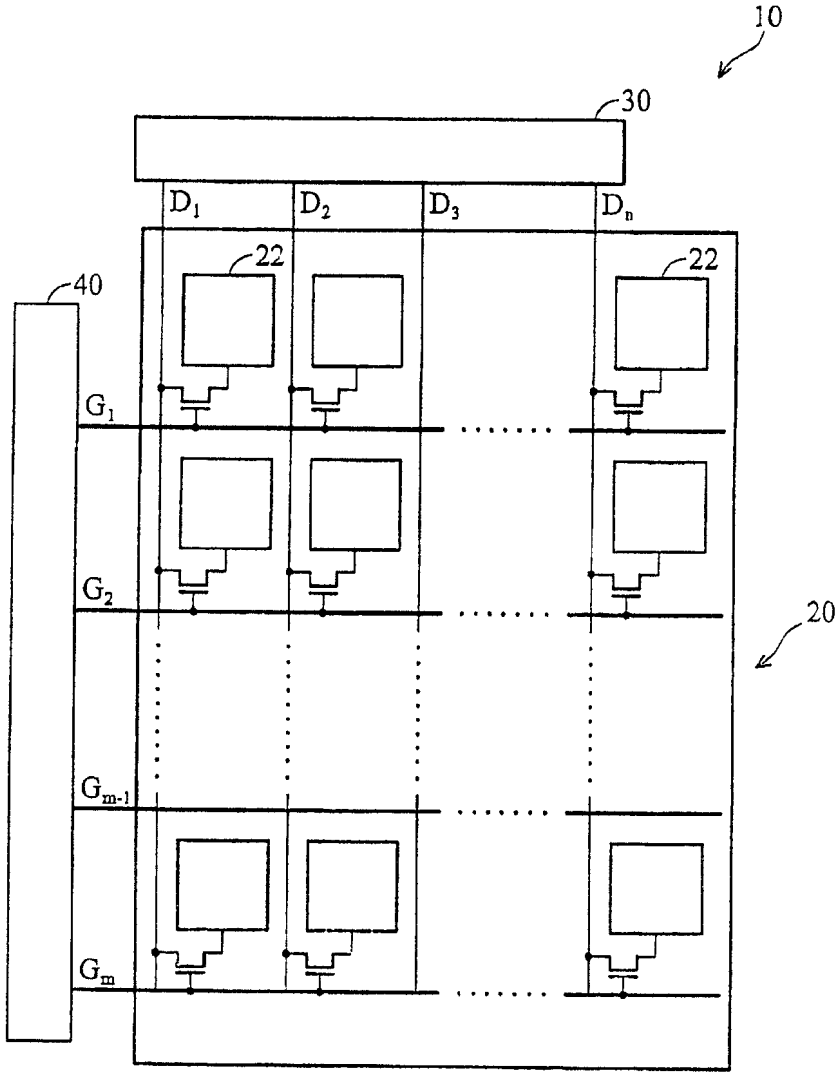


图 1

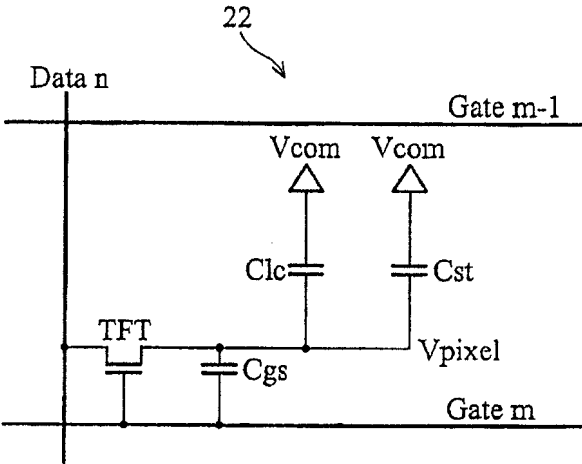


图 2

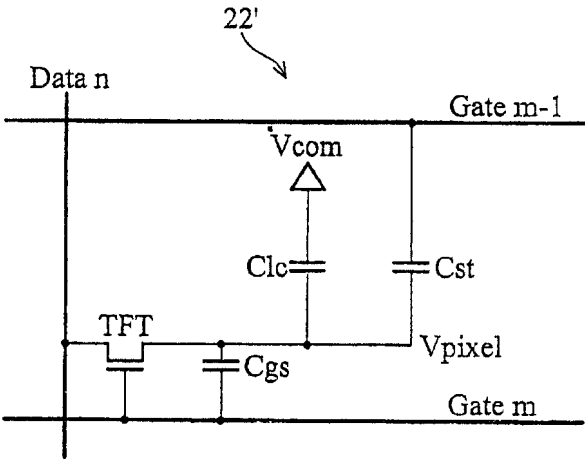


图 3

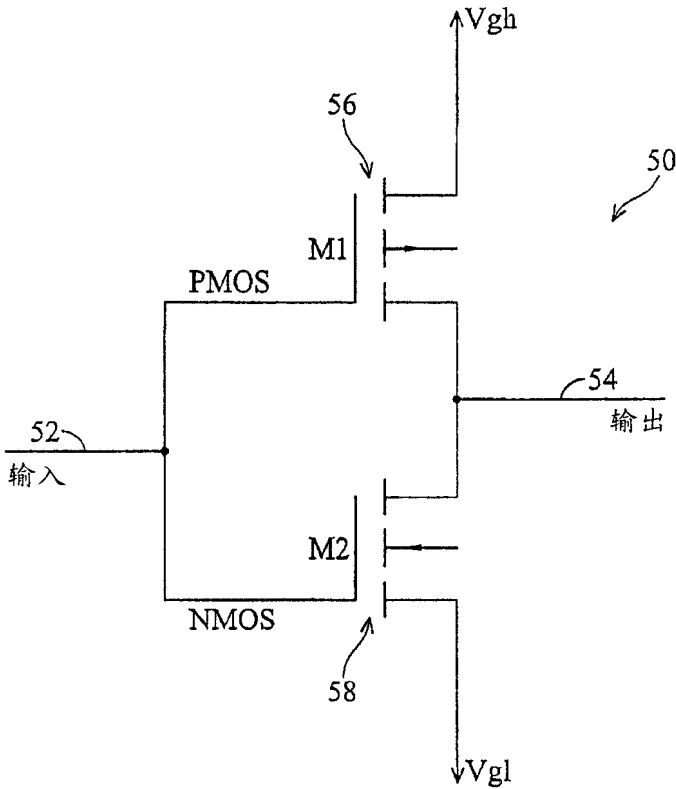


图 4

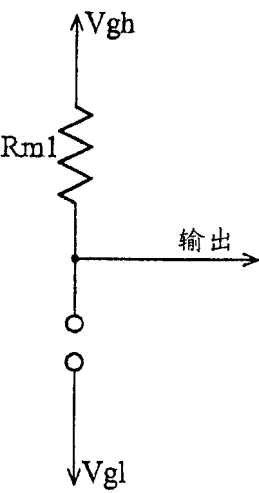


图 5A

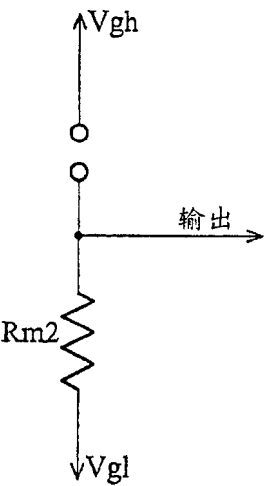


图 5B

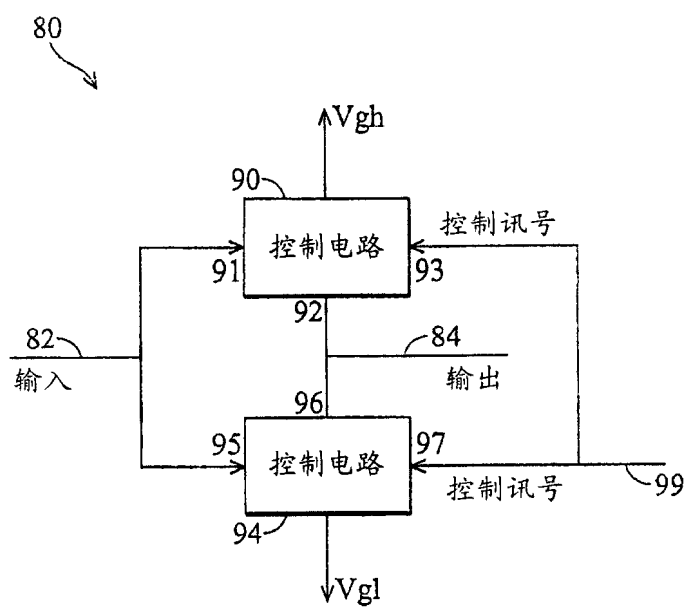


图 6

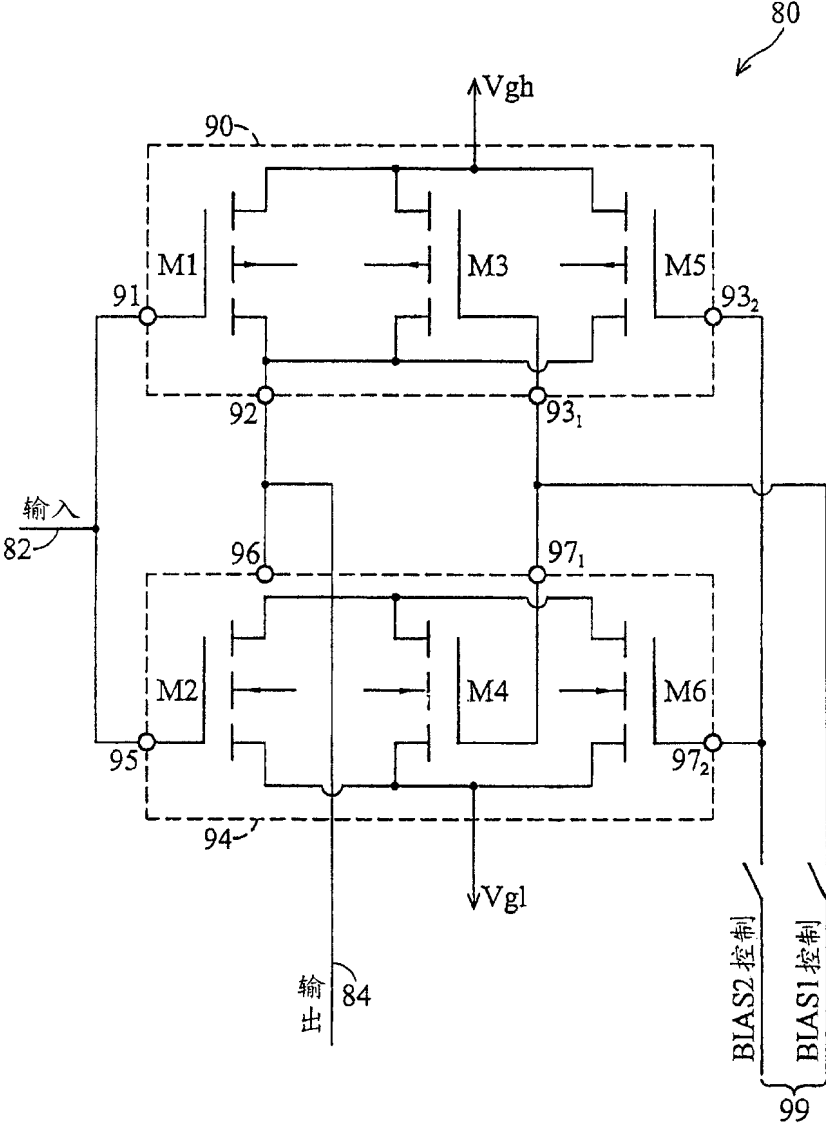


图 7A

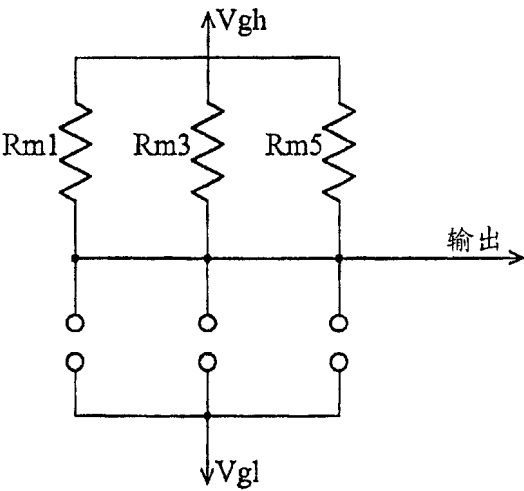


图 8A

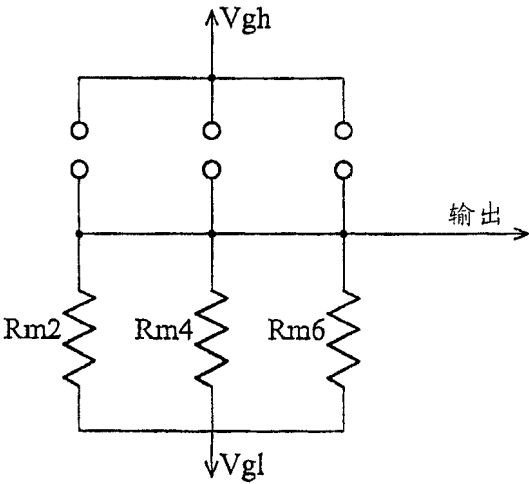


图 8B

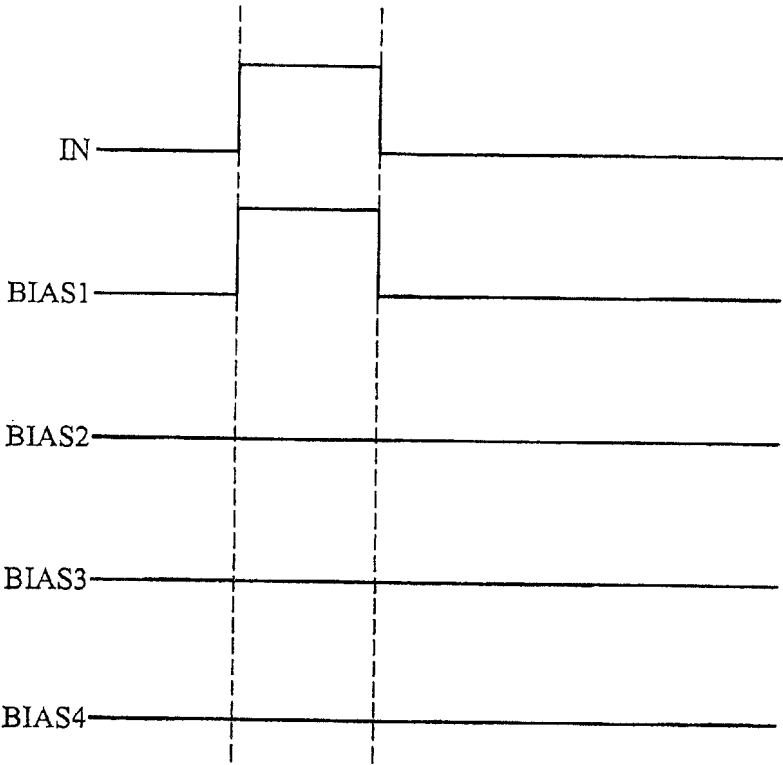


图 9

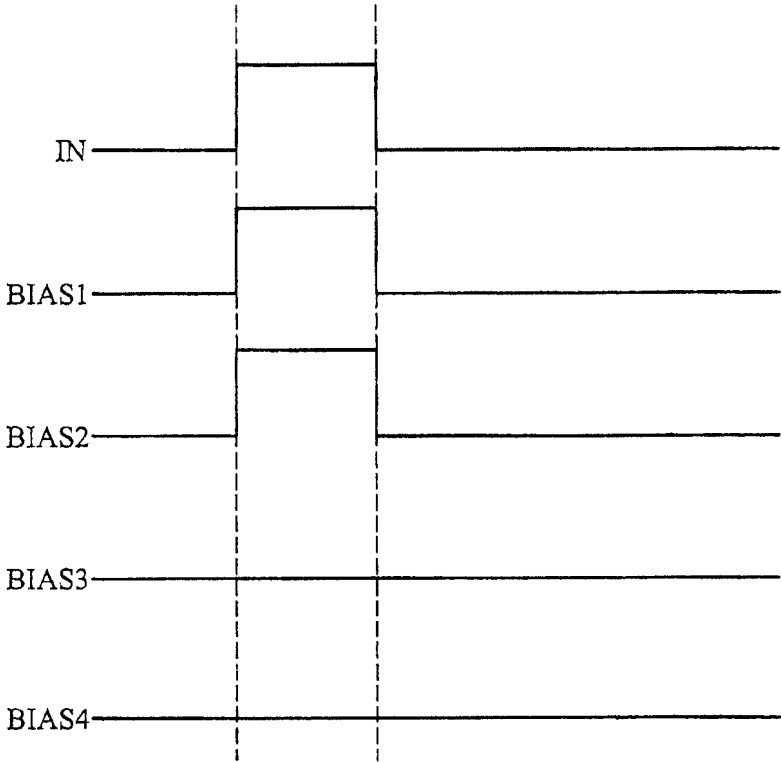


图 10

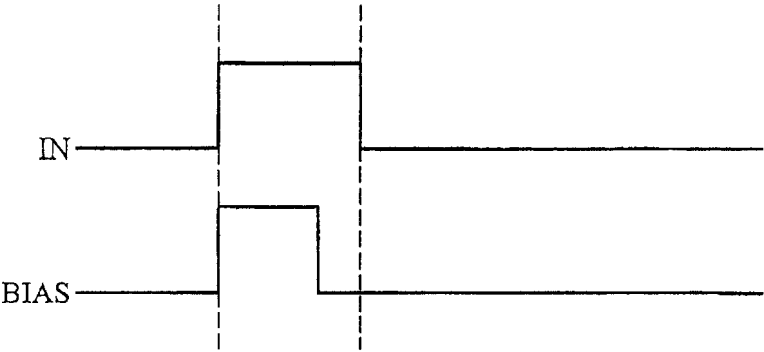


图 11

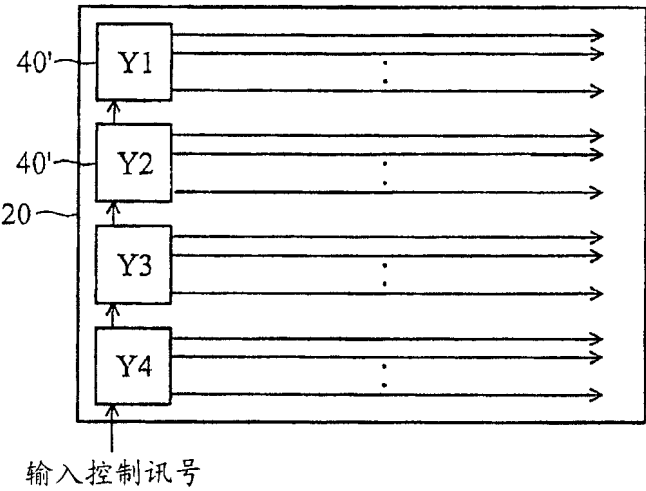


图 12A

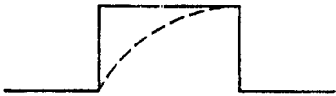


图 12B

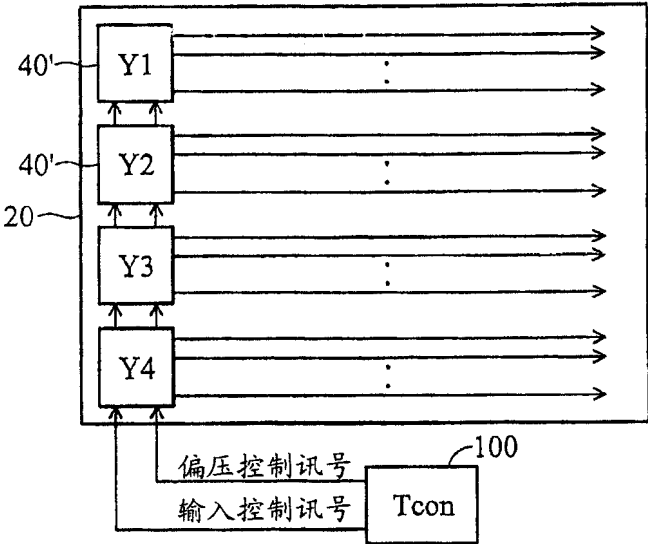


图 13A

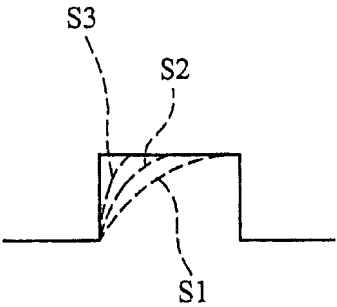


图 13B

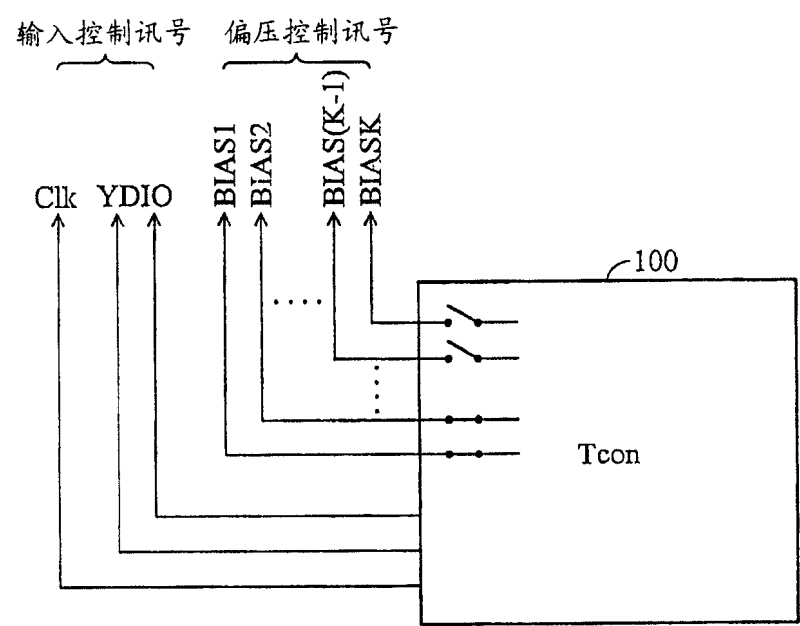


图 14A

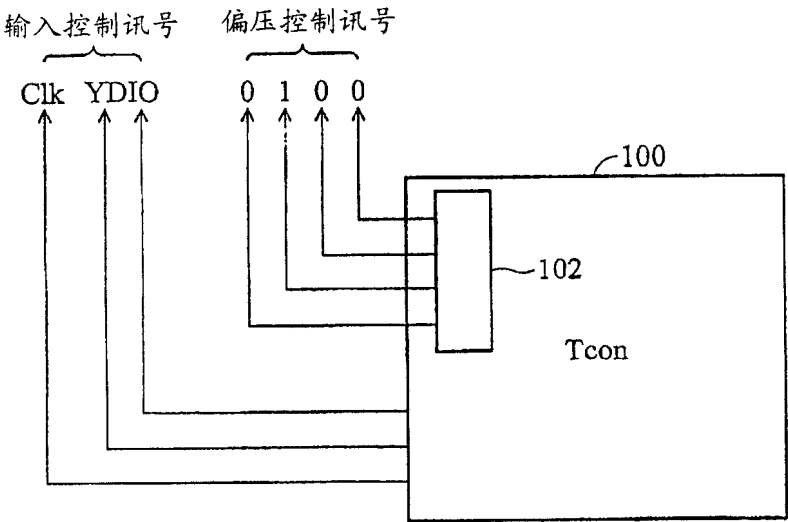


图 14B

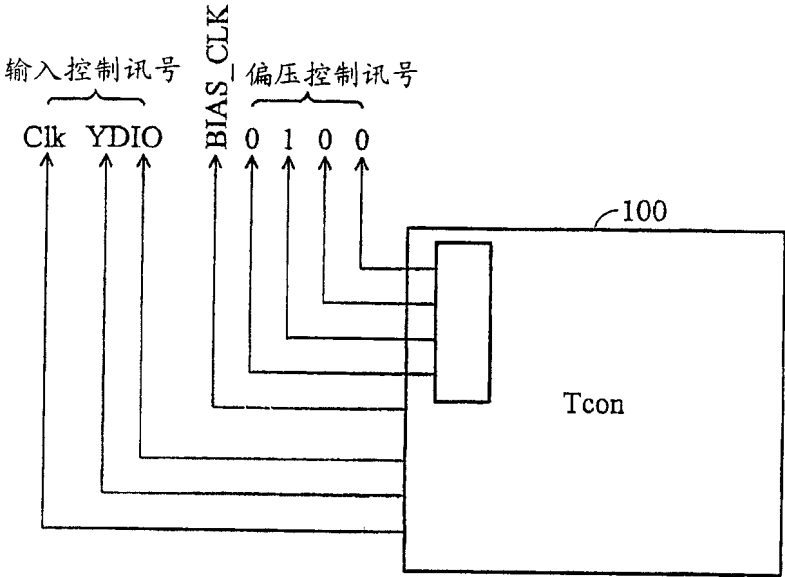


图 14C

专利名称(译)	液晶显示栅极驱动电路及面板充电时间调整方法		
公开(公告)号	CN100395815C	公开(公告)日	2008-06-18
申请号	CN200610068128.7	申请日	2006-03-21
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	汪志松 杨智翔 许育民 许胜凯		
发明人	汪志松 杨智翔 许育民 许胜凯		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3677 G09G2320/0223		
审查员(译)	白莉		
优先权	11/248911 2005-10-11 US		
其他公开文献	CN1819009A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示栅极驱动(LCD gate driver)电路，其具有可依据一偏压控制讯号调整驱动电流的控制电路，其中此电路包括多个并联的PMOS开关组件以及多个并联的NMOS开关组件。这些开关组件构成多个开关组件对。每一开关组件对视为栅极驱动电路中的一个电流驱动级(booster stage)。每一开关组件对的开/关状态是由一个别的偏压讯号所控制，使得开关组件对可视调整驱动电流需要，而被选择性地打开。因此，同样的栅极驱动电路可应用于不同的液晶显示(LCD)面板中。

