

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/136 (2006.01)

G09G 3/00 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510080128.4

[43] 公开日 2006年7月5日

[11] 公开号 CN 1797083A

[22] 申请日 2005.6.29

[21] 申请号 200510080128.4

[30] 优先权

[32] 2004.12.31 [33] KR [31] 10-2004-0118475

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 张容豪 金 彬 尹洙荣

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 梁 挥

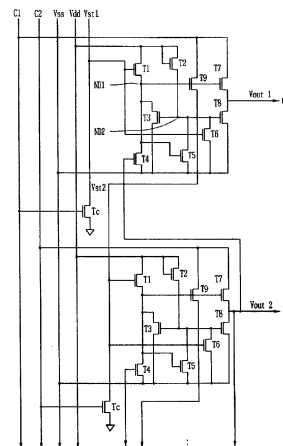
权利要求书 3 页 说明书 9 页 附图 7 页

[54] 发明名称

无噪声移位寄存器及使用其的液晶显示器件

[57] 摘要

一种移位寄存器构件，用于当时钟信号和起始电压输入到所述移位寄存器中时顺序输出电压；以及连接到该移位寄存器的滤波装置，用于去除包含在起始电压中的噪声。该滤波装置是滤波晶体管，用于将时钟信号输入到栅极中，并将从移位寄存器输出的信号输入到源极。该移位寄存器构件还包含第一晶体管，通过与移位寄存器的输出信号同步，输出移位寄存器的输出信号，作为下一级的起始电压。



1. 一种移位寄存器构件，包括：
移位寄存器，用于当时钟信号和起始电压输入到所述移位寄存器中时顺
5 序输出电压；和
滤波装置，连接到所述移位寄存器，用于去除包含在起始电压中的噪声。
2. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述滤波装置
是滤波晶体管，用于将时钟信号输入到栅极中。
3. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述移位寄存
10 器由非晶半导体器件形成。
4. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述滤波装置
是滤波晶体管，用于将从所述移位寄存器输出的信号输入到源极中。
5. 按照权利要求 1 所述的移位寄存器构件，还包含第一晶体管，通过和
移位寄存器的输出信号同步，所述第一晶体管输出移位寄存器的输出信号，作
15 为下一级的起始电压。
6. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述时钟信号
包含两相的时钟信号。
7. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述时钟信号
包含三相的时钟信号。
- 20 8. 按照权利要求 1 所述的移位寄存器构件，其特征在于，所述该移位寄
存器包含：
第二晶体管，包括被施加起始电压的栅极，被施加驱动电压的源极，和连
接到第一节点的漏极；
第三晶体管，包括被施加驱动电压的栅极和源极，和连接到第二节点的漏
25 极；
第四晶体管，包括连接到下一级移位寄存器的输出终端的栅极和连接到第
一节点的源极，用于使第一节点放电并对第二节点充电；
第五晶体管，包括连接到第一节点的栅极和连接到第二节点的源极，用于
使第二节点放电；
30 第六晶体管，包括连接到第一节点的栅极，被输入时钟信号的源极，和连

接到输出终端的漏极，用于输出作为输出电压的时钟信号；以及

第七晶体管，包括连接到第二节点的栅极和连接到输出终端的源极，用于将通过第六晶体管输出的时钟信号降低到低电位。

9. 一种液晶显示装置，包括：

5 用于显示图像的液晶面板，具有由栅线和数据线确定的像素，和形成在每一个像素中的薄膜晶体管；以及

移位寄存器，具有用于将信号顺序施加到栅线上并除去输入信号的噪声的滤波装置。

10. 按照权利要求 9 所述的液晶显示装置，其特征在于，所述移位寄存器
10 包括：

第一晶体管，包括被施加起始电压的栅极，被施加驱动电压的源极，和连接到第一节点的漏极；

第二晶体管，包括被施加驱动电压的栅极和源极，和连接到第二节点的漏极；

15 第三晶体管，包括连接到下一级移位寄存器的输出终端的栅极和连接到第一节点的源极，用于使第一节点放电并对第二节点充电；

第四晶体管，包括连接到第一节点的栅极和连接到第二节点的源极，用于使第二节点放电；

20 第五晶体管，包括连接到第一节点的栅极，被输入时钟信号的源极，和连接到输出终端的漏极，用于输出作为输出电压的时钟信号；以及

第六晶体管，包括连接到第二节点的栅极和连接到输出终端的源极，用于将通过第五晶体管输出的时钟信号降低到低电位。

11. 按照权利要求 10 所述的液晶显示装置，其特征在于，所述将时钟信号提供给滤波晶体管。

25 12. 按照权利要求 10 所述的液晶显示装置，其特征在于，所述将给第二节点充电的电压提供给滤波晶体管。

13. 按照权利要求 9 所述的液晶显示装置，其特征在于，还包括：
时钟发生单元，用于将时钟信号施加到移位寄存器上；以及
数据驱动单元，用于将图像信号施加到液晶面板上。

30 14. 按照权利要求 9 所述的液晶显示装置，其特征在于，所述移位寄存

器形成在液晶面板上。

15. 按照权利要求 9 所述的液晶显示装置，其特征在于，所述移位寄存器由非晶半导体器件形成。

无噪声移位寄存器及使用其的液晶显示器件

5 技术领域

本发明涉及液晶显示(LCD)器件,具体涉及一种LCD器件的移位寄存器,其能够通过去掉包含在信号中的噪声来增强电路稳定性。

背景技术

10 液晶显示(LCD)器件是透明的平板显示器件,并且广泛地应用于各种电子器件如移动电话、个人数字助理(PDA)、笔记本电脑等中。因为LCD器件具有亮、薄、短和小的特点,并且可以实现高图像质量,所以和其它的平板显示器件相比,较多地用于实际生活中。而且,因为对数字电视(TV)、高图像质量TV、墙式安装TV的需求增加,所以应用到TV中的大型LCD正得到更积
15 极地研究。

根据驱动液晶分子的方法,将LCD器件分成几种器件。在这几种器件中,有源矩阵薄膜晶体管LCD器件由于其响应时间少和残留图像少而得到主要地应用。

图1是显示TFTLCD面板的结构示意图。如图所示,用于确定多个像素的水平 and 垂直排列的多根栅线3和数据线5形成在液晶面板1上。薄膜晶体管作为开关装置置于每一个像素中,并且当扫描信号通过栅线3输入到像素中时被导通,从而将通过数据线5输入的图像信号施加到液晶层9中。附图标记11表示存储电容器,该存储电容器用于将输入的数据信号维持到下一个扫描信号被输入到像素中。
20

25 将扫描信号从栅驱动单元20施加到栅线3上,将图像信号从数据驱动单元34施加到数据线5上。一般来说,栅驱动单元20和数据驱动单元34由驱动器集成电路(IC)形成并且置于液晶面板1之外。但是,最近,正在积极地研究栅驱动单元20集成在液晶面板上的LCD器件。因为栅驱动单元20集成在液晶面板1上,所以LCD器件的体积减小,并且生产成本降低。

30 将数据驱动单元34安装在用于将液晶面板1连接到印刷电路板36上的柔

性电路板 30 上，并且通过数据线 5 将图像信号施加到液晶层 9 上。在印刷电路板 36 上，形成时序控制器和导线。

图 2 是显示栅驱动单元 20 的结构示意图。如图所示，栅驱动单元 20 具有多个移位寄存器 22。从移位寄存器 22 连续输出信号并施加到栅线 $G1 \sim G_n$ 上。移位寄存器 22 与时钟发生单元 24 连接，从而从时钟发生单元 24 产生的时钟信号被施加到移位寄存器 22 上。将起始电压输入到移位寄存器 22 中，并且在第一个移位寄存器之后，将前一个移位寄存器的输出信号输入到下一个移位寄存器中，作为起始电压。

图 3 是表示图 2 的移位寄存器 22 的结构示意图。如图所示，移位寄存器 22 具有多个晶体管 $T1 \sim T8$ 。第二晶体管 $T2$ 由高驱动电压 V_{dd} 导通，并且对第二节点 $ND2$ 充电。第一晶体管 $T1$ 由起始电压 V_{st1} 导通，并且使第二节点 $ND2$ 放电和对第一节点 $ND1$ 充电。第七晶体管 $T7$ 与充电后的第一节点 $ND1$ 的一侧电连接，并且由充入到第一节点 $ND1$ 的高电压导通，从而传送时钟信号 $C1$ 和施加输出信号 V_{out1} 到栅线 $G1$ 上。第四晶体管 $T4$ 由下一个移位寄存器的输出导通，并且使第一节点 $ND1$ 放电和对第二节点 $ND2$ 充电。第八晶体管 $T8$ 由充电后的第二节点 $ND2$ 导通，并使通过第七晶体管输出的时钟信号 $C1$ 降低到低电位。当将起始电压施加到第六晶体管 $T6$ 上时，第六晶体管 $T6$ 被导通，并且使第二节点 $ND2$ 放电。第五晶体管 $T5$ 由充入第一节点 $ND1$ 的高电压导通，并且使第二节点 $ND2$ 放电。

第一节点 $ND1$ 是第一晶体管 $T1$ 的源极，并且用于连接第七晶体管 $T7$ 的栅极和第四晶体管 $T4$ 的源极。第二节点 $ND2$ 用于连接第二晶体管 $T2$ 的漏极、第八晶体管 $T8$ 的栅极和第三晶体管 $T3$ 的栅极。第一节点 $ND1$ 和第二节点 $ND2$ 决定移位寄存器的电位。即，当第一节点 $ND1$ 为高电位时，第七晶体管 $T7$ 导通，从而输出高电位的输出信号 V_{out1} 。相反，当第二节点 $ND2$ 为高电位时，第八晶体管 $T8$ 导通，从而移位寄存器的输出终端具有低电位，并将高电位的输出信号 V_{out1} 转化为低电位。

参考图 4 更详细地解释移位寄存器的操作。

首先，当将高态的起始电压 (V_{st1})、低态的第一时钟信号 $C1$ 、和高态的第二时钟信号 $C2$ 输入到第一级移位寄存器中时，第一晶体管 $T1$ 和第六晶体管 $T6$ 导通，从而第一节点 $ND1$ 被高驱动电压 V_{dd} 充电，且第二节点 $ND2$ 被放电。

相应地，第七晶体管 T7 导通，第八晶体管 T8 截止，从而通过第七晶体管 T7 输出低态的第一时钟信号 C1。相应地，输出电压 Vout1 成为低态。将低输出电压 Vout1 输入到下一级移位寄存器中，作为起始电压 Vst2。

5 当起始电压 Vst1 变低，并且将高态的第一时钟信号 C1 和低态的第二时钟信号 C2 输出到移位寄存器中时，第一晶体管 T1 截止，从而第一节点 ND1 成为浮动状态。因此，第七晶体管 T7 保持导通状态，第五晶体管 T5 截止，从而使第二节点 ND2 放电。因为高态的第一时钟信号 C1 通过第七晶体管 T7 输出，所以输出电压 Vout1 变高。

10 当起始电压 Vst1 保持在低态时，第一节点 ND1 保持浮动状态，从而低态的第一时钟信号 C1 作为输出电压 Vout1 被输出。然后，第四晶体管 T4 被来自下一级的移位器的高输出电压导通，从而第一节点 ND1 的浮动状态被消除。相应地，第七晶体管 T7 截止，从而低态的输出电压 Vout1 变低并且保持在低态。

15 当将起始电压 Vst1 输入到第一级移位寄存器中时，输出电压 Vout1 输出到第一级移位寄存器的输出端。将该输出电压施加到 LCD 器件的第一根栅线上。当从第一级移位寄存器输出该输出电压 Vout1 时，下一级移位寄存器被激活，从而输出输出电压 Vout2。第二级移位寄存器由上一级的输出电压 Vout1 激活。即第二级的起始电压 Vst2 是前一级的输出电压 Vout1。

20 如图 4 所示，当起始电压 Vst2 被输入到第二级移位寄存器中时，从其中输出一个输出电压 Vout2。该输出电压 Vout2 被输入到下一级移位寄存器中，作为起始电压 Vst3。通过上述动作，如图 4 所示，波形信号连续输入到移位寄存器中。

然而，该移位寄存器存在下述问题。

25 一般来说，栅驱动单元的移位寄存器被集成在液晶面板中。因此，形成在移位寄存器中的晶体管为薄膜晶体管并且形成在基板上。因为晶体管形成在基板上，通过第七晶体管 T7 输出并且输入到下一级移位寄存器中的信号通过电容器等产生噪声。噪声使输入到下一级移位寄存器中的起始电压延迟，或者导致信号变形，从而使电路误操作。

发明内容

30 因此，本发明的一个目的是提供通过采用去除其中噪声的滤波晶体管能够

防止电路误操作的一种移位寄存器构件。

本发明的另一个目的是提供一种采用上述移位寄存器，能够防止劣化的液晶显示(LCD)器件。

为了实现这些和其它的优点，按照本发明的目的，作为具体和广义的描述，
5 提供一种移位寄存器构件，包括移位寄存器，其用于当时钟信号和起始电压输入到该移位寄存器中顺序输出电压；和连接到该移位寄存器的一个滤波装置，用于去除包含在起始电压中的噪声。

滤波装置是一个滤波晶体管，用于将时钟信号输入到栅极，并且将从该移位寄存器输出的信号输入到源极。该移位寄存器构件还包括第一晶体管，通过
10 和移位寄存器的输出信号同步，该第一晶体管输出移位寄存器的输出信号，作为下一级的起始电压。

移位寄存器包含第二晶体管，该第二晶体管包括被施加起始电压的栅极，被施加驱动电压的源极，和连接到第一节点的漏极；第三晶体管，该第三晶体管包括被施加驱动电压的栅极和源极，和连接到第二节点的漏极；第四晶体管，
15 用于使第一节点放电并对第二节点充电，该第四晶体管包括连接到下一级移位寄存器的输出终端的栅极和连接到第一节点的源极；第五晶体管，包括连接到第一节点的栅极和连接到第二节点的源极，用于使第二节点放电；第六晶体管，包括连接到第一节点的栅极，被输入时钟信号的源极，和连接到输出终端的漏极，用于输出作为输出电压的时钟信号；和第七晶体管，包括连接到第二节点
20 的栅极和连接到输出终端的源极，用于将通过第六晶体管输出的时钟信号降低到低电位。

该LCD器件包括用于显示图像的液晶面板，该液晶面板具有由栅线和数据线确定的像素，和形成在每一个像素中的薄膜晶体管；和一个移位寄存器，具有用于将信号连续施加到栅线上并去除输入信号的噪声的滤波器件。

25 LCD器件还包括用于将时钟信号施加到移位寄存器上的时钟发生单元，和用于将图像信号施加到液晶面板上的数据驱动单元。移位寄存器集成在具有薄膜晶体管的液晶面板上。

从下面结合附图对本发明的详细说明中，本发明的上述和其它的目的、特征、方面和优点将更加明确。

30

附图说明

附图提供对本发明的进一步的理解，其包含在说明书中并构成说明书的一部分，图解本发明的实施方式并且和说明书一起用于解释本发明的原理。

在附图中：

- 5 图 1 是显示常用液晶显示 (LCD) 器件的结构平面图；
图 2 是显示 LCD 器件的移位寄存器的结构的示意图；
图 3 是显示相关技术的移位寄存器的电路图；
图 4 是显示图 3 的移位寄存器的波形的视图；
图 5 是显示根据本发明的第一实施方式的移位寄存器的电路图；
10 图 6 是显示图 5 的移位寄存器的波形的视图；
图 7 是显示根据本发明的第二实施方式的移位寄存器的电路图；以及
图 8 是显示图 7 的移位寄存器的波形的视图。

具体实施方式

- 15 现在提供本发明的优选实施方式作为参考，在附图中示出所述实施方式的实施例。

下面，将参考附图解释本发明的液晶显示 (LCD) 器件的移位寄存器。

图 5 是显示根据本发明的第一实施方式的移位寄存器的电路图，图 6 是显示图 5 的移位寄存器的波形的视图。

- 20 如图所示，本发明的移位寄存器具有类似于图 3 的相关技术的移位寄存器的结构。因此，省略对相同结构的解释，仅仅解释它们之间的不同之处。

- 本发明的移位寄存器与图 3 的相关技术的移位寄存器的不同之处在于，本发明的移位寄存器具有去除信号中的噪声的装置。即，本发明的移位寄存器包含当施加第一时钟信号 C1 时导通的滤波晶体管 Tc，用于去除起始电压 Vst 中的噪声，和由第一节点 ND1 的充电电压导通的第九晶体管 T9，用于将输出信号输出至下一级中作为起始电压。移位寄存器由非晶半导体器件形成。
- 25

下面，参考图 6 对本发明第一实施方式的移位寄存器的操作进行解释。

- 如图 6 所示，将高态的起始电压 Vst1 输入到第一级移位寄存器中，然后输入低态的第一时钟信号 C1 和高态的第二时钟信号 C2。于是，第一晶体管 T1 和第六晶体管 T6 导通，从而由高驱动电压 Vdd 对第一节点 ND1 充电，并使第
- 30

二节点 ND2 放电。因此，第七晶体管 T7 导通，第八晶体管 T8 截止，从而通过第七晶体管 T7 输出低态的第一时钟信号 C1。因此，输出电压 Vout1 变低。将该低输出电压 Vout1 输入至下一级移位寄存器中，作为起始电压 Vst2。

5 滤波晶体管 Tc 由第一时钟信号 C1 导通。因此，当第一时钟信号 C1 为高时，滤波晶体管 Tc 导通，当第一时钟信号 C1 为低时，滤波晶体管 Tc 截止，从而滤波后的信号 CL1 等于第一时钟信号 C1。即，当第一时钟信号 C1 为高时，滤波晶体管 Tc 导通，从而起始电压 Vst1 接地。仅当第一时钟信号 C1 为低时，滤波晶体管 Tc 截止，从而起始电压 Vst1 被施加到第一晶体管 T1 和第六晶体管 T6 上。

10 一般来说，仅当输入到第九晶体管 T9 的第一时钟信号 C1 为高时，产生包含在下级移位晶体管的起始电压 Vst2 中并从第九晶体管 T9 输出的噪声。因此，通过与包含在起始电压 Vst2 中的噪声同步使滤波晶体管 Tc 动作，从而当滤波晶体管 Tc 导通时，通过接地连接去除包含在起始电压 Vst2 中的噪声。

15 当起始电压 Vst1 变低，并且将高态的第一时钟信号 C1 和低态的第二时钟信号 C2 输入到移位寄存器中时，第一晶体管 T1 截止，从而第一节点 ND1 变为浮动状态。因此，第七晶体管 T7 保持导通状态，第五晶体管 T5 截止，从而使第二节点 ND2 放电。因为通过第七晶体管 T7 输出高态的第一时钟信号 C1，所以输出电压 Vout1 变高。

20 当起始电压 Vst1 保持低态时，第一节点 ND1 保持浮动状态，从而输出低态的第一时钟信号 C1，作为输出电压 Vout1。然后，第四晶体管 T4 由从下一级移位寄存器输出的高输出电压导通，从而消除第一节点 ND1 的浮动状态。因此，第七晶体管 T7 截止，使得低态的输出电压 Vout1 变低并保持在低态。

25 当起始电压 Vst1 输入到第一级移位寄存器中时，输出电压 Vout1 输出到第一级移位寄存器的输出终端。输出电压施加到 LCD 器件的第一栅线上。当从第一级移位寄存器输出该输出电压 Vout1 时，启动下一级移位寄存器，从而将输出电压 Vout2 输出到下一列栅线上。施加到第二级移位寄存器上的起始电压 Vst2 是第九晶体管 T9 的输出信号。

30 如图 5 所示，与第七晶体管 T7 相似，第九晶体管 T9 由给第一节点 ND1 充电的电压导通，使得第九晶体管 T9 与第 7 晶体管 T7 同步。因此，输出电压 Vout1 施加到栅线上，同时，起始电压 Vst2 输入到下一级移位寄存器中。

由于以下的原因，在使用附加的第九晶体管 T9 的情况下，起始电压 V_{st2} 施加到下一级移位寄存器上。因为一般将电阻和电容连接到移位寄存器的输出终端上，所以衰减信号（即，输出电压 V_{out1} ）被输出到该输出终端。此外，因为当前级的移位寄存器通过形成在基板上的金属线连接到下一级移位寄存器上，通过金属线和外部电路等之间的干扰可以产生电荷，或者可以产生不希望得到的电位，从而使信号衰减。因此，一旦输出电压 V_{out1} 输入到下一级移位寄存器中作为起始电压，输出终端的衰减和当输出电压通过金属线时产生的衰减使起始电压极大地失真，从而不能使下一级移位寄存器工作。然而，在本发明中，提供附加晶体管 T9 从而阻止了上述问题的发生。当信号的衰减不大时，可以将输出电压 V_{out1} 作为起始电压。

如上所述，本发明的 LCD 器件的移位寄存器具有滤波装置，用于去除包含在起始电压中的噪声，从而一直将精确的信号输入到移位寄存器中。因此，防止了由于噪声而产生的移位寄存器的误操作，从而没有将不需要的信号施加到 LCD 器件上。

图 7 是显示根据本发明的第二实施方式的移位寄存器的电路图，图 8 是显示图 7 的移位寄存器的波形的视图。

除用于去除包含在起始电压中的噪声的滤波晶体管 T_c 的结构之外，图 7 所示的移位寄存器与图 5 所示的移位寄存器在结构和操作方面类似。以下将省略相同的解释，仅对滤波晶体管 T_c 的结构和操作进行解释。

如图所示，滤波晶体管 T_c 的栅极连接到第二节点 ND2，起始电压 V_{st1} 输入到滤波晶体管 T_c 的源极，滤波晶体管 T_c 的漏极接地。第九晶体管 T9 的栅极也连接到第一节点 ND1。

如图 8 所示，当高态的起始电压 V_{st} 输入到第一级移位寄存器中，并且低态的第一时钟信号 C1 和高态的第二时钟信号 C2 输入其中时，第一晶体管 T1 和第六晶体管 T6 导通。因此，第一节点 ND1 由高驱动电压 V_{dd} 充电，第二节点 ND2 放电。因此，第七晶体管 T7 导通，第八晶体管 T8 截止，从而通过第七晶体管 T7 输出低态的第一时钟信号 C1。因此，低态的输出电压 V_{out1} 施加到栅线 G1 上。将低输出电压 V_{out1} 输入到下一级移位寄存器中作为起始电压 V_{st2} 。因为低信号施加到滤波晶体管 T_c 的栅极上，所以起始电压 V_{st1} 被输入到移位寄存器中。

当低态的起始电压 V_{st1} 、高态的第一时钟信号 $C1$ 、和低态的第二时钟信号 $C2$ 输入到移位寄存器中时，第一晶体管 $T1$ 截止，从而第一节点 $ND1$ 变为浮动状态。因此，第七晶体管 $T7$ 保持导通状态，第五晶体管 $T5$ 导通，从而使第二节点 $ND2$ 放电。因此，高态的第一时钟信号 $C1$ 通过第七晶体管 $T7$ 输出，施加到栅线 $G1$ 上，同时，第一时钟信号 $C1$ 通过第九晶体管 $T9$ 输出，并输入到下一级移位寄存器中，作为起始电压 V_{st2} 。此时，输出滤波晶体管 T_c 保持截止状态，起始电压 V_{st1} 施加到移位寄存器中。

当起始电压 V_{st1} 保持低态时，第一节点 $ND1$ 保持浮动状态，从而低态的第一时钟信号 $C1$ 施加到栅线 $G1$ 上，作为输出电压 V_{out1} 。此时，滤波晶体管 T_c 导通，从而通过接地连接去除包含在起始电压中的噪声。

在高态的新起始电压被输入到移位寄存器中之前，起始电压 V_{out1} 保持低态，并且滤波晶体管 T_c 保持导通状态，从而去除包含在起始电压中的噪声。

根据本发明的第一实施方式，在图 5 的移位寄存器中，用于去除包含在起始电压中的噪声的滤波晶体管 T_c 由外部信号即时钟信号 $C1$ 和 $C2$ 导通。然而，在根据本发明第二实施方式的移位寄存器中，滤波晶体管 T_c 由移位寄存器本身的信号，即给第二节点 $ND2$ 充电的电压导通。当滤波晶体管 T_c 由移位寄存器本身的信号导通时，施加到图 7 所示滤波晶体管 T_c 上的信号的波形不同于施加到图 5 所示滤波晶体管 T_c 上的信号的波形（即图 7 所示滤波晶体管 T_c 的工作时间不同于图 5 所示滤波晶体管 T_c 的工作时间），从而去除噪声的效果也互不相同。

如上所述，包含在信号中的噪声不仅由输出终端的电容产生，还可以由用于使移位寄存器互相连接的金属线和外部电路之间的干扰产生。即使在金属线中产生的噪声低于在输出终端产生的噪声，金属线中产生的噪声也可以引起电路的误操作。

在第一实施方式中，滤波晶体管 T_c 周期性地由时钟信号 $C1$ 和 $C2$ 导通/截止，从而仅仅在时钟信号 $C1$ 和 $C2$ 被施加到输出终端的晶体管上的期间去除噪声。然而，在第二实施方式中，通过采用内部信号，将图 8 所示的信号输入到滤波晶体管 T_c 中，从而延长用于去除噪声的周期。因此，能够有效地去除由于和外部电路冲突而产生的包含在通过金属线的信号中的噪声。

图 5 和 7 所示的移位寄存器由两相的时钟信号即第一时钟信号 $C1$ 和第二

时钟信号 C2 控制。然而，本发明不仅可以由两相的时钟信号控制，还可以由三相的时钟信号控制。

移位寄存器在液晶面板的非图像显示区域形成，并且连续地将输出电压（即扫描信号）施加到形成在图像显示区域的栅线上。当将输出电压施加到栅线上时，5 连接到栅线上的薄膜晶体管工作，从而将图像信号施加到像素上。

在本发明中，提供滤波器件以去除包含在信号中的噪声，从而阻止移位寄存器的误操作，并且阻止 LCD 器件的劣化。

正如在不脱离其精神和必要特征的情况下，本发明可以以几种形式实施，也应该理解除非特别指出，上述实施方式不限于上述说明的任何细节，而应该10 被广义地解释为落在权利要求所限定的精神和范围之内，因此所附权利要求意欲包含落入权利要求的界限和范围之内、或者其等效界限和范围之内内的所有变化和修改。

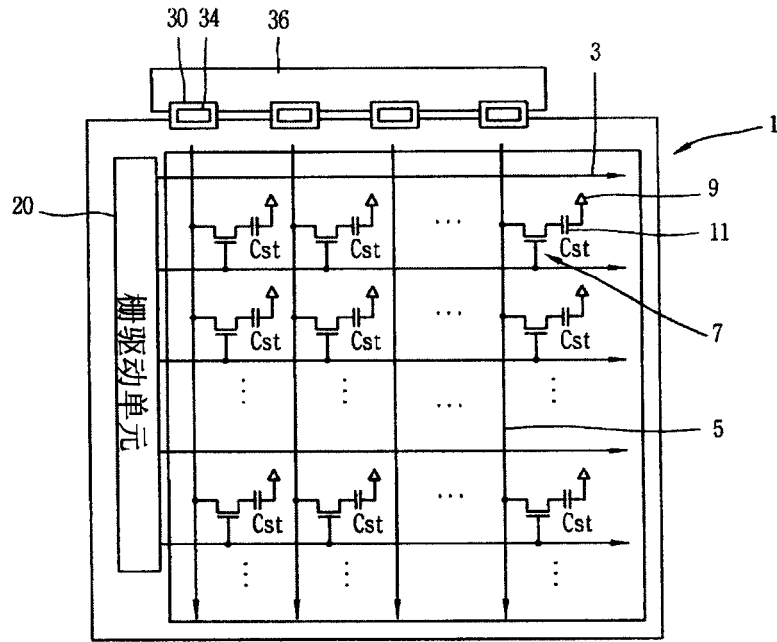


图 1

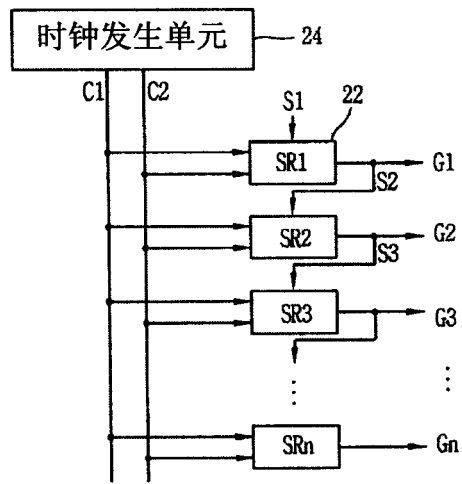


图 2

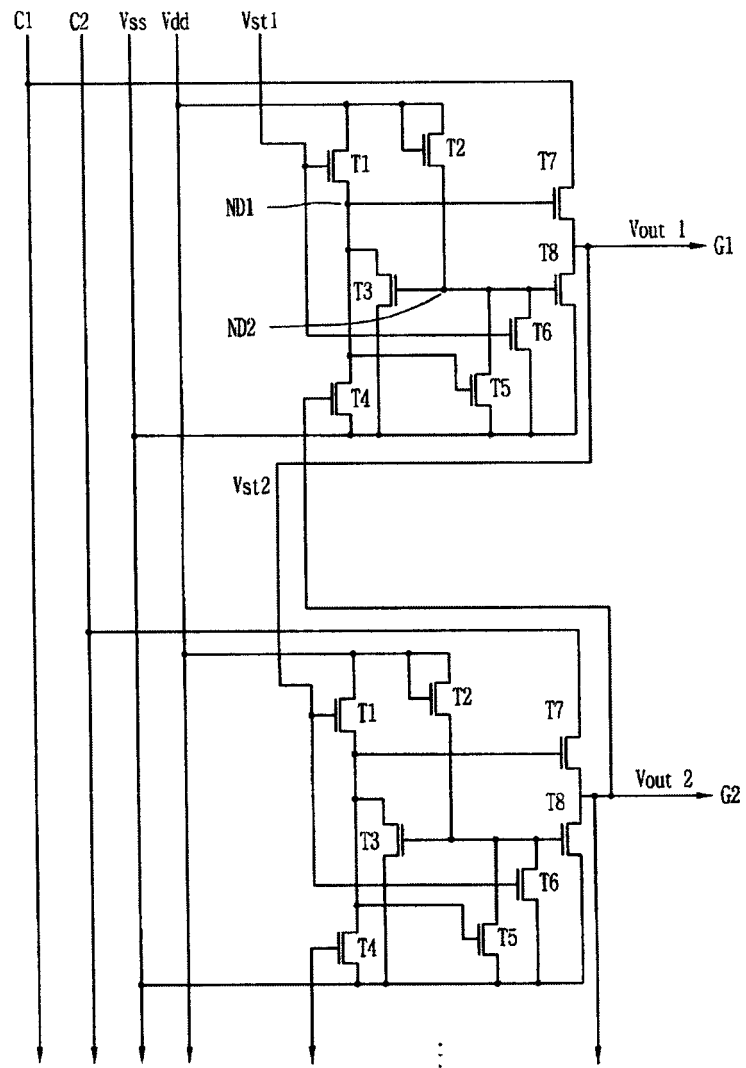


图 3

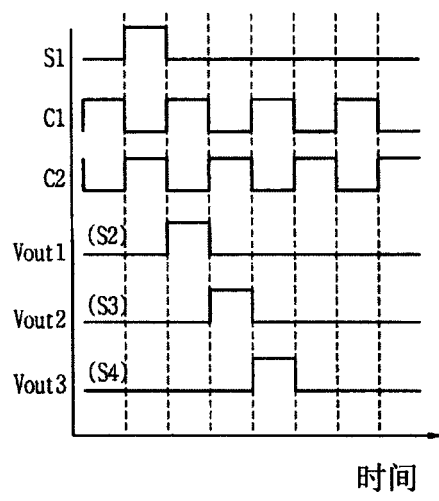


图 4

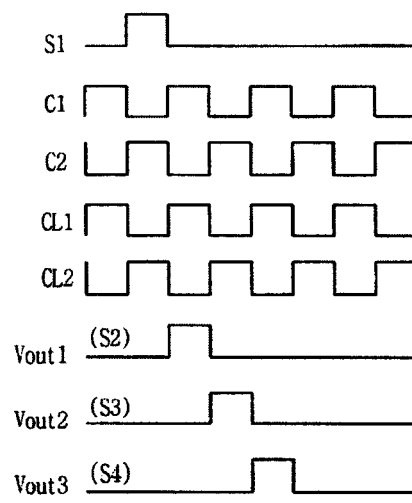


图 6

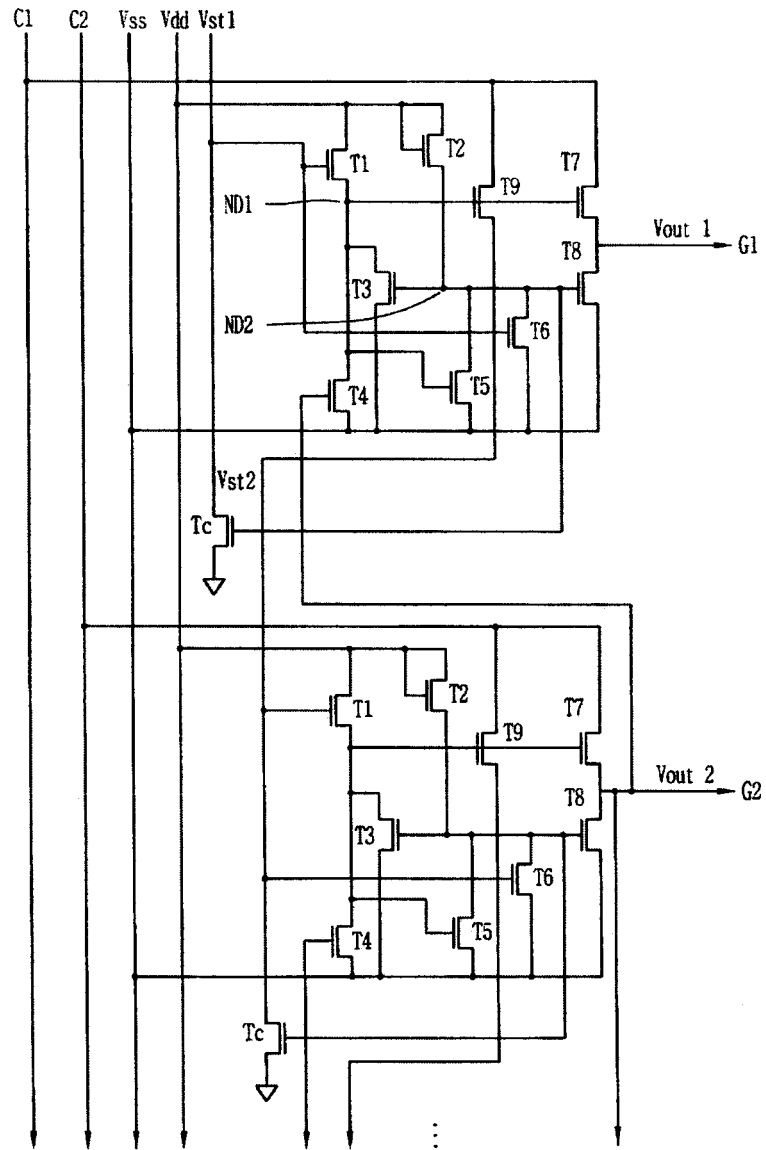


图 7

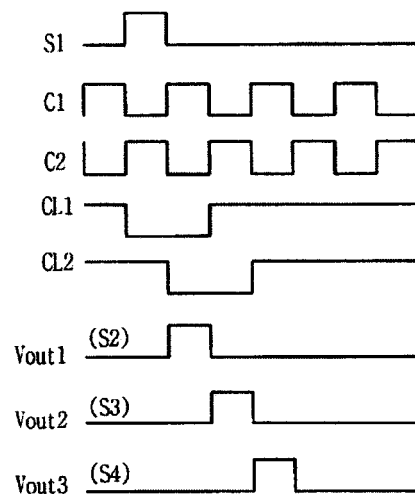


图 8

