



[12] 发明专利申请公开说明书

[21] 申请号 03158009.2

[43] 公开日 2004 年 4 月 14 日

[11] 公开号 CN 1488978A

[22] 申请日 2003.7.26 [21] 申请号 03158009.2

[30] 优先权

[32] 2002.7.26 [33] KR [31] 0044155/2002

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 李升佑

[74] 专利代理机构 北京市柳沈律师事务所

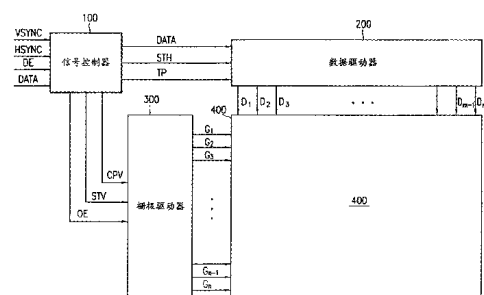
代理人 吕晓章 马 莹

权利要求书 2 页 说明书 8 页 附图 5 页

[54] 发明名称 具有预充电配制的液晶显示器及其
制造方法

[57] 摘要

一种液晶显示器，包括一个液晶板组件，该组件包括：多个栅极线、多个数据线和多个与栅极线和数据线相连的像素；一个信号控制器，它从外部设备接收图像数据、垂直同步信号、水平同步信号和数据使能信号，产生驱动液晶板组件的控制信号，计数从垂直同步信号脉冲到随后的数据使能信号脉冲之间的水平同步信号的脉冲数目，和产生具有与后来的数据使能信号脉冲同步的主充电脉冲和在主充电脉冲前的预充电脉冲的垂直同步启动信号；一个栅极驱动器，它在预充电脉冲和主充电脉冲的基础上激活像素；一个数据驱动器，它从所述信号控制器接收图像数据并把该图像数据写到所激活的像素上。



1. 一种液晶显示器, 它包括:

5 一个液晶板组件, 它包括多个栅极线、多个数据线和多个与所述栅极线和数据线相连的像素;

10 一个信号控制器, 用于从一个外部设备接收图像数据、垂直同步信号、水平同步信号和数据使能信号, 产生用于驱动所述液晶板组件的控制信号, 计数从垂直同步信号脉冲到随后的数据使能信号脉冲之间的水平同步信号的脉冲数目, 和产生具有与后来的数据使能信号脉冲同步的主充电脉冲和在该主充电脉冲之前的预充电脉冲的垂直同步启动信号;

一个栅极驱动器, 用于在所述预充电脉冲和主充电脉冲的基础上激活所述像素;

一个数据驱动器, 用于从所述信号控制器接收所述图像数据并将所述图像数据写入到被激活的像素上。

15 2. 根据权利要求1所述的液晶显示器, 其中, 在1点反相的情况下, 预充电脉冲先于主充电脉冲2个时钟产生。

3. 根据权利要求1所述的液晶显示器, 其中在2点反相的情况下, 预充电脉冲先于主充电脉冲4个时钟产生。

4. 一种驱动液晶显示器的方法, 包括:

20 确定垂直同步信号和水平同步信号的极性是正还是负;

根据所述同步信号的极性设置垂直和水平同步信号的计数参考点;

确定在预定的帧数中垂直同步信号的后沿是否保持恒定;

如果所述垂直同步信号的后沿保持恒定, 则从垂直同步启动信号脉冲开始计数水平同步信号的脉冲数;

25 如果所述水平同步信号的脉冲计数达到一个预定值, 则产生垂直同步启动信号的脉冲。

5. 根据权利要求4所述的驱动方法, 其中, 所述预定值等于 $(X - 2 \times R)$, 其中 X 是产生数据使能信号脉冲时的计数值, R 是一个点反相的反相单元。

6. 根据权利要求4所述的驱动方法, 其中, 所述极性确定包括:

30 当产生指出垂直或水平同步信号的上升沿的脉冲时, 计数高电平区段; 当产生指出垂直或水平同步信号的下降沿的脉冲时, 计数低电平区段; 和

5

如果通过将所述高电平区段和所述低电平区段的计数进行比较所述高电平区段的计数大于所述低电平区段的计数，则确定所述垂直或水平同步信号是负型； 如果通过将所述高电平区段和所述低电平区段的计数进行比较所述高电平区段的计数小于所述低电平区段的计数，则确定所述垂直或水平同步信号是正型。

7. 根据权利要求4所述的驱动方法，其中，如果垂直和水平同步信号的极性是正型，则计数参考点是垂直和水平同步信号的下降沿，如果垂直和水平同步信号的极性是负型，则计数参考点是垂直和水平同步信号的上升沿。

具有预充电配制的液晶显示器及其制造方法

5 技术领域

本发明涉及液晶显示器及其驱动方法，特别是涉及具有预充电配制的液晶显示器及其驱动方法。

背景技术

- 10 随着个人计算机和电视机变得轻而薄，显示设备也需要变得轻而薄。为了满足这些需要，已经开发了用于代替阴极射线管（CRT）的诸如液晶显示器（LCD）的平板显示器，并在各个领域得到了应用。

LCD 显示板包括一个具有矩阵排列的像素图形面板和一个对置面板。
一个具有电介各向异性的液晶层安排在两个面板之间。LCD 通过控制施加到液晶层上的电场强度来控制通过液晶层的光的透射率，从而显示所期望的图像。

15 最近，扫描线即栅极线的数量随着分辨率的提高而增加；因此，对一行中的像素充电的时间迅速减小。为了补偿所减少的充电时间，采用了预充电。即，要被充电的像素通过具有相同极性的相邻像素的数据电压预充电，然后再用它们自己的数据电压充电。即，栅极线在一帧内驱动两次。

20 为了在一帧内两次把栅极导通电压加给一个栅极线，LCD 的信号控制器在每帧内两次产生将施加给栅极驱动器的垂直同步信号（STV）。根据数据使能信号（DE）产生 STV。例如，利用一个计数器对所述 DE 的空白区的数目进行计数，然后根据计数，在指定的时间预先产生 STV。

25 不过，由于只有当有效数据存在时 DE 才变为高电平，所以，这个方案当有效数据不规则进入时就存在一个问题。即，有效数据的不规则定时使得 DE 的空白区不规则，这就难以在准确的时间产生垂直同步信号 STV。

发明概述

本发明的目的是解决传统技术的这些问题。

30 本发明提供一种液晶显示器，它包括：一个液晶板组件，它包括：多个栅极线、多个数据线、和多个与栅极线和数据线相连的像素；一个信号控制器，它用于从一

个外部设备接收图像数据、垂直同步信号、水平同步信号和数据使能信号，产生驱动液晶板组件的控制信号，从垂直同步信号脉冲开始到随后的数据使能信号结束之间水平同步信号的脉冲数目进行计数，和产生具有与后来的数据使能信号同步的主充电脉冲和在主充电脉冲前的预充电脉冲的垂直同步启动信号；一个栅极驱动器，它根据预充电脉冲和主充电脉冲来驱动像素；一个数据驱动器，它接收来自于信号控制器的图像数据并把该图像数据写在所驱动的像素上。

在1点反相和2点反相（1-dot inversion and 2-dot inversion）的情况下，预充电脉冲分别先于主充电脉冲2个时钟和4个时钟产生。

提供一种驱动液晶显示器的方法，包括：确定垂直同步信号和水平同步信号的极性是正还是负；根据同步信号的极性设置垂直和水平同步信号的计数参考点；确定在预定的帧数中垂直同步信号的后沿是否保持恒定；如果垂直同步信号的后沿保持恒定，从垂直同步启动信号脉冲开始计数水平同步信号的脉冲数；如果所计数的水平同步信号的脉冲数目达到一个预定值，则产生垂直同步信号的脉冲。

这个预定值可以等于 $X - 2 \times R$ ，其中 X 是在数据使能信号脉冲产生时的计数值， R 是点反相的反相单元。

极性确定最好包括：当产生表示垂直或水平同步信号的上升沿的脉冲时，计数高电平区段；当产生表示垂直或水平同步信号的下降沿的脉冲时，计数低电平区段；如果通过比较高电平区段和低电平区段的计数值、所计数的高电平区段的计数大于所计数的低电平区段的计数，则确定垂直或水平同步信号为负型；如果通过比较高电平区段和低电平区段的计数值、所计数的高电平区段的计数小于所计数的低电平区段的计数，则确定垂直或水平同步信号为正型。

如果垂直和水平同步信号的极性是正型，则计数参考点最好是垂直和水平同步信号的下降沿，如果垂直和水平同步信号的极性是负型，则计数参考点最好是垂直和水平同步信号的上升沿。

附图说明

通过参照附图详细描述最佳实施例，本发明上述的和其它的优点将变得更明显。

图1是本发明的一个实施例的LCD方块图；

图2是本发明的一个实施例的利用存储器产生垂直同步启动信号的信号波形图；

图3是本发明的另一个实施例的产生垂直同步启动信号的信号波形图；

图4是用于确定同步信号的极性的示例方法的波形图；

图5是用于确定图4所示的同步信号的极性的处理的流程图;

图6是解释对于本发明的实施例的LCD产生垂直同步启动信号的过程的流程图。

具体实施方式

- 5 下面参照附图详细描述本发明, 图中展示了本发明的最佳实施例。不过, 本发明可以以许多不同形式实施, 它不限于这里所述的实施例。在附图中, 为了清楚, 层和区域的厚度被扩大了。相同的标号表示相同的元件。可以理解, 当谈及一个元件例如层、薄膜、区域、基片、或板放在另一个元件上的时候, 它可能是直接放在另一元件上, 或者也可能存在一个中介元件。相比之下, 当谈及一个元件“直接放在”
- 10 另一元件上的时候, 就没有中介元件存在。

下面参照附图详细描述本发明的实施例的液晶显示器及其驱动方法。

图1是按照本发明的一个实施例的的LCD的方块图。

如图1所示, 本发明一个实施例的LCD包括信号控制器100、数据驱动器200、栅极驱动器300、和液晶板组件400。

- 15 信号控制器100从一个外部图形源(未示出)接收垂直同步信号VSYNC、水平同步信号HSYNC、数据使能信号DE和RGB图像数据DATA。信号控制器100把图像数据DATA的数据格式转换成适合于数据驱动器200的规格, 并产生一个在数据驱动器100和液晶板组件400之间提供信号传输的标准定时的水平同步启动信号STV和负载信号TP。信号控制器100把所转换的图像数据、水平同步启动信号STV、
- 20 和负载信号TP输出到数据驱动器200。

此外, 信号控制器100产生: 用于选择第一栅极线的垂直同步启动信号STV、用于顺序选择下面的栅极线的栅极时钟CPV和用于控制栅极驱动器300输出的输出使能信号OE, 它们都被提供给栅极驱动器300。

- 特别是, 来自于信号控制器100的垂直同步启动信号包括在每一帧中的预充电脉冲和主充电脉冲。
- 25

图2示出了本发明一个实施例的利用存储器产生垂直同步启动信号的信号波形。

- 在图2中, 参考符号VSYNC、HSYNC、DE、STV1、STV2分别是垂直同步信号、水平同步信号、数据使能信号、垂直同步启动信号、1点反相预充电的垂直同步启动信号和2点反相垂直同步启动信号的波形。STV1、STV2的第一脉冲和第二脉冲分别用于利用它们自己的图像数据的预充电和主充电。按照相同的方式, STV2的第一脉冲用于对应的栅极线的预充电, 第二脉冲用于将需要显示的图像数据提供给
- 30

对应栅极线的像素。

按照本实施例，即使数据使能信号 DE 的有效数据区是不规则的，利用存储像素行的图像数据的行存储器也能产生适合于数据使能信号 DE 的有效数据区垂直同步启动信号。特别是，垂直同步启动信号具有两个分别用于预充电和主充电的脉冲。

5 利用行存储器的具有不规则有效数据区的以随机 DE 方式预充电的 LCD 的例子公开在 2001 年 2 月 15 日递交的韩国专利申请 NO. 2001 - 0007453、2002 年 2 月 15 日递交的美国专利 NO. 10 / 075285、2001 年 5 月 14 日递交的日本专利申请 NO. 2001 - 142852、2002 年 2 月 15 日递交的中国专利申请 NO. 02108301.0、2002 年 2 月 12 日递交的欧洲专利申请 NO. 02002092.1 中，这些申请在这里引入作为参考。

10 图 3 是用于本发明的另一个实施例的 LCD 的信号 VSYNC、HSYNC、DE、STV、STV1'、STV2' 的波形。

信号 STV 是普通的垂直同步启动信号，图中特别示出它与本实施例的垂直同步启动信号 STV1'、STV2' 的比较。信号 STV1' 是 1 点反相的预充电的垂直同步启动信号，信号 STV2' 是 2 点反相的预充电的垂直同步启动信号。每个信号 STV1' 或 STV2' 15 的第一脉冲和第二脉冲分别用于预充电和主充电。

栅极驱动器 300 响应垂直同步启动信号 STV1' 和 STV2' 产生栅极信号。本实施例是基于在垂直同步信号 VSYNC 的一个脉冲和数据使能信号 DE 的一个脉冲之间的水平同步信号 HSYNC 的脉冲数是恒定的条件下的观察结果做出的。

信号控制器 100 计数从垂直同步信号 VSYNC 的上升沿开始到数据使能信号 DE 20 的上升沿结束的水平同步信号 HSYNC 的脉冲数目。信号控制器 100 利用所计数的数目在紧跟着所述数据使能信号 DE 的上升沿之后产生垂直同步启动信号 STV1' 或 STV2' 的主充电脉冲。同时，信号控制器 100 刚好在数据使能信号 DE 的上升沿之前的两个时钟产生一个 1 点反相的垂直同步启动信号 STV1' 的预充电脉冲，同时，刚好在数据使能信号 DE 的上升沿以前的 4 个时钟产生一个 2 点反相的垂直同步启动 25 信号 STV2' 的预充电脉冲。

将参照流程图对垂直同步启动信号 STV1' 和 STV2' 的产生作更详细描述。

数据驱动器 200 包括多个数据驱动器 IC，它利用来自于信号控制器 100 的控制信号 STH 和 TP 以及图像数据 DATA 产生多个数据信号 D1 - Dm，并把它加到液晶板组件 400 上。例如，数据驱动器 200 锁存以顺序方式输入的图像数据，把定时 30 系统从“时间扫描点”转换为“时间扫描线”，并把数据信号 D1,D2,...Dm-1,Dm 输出给液晶板组件 400 的数据线。

栅极驱动器 300 包括多个栅极驱动器 IC, 它响应于从信号控制器 100 来的控制信号 CPV、STV 和 OE, 对液晶板组件 400 上的栅极线进行扫描。这里, “扫描”的意思是使连接栅极线的像素通过顺序地把栅极导通电压加到栅极线上而处于可写状态。

- 5 在本实施例的 LCD 中, 栅极线在一帧内被驱动两次。即, 响应垂直同步启动信号 STV1' 或 STV2' 两个脉冲, 重复产生栅极导通电压, 并将其加到栅极线上。因此, 每个栅极线通过第一次产生的栅极导通电压被驱动以进行预充电操作, 并通过第二次产生的栅极导通电压再次被驱动以进行主充电。

- 10 液晶板组件 400 包括多个栅极线、多个与栅极线相交的数据线、多个与栅极线和数据线相连并以矩阵形式安排的像素。每个像素包括: 一个液晶电容器 (未示出); 一个薄膜晶体管 (TFT), 它的栅极、源极、和漏极分别连接到栅极线之一、数据线之一和液晶电容器; 还包括一个与 LC 电容器并联的存储电容器 (未示出)。

- 15 当栅极驱动器 300 把脉冲形式的栅极导通电压加到栅极线以接通与所述栅极线相连的像素的薄膜晶体管的时候, 数据驱动器 200 把数据电压加到数据线。这些电压通过像素的薄膜晶体管加到 LC 电容器和存储电容器, 通过驱动这些电容器执行规定的显示操作。

- 20 信号控制器 100 利用上述的垂直同步信号 VSYNC、水平同步信号 HSYNC 和数据使能信号 DE 之间的关系来产生垂直同步启动信号 STV1' 和 STV2'。这里, 垂直同步信号 VSYNC 的上升沿 (如果垂直同步信号是正型) 和随后的数据使能信号 DE 的脉冲的上升沿之间的时间周期称之为后沿。除了图像信号的格式变化或者标度修改以使图像信号与 LCD 的分辨率匹配的瞬间, 所述后沿总是恒定的。因此, 信号控制器 100 按后沿计数水平同步信号的脉冲数目, 并确定产生垂直同步启动信号 STV1' 和 STV2' 的脉冲的定时。为了按后沿计数水平同步信号 HSYNC 的脉冲数目, 需要确定同步信号 VSYNC 和 HSYNC 的极性。

- 25 图 4 是解释确定同步信号 SYNC 的极性的方法的信号波形图, 图 5 是确定同步信号的极性的典示例方法的流程图。

- 30 如图 4 所示, 在正或负型的同步信号 SYNC 的上升沿和下降沿处产生沿脉冲。一个高电平信号 SYNC 具有短于低电平区段的高电平区段, 而一个低电平信号 SYNC 具有长于低电平区段的高电平区段。现在, 产生在同步信号 SYNC 的上升沿的沿脉冲称之为正沿脉冲 PEP, 而产生在同步信号 SYNC 的下降沿的沿脉冲称之为负沿脉冲 NEP。

下面，参照附图 5 描述确定同步信号的极性的示例方法。

首先，确定同步信号 SYNC 的类型。

当产生正沿脉冲 PEP 时，计数高电平区段，而当产生负沿脉冲 NEP 时，计数低电平区段。然后，比较高电平区段和低电平区段的计数值。如果高电平区段的计数值大于低电平区段的计数值，同步信号 SYNC 的类型定为负，如果低电平区段的计数值大于高电平区段的计数值，则其类型确定为正。

图 5 的流程图详细地解释了所述确定过程。

首先，当操作开始 (S51) 时，确定正沿脉冲 PEP 是否是 1 (高电平) (S52)。按照本发明的一个实施例，引入一个计数高电平区段的变量 (以后称之为“高电平计数变量”) HIGH_CNT 和一个计数低电平区段的变量 (以后称之为“低电平计数变量”) LOW_CNT。

如果正沿脉冲 PEP 在步 S52 是 1，高电平计数变量 HIGH_CNT 复位到零以便计数高电平区段，然后存储低电平计数变量 LOW_CNT 的计数值 (S53)。相反，如果正沿脉冲 PEP 在步 S52 不是 1，则高电平计数变量 HIGH_CNT 和 低电平计数变量 LOW_CNT 两者的值都增加 1。

接着，确定负沿脉冲 NEP 是否是 1 (高电平) (S55)。如果负沿脉冲 NEP 在步 S55 是 1，低电平计数变量 LOW_CNT 复位到零以便计数低电平区段，然后存储所计数的高电平计数变量 HIGH_CNT 的计数值 (S56)。另一方面，如果负沿脉冲 NEP 在步 S55 不是 1，则高电平计数变量 HIGH_CNT 和 低电平计数变量 LOW_CNT 两者的值都增加 1。

接着，分别在步骤 S53 和步骤 S56 比较存入的高电平计数变量 HIGH_CNT 和低电平计数变量 LOW_CNT。如果低电平计数变量 LOW_CNT 的值大于高电平计数变量 HIGH_CNT 的值，则确定同步信号 SYNC 是正型 (S59)。相反，如果高电平计数变量 HIGH_CNT 的值大于低电平计数变量 LOW_CNT 的值，则确定同步信号 SYNC 是负型 (S60)。

接着，控制流程返回 (S61)，重复上述的程序。

确定同步信号 SYNC 的极性的上述方法用于在信号控制器 100 中产生垂直同步启动信号。

现在，参照附图 6 描述本发明一个实施例的产生垂直同步启动信号的方法。

图 6 是一个流程图，它示出了根据本发明一个实施例的产生用于 LCD 的垂直同步启动信号的示例性处理。

如果控制流程开始,最好利用上述图 5 所示的过程确定同步信号的极性是否是正型 (S71)。其中存在一些变量,如垂直同步信号计数参考变量 VSYNC_start,水平同步信号计数参考变量 HSYNC_start 和水平同步信号计数变量 HCNT。如以上所述,因为沿脉冲产生在同步信号的上升沿和下降沿这两处,所以,根据同步信号的极性,

5 沿脉冲之一被确定为计数的参考。

如果同步信号的极性是正型,将计数参考变量 VSYNC_start 和 HSYNC_start 分别设置为用于垂直同步信号 VSYNC 和水平同步信号 HSYNC 的负沿脉冲 NEP (S72)。即,如果同步信号的极性是正型,计数操作在每个同步信号 VSYNC 或 HSYNC 的下降沿开始。

10 相反,如果同步信号的极性不是正型,即为负型,分别将计数参考变量 VSYNC_start 和 HSYNC_start 设置为用于垂直同步信号 VSYNC 和水平同步信号 HSYNC 的正沿脉冲 NEP (S73)。换言之,如果同步信号的极性是负型,计数操作在每个同步信号 VSYNC 或 HSYNC 的上升沿开始。

接着,确定垂直后沿是否对于任何 N 个帧保持恒定 (S74)。垂直后沿被规定为
15 垂直同步信号 VSYNC 的后沿,它是从垂直同步信号的脉冲上升到随后的数据使能信号 DE 的脉冲的一段时间周期。如以上所述,除了图像数据的格式变化或标度修改以使图像数据与 LCD 的分离件匹配的瞬间,这个垂直后沿总是恒定的。步骤 S74 进一步确定后沿是否变化了,如果垂直后沿不是恒定的,控制流程返回到开始,以确定同步信号的类型。

20 如果垂直后沿对任一 N 个帧保持恒定,则确定垂直同步信号计数参考变量 VSYNC_start 是否是 1 (S75)。步骤 S75 确认在垂直同步信号 VSYNC 中是否产生了一个脉冲。如果计数参考变量 VSYNC_start 是“1”,则计数变量 HCNT 被复位 (S76),如果不是“1”,则流程跳到下一步 S77。因此,计数变量 HCNT 开始计算究竟什么时候垂直同步信号 VSYNC 的脉冲才产生。

25 接着,确定水平同步信号计数参考变量 HSYNC_start 是否是 1 (S77)。步骤 S77 确认在水平同步信号 HSYNC 中是否产生了一个脉冲。如果计数参考变量 HSYNC_start 是 1,则计数变量 HCNT 增加 1 (向上计数的) (S78),如果不是 1,则流程跳到下一步 S79。结果是,计数变量 HCNT 在垂直后沿中将水平同步信号 HSYNC 的脉冲数增加 1。

30 如以上所述,由于从垂直同步信号 VSYNC 的一个脉冲到随后的数据使能信号 DE 的脉冲的水平同步信号 HSYNC 的脉冲数是恒定的,当计数变量 HCNT 达到一

个预定值 X 的时候,会产生一个数据使能信号脉冲。即、计数值 X 指出数据使能信号 DE 脉冲的产生时间。因此,当计数变量 $HCNT$ 达到计数值 X 时,可以产生所述垂直同步启动信号 STV 的主脉冲。此外,在这个时间点以前两个时钟,可以产生所述垂直同步启动信号 STV 的预充电脉冲。

5 图 6 所示的步骤 $S79-S81$ 描述了上述的处理。即,确定计数变量 $HCNT$ 是否达到了预定值 X 和 $(X-2 \times R)$ 中的一个 ($S79$)。当计数变量 $HCNT$ 达到了预定值 X 和 $(X-2XR)$ 中的一个的时候,产生所述垂直同步启动信号 STV ,否则垂直同步启动信号 STV 就不产生 ($S81$)。这里, R 是一个常数,表示点反相的类型, R 对于 1 点反相等于 1,对于 2 点反相等于 2。

10 如果步骤 $S80$ 或 $S81$ 已完成,控制流程就返回到开始点以确定同步信号的类型。因此,所产生的垂直同步启动信号 STV 具有一个在产生数据使能信号 DE 的脉冲以前的预充电脉冲和一个在产生数据使能信号 DE 的脉冲时的主充电脉冲。

如以上所述,本发明该实施例的 LCD 和驱动方法不使用存储器而是通过对垂直后沿中水平同步信号的脉冲进行计数来产生包括用于对像素进行预充电和主充电的
15 两个脉冲的垂直同步启动信号。

本实施例和使用存储器的实施例相比有各种优点。例如,具有预充电配制的 LCD 的信号控制器需要三个用于 1 点反相的行存储器和五个用于 2 点反相的行存储器。不过,即使只有三个行存储器,对于 LCD 的信号控制器也是一个很大的负担。首先,因为存储所占的空间增加,使包括信号控制器在内的 IC 的成本增加。此外,因为有
20 存储器,使运行于所述信号控制器中的控制逻辑和数据总线变得很复杂。这个问题在 2 点反相预充电中更为严重。本实施例不使用存储器并通过对不规则有效数据进行预充电而解决了这些问题。

虽然本发明结合目前认为最实用、最佳的实施例进行了描述,可以理解,本发明并不局限于所公开的这些实施例,相反,本发明试图覆盖包括在本发明权利要求的
25 精神和范围内的各种修改和等效方案。

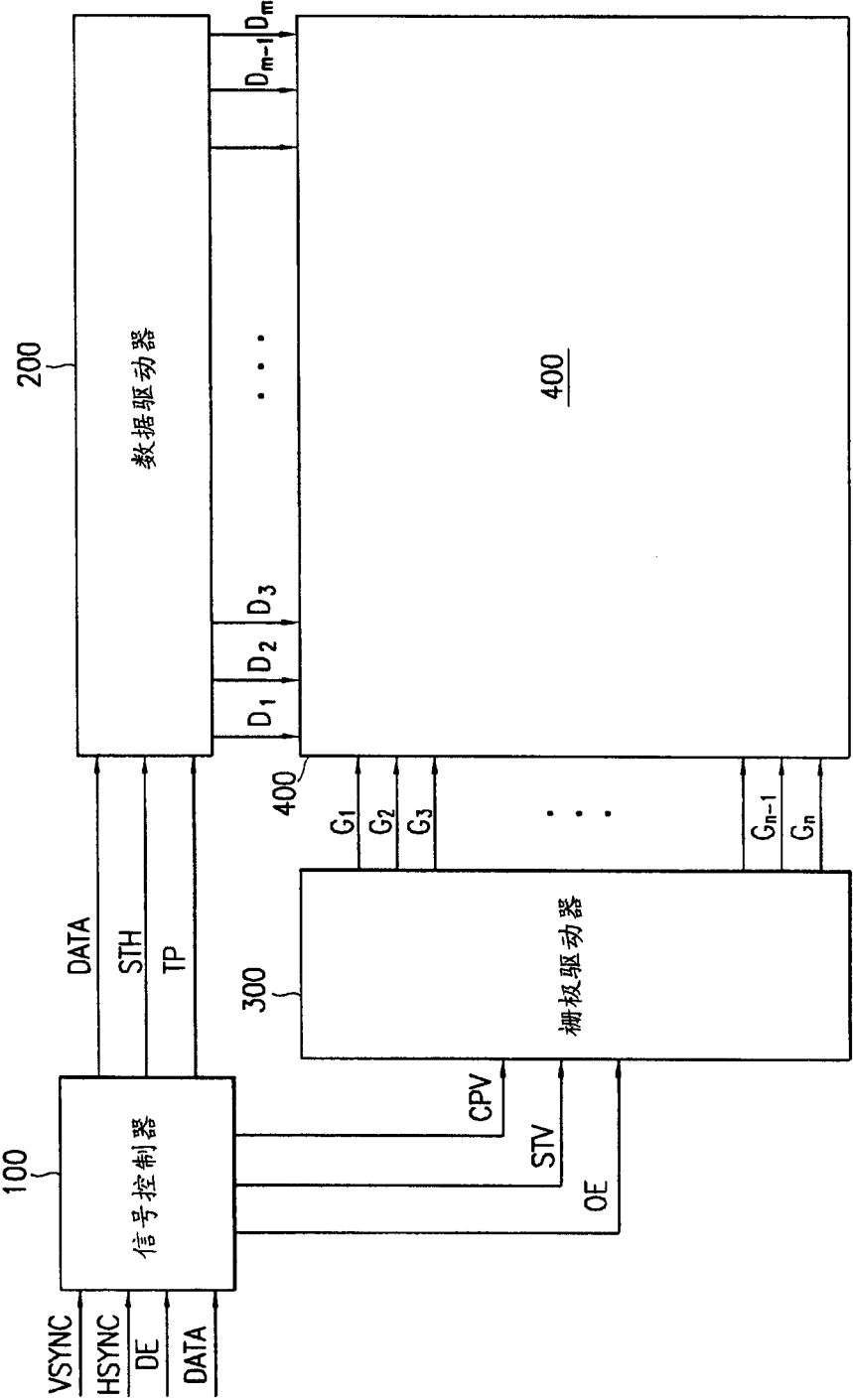


图 1

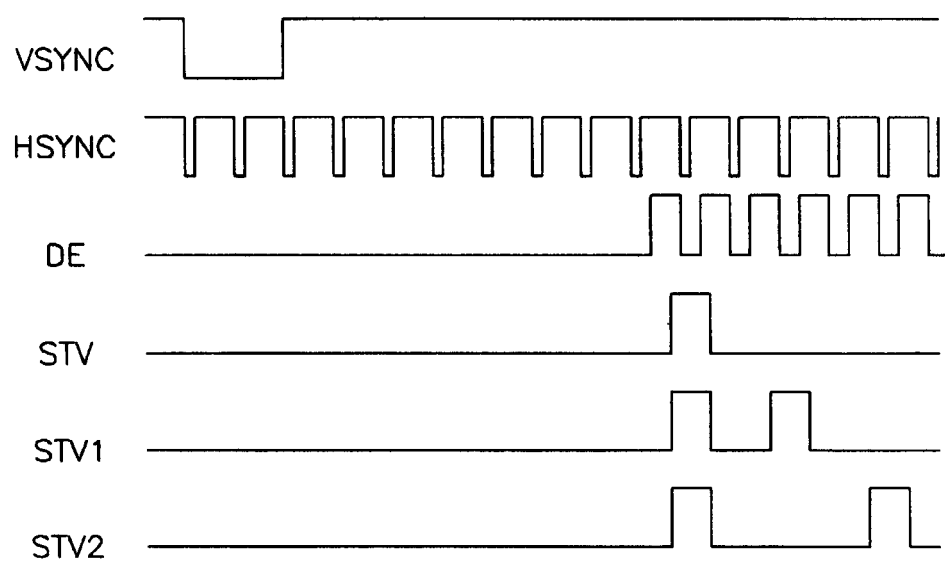


图 2

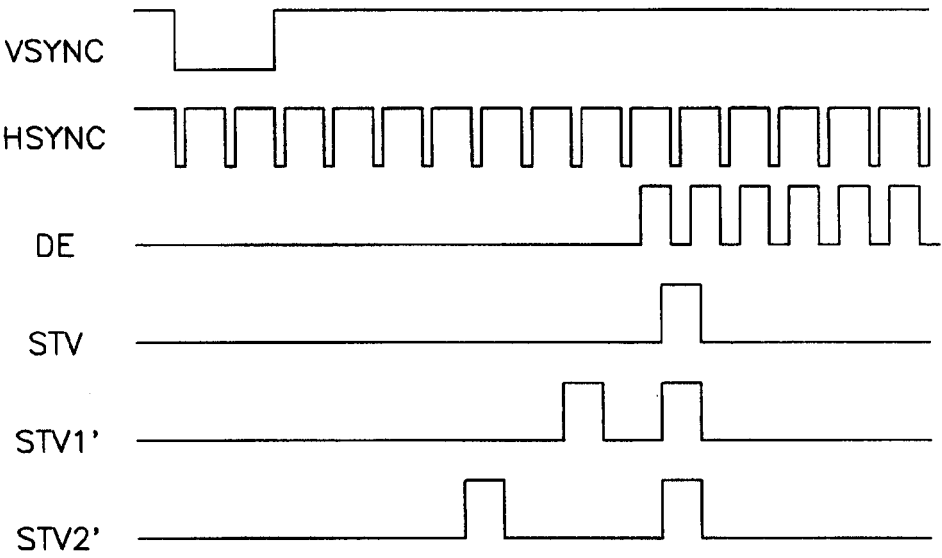


图 3

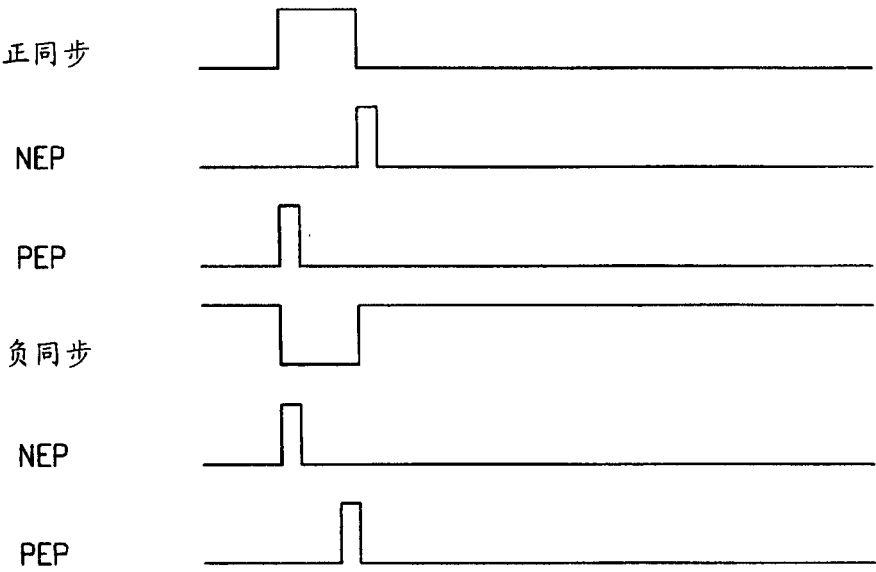


图 4

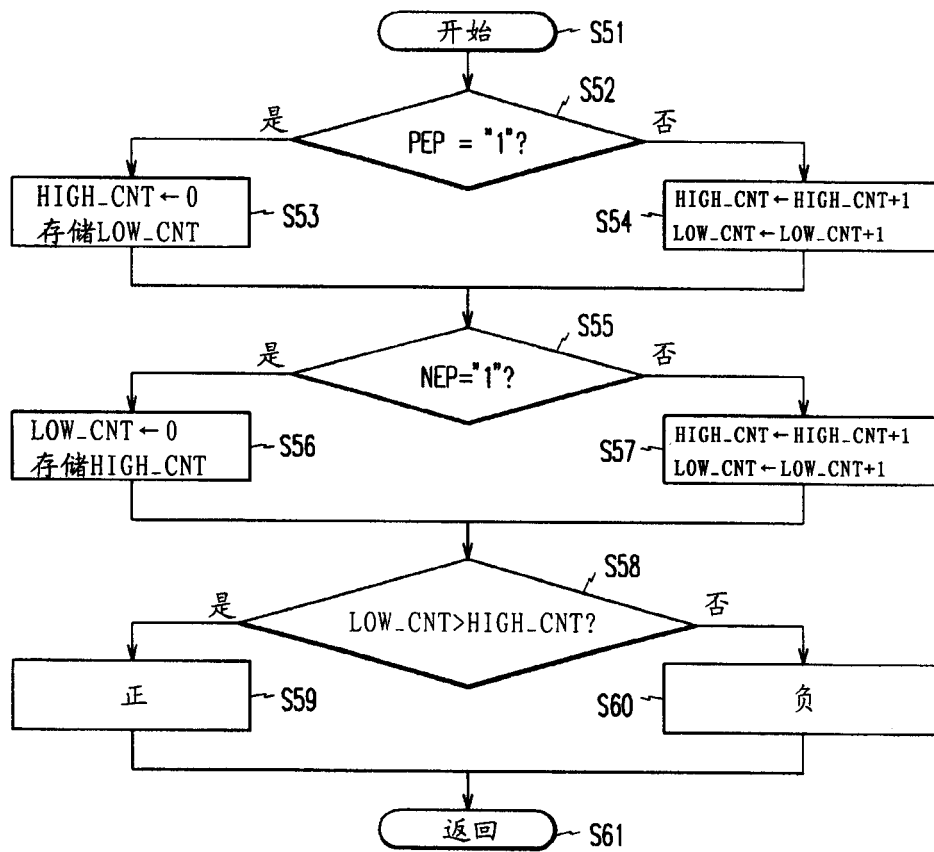


图 5

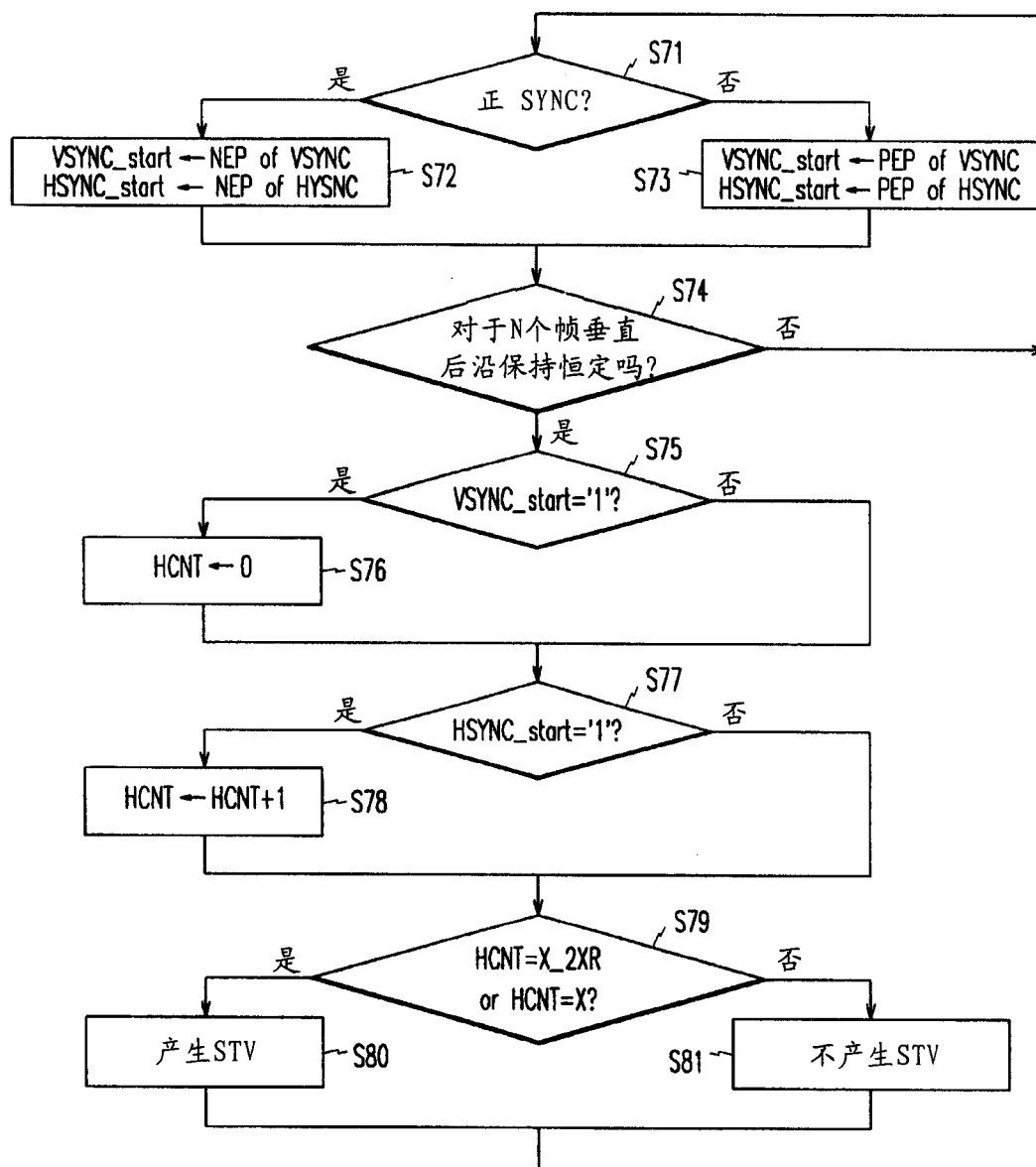


图 6

专利名称(译)	具有预充电配制的液晶显示器及其制造方法		
公开(公告)号	CN1488978A	公开(公告)日	2004-04-14
申请号	CN03158009.2	申请日	2003-07-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李升佑		
发明人	李升佑		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66 G02F1/136 H01L29/786		
CPC分类号	G09G3/3648 G09G2310/0251 G09G3/3677 G09G3/3614 G09G2310/063		
代理人(译)	马莹		
优先权	1020020044155 2002-07-26 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器，包括一个液晶板组件，该组件包括：多个栅极线、多个数据线和多个与栅极线和数据线相连的像素；一个信号控制器，它从外部设备接收图像数据、垂直同步信号、水平同步信号和数据使能信号，产生驱动液晶板组件的控制信号，计数从垂直同步信号脉冲到随后的数据使能信号脉冲之间的水平同步信号的脉冲数目，和产生具有与后来的数据使能信号脉冲同步的主充电脉冲和在主充电脉冲前的预充电脉冲的垂直同步启动信号；一个栅极驱动器，它在预充电脉冲和主充电脉冲的基础上激活像素；一个数据驱动器，它从所述信号控制器接收图像数据并把该图像数据写到所激活的像素上。

