



[12] 发明专利说明书

[21] ZL 专利号 01137234.6

[45] 授权公告日 2004 年 8 月 18 日

[11] 授权公告号 CN 1162831C

[22] 申请日 2001.9.29 [21] 申请号 01137234.6

[30] 优先权

[32] 2000. 9. 29 [33] JP [31] 299718/2000

[71] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 田村刚

审查员 詹靖康

[74] 专利代理机构 中国专利代理(香港)有限公司

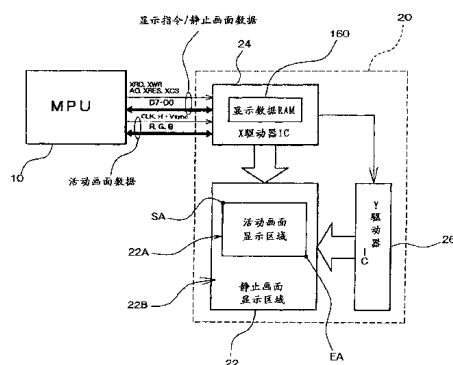
代理人 王 勇 叶恺东

权利要求书 4 页 说明书 19 页 附图 9 页

[54] 发明名称 显示控制方法、显示控制器、显示单元及电子装置

[57] 摘要

显示控制器包括显示数据 RAM，由内部的振荡电路生成帧频率。显示数据 RAM 的存储区域与液晶面板的活动画面显示区域相对应，通过以帧频率从显示数据 RAM 读出的活动画面数据，来显示驱动液晶面板。显示控制器在显示数据 RAM 中写入由显示数据生成电路以低于帧频率的帧频率所生成的显示数据。在此情况下，进行这样的控制：使写入动作至少提前一条扫描线以上，然后，以帧频率读出显示数据。



1. 一种显示控制方法，其特征在于包括以下步骤：

配置至少存储一帧的显示数据的存储器、生成预定的显示定时的定时生成电路、根据来自上述存储器的显示数据而被显示驱动的显示部；

根据来自上述定时生成电路的上述显示定时，从上述存储器依次读出一条扫描线的显示数据，在上述显示部上显示包含 3 帧以上连续的相同图象的图象；

在读出来自上述存储器的一条扫描线的显示数据之前，把一条扫描线的显示数据与上述显示定时同步并且以上述显示数据的读出速度以上的速度写入上述存储器。

2. 根据权利要求 1 所述的显示控制方法，其特征在于，一条扫描线的上述显示数据的写入动作比一条扫描线的上述显示数据的读出动作至少提前一条扫描线以上。

3. 根据权利要求 1 所述的显示控制方法，其特征在于，在对上述存储器进行控制对象的一条扫描线的上述显示数据的写入之后，从上述存储器读出该一条扫描线的显示数据。

4. 根据权利要求 1 所述的显示控制方法，其特征在于，在以预定的帧同步定时为基准而完成 1 帧的显示数据的写入之后，直到后续的帧同步定时为止，停止上述显示数据的写入。

5. 根据权利要求 1 至 4 任一项所述的显示控制方法，其特征在于，写入上述存储器的显示数据与由上述定时生成电路所生成的显示定时同步地被输入。

6. 一种显示控制方法，其特征在于包括以下步骤：

配置至少存储一帧的显示数据的存储器、生成预定的显示定时的定时生成电路、根据来自上述存储器的显示数据而被显示驱动的显示部；

根据来自上述定时生成电路的上述显示定时，从上述存储器依次读出一条扫描线的显示数据，在上述显示部上显示包含 3 帧以上连续的相同图象的图象；

在与上述显示定时同步向上述存储器写入一条扫描线的显示数据之

前，与上述显示定时同步，以上述显示数据的写入速度以上的速度，从上述存储器读出用于显示驱动上述显示部的一条扫描线的显示数据；

上述显示数据的写入速度比读出速度的最低值要快，该读出速度的最低值是指，如比其更慢时开始读出下一帧的第一扫描线的显示数据。

5 7. 根据权利要求 6 所述的显示控制方法，其特征在于，一条扫描线的上述显示数据的写入动作比一条扫描线的上述显示数据的读出动作至少提前一条扫描线以上。

8. 根据权利要求 6 所述的显示控制方法，其特征在于，在从上述存储器进行控制对象的一条扫描线的上述显示数据的读出之后，对上述存储器
10 器写入该一条扫描线的显示数据。

9. 根据权利要求 6 至 8 任一项所述的显示控制方法，其特征在于，写入上述存储器的显示数据与由上述定时生成电路所生成的显示定时同步地被输入。

10. 一种显示控制器，根据用于显示包含 3 帧以上连续的相同图象的
15 图象的显示数据，来显示驱动显示部，其特征在于包括：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

第一控制电路，用于显示驱动上述显示部，根据上述显示定时来控制
在上述存储器中所存储的一条扫描线的显示数据的读出；

20 第二控制电路，在读出动作之前，把与上述显示定时不同步地输入的一条扫描线的显示数据以在上述存储器中所存储的上述显示数据的读出速度以上的速度写入到上述存储器中。

11. 根据权利要求 10 所述的显示控制器，其特征在于，由上述第二控制电路所控制的一条扫描线的上述显示数据的写入动作比由上述第一
25 控制电路所控制的一条扫描线的上述显示数据的读出动作至少提前一条扫描线以上。

12. 根据权利要求 10 所述的显示控制器，其特征在于，在通过上述第二控制电路对控制对象的一条扫描线进行上述显示数据的写入之后，由上述第一控制电路读出该扫描线的显示数据。

30 13. 根据权利要求 10 所述的显示控制器，其特征在于，上述第二控

制电路在以预定的帧同步定时为基准完成 1 帧的显示数据的写入之后，直到后续的帧同步定时为止，停止上述显示数据的写入。

14. 根据权利要求 10 至 13 任一项所述的显示控制器，其特征在于，包含输出上述显示定时的电路。

5 15. 一种电子装置，其特征在于，包括：

一个显示单元，其包括：

具有由多个第一电极和多个第二电极所驱动的光电元件的面板；

显示控制器，用于根据用于显示包含三帧以上连续的相同图象的图象的显示数据，来驱动上述多个第一电极；

10 扫描驱动上述多个第二电极的扫描驱动驱动器，

上述显示控制器包含：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

15 第一控制电路，用于显示驱动上述显示部，根据上述显示定时来控制上述存储器中所存储的一条扫描线的显示数据的读出；

第二控制电路，在读出动作之前，把与上述显示定时不同步地输入的一条扫描线的显示数据以在上述存储器中所存储的上述显示数据的读出速度以上的速度写入到上述存储器中；以及
给上述显示单元提供上述显示数据的电路。

20 16. 一种显示控制器，用于根据用于显示包含三帧以上连续的相同图象的图象的显示数据，来显示驱动显示部，其特征在于包括：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

25 写入控制电路，把与上述显示定时不同步地输入的显示数据写入上述存储器；

读出控制电路，用于显示驱动上述显示部，在上述写入控制电路中的写入动作之前，以向上述存储器的一条扫描线的显示数据的写入速度以上的速度，控制在上述存储器中所存储的一条扫描线的显示数据的读出；

30 上述显示数据的写入速度比读出速度的最低值要快，该读出速度的最低值是指，如比其更慢时开始读出下一帧的第一扫描线的显示数据。

17. 根据权利要求 16 所述的显示控制器，其特征在于，上述读出控制电路中的一条扫描线的上述显示数据的读出动作比上述写入控制电路中的一条扫描线的上述显示数据的写入动作至少提前一条扫描线以上。

18. 根据权利要求 16 所述的显示控制器，其特征在于，在由上述读出控制道路对控制对象的扫描线进行上述显示数据的读出之后，通过上述写入控制电路来写入该扫描线的显示数据。

19. 根据权利要求 16 至 18 任一项所述的显示控制器，其特征在于，包含输出上述显示定时的电路。

20. 一种电子装置，其特征在于包括：

10 一个显示单元，其包括：

具有由多个第一电极和多个第二电极所驱动的光电元件的面板；

显示控制器，用于根据用于显示包含三帧以上连续的相同图象的图象的显示数据，来驱动上述多个第一电极；

扫描驱动上述多个第二电极的扫描驱动驱动器，

15 上述显示控制器包含：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

写入控制电路，把与上述显示定时不同步地输入的显示数据写入上述存储器；

20 读出控制电路，用于显示驱动上述显示部，在上述写入控制电路中的写入动作之前，以向上述存储器的一条扫描线的显示数据的写入速度以上的速度，控制在上述存储器中所存储的一条扫描线的显示数据的读出；以及

给上述显示单元提供上述显示数据的电路。

说 明 书

显示控制方法、显示控制器、显示单元及电子装置

5

技术领域

本发明涉及显示控制方法、显示控制器、显示单元及电子装置，特别是涉及适合于活动画面显示的显示控制方法、显示控制器、显示单元及电子装置。

10

背景技术

随着近年来通信技术、安装技术等的发展，在携带型的电子装置的显示部上不仅可以显示数字和文字这样的字符文字，也可以显示静止图象和活动图象等对用户来说信息性高的各种数据。

15

对于在这样的电子装置上所显示的数据，提出了各种数据形式。例如，如果以携带电话机为例，提出了接收或者发送通过 MPEG (Moving Picture Experts Group) 标准进行压缩编码的图象数据的技术。

20

在此情况下，作为携带电话机的显示部，设置例如液晶面板，来显示所接收的活动画面或者静止画面。即，例如，在液晶面板中，在活动画面显示区域中显示所接收的活动画面，在静止画面显示区域中进行例如与该活动画面相关的说明、操作信息等静止画面显示。作为对于这样的液晶面板来进行显示驱动活动画面或者静止画面的显示控制器的一例，具有内置了作为帧存储器所使用的 RAM 的液晶驱动器。

25

在液晶驱动器的 RAM 的存储区域中，必须在与显示活动画面的液晶面板的活动画面显示区域相对应的活动画面存储区域中，实时重写活动画面数据。另一方面，在液晶面板的静止画面显示区域中所显示的静止画面通过携带电话机的按键操作等而被变更，在液晶驱动器的 RAM 的存储区域中，必须在与静止画面显示区域相对应的静止画面存储区域中，重写将要更新的静止画面数据。

30

这样的液晶驱动器的 RAM 中所存储的显示数据 (活动画面数据或者静止画面数据)，考虑到人类的视觉特性，以大概每六十分之一秒被

读出，来显示驱动液晶面板。这样，例如 MPEG 标准这样的压缩数据必须进行解压缩处理，在以该 60Hz 的读出速率不能在与将要显示的区域相对应的液晶驱动器的 RAM 中重写活动画面数据的情况下，对于多帧，连续读出同一图象。

5 本发明的发明人，确认由这样的液晶驱动器所显示驱动的液晶面板的可视性，应当为这样的水平：如果液晶驱动器的 RAM 的活动画面存储区域是在 1 秒中以超过 20 帧至 25 帧程度的帧数进行重写的范围，即，从液晶驱动器的 RAM 连续 2 帧读出同一图象的范围，就能识别某种程度的活动画面。

10 与此相对，在液晶驱动器的 RAM 的活动画面存储区域是在 1 秒中以 20 帧至 25 帧程度以下的帧数进行重写的范围，即，从液晶驱动器的 RAM 至少连续 3 帧读出同一图象的范围的情况下，由液晶驱动器所显示驱动的活动画面在与前一帧的衔接上存在不舒服感觉等，而找到了在液晶面板中显示驱动活动图象时的技术课题。

15 发明概述

 鉴于上述这样的技术课题，本发明的目的是提供显示控制方法、显示控制器、显示单元及电子装置，能够在内置了存储由低于读出速率的速率所生成的活动画面数据的 RAM 的情况下，进行没有不舒服感觉的活动画面显示。

20 本发明的一个方案所涉及的显示控制方法，其特征在于，包括以下步骤：

 配置至少存储一帧的显示数据的存储器、生成预定的显示定时的定时生成电路、根据来自上述存储器的显示数据而被显示驱动的显示部；

 根据来自上述定时生成电路的上述显示定时，从上述存储器依次读
25 出一条扫描线的显示数据，在上述显示部上显示包含 3 帧以上连续的相同图象的图象；

 在读出来自上述存储器的一条扫描线的显示数据之前，把一条扫描线的显示数据与上述显示定时同步并且以上述显示数据的读出速度以上的速度写入上述存储器。

30 而且，本发明的另一个方案所涉及的显示控制器，根据用于显示包

含 3 帧以上连续的相同图象的图象的显示数据，来显示驱动显示部，其特征在于，包括：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

5 第一控制电路，用于显示驱动上述显示部，根据上述显示定时来控制上述存储器中所存储的一条扫描线的显示数据的读出；

第二控制电路，在读出动作之前，把与上述显示定时不同步地输入的一条扫描线的显示数据以在上述存储器中所存储的上述显示数据的读出速度以上的速度写入到上述存储器中。

10 而且，本发明的另一个方案所涉及的显示控制器，根据用于显示包含 3 帧以上连续的相同图象的图象的显示数据，来显示驱动显示部，其特征在于，包括：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

15 第一控制电路，用于显示驱动上述显示部，根据上述显示定时来控制上述存储器中所存储的一条扫描线的显示数据的读出；

第二控制电路，在读出动作之前，把与上述显示定时不同步地输入的一条扫描线的显示数据以在上述存储器中所存储的上述显示数据的读出速度以上的速度写入到上述存储器中。

20 这样的方法和装置具有定时生成电路和存储器，能够根据所生成的显示定时，读出例如作为帧存储器所使用的存储器中所存储的显示数据，根据从存储器所读出的显示数据来显示驱动显示部。

其中，所谓包含 3 帧以上连续的相同图象的图象的显示数据是指：在例如每 1 秒内以 60 帧（帧频率为 60Hz 的状态下）从存储器读出显示数据的情况下，在 1 秒内向存储器写入 20 帧至 25 帧程度以下的帧数时的显示数据。即，由于必须以上述帧频率来读出显示数据，则使在存储器中所存储的显示数据多帧以上连续，并读出相同的帧图象。

而且，所谓显示数据不仅包含活动画面数据，而且包含静止画面数据。

30 所谓读出速度是一条扫描线的显示数据的读出速度，当与一条扫描

线的写入速度相同时，与读出速率等效。

这样，当进行显示数据的写入时，在读出动作之前进行该写入动作，并且，使一条扫描线的写入速度为一条扫描线的读出速度以上，由此，向存储器的写入动作不会被读出动作超越。由此，不会在与前一帧的衔接上产生不舒服感觉，当通过这样的显示控制器来显示驱动显示部时，能够大幅度提高活动画面的可视性。当一条扫描线的写入速度与一条扫描线的读出速度相同时，通过以帧频率以上的频率进行写入，能够得到相同的效果。

而且，在本发明的一个方案所涉及的显示控制方法和装置中，一条扫描线的上述显示数据的写入动作能够比一条扫描线的上述显示数据的读出动作至少提前一条扫描线以上。

即，由于由定时生成电路生成显示定时，所以能够生成扫描线的读出定时，能够以该扫描线单位来容易地进行显示数据的读出。这样，通过使一条扫描线的显示数据的写入动作提前，并且以一条扫描线的读出速度以上的速度来进行一条扫描线的写入动作，由此，容易进行一条扫描线的显示数据的写入动作始终先于一条扫描线的显示数据的读出动作的控制。

而且，在本发明的一个方案所涉及的显示控制方法和装置中，能够在对控制对象的扫描线进行上述显示数据的写入之后，读出该扫描线的显示数据。

即，如果对提前进行具体地说明，是指这样的状况：当着眼于某个控制对象的扫描线时，进行显示数据的读出的扫描线已经进行了写入。这样，在相同帧内，在某个扫描线的写入进行之后，才进行该扫描线的读出，由此，在与前一帧的衔接上不会产生不舒服感觉，当通过这样的显示控制器来显示驱动显示部时，能够大幅度提高活动画面的可视性。

而且，在本发明的一个方案所涉及的显示控制方法和装置中，能够在以预定的帧同步定时为基准完成 1 帧的显示数据的写入之后，直到后续的帧同步定时为止，停止上述显示数据的写入。

这样，由于显示数据的写入先于读出，该一条扫描线的写入速度为一条扫描线的读出速度以上，因此，1 帧的显示数据的写入必定在该读出

结束之前完成。这样，在该结束以后，到下一个帧的写入开始之前，通过停止对写入块等的写入所需要的控制，能够谋求低耗电化。

而且，在本发明的另一个方案所涉及显示控制方法中，其特征在于，包括以下步骤：

- 5 配置至少存储一帧的显示数据的存储器、生成预定的显示定时的定时生成电路、根据来自上述存储器的显示数据而被显示驱动的显示部；

根据来自上述定时生成电路的上述显示定时，从上述存储器依次读出一条扫描线的显示数据，在上述显示部上显示包含 3 帧以上连续的相同图象的图象；

- 10 在与上述显示定时同步向上述存储器写入一条扫描线的显示数据之前，与上述显示定时同步，以所述显示数据的写入速度以上的速度，从上述存储器读出用于显示驱动上述显示部的一条扫描线的显示数据。

- 而且，本发明的另一个方案所涉及的显示控制器，根据用于显示包含 3 帧以上连续的相同图象的图象的显示数据，来显示驱动显示部，其
15 特征在于，包括：

生成预定的显示定时的定时生成电路；

至少存储一帧的显示数据的存储器；

第二控制电路，把与上述显示定时不同步地输入的一条扫描线的显示数据写入到上述存储器中；

- 20 第一控制电路，用于显示驱动上述显示部，在上述写入之前，以向上述存储器的一条扫描线的显示数据的写入速度以上的速度，控制在上述存储器中存储的一条扫描线的显示数据的读出。

- 这样，在进行显示数据的写入时，使显示数据的读出先于写入进行，并且，一条扫描线的读出速度为一条扫描线的写入速度以上，由此，从
25 存储器的读出不会被写入超越。由此，在与前一帧的衔接上不会产生不舒服感觉，当通过这样的显示控制方法来显示驱动显示部时，能够大幅度提高活动画面的可视性。当一条扫描线的写入速度与一条扫描线的读出速度相同时，通过用帧频率以上的频率进行写入，能够得到相同的效果。

- 30 而且，在本发明的一个方案所涉及的显示控制方法和装置中，一条

扫描线的上述显示数据的读出动作可以比一条扫描线的上述显示数据的写入动作至少提前一条扫描线以上。

即，由于由定时生成电路生成显示定时，所以能够生成扫描线的读出定时，能够以该扫描线单位来容易地进行显示数据的读出。这样，通过使一条扫描线的显示数据的读出提前，并且以一条扫描线的写入速度以上的速度来进行一条扫描线的读出，由此，容易进行一条扫描线的读出始终先于一条扫描线的写入的控制。

而且，在本发明的另一个方案所涉及的显示控制方法和装置中，能够在对控制对象的扫描线进行上述显示数据的读出之后，写入该扫描线的显示数据。

其中，如果对提前进行具体地说明，是指这样的状况：当着眼于某个控制对象的扫描线时，进行显示数据的写入的扫描线已经进行了读出。这样，在相同帧内，在某个扫描线的读出进行之后，才进行该扫描线的写入，由此，在与前一帧的衔接上不会产生不舒服感觉，当通过这样的显示控制器来显示驱动显示部时，能够大幅度提高活动画面的可视性。

而且，在本发明的各种方案所涉及的显示控制方法和装置中，能够与由上述显示控制器所生成的显示定时同步来输入在上述存储器中所写入的显示数据。

由此，即使在例如与显示定时不同步而生成将要写入内置的存储器的显示数据的情况下，能够通过简单的控制，容易地提供与前一帧的衔接重要的活动画面数据这样的显示数据。

而且，本发明的各个方案可以包含输出上述显示定时的电路。

通过这样从显示控制器输出显示定时，即使在与例如显示定时不同步而生成将要写入内置的存储器的显示数据的情况下，能够通过简单的控制，容易地提供与前一帧的衔接重要的活动画面数据这样的显示数据。

而且，作为本发明的另一个方案，能够通过包含上述显示控制器来构成显示单元、电子装置。

附图的简要说明

图 1 是使用本实施例中的显示控制器的电子装置的简要方框图；

图 2 是作为使用本实施例中的显示控制器的电子装置的一例的携带电话机的简要方框图；

图 3 是用于说明本实施例的显示控制器的动作原理的示意图；

5 图 4A、图 4B 是模式地表示本实施例的显示控制器的写入位置和读出位置关系的说明图；

图 5 是作为本实施例的显示控制器的 X 驱动器 IC 的简要方框图；

图 6 是本实施例中的显示数据 RAM 及其周边电路的简要示意图；

图 7 是本实施例的显示数据 RAM 内的存储器单元的构成图；

10 图 8 是表示本实施例中的由显示控制器所产生的活动画面数据的写入定时和读出定时的定时图；

图 9 是表示本本变形例的由显示控制器所产生的活动画面数据的写入定时和读出定时的定时图。

发明的详细说明

15 下面使用附图来对本发明的最佳实施例进行详细说明。

1. 使用本实施例的显示控制器的电子装置

在图 1 中表示了使用本实施例的显示控制器的电子装置的简要方框图。

该电子装置包括 MPU（微处理器单元）10、显示单元 20。

20 显示单元 20 包括：具有光电元件的矩阵面板例如彩色液晶面板 22、驱动该液晶面板 22 的内置了 RAM（广义上说是存储器）的 X 驱动器 IC（显示控制器）24、扫描用的 Y 驱动器 IC 26。

矩阵面板 22 可以使用通过施加电压而使光学特性变化的液晶的其他光电元件。作为液晶面板 22，可以例如由单纯矩阵面板所构成，在此
25 情况下，在形成多个分段电极（第一电极）的第一基板与形成共用电极（第二电极）的第二基板之间封入液晶。液晶面板 22 也可以是使用薄膜晶体管（TFT）、薄膜二极管（TFD）等的三端元件、二端元件的有源矩阵面板。这些有源矩阵面板具有由内置了 RAM 的 X 驱动器 IC 24 所驱动的多个信号电极（第一电极）和由 Y 驱动器 IC 26 扫描驱动的多个扫描
30 电极（第二电极）。

在液晶面板 22 上能够同时显示静止画面和活动画面。在此情况下，如图 1 所示的那样，在液晶面板上设定由图象尺寸所决定的活动画面显示区域 22A 和除此之外的静止画面显示区域（文本数据显示区域）22B 的各区域。

5 如图 1 所示的那样，从 MPU 10 主要向显示单元 20 提供显示指令/静止画面数据和活动画面数据。作为显示指令，典型的有：表示指令/数据的区别的的信号 A0、反转设置信号 XRES、反转芯片选择信号 XCS、反转读信号 XRD 和反转写（Write）信号 XWR 等。数据 D7~D0 是 8 比特的指令数据（包含静止画面及活动画面用地址数据）或者静止画面数据，
10 通过指令/数据识别信号 A0 的逻辑进行区别。活动画面数据是例如各 6 比特的 R,G,B 信号，也提供时钟信号 CLK、水平同步信号 Hsync、垂直同步信号 Vsync 等。

在图 2 中表示了在携带电话机 30 中装载了图 1 的 MPU 10 和显示单元 20 的例子。图 2 所示的 MPU 10 具有主管携带电话机 30 的控制的 CPU
15 12，在该 CPU 12 上连接了静止画面用存储器 14、DSP（数字信号处理器）16。在 DSP 16 上连接活动画面用存储器 18。

在该携带电话机 30 中设置调制解调电路 34，对通过天线 32 所接收的信号进行解调，或者对通过天线 32 所发送的信号进行调制。从天线 32 能够发送接收例如按 MPEG 的层 IV 的标准所编码的活动画面数据。

20 能够在该携带电话机 30 中设置例如数字摄象机 36。能够通过该数字摄象机 36 读取活动画面数据。通过操作输入部 38 来输入携带电话机 30 中的数据发送、数字摄象机 36 中的拍摄等所需要的操作信息。

设在 MPU 10 中的 CPU 12，在液晶面板 22 的活动画面显示区域 22A 中显示活动画面时，由活动画面信息决定其活动画面的尺寸。即，决定
25 图 1 所示的活动画面的开始地址 SA 和结束地址 EA。而且，可以把活动画面显示区域 22A 和静止画面显示区域 22B 在上下进行线分割，在此情况下，同样是由活动画面的尺寸来决定开始地址 SA、结束地址 EA。

在该活动画面显示区域 22A 中所显示的活动画面在本实施例中是由天线 32 或者数字摄象机 36 来提供。从天线 32 所输入的信号通过调制解
30 调电路 34 被解调，由 DSP 16 进行信号处理。该 DSP 16 与活动画面用存

存储器 18 相连接，解压缩通过天线 32、调制解调电路 34 所输入的压缩数据，并且，对于按 MPEG 的层 IV 的标准所编码的数据，进行解码。通过调制解调电路 34、天线 32 所发送的数据由 DSP 16 进行压缩，按 MPEG 的层 IV 的标准进行编码并发送，在此情况下，进行编码。这样，DSP 16
5 可以具有作为例如 MPEG 的层 IV 的解码、编码的功能。

向该 DSP 16 输入来自数字摄象机 36 的信号，从天线 32 或者数字摄象机 36 所输入的信号由 DSP 16 处理成 RGB 信号，而提供给显示单元 20。

CPU 12 根据来自操作输入部 38 的信息等，根据需要而使用静止画面用存储器 14，向显示单元 20 输出显示在液晶面板 22 上的静止画面的显示所需要的指令、静止画面数据。
10

例如，活动画面是经过因特网而传送的电影信息，用于预订该电影票的信息作为静止画面进行显示，根据来自操作输入部 38 的信息实施电影票预订。为此，CPU 12 通过调制解调电路 34、天线 32 来发送控制静止画面信息（例如预订信息）。而且，CPU 12 可以根据需要经过调制解调电路 34、天线 32 来发送控制由数字摄象机 36 所拍摄的活动画面信息。
15

2. 本实施例的显示控制器的特征

本实施例的显示控制器（狭义地说，图 1 中的 X 驱动器 IC 24）包括具有与液晶面板的图象显示区域相对应的图象存储区域的 RAM（广义地说，存储器），由内部的振荡电路（广义地说，显示定时生成装置）生成例如 60Hz 的帧频率，来作为进行液晶面板的显示驱动的显示定时。
20

这样，通过内置 RAM 和频率最高的振荡电路，当装载在液晶面板的基板上时，能够谋求低耗电化。

而且，本实施例的显示控制器，以由上述显示定时已经存储在 RAM 中的一条扫描线的显示数据的读出速度以上的速度，写入包含三帧以上连续的相同图象的图象的一条扫描线的显示数据，而且，该写入先于读出进行。
25

在图 3 中表示了用于说明本实施例的显示控制器的原理动作的示意图。其中，作为显示数据，表示了着眼于由 60Hz 的帧频率进行显示处理的活动画面数据的情况，但是，也可以是静止画面数据。
30

本实施例中的显示控制器 80 包括至少存储一帧的显示数据的显示数据 RAM 82，由未图示的内部振荡电路生成频率 f_0 （例如 $f_0=60\text{Hz}$ ）的帧频率。显示数据 RAM 82 的存储区域中的至少一部分与液晶面板的活动画面显示区域 84 相对应。显示控制器 80 以该生成的帧频率 f_0 来读出在显示数据 RAM 82 中所存储的活动画面数据 86，显示驱动液晶面板，
5 在该活动画面显示区域 84 中显示活动画面。

向显示控制器 80 的显示数据 RAM 82 中写入由显示数据生成电路 88 所提供的活动画面数据 90。显示数据生成电路 88 解压缩例如在 MPEG-4 标准的 1 秒间成为 15 帧的、低于帧频率 f_0 的帧频率 f_1 ($f_1 < f_0$)
10 的活动画面的压缩数据 92，生成活动画面数据 90。

显示控制器 80 与显示数据 RAM 82 的存储内容无关，以帧频率 f_0 读出活动画面数据。这样，当显示数据生成电路 88 对于显示数据 RAM 82，由于上述解压缩处理等不得不以低于帧频率 f_0 的频率 f_1 来写入活动画面数据时，显示控制器 80 从显示数据 RAM 82 在连续的多帧上读出相同图象的活动画面数据，显示驱动液晶面板，由此，来进行例如活动画面显示。
15

因此，本实施例的显示控制器 80 把帧频率 f_0 作为显示用的帧同步信号，向显示数据生成电路 88 输出显示用垂直同步信号 91。显示数据生成电路 88 与该显示用垂直同步信号 91 同步，向显示控制器 80 输出生成的活动画面数据 90。而且，在显示控制器 80 中，当包含三帧以上相同图象连续的图象的活动画面数据写入显示数据 RAM 82 中时，进行这样的控制：以该显示用垂直同步信号 91 为起点，先进行至少一扫描线以上的写入，然后，以帧频率 f_0 从显示数据 RAM 82 读出活动画面数据。由此，在液晶面板上所显示的活动图象中，与前一帧的衔接上没有不舒服感
25 觉，而能够大幅度提高可视性。

在图 4A、图 4B 中模式地表示了本实施例的显示控制器所产生的显示数据 RAM 的写入定时与读出定时的关系。其中，将显示数据 RAM 的存储区域模式地表示为液晶面板的活动画面显示区域的扫描线单位。

图 4A 表示了在与活动画面显示区域 94 相对应的显示数据 RAM 的存储区域中写入活动画面显示区域 94 的第一条扫描线的活动画面数据的
30

时刻上的活动画面数据的写入位置与读出位置的关系。即，如图 4A 所示的那样，在进行活动画面显示区域 94 的第一条扫描线的写入之后，进行该第一条扫描线的读出动作 96。这样，当进行该第一条扫描线的读出动作 96 时，已经进行了第二条扫描线的写入动作 98。

- 5 在本实施例中，在显示一条扫描线的显示数据的读出动作 96 的速度 V_R 与一条扫描线的显示数据的写入动作 98 的速度 V_W 之间具有以下关系：

$$V_W \geq V_R \quad \dots (1)$$

- 10 这样，只要写入动作 98 先于读出动作 96 进行，显示驱动液晶面板的活动画面数据的读出就不会超越向活动画面显示区域 94 的新的活动画面数据的写入。由此，消除了与前一帧的衔接的不舒服感觉，能够显示进行平滑运动的活动图象。

- 15 图 4B 表示了在与活动画面显示区域 94 相对应的显示数据 RAM 的存储区域中写入活动画面显示区域 94 的第 M 条扫描线的活动画面数据的时刻上的写入位置与读出位置的关系。即，根据 (1) 式，在第 M 条 (M 是自然数) 扫描线的活动画面数据被读出的时刻上，已经进行了第 N 条 (M < N, N 是自然数) 扫描线的写入。

- 20 其中，在显示一条扫描线的显示数据的读出动作 96 的速度 V_R 与一条扫描线的显示数据的写入动作 98 的速度 V_W 相等的情况下，按下式 (2) 那样规定了读出速率 f_R 与写入速率 f_W 的关系：

$$f_W \geq f_R \quad \dots (2)$$

而且，在图 3 的情况下，读出速率 f_R 相当于帧频率 f_0 (=60Hz)。这样，在此情况下，必须以 60Hz 以上的速率进行写入。

3. 本实施例的显示控制器的构成

- 25 图 5 是作为本实施例的显示控制器的图 1 所示的内置 RAM 的 X 驱动器 IC 24 的方框图。作为图 5 所示的内置 RAM 的 X 驱动器 IC 24 的输入输出电路，设置了 MPU 接口 100 和输入输出缓冲器 102、输入缓冲器 104。

- 30 向 MPU 接口 100 中输入反转芯片选择信号 XCS、指令/数据识别信号 A0、反转读信号 XRD、反转写信号 XWR、反转复位信号 XRES 等。

向输入输出缓冲器 102 输入例如 8 比特的指令或者静止画面数据 D7~D0。而且，在图 5 中表示了，信号 D7~D0 以并行输入输出的例子。但是，在不需要从 X 驱动器 IC 24 内的显示数据 RAM 160 向 MPU 10 读出数据的情况下，可以把开头比特作为识别信号 A0，接着串行输入输出信号 D7~D0。这样，能够减少 MPU 10 和 RAM 内置 X 驱动器 IC 24 的端子数。

向输入缓冲器 104 输入例如由 6 比特的 R,G,B 信号组成的活动画面数据和时钟信号 CLK。各 6 比特的 R,G,B 信号与时钟信号 CLK 同步并行地输入输出。

10 在 X 驱动器 IC 24 中设置了与 MPU 接口 100 和输入输出缓冲器 102 相连接的第一总线 110 以及与输入缓冲器 104 相连接的第二总线 120。

在第一总线 110 上连接总线支架 112 和指令解码器 114，在第二总线 120 上连接总线支架 122。而且，在输入输出缓冲器 102 上连接状态设定电路 116，以将 X 驱动器 IC 24 的动作状态输出给 MPU 10。该动作状态是指：例如显示是否是接通状态，和在画面内的预定滚动区域的滚动方式等、在 X 驱动器 IC 24 内所设定的内部状态；从 MPU 10 输入的预定指令由指令解码器 114 解码，其结果被输出。

第一总线 110、第二总线 120 都连接在显示数据 RAM 160 的 I/O 缓冲器 162 上，向显示数据 RAM 160 传输读、写的静止画面数据和活动画面数据。

在 X 驱动器 IC 24 中除了设置了上述显示数据 RAM 160、I/O 缓冲器 162 外，还设置了 MPU 类控制电路 130、列地址控制电路 140、页地址控制电路 150、驱动器类控制电路 170、PMW 解码器电路 180 以及液晶驱动电路 190 等。

25 MPU 类控制电路 130 根据通过指令解码器 114 所输入的 MPU 10 的指令，控制对显示数据 RAM 160 的读、写动作。设置由该 MPU 类控制电路 130 所控制的列地址控制电路 140 和页地址控制电路 150。在本实施例中，列地址控制电路 140 具有：指定静止画面数据的写入列地址和静止画面及活动画面数据的读出列地址的第一列地址控制电路 142、指定活动画面数据的写入列地址的第二列地址控制电路 144。页地址控制电路

150 具有：指定静止画面数据的写入页地址和静止画面及活动画面数据的读出页地址的第一页地址控制电路 152、指定活动画面数据的写入页地址的第二页地址控制电路 154。而且，虽然在图 5 中未图示，来自 MPU 10 的水平·垂直同步信号 H·Vsync 被输入 MPU 类控制电路 130。为了尽量抑制由活动画面数据的写入时的噪声等的误写入所产生的显示偏差等，水平同步信号 Hsync 用于设在第二列地址控制电路 144、第二页地址控制电路 154 内的计数器的设置、复位。而且，水平·垂直同步信号 H·Vsync 被用于使列地址、页地址返回开始地址 SA。而且，页地址控制电路 150 包含由驱动器类控制电路 170 进行控制而在每一条扫描线中指定显示地址的显示地址控制电路 156。

驱动器类控制电路 170 包含 X 驱动器类控制电路 172 和 Y 驱动器类控制电路 174。该驱动器类控制电路 170 根据来自振荡电路 176 的振荡输出，来发生垂直同步信号 Vsync、灰度等级控制脉冲 GCP、极性反转信号 FR、扫描用门锁脉冲 LP、Y 驱动器用开始脉冲 YD、Y 驱动器用扫描时钟 YCLK、向显示数据 RAM 160 的写入时钟等，与 MPU 类控制电路 130 相独立，控制显示地址控制电路 156、PMW 解码器电路 180、电源控制电路 178 和 Y 驱动器 IC 26。

本实施例的驱动器类控制电路 170 向外部输出根据来自振荡电路 176 的振荡输出所生成的显示用垂直同步信号 Vsync。在未图示的显示数据生成电路中，与该显示用垂直同步信号 Vsync 同步向作为本实施例的显示控制器的内置 RAM 的 X 驱动器 IC 24 提供生成的活动画面数据。

驱动器类控制电路 170 与根据来自振荡电路 176 的振荡输出所生成的写入时钟同步，在每一条扫描线中向显示数据 RAM 160 写入与该显示用垂直同步信号 Vsync 相对应提供的活动画面数据，来作为新的帧图象。

而且，驱动器类控制电路 170，以根据来自振荡电路 176 的振荡输出所生成的扫描用门锁脉冲 LP 为基准，在每一条扫描线中从显示数据 RAM 160 读出一帧的图象。该读出至少在先进行一条扫描线的显示数据的写入之后进行，而且，向显示数据 RAM 160 的一条扫描线的显示数据的写入速度高于来自显示数据 RAM 160 的显示一条扫描线的显示数据的

读出速度。

PMW 解码器电路 180 门锁在每一条扫描线从显示数据 RAM 160 所读出的数据，按照极性反转周期输出与灰度等级值相对应的脉宽的信号。液晶驱动电路 190 把来自 PMW 解码器电路 180 的信号移动为与 LCD 显示系统的电压相对应的电压，提供给图 1 所示的液晶面板 20 的分段电极 SEG。

3.1 显示数据 RAM 及其周边电路

在图 6 中表示了显示数据 RAM 160 及其周边电路的简要电路图。在图 6 中，表示了设在第一列地址控制电路 142、第二列地址控制电路 144、第一页地址控制电路 152、第二页地址控制电路 154 以及显示地址控制电路 156 的各自的最终段的第一列地址控制电路 142A、第二列地址控制电路 144A、第一页地址控制电路 152A、第二页地址控制电路 154A 以及显示地址控制电路 156A。

在图 6 中还表示了第一行、第二行的存储单元 C12, C11, ..., C20, C21, ...。在图 6 所示的各个存储单元上连接第一～第三字线 W1~W3、第一位线对 B1, /B1、第二位线对 B2, /B2。

第一列地址控制电路 142A 输出使连接在第一位线对 B1, /B1 上的第一列开关 SW1 接通、切断的信号。第二列地址控制电路 144A 输出使连接在第二位线对 B2, /B2 上的第二列开关 SW2 接通、切断的信号。第一页地址控制电路 152A 提供把第一字线 W1 激活的信号，第一页地址控制电路 152A 提供把第二字线 W2 激活的信号，显示地址控制电路 156A 提供把第三字线 W3 激活的信号。

第二列地址控制电路 144A、第二页地址控制电路 154A 仅用于指定用于写入活动画面数据 (R,G,B) 的列和页地址的情况，通过该地址指定，经过第二总线 120、第二列开关 SW2，活动画面数据 (R,G,B) 写入存储单元。

第一列地址控制电路 142A、第一页地址控制电路 152A，在写入静止画面数据时，当读出静止画面和活动画面数据时，指定列和页地址。通过该地址指定，经过第二总线 120、第一列开关 SW1，对显示数据 RAM 160 读·写数据。

显示地址控制电路 156A 依次激活每一条第三字线 W3，由此，把一条扫描线上的全部存储单元的数据读出到显示数据输出线 OUT 上。该读出的数据被提供给图 5 所示的 PMW 解码器电路 180，用于液晶驱动。

3.2 存储单元的构成

5 在图 7 中表示了显示数据 RAM 160 内的存储单元 C10 的电路图。存储单元 C10 具有与其他存储单元相同的构成。该存储单元 C10 具有由两个 CMOS 反向器 210, 202 所构成的存储元件 200。两个 CMOS 反向器 210, 202 具有相互连接其输入输出的第一、第二引线 204、206。在第一引线 204 与位线 B1 之间, 连接第一 N 型 MOS 晶体管 212(第一开关),
10 其栅极连接在第一字线 W1 上。同样, 在第二引线 206 与位线/B1 之间连接第二 N 型 MOS 晶体管 212 (第一开关), 其栅极连接在第一字线 W1 上。

通过以上构成, 当通过来自第一页地址控制电路 152A 的激活信号, 第一字线 W1 成为逻辑电平「H」(以下简称为 H) 时, 第一、第二 N
15 型晶体管 210、212 被导通。由此, 存储单元 C10 与第一对位线 B1, /B1 相连接。此时, 当通过来自第一列地址控制电路 142A 的激活信号, 第一列开关 SW1 接通时, 能够进行对存储单元 C10 的数据的读·写。

而且, 在电源线 VDD 与显示数据输出线 OUT 之间, 连接第一、第二 P 型 MOS 晶体管 220、222。第一 P 型 MOS 晶体管 220 的栅极连接在
20 第二引线 206 上, 第二 P 型 MOS 晶体管 222 的栅极连接在第三字线 W3 上。

在把存储单元 C10 的数据读出到显示数据输出线 OUT 中之前, 该显示数据输出线 OUT 被预充电为逻辑电平「L」(以下简称为 L)。在该预充电的动作之后, 在把第三字线 W3 作为 L, 使第二 P 型 MOS 晶体
25 管 222 导通的状态下, 显示数据输出线 OUT 的数据由 PMW 解码器电路 180 所门锁。此时, 如果第二引线 206 的电位为 H (第一引线 204 的电位为 L), 显示数据输出线 OUT 仍为 L, 如果第二引线 206 的电位为 L (第一引线 204 的电位为 H), 显示数据输出线 OUT 为 H。这样, 能够在一条扫描线上同时进行来自显示数据 RAM 160 的显示数据的读出。

30 在本实施例中, 还设有第二字线 W2 和第二位线对 B2, /B2。因此,

在第一引线 204 与位线 B2 之间连接第三 N 型 MOS 晶体管 230（第二开关），其栅极连接在第二字线 W2 上。同样，在第二引线 206 与位线/B2 之间连接第四 N 型 MOS 晶体管 232（第二开关），其栅极连接在第二字线 W2 上。

5 通过以上构成，当通过来自第二页地址控制电路 154A 的激活信号，第二字线 W2 成为 H 时，第三 N 型 MOS 晶体管 230、第四 N 型 MOS 晶体管 232 导通，存储单元 C10 连接在第二对 B2，/B2 上。此时，当通过来自第二列地址控制电路 144A 的激活信号，第二列开关 SW2 导通时，能够对存储单元 C10 进行活动画面数据的写入。

10 4. 本实施例的显示控制器的动作定时

MPU 10 从活动画面信息预先得得到与图 1 所示的活动画面显示区域 22A 的开始和结束地址 SA、EA 相对应的显示数据 RAM 160 的页地址和列地址。由此，MPU 10 能够按照预定的写入频率重复指定显示数据 RAM 160 中的与活动画面显示区域 22A 相对应的区域的列地址和页地址。与
15 该活动画面显示区域 22A 相对应的区域的列地址和页地址经过 X 驱动器 IC 24 的输入输出缓冲器 102、MPU 类控制电路 130，被输入第二列地址控制电路 144 和第二页地址控制电路 154。最终，经过图 6 所示的第二列地址控制电路 144A 和第二页地址控制电路 154A，指定显示数据 RAM 160 的列和页地址。对于活动画面数据，经过输入缓冲器 104 和第二总线
20 120，由此，能够在与静止画面数据的第一总线 110 不同的路径上进行实时传输，由此，能够实时重写活动画面数据。

另一方面，MPU 10 指定显示数据 RAM 160 的区域中的与活动画面显示区域 22A 相对应的区域的列地址和页地址，仅在当存在来自操作输入部 38 的信息输入时的静止画面数据上产生变更时，以预定的写入频率
25 实施数据重写。

这样，在本实施例中，由于构成为：当把静止画面和活动画面写入显示数据 RAM 160 时，用不同的速率分别实施地址指定和数据传输，存储单元能够写入它们中的任意数据。因此，能够以页单位向不同的存储单元同时写入静止画面和活动画面，不需要停止任一方的数据写入。

30 而且，由于构成为存储单元能够写入静止画面和活动画面的数据，

所以能够任意变更活动画面显示区域 22A。

其中，当在液晶面板 22 的活动画面显示区域 22A 上显示活动画面时，按照例如在 60Hz 即 1 秒内能够显示 60 帧的显示定时，来从显示数据 RAM 160 读出显示数据。与此相对，向显示数据 RAM 160 的写入定时，按上述那样，在该读出定时之前进行，该一条扫描线的显示数据的写入速度高于一条扫描线的显示数据的读出速度。

在图 8 中表示了本实施例的显示控制器所产生的活动画面数据的写入定时。

即，根据在内部所生成的振荡电路的振荡输出，以在一帧单位中所生成的显示用垂直同步信号 Vsync 的边缘为基准，使写入时钟 (CLK) 的输出开始，一帧的活动画面数据依次在每条扫描线中写入到与在显示数据 RAM 160 中所设定的活动画面显示区域 22A 相对应的活动画面存储区域中。

另一方面，以显示用垂直同步信号 Vsync 的边缘为基准，使扫描用门锁脉冲 LP 的输出开始，但是，对于作为帧同步信号的显示用垂直同步信号 Vsync，与延迟了一条扫描线的第二个门锁脉冲同步，从与在显示数据 RAM 160 中所设定的活动画面显示区域 22A 相对应的活动画面存储区域中，依次进行其读出。即，在先进进行了一条扫描线的写入之后，进行读出。

例如当与在显示数据 RAM 160 中所设定的活动画面显示区域 22A 相对应的活动画面存储区域的尺寸为 120 条扫描线时，当 120 条扫描线的写入结束时，写入时钟被固定为 H，使写入时钟的动作停止。

以后，当对显示数据 RAM 160 进行活动画面数据的写入时，在每一帧中，写入定时和读出定时具有相同的关系，进行向显示数据 RAM 160 的存取。

5. 变形例

本实施例中的显示控制器，向内置的显示数据 RAM 至少先进行一条扫描线的显示数据的写入，然后，进行其读出，但是，并不仅限于此。本变形例中的显示控制器，在先进进行一条扫描线的来自内置的显示数据 RAM 的读出之后，写入后续的一帧的显示数据。

本变形例中的显示控制器，由于与本实施例中的显示控制器具有相同的构成，而省略其说明。

在本变形例中，在显示一条扫描线的显示数据的读出速度 V_R' 与一条扫描线的显示数据的写入速度 V_W' 之间具有以下关系：

$$V_R' \geq V_W' > V_{R0} \quad \dots (3)$$

其中， V_{R0} 表示当成为其以上延迟时就被作为下一帧的第一扫描线的显示数据的读出开始的读出速度的最低值。在此情况下，当一条扫描线的显示数据的写入速度 V_W' 为一条扫描线的显示数据的读出速度 V_{R0} 以下时，便开始读出下一帧的显示数据，从而有在液晶面板上所显示的活
10 动画面的可视性上存在不舒服感觉的可能性。

但是，读出在写入之前进行，只要该一条扫描线的显示数据的写入速度具有式 (3) 的关系，活动画面显示区域中的新的活动画面数据的写入就不会超越显示驱动液晶面板的帧的活动画面数据的读出。在此情况下，也能够消除与前一帧的衔接的不舒服感觉。

15 在图 9 中表示了本变形例的显示控制器所产生的活动画面数据的写入定时和读出定时。

即，以在一帧单位所输出的显示用垂直同步信号 V_{sync} 的边沿为基准，使扫描用门锁脉冲 LP 的输出开始，一帧的活动画面数据依次按每一条扫描线从与设定在显示数据 RAM 160 中的活动画面显示区域 22A 相对
20 应的活动画面存储区域中读出。

另一方面，在与作为帧同步信号的显示用垂直同步信号 V_{sync} 的边沿同步输出的扫描用门锁脉冲 LP 中，与延迟了一条扫描线的第二个门锁脉冲 LP 同步，向与设定在显示数据 RAM 160 中的活动画面显示区域 22A 相对应的活动画面存储区域，依次按每一条扫描线进行活动画面数据的
25 写入。即，先进行一条扫描线的读出之后，进行写入。

此后，当对显示数据 RAM 160 进行活动画面数据的写入时，每一帧中，写入定时和读出定时具有相同的关系，进行向显示数据 RAM 160 的存取。

其中，在显示一条扫描线的显示数据的读出速度 V_R' 与一条扫描线的
30 的显示数据的写入速度 V_W' 相同的情况下，按下式 (4) 那样规定了一

条扫描线的显示数据读出速率 f_r' 与一条扫描线的显示数据写入速率 f_w' 的关系:

$$f_r' \geq f_w' > f_{r0} \quad \dots (4)$$

而且, 在图 3 的情况下, 读出速率 f_r' 相当于帧频率 f_0 ($=60\text{Hz}$)。

- 5 而且, f_{r0} 表示当成为其以上的低速率时使下一帧的显示数据的读出开始的最低帧频率。

而且, 本实施例和本变形例中的显示控制器, 对与设定在内置的显示数据 RAM 160 中的活动画面显示区域相对应的活动画面存储区域, 写入一帧的活动画面数据, 虽然对此进行了说明, 但是, 并不仅限于此。

- 10 同样能够进行: 例如, 可把内置的显示数据 RAM 160 的存储区域全体作为活动画面显示区域, 向与其相对应的活动画面存储区域写入一帧的活动画面数据。

- 而且, 本实施例和本变形例中的显示控制器中内置的 RAM 为 3 端口 RAM, 但是, 并不仅限于此。作为内置 RAM, 同样可以是 2 端口 RAM。
15 在此情况下, 在把一帧的活动画面数据和下一帧的活动画面数据写入显示数据 RAM 期间, 必须进行例如把静止画面数据写入显示数据 RAM 的复杂的写入控制。

- 而且, 本实施例和本变形例中的显示控制器为 X 驱动器 IC, 但是, 并不仅限于此。例如, 在显示控制器中内置具有 X 驱动器 IC 功能和 Y
20 驱动器 IC 功能, 把 X 驱动器 IC 和 Y 驱动器 IC 构成一个芯片。

而且, 本实施例和本变形例中的显示控制器可以分离要求高耐压性的液晶驱动电路, 而分成两个芯片。

本发明并不限于本实施例和本变形例, 可以在本发明的精神的范围内进行各种变形实施。

说明书附图

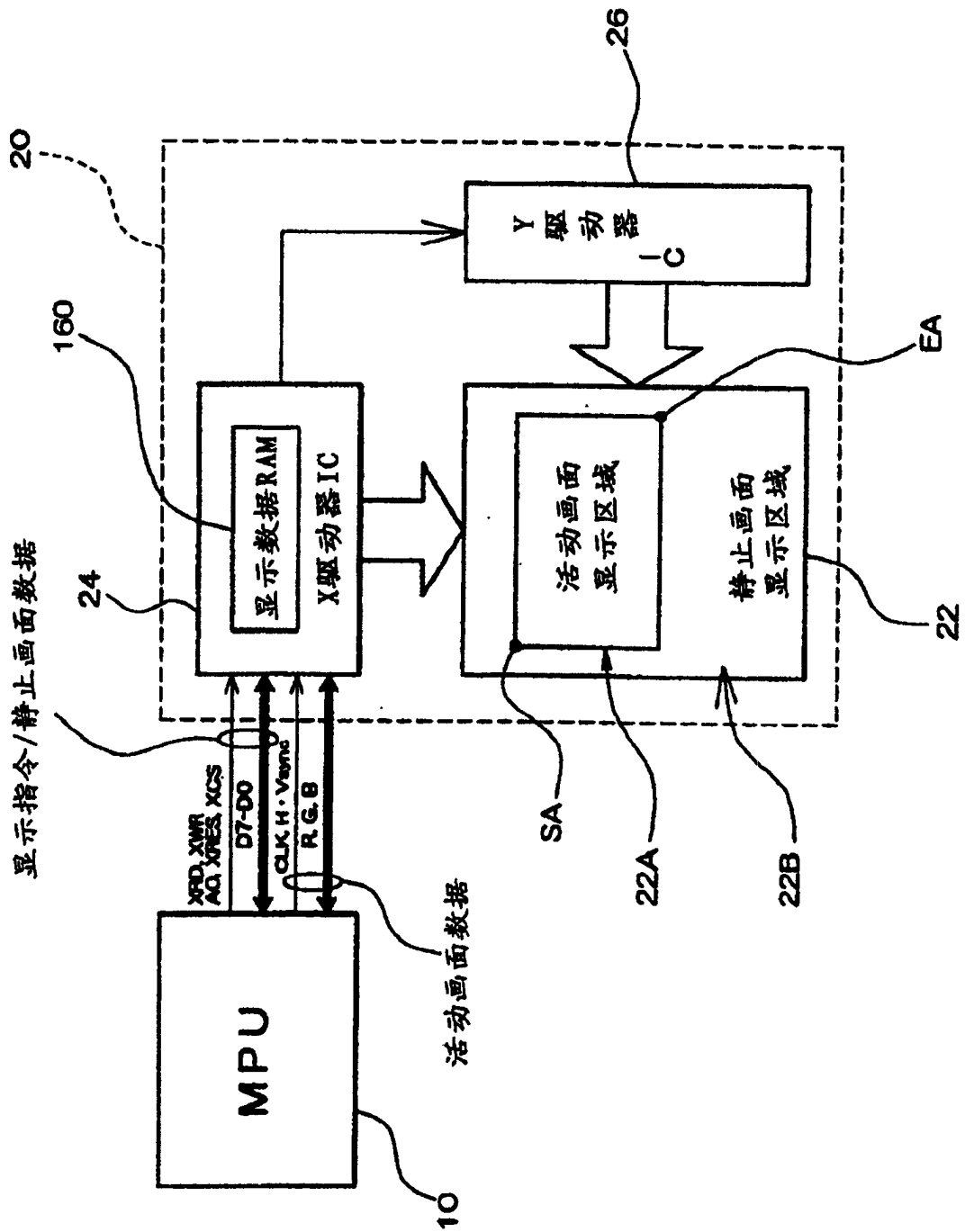


图 1

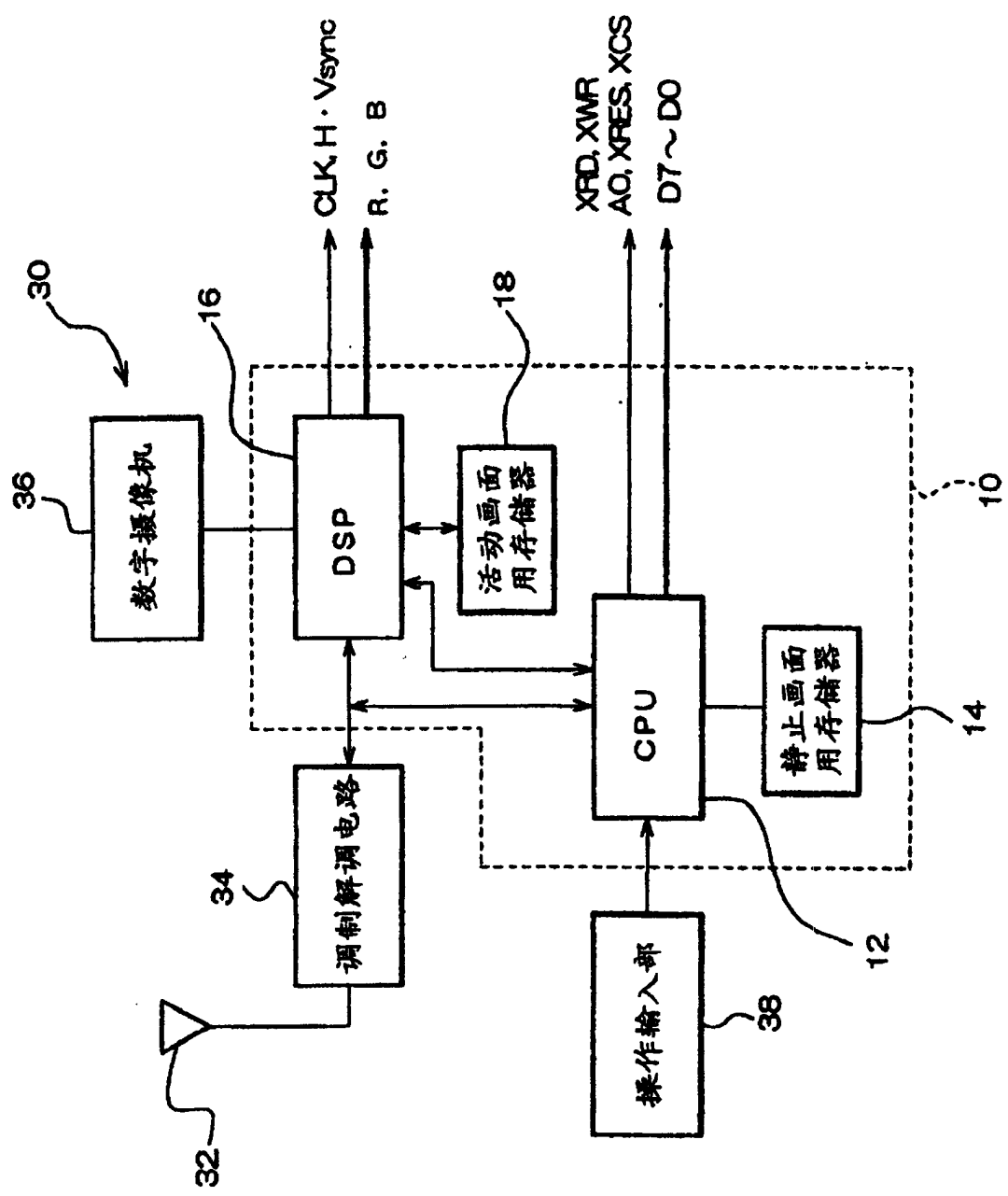


图 2

01.10.07

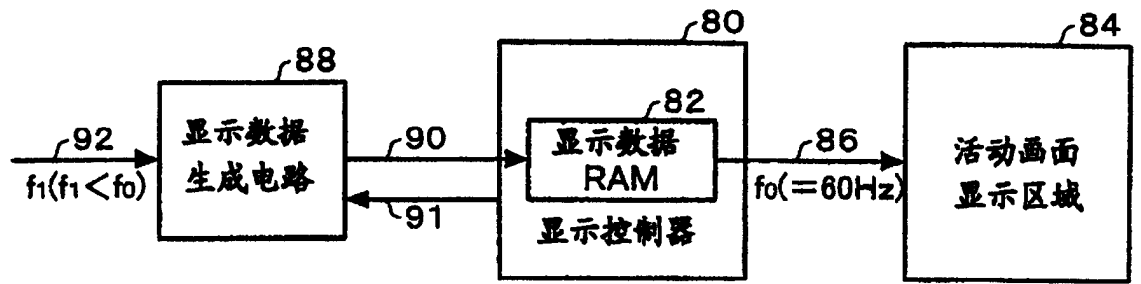


图 3

01.10.07

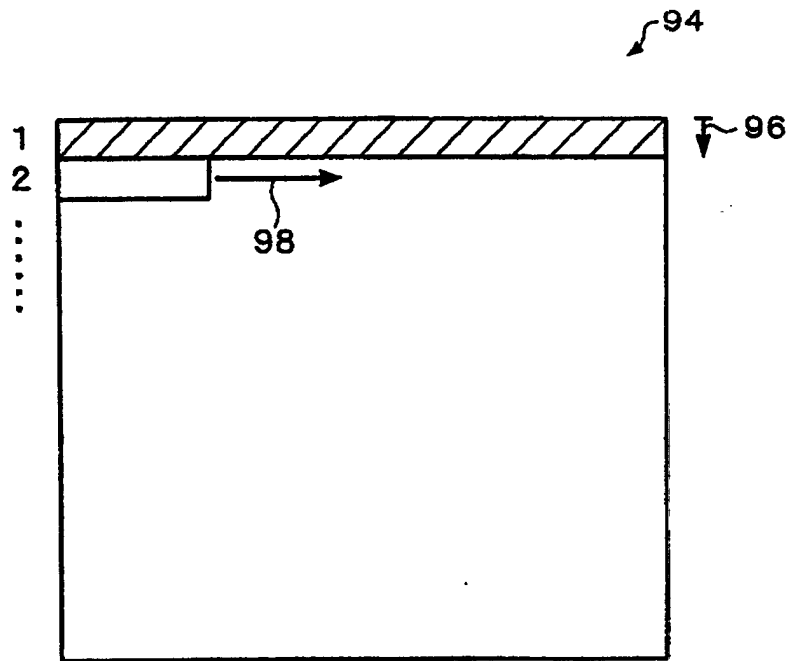


图 4A

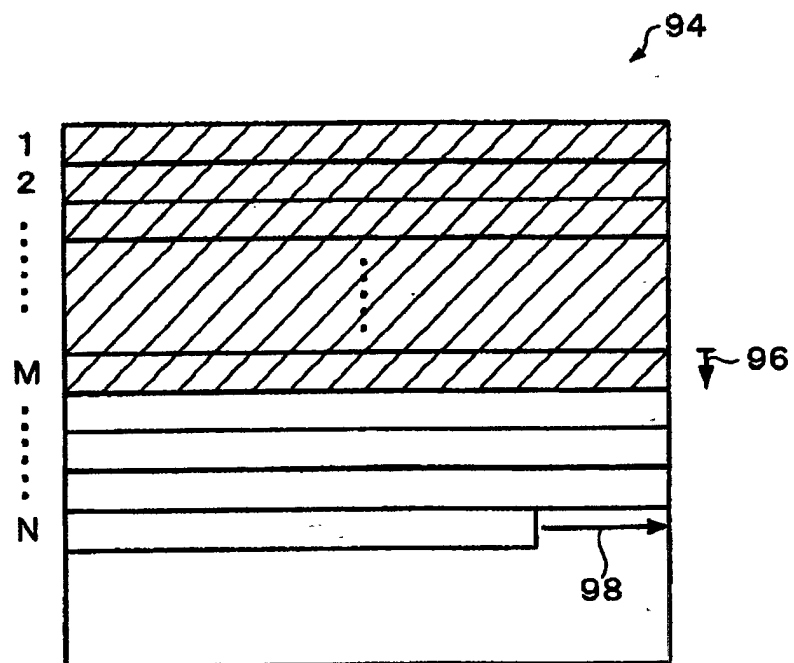


图 4B

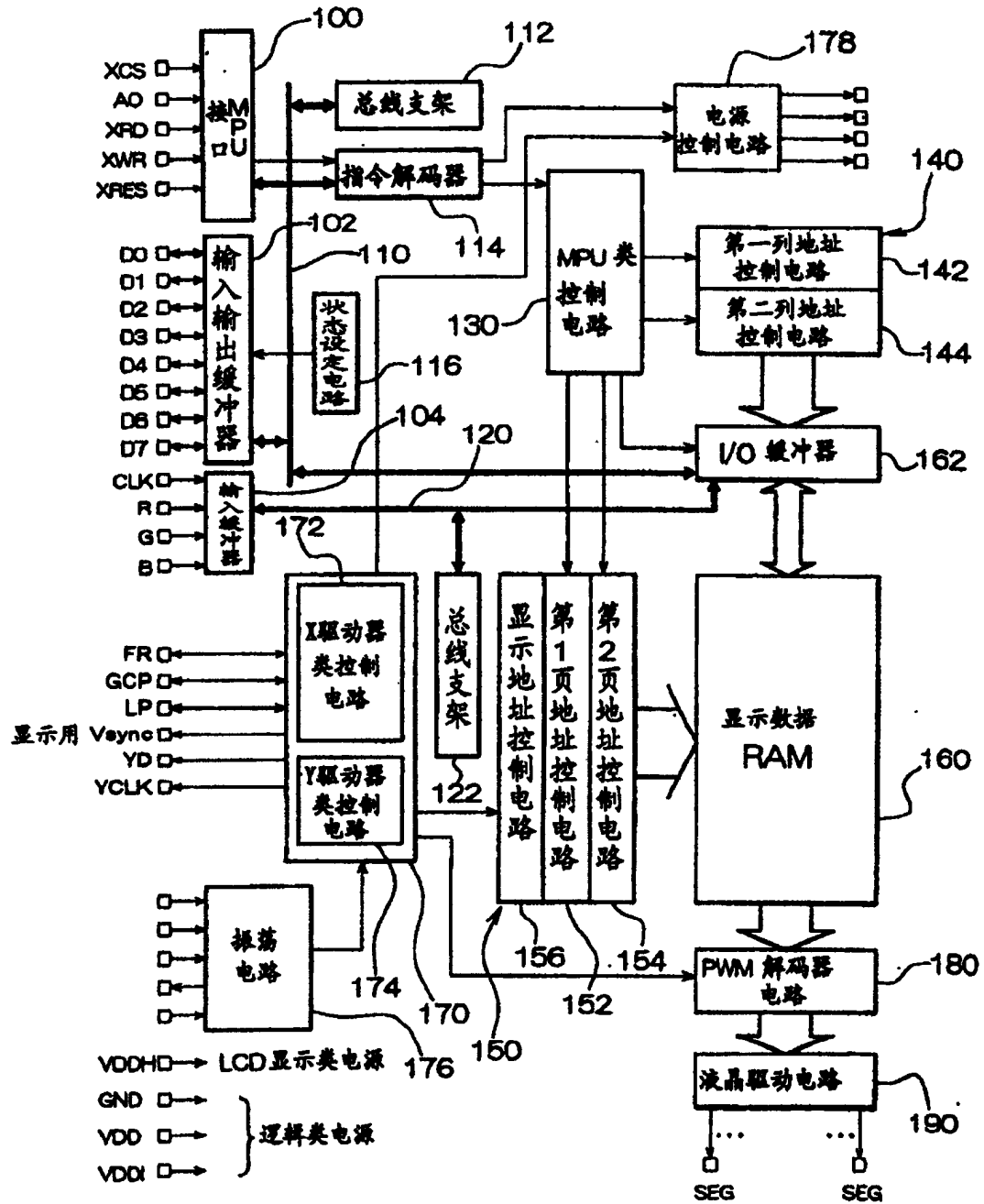


图 5

01.10.07

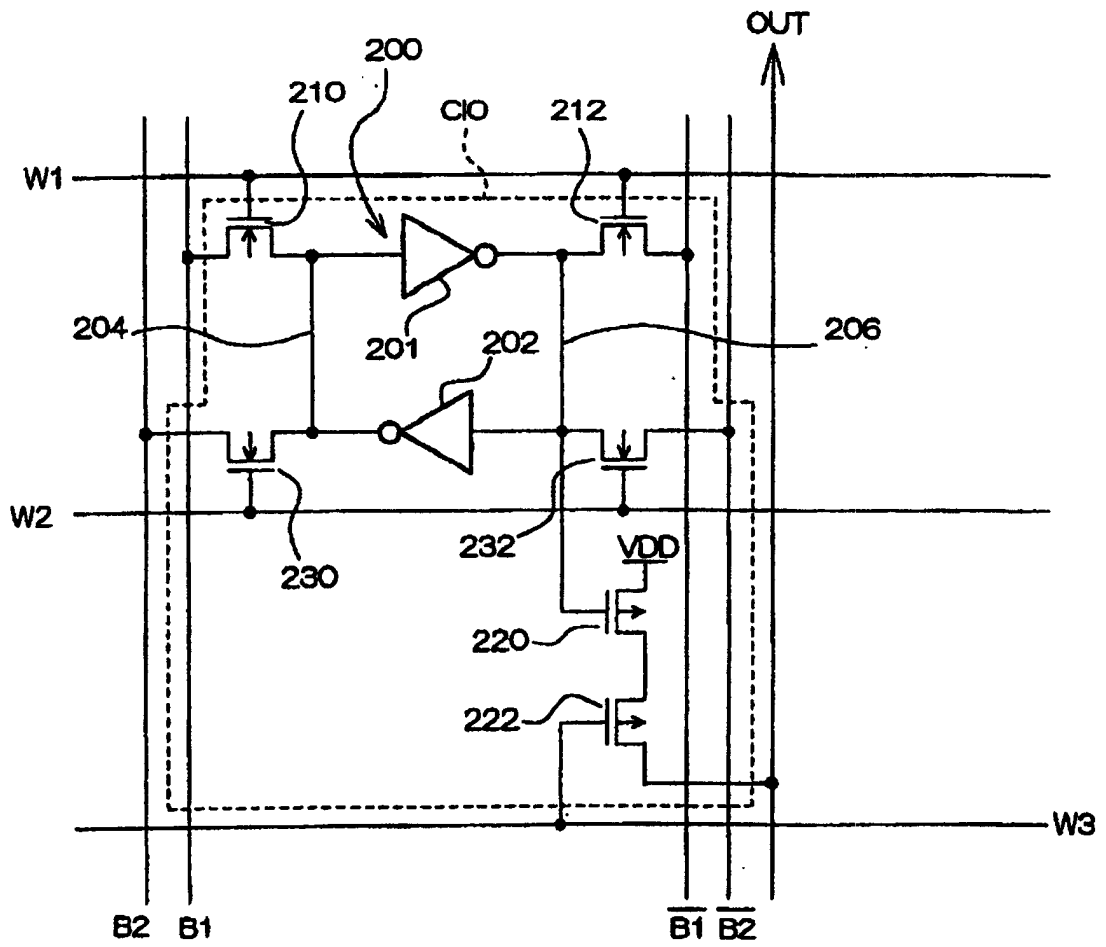


图 7

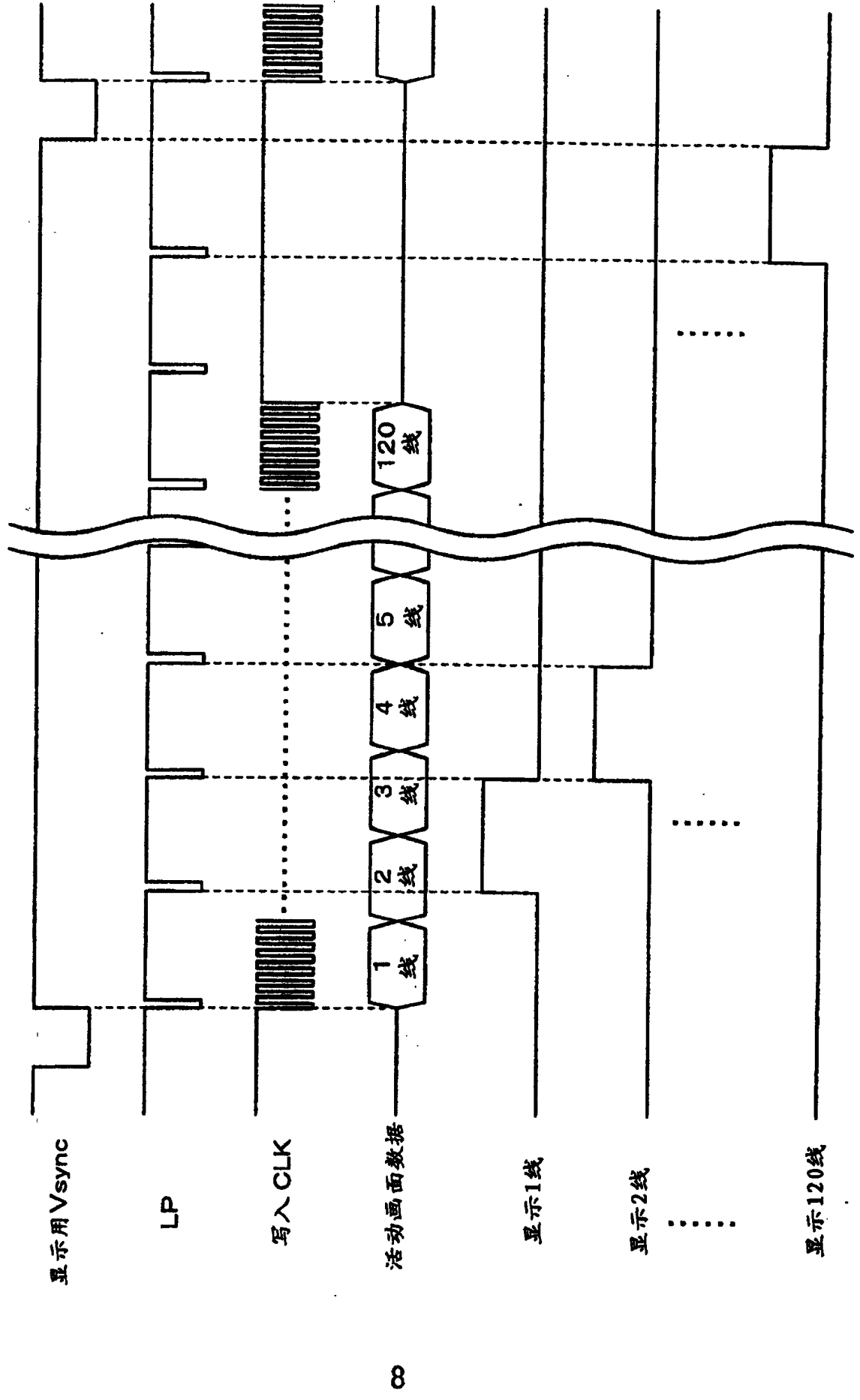


图 8

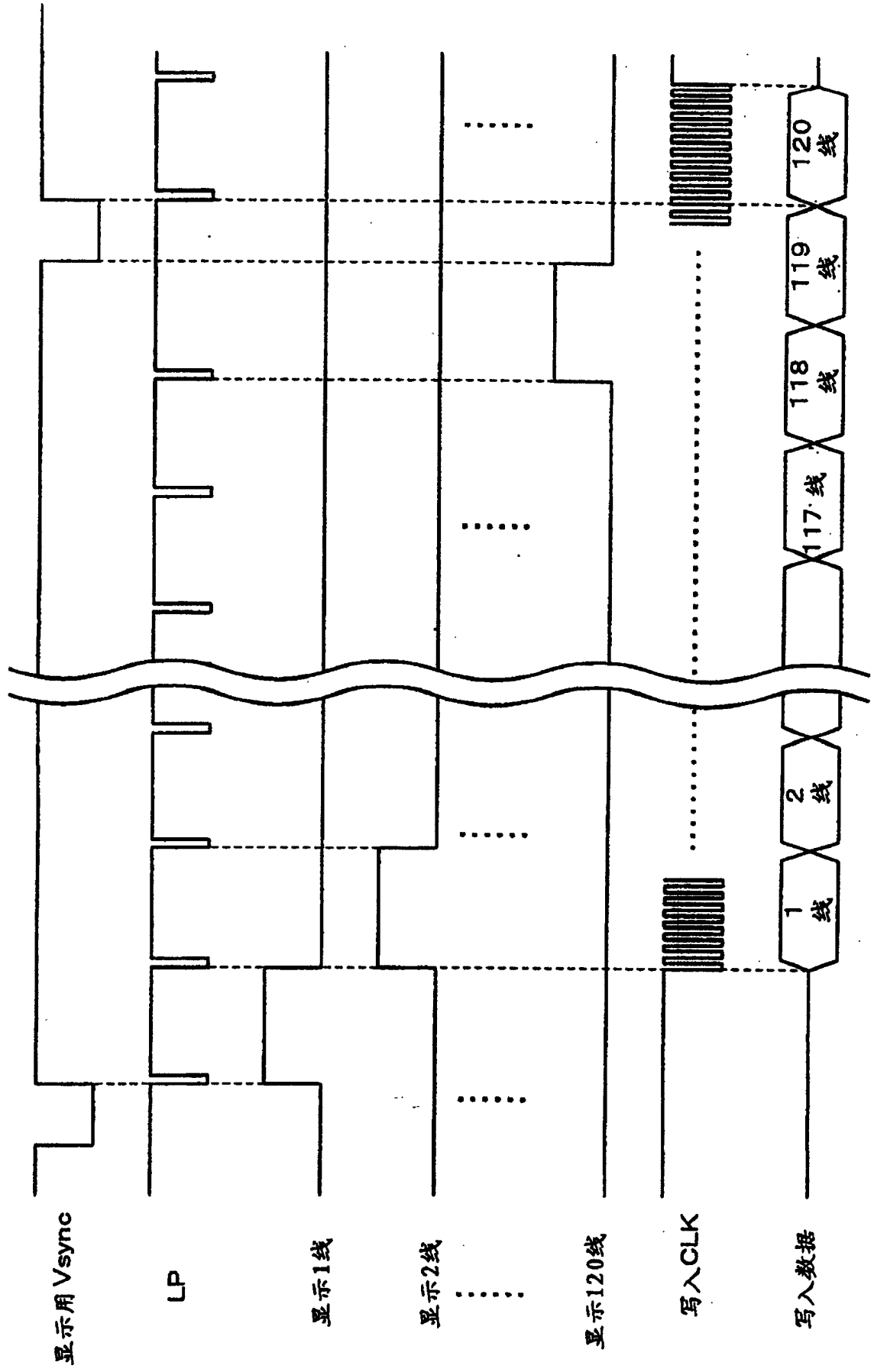


图 9

专利名称(译)	显示控制方法、显示控制器、显示单元及电子装置		
公开(公告)号	CN1162831C	公开(公告)日	2004-08-18
申请号	CN01137234.6	申请日	2001-09-29
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	田村刚		
发明人	田村刚		
IPC分类号	G02F1/133 G09G1/16 G09G3/20 G09G3/36 G09G5/00 G09G5/36 G09G5/391 H04N5/66		
CPC分类号	G09G5/001 G09G3/2014 G09G2300/0408 G09G2330/021 G09G3/3611 G09G3/3685 G09G2340/125 G09G5/363 G09G2320/0261		
代理人(译)	王勇		
优先权	2000299718 2000-09-29 JP		
其他公开文献	CN1346122A		
外部链接	Espacenet SIPO		

摘要(译)

显示控制器包括显示数据RAM，由内部的振荡电路生成帧频率。显示数据RAM的存储区域与液晶面板的活动画面显示区域相对应，通过以帧频率从显示数据RAM读出的活动画面数据，来显示驱动液晶面板。显示控制器在显示数据RAM中写入由显示数据生成电路以低于帧频率的帧频率所生成的显示数据。在此情况下，进行这样的控制：使写入动作至少提前一条扫描线以上，然后，以帧频率读出显示数据。

