



(12) 发明专利

(10) 授权公告号 CN 102290040 B

(45) 授权公告日 2013. 09. 04

(21) 申请号 201110269659. 3

US 2003/0231735 A1, 2003. 12. 18, 全文.

(22) 申请日 2011. 09. 13

CN 1779752 A, 2006. 05. 31, 全文.

(73) 专利权人 深圳市华星光电技术有限公司  
地址 518000 广东省深圳市光明新区光明大道 9-2 号

审查员 罗朋

(72) 发明人 周秀峰

(74) 专利代理机构 深圳市百瑞专利商标事务所  
(普通合伙) 44240

代理人 邢涛

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1410956 A, 2003. 04. 16, 全文.

US 2003/0090614 A1, 2003. 05. 15, 全文.

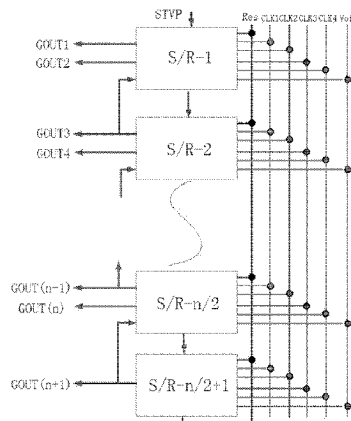
权利要求书2页 说明书6页 附图10页

(54) 发明名称

一种液晶面板、液晶显示装置及液晶面板栅极驱动方法

(57) 摘要

本发明公开一种液晶面板、液晶显示装置及液晶面板栅极驱动方法。所述液晶显示器包括一种液晶面板,该液晶面板包括多条栅线、与栅线连接的栅极驱动电路,该栅极驱动电路包括多个使信号移位以依次驱动各栅线的移位寄存单元,所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口,所述后级信号接口输出的后级信号相比前级信号接口输出的前级信号相比,超前一个扫描间隔。本发明减小了输入的时钟信号的 RC 失真 (RC distortion),大大降低信号的延迟效应,提高电路的信赖性和稳定性;同时在满足保证电路驱动的前提下,进一步的简化 GOA 的电路,也能进一步的减小电路所占空间。



1. 一种液晶面板,包括多条栅线、与栅线连接的栅极驱动电路,其特征在于,所述栅极驱动电路包括多个使信号移位以依次驱动各栅线的移位寄存单元,所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口,所述后级信号接口输出的后级信号相比前级信号接口输出的前级信号相比,超前一个扫描间隔,所述液晶面板还包括第一开关电路和第二开关电路,所述前级信号接口和后级信号接口共用一个公共接口;所述公共接口输出的公共信号输出到相应栅线,并通过第一开关电路连接到另外一条相邻的栅线,所述另外一条相邻的栅线通过第二开关电路连接到所述移位寄存单元的基准低电平信号;在一个扫描周期内,所述公共信号持续两个扫描间隔;所述第一开关电路与所述第二开关电路交替导通,每次导通时间为一个扫描间隔。

2. 如权利要求1所述的一种液晶面板,其特征在于,所述公共接口通过第三开关电路输出所述公共信号;所述第二开关电路和第三开关电路的控制端连接到同一控制信号。

3. 如权利要求1所述的一种液晶面板,其特征在于,所述液晶面板还包括强化电路;所述强化电路连接到所述栅线的另一端,与所述栅极驱动电路配合,对同一栅线进行同步驱动扫描。

4. 如权利要求1所述的一种液晶面板,其特征在于,所述液晶面板还包括强化电路;所述强化电路连接到所述栅线的另一端,与所述栅极驱动电路配合,对同一栅线进行同步驱动扫描;所述强化电路为缓冲电路,所述缓冲电路包括多个缓冲单元;所述缓冲单元包括串联连接的第四开关电路和第五开关电路,所述第四开关电路的输入端与所述公共信号对应的栅线连接,输出端与所述第一开关电路输出端对应的栅线连接,所述第四开关电路的输出端通过第五开关电路与所述强化电路的基准低电平信号连接;所述第四开关电路与所述第一开关电路采用同一控制信号;所述第五开关电路与所述第二开关电路采用同一控制信号。

5. 一种液晶面板,包括多条栅线、与栅线连接的栅极驱动电路,其特征在于,所述栅极驱动电路包括多个使信号移位以依次驱动各栅线的移位寄存单元,所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口,所述后级信号接口输出的后级信号相比前级信号接口输出的前级信号相比,超前一个扫描间隔,所述液晶面板还包括第一开关电路,所述前级信号接口和后级信号接口共用一个公共接口;所述公共接口输出的公共信号作为前级信号或后级信号输出到相应栅线,并通过第一开关电路连接到另外一条相邻的栅线;在一个扫描周期内,所述公共接口输出的公共信号持续两个扫描间隔;所述第一开关电持续一个扫描间隔。

6. 如权利要求5所述的一种液晶面板,其特征在于,所述液晶面板还包括强化电路;所述强化电路连接到所述栅线的另一端,与所述栅极驱动电路配合,对同一栅线进行同步驱动扫描。

7. 如权利要求6所述的一种液晶面板,其特征在于,所述栅线另一端的强化电路与所述栅线一端的栅极驱动电路结构完全相同。

8. 一种液晶显示装置,其特征在于,所述液晶显示装置包括如权利要求1~7任一所述的液晶面板。

9. 一种液晶面板栅极驱动方法,其特征在于,包括以下步骤:选用多个使信号移位以依次驱动各栅线的移位寄存单元,其中使每个移位寄存单元与相邻的两条栅线连接,每个

移位寄存单元输出相差一个扫描间隔的前级信号和后级信号到其对应的相邻的两条栅线上;所述后级信号持续两个扫描间隔,所述前级信号对应的栅线通过第一开关电路与所述后级信号对应的的栅线连接,并通过第二开关电路与所述寄存单元的基准低电平信号连接,所述第一开关电路与所述第二开关电路交替导通,每次导通时间为一个扫描间隔。

10. 一种液晶面板栅极驱动方法,其特征在于,包括以下步骤:选用多个使信号移位以依次驱动各栅线的移位寄存单元,所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口;其中使每个移位寄存单元与相邻的两条栅线连接,每个移位寄存单元输出相差一个扫描间隔的前级信号和后级信号到其对应的相邻的两条栅线上;所述液晶面板还包括第一开关电路,所述前级信号接口和后级信号接口共用一个公共接口;所述公共接口输出的公共信号作为前级信号或后级信号输出到相应栅线,并通过第一开关电路连接到另外一条相邻的栅线;在一个扫描周期内,所述公共接口输出的公共信号持续两个扫描间隔;所述第一开关电持续一个扫描间隔。

## 一种液晶面板、液晶显示装置及液晶面板栅极驱动方法

### 技术领域

[0001] 本发明涉及液晶显示领域,更具体的说,涉及一种液晶面板、液晶显示装置及液晶面板栅极驱动方法。

### 背景技术

[0002] 众所周知,将栅极电路集成在 TFT-LCD 面板上的技术 (GOA :Gate on Array/GIP : Gate in panel)) 能降低 IC 成本,减小面板 (panel) 周边电路板面积 (Board Area) 大小,降低 MOD Bonding 的 Tact time,同时面板上 GOA 的复杂电路的稳定性,信赖性,功耗等等,也成了设计者们很头疼的问题。一般的 GOA 电路输出一个栅极信号 (Gate line signal) 就需要至少一个移位寄存 (shift register) 电路单元实现,故 n 条栅线 (gate line),就会需要 n+1 以上的移位寄存 (shift register) 单元才能形成完成的电路循环结构。而外部的 CLK 和 VGL 的信号线也会因为需要同时进入到这 n+1 以上的移位寄存 (shift register) 单元而使信号的功耗及延迟更严重。

### 发明内容

[0003] 本发明所要解决的技术问题是提供一种能够减小面板 (panel) 周边电路板面积 (Board Area) 大小,降低芯片覆膜 (MOD Bonding) 的周期时间 (Tact time),提高面板上 GOA 的稳定性、信赖性、降低信号的功耗的延迟的一种液晶面板、液晶显示装置及液晶面板栅极驱动方法。

[0004] 本发明的目的是通过以下技术方案来实现的:

[0005] 一种液晶面板,包括多条栅线、与栅线连接的栅极驱动电路,所述栅极驱动电路包括多个使信号移位以依次驱动各栅线的移位寄存单元,所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口,所述后级信号接口输出的后级信号相比前级信号接口输出的前级信号相比,超前一个扫描间隔。

[0006] 优选的,所述液晶面板还包括第一开关电路和第二开关电路,所述前级信号接口和后级信号接口共用一个公共接口;所述公共接口输出的公共信号作为前级信号或后级信号输出到相应栅线,并通过第一开关电路连接到另外一条相邻的栅线。此为本发明的一种具体实施方式,后级信号和前级信号共用一个输出接口,通过第一开关电路来控制输出间隔,电路结构比较简单。

[0007] 优选的,在一个扫描周期内,所述公共接口输出的公共信号持续两个扫描间隔;所述第一开关电持续一个扫描间隔。此为前/后级信号输出的一种具体的控制方式。以公共信号作为后级信号为例说明,前级信号取自从后级信号,为了保证后级信号能超前前级信号一个扫描间隔,后级信号须在两个扫描间隔以上,因此选择两个扫描间隔是比较合适的。后级信号输出持续两个扫描间隔,而前级信号相比后级信号滞后一个扫描间隔,因此第一开关电路应该在后级信号接口输出高电平信号时同步导通,然后持续一个扫描间隔后截止。另外,大尺寸的面板应用中,可能会出现充电不足的问题,而后级信号

GOUT(n) 在一个扫描周期内持续两个扫描间隔,可以在前一个扫描间隔中对栅线进行预充电 (pre-charge),以保证能让像素 (pixel) 在定义的时间内达到我们需要的电位。

[0008] 优选的,所述液晶面板还包括第一开关电路,所述前级信号接口和后级信号接口共用一个公共接口;所述公共接口作为前级信号接口或后级信号接口,输出到相应栅线,并通过第一开关电路连接到另外一条相邻的栅线,所述另外一条相邻的栅线通过第二开关电路连接到所述移位寄存单元的基准低电平信号。此为本发明的另一种具体实施方式。通过两个开关电路来控制公共信号输出到另外一条栅线的输出间隔,可靠性更高。

[0009] 优选的,在一个扫描周期内,所述公共信号持续两个扫描间隔;所述第一开关电路与所述第二开关电路交替导通,每次导通时间为一个扫描间隔。此为前/后级信号输出的另一种具体的控制方式。以公共信号作为后级信号为例说明,前级信号取自后级信号,为了保证后级信号能超前前级信号一个扫描间隔,后级信号必须在两个扫描间隔以上,因此选择两个扫描间隔是比较合适的。第一开关电路与所述第二开关电路分别用于控制前级信号的导通和截止,后级信号输出持续两个扫描间隔,而前级信号相比后级信号滞后一个扫描间隔,因此第一开关电路应该在后级信号接口输出高电平信号时同步导通,然后持续一个扫描间隔后截止。为了保证动作的可靠性,在第一开关电路关闭的时候,第二开关电路导通,将前级信号强制维持在低电平位置。

[0010] 优选的,所述公共接口通过第三开关电路输出所述公共信号;所述第二开关电路和第三开关电路的控制端连接到同一控制信号。第三开关电路可以保证在扫描当前栅线的时候,另外一条栅线的扫描处于截止状态,这样就能保证两条栅线的扫描间隔都为一个扫描间隔,有利于保持栅线扫描的一致性,提升显示品质。

[0011] 优选的,所述液晶面板还包括强化电路;所述强化电路连接到所述栅线的另一端,与所述栅极驱动电路配合,对同一栅线进行同步驱动扫描。增加强化电路,可以增强栅线的驱动能力。

[0012] 优选的,所述栅线另一端的强化电路与所述栅线一端的栅极驱动电路结构完全相同。此为一种强化电路的具体实施方式。

[0013] 优选的,所述强化电路为缓冲电路,所述缓冲电路包括多个缓冲单元;所述缓冲单元包括串联连接的第四开关电路和第五开关电路,所述第四开关电路的输入端与所述公共信号对应的栅线连接,输出端与所述第一开关电路输出端对应的栅线连接,所述第四开关电路的输出端通过第五开关电路与所述强化电路的基准低电平信号连接;所述第四开关电路与所述第一开关电路采用同一控制信号;所述第五开关电路与所述第二开关电路采用同一控制信号。此为另外一种强化电路的具体实施方式,电路简单,成本较低。

[0014] 一种液晶显示装置,所述液晶显示装置包括上述液晶面板。

[0015] 一种液晶面板栅极驱动方法,其包括以下步骤:选用多个使信号移位以依次驱动各栅线的移位寄存单元,其中使每个移位寄存单元与相邻的两条栅线连接,每个移位寄存单元输出相差一个扫描间隔的前级信号和后级信号到其对应的相邻的两条栅线上。

[0016] 优选的,所述后级信号持续两个扫描间隔,所述前级信号通过第一开关电路与所述后级信号连接,并通过第二开关电路与所述寄存单元的基准低电平信号  $V_{off}$  连接。所述第一开关电路与所述第二开关电路交替导通,每次导通时间为一个扫描间隔。

[0017] 本发明中每个移位寄存单元可以扫描两个条栅线,要输出  $n$  条 Gate 信号,仅需要

最少  $n/2+1$  个移位寄存单元即可以实现,极大地简化了电路,减小输入的时钟信号的 RC 失真 (RC distortion),大大降低信号的延迟效应,提高电路的信赖性和稳定性能;同时在满足保证电路驱动的前提下,进一步的简化 GOA 的电路,也能进一步的减小电路所占空间。

#### 附图说明

[0018] 图 1 是本发明液晶面板示意图;

[0019] 图 2 是本发明原理构思示意图;

[0020] 图 3 是本发明实施例一原理框图;

[0021] 图 4 是本发明实施例二原理框图;

[0022] 图 5 是本发明实施例二输入、输出波形示意图;

[0023] 图 6 是本发明实施例三原理框图;

[0024] 图 7 是本发明实施例三输入、输出波形示意图;

[0025] 图 8 是本发明实施例四液晶面板示意图;

[0026] 图 9 是本发明实施例四原理示意图;

[0027] 图 10 是本发明实施例四缓冲单元原理示意图;

[0028] 其中:1、液晶面板;2、栅极驱动电路;21、移位寄存单元;3、液晶驱动 IC(COF);4、第一开关电路;5、第二开关电路;6、第三开关电路;7、强化电路;8、缓冲单元;81、第四开关电路;82、第五开关电路。

#### 具体实施方式

[0029] 下面结合附图和较佳的实施例对本发明作进一步说明。

[0030] 一种液晶显示装置,包括液晶面板 1,如图 1、2 所示,该液晶面板 1 包括多条栅线 and 数据线(在液晶面板 1 内,图中未标示)、与栅线连接的栅极驱动电路 2、与数据线连接的液晶驱动 IC(COF) 3;所述栅极驱动电路 2 包括多个移位寄存单元 21,所述移位寄存单元 21 包括与相邻两条栅线连接的前级信号接口和后级信号接口,所述后级信号接口输出的后级信号  $GOUT(n)$  相比前级信号接口输出的前级信号  $GOUT(n-1)$  相比,超前一个扫描间隔。所述扫描间隔是指在一个扫描周期内,每条栅的平均扫描时间。下面结合具体实施方式进一步阐述本发明的构思:

[0031] 实施例一:如图 3 所示:所述前级信号  $GOUT(n-1)$  接口和后级信号  $GOUT(n)$  接口共用一个公共接口;所述公共接口输出的公共信号作为前级信号  $GOUT(n-1)$  或后级信号  $GOUT(n)$  输出到相应栅线,并通过第一开关电路 4 连接到另外一条相邻的栅线。

[0032] 在一个扫描周期内,所述公共接口输出的公共信号持续两个扫描间隔;所述第一开关电持续一个扫描间隔。以公共信号作为后级信号  $GOUT(n)$  为例说明,前级信号  $GOUT(n-1)$  取自从后级信号  $GOUT(n)$ ,为了保证后级信号  $GOUT(n)$  能超前前级信号  $GOUT(n-1)$  一个扫描间隔,后级信号  $GOUT(n)$  须在两个扫描间隔以上,因此选择两个扫描间隔是比较合适的。后级信号  $GOUT(n)$  输出持续两个扫描间隔,而前级信号  $GOUT(n-1)$  相比后级信号  $GOUT(n)$  滞后一个扫描间隔,因此第一开关电路 4 应该在后级信号  $GOUT(n)$  接口输出高电平信号时同步导通,然后持续一个扫描间隔后截止。

[0033] 后级信号  $GOUT(n)$  和前级信号  $GOUT(n-1)$  共用一个输出接口,通过第一开关电路

4 来控制输出间隔,电路结构比较简单。

[0034] 实施例二,如图 4、5 所示:所述前级信号 GOUT(n-1) 接口和后级信号 GOUT(n) 接口共用一个公共接口;所述公共接口作为前级信号 GOUT(n-1) 接口或后级信号 GOUT(n) 接口,输出到相应栅线,并通过第一开关电路 4 连接到另外一条相邻的栅线,所述另外一条相邻的栅线通过第二开关电路 5 连接到所述移位寄存单元 21 的基准低电平信号 Voff。在一个扫描周期内,所述公共信号持续两个扫描间隔;所述第一开关电路 4 与所述第二开关电路 5 交替导通,每次导通时间为一个扫描间隔。以公共信号作为后级信号 GOUT(n) 为例说明:前级信号 GOUT(n-1) 取自后级信号 GOUT(n),为了保证后级信号 GOUT(n) 能超前前级信号 GOUT(n-1) 一个扫描间隔,后级信号 GOUT(n) 必须在两个扫描间隔以上,因此选择两个扫描间隔是比较合适的。第一开关电路 4 与所述第二开关电路 5 分别用于控制前级信号 GOUT(n-1) 的导通和截止,后级信号 GOUT(n) 输出持续两个扫描间隔,而前级信号 GOUT(n-1) 相比后级信号 GOUT(n) 滞后一个扫描间隔,因此第一开关电路 4 应该在后级信号 GOUT(n) 接口输出高电平信号时同步导通,然后持续一个扫描间隔后截止。为了保证动作的可靠性,在第一开关电路 4 关闭的时候,第二开关电路 5 导通,将前级信号 GOUT(n-1) 强制维持在低电平位置。在大尺寸的面板应用中,可能会出现充电不足的问题,因此需要先对相应的栅线进行预充电(pre-charge),以保证能让像素(pixel)在定义的时间内达到我们需要的电位。后级信号 GOUT(n) 超前前级信号 GOUT(n-1) 一个扫描间隔,并且在后级信号 GOUT(n-1) 输出的一个扫描间隔中也保持信号输出,以进行预充电(pre-charge),因此后级信号 GOUT(n) 在一个扫描周期内持续两个扫描间隔。

[0035] 如图 4 所述电路框图分析:所述第一开关电路 4 为开关管 T15,所述第二开关电路 5 为开关管 T16。电路由外部提供片选信号 STV,控制时钟信号(CLK1,CLK2,CLK3,CLK4),移位寄存单元 21 的基准低电平信号 Voff 信号,通过上述功能模块,输出后级信号 GOUT(n),下一级移位寄存单元 21 的 STV(n) 及前级信号 GOUT(n-1)。开关管 T1 及开关管 T15 为上拉单元,输出后级信号 GOUT(n) 及前级信号 GOUT(n-1),开关管 T4 为进位单元,输出 STV(n+2)。开关管 T2、T6、T7、T8、T9、T11 为保持单元,是 Gate out 的输出保持在我们所需的电位,开关管 T3、T5、T12、T13、T16 为放电单元,将高的电位拉至低的电位,开关管 T14 为放电复位单元。

[0036] 当前移位寄存单元 21 接受上一级移位寄存单元 21 的片选信号 STV(n),只有片选信号后才能对当前移位寄存单元 21 的输出进行控制,如果是第一级移位寄存单元 21,其片选信号来自外部的启动脉冲 STVP。当前移位寄存单元 21 启动后,利用第一时钟信号 CLK1、第二时钟信号 CLK2 来控制后栅线扫描信号 GOUT(n) 的电平转换,利用第三时钟信号 CLK3 和第四时钟信号 CLK4 来控制前级信号 GOUT(n-1) 的电平转换,Voff 提供基准低电平;Reset 提供复位信号,高电平有效,可以对所有移位寄存单元 21 的数据清零。当前移位寄存单元 21 完成当前栅线驱动任务后,产生下一级移位寄存单元 21 的片选信号 STV(n+2),下一级移位寄存单元 21 启动后响应第一时钟信号 CLK1 ~ 4,其前级信号 GOUT(n+1) 在驱动当前栅线的同时反馈回上一级移位寄存单元 21,对上一级移位寄存单元 21 进行清零、置位,在下次片选信号 STV(n) 到来之前,上一级移位寄存单元 21 不再响应时钟信号。

[0037] 此为本发明的另一种具体实施方式。通过两个开关电路来控制公共信号输出到另外一条栅线的输出间隔,可靠性更高。

[0038] 实施例三、如图 6 所示,所述公共接口通过第三开关电路 6 输出所述公共信号;所述第二开关电路 5 和第三开关电路 6 的控制端连接到同一控制信号。本实施方式可以应用于上述实施例一和实施例二的技术方案,为了简化阐述,以在实施例二中的应用为例,进一步阐述本技术方案:以公共信号作为后级信号 GOUT(n) 为例说明,所述公共接口通过第三开关电路 6 输出所述后级信号 GOUT(n)。所述后级信号 GOUT(n) 持续两个扫描间隔,所述第一开关电路 4 控制端连接到第三时钟信号 CLK3;所述第二开关电路 5 和第三开关电路 6 的控制端连接到第四时钟信号 CLK4,所述第一开关电路 4 和所述第二开关电路 5 交替导通,每次导通时间为一个扫描间隔;所述第一开关电路 4 在所述后级信号 GOUT(n) 接口输出高电平信号时同步导通。

[0039] 如图 7 所示,由于所述第二开关电路 5 和第三开关电路 6 的控制端连接到第四时钟信号 CLK4,因此在输出前级信号 GOUT(n-1) 的时候,后级信号 GOUT(n) 的输出处于截止状态,当前级信号 GOUT(n-1) 截止时,第三开关电路 6 导通,输出后级信号 GOUT(n)。因此无论前级信号 GOUT(n-1) 还是后级信号 GOUT(n),其输出时间都是一个扫描间隔,保持均等的扫描间隔有利于保障显示的一致性,液晶面板 1 的显示品质较好。

[0040] 实施例四、为能更好的提升电路的充电和放电的速度,我们可以采用双边驱动的设计,在左侧的强化电路 7 中可以设计与右侧栅极驱动线路相同的电路架构,以提升电路的驱动能力;也可以在左侧的强化电路 7 中仅设计上电和放电的 Buffer(缓冲)电路,以提升电路的驱动能力。如图 8 所示,所述液晶面板 1 还包括强化电路 7,所述强化电路 7 连接到所述栅线的另一端,与所述栅极驱动电路 2 配合,对同一栅线进行同步驱动扫描。本实施方式可以应用于上述实施例一~三任一所述的技术方案,为了简化阐述,以在实施例二中的应用为例,进一步阐述本技术方案:

[0041] 本实施方式采用 Buffer(缓冲)电路的解决方案为例进行说明,如图 9、10 所示,所述强化电路 7 包括多个缓冲单元 8;所述缓冲单元 8 包括串联连接的第四开关电路 81 和第五开关电路 82,所述第四开关电路 81 的输入端与所述公共信号对应的栅线连接,输出端与所述第一开关电路 4 输出端对应的栅线连接,所述第四开关电路 81 的输出端通过第五开关电路 82 与所述强化电路 7 的基准低电平信号 VGL 连接;所述第四开关电路 81 与所述第一开关电路 4 采用同一控制信号,即第三时钟信号 CLK3;所述第五开关电路 82 与所述第二开关电路 5 采用同一控制信号,即第四时钟信号 CLK4。这样就可以保证栅极驱动电路 2 在一端对栅线进行驱动时,所述强化电路 7 可以从相应栅线的另一端进行同步驱动,增强了栅极扫描的驱动能力。

[0042] 通过这个电路,实现电路左右同时上电和放电,可以迅提高电路的反应速度,改善面板画质的均匀性。本发明构思不局限于上述实施方式,凡是连接到所述栅线的另一端,与所述栅极驱动电路配合,对同一栅线进行同步驱动扫描的强化电路都在本发明的保护范围内。

[0043] 上述液晶面板所使用的液晶面板栅极驱动方法,包括以下步骤:选用多个使信号移位以依次驱动各栅线的移位寄存单元,其中使每个移位寄存单元与相邻的两条栅线连接,每个移位寄存单元输出相差一个扫描间隔的前级信号和后级信号到其对应的相邻的两条栅线上。

[0044] 进一步的,所述后级信号持续两个扫描间隔,所述前级信号通过第一开关电路与

所述后级信号连接,并通过第二开关电路与所述寄存单元的基准低电平信号  $V_{off}$  连接。所述第一开关电路与所述第二开关电路交替导通,每次导通时间为一个扫描间隔。

[0045] 以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明,不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本发明的保护范围。

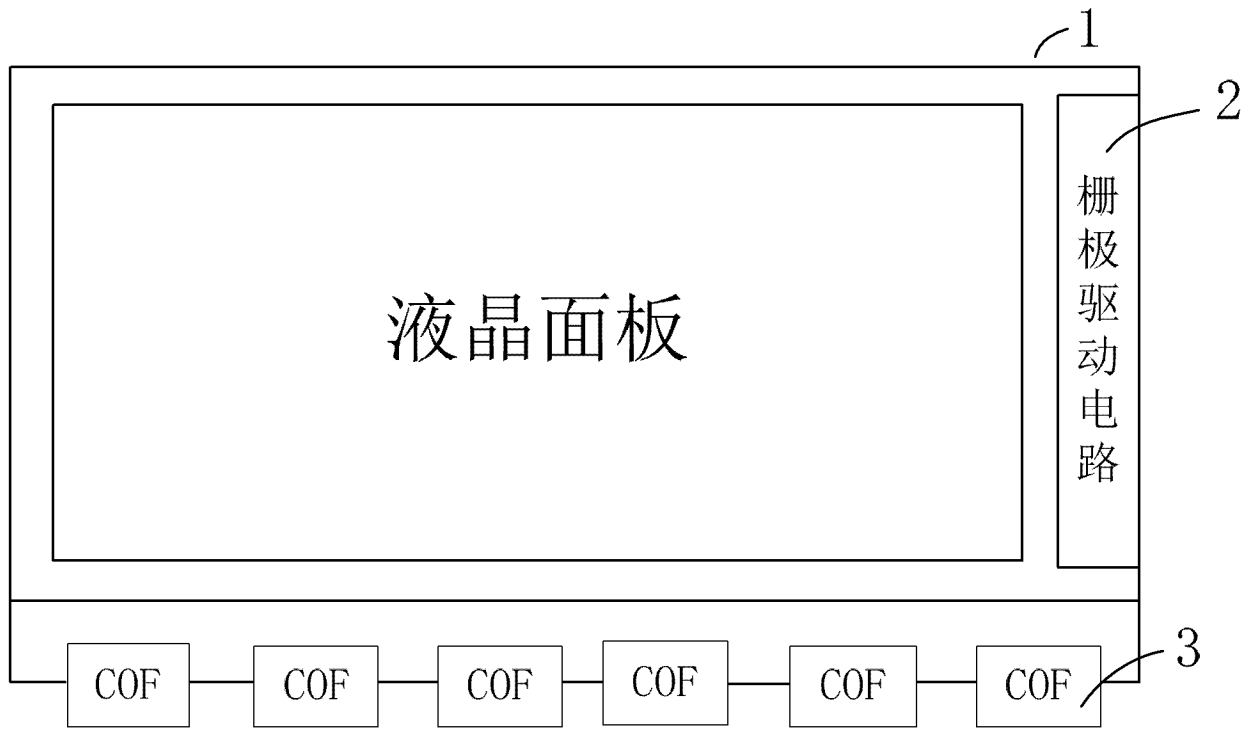


图 1

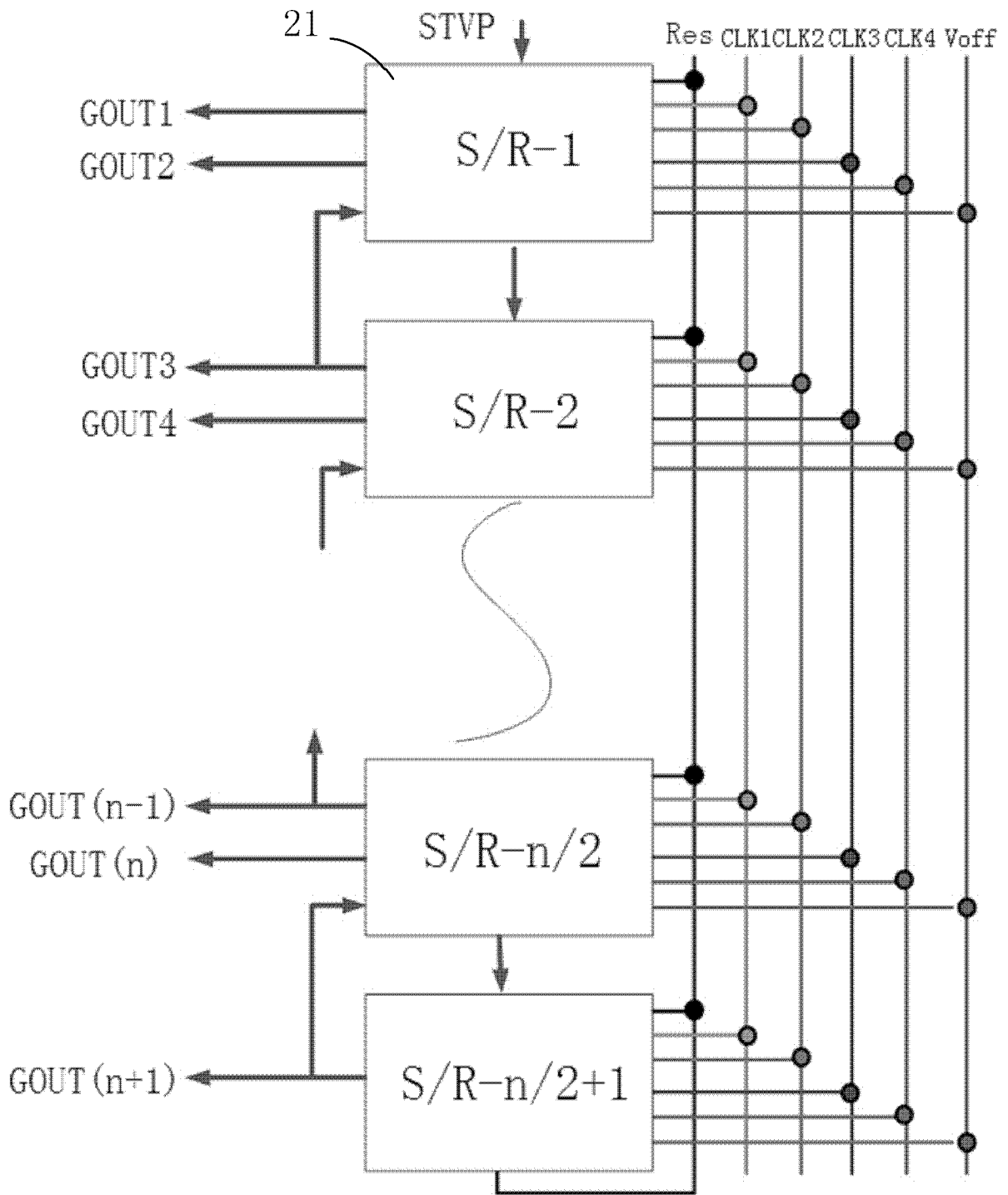


图 2

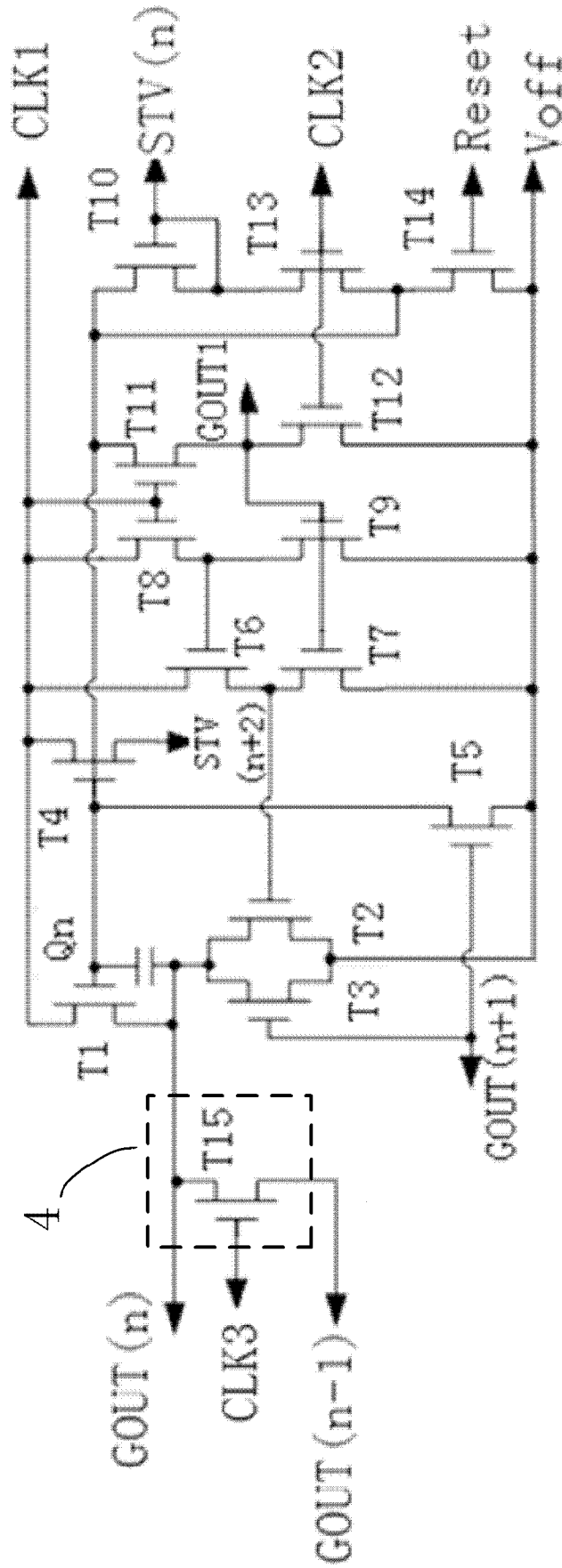


图 3

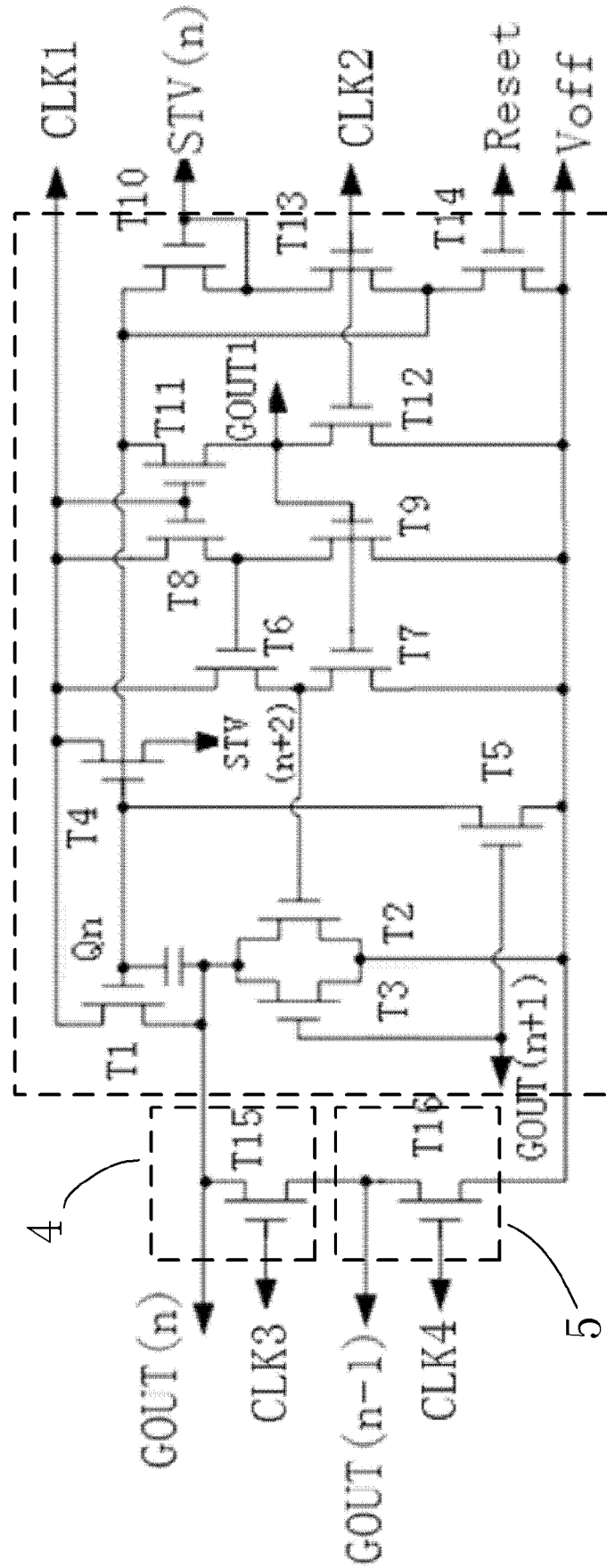


图 4

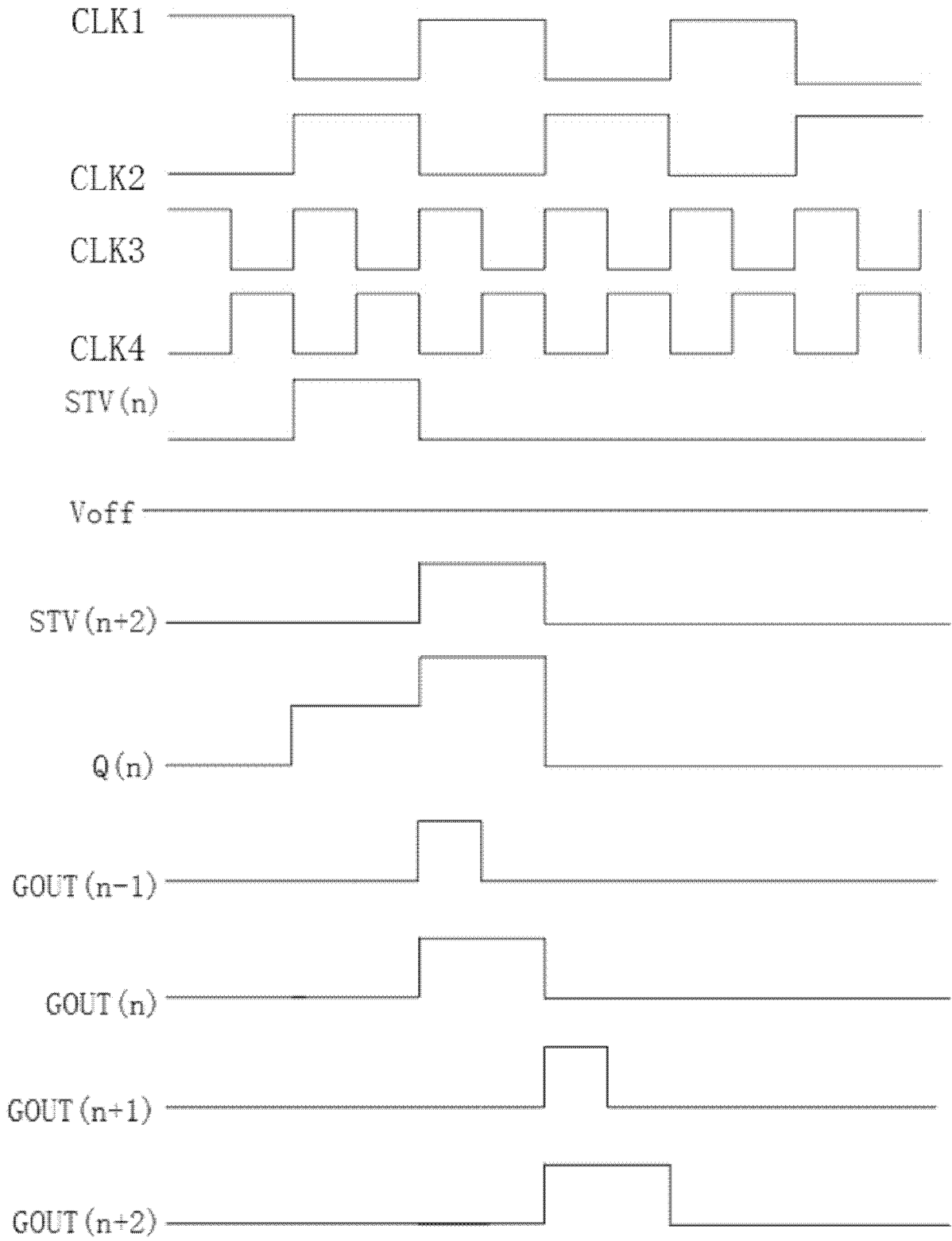


图 5

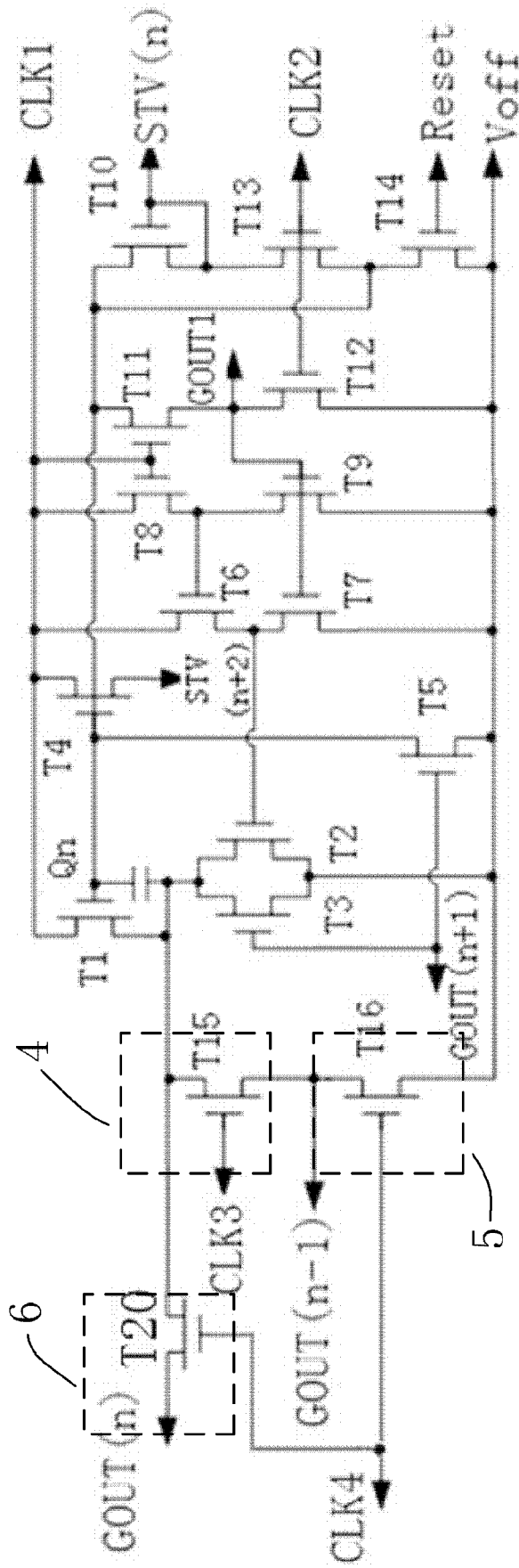


图 6

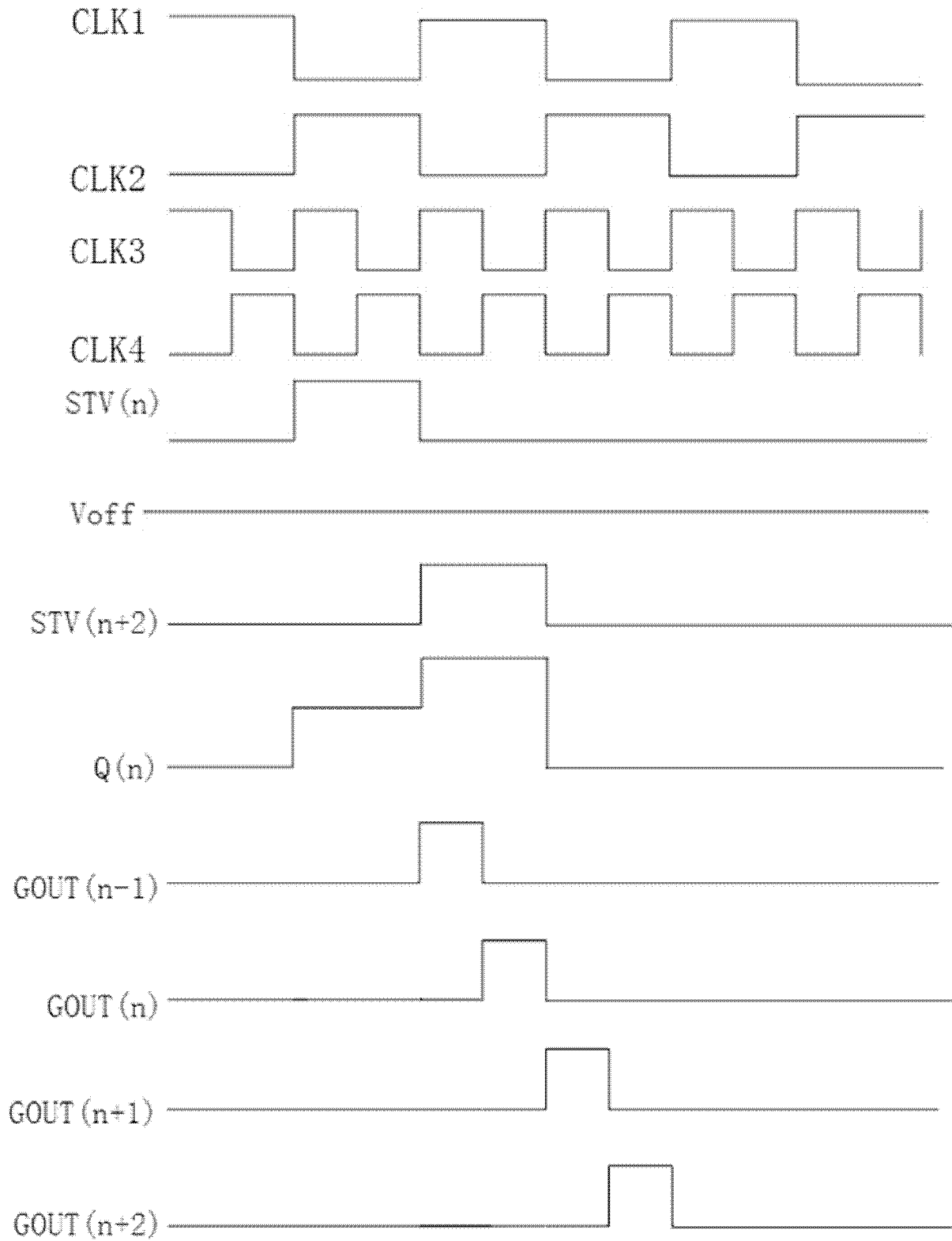


图 7

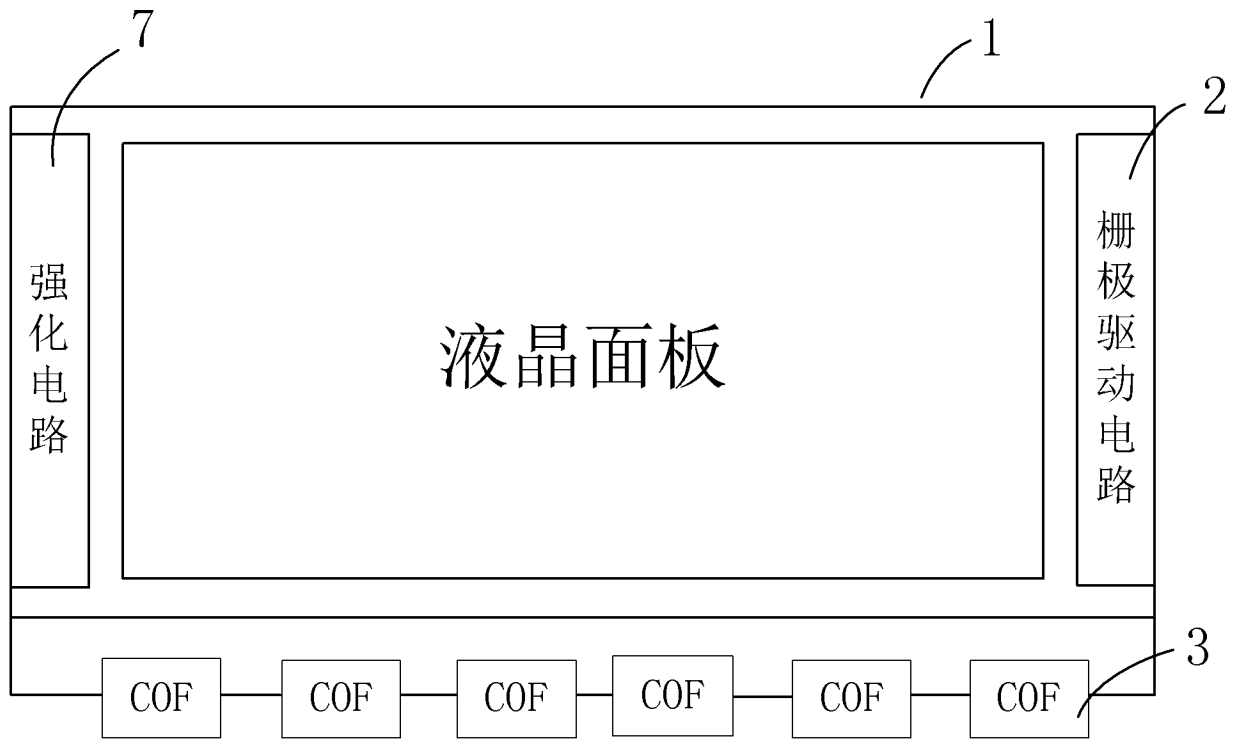


图 8

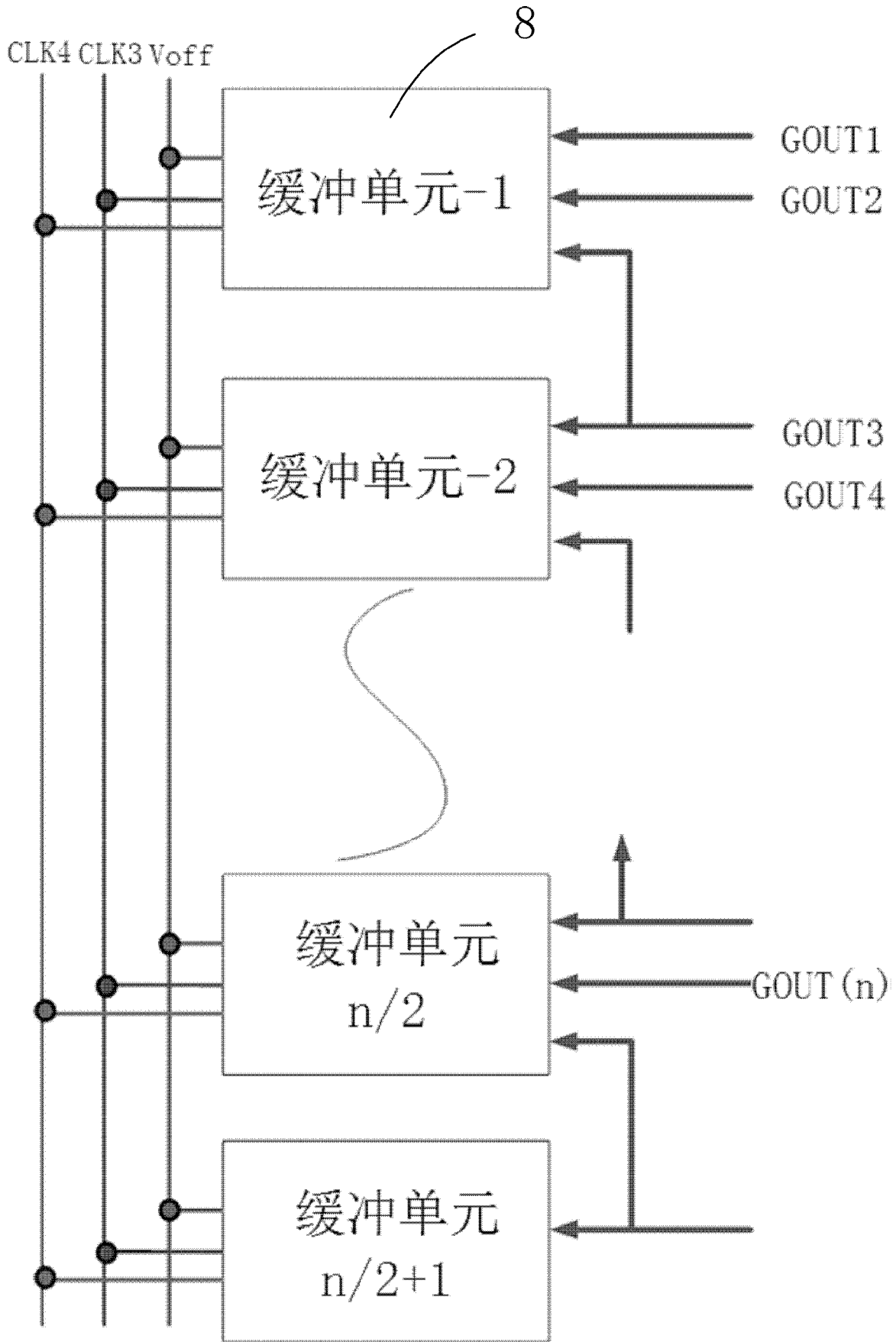


图 9



专利名称(译)	一种液晶面板、液晶显示装置及液晶面板栅极驱动方法		
公开(公告)号	<a href="#">CN102290040B</a>	公开(公告)日	2013-09-04
申请号	CN201110269659.3	申请日	2011-09-13
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	周秀峰		
发明人	周秀峰		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36 G09G2310/0286 G09G2310/08 G09G3/3677 G09G2320/0223		
代理人(译)	邢涛		
审查员(译)	罗朋		
其他公开文献	CN102290040A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开一种液晶面板、液晶显示装置及液晶面板栅极驱动方法。所述液晶显示器包括一种液晶面板，该液晶面板包括多条栅线、与栅线连接的栅极驱动电路，该栅极驱动电路包括多个使信号移位以依次驱动各栅线的移位寄存单元，所述每个移位寄存单元包括与相邻的两条栅线连接的前级信号接口和后级信号接口，所述后级信号接口输出的后级信号相比前级信号接口输出的前级信号相比，超前一个扫描间隔。本发明减小了输入的时钟信号的RC失真(RC distortion)，大大降低信号的延迟效应，提高电路的信赖性和稳定性能；同时在满足保证电路驱动的前提下，进一步的简化GOA的电路，也能进一步的减小电路所占空间。

