



(12) 发明专利

(10) 授权公告号 CN 101435965 B

(45) 授权公告日 2012. 07. 11

(21) 申请号 200810127646. 0

(22) 申请日 2008. 07. 02

(30) 优先权数据

10-2007-0116196 2007. 11. 14 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 全镇琛 文教浩

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 梁挥

(51) Int. Cl.

G02F 1/1362 (2006. 01)

H01L 21/84 (2006. 01)

H01L 27/12 (2006. 01)

审查员 韩旭

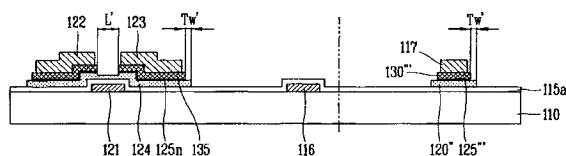
权利要求书 2 页 说明书 9 页 附图 16 页

(54) 发明名称

液晶显示器件及其制造方法

(57) 摘要

本发明涉及一种液晶显示器件及其制造方法。一种制造液晶显示器的方法包括：提供第一基板；在第一基板上形成栅极和栅线；在第一基板上形成第一绝缘层；利用干刻法在栅极的上部形成有源图案、欧姆接触层和扩散防止层，并且利用湿刻法在扩散防止层上形成源极和漏极；在第一基板上形成第二绝缘层；通过移除第二绝缘层的一部分并暴露出漏极的一部分形成接触孔；形成经由接触孔电连接到漏极的像素电极；以及粘结第一和第二基板，其中，所述扩散防止层包括通过干刻法形成的且与源极和漏极相比突出来的金属尖端。



1. 一种液晶显示器的制造方法,包括:

提供第一基板;

在第一基板上形成栅极和栅线;

在第一基板上形成第一绝缘层、非晶硅薄膜、n+ 非晶硅薄膜、阻挡金属以及导电膜;

利用半色调掩模在第一基板上形成具有第一和第二厚度的第一感光膜图案;

利用第一感光膜图案作掩模通过湿刻选择性地移除导电膜以在栅极的上部形成第一导电膜图案;

利用第一感光膜图案作掩模通过干刻选择性地移除非晶硅薄膜、n+ 非晶硅薄膜以及阻挡金属,从而在第一导电膜图案的下部形成由非晶硅薄膜形成的第一非晶硅薄膜图案、由 n+ 非晶硅薄膜形成的第一 n+ 非晶硅薄膜图案和由阻挡金属形成的第一图案;

通过灰化工艺移除第一感光膜图案的一部分以形成具有第三厚度的第二感光膜图案;

利用第二感光膜图案作掩模通过湿刻选择性地移除第一导电膜图案,形成由导电膜形成的源极和漏极;

利用第二感光膜图案作掩模通过干刻选择性地移除第一非晶硅薄膜图案的表面部分、第一 n+ 非晶硅薄膜图案以及第一图案,形成由非晶硅薄膜形成的有源图案、由 n+ 非晶硅薄膜形成的欧姆接触层和由阻挡金属形成的扩散防止层;

在第一基板上形成第二绝缘层;

通过移除第二绝缘层的一部分并暴露出漏极的一部分形成接触孔;

形成经由接触孔电连接到漏极的像素电极;以及

粘结第一和第二基板,

其中,所述扩散防止层包括通过干刻法形成的且与源极和漏极相比突出来的金属尖端。

2. 根据权利要求 1 所述的方法,其特征在于,所述导电膜由低阻抗导电材料构成。

3. 根据权利要求 2 所述的方法,其特征在于,所述低阻抗导电材料是铜。

4. 根据权利要求 3 所述的方法,其特征在于,所述阻挡金属由 MoTi 形成,避免铜扩散到位于源极和漏极下方的欧姆接触层。

5. 根据权利要求 1 所述的方法,其特征在于,由于湿刻为各向异性蚀刻,所述第一导电膜图案被过度蚀刻,具有比第一感光膜图案更窄的宽度。

6. 根据权利要求 1 所述的方法,其特征在于,由于采用干刻,所述第一非晶硅薄膜图案、第一 n+ 非晶硅薄膜图案和第一图案被构图为具有与第一感光膜图案基本上相同的形状。

7. 根据权利要求 1 所述的方法,其特征在于,因为采用湿刻,所述源极和漏极被过度蚀刻,并且具有比第二感光膜图案更窄的宽度。

8. 根据权利要求 1 所述的方法,其特征在于,因为采用干刻,所述欧姆接触层和扩散防止层被构图为具有与第二感光膜图案基本上相同的形状。

9. 根据权利要求 1 所述方法,其特征在于,所述扩散防止层厚度为 100Å~500Å。

10. 根据权利要求 1 所述的方法,其特征在于,由于所述扩散防止层是通过干刻蚀刻

的,所述扩散防止层包括由金属尖端限定的精细沟道,该金属尖端向源极和漏极的向内方向突出。

11. 一种液晶显示器件,包括:

在第一基板上形成的栅极和栅线;

在具有栅极和栅线的第一基板上形成的第一绝缘层;

在栅极上形成的有源图案、欧姆接触层和扩散防止层,其中所述扩散防止层以与欧姆接触层相同的形式被构图;

在扩散防止层上形成的数据线以及源极和漏极,其中数据线与栅线交叉以限定像素区;

在第一基板上形成的第二绝缘层;

通过移除第二绝缘层的一部分并暴露出漏极的一部分形成的接触孔;

经由接触孔电连到漏极的像素电极;以及

以面对的方式与第一基板粘结的第二基板,

其中,所述扩散防止层包括突出到源极和漏极的侧面的金属尖端。

12. 根据权利要求 11 所述的器件,其特征在于,所述扩散防止层和欧姆接触层具有比源极和漏极更宽的宽度。

13. 根据权利要求 11 所述的器件,其特征在于,所述源极和漏极由低阻抗导电材料构成。

14. 根据权利要求 13 所述的器件,其特征在于,所述低阻抗导电材料为铜。

15. 根据权利要求 14 所述的器件,其特征在于,所述扩散防止层由 MoTi 构成,以防止铜扩散到位于源极和漏极下方的欧姆接触层。

16. 根据权利要求 11 所述的器件,其特征在于,所述扩散防止层形成为具有 $100\text{\AA}\sim 500\text{\AA}$ 的厚度。

17. 根据权利要求 11 所述的器件,其特征在于,所述突出到源极和漏极的侧面的扩散防止层的金属尖端限定沟道长度。

液晶显示器件及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示器 (LCD) 及其制造方法, 尤其涉及一种能够形成低阻抗数据配线并实现精细沟道的液晶显示器及其制造方法。

背景技术

[0002] 随着消费者对信息显示兴趣的增长和对便携式 (可移动的) 信息器件的需求的增加, 对轻便和薄平板显示器 (“FPD”) 的研究和商品化已有所增加。

[0003] 在平板显示器 (“FPD”) 中, 液晶显示器 (“LCD”) 是一种利用液晶的光学各向异性显示图像的器件。液晶显示器件展示了很好的分辨率、色彩和画面质量, 因此广泛地应用于笔记本电脑或台式机显示器等等中。

[0004] 液晶显示器包括滤色片基板、阵列基板和在滤色片基板和阵列基板之间形成的液晶层。

[0005] 现在参考图 1 详细描述液晶显示器的结构。

[0006] 图 1 是示出了相关技术中液晶显示器的分解透视图。

[0007] 如图 1 所示, 液晶显示器包括滤色片基板 5、阵列基板 10 和在滤色片 5 和阵列基板 10 之间形成的液晶层 30。

[0008] 滤色片基板 5 包括滤色片 (C), 该滤色片包括实现红、绿和蓝色的多个子滤色片 7, 划分子滤色片 7 并阻挡光透过液晶层 30 的黑矩阵 6, 以及将电压施加到液晶层 30 的透明公共电极 8。

[0009] 阵列基板 10 包括水平和垂直排列以定义多个像素区域 (P) 的栅线 16 和数据线 17、作为在栅线 16 和数据线 17 的各交叉处形成的开关元件的 TFT、以及在像素区域 (P) 上形成的像素电极 18。

[0010] 滤色片基板 5 和阵列基板 10 通过在图像显示区边缘形成的密封剂 (图中未示出) 以彼此相对的方式粘结以形成液晶面板, 滤色片基板 5 和阵列基板 10 的粘接通过滤色片基板 5 或阵列基板 10 上形成的粘接标记 (attachment key) 完成。

[0011] 在 LCD 的制造过程中, 需执行多个掩模工序 (即, 光刻工序) 制造包括 TFT 的阵列基板, 因此在生产率方面需要一种降低掩模次数的方法。

[0012] 图 2A 到 2E 为顺序示出图 1 中 LCD 的阵列基板的制造过程的截面图。

[0013] 如图 2A 所示, 在基板 20 上利用光刻工艺 (第一掩模工序) 形成由导电材料制成的栅极 21。

[0014] 然后, 如图 2B 所示, 第一绝缘膜 15a、非晶硅薄膜和 n+ 非晶硅薄膜顺序沉积在其上形成有栅极 21 的基板 20 的整个表面上, 且利用光刻工艺 (第二掩模工序) 有选择地构图非晶硅薄膜和 n+ 非晶硅薄膜, 以在栅极 21 上形成由非晶硅薄膜制成的有源图案 24。

[0015] 这样, 在有源图案 24 上形成有以与有源图案 24 相同方式构图的 n+ 非晶硅薄膜图案 25。

[0016] 然后, 如图 2C 所示, 导电金属材料沉积在基板 20 的整个表面上, 然后利用光刻工

艺（第三掩模工序）选择性地构图，以在有源图案 24 的上部形成源极 22 和漏极 23。此时，通过第三掩模工序移除形成在有源图案 24 上的 n+ 非晶硅薄膜图案的一定部分，以在有源图案 24 和源极 22 之间以及有源图案 24 和漏极 23 之间形成欧姆接触层 25’。

[0017] 然后，如图 2D 所示，第二绝缘膜 15b 沉积在其上形成有源极 22 和漏极 23 的基板 20 的整个表面上，且通过光刻工艺（第四掩模工序）移除第二绝缘膜 15b 的一部分以形成暴露出漏极 23 的一部分的接触孔 40。

[0018] 最后，如图 2E 所示，在基板 20 的整个表面上沉积透明导电金属材料，然后利用光刻工艺（第五掩模工序）有选择性地对其进行构图，形成经由接触孔 40 电连接到漏极 23 的像素电极 18。

[0019] 综上所述，在包括 TFT 的阵列基板的制造中，需要执行总共 5 轮光刻工序以构图栅极、有源图案、源极和漏极、接触孔以及像素电极。

[0020] 光刻工艺是将掩模上形成的图案转移到沉积有薄膜的基板上以形成所需图案的工艺，其包括多个工序，如涂敷感光液的工序、曝光工序和显影工序等，因此多个光刻工序降低了产品的生产率。

[0021] 特别地，因为设计用来形成图案的掩模十分昂贵，随着工序所需掩模数的增加，LCD 的制造费用成比例地增加。

[0022] 因此，利用狭缝（衍射）掩模通过单一掩模工序形成有源图案和源极以及漏极实现用于通过执行四轮掩模工序制造阵列基板的技术。

[0023] 然而，对于这样一种结构的液晶显示器，由于有源图案、源极和漏极以及数据线是通过执行两次蚀刻工序构图的，有源尾部 (active tail) 突出地残留在源极、漏极和数据线的底部附近。

[0024] 该有源尾部由与有源图案相同的纯非晶硅薄膜形成的，因此突出的有源尾部暴露在下方背光的光中，从而产生光电流。此时，非晶硅薄膜与来自背光的光轻微地发生反应，并在激活与非激活状态间反复变化，从而引起光电流的变化。光电流分量与流经相邻像素电极的信号耦合以使得设置在像素电极处的液晶的运动失真。因此，产生噪声波，从而在 LCD 的屏幕上出现波状的细线

[0025] （例如，参见专利文献 1 和 2）。

[0026] 专利文献 1：美国专利公开号：US. No. :2008/0002082；

[0027] 专利文献 2：美国专利公开号：US. No. :2008/0001175。

[0028] 发明内容

[0029] 因此，为了解决上述问题，构思了将要描述的各种特性。示例性实施方式的一个方案是提供能通过四次执行掩模工序制造阵列基板的液晶显示器 (LCD) 及其制造方法。

[0030] 本发明的另一个方案是提供能通过形成扩散防止层防止铜扩散到下面的层以用低阻抗的导电材料（如，铜）形成数据配线的液晶显示器及其制造方法。

[0031] 本发明的另一个方案是提供即使在形成低阻抗数据配线时也能实现精细沟道的液晶显示器及其制造方法。

[0032] 本发明提供的液晶显示器包括：在第一基板上形成的栅极和栅线；在第一基板上形成的第一绝缘层；在栅极上形成的有源图案、欧姆接触层和扩散防止层，其中所述扩散防止层以与欧姆接触层相同的形式被构图；在扩散防止层上形成的源极和漏极；在扩散防止

层上形成与栅线交叉以限定像素区域的数据线；在第一基板上形成的第二绝缘层；通过移除第二绝缘层的一部分并暴露漏极的一部分形成的接触孔；经由接触孔与漏极电连接的像素电极；以及以相对方式与第一基板粘结的第二基板，其中扩散防止层包括向源 / 漏极侧突出的金属尖端 (metal tip)。

[0033] 本发明还提供了一种液晶显示器的制造方法，包括：提供第一基板；在第一基板上形成栅极和栅线；在第一基板上形成第一绝缘层；利用干刻法在栅极的上部形成有源图案、欧姆接触层和扩散防止层，及利用湿刻法在扩散防止层上形成源极和漏极；在第一基板上形成第二绝缘层；通过移除第二绝缘层的一部分并暴露出漏极的一部分形成接触孔；形成经由接触孔电连到漏极的像素电极；以及粘结第一和第二基板，其中扩散防止层包括通过干刻法形成的并且与源极和漏极相比突出的金属尖端。

[0034] 从下面对本发明的详细描述并结合附图可更清楚地理解本发明上述以及其它的目的、特征、方案以及优点。

附图说明

[0035] 图 1 为示出了相关技术中液晶显示器 (LCD) 的分解透视图；

[0036] 图 2A 到 2E 为顺序示出了图 1 中 LCD 的阵列基板的制造过程的截面图；

[0037] 图 3 为示出了依照本发明的第一示例性实施方式的 LCD 的阵列基板的一部分的平面图；

[0038] 图 4A 到 4D 为顺序示出了沿图 3 中阵列基板的线 IIIa-IIIa' 和 IIIb-IIIb' 提取的制造方法的截面图；

[0039] 图 5A 到 5D 为顺序示出了图 3 中阵列基板的制造过程的平面图；

[0040] 图 6A 到 6H 为示出了依照本发明的第一示例性实施方式的第二掩模工序的图 4B 中阵列基板的截面图；

[0041] 图 7A 到 7H 为示出了依照本发明的第二示例性实施方式的第二掩模工序的图 4B 中阵列基板的截面图；以及

[0042] 图 8 为示出了通过测量通过依照本发明的第二示例性实施方式的第二掩模工序形成的薄膜晶体管的沟道长度与通过普通的四轮掩模工序形成的薄膜晶体管的沟道长度获得的数据的表格。

具体实施方式

[0043] 现在参考附图详细描述液晶显示器 (LCD) 及其制造方法。

[0044] 图 3 为示出了依照本发明的第一示例性实施方式的液晶显示器的阵列基板的一部分的平面图，其中为了方便说明，示出了包括栅焊盘部分和数据焊盘部分的单个像素。

[0045] 实际上，N 条栅线 116 和 M 条数据线 117 形成为彼此交叉以限定 $M \times N$ 个像素，为了简化描述，只示出了单个像素。

[0046] 如图所示，在基板 110 上形成垂直和水平排列的栅线 116 和数据线 117 以限定像素区域。在栅线 116 和数据线 117 的交叉处形成作为开关元件的薄膜晶体管 (TFT)。在像素区内形成像素电极 118，其与 TFT 连接，以与滤色片基板 (图中未示出) 的公共电极一起驱动液晶 (图中未示出)。

[0047] TFT 包括与栅线 116 连接的栅极 121、与数据线 117 连接的源极 122、以及与像素电极 118 连接的漏极 123。TFT 还包括通过施加到栅极 121 的栅电压在源极 122 和漏极 123 之间形成导电沟道的有源图案（图中未示出）。

[0048] 源极 122 的一部分朝一个方向延伸以形成数据线 117 的一部分，漏极 123 的一部分朝像素区域延伸并经由在第二绝缘层（图中未示出）形成的接触孔 140 与像素电极 118 电连。

[0049] 前级栅线 116 的一部分与像素电极 118 的一部分重叠且其间夹有第一绝缘层（图中未示出）与第二绝缘层以形成存储电容 Cst。存储电容 Cst 均匀地维持施加到液晶电容的电压直到接收到下一个信号。即，基板 110 的像素电极 118 与滤色片基板的公共电极一起形成液晶电容，并且通常，施加到液晶电容的电压会放电而不会维持到接收到下一个信号。因此，为了均匀地维持施加的电压，存储电容 Cst 应连接到液晶电容。

[0050] 除了维持信号，存储电容还具有稳定灰度显示、减小闪烁效果、减少残余影像的形成等作用。

[0051] 这里，在依照本发明的示例性实施方式的液晶显示器中，有源图案和数据配线（即，源极、漏极和数据线）利用半色调掩模或狭缝掩模（衍射掩模）（下面提及半色调掩模时也包括狭缝掩模）通过单轮掩模工序形成，因此阵列基板能够通过总共四轮掩模工序制造。

[0052] 这种情况下，由于数据配线需要抑制作为传输数据信号的手段的信号延迟或断开，因此用诸如铜的低阻抗导电材料制造。在依照本发明的示例性实施方式的液晶显示器中，为了避免铜扩散到下面的层，在用阻挡金属（barrier metal）在数据配线的下部形成扩散防止层。下面将通过液晶显示器的制造方法对此进行详细介绍。

[0053] 图 4A 到 4D 为顺序示出了沿图 3 中阵列基板的线 IIIa-IIIa' 和 IIIb-IIIb' 提取的制造方法的截面图，即，顺序地示出了包括数据线部分和像素部分的阵列基板的制造过程。

[0054] 图 5A 到 5D 为顺序示出了图 3 中阵列基板的制造过程的平面图。

[0055] 如图 4A 和 5A 所示，栅极 121 和栅线 116 在由透明绝缘材料制成的基板 110 的像素部分形成。

[0056] 这种情况下，通过在基板 110 的整个表面上沉积第一导电膜并通过光刻工艺（第一掩模工序）选择性地构图该第一导电膜形成栅极 121 和栅线 116。

[0057] 这里，第一导电膜可由低阻抗不透明的导电材料制成，如铝（Al）、铝合金、钨（W）、铜（Cu）、铬（Cr）和钼（Mo）等。同样，第一导电膜能够通过层迭两层或多层低阻抗导电材料具有多层结构。

[0058] 其次，如图 4B 和 5B 所示，第一绝缘层 115a、非晶硅薄膜、n+ 非晶硅薄膜、阻挡金属以及第二导电膜在其上形成有栅极 121 和数据线 116 的基板 110 的整个表面上形成，然后通过光刻工艺（第二掩模工序）选择性地移除以形成由非晶硅薄膜形成的有源图案 124 和与基板 110 的像素区的有源图案 124 的源区和漏区电连的源极 122 和漏极 123。

[0059] 此外，利用第二掩模工序在基板 110 的数据线部分形成由第二导电膜形成的数据线 117。

[0060] 此时，由 n+ 非晶硅薄膜制成的欧姆接触层 125n 和由阻挡金属制成的扩散防止层

135 在有源图案 124 的上部形成。这种情况下,如果数据配线由诸如铜的低阻抗导电材料制造,则扩散防止层 135 能避免铜扩散到下面的层。

[0061] 此外,在数据线 117 下面形成有由非晶硅薄膜制成的第二非晶硅薄膜图案 120”、由 n+ 非晶硅薄膜形成的第三 n+ 非晶硅薄膜图案 125”’和由阻挡金属形成的第三图案 130”’。

[0062] 本发明中,利用半色调掩模通过单个掩模工序(第二掩模工序)同时形成有源图案 124、源极 122 和漏极 123 以及数据线 117。现在参考附图详细描述第二掩模工序。

[0063] 图 6A 到 6H 为示出了依照本发明的第一示例性实施方式的第二掩模工序的图 4B 中阵列基板的截面图。

[0064] 如图 6A 所示,在其上形成有栅极 121 和栅线 116 的基板 110 的整个表面上,形成有第一绝缘层 115a、非晶硅薄膜 120、n+ 非晶硅薄膜 125、阻挡金属 130 以及第二导电膜 150。

[0065] 这种情况下,在本发明的第一示例性实施方式中,第二导电膜由低阻抗导电材料铜制成,以形成数据配线,即,源极、漏极和数据线。这种情况下,为了避免铜扩散到下面的层即 n+ 非晶硅薄膜 125,在第二导电膜 150 下面形成厚度为约 100Å 到 500Å 的诸如 MoTi 的阻挡金属 130。

[0066] 然后,如图 6B 所示,由诸如光刻胶的感光材料制成的感光膜 170 形成在基板 110 的整个表面上,光线通过半色调掩模 180 选择性地照射到基板 110 上。

[0067] 半色调掩模 180 包括允许照射光线通过其完全传输的第一传输区(I),只允许一些光线通过其传输而阻止其余光线的第二传输区(II),以及完全阻挡照射光线的阻挡区(III)。只有通过半色调掩模 180 传输的光线能照射到感光膜 170 上。

[0068] 然后,对通过半色调掩模 180 曝光的感光膜 170 进行显影时,如图 6C 所示,第一至第四感光膜图案 170a 到 170d 保留在光线被阻挡区 III 和第二传输区 II 完全阻挡或部分阻挡的区域内,与光线能够完全传输的第一传输区(I)相对应的感光膜被彻底移除从而暴露出第二导电膜 150 的表面。

[0069] 此时,通过阻挡区 III 形成的第一到第三感光膜图案 170a 到 170c 比通过第二传输区 II 形成的第四感光膜图案 170d 厚。此外,在光线通过第一传输区 I 完全传输的区域中的感光膜被完全移除。这是由于使用了正性光刻胶,但是也不限于此,本发明中也可使用负性光刻胶。

[0070] 随后,利用第一到第四感光膜图案 170a 到 170d 作掩模选择性地移除下面的阻挡金属和第二导电膜,从而在基板 110 的像素部分形成由阻挡金属形成的第一图案 230’和由第二导电膜形成的第一导电膜图案 250’。

[0071] 此外,在基板 110 的数据线部分形成由阻挡金属形成的第二图案 230”和由第二导电膜形成的第二导电膜图案 250”。

[0072] 这种情况下,阻挡金属与第二导电膜利用浸蚀法或喷溅法通过湿刻选择性地移除。如果执行湿刻,则阻挡金属与第二导电膜被各向同性地蚀刻,即,过度蚀刻,从而具有比上方的第一到第四感光膜图案 170a 到 170d 窄的宽度。

[0073] 随后,利用第一到第四感光膜图案 170a 到 170d 作掩模选择性地移除下方的非晶硅薄膜和 n+ 非晶硅薄膜,在基板 110 的像素部分内形成由非晶硅薄膜形成的第一非晶硅薄膜图案 220’和由 n+ 非晶硅薄膜形成的第一 n+ 非晶硅薄膜图案 225’,如图 6D 所示。

[0074] 此外,在基板 110 的数据线部分形成由非晶硅薄膜形成的第二非晶硅薄膜 图案 220”和由 n+ 非晶硅薄膜形成的第二非晶硅薄膜图案 225”。

[0075] 这种情况下,利用蚀刻气体通过干刻选择性地移除非晶硅薄膜和 n+ 非晶硅薄膜,并且因此,第一非晶硅薄膜图案 220’、第一 n+ 非晶硅薄膜图案 225’、第二非晶硅薄膜图案 220”以及第二 n+ 非晶硅薄膜图案 225”以与第一、第二、第三和第四感光膜图案 170a、170b、170c 和 170d 基本上相同的形状构图。

[0076] 然后,执行灰化工序移除第一到第四感光膜图案 170a 到 170d 的一部分。紧接着,如图 6E 所示,通过第二传输区 II 形成的第四感光膜图案被完全去除。

[0077] 这种情况下,第一到第三感光膜图案分别保留在仅与阻挡区 (III) 相对应的源极区、漏极区和数据线区上,并且称为第五感光膜图案 170a’ 到第七感光膜图案 170c’,且其厚度为通过去掉第四感光膜图案的厚度获得的厚度。

[0078] 然后如图 6F 所示,利用留下的第五至第七感光膜图案 170a’ 到 170c’ 作掩模通过湿刻选择性地移除第一图案 230’、第二图案 230”、第一导电膜图案 250’ 以及第二导电膜图案 250”,从而在基板 110 的像素部分形成由第二导电膜形成的源极 222 和漏极 223,以及由阻挡金属形成的扩散防止层 235。

[0079] 此外,在基板 110 的数据线部分形成由第二导电膜形成的数据线 217,和由阻挡金属形成的第三图案 230””。

[0080] 扩散防止层 235 用来防止构成源极 222 和漏极 223 的铜扩散到下面的 n+ 非晶硅薄膜,且由于执行了湿刻,源极与漏极 222 和 223、扩散防止层 235、数据线 217 以及第三图案 230”” 被过度蚀刻,从而具有比上面的第五到第七感光膜图案 170a’ 到 170c’ 更窄的宽度。

[0081] 随后,利用第五到第七感光膜图案 170a’ 到 170c’ 作掩模选择性地移除下面的第一非晶硅薄膜图案的上表面,以及第一与第二 n+ 非晶硅薄膜图案,从而在基板 110 的像素部分形成由非晶硅薄膜形成的有源图案 224,如图 6G 和 6H 所示。

[0082] 此时,由 n+ 非晶硅薄膜形成的欧姆接触层 225n 在有源图案 224 的上部形成,并允许有源图案 224 的源区与源极 222 之间欧姆接触以及有源图案 224 的漏区与漏极 223 之间欧姆接触。

[0083] 此外,在基板 110 的数据线部分形成由 n+ 非晶硅薄膜形成的第三 n+ 非晶硅薄膜 225””。

[0084] 这种情况下,通过干刻选择性地移除第一 n+ 非晶硅薄膜图案和第二 n+ 非晶硅薄膜图案,因此,欧姆接触层 225n 和第三 n+ 非晶硅薄膜图案 225”” 以与第五到第七感光膜图案 170a’ 到 170c’ 基本上相同的形式构图。

[0085] 在本发明的第一实施例中,用作数据配线的第二导电膜和阻挡金属都用湿刻法进行蚀刻。这种情况下,因为铜和 MoTi 之间有很大的蚀刻率差,增加了整个湿刻工艺的时间和实际的沟道长度 (L)。即,MoTi 具有比铜低 10 倍的蚀刻率,由于 MoTi 增加了湿蚀刻偏差 (etching bias),蚀刻工艺的时间增加了,很难实现精细的沟道。

[0086] 通过执行两次湿刻工艺,有源图案 224 或第二 n+ 非晶硅薄膜图案 220” 的边缘以比源极和漏极 222 和 223 或数据线的宽度多出 Tw 的长度突出来,形成产生噪声波的有源尾部。此外,在湿刻沟道部分之后,通过干刻对 n+ 非晶硅薄膜进行蚀刻,从而产生比源极和漏

极 222 和 223 突出的 n+ 尾部,使得沟道长度 (L) 的定义模糊。

[0087] 因此,在本发明的第二实施方式中,具有比铜低的湿刻率的阻挡金属通过干刻法进行蚀刻,从而缩短蚀刻工艺时间,且通过形成金属尖端可实现精细的沟道。现在参考附图详细描述本发明的第二实施方式的第二掩模工序。

[0088] 图 7A 到 7H 为示出了依照本发明的第二示例性实施方式的第二掩模工序的图 4B 中阵列基板的截面图,其中除了阻挡金属地蚀刻工序外,执行了与根据本发明的第一实施例的第二掩模工序相同的工序,

[0089] 如图 7A 所示,在其上形成有栅极 121 和栅线 116 的基板 110 的整个表面上形成第一绝缘层 115a、非晶硅薄膜 120、n+ 非晶硅薄膜 125、阻挡金属 130 以及第二导电膜 150。

[0090] 在本发明的第二示例性实施方式中,第二导电膜由低阻抗的导电材料铜构成,以形成数据配线,即,源极、漏极和数据线,这种情况下,为了避免铜扩散到下面的层,即 n+ 非晶硅薄膜 125,在第二导电膜 150 下面形成厚度约 $100\text{\AA}$ 到 $500\text{\AA}$ 的诸如 MoTi 的阻挡金属 130。

[0091] 其后,如图 7B 所示,在基板 110 的整个表面上形成由诸如光刻胶的感光材料构成的感光膜 170,然后光线通过半色调掩模 180 选择性地照射基板 110。

[0092] 随后,当通过半色调掩模 180 曝光的感光膜 170 显影时,如图 7C 所示,第一至第四感光膜图案 170a 到 170d 保留在光线被阻挡区 III 和第二传输区 II 完全阻挡或部分阻挡的区域内,与光线能够完全传输的第一传输区 I 相对应的感光膜被完全移除以暴露出第二导电膜 150 的表面。

[0093] 随后,利用第一到第四感光膜图案 170a 到 170d 作掩模选择性地移除下面的第二导电膜,从而在基板 110 的像素部分形成由第二导电膜形成的第一导电膜图案 150',以及在基板 110 的数据线部分形成有第二导电膜形成的第二导电膜图案 150''。

[0094] 此时,第二导电膜被各向同性地蚀刻,即,过度蚀刻,以具有比上方的第一到第四感光膜图案 170a 到 170d 更窄的宽度。

[0095] 随后,利用第一到第四感光膜图案 170a 到 170d 作掩模选择性地移除下面的非晶硅薄膜、n+ 非晶硅薄膜以及阻挡金属,从而在基板 110 的像素部分内形成由非晶硅薄膜形成的第一非晶硅薄膜图案 120'、由 n+ 非晶硅薄膜形成的第一 n+ 非晶硅薄膜图案 125'以及由阻挡金属形成的第一图案 130',如图 7D 所示。

[0096] 此外,在基板 110 的数据线部分形成由非晶硅薄膜形成的第二非晶硅薄膜图案 120''、由 n+ 非晶硅薄膜形成的第二 n+ 非晶硅薄膜图案 125''以及由阻挡金属形成的第二图案 130''。

[0097] 这种情况下,通过干刻选择性地移除非晶硅薄膜、n+ 非晶硅薄膜以及阻挡金属,因此,第一非晶硅薄膜图案 120'、第一 n+ 非晶硅薄膜图案 125'、第一图案 130、第二非晶硅薄膜图案 120''、第二 n+ 非晶硅薄膜图案 125''以及第二图案 130''与第一、第二、第三和第四感光膜图案 170a、170b、170c 和 170d 基本上相同的形状构图。

[0098] 然后,执行灰化工序移除第一到第四感光膜图案 170a 到 170d 的一部分。紧接着,如图 7E 所示,通过第二传输区 II 形成的第四感光膜图案被完全去除。

[0099] 这种情况下,第一到第三感光膜图案分别保留在对应于阻挡区 III 的源极区、漏极区和数据线区上,作为第五感光膜图案 170a' 到第七感光膜图案 170c',且其厚度为通过

去除第四感光膜图案的厚度获得的厚度。

[0100] 然后如图 7F 所示,利用留下的第五到第七感光膜图案 170a' 到 170c' 作掩模通过湿刻选择性地移除第一导电膜图案 150' 和第二导电膜图案 150",从而在基板 110 的像素部分形成由第二导电膜形成的源极 122 和漏极 123,并且在基板 110 的数据线部分形成由第二导电膜形成的数据线 117。

[0101] 这种情况下,源极 122、漏极 123 和数据线 117 通过湿刻进行蚀刻,因此 被过度蚀刻,从而具有比上方的第五到第七感光膜图案 170a' 到 170c' 更窄的宽度。

[0102] 随后,利用第五到第七感光膜图案 170a' 到 170c' 作掩模选择性地移除下面的第一非晶硅薄膜图案,第一和第二 n+ 非晶硅薄膜图案、以及第一和第二图案,从而在基板 110 的像素部分形成由非晶硅薄膜形成的有源图案 124,如图 7G 和 7H 所示。

[0103] 此时,在有源图案 124 的上部形成由 n+ 非晶硅薄膜形成的欧姆接触层 125n 和由阻挡金属形成的扩散防止层 135。欧姆接触层 125n 使有源图案 124 的源区和源极 122 之间欧姆接触以及有源图案 124 的漏区与漏极 123 之间欧姆接触,并且扩散防止层 135 用到防止构成源极 122 和漏极 123 的铜扩散到下面的欧姆接触层 125n 的作用。

[0104] 此外,在基板 110 的数据线部分形成由 n+ 非晶硅薄膜形成的第三 n+ 非晶硅薄膜 125''' 和由阻挡金属形成的第三图案 130'''。

[0105] 这种情况下,通过干刻选择性地移除第一 n+ 非晶硅薄膜图案、第一图案、第二 n+ 非晶硅薄膜图案以及第二图案,因此,欧姆接触层 125n、扩散防止层 135、第三 n+ 非晶硅薄膜图案 125''' 以及第三图案 130''' 以与第五到第七感光膜图案 170a' 到 170c' 基本上相同的形式进行构图。

[0106] 以这种方式,在依照本发明的第二示例性实施方式的第二掩模工序中,由于只有第二导电膜利用湿刻法进行选择性地移除,湿刻工序的时间可以缩短,从而可以降低蚀刻偏差。此外,由于阻挡金属利用干刻法进行蚀刻,可形成一定的金属尖端以向沟道的内侧突出,从而利用该金属尖端可实质性地降低沟道长度 (L'),从而实现精细的沟道。

[0107] 此外,由于金属尖端突出到数据配线侧,有源图案 124 或第二 n+ 非晶硅薄膜图案 120" 的边缘比扩散防止层 135 或第三图案 130''' 突出,可以充分减小有源尾部的宽度 (Tw')。

[0108] 图 8 是一个表格,示出了通过测量依照本发明的第二示例性实施方式的第二掩模工序形成的薄膜晶体管沟道长度与通过普通四轮掩模工序形成的薄膜晶体管沟道长度获得的数据,其中在任意点,沟道长度表示为 μm 。

[0109] 如图 8 所示,测出了关于 11 个点的沟道长度,在通过四轮掩模工序形成的对照例的薄膜晶体管 (TFT) 的情况下,沟道长度从 $4.4 \mu m$ 到 $5.5 \mu m$,在根据本发明的第二示例性实施方式的通过四次掩模工序形成的实验例中的 TFT 的情况下,沟道长度从 $2.8 \mu m$ 到 $4.3 \mu m$ 。

[0110] 此外,对其取平均,可看到实验例的 TFT 的沟道长度比对照例的沟道长度短 $1.4 \mu m$ 。

[0111] 以这种方式,在此示例性实施方式中,有源图案 124、源极 122 和漏极 123 以及数据线 117 可利用半色调掩模通过单轮掩模工序形成。

[0112] 然后,如图 4C 和 5C 所示,第二绝缘层 115b 沉积在其上形成有有源图案 124、源极

122 和漏极 123、以及数据线 117 的基板 110 的整个表面上。

[0113] 然后,通过光刻工艺(第三掩模工序)选择性地移除第二绝缘层 115b,在基板 110 的像素部分形成暴露出部分漏极 123 的接触孔 140。

[0114] 接下来,如图 4D 和 5D 所示,在基板 110 的整个表面上形成第三导电膜,然后利用光刻工艺(第四掩模工序)选择性地移除该第三导电膜,从而形成经由接触孔 140 电连到漏极 123 的像素电极 118。

[0115] 依照本发明的示例性实施方式的阵列基板通过施放到图像显示部分的外边缘的密封剂以相对的方式与滤色片基板粘结。这样,滤色片基板包括阻止光漏到 TFT、栅线和数据线的黑矩阵、以及用于实现红、绿和蓝色的滤色片。

[0116] 滤色片基板和阵列基板的粘接是通过在滤色片基板或阵列基板上形成的粘接标记(attachment key)实现。

[0117] 在本发明的实施方式中,采用利用非晶硅薄膜作为有源图案的非晶硅 TFT 作为实施例,但本发明不仅限于此,且也可使用利用多晶硅薄膜作为有源图案的多晶硅 TFT。

[0118] 本发明还能应用于通过使用 TFT 制造的不同的显示器件,例如,OLED(有机发光二极管)显示器件,其中 OLED 与驱动晶体管连接。

[0119] 本发明在不偏离其特点的范围可以以不同的形式实施,但是应理解除非另有说明,否则上述实施例不受上述描述的任意细节限制,而应视为在所附的权利要求限定的范围内广泛使用,因此所附权利要求书意欲覆盖落入所附权利要求范围内的所有变型和修改及其等同物。

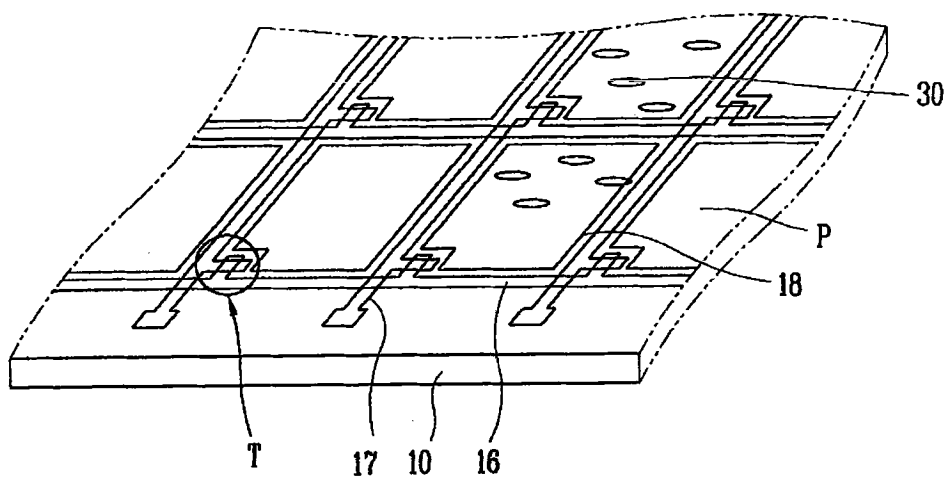


图 1



图 2A

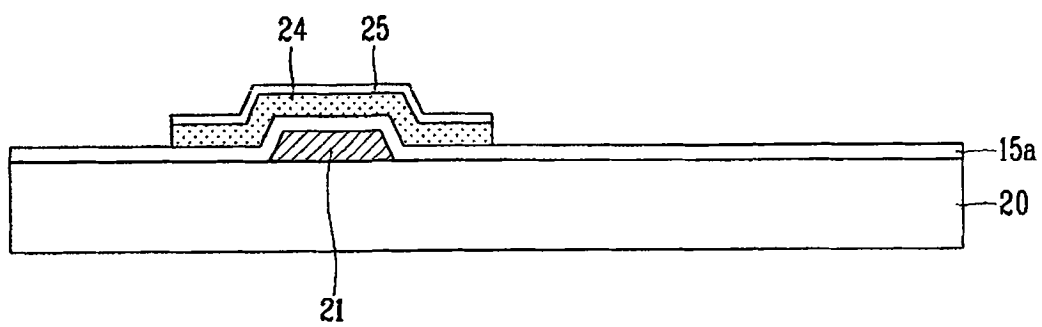


图 2B

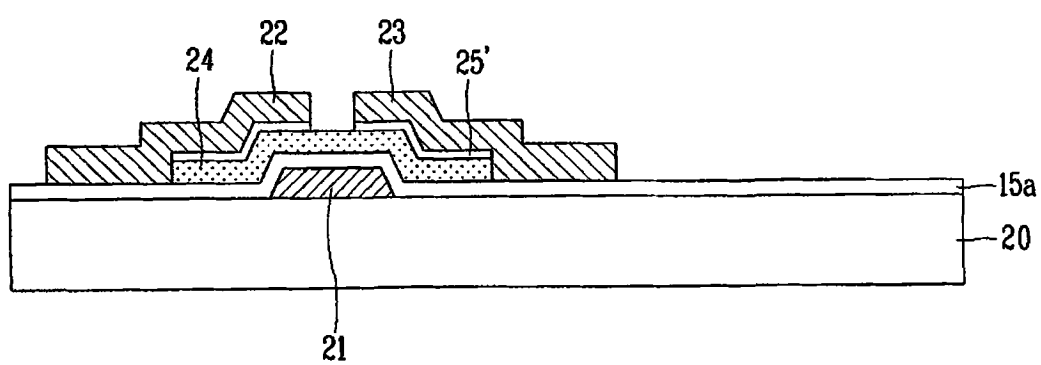


图 2C

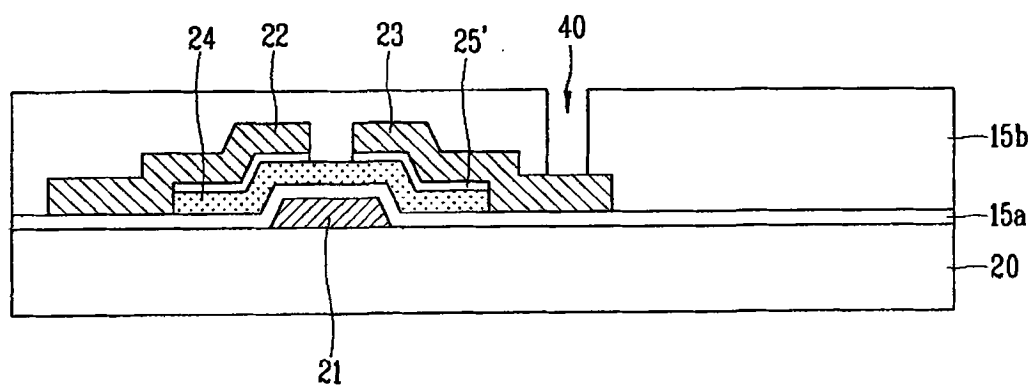


图 2D

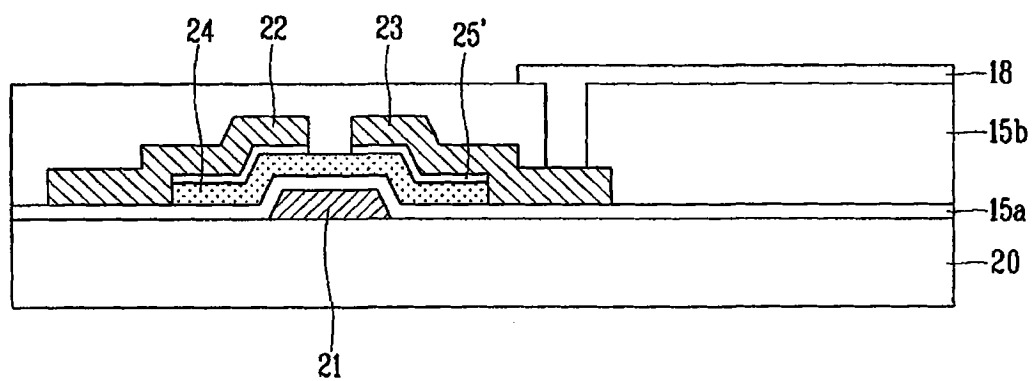


图 2E

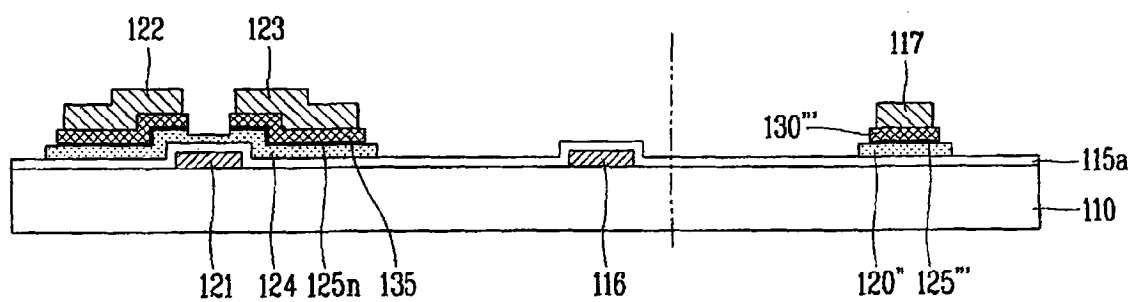


图 4B

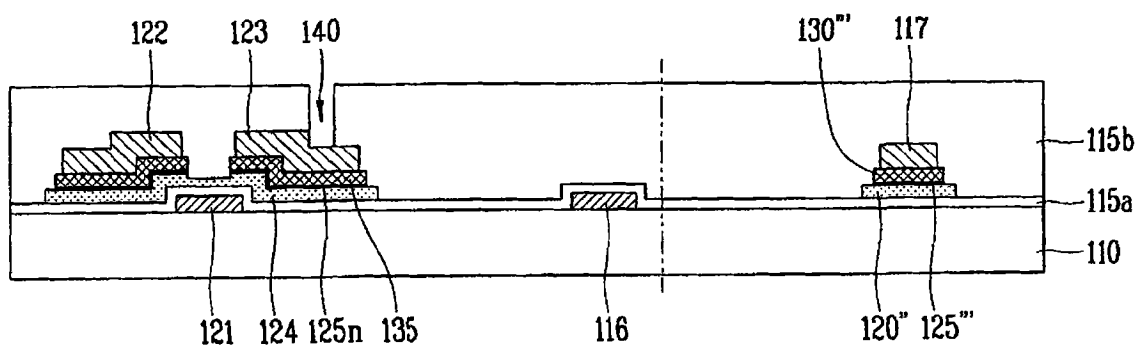


图 4C

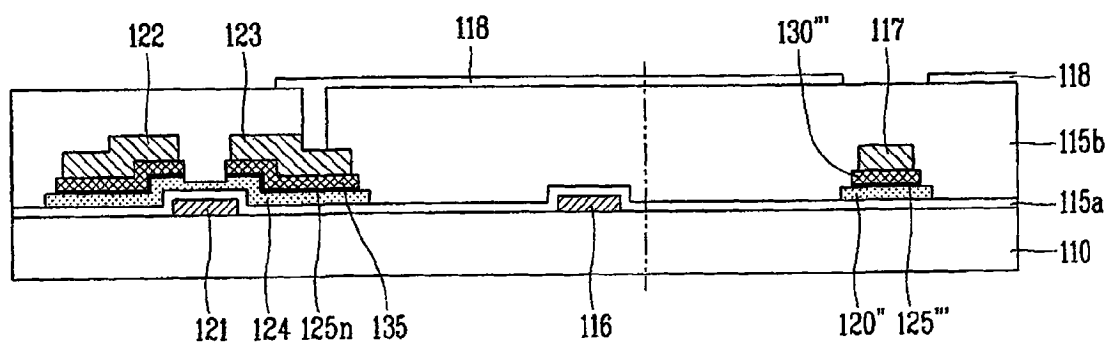


图 4D

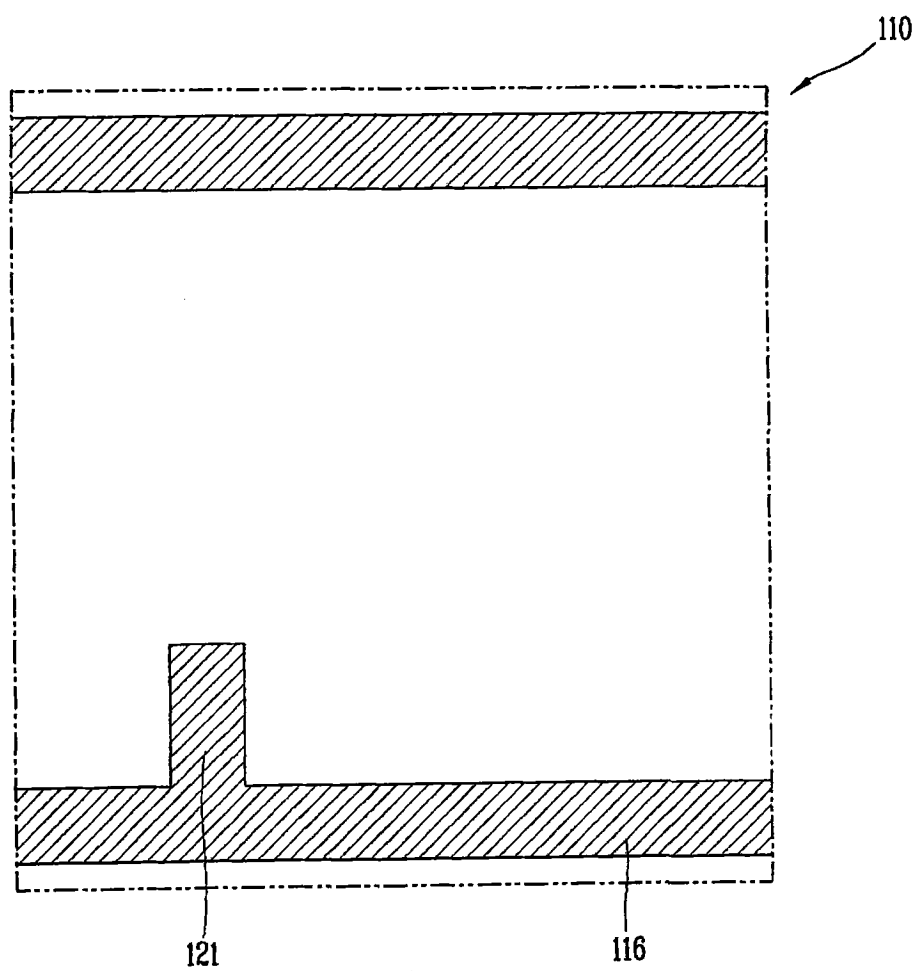


图 5A

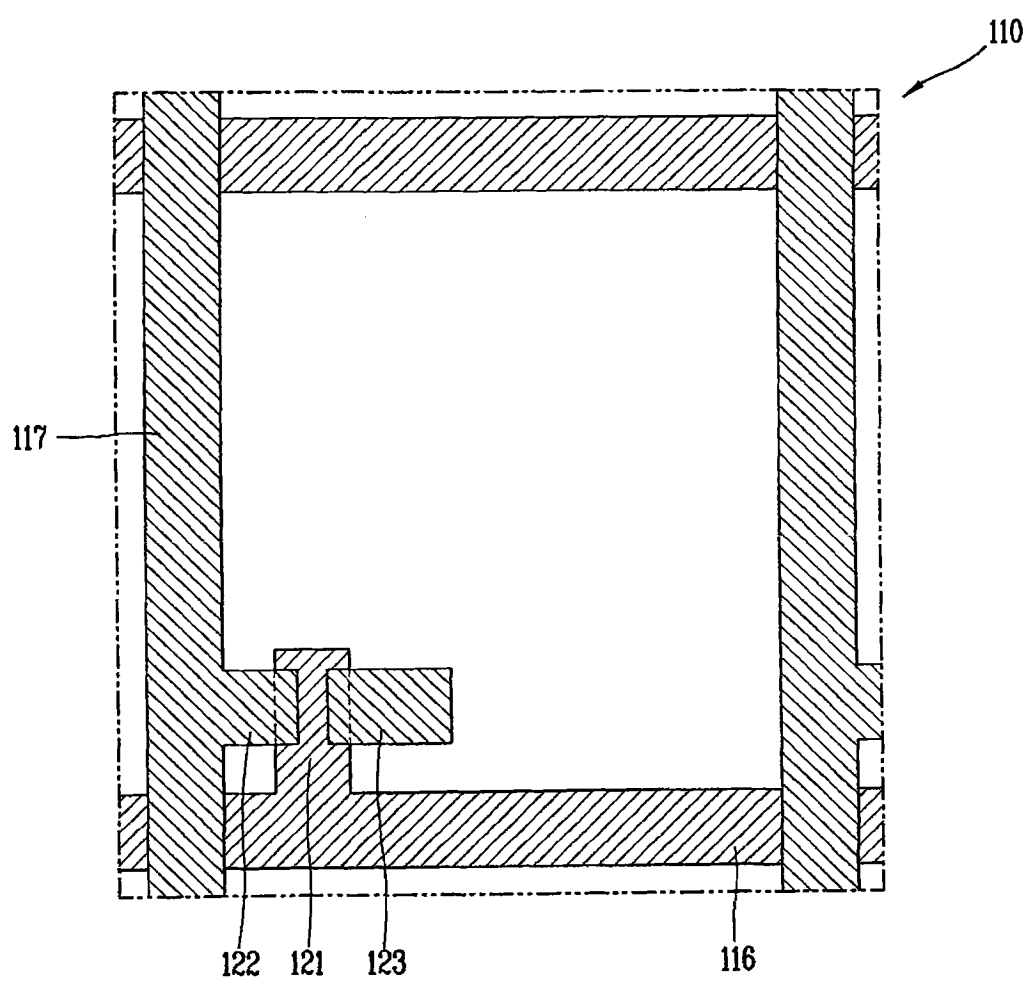


图 5B

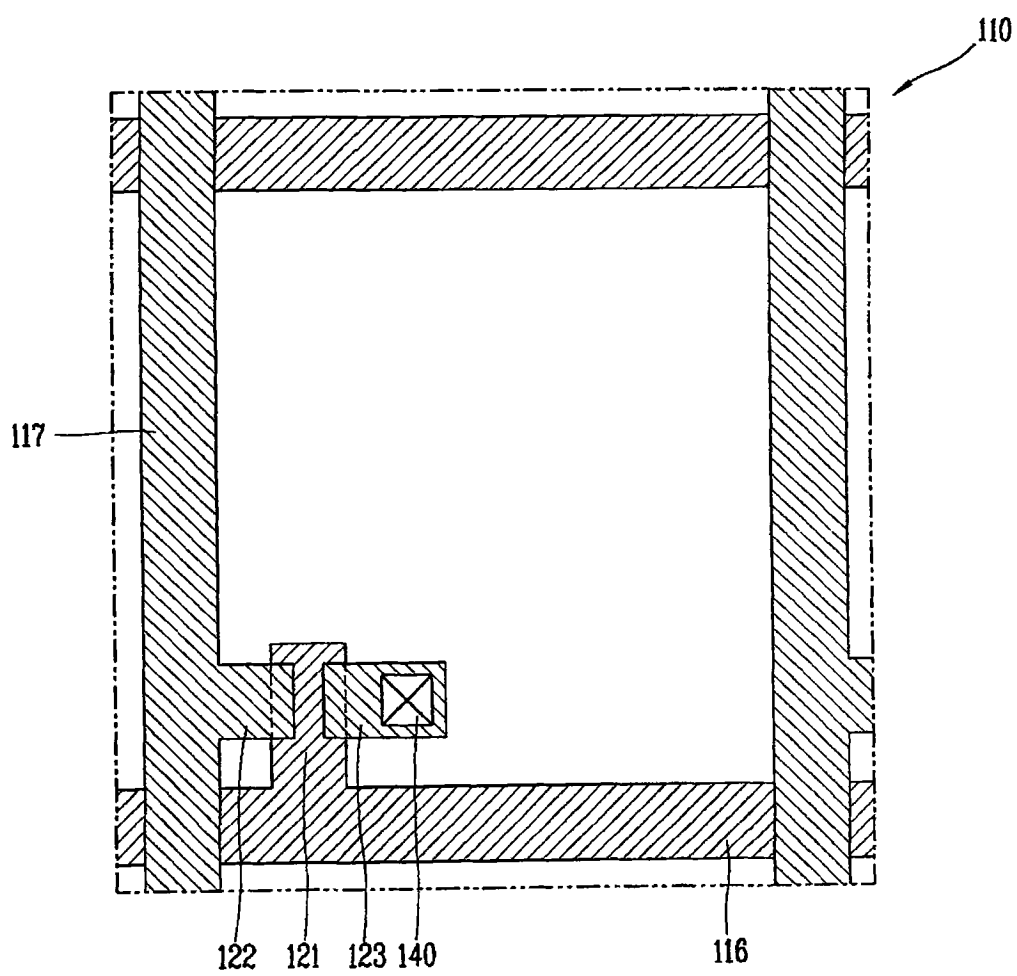


图 5C

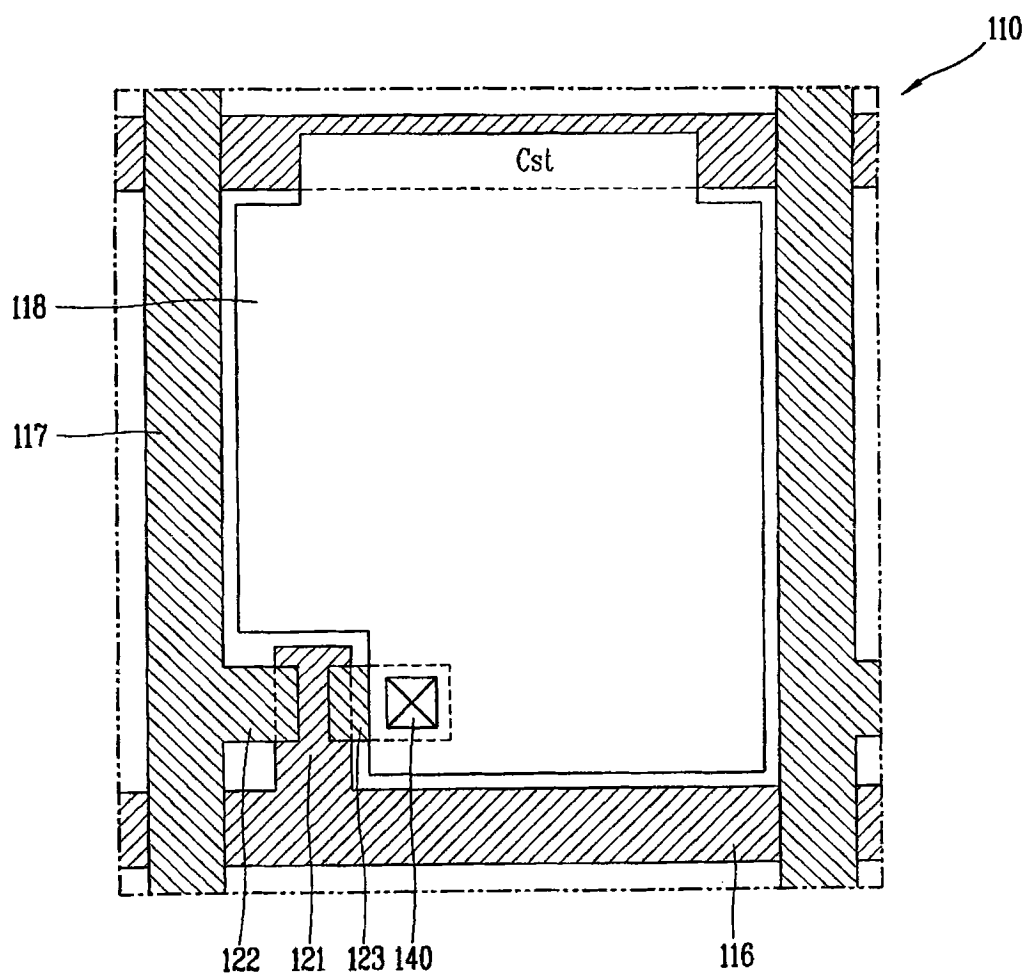


图 5D

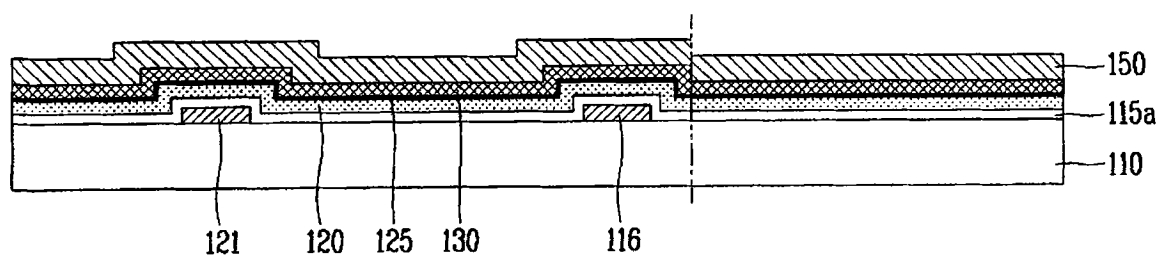


图 6A

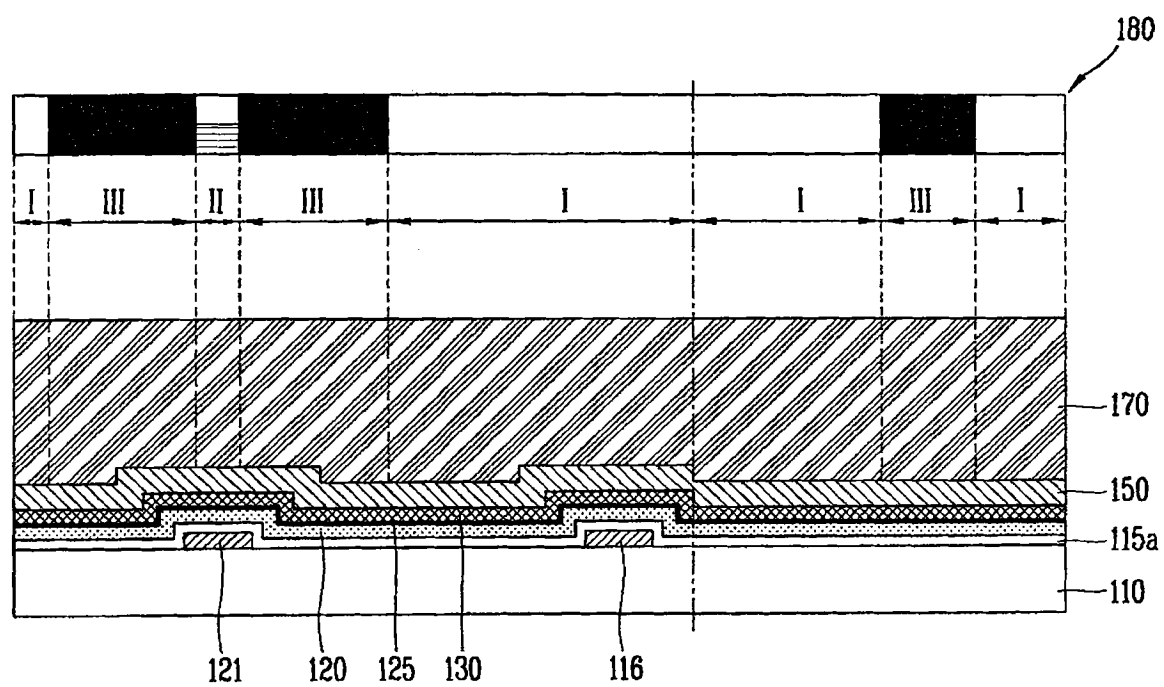


图 6B

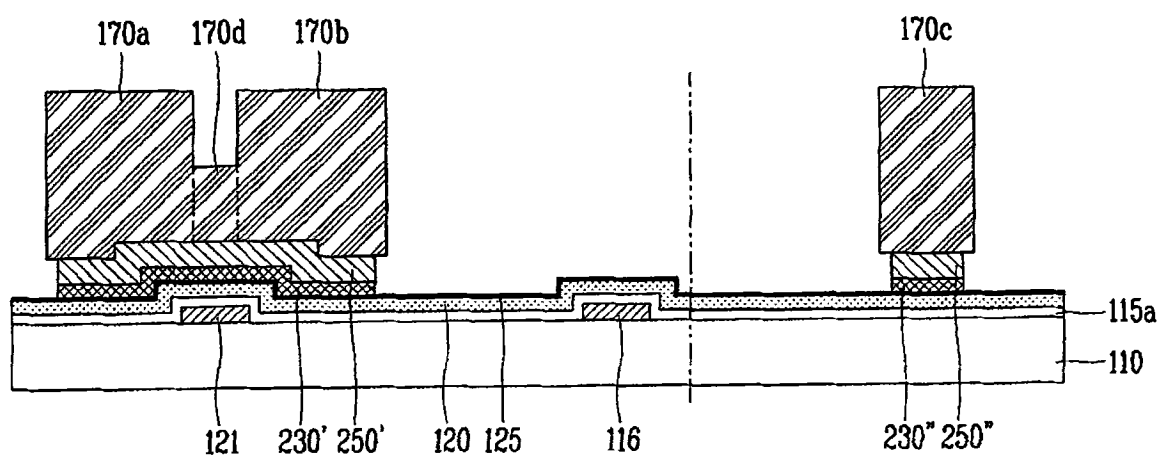


图 6C

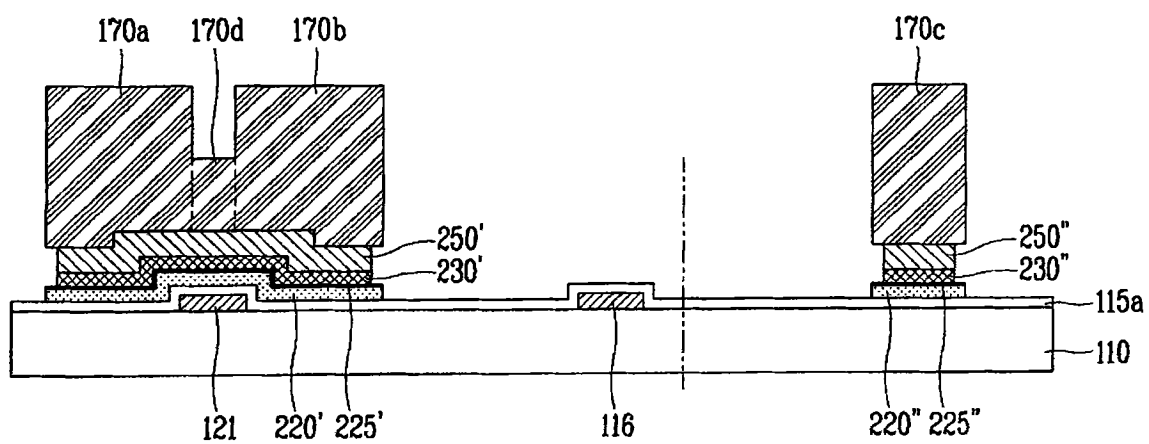


图 6D

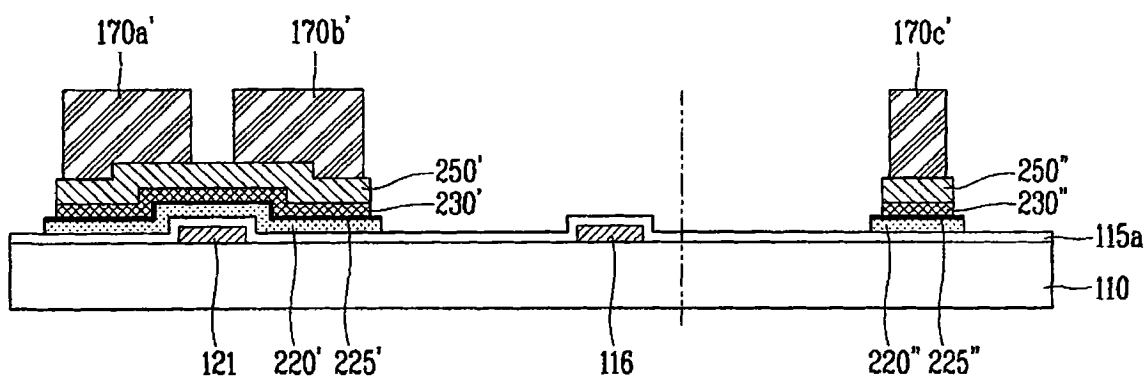


图 6E

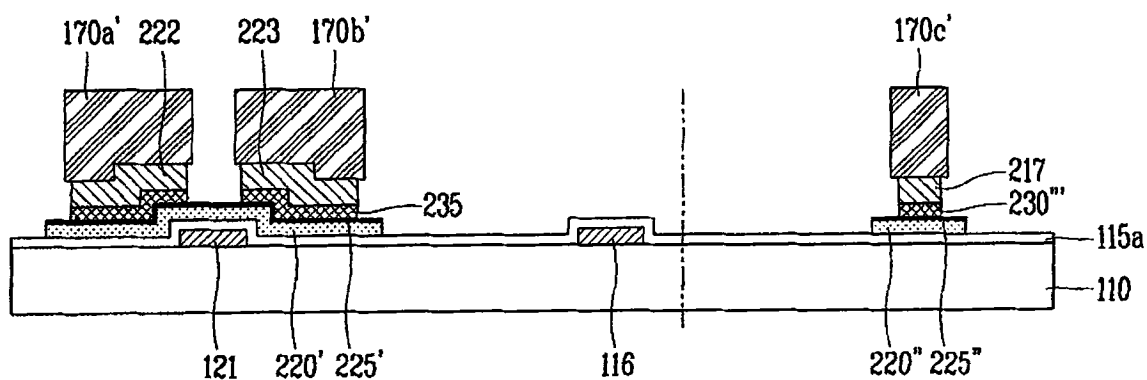


图 6F

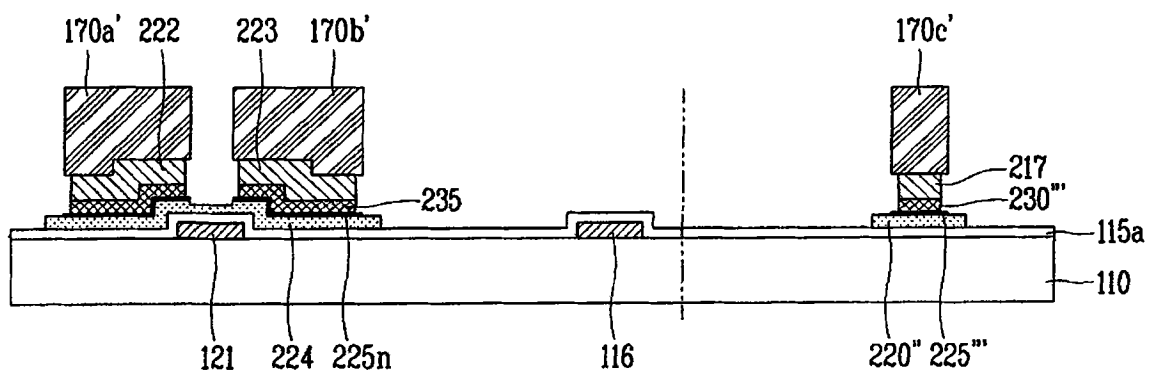


图 6G

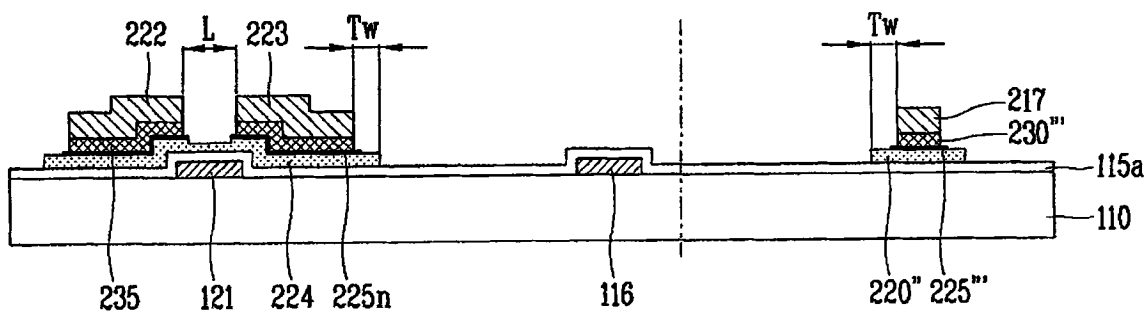


图 6H

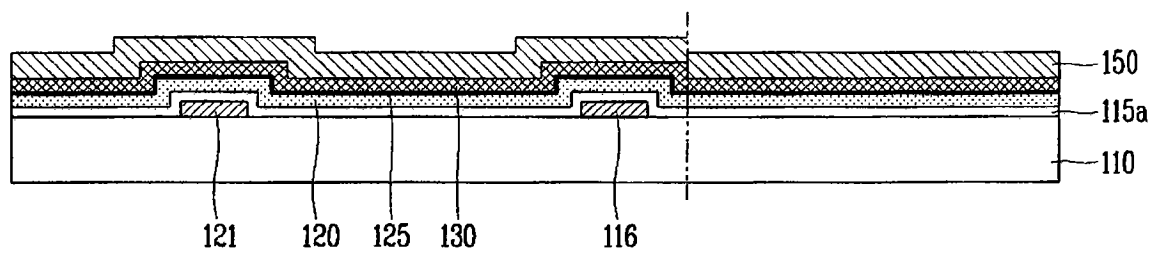


图 7A

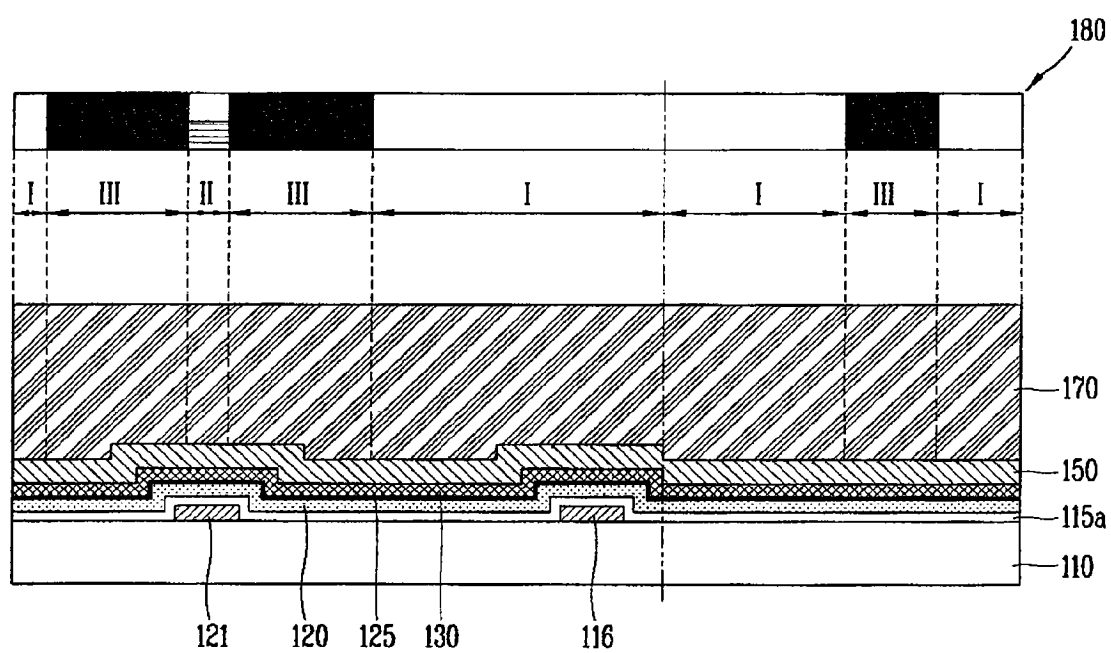


图 7B

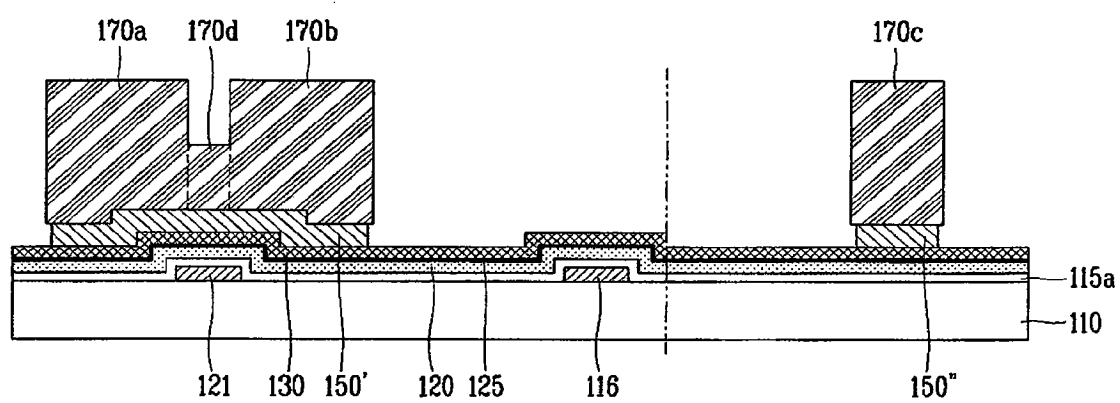


图 7C

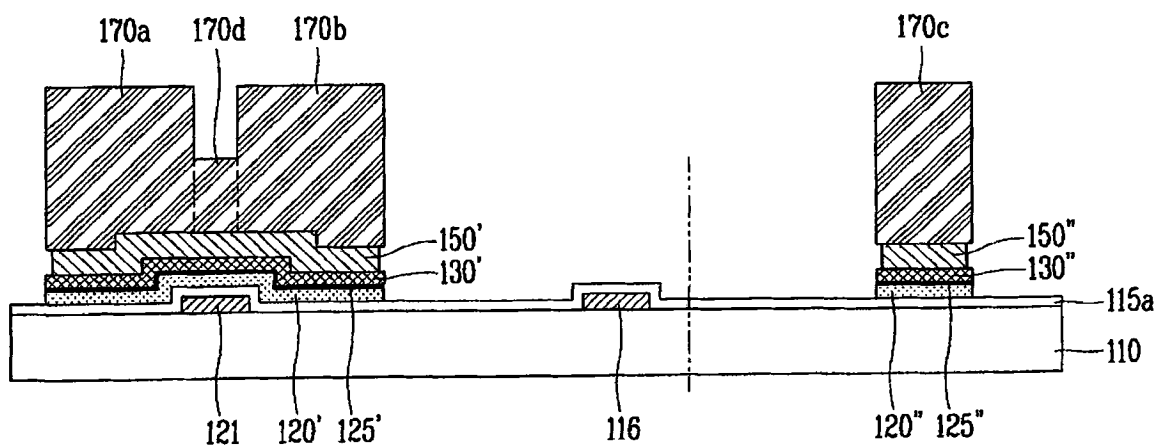


图 7D

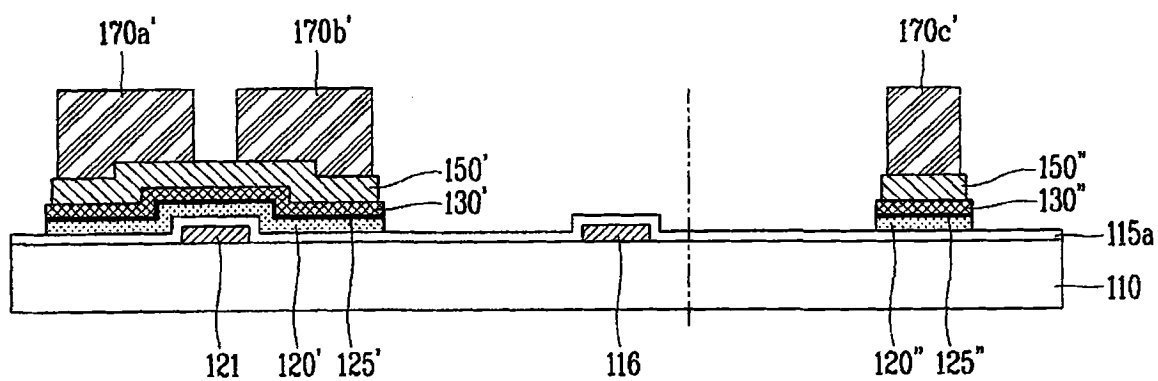


图 7E

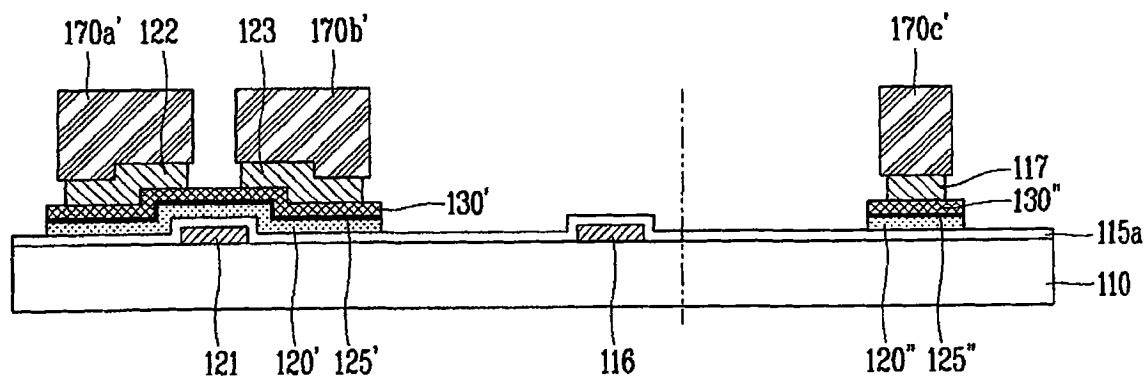


图 7F

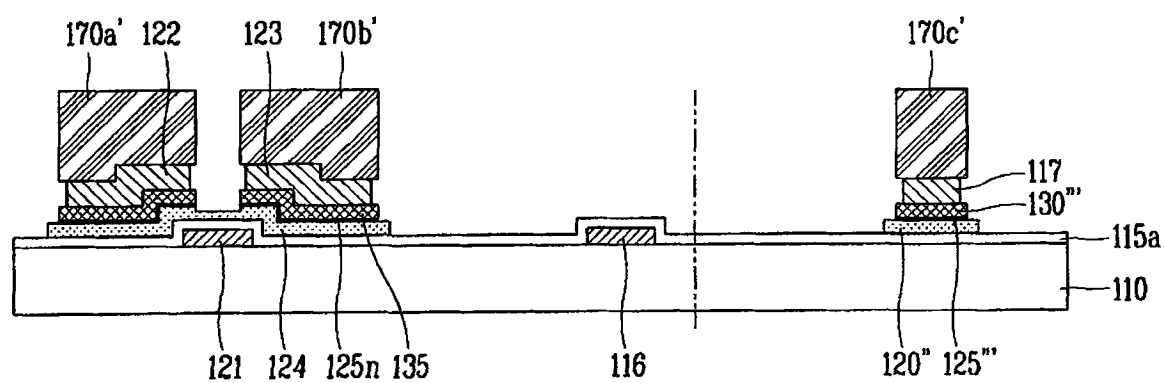


图 7G

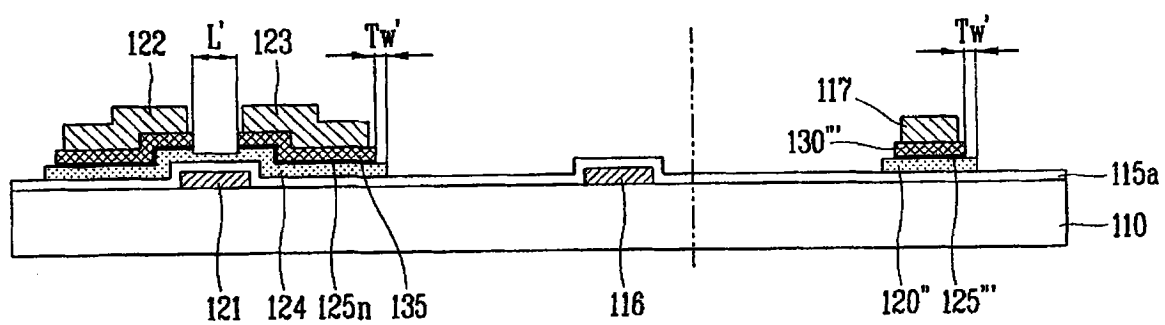


图 7H

点	实验例	对照例
1	4.1	5.5
2	3.9	5.3
3	4.3	5.2
4	2.8	5.3
5	4.2	5.4
6	3.4	4.8
7	3.7	5.1
8	3.6	4.7
9	3.5	4.4
10	3.5	5.1
11	3.1	4.7
平均值	3.6	5.0

图 8

