



(12) 发明专利

(10) 授权公告号 CN 101114095 B

(45) 授权公告日 2012. 09. 12

(21) 申请号 200710138604. 2

CN 1409292 A, 2003. 04. 09,

(22) 申请日 2007. 07. 24

审查员 解飞

(30) 优先权数据

69037/06 2006. 07. 24 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 崔荣俊 文俊熙 朴商镇

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 邵亚丽 邸万奎

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/133 (2006. 01)

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1501343 A, 2004. 06. 02,

CN 1696771 A, 2005. 11. 16,

US 2005001802 A1, 2005. 01. 06,

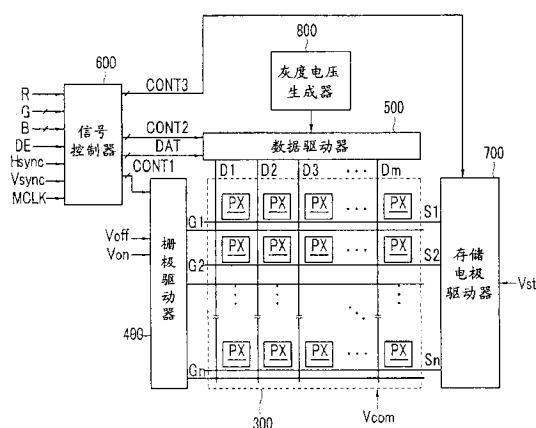
权利要求书 2 页 说明书 13 页 附图 11 页

(54) 发明名称

液晶显示器及其驱动方法

(57) 摘要

公开了一种液晶显示器及其驱动方法。所述液晶显示器包括矩阵排列的多个像素,每个像素包括:液晶电容器;和存储电容器,其具有与液晶电容器连接的第一端和提供有存储电极电压的第二端。所述存储电极电压具有周期性改变的第一电平和第二电平,所述第一电平高于第二电平,所述存储电极电压在从第一电平变化为第二电平时下降预定补偿值 ΔV ,而在从第二电平变化为第一电平时上升该补偿值 ΔV 。



1. 一种液晶显示器,包括矩阵排列的多个像素,
每个像素包括:
液晶电容器;和
存储电容器,其具有与液晶电容器连接的第一端和提供有存储电极电压的第二端,
其中所述存储电极电压具有每帧改变的第一电平和第三电平,并且所述第一电平是大于第三电平的电压,和
所述存储电极电压在从第一电平变化为第三电平时额外下降预定补偿值 ΔV ,而在从第三电平变化为第一电平时额外上升该补偿值 ΔV ,
其中对于多个帧中的每一帧,改变提供给第二端的存储电极电压的电平,
其中所述存储电极电压的电平在液晶电容器充电之后改变,
其中施加补偿值的持续时间 Δt 长于 0 秒并短于一个水平周期,水平周期等于水平同步信号和数据使能信号的一个周期。
2. 如权利要求 1 所述的液晶显示器,其中液晶显示器被行反转驱动。
3. 如权利要求 1 所述的液晶显示器,其中液晶显示器被帧反转驱动。
4. 如权利要求 1 所述的液晶显示器,其中补偿值根据当前帧的灰度级改变。
5. 如权利要求 4 所述的液晶显示器,其中补偿值通过当前帧的输入图像信号与先前帧的输入图像信号之间的比较来确定,所述当前帧的输入图像信号也称作当前输入图像信号,所述先前帧的输入图像信号也称作先前输入图像信号。
6. 如权利要求 5 所述的液晶显示器,其中补偿值通过当前输入图像信号的平均值与先前输入图像信号的平均值之间的比较来确定。
7. 如权利要求 6 所述的液晶显示器,其中当前输入图像信号的平均值与先前输入图像信号的平均值是以像素行为单位计算的。
8. 如权利要求 6 所述的液晶显示器,其中当前输入图像信号的平均值与先前输入图像信号的平均值之间的差越大,则补偿值越大。
9. 如权利要求 6 所述的液晶显示器,还包括:
多条栅极线,发送栅极信号;
多条数据线,发送数据电压;
存储电极线,发送存储电极电压;
存储电极驱动器,生成存储电极电压;和
信号控制器,纠正输入图像信号并且将所纠正的输入图像信号输出为输出图像信号,并且利用存储电极控制信号控制存储电极驱动器,存储电极控制信号包括用于控制改变存储电极电压的电平的定时的信号和用于控制存储电极电压的补偿值的信号。
10. 如权利要求 9 所述的液晶显示器,其中信号控制器包括:
第一计算器,计算和输出当前输入图像信号的平均值;
缓冲器单元,存储当前输入图像信号的平均值并且将其输出为先前输入图像信号的平均值;和
第二计算器,生成施加到存储电极驱动器的控制信号,用以通过比较当前输入图像信号的平均值与先前输入图像信号的平均值来确定补偿值。
11. 如权利要求 10 所述的液晶显示器,其中第二计算器包括查找表,该查找表用于存

储第二计算器的输出值相对于当前输入图像信号的平均值和先前输入图像信号的平均值的关系。

12. 一种液晶显示器的驱动方法,所述液晶显示器包括多个像素,每个像素包括液晶电容器和存储电容器,该存储电容器具有与液晶电容器连接的第一端和被提供有存储电极电压的第二端,所述方法包括,对于多个帧中的每个帧:

对液晶电容器充电;

改变提供给第二端的存储电极电压的电平,

其中所述存储电极电压具有每帧改变的第一电平和第三电平,并且所述第一电平是大于第三电平的电压,和

所述存储电极电压在从第一电平变化为第三电平时额外下降预定补偿值 ΔV ,而在从第三电平变化为第一电平时额外上升该补偿值 ΔV ,

其中施加补偿值的持续时间 Δt 长于 0 秒并短于一个水平周期,水平周期等于水平同步信号和数据使能信号的一个周期。

13. 如权利要求 12 所述的方法,其中补偿值对于多个帧中的每一帧都相同。

14. 如权利要求 12 所述的方法,其中补偿值根据当前帧的灰度级而改变。

15. 如权利要求 14 所述的方法,其中补偿值通过当前帧的输入图像信号的平均值与先前帧的输入图像信号的平均值之间的比较来确定,所述当前帧的输入图像信号也称作当前输入图像信号,所述先前帧的输入图像信号也称作先前输入图像信号。

16. 如权利要求 15 所述的方法,其中当前输入图像信号的平均值与先前输入图像信号的平均值之间的差越大,则补偿值越大。

液晶显示器及其驱动方法

[0001] 本申请要求在 2006 年 7 月 24 日向韩国知识产权局提交的韩国专利申请序号 10-2006-0069037 的优先权,其全部内容通过引用融入本文。

技术领域

[0002] 本发明涉及液晶显示器,更具体地,涉及一种液晶显示器及其驱动方法。

背景技术

[0003] 液晶显示器 (LCD) 是最广泛使用的平板显示器之一。LCD 包括被提供有场致电极 (诸如像素电极和公共电极) 的两个板、以及介于所述两个板之间的液晶 (LC) 层。LCD 通过将电压施加到场致电极而产生跨越液晶层的电场来显示图像,这确定液晶分子在液晶层中的取向以调节入射光的偏振。

[0004] LCD 进一步包括多个与像素电极连接的开关元件以及多条信号线,例如用于控制开关元件将电压施加到像素电极的栅极线和数据线。

[0005] 随着更多的 LCD 被用作计算机的显示设备和电视机的显示屏幕,能够在 LCD 上显示运动画面已经变得日益重要。然而,液晶具有相对低的响应速度,使其难以显示快速运动的画面。

[0006] 由于液晶分子具有相对慢的响应率,因此对于 LCD 中的液晶电容器被充电至获得期望亮度所需的目标电压电平来说要费时。达到目标电压电平的时间根据液晶电容器的先前电压电平而改变。在先前电压电平与目标电压电平之间的差过大的情况下,在开关元件的接通期间,电压电平可能不能够达到目标电压电平。

发明内容

[0007] 根据本发明的一个示例性实施例,液晶显示器包括矩阵排列的多个像素。每个像素包括液晶电容器和存储电容器,所述存储电容器具有与液晶电容器连接的第一端和提供有存储电极电压的第二端。所述存储电极电压具有周期性改变的第一电平和第二电平。所述第一电平高于第二电平。所述存储电极电压在从第一电平变化为第二电平时下降了预定补偿值 ΔV ,而在从第二电平变化为第一电平时上升该补偿值 ΔV 。

[0008] 所述补偿值 ΔV 可以大于 0V。

[0009] 补偿值的持续时间 Δt 可以长于 0 秒并短于一个水平周期。

[0010] 对于每一帧,可以改变施加到相同存储电极线的存储电极电压的电平。

[0011] 在液晶电容器充电之后可以改变所述存储电极电压的电平。

[0012] 施加到相邻存储电容线的存储电极电压的电平可以不同。

[0013] 液晶显示器可以被行反转 (inversion) 驱动。

[0014] 液晶显示器可以被帧反转驱动。

[0015] 补偿值可以根据当前帧的灰度级改变。

[0016] 补偿值可以通过当前帧的输入图像信号 (下文中称作“当前输入图像信号”) 与先

前帧的输入图像信号（下文中称作“先前输入图像信号”）之间的比较来确定。

[0017] 补偿值可以通过当前输入图像信号的平均值与先前输入图像信号的平均值之间的比较来确定。

[0018] 当前输入图像信号的平均值与先前输入图像信号的平均值可以以像素行为单位来计算。

[0019] 当前输入图像信号的平均值与先前输入图像信号的平均值之间的差越大，则补偿值可以越大。

[0020] 液晶显示器可以还包括：多条栅极线，发送栅极信号；多条数据线，发送数据电压；存储电极线，发送存储电极电压；存储电极驱动器，生成存储电极电压；和信号控制器，纠正输入图像信号并且将所纠正的输入图像信号输出为输出图像信号，并且控制存储电极驱动器。

[0021] 信号控制器可以包括：第一计算器，计算和输出当前输入图像信号的平均值；缓冲器单元，存储当前输入图像信号的平均值并且输出先前输入图像信号的平均值；和第二计算器，生成控制信号，用于通过比较当前输入图像信号的平均值与先前输入图像信号的平均值来确定补偿值。

[0022] 控制信号可以被施加到存储电极驱动器。

[0023] 第二计算器可以包括查找表。

[0024] 根据本发明的另一示例性实施例，提供了一种液晶显示器的驱动方法。所述液晶显示器包括多个像素，每个像素包括液晶电容器和存储电容器，该存储电容器具有与液晶电容器连接的第一端和被提供有存储电极电压的第二端。所述方法包括：对液晶电容器充电；通过将存储电极电压从第一电平改变为第二电平，改变液晶电容器的电压；和通过将存储电极电压从第二电平改变为第三电平，改变液晶电容器的电压。

[0025] 第一电平可以高于第二电平，以及第二电平可以高于第三电平。

[0026] 第一电平可以低于第二电平，以及第二电平可以低于第三电平。

[0027] 第二电平与第三电平之间的差对于每一帧可以相同。

[0028] 第二电平与第三电平之间的差可以根据当前帧的灰度级而改变。

[0029] 第二电平与第三电平之间的差可以通过当前帧的输入图像信号（下文中称作“当前输入图像信号”）的平均值与先前帧的输入图像信号（下文中称作“先前输入图像信号”）的平均值之间的比较来确定。

[0030] 当前输入图像信号的平均值与先前输入图像信号的平均值之间的差越大，则第二电平与第三电平之间的差可能越大。

附图说明

[0031] 从结合附图的下列详细描述中，本公开的示例性实施例的特征将变得明显并更容易理解，其中：

[0032] 图 1 是根据本发明示例性实施例的 LCD 的方框图；

[0033] 图 2 是根据本发明示例性实施例的 LCD 的像素的等效电路图；

[0034] 图 3 是示出根据本发明示例性实施例的 LCD 的驱动信号的波形图；

[0035] 图 4 是示出依据根据本发明示例性实施例的 LCD 的操作、像素电极电压和液晶的

响应速度变化的图；

[0036] 图 5 是示出根据现有技术的液晶的响应速度的像素电极电压变化的图；

[0037] 图 6 根据本发明另一示例性实施例的 LCD 的方框图；

[0038] 图 7 是示出本发明另一示例性实施例的 LCD 的信号控制器的方框图；

[0039] 图 8 是示出根据本发明另一示例性实施例的 LCD 的驱动信号的波形图；

[0040] 图 9 是示出根据本发明示例性实施例的薄膜晶体管阵列板的示例的布局图；

[0041] 图 10A 和图 10B 是图 9 的薄膜晶体管阵列板分别沿线 Xa-Xa 以及 Xb-Xb 的截面图；

[0042] 图 11 是示出根据本发明另一示例性实施例的薄膜晶体管阵列板的另一示例的布局图；和

[0043] 图 12A 和图 12B 是图 11 的薄膜晶体管阵列板分别沿线 XIIa-XIIa 以及 XIIb-XIIb 的截面图。

具体实施方式

[0044] 下面将参考附图更全面地描述本发明的示例性实施例。如本领域的普通技术人员将会理解,所描述的示例性实施例能够以各种不同的方式修改,而全部都不背离本公开的精神或范畴。

[0045] 附图中,为了清楚,放大了层、薄膜、板、区域等的厚度。整个说明书相同的附图标记指代相同的元件。应当理解,当诸如层、薄膜、区域或基板之类的元件被称作在另一元件“之上”时,它可以直接位于另一元素之上或者也可能存在中间元素。

[0046] 现在将参考附图详细描述根据本发明示例性实施例的液晶显示器及其驱动方法。

[0047] 首先,将参考图 1 和图 2 来描述根据本发明示例性实施例的液晶显示器。

[0048] 图 1 是根据本发明示例性实施例的 LCD 的方框图,以及图 2 是根据本发明示例性实施例的 LCD 的像素的等效电路图。

[0049] 根据本发明示例性实施例的 LCD 包括液晶面板组件 300。提供了栅极驱动器 400。数据驱动器 500 连接到液晶面板组件 300。提供了存储电极驱动器 700。灰度电压生成器 800 连接到数据驱动器 500。信号驱动器 600 控制上述元件。

[0050] 在等效的电路图中,液晶面板组件 300 包括多条信号线 G1-Gn、D1-Dm 和 S1-Sn、以及连接到所述信号线并基本以矩阵排列的多个像素 PX。在如图 2 所示的结构视图中,液晶面板组件 300 包括彼此相对的上面板和下面板、以及位于其间的液晶层。

[0051] 信号线 G1-Gn、D1-Dm 和 S1-Sn 包括多条发送栅极信号(也称作“扫描信号”)的栅极线 G1-Gn、多条发送数据信号的数据线 D1-Dm 以及多条发送存储电极电压的存储电极线 S1-Sn。栅极线 G1-Gn 基本在行方向上延伸并且基本彼此平行,而数据线 D1-Dm 基本在列方向上延伸并且基本彼此平行。存储电极线 S1-Sn 基本沿着栅极线 G1-Gn 延伸并且基本彼此平行。

[0052] 每个像素 PX,例如,连接到第 i 栅极线 Gi ($i = 1, 2, \dots, n$) 和第 j 数据线 Dj ($j = 1, 2, \dots, m$) 的像素 PX,包括连接到信号线 Gi 和 Dj 的开关元件 Q、以及连接到开关元件 Q 的液晶电容器 Clc 和存储电容器 Cst。

[0053] 开关元件 Q 被提供于下面板 100 上并且具有三个端子:连接到栅极线 Gi 的控制

端;连接到数据线 Dj 的输入端;以及连接到液晶电容器 Clc 和存储电容器 Cst 的输出端。

[0054] 液晶电容器 Clc 包括提供于下面板 100 上的像素电极 191 和提供于上面板 200 上的公共电极 270 作为两个端子。位于两个电极 191 和 270 之间的液晶层 3 充当液晶电容器 Clc 的电介质。像素电极 191 连接到开关元件 Q。公共电极 270 被提供有公共电压 Vcom 并且覆盖上面板 200 的整个表面。公共电压可以是具有预定幅度的直流 (DC) 电压。

[0055] 作为图 2 所示的配置的替换实施例,公共电极 270 可被提供于下面板 100 上,并且电极 191 和 270 中的至少一个可具有条状或栅状。

[0056] 存储电容器 Cst 是液晶电容器 Clc 的辅助电容器。当提供于下面板 100 上的像素电极 191 和存储电极线 S1-Sn 彼此重叠并且绝缘体介于其间时,重叠部分变成存储电容器 Cst。存储电极线 S1-Sn 被提供有存储电极电压,其具有第一电平和低于该第一电平的第二电平。第一电平电压的一个示例是 0V,第二电平电压的一个示例是 5V。

[0057] 为了彩色显示,每个像素唯一地呈现三原色之一(即空间划分),或者根据时间依次顺序地呈现三原色(即时间划分),从而原色的空间或时间和被认为是期望的颜色。一组原色的示例包括加性(additive)的红色、绿色和蓝色。图 2 示出了空间划分的示例,其中每个像素包括滤色片 230,用于在与像素电极 191 对应的上面板 200 区域中呈现原色之一。与图 2 不同,滤色片 230 可被提供于下面板 100 的像素电极 191 之上或之下。

[0058] 至少一个偏振片(未示出)被提供于液晶面板组件 300 的外表面上用于偏振光。

[0059] 再次参考图 1,灰度电压生成器 800 生成与像素的透射相关的两组灰度电压。第一组灰度电压具有相对于公共电压 Vcom 的正极性,而第二组灰度电压具有相对于公共电压 Vcom 的负极性。

[0060] 栅极驱动器 400 连接到液晶面板组件 300 的栅极线 G1-Gn,用于将包括栅极导通电压 Von 和栅极截止电压 Voff 的组合的栅极信号施加到栅极线 G1-Gn。

[0061] 数据驱动器 500 连接到液晶面板组件 300 的数据线 D1-Dm,并且选择来自灰度电压生成器 800 的灰度电压作为数据信号并且将其施加到数据线 D1-Dm。然而,在灰度电压生成器 800 没有提供用于所有灰度级的所有电压而仅提供预定数量的参考灰度电压的情况下,数据驱动器 500 划分参考灰度电压来生成用于整个灰度级的灰度电压,并且在其中选择数据信号。

[0062] 存储电极驱动器 700 连接到液晶面板组件 300 的存储电极线 S1-Sn,并且将由第一电平和第二电平的电压组成的存储电极电压施加到存储电极线 S1-Sn。下面将更详细地描述存储电极驱动器 700 的操作。

[0063] 信号控制器 600 控制栅极驱动器 400 和数据驱动器 500。

[0064] 驱动器 400、500、600、700 和 800 中的每一个可被直接安装为在液晶面板组件 300 上安装的至少一个电路芯片。所述驱动器可被替换地安装在附着到液晶面板组件 300 的载带封装(TCP)型的柔性印刷电路膜(未示出)上。所述驱动器可被替换地安装在分离的印刷电路板(未示出)上。可替换地,驱动器 400、500、600、700 和 800 可与信号线 G1-Gn、D1-Dm、S1-Sn 以及薄膜晶体管开关元件 Q 等一起直接集成 LC 面板组件 300。而且,驱动器 400、500、600、700 和 800 可被集成为单个芯片。在这种情况下,驱动器 400、500、600、700 和 800 中的至少一个或者包括所述驱动器的至少一个电路器件可位于单个芯片的外部。

[0065] 下面将详细描述 LCD 的操作。

[0066] 信号控制器 600 接收来自外部图形控制器（未示出）的输入图像信号 R、G 和 B 以及用于控制其显示的输入控制信号。输入控制信号的示例包括垂直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK、数据使能信号 DE 等。

[0067] 响应输入图像信号 R、G 和 B 以及输入控制信号，信号控制器 600 处理用于操作 LC 面板组件 300 的输入图像信号 R、G 和 B，并且生成栅极控制信号 CONT1、数据控制信号 CONT2、和存储电极控制信号 CONT3。栅极控制信号 CONT1 输出到栅极驱动器 400。数据控制信号 CONT2 和处理的图像信号 DAT 输出到数据驱动器 500。存储电极控制信号 CONT3 输出到存储电极驱动器 700。

[0068] 栅极控制信号 CONT1 包括用于指示扫描起始的扫描起始信号 STV、和至少一个用于控制栅极导通电压 Von 的输出时间的时钟信号。栅极控制信号 CONT1 还可以包括用于定义栅极导通电压 Von 的持续时间的输出使能信号 OE。

[0069] 数据控制信号 CONT2 包括用于识别对像素 PX 行的图像信号的数据传输开始的水平同步起始信号 STH、和用于指示将数据信号施加到数据线 D1-Dm 的负载信号 LOAD。数据控制信号 CONT2 还可以包括用于反转相对于公共电压 Vcom 的数据信号电压的极性（下文中，将“数据信号电压的极性”简称为“数据信号极性”）的反转信号 RVS。

[0070] 存储电极控制信号 CONT3 可以包括用于控制改变存储电极电压的电平的定时的信号、用于控制存储电极电压的补偿值的信号等。

[0071] 响应来自信号控制器 600 的数据控制信号 CONT2，数据驱动器 500 从信号控制器 600 接收用于像素 PX 行的数字图像信号 DAT，通过选择与数字图像信号 DAT 对应的灰度电压将数字图像信号 DAT 转换为模拟数据信号，然后将模拟数据信号施加到相应的数据线 D1-Dm。

[0072] 栅极驱动器 400 响应来自信号控制器 600 的栅极控制信号 CONT1 将栅极导通电压 Von 施加到栅极线 (G1-Gn)，从而导通与栅极线 G1-Gn 连接的开关元件 Q。通过导通开关元件 Q 将施加到数据线 D1-Dm 的数据电压施加到相应的像素 PX。

[0073] 存储电极驱动器 700 将存储电极电压 Vst 顺序地施加到存储电极线 S1-Sn。存储电极电压 Vst 基于从存储电极驱动器之外提供的驱动电压 Vst。存储电极电压 Vst 由存储电极驱动器 700 提供以改变施加到像素电极 191 的电压，例如，像素电极电压 Vp。在像素的充电操作完成之后，例如，当被施加到相应栅极线 G1-Gn 的栅极信号从栅极导通电压 Von 改变为栅极截止电压 Voff 时，施加存储电极电压 Vst。施加到相邻存储电极线的存储电极电压的电平被反向。例如，如果施加到某一存储电极线的存储电极电压具有高电平电压，则施加到下一相邻存储电极线的存储电极电压具有低电平电压。下面将更详细描述存储电极驱动器 700 的操作。

[0074] 如先前所解释的，施加到像素 PX 的像素电极电压与公共电压 Vcom 之间的差被表示为液晶电容器 Clc 两端的电压，即像素电压。液晶电容器 Clc 中的液晶分子具有取决于像素电压的幅度的取向。通过液晶层 3 的光的偏振根据液晶分子的取向而改变。附着到液晶面板组件 300 的偏振片将光偏振差转换为光透射差。

[0075] 通过每个水平周期（其用“1H”表示并且等于水平同步信号 Hsync 和数据使能信号 DE 的一个周期）重复上述过程，所有栅极线 G1-Gn 被顺序地提供有栅极导通电压 Von，从而将数据信号施加到所有像素 PX 以显示一帧的图像。

[0076] 当在完成一帧之后开始下一帧时,控制施加到数据驱动器 500 的反向信号 RVS,使得施加到每个像素 PX 的数据电压的极性相对于先前帧的极性被反转(称作“帧反转”)。反向信号 RVS 也可被控制成在一帧内数据线中流动的数据信号的极性被反转,并且一行像素中的数据信号的极性是相同的(行反向)。

[0077] 将参考图 3 来更详细地描述根据本发明一个示例性实施例的液晶显示器的操作。

[0078] 图 3 是示出根据本发明示例性实施例的 LCD 的驱动信号的波形图。

[0079] 参考图 3,对于第 i 像素行,当从栅极驱动器 400 将栅极导通电压 V_{on} 施加到(被施加到第 i 栅极线 G_i 的)栅极信号 g_i 时,对连接到第 i 栅极线 G_i 的像素行的液晶电容器 C_{lc} 充电。施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 保持第一电平 V_a 。

[0080] 在逝去大约 1H 之后,施加到第 i 栅极线 G_i 的栅极信号 g_i 改变为栅极截止电压 V_{off} ,并且施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 改变为第二电平 V_b 。第二电平 V_b 低于第一电平 V_a 。

[0081] 在逝去预定时间 Δt (下文中称作“校正时间”)之后,施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 改变为第三电平 V_c 。校正时间 Δt 小于 1H,并且第三电平 V_c 高于第二电平 V_b 且低于第一电平 V_a 。这里,第二电平 V_b 与第三电平 V_c 之间的差被称作补偿值 ΔV 。

[0082] 在通过施加栅极导通电压 V_{on} 将数据电压 V_d 施加到第 i 像素行的同时,第 i 像素电极电压 V_{pi} 仅受数据电压 V_d 的影响。然而,在施加栅极导通电压 V_{on} 之后,施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 从第一电平 V_a 改变为小于第一电平 V_a 的第二电平 V_b ,从而存储电容器 C_{st} 的电容改变。

[0083] 通过行反向(是以行为单位执行的)驱动从数据驱动器 500 施加到第 j 数据线 D_j 的数据电压 V_d ,并且第 i 像素电极电压 V_{pi} 从正极性(+)变为负极性(-)。之后,第 i 像素电极电压 V_{pi} 根据存储电容器 C_{st} 的电容改变,并且下降第一变化量 ΔV_{pia} 。在逝去校正时间 Δt 之后,像素电极电压 V_{pi} 上升第二变化量 ΔV_{pib} 。像素电极电压 V_{pi} 保持在那一状态下,直到下一帧开始。

[0084] 当下一帧开始时,从栅极驱动器 400 将栅极导通电压 V_{on} 施加到(被施加到第 i 栅极线 G_i)栅极信号 g_i ,并且连接到第 i 栅极线 G_i 的像素行的液晶电容器 C_{lc} 被充电。施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 维持第三电平 V_c 。

[0085] 在逝去大约 1H 之后,施加到第 i 栅极线 G_i 的栅极信号 g_i 变为栅极截止电压 V_{off} ,并且施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 变为第四电平 V_d 。第四电平 V_d 低于第三电平 V_c 。

[0086] 在逝去校正时间 Δt 之后,施加到第 i 存储电极线 S_i 的存储电极电压 V_{sti} 再次变为第一电平 V_a 。校正时间 Δt 小于 1H,并且第一电平 V_a 高于第三电平 V_c 且低于第四电平 V_d 。第四电平 V_d 与第一电平 V_a 之间的差等于补偿值 ΔV ,其是第二电平 V_b 与第三电平 V_c 的差。

[0087] 响应于由行反向驱动的数据电压 V_d ,在下一帧第 i 像素电极电压 V_{pi} 从负极性(-)变为正极性(+)。之后,第 i 像素电极电压 V_{pi} 根据存储电容器 C_{st} 的电容的变化而改变,并且上升第一变化量 ΔV_{pia} 。在逝去校正时间 Δt 之后,像素电极电压 V_{pi} 再次下降第二变化量 ΔV_{pib} 。像素电极电压 V_{pi} 维持在那一状态,直到下一帧开始为止。

[0088] 现在描述第 $i+1$ 像素行。当从栅极驱动器 400 将栅极导通电压 V_{on} 施加到（被施加到第 $(i+1)$ 栅极线 G_{i+1} 的）栅极信号 g_{i+1} 时，连接到第 $(i+1)$ 栅极线 G_{i+1} 的像素行的液晶电容器 C_{lc} 被充电。施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 的相位与第 i 存储电极线 S_i 的相位相反。因此，首先，施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 维持第三电平 V_c 。

[0089] 在逝去大约 $1H$ 之后，施加到第 $(i+1)$ 栅极线 G_{i+1} 的栅极信号 g_{i+1} 变为栅极截止电压 V_{off} ，并且施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 变为第四电平 V_d 。如上所解释的，第四电平 V_d 高于第三电平 V_c 。

[0090] 在逝去校正时间 Δt 之后，施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 变为第一电平 V_a 。

[0091] 由于数据驱动器 500 被行反向驱动，因此第 $(i+1)$ 像素电极电压 V_{pi+1} 具有与第 i 像素电极电压 V_{pi} 相反的极性，并且从负极性 $(-)$ 变为正极性 $(+)$ 。之后，第 $(i+1)$ 像素电极电压 V_{pi+1} 根据存储电容器 C_{st} 的电容的变化而改变，并且上升第一变化量 ΔV_{pia} 。在逝去校正时间 Δt 之后，像素电极电压 V_{pi} 再次下降第二变化量 ΔV_{pib} 。像素电极电压 V_{pi} 维持在那一状态，直到下一帧开始。

[0092] 当下一帧开始时，从栅极驱动器 400 将栅极导通电压 V_{on} 施加到（被施加到第 $(i+1)$ 栅极线 G_{i+1} 栅极信号 g_{i+1} ，并且连接到第 $(i+1)$ 栅极线 G_{i+1} 的像素行的液晶电容器 C_{lc} 被充电。施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 维持第一电平 V_a 。

[0093] 在逝去大约 $1H$ 之后，施加到第 $(i+1)$ 栅极线 G_{i+1} 的栅极信号 g_{i+1} 变为栅极截止电压 V_{off} ，并且施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 变为第二电平 V_b 。

[0094] 在逝去校正时间 Δt 之后，施加到第 $(i+1)$ 存储电极线 S_{i+1} 的存储电极电压 V_{sti+1} 再次变为第二电平 V_b 。

[0095] 响应于由行反向驱动的数据电压 V_d ，第 i 像素电极电压 V_{pi} 从正极性 $(+)$ 变为负极性 $(-)$ 。之后，第 $(i+1)$ 像素电极电压 V_{pi+1} 根据存储电容器 C_{st} 的电容的变化而改变，并且下降第一变化量 ΔV_{pia} 。在逝去校正时间 Δt 之后，像素电极电压 V_{pi} 再次上升第二变化量 ΔV_{pib} 。像素电极电压 V_{pi} 维持在那一状态，直到下一帧开始为止。

[0096] 现在将详细描述根据存储电极电压 V_{sti} 的变化的像素电极电压 V_{pi} 的变化。

[0097] 首先，如等式 1 所示获得像素电极电压 V_p 。在等式 1 中， C_{lc} 和 C_{st} 分别表示液晶电容器的电容和存储电容器的电容。 V_H 表示高电平的存储电极电压 V_{st} ，以及 V_L 表示低电平的存储电极电压 V_{st} 。例如，在第一到第四电平 V_a 、 V_b 、 V_c 和 V_d 的变化前后的两个电平当中，相对较高的电平由 V_H 表示，相对较低的电平由 V_L 表示。从等式 1 看出，像素电极电压 V_p 是将被增加到或从其减去的数据电压 V_d 的变化的变化量 Δ 、电容器 C_{lc} 和 C_{st} 的电容、以及存储电极电压 V_{st} 之和。

[0098] （等式 1）

$$[0099] \quad V_p = V_d q \Delta = V_d q \frac{C_{st}}{C_{st} + C_{lc}} (V_H - V_L)$$

[0100] 设计像素，使得数据电压 V_d 具有大约 $0V$ 到 $5V$ 的范围，并且 C_{st} 和 C_{lc} 的值彼此相等。如果 $V_H - V_L = 5V$ ，则等式 1 变为 $V_p = V_d \pm 2.5$ 。

[0101] 结果,当存储电极电压 V_{st} 变化时,像素电极电压 V_p 根据数据电压 V_d 的极性从经由相应栅极线 $D1-Dm$ 施加的数据电压 V_d 增加或减小 $\pm 2.5V$ 。例如,如果极性为正 (+),在像素电极电压 V_p 增加 $2.5V$,如果极性为负 (-),在像素电极电压 V_p 减小 $2.5V$ 。由于像素电极电压 V_p 的那种变化,像素电压的范围也增加。例如,当公共电压 V_{com} 是大约 $2.5V$ 时,由施加到像素的大约 0 到 $5V$ 数据电压 V_d 引起的像素电压具有大约 $-2.5V$ 到 $+2.5V$ 的范围。当存储电极电压 V_s 变为高电平电压 V_H 和低电平电压 V_L 时,像素电压具有大约 $-5V$ 到 $+5V$ 的更宽的范围。

[0102] 这样,像素电压的范围由于像素电极电压 V_p 的变化量 ΔV 变得更宽,该像素电极电压 V_p 增加了存储电极电压的变化 V_H-V_L 。因此,灰度级表示的电压范围增加,从而增加了亮度。

[0103] 而且,公共电压被固定在预定电压,因此与交替施加电压和高电压相比较,减少了功耗。例如,在数据线和公共电极之间生成的寄生电容器中,如果施加到公共电极的公共电压是大约 0 或 $5V$,则施加到寄生电容器的电压是大约最大 $\pm 5V$ 。然而,如果公共电压被固定在大约 $2.5V$,则施加到数据线和公共电极之间生成的寄生电容器的电压减小到大约最大 $\pm 2.5V$ 。因此,减小了数据线和公共电极之间生成的寄生电容器中消耗的能量,从而降低了液晶显示器的整体功耗。

[0104] 然而,由于液晶的相对慢的响应速度,液晶分子根据像素电压不能快速对像素电压起反应。因此,液晶电容器 C_{lc} 的电容根据液晶分子是否达到稳定状态而改变,在该稳定状态下作用于施加到液晶电容器 C_{lc} 两端的像素电压完成了液晶分子的取向。由此,像素电极电压 V_p 根据液晶分子是否达到稳定状态而改变。

[0105] 接着,下面描述相对于液晶分子作用于像素电压是否达到稳定状态的情况的像素电极电压 V_p 的变化。

[0106] 假设当在将最大值的像素电压(即,最大灰度级的像素电压(在正常黑模式中的白灰度级))施加到液晶电容器 C_{lc} 之后液晶分子达到稳定状态时获得的液晶电容器 C_{lc} 的电容大约是在将最小值的像素电压(即,最小灰度级的像素电压(在正常黑模式中的黑灰度级))施加到液晶电容器 C_{lc} 之后液晶分子达到稳定状态时获得的液晶电容器 C_{lc} 的电容的三倍。而且,假设 $V_H-V_L = 5V$ 以及 $C_{lc} = C_{st}$ 。

[0107] 因此,当在将最大灰度级的像素电压施加到液晶电容器 C_{lc} 之后液晶分子达到稳定状态时获得的像素电极电压 V_p 如公式 1 所示,并且如先前所述,因为 $V_H-V_L = 5V$ 以及 $C_{lc} = C_{st}$,像素电极电压 V_p 变成 $V_{Pp} = V_d \pm 2.5$ 。

[0108] 然而,如果在将最大灰度级的像素电极电压施加到液晶电容器 C_{lc} 之后液晶分子未达到稳定状态,则像素电极电压 V_p 如等式 2 所示:

[0109] (等式 2)

$$[0110] \quad V_p = V_d q A = V_d q \frac{C_{st}}{C_{st} + C_{lc}} (V_H - V_L)$$

$$[0111] \quad = V_d q \frac{C_{st}}{C_{st} + \frac{1}{3} C_{st}} s(V_H - V_L) = V_d q \frac{3}{4} s(V_H - V_L)$$

[0112] 其中因为 $V_H-V_L = 5V$,所以变化量 Δ 是 $3.75V$ 。

[0113] 这样,如果在将最大灰度级的像素电极电压施加到液晶电容器 C_{lc} 之后液晶分子

没有达到稳定状态,则在将最小灰度级的像素电压施加到液晶电容器 C1c 之后像素电极电压 V_p 维持在液晶分子达到稳定状态时获得的像素电极电压。例如,维持了先前帧的状态。因此,由存储电极电压的变化 V_H-V_L 引起的像素电极电压 V_p 的变化量 ΔV 从 $\pm 2.5V$ 增加到 $\pm 3.75V$ 。

[0114] 因此,在从最小灰度级的像素电极电压到其他灰度级的像素电极电压的变化的情况下,在液晶分子达到稳定状态之前,由存储电极电压的变化 V_H-V_L 引起的像素电极电压 V_p 的变化量 ΔV 根据等式 2 而进一步增加,并且如果 $V_H-V_L = 5V$,则像素电极电压 V_p 的变化量 ΔV 最大增加到 $\pm 3.75V$ 。

[0115] 由此,在现有技术中,如图 10 所示,即使对应于目标像素电极电压 V_T 的像素电极电压 V_p 对于每一帧被施加到相应的像素电极,像素电极中充电的像素电极电压 V_p 由于完成充电操作之后的相邻数据电压的影响而降低,结果,在一帧内不能达到目标像素电极电压 V_T ,而是在多个帧内达到目标像素电极电压 V_T 。相反,在该示例性实施例中,如图 9 所示,远大于目标像素电极电压 V_T 的电压作为像素电极电压 V_p 被施加到相应的像素电极,因此一帧内相应的像素电极达到目标像素电极电压 V_T ,从而与其他途径相比加快了液晶的响应速度。

[0116] 如果存储电极电压的变化量 V_H-V_L 不充足,则在像素电极电压的变化量也不充足,这使得难以期待增加液晶的响应速度。然而,当存储电极电压的变化量增加时,功耗上升。如上所解释的,在根据这一示例性实施例的液晶显示器中,存储电极电压 V_{st} 在从第一电平 V_a 变为第三电平 V_c 之前具有低于第三电平 V_c 的第二电平 V_b ,并且在从第三电平 V_c 变为第一电平 V_a 之前具有高于第一电平 V_a 的第四电平 V_d 。第二电平 V_b 和第四电平 V_d 瞬间地增加存储电极电压的变化量,因此增加像素电极电压的变化量 ΔV ,结果导致增加液晶的响应速度。第二电平 V_b 和第四电平 V_d 的持续时间短于第一电平 V_a 和第三电平 V_c 的持续时间,并且进一步短于栅极导通电压 V_{on} 的施加时间,因此在不导致额外功耗的情况下加快了液晶的像素速度。

[0117] 现在将参考图 6 到图 8 来详细描述根据本发明另一示例性实施例的液晶显示器。

[0118] 图 6 根据本发明这一示例性实施例的 LCD 的方框图。

[0119] 参考图 6,根据本发明示例性实施例的 LCD 包括液晶面板组件 300、连接到液晶面板组件 300 的栅极驱动器 400 和数据驱动器 500。存储电极驱动器 700、连接到数据驱动器 500 的灰度电压生成器 800、和控制上述元件的信号控制器 600。

[0120] 在图 6 的液晶显示器中,信号控制器 600 包括控制信号校正器 601,用于接收来自外部的图像信号并且校正和输出所述图像信号。

[0121] 下面参考图 7 和图 8 来详细描述控制信号校正器 601。图 7 是示出本发明另一示例性实施例的 LCD 的信号控制器部分的方框图,以及图 8 是示出根据本发明这一示例性实施例的 LCD 的驱动信号的波形图。

[0122] 参考图 7,根据这一示例性实施例的控制信号校正器 601 包括第一计算器 611、缓冲器单元 612、以及连接到第一计算器 611 和缓冲器单元 612 的第二计算器 613。

[0123] 第一计算器 611 对从外部输入到当前帧的图像信号(下文中称作“当前输入图像信号”)的值进行平均,以便计算当前输入图像信号的平均值 A_{gn} ,并且将该平均值输出到缓冲器单元 612 和第二计算器 613。

[0124] 缓冲器单元 612 接收并存储来自第一计算器 611 的当前输入图像信号的平均值 A_{gn} , 然后输出该平均值作为输入到先前帧的图像信号 (下文中称作“先前输入图像信号”) 的平均值 A_{gn-1} 。

[0125] 第二计算器 613 被提供有来自第一计算器 611 的当前输入图像信号的平均值 A_{gn} 和来自缓冲器单元 612 的先前输入图像信号的平均值 A_{gn-1} , 计算两者, 并且生成输出值 $g'n$ 用以确定存储电极电压 V_{st} 。第二计算器 613 的输出值 $g'n$ 被输入到存储电极驱动器 700 作为存储电极控制信号 CONT3 的一部分, 从而基本上增加和减小存储电极电压 V_{st} 的电平。

[0126] 在当前输入图像信号与先前输入图像信号之间的差较大时, 实际像素电压与目标像素电压之间的差变得更大, 从而进一步降低了液晶的响应速度。因此, 如果存储电容器 C_{st} 的电容由于增加存储电极电压 V_{st} 的补偿值 ΔV 而增加, 液晶电容器 C_{lc} 的目标透射率也增加, 结果在更短的时间内获得目标透射率。如果相对于实际像素电压和目标像素电压之间的差较大的情况下将存储电极电压 V_{st} 的变化量 ΔV 设定为一致, 则当不需要大的变化量 ΔV 时, 功耗变得更大。因此, 在根据环境通过改变存储电极电压 V_{st} 的变化量 ΔV 降低功耗的同时能够保证液晶的响应速度。

[0127] 第二计算器 613 的输出值 $g'n$ 可以通过实验来确定, 并且第二计算器 613 可以包括查找表, 用于存储第二计算器 613 的输出值 $g'n$ 相对于当前输入图像信号的平均值 A_{gn} 和先前输入图像信号的平均值 A_{gn-1} 的关系。

[0128] 参考图 8, 对应于第 $(n-1)$ 帧和第 n 帧内的目标像素电压的数据电压基本上相同, 而对应于第 n 帧和第 $(n+1)$ 帧内的目标像素电压的数据电压彼此不同。对此, 第 $(n-1)$ 帧和第 n 帧之间的存储电极电压 V_{st} 的变化量 ΔV_a 大于第 n 帧和第 $(n+1)$ 帧之间的存储电极电压 V_{st} 的变化量 ΔV_b 。然后, 第一帧内的像素电极电压 V_p 的变化量 ΔV_{pia} 大于第二帧内的像素电极电压 V_p 的变化量 $\Delta V_{pia}'$ 。因此, 即使在当前输入图像信号与先前输入图像信号之间的差较大时, 通过增加响应速度能够更快速地达到目标亮度。

[0129] 接着, 将参考附图详细地描述根据本发明示例性实施例的液晶显示器的薄膜晶体管阵列面板的详细结构。

[0130] 将参考图 9 到图 10B 来描述根据本发明示例性实施例的液晶面板的薄膜晶体管阵列面板的示例。

[0131] 图 9 是示出根据本发明示例性实施例的薄膜晶体管阵列板的示例的布局图, 和图 10A 和图 10B 是图 9 的薄膜晶体管阵列板分别沿线 X_a-X_a 以及 X_b-X_b 的截面图。

[0132] 在透明玻璃或塑料制成的绝缘基板 110 上形成多条栅极线 21 和多条存储电极线 131。

[0133] 栅极线 121 发送栅极信号并且基本在横向上延伸。每条栅极线 121 包括向上凸起的多个栅电极 124 和末端部分 129, 该末端部分 129 包括用于与另一层或外部驱动电路接触的大面积。

[0134] 用于生成栅极信号的栅极驱动电路 (未示出) 可被安装在柔性印刷电路板 (未示出) 上, 被直接安装在基板 110 上, 或者与绝缘基板 110 集成, 该柔性印刷电路板可被附着到绝缘基板 110 上。

[0135] 每条存储电极线 131 基本在横向上延伸, 并且包括多个放大部分 137, 该放大部分

的宽度向下延伸。每条存储电极线 131 可以包括末端部分,该末端部分具有用于与另一层或外部驱动电路接触的大面积。存储电极线 131 的形状和布置可以以各种方式修改。

[0136] 以帧为单位,将第一电平 V_a 和低于第一电平 V_a 的第三电平 V_c 的电压交替地施加到每条存储电极线 131。当电压从第一电平 V_a 变为第三电平 V_c 时,施加低于第三电平 V_c 的第二电平 V_b 达预定时间 Δt ,并且当电压从第三电平 V_c 变为第一电平 V_a 时,施加高于第一电平 V_a 的第四电平 V_d 达预定时间 Δt 。如上所解释的,第二电平 V_b 和第四电平 V_d 可能根据先前输入图像信号和当前输入图像信号更低或更高。

[0137] 用于生成存储电压的存储电极线驱动电路(未示出)可被安装在柔性印刷电路板(未示出)上,被直接安装在基板 110 上,或者与绝缘基板 110 集成,该柔性印刷电路板可被附着到绝缘基板 110 上。存储电极线 131 可以延伸为直接连接到可与绝缘基板 110 集成的存储电极线驱动电路。

[0138] 栅极线 121 和存储电极线 131 可以由基于铝的金属(例如铝(Al)或铝合金)、基于银的金属(例如银(Ag)或银合金)、基于铜的金属(例如铜(Cu)或铜合金)、基于钼的金属(例如钼(Mo)或钼合金)、铬(Cr)、钛(Ti)或者钽(Ta)制成。然而,它们可以具有多层结构,包括具有不同物理属性的两个导电层(未示出)。该两个导电层之一由具有低电阻率的金属制成,所述金属例如基于铝的金属、基于银的金属或者基于铜的金属,以便减少信号延迟或电压降。其他导电层由具有良好接触属性的材料或其他材料制成,尤其是 IT0(铟锡氧化物)和 IZO(铟锌氧化物),例如基于钼的金属、铬、钛、钽。例如,下铬层与上铝(合金)层的组合、以及下铝(合金)层和上钼(合金)层的组合。然而,栅极线 121 和存储电极线 131 可以由此处未明确列出的各种金属和导电材料制成。

[0139] 栅极线 121 和存储电极线 131 的侧表面相对于基板 110 的表面倾斜,以相对于基板 110 形成从 30° 到 80° 范围的角度。

[0140] 由氮化硅(SiN_x)、氧化硅(SiO_x)等制成的栅极绝缘层 140 形成于栅极线 121 和存储电极线 131 上。

[0141] 多个由氢化非晶硅(“a-Si”)或多晶硅制成的第一半导体条纹(stripe)和第二半导体条纹 151 形成在栅极绝缘层 140 之上。每个半导体条纹 151 基本在纵向上延伸,并且具有朝栅电极 124 分支的多个凸起 154。每个半导体条纹 151 的宽度靠近存储电极线 131 变得更大,从而半导体条纹 151 覆盖存储电极线 131 的大面积。

[0142] 多个欧姆接触条纹和岛(island) 161 和 165 被形成于半导体条纹 151 上。欧姆接触条纹和岛 161 和 165 可以由硅化物或重度掺杂诸如磷的 n 型杂质的 n+ 氢化 a-Si 制成。每个欧姆接触条纹 161 包括多个凸起 163,并且凸起 163 和欧姆接触岛 165 成对地位于半导体条纹 151 的凸起 154 上。

[0143] 半导体条纹 151 以及欧姆接触 161 和 165 逐渐变细,并且它们的倾斜角度在大约 30° 到 80° 范围的角度内。

[0144] 多条数据线 171 和多个漏电极 175 形成于欧姆接触 161 和 165 以及栅极绝缘层 140 之上。

[0145] 用于发送数据电压的数据线 171 基本上在纵向上延伸并且与栅极线 121 和存储电极线 131 交叉。每条数据线 171 包括朝栅电极 124 延伸的多个源电极 173 和末端部分 179,该末端部分具有用于与另一层或外部驱动电路接触的大面积。用于生成数据信号的数据驱

动电路（未示出）可被安装在 FPC 薄膜（未示出）上，该 FPC 薄膜被直接安装在绝缘基板 110 上或者与绝缘基板 110 集成。数据线 171 可以延伸以直接连接到可与绝缘基板 110 集成的驱动电路。

[0146] 漏电极 175 与数据线 171 分离并且相对于栅电极 124 与源电极 173 相反放置。每个漏电极 175 包括具有大面积的末端部分和棒形末端部分。具有大面积的末端部分与存储电极线 131 的放大部分 137 重叠，棒形末端部分被弯曲的源电极 173 部分地包围。

[0147] 一个栅电极 124、一个源电极 173 和一个漏电极 175 与半导体条纹 151 的凸起 154 一起组成一个薄膜晶体管 (TFT)，并且薄膜晶体管的沟道形成于源电极 173 和漏电极 175 之间的凸起 154 上。

[0148] 数据线 171 和漏电极 175 可以由基于钼的金属、铬、诸如钽和钛之类的耐熔金属、或者它们的合金制成，并且可以具有包括耐熔金属层（未示出）和低电阻率导电层（未示出）的多层结构。作为多层结构的示例，存在一种下铬或钼（合金）层以及上铝（合金）层的两层结构，下钼（合金）层、中间铝（合金）层和上钼（合金）层的三层结构。然而，数据线 171 和漏电极 175 可以由此处未明确列出的各种金属和导电材料制成。

[0149] 数据线 171 和漏电极的侧表面最好倾斜以与基板表面形成从 30° 到 80° 范围的角度。

[0150] 欧姆接触 161 和 165 介于下面半导体条纹 151 和上面数据线 171 与上面漏电极 175 之间，并且减少其间的接触电阻。尽管半导体条纹 151 在大多数空间窄于数据线 171，但是半导体条纹 151 的宽度如上所述靠近栅极线 21 变得更大，以便平滑表面的轮廓，从而放置数据线 171 的断开。半导体条纹 151 包括未被数据线 171 和漏电极 175 覆盖的多个暴露部分，例如位于源电极 173 和漏电极 175 之间的部分。

[0151] 钝化层 180 被形成于数据线 171、漏电极 175 和半导体条纹 151 的暴露部分上。钝化层 180 由无机绝缘材料或者有机绝缘材料制成，并且可以具有平坦的表面。无机绝缘材料的示例可以包括氮化硅和氧化硅。有机绝缘材料可以具有光敏性，并且最好具有低于 4.0 的介电常数。钝化层 180 可以具有包括下无机层和上有机层的双层结构，从而呈现有机薄膜的优良绝缘属性，并且不会损坏半导体条纹 151 的暴露部分。

[0152] 钝化层 180 被提供有多个接触孔 182 和 185，通过所述接触孔 182 和 185 分别暴露数据线 171 和漏电极 175 的末端部分 179。多个接触孔 181 被形成于钝化层 180 中，并且通过接触孔 181 暴露栅极绝缘层 140、和栅极线 121 的末端部分 129。

[0153] 在钝化层 180 上形成了多个像素电极 191 以及多个接触辅助物 (assistant) 81 和 82。它们由诸如 IZO 或 ITO 之类的透明导体组成，或者由诸如 Al、Ag、Cr 或这些合金中的任意一个的反射导体组成。

[0154] 像素电极 191 通过接触孔 185 与漏电极 175 物理连接和电连接，以便接收来自漏电极 175 的数据电压。提供有数据电压的像素电极 191 与提供有公共电压的另一板（未示出）上的公共电极（未示出）合作生成电场，以确定位于其间的液晶层（未示出）中的液晶分子的取向。穿过液晶层的光的偏振根据所确定的液晶分子的取向而改变。液晶电极 191 和公共电极组成电容器（下文中称作“液晶电容器”），用于甚至在薄膜晶体管截止之后维持施加的电压。

[0155] 由相互电连接且与存储电极线 131 重叠的像素电极 191 和漏电极 175 组成的电容

器被称作存储电容器,并且存储电容器提供了液晶电容器的电压维持容量。存储电极线 131 的放大部分 137 增加了重叠面积,从而增加了存储电容器的电容。

[0156] 接触辅助物 81 和 82 分别通过接触孔 181 和 182 连接到栅极线 121 的末端部分 129 和数据线 171 的末端部分 179。接触辅助物 81 和 82 补充暴露的末端部分 129 和 179 与外部设备之间的附着力,并且进一步用于保护末端部分 129 和 179。

[0157] 将详细参考图 11 到图 12B 来描述根据本发明示例性实施例的薄膜晶体管阵列板的另一示例。

[0158] 图 11 是示出根据本发明一个示例性实施例的薄膜晶体管阵列板的另一示例的布局图,以及图 12A 和图 12B 是图 11 的薄膜晶体管阵列板分别沿线 XIIa-XIIa 以及 XIIb-XIIb 的截面图。

[0159] 图 11 到图 12B 所示的薄膜晶体管阵列板的结构与图 9 到图 10B 所示的薄膜晶体管阵列板的结构基本相同。

[0160] 具有栅电极 124 和末端部分 129 的多条栅极线 121 以及被提供有多个放大部分 137 的多条存储电极线 131 形成于基板 110 上。栅极绝缘层 140、包括凸起 154 的多个半导体条纹 151、以及包括凸起 163 的多个欧姆接触条纹 161 和欧姆接触岛 165 被依次形成与其上。包括源电极 173 和末端部分 179 的多条数据线 171 以及多个漏电极 175 形成于欧姆接触 161 和 165 上,并且钝化层 180 形成于其上。多个接触孔 181、182 和 185 形成于钝化层 180 和栅极绝缘层 140 中。多个像素电极 191 和多个接触辅助物 81 和 82 形成于其上。

[0161] 然而,在根据本发明示例性实施例的薄膜晶体管阵列板中,除了提供有 TFT 的凸起 154 以外,半导体条纹 151 具有与数据线 171、漏电极 175 以及下面欧姆接触 161 和 165 基本相同的平面形状。特别地,半导体条纹 151 包括一些未被数据线 171、漏电极 175 以及下面欧姆接触 161 和 165 覆盖的暴露部分,例如位于源电极 173 与漏电极 175 之间的部分。

[0162] 如图 9 到图 10B 所示的薄膜晶体管阵列板的各种特性可应用于如图 11 到图 12B 所示的薄膜晶体管阵列板。

[0163] 根据本发明,能够减少液晶显示器的功耗,并且可以提高液晶的响应速度。

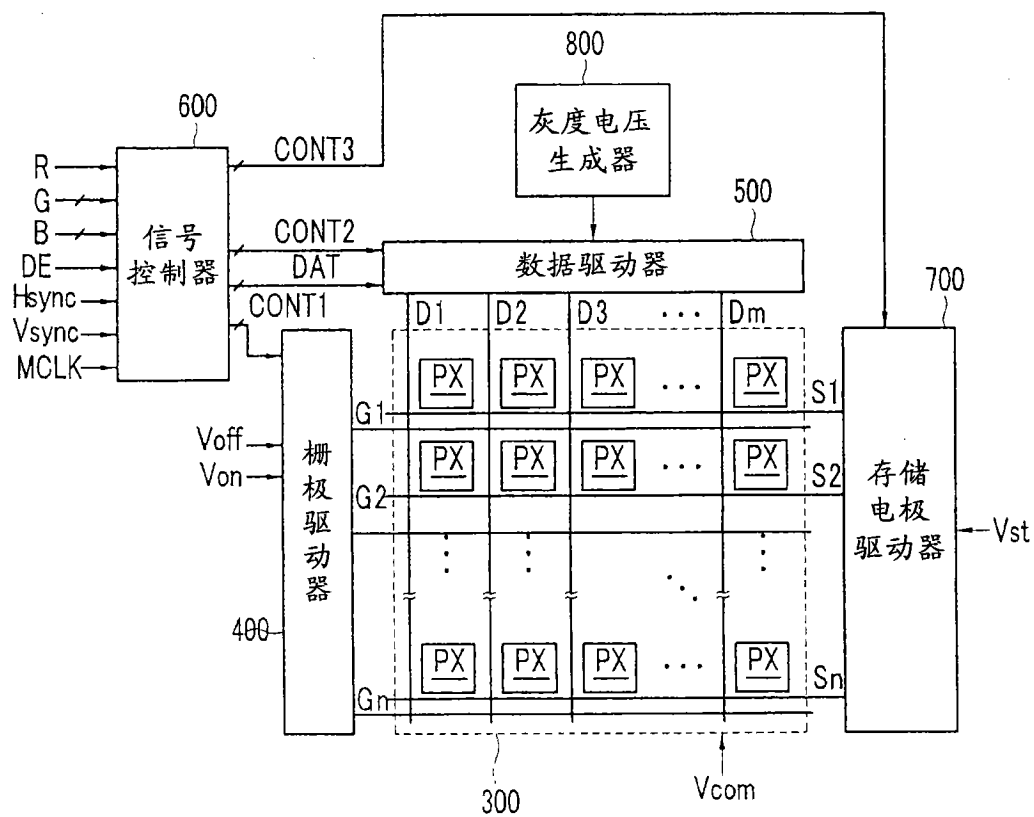


图 1

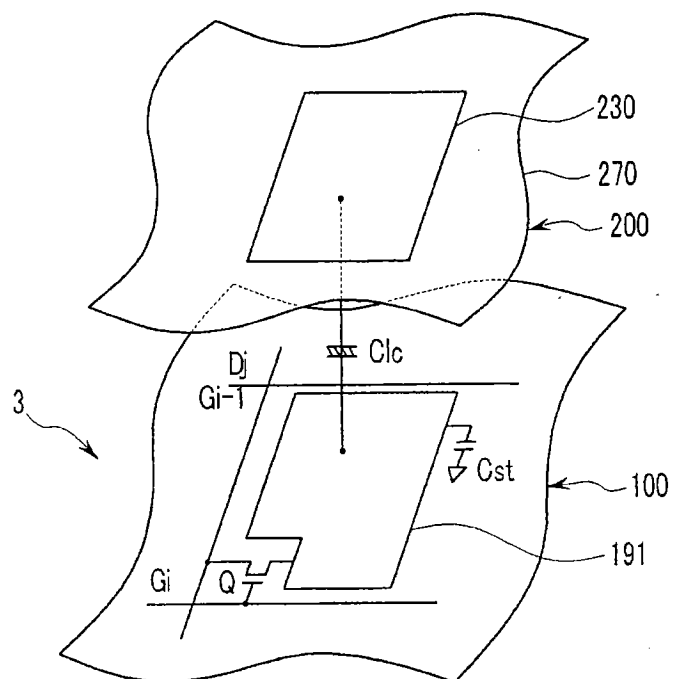


图 2

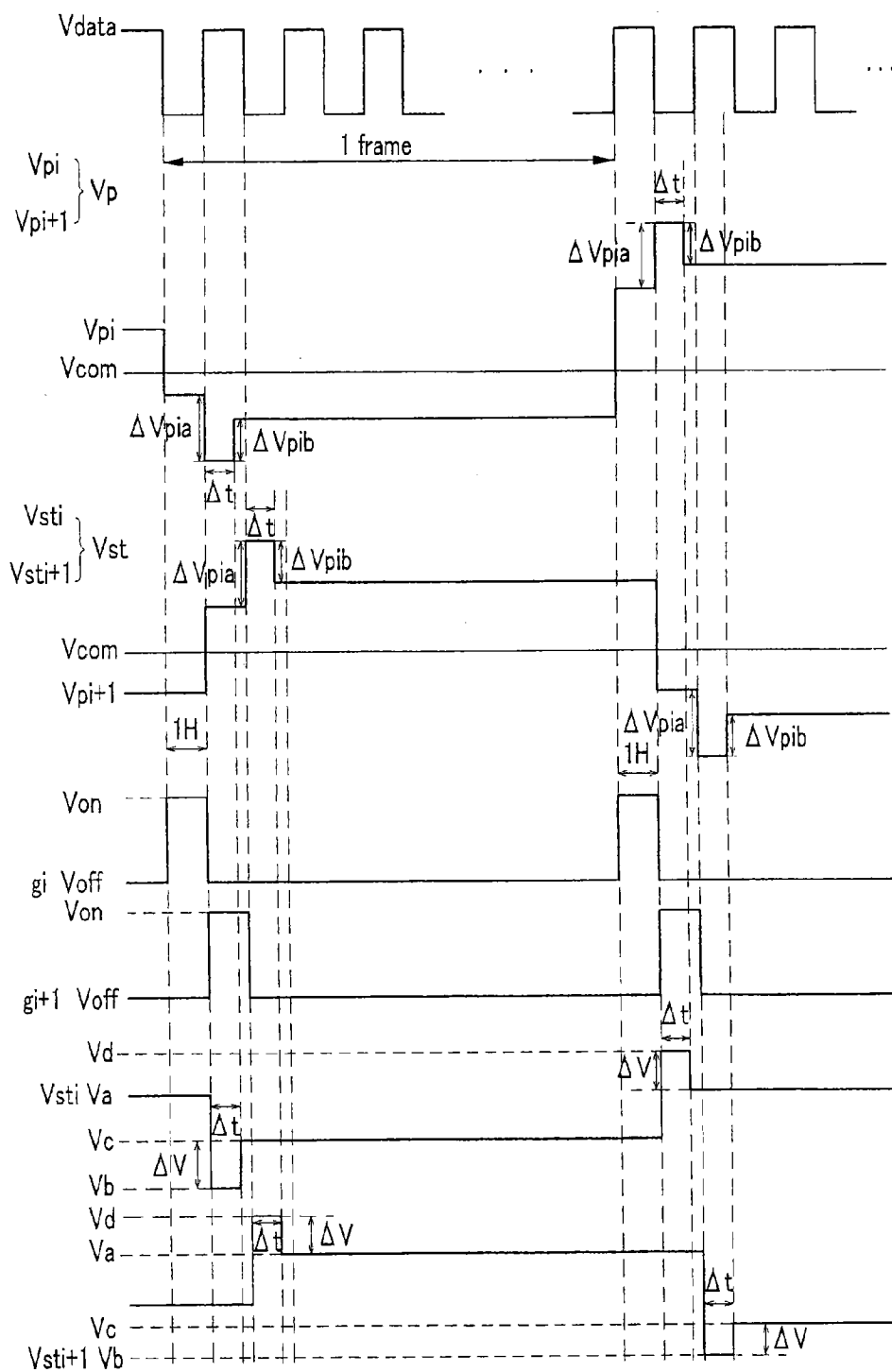


图 3

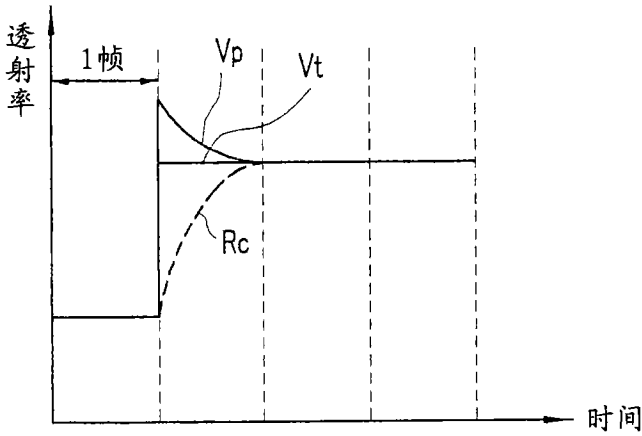


图 4

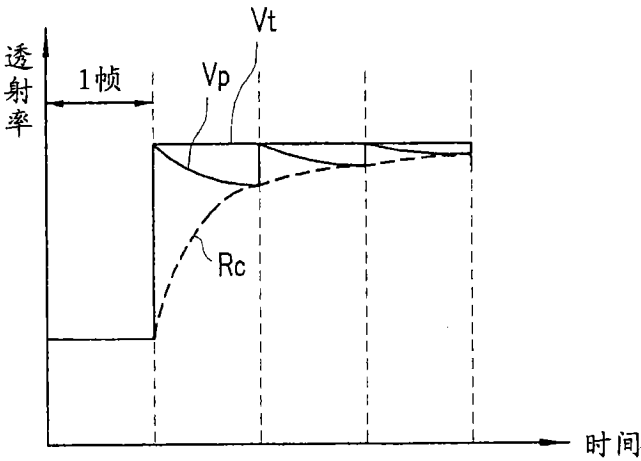


图 5

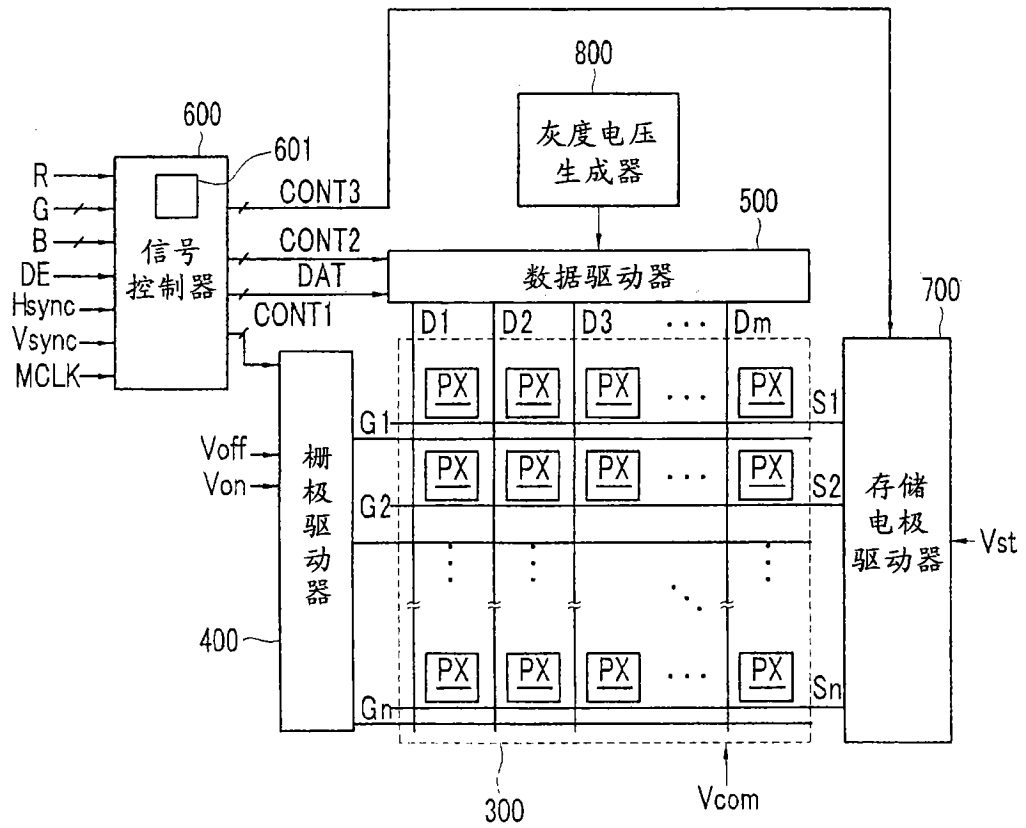


图 6

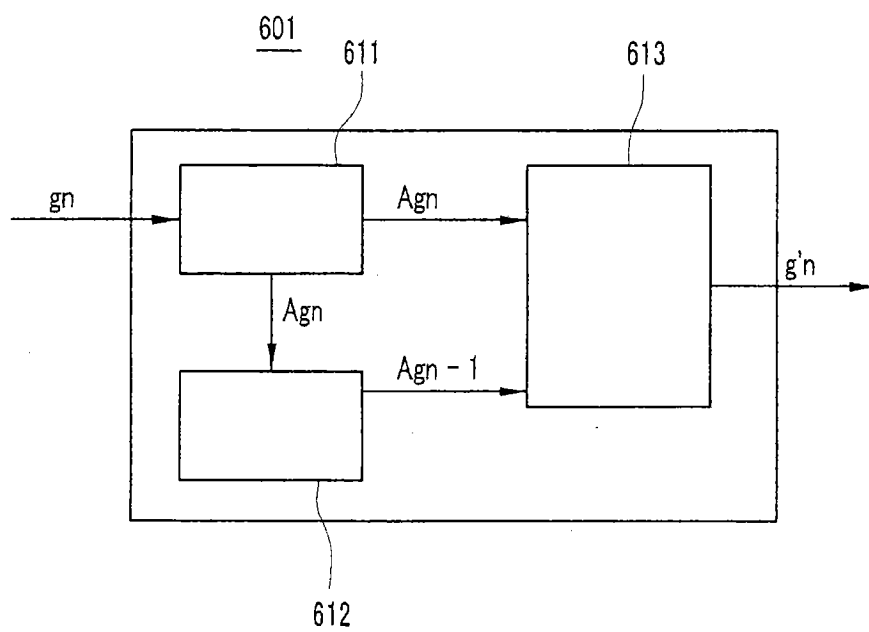


图 7

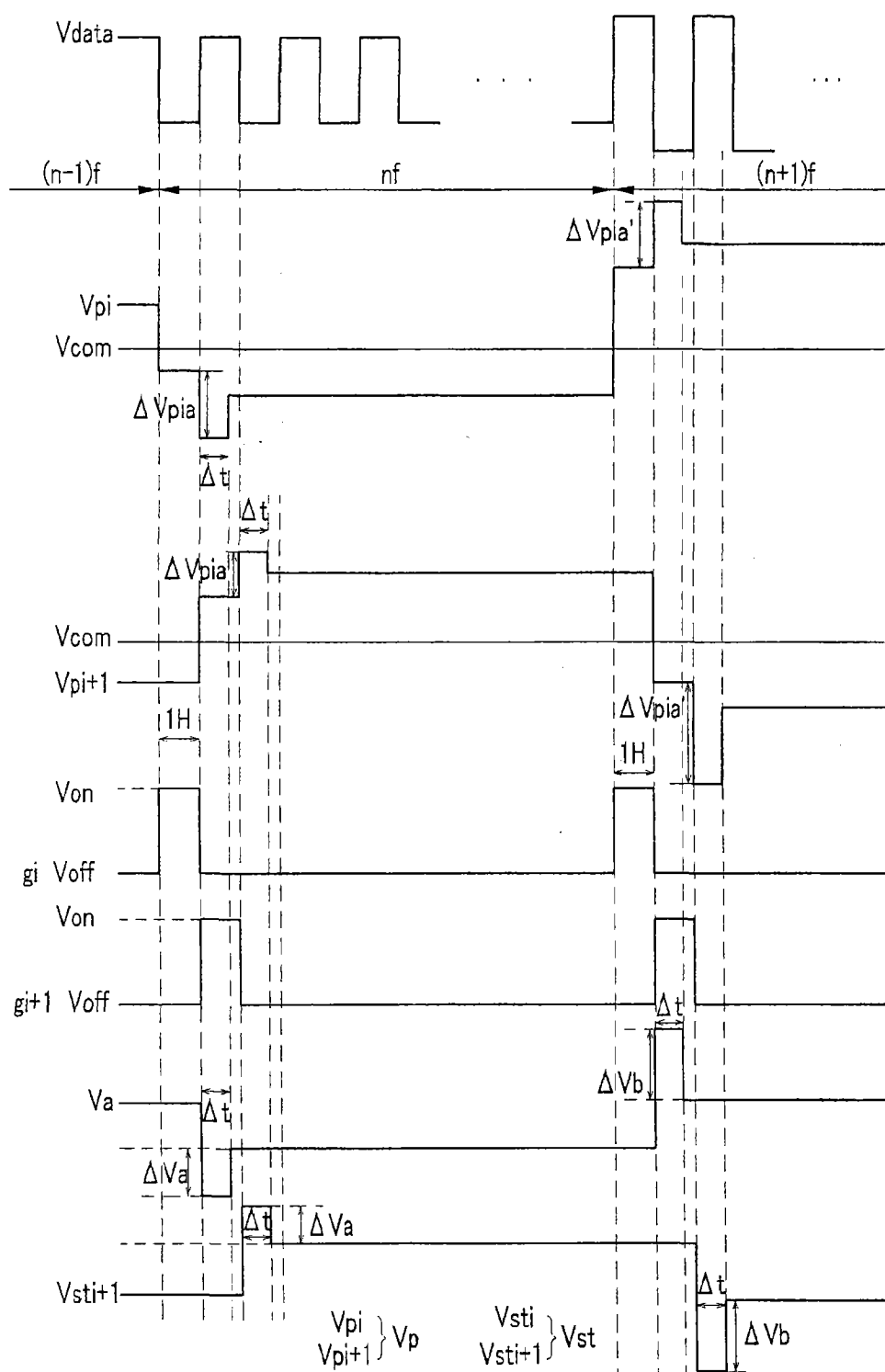


图 8

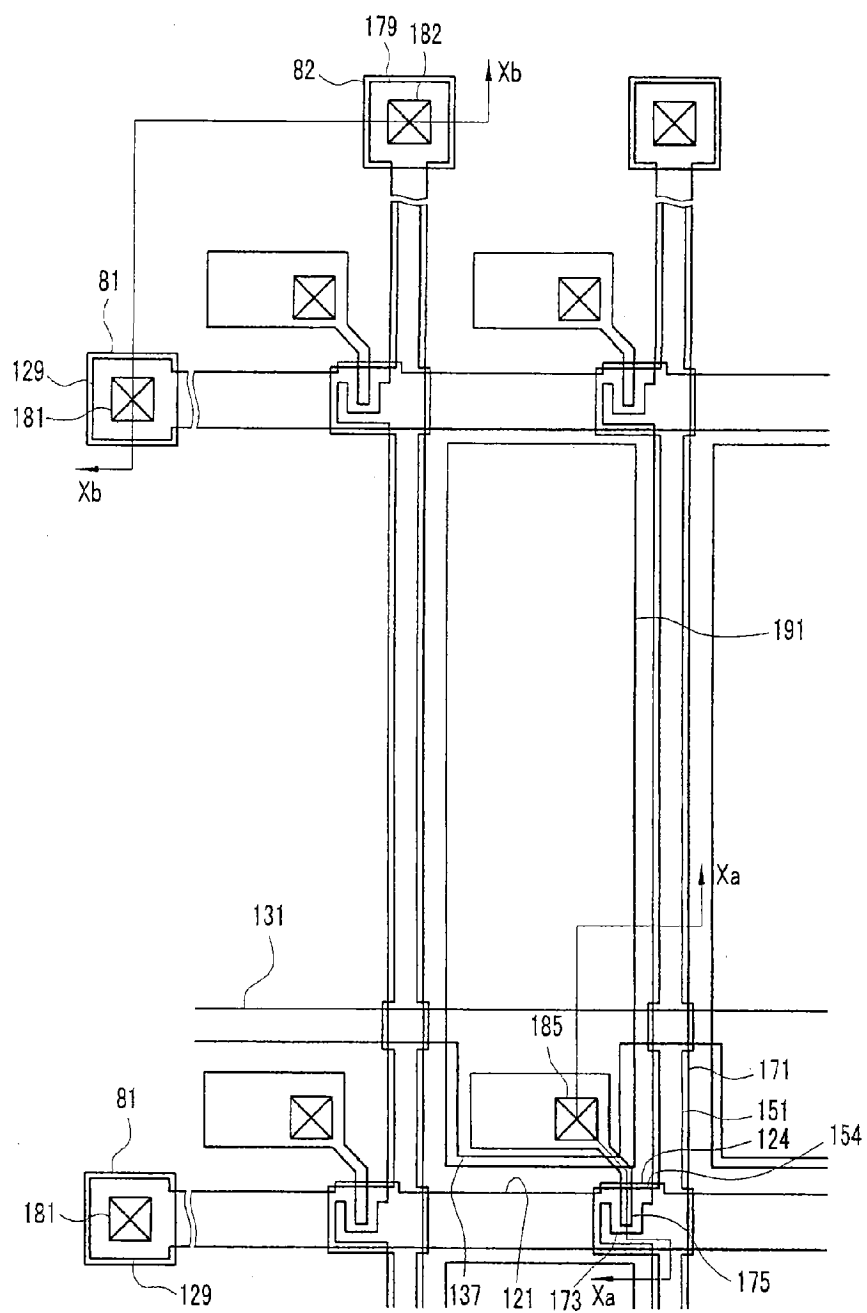


图 9

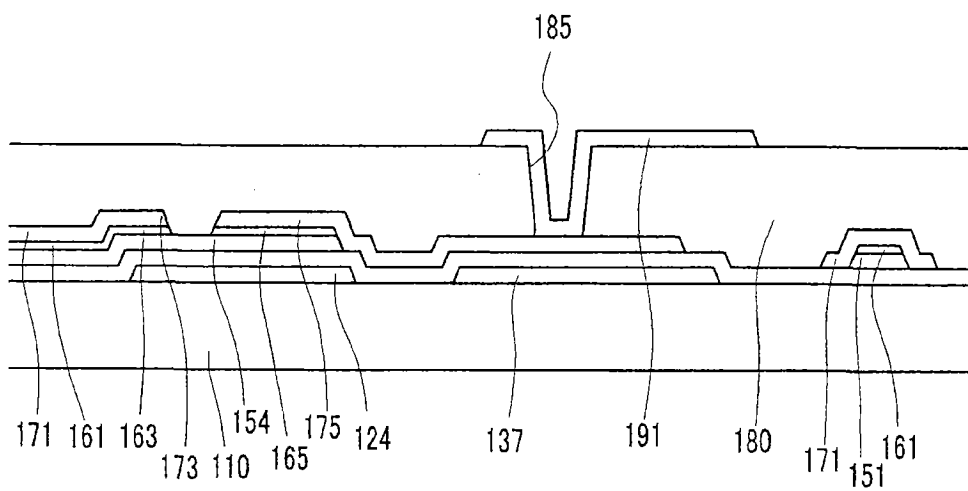


图 10A

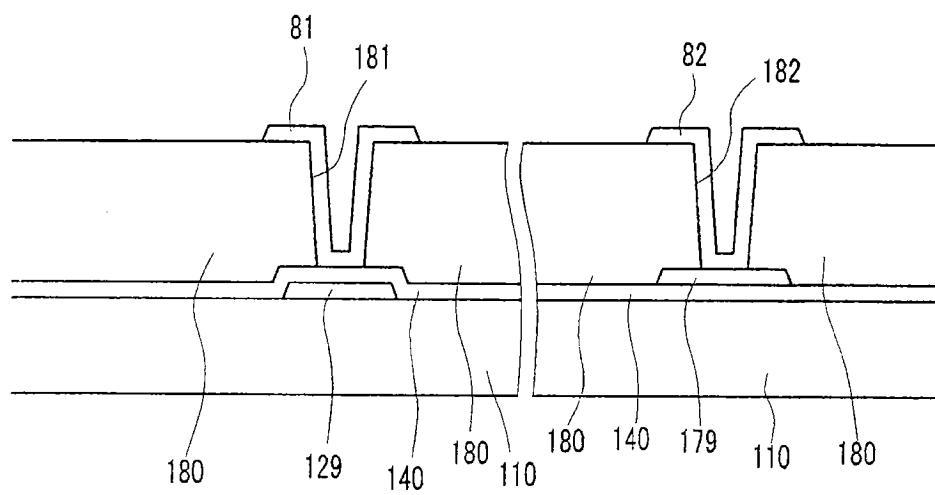


图 10B

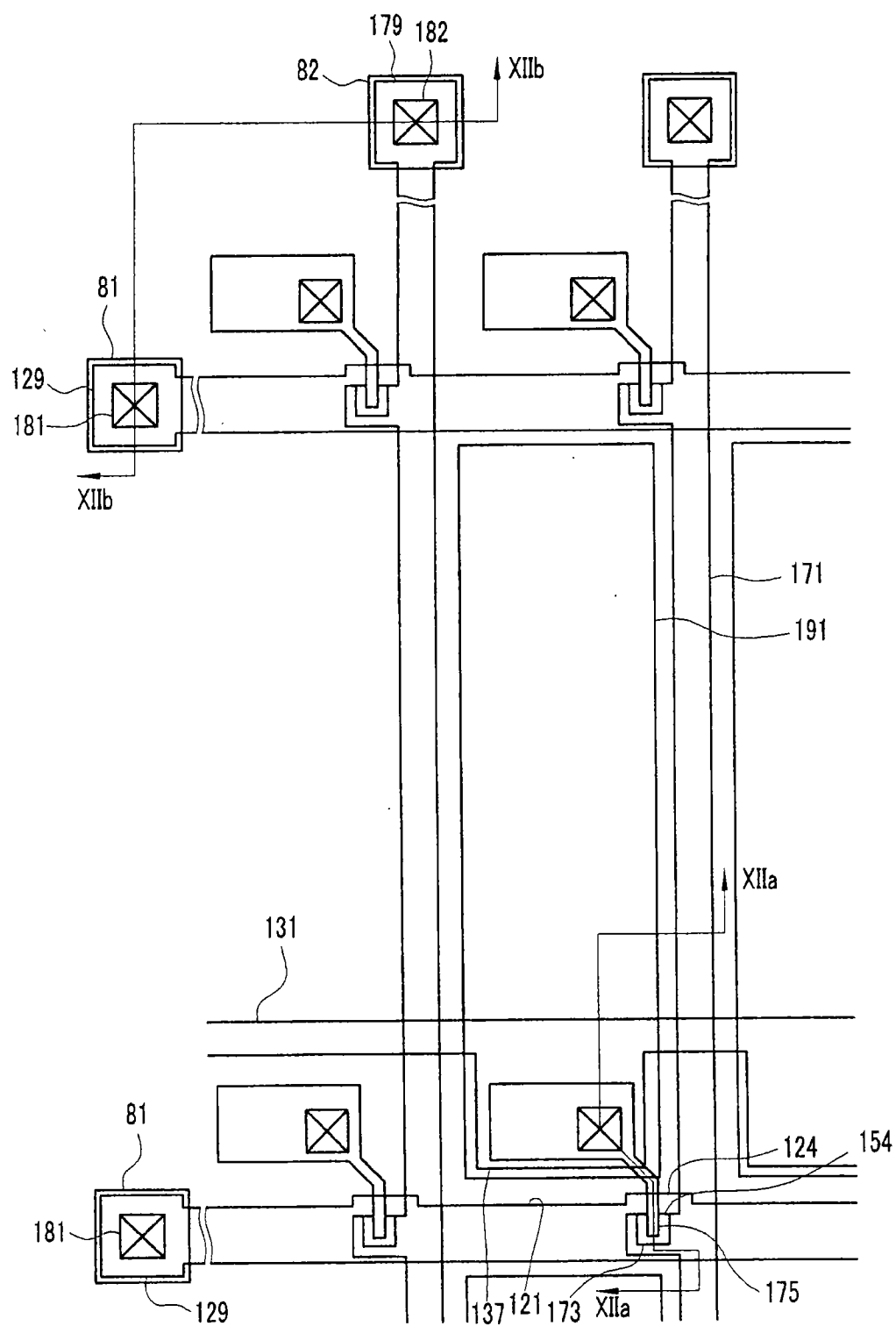


图 11

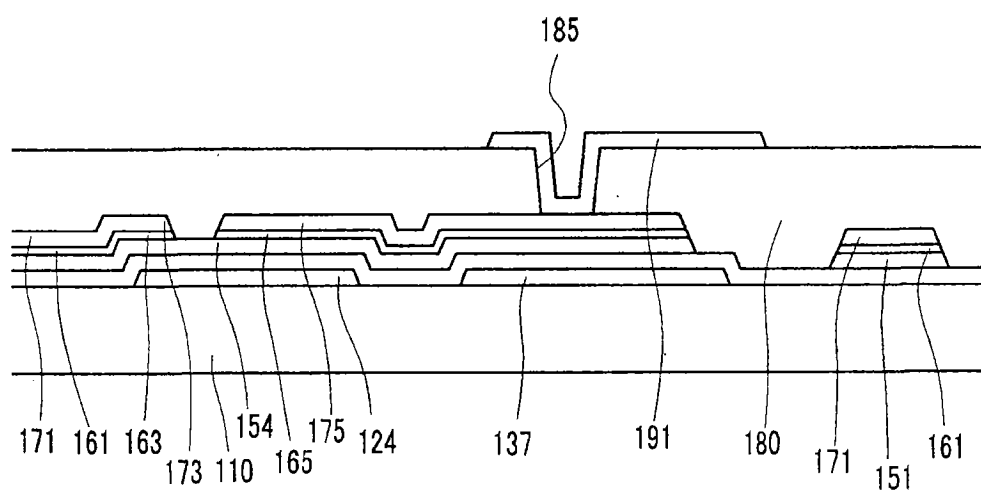


图 12A

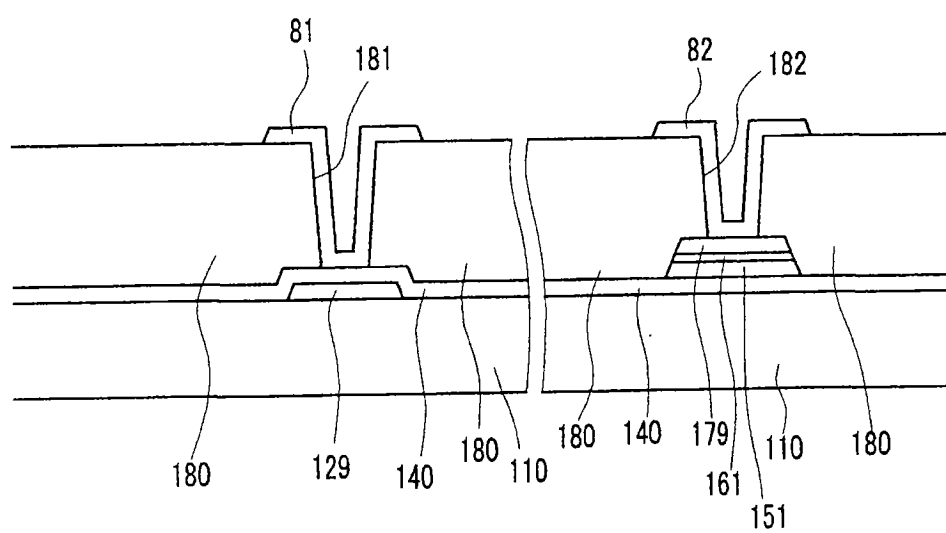


图 12B

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN101114095B	公开(公告)日	2012-09-12
申请号	CN200710138604.2	申请日	2007-07-24
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	崔荣俊 文俊熙 朴商镇		
发明人	崔荣俊 文俊熙 朴商镇		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G09G3/3648 G09G2360/16 G09G2320/0252 G09G3/3614 G09G2300/0876		
代理人(译)	邵亚丽		
审查员(译)	解飞		
优先权	1020060069037 2006-07-24 KR		
其他公开文献	CN101114095A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种液晶显示器及其驱动方法。所述液晶显示器包括矩阵排列的多个像素，每个像素包括：液晶电容器；和存储电容器，其具有与液晶电容器连接的第一端和提供有存储电极电压的第二端。所述存储电极电压具有周期性改变的第一电平和第二电平，所述第一电平高于第二电平，所述存储电极电压在从第一电平变化为第二电平时下降预定补偿值 ΔV ，而在从第二电平变化为第一电平时上升该补偿值 ΔV 。

