

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610139957.X

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1333 (2006.01)

G09F 9/00 (2006.01)

[43] 公开日 2007年4月4日

[11] 公开号 CN 1940688A

[22] 申请日 2006.9.27

[21] 申请号 200610139957.X

[30] 优先权

[32] 2005.9.27 [33] JP [31] 2005-279398

[71] 申请人 三菱电机株式会社

地址 日本东京都

[72] 发明人 井上和式 村上春美 荒木利夫
石贺展昭

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 浦柏明 刘宗杰

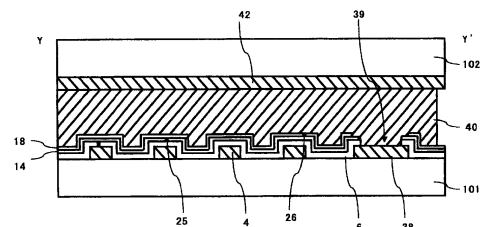
权利要求书 2 页 说明书 25 页 附图 34 页

[54] 发明名称

显示装置及其制造方法

[57] 摘要

本发明的目的在于提供一种防止由于层间绝缘膜的针孔或缺陷而引起的电极间的短路不良、并具有高可靠性的液晶显示装置。本发明的一个实施形态的液晶显示装置具有 TFT 阵列基板(101)、对置配置在 TFT 阵列基板(101)上的滤色器基板(102)、和粘合两基板的密封图形(40)，滤色器基板(102)具有对置电极(42)，TFT 阵列基板(101)具有栅极布线(4)、在栅极布线(4)上形成的栅极绝缘膜(6)、通过栅极布线(4)和栅极绝缘膜(6)交叉配置的源极布线(11)、在源极布线(11)上形成成为两层的层间绝缘膜(14、18)、和在密封图形(40)的下面设置的、通过该密封图形(40)与对置电极(42)导通的共同电极布线(37)，密封图形(40)通过层间绝缘膜(14、18)和源极布线(11)重叠。



1. 一种显示装置，具有：
形成了阵列形状的 TFT 的 TFT 阵列基板；
对置配置在所述 TFT 阵列基板上的对置基板；和
粘合所述 TFT 阵列基板和所述对置基板的密封图形，其中
所述对置基板具有对置电极，
所述 TFT 阵列基板具有：
第一导电层；
在所述第一导电层上形成的第一绝缘膜；
通过所述第一导电层和所述第一绝缘膜交叉配置的第二导电层；
在所述第二导电层上形成的两层或者两层以上的第二绝缘膜；和
在所述密封图形下设置的、通过该密封图形和所述对置电极导通
的共同电极布线，
所述密封图形通过所述第二绝缘膜与所述第二导电层重叠。
2. 根据权利要求 1 所述的显示装置，其中
所述 TFT 阵列基板具有在所述第二绝缘膜上设置的第三导电层，
在所述第二导电层和所述第三导电层之间的所述第二绝缘膜形
成两层或者两层以上。
3. 根据权利要求 1 或 2 所述的显示装置，其中
在所述第二绝缘膜的接触孔中，
所述两层或者两层以上的第二绝缘膜上层的开口部形成得比下
层的开口部大，
所述第二绝缘膜的截面形状为阶梯状，或者正向锥面状。
4. 根据权利要求 1 或 2 所述的显示装置，其中
形成为两层或者两层以上的所述第二绝缘膜的上层的层厚比下
层的层厚薄。
5. 根据权利要求 3 所述的显示装置，其中
形成为两层或者两层以上的所述第二绝缘膜的上层的层厚比下
层的层厚薄。
6. 一种显示装置的制造方法，包括：

在基板上形成第一导电层，
在所述基板上形成共同电极布线，
在所述第一导电层上形成第一绝缘膜，
在所述第二绝缘膜上形成第二导电层，
在所述第二导电层上形成两层或者两层以上的第二绝缘膜，并制造 TFT 阵列基板，

在所述 TFT 阵列基板上对置配置具有对置电极的对置基板，
借助于密封图形来粘接所述 TFT 阵列基板和所述对置基板，该密封图形以通过所述第二绝缘膜和所述第二电极相重叠的方式配置，
在所述密封图形和所述共同电极布线重叠的区域中，通过所述密封图形使所述对置电极和所述共同电极布线导通。

7. 根据权利要求 6 所述的显示装置的制造方法，其中
在所述第二绝缘膜上形成第三导电层，
在所述第二导电层和所述第三导电层之间形成两层或者两层以上的所述第二绝缘膜。

8. 根据权利要求 6 或 7 所述的显示装置的制造方法，其中
在形成为两层或者两层以上的所述第二绝缘膜的上层形成比在下层上形成的开口部大的开口部，在所述第二绝缘膜上形成接触孔，

在所述接触孔上设置所述密封图形，使所述共同电极布线和所述对置电极导通。

9. 根据权利要求 6 或 7 所述的显示装置的制造方法，其中
形成两层或者两层以上的所述第二绝缘膜中的下层绝缘膜，并形成膜厚比所述下层绝缘膜薄的上层绝缘膜。

10. 根据权利要求 8 所述的显示装置的制造方法，其中
形成两层或者两层以上的所述第二绝缘膜中的下层绝缘膜，并形成膜厚比所述下层绝缘膜薄的上层绝缘膜。

显示装置及其制造方法

技术领域

本发明涉及能够防止由于夹持绝缘膜的导电层的短路引起的不良和提高成品率的显示装置及其制造方法。

背景技术

近年来,如专利文献1公开的那样,在有源矩阵(active matrix)型的液晶显示装置中,将施加在液晶上的电场方向作为平行于基板的方向的横向电场方式作为主要获得超宽视野角的方法使用。公知的是,如果采用这种方式,则使视角方向变化时几乎没有对比度(contrast)的变化或灰度级的反转。

在专利文献1中,一对对置电极夹持下层的源极(source)布线而互相分离配置。因此,在源极布线上施加了电压的状态下,由于该电压而产生电场,导致薄膜晶体管(transistor)(以下记为TFT)阵列基板和滤色器(color filter)基板之间设置的液晶的取向状态发生变化。因此,需要使一对对置电极的形成宽度加宽,限制光的透过,所以存在面板显示部的开口率降低的问题。

用于解决上述问题点的横向电场方式的设备结构,例如已在专利文献2中公开。在该专利文献2中,对置电极覆盖源极布线,使两者重合配置。根据这样的结构,因为从源极布线产生的电场被对置电极遮挡,故该电场不能到达液晶,能够降低液晶的取向状态的变化。因此,能够缩短限制光的透过的对置电极的宽度,并能够提高开口率。

为了像上述那样提高开口率,关于使源极布线和上部电极重叠的技术,将施加到液晶上的电场方向作为垂直于基板的方向的、现有的一般方式中也同样,例如,也已经在专利文献3中公开。在该方式中,和像素电极对置的对置电极形成在滤色器基板上,该滤色器基板与形成了像素电极的TFT阵列基板相对置并粘合。

在专利文献4中,公开了把TFT阵列基板和滤色器基板具有导电性的密封图形作为粘接层粘合而构成的液晶显示装置。在TFT阵列

基板上形成的共同电极布线和形成在滤色器基板上的共同电极，通过具有导电性的密封图形电气连接。该共同电极形成为和像素电极对置的对置电极。

专利文献 1：特开平 8-254712 号公报

专利文献 2：特开 2003-307748 号公报

专利文献 3：特开平 9-325358 号公报

专利文献 4：特开 2001-249345 号公报

但是，在专利文献 2 中，通过层间绝缘膜，上层的对置电极覆盖下层的源极布线，使两者重合配置。因此，当该重合区域的层间绝缘膜存在针孔 (pinhole) 或者缺损时，将导致下述问题产生：上层的对置电极和下层的源极布线电气短路，产生显示不良，造成成品率降低，或者可靠性降低等。

另外，在专利文献 3 中，因为上层的像素电极和下层的源极布线通过层间绝缘膜而部分重叠，所以产生和上述同样的问题。

再有，在专利文献 4 的情况下，用于粘接 TFT 阵列基板和滤色器基板的导电性密封图形以包围形成在 TFT 阵列基板上的液晶显示装置的图像显示区域的方式涂敷形成。因此，当在该导电性密封图形和下层的源极布线重合的区域内的层间绝缘膜上有针孔或者缺损时，通过导电性密封图形，下层的源极布线和形成在对置基板上的共同电极电气短路，产生显示不良，造成成品率降低，或者可靠性降低等。

例如，由于形成用于进行构图 (Patterning) 加工的抗蚀剂图形 (resist pattern) 时抗蚀剂中的气泡、或抗蚀剂显影时的显影液中包含的气泡而导致上述层间绝缘膜的针孔或者缺损等缺陷，或者由于层间绝缘膜成膜时所产生的膜中的异物而导致上述层间绝缘膜的针孔或者缺损等缺陷，实际上使这些缺陷的发生为零 (zero) 十分困难。

发明内容

本发明以上述问题作为背景而提出，本发明的目的在于获得一种液晶显示装置及其制造方法，其能够防止由于层间绝缘膜的针孔或者缺陷等而引起的电极间的短路不良，具有高成品率、高可靠性。

本发明第一形态的液晶显示装置具有 TFT 形成阵列形状的 TFT 阵列基板、对置配置在所述 TFT 阵列基板的对置基板、和粘合所述 TFT 阵列基板和所述对置基板的密封图形，其中所述对置基板具有对置电极，所述 TFT 阵列基板具有：第一导电层、在所述第一导电层上形成的第一绝缘膜、通过所述第一导电层和所述第一绝缘膜交叉配置的第二导电层、在所述第二导电层上形成为两层或者两层以上的第二绝缘膜、在所述密封图形下设置的通过该密封图形和所述对置电极导通的共同电极布线，所述密封图形通过所述第二绝缘膜和所述第二导电层重叠。通过制作成这样的结构，能够防止由于层间绝缘膜的缺陷等引起的通过密封图形的导电层间的短路不良。

本发明第二形态的液晶显示装置是上述的液晶显示装置，所述 TFT 阵列基板具有在所述第二绝缘膜上设置的第三导电层，在所述第二导电层和所述第三导电层之间的所述第二绝缘膜形成为两层或者两层以上。通过制作成这样的结构，能够防止由于层间绝缘膜的缺陷等引起的导电层间的短路不良。

本发明第三形态的液晶显示装置是上述的液晶显示装置，在所述第二绝缘膜的接触孔中，两层或者两层以上的第二绝缘膜的上层开口部形成得要比下层的开口部大，所述第二绝缘膜的截面形状为阶梯状，或者正向锥面状。通过制作成这样的结构，能够防止接触孔的阶差部中的断线不良。

本发明第四形态的液晶显示装置是上述的液晶显示装置，形成为两层或者两层以上的所述第二绝缘膜的上层的层厚比下层的层薄。通过具有这样的结构，能够提供可靠性高的液晶显示装置。

在本发明第五形态的液晶显示装置的制造方法中，在基板上形成第一导电层，在所述基板上形成共同电极布线，在所述第一导电层上形成第一绝缘膜，在所述第二绝缘膜上形成第二导电层，在所述第二导电层上形成两层或者两层以上的第二绝缘膜，并制造 TFT 阵列基板，在所述 TFT 阵列基板上对置配置具有对置电极的对置基板，借助于密封图形来粘接所述 TFT 阵列基板和所述对置基板，该密封图形以通过所述第二绝缘膜和所述第二电极相重叠的方式配置，在所述密封图形和所述共同电极布线重叠的区域中，通过所述密封图形使所述对置电极和所述共同电极布线导通。由此，能够防止由于

层间绝缘膜的针孔或缺陷引起的通过密封图形的导电层间的短路不良，并能够制造出高质量的液晶显示装置。

本发明第六形态的液晶显示装置的制造方法，是在上述制造方法中，在所述第二绝缘膜上形成第三导电层，在所述第二导电层和所述第三导电层之间形成两层或者两层以上的所述第二绝缘膜。由此，能够防止由于层间绝缘膜的针孔或缺陷引起的导电层间的短路不良，并能够制造高质量的液晶显示装置。

本发明第七形态的液晶显示装置的制造方法，在上述制造方法中，在形成为两层或者两层以上的所述第二绝缘膜的上层上形成比在下层上形成的开口部大的开口部，在所述第二绝缘膜上形成接触孔，在所述接触孔上设置所述密封图形，使所述共同电极布线 and 所述对置电极导通。由此，能够制造可防止在接触孔的阶差部的断线不良的液晶显示装置。

本发明第八形态的液晶显示装置的制造方法，在上述制造方法中，形成两层或者两层以上的所述第二绝缘膜中的下层绝缘膜，并形成膜厚比所述下层的绝缘膜薄的上层绝缘膜。由此，能够以高成品率制造出可靠性高的液晶显示装置。

可获得一种能够防止由于层间绝缘膜的针孔或缺陷引起的导电层间的短路不良，并能够以较高成品率实现具有高可靠性的液晶显示装置及其制造方法。

附图说明

图1是表示本发明的第一实施形态的液晶显示装置用TFT阵列基板的平面图。

图2是表示本发明的第一实施形态的液晶显示装置用TFT阵列基板的截面图。

图3是表示本发明第一实施形态的液晶显示装置用TFT阵列基板的制造工序的平面图。

图4是表示本发明的第一实施形态的液晶显示装置用TFT阵列基板的制造工序的截面图。

图5是表示本发明的第一实施形态的液晶显示装置用TFT阵列基板的制造工序的平面图。

图 6 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 7 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 8 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 9 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 10 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 11 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 12 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 13 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 14 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 15 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基板的一部分的截面图。

图 16 是表示其他比较例的液晶显示装置用 TFT 阵列基板的一部分的截面图。

图 17 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的平面图。

图 18 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的截面图。

图 19 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 20 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 21 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 22 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 23 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 24 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 25 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 26 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 27 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 28 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 29 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的平面图。

图 30 是表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的制造工序的截面图。

图 31 是表示本发明的第三实施形态的液晶显示装置用 TFT 阵列基板的平面图。

图 32 是表示本发明的第三实施形态的液晶显示装置用液晶显示面板的平面图。

图 33 是表示本发明的第三实施形态的液晶显示装置用液晶显示面板的截面图。

图 34 是表示本发明的第三实施形态的液晶显示装置用液晶显示面板的截面图。

图 35 是表示本发明的第三实施形态的液晶显示装置用液晶显示面板的截面图。

具体实施方式

第一实施形态

图 1 是表示本发明的第一实施形态的液晶显示装置用 TFT 阵列基

板的平面图。另外，图 2 是表示图 1 所示的液晶显示装置用 TFT 阵列基板的截面图。此外，图 2 的截面图，除图 1 中的 X—X' 的截面外，还表示栅极 (gate) 端子部和源极端子部的截面构造。

在该液晶显示装置用 TFT 阵列基板上，设置了最下层的第一导电层 (栅极电极 2，保持电容共同电极 3，栅极布线 4，栅极端子 5)，其通过在玻璃 (glass) 基板等透明绝缘基板上形成至少一种以上的导电薄膜而形成。另外，设置作为第一绝缘膜的栅极绝缘膜 6，以覆盖该最下层的第二导电层的一部分或者全部。在该栅极绝缘膜 6 上，设置由至少一种以上的导电薄膜构成的第二导电层 (源极 (source) 电极 9，漏极 (drain) 电极 10，源极布线 11，源极端子 12)。

另外，在该第二导电层上，设置作为第二绝缘膜的两层层间绝缘膜 14、18。在该两层的层间绝缘膜中，在第一层间绝缘膜 14 和栅极绝缘膜 6 上设置了接触孔 15 (参照图 10)。另外，在第一层间绝缘膜 14 上设置了接触孔 16、17 (参照图 10 以及图 12)。另一方面，在第二层间绝缘膜 18 上设置了接触孔 19、20、21 (参照图 12)。接触孔 19 设置在与接触孔 15 对应的位置上。另外，接触孔 20 设置在与接触孔 16 对应的位置。再有，接触孔 21 设置在与接触孔 17 对应的位置。

在层间绝缘膜 18 上，设置第三导电层 (像素电极 22、栅极端子焊盘 23 (pad)，源极端子焊盘 24)，以便覆盖所述层间绝缘膜 14、18 以及接触孔 15、16、17 的至少一部分。第三导电层通过至少一种以上的导电薄膜而形成。

如图 10、12、14 所示，在第三导电层中，像素电极 22 通过接触孔 17 以及 21 与漏极电极 10 电气连接。另外，栅极端子焊盘 23 通过接触孔 15 以及 19 电气连接栅极端子 5。另一方面，源极端子焊盘 24 通过接触孔 16 以及 20 电气连接源极端子 12。另外，像素电极 22 通过层间绝缘膜 14、18 的至少一者与漏极电极 10 电气绝缘。

因此，本实施形态的 TFT 阵列基板，具有如下结构：在第一导电层和第三导电层之间以及在第二导电层和第三导电层之间形成由层间绝缘膜 14、18 这样至少两层构成的积层构造的层间绝缘膜。另外，在该层间绝缘膜 14、18 上形成的接触孔通过至少两道以上的工序而形成。

参考图 2 以及图 3~图 14 说明该液晶显示装置用 TFT 阵列基板的制造方法。此外，在图 3~图 14 中包含的截面图，和图 2 同样，除了图 1 中的 X—X' 的截面之外，还根据制造工序表示栅极端子部和源极端子部的截面构造。

(A) 第一工序

首先，在玻璃基板等透明绝缘基板 1 上形成第一金属薄膜。其后，通过第一次的照相平版印刷处理 (photolithography process) (照相制版工序) 对所述第一金属薄膜进行构图。由此，如图 2、图 3 以及图 4 所示，至少形成栅极电极 2、保持电容共同电极 3、栅极布线 4 以及栅极端子 5。作为它们的第一金属薄膜，优选使用电阻率低的 Al (铝) (aluminum) 或 Mo (钼) (molybdenum)、或以它们作为主要成分的合金。

作为优选的实施例，这里首先在透明绝缘基板 1 上通过公知的使用了 Ar 气 (gas) 的溅射 (sputtering) 法形成 200nm 厚的 Al 膜。溅射条件为：在 DC 磁控管溅射 (magnetron sputtering) 方式下，取成膜功率 (power) 密度为 $3\text{W}/\text{cm}^2$ 、Ar 气流量为 40sccm。

接着，通过公知的使用了在 Ar 气内混合了 N_2 气的反应性溅射法形成 50nm 厚度的添加了氮 (N) 原子的 AlN 合金的膜。该溅射条件为：取成膜功率密度为 $3\text{W}/\text{cm}^2$ 、Ar 气流量为 40sccm、 N_2 气流量为 20sccm。通过上述，作为第一金属薄膜形成具有 200nm 厚的 Al 膜及其上层的 60nm 厚的 AlN 膜的两层膜。此外，此时的上层 AlN 膜的 N 元素组成例如取大约 18wt%。

其后，形成抗蚀剂图形，使用公知的含磷酸+硝酸的溶液腐蚀 (etching) 所述两层膜后除去抗蚀剂图形。由此，如图 2、图 3 以及图 4 所示，形成栅极电极 2、保持电容共同电极 3、栅极布线 4 以及栅极端子 5 等各图形。

这里，所述栅极端子 5 在栅极布线 4 的延长线上，另外，所述保持电容共同电极 3 具有不和所述栅极布线 4 或所述栅极端子 5 电气连接的关系。

(B) 第二工序

接着，顺序形成第一绝缘膜 (栅极绝缘膜) 6、由硅 (silicon) 等构成的半导体有源膜 7、由添加了杂质原子的硅构成的欧姆接触

(ohmic contact)膜 8。其后,通过第二次照相平版印刷处理(照相制版工序),如图 2、图 5 以及图 6 所示,形成半导体有源膜 7 和欧姆接触膜 8 的图形。此时,半导体有源膜 7 和欧姆接触膜 8 的形状设定为大而且连续的形状,从而包含形成有薄膜晶体管(TFT)的区域,同时包含由后述的第三工序形成的源极电极 9 以及源极布线 11 的图形形成区域。

作为该第二工序的优选实施例,首先,使用化学气相淀积(CVD)法顺序形成作为第一绝缘膜(栅极绝缘膜)6 的 400nm 厚的氮化硅(SiN_x : x 是正数)膜、作为半导体有源膜 7 的 150nm 厚的非晶硅(amorphous silicon)(a-Si)膜、作为欧姆接触膜 8 的 30nm 厚的把磷(phosphorus)(P)作为杂质原子添加的 n^+ 型的非晶硅(amorphous silicon)(n^+ a-Si)膜。其后,形成抗蚀剂图形,在使用了公知的氟系气体的干蚀法腐蚀掉非晶硅膜 7 以及欧姆接触膜 8 后,除去抗蚀剂图形。由此,形成半导体膜 7、8。

(C) 第三工序

接着,在形成第二金属薄膜后,通过第三次的照相平版印刷处理(照相制版工序)构图该第二金属薄膜,由此,如图 2、图 7 以及图 8 所示,形成源极电极 9、漏极电极 10(像素漏极)、源极布线 11 以及源极端子 12。

作为这些的第二金属薄膜,优选使用具有电阻率低、具有和欧姆接触膜 8 良好的接触(contact)特性、以及和通过后续处理(process)所形成的像素电极 22 接触特性良好等优点的材料。作为第二金属膜,作为具有上述特性的材料例如可以选择以钼(Mo)为基础在其上添加了铌(niobium)(Nb)或钨(tungsten)(W)等的合金。

作为该第三工序的优选实施例,首先,通过公知的使用了 Ar 气的溅射法,作为第二金属薄膜形成厚度为 200nm 的、在 Mo 上添加了 10wt%或者 10wt%以下例如 5 wt%的 Nb 的 MoNb 合金的膜。其后,形成抗蚀剂图形,使用公知的含磷酸(phosphoric acid)+硝酸的溶液腐蚀第二金属膜。继而,通过使用了公知的氟系气体的干蚀(dry etching)法,至少除去了源极电极 9 和漏极电极 10 之间的欧姆接触膜 8 后,除去抗蚀剂图形。由此,形成源极电极 9、漏极电极 10、

源极布线 11 以及源极端子 12。另外，此时，形成 TFT 的沟道 (channel) 部 13。

(D) 第四工序

接着，作为第二绝缘膜的下层形成第一层间绝缘膜 14。其后，通过第四次照相平版印刷处理（照相制版工序）构图第一层间绝缘膜 14，由此，如图 2、图 9 以及图 10 所示，在第一层间绝缘膜 14 上同时形成至少贯通到作为第一金属薄膜的栅极端子 5 表面的接触孔 15、在第二金属薄膜中贯通到源极端子 12 表面的接触孔 16、以及贯通到漏极电极 10 表面的接触孔 17。

作为该第四工序的优选实施例，首先使用 CVD 法，作为第一层间绝缘膜 14，形成厚度为 200nm 的氮化硅 (SiNx) 膜。其后，形成抗蚀剂图形，通过使用了公知的氟系气体的干蚀法腐蚀该氮化硅膜后，除去抗蚀剂图形。由此，形成栅极端子 5 用的接触孔 15、源极端子 12 用的接触孔 16 以及漏极电极 10 (像素漏极) 用的接触孔 17。

在这种情况下，如果在抗蚀剂图形中存在由于气泡等产生的缺陷部，则通过干蚀，腐蚀在该缺陷部正下面的氮化硅膜（第一层间绝缘膜 14），形成针孔 25。

(E) 第五工序

接着，作为第五工序再次重复和 (D) 第四工序同样的工序。亦即，作为第二绝缘膜的上层，形成第二层间绝缘膜 18。其后，通过第五次照相平版印刷处理（照相制版工序）构图第二层间绝缘膜 18。由此，如图 2、图 11 以及图 12 所示，和第四工序 (D) 同样形成栅极端子 5 用的接触孔 19、源极端子 12 用的接触孔 20、以及漏极电极 10 (像素漏极) 用的接触孔 21。

此时，接触孔 19、20、21，优选分别与其对应的用第四工序 (D) 中所形成的接触孔 15、16、17 的外经尺寸较大。亦即，优选把各接触孔的截面形状制作成阶梯状。

另外，第二层间绝缘膜 18 的膜厚优选形成为比第一层间绝缘膜 14 的膜厚薄。

作为该第五工序的优选实施例，首先，用 CVD 法作为第二层间绝缘膜 18 形成 100nm 厚的氮化硅 (SiNx) 膜。其后，形成抗蚀剂图形，通过使用了公知的氟系气体的干蚀法腐蚀所述氮化硅膜后除去抗蚀

剂图形。由此，形成栅极端子 5 用的接触孔 19、源极端子 12 用的接触孔 20 以及漏极电极 10（像素漏极）用的接触孔 21。

在这种情况下，如果在抗蚀剂图形中存在由于气泡等而产生的缺陷部，则通过干蚀，腐蚀在该缺陷部正下面的氮化硅膜（第二层间绝缘膜 18），形成针孔 26。

(F) 第六工序

最后，如图 2、图 13 以及图 14 所示，在形成了透明导电薄膜后，通过第六次照相平版印刷处理（照相制版工序），使用该透明导电膜，分别形成像素电极 22、栅极端子焊盘 23、源极端子焊盘 24 的图形。像素电极 22，通过接触孔 17、21 和下层的漏极电极 10 电气连接。另外，栅极端子焊盘 23，通过接触孔 15、19 和下层的栅极端子 5 电气连接。源极端子焊盘 24，通过接触孔 16、20 和下层的源极端子 12 电气连接。由此，完成了该第一实施形态的液晶显示装置用 TFT 阵列基板。

作为第六工序优选的实施例，首先，作为透明导电薄膜，通过公知的使用了 Ar 气的溅射法形成厚度 100nm 的混合了氧化铟（indium）（ In_2O_3 ）和氧化锡（tin）（ SnO_2 ）的 ITO 膜。其后，形成抗蚀剂图形，并使用包含公知的盐酸+硝酸的溶液腐蚀后除去抗蚀剂图形。由此，形成能使光透过的像素电极 22、栅极端子焊盘 23、以及源极端子焊盘 24。

在这样完成的 TFT 阵列基板中，由第一层间绝缘膜 14 和第二层间绝缘膜 18 构成的至少两层的积层结构，电气绝缘上层和下层的布线或电极（诸如栅极电极 2、保持电容共同电极 3、栅极布线 4、栅极端子 5 这样的第一导电层；以及漏极电极 10、源极布线 11 和源极端子 12 这样的第二导电层；和像素电极 22、栅极电子焊盘 23、以及源极端子焊盘 24 这样的第三导电层）。因此，与仅设置一层层间绝缘膜的例子相比，能够有效地防止下层和上层的布线或电极的电气短路或由于电气短路而引起的显示不良。

图 15 表示作为上层的像素电极 22 和作为下层的源极电极 11 的重叠部的截面。图 15 表示用图 1 的 Y-Y' 表示的部位的截面。另外，为了比较，图 16 表示层间绝缘膜仅为一层的情况下的截面图。在第一层间绝缘膜 14 以及第二层间绝缘膜 18 中，由于膜缺损、或者在

形成接触孔等图形时在抗蚀剂图形中产生气泡等缺陷而导致针孔缺陷 25、26。

在图 16 中，层间绝缘膜 14 仅为一层，由于针孔缺陷 25 而露出源极布线 11 的表面。因此，在形成透明导电薄膜时，将产生源极布线 11 和像素电极 22 的电气短路。另一方面，在表示本实施形态 1 的图 15 中，因为针孔缺陷 25 和针孔缺陷 26 发生在不同的位置，所以不露出源极布线 11。由此，不会发生源极布线 11 和像素电极 22 的电气短路。在图 15 中，在针孔缺陷 25 和针孔缺陷 26 在同一位置发生的情况下，发生源极布线 11 和像素电极 22 的电气短路。但是，一般认为第一层间绝缘膜 14 上的针孔缺陷 25 和第二层间绝缘膜 18 上的针孔缺陷 26 重复产生在完全相同的位置上的概率相当低。因此，通过本第一实施形态的发明能够有效地防止电气短路或者由于电气短路而引起的显示不良。

再有，在本第一实施形态中，特别是将形成在第二层间绝缘膜 18 上的多个接触孔 19、20、21 的外径尺寸，如图 1 以及图 2 所示，设定得比分别与其对应的第一层间绝缘膜 14 的接触孔 15、16、17 的外径大。由此，能够防止在作为上层电极膜的像素电极 22、栅极端子焊盘 23、源极端子焊盘 24 的接触孔阶差部处的断线不良。

另外，将第二层间绝缘膜 18 的膜厚形成为比第一层间绝缘膜 14 的膜厚薄。因此，即使由于在抗蚀剂图形内产生气泡等缺陷而导致产生针孔缺陷 25、26 等的情况下，也可以通过用于仅贯通第二层间绝缘膜 18 的公知的使用了氟系气体的干蚀法进行腐蚀。因此，在考虑到使用腐蚀以及 CVD 法形成的氮化硅 (SiN_x) 膜的面内均匀性的情况下，可以使腐蚀时间最小，能够获得进一步提高可靠性、提高成品率的效果。

因此，将本实施形态 1 的 TFT 阵列基板与具有共同电极以及滤色器等的对置基板粘合、在它们之间夹持作为电光材料的液晶而制造的电光显示装置，作为液晶显示装置，由于能够提高成品率并提高生产能力，故能够降低生产成本 (cost)，从而廉价地供给。

另外，不限于液晶显示装置，通过在实施形态 1 的 TFT 阵列基板的像素电极 22 上形成电致发光 (electroluminescence) (EL) 等发光型的电光材料的图形，粘合实施形态 1 的 TFT 阵列基板和对置

基板以密封该 EL 图形，从而能够高成品率地制造 EL 型的显示装置。

此外，在该实施形态 1 中，形成了由层间绝缘膜 14 和层间绝缘膜 18 两层构成的积层构造，但并不限于此，例如进而在第二层间绝缘膜的上层形成了第三层间绝缘膜的三层以上的结构也可以。越是多层结构，越能够可靠地修补在各层中发生的膜的缺损或者针孔不良。但是，实际上，通过制作成两层结构就可以几乎完全修补膜的缺损或针孔。因此，为了避免工序的复杂化，层间绝缘膜用两层结构或者至多用三层结构就足够了。

如上所述，形成由层间绝缘膜 14 和层间绝缘膜 18 两层构成的积层构造，同时通过至少两次或者两次以上的工序形成在该层间绝缘膜 14、18 上形成的接触孔。因此，即使在层间绝缘膜 14、18 上产生针孔或缺损，也可以防止在接触孔以外的电极间产生短路不良，能够高成品率地制造出可靠性高的电光装置。

第二实施形态

图 17 和图 18 分别表示本发明的第二实施形态的液晶显示装置用 TFT 阵列基板的平面图和截面图。图 18 的截面图，除了图 17 中的 X—X' 的截面外，还表示栅极端子部和源极端子部的截面构造。此外，在第二实施形态中，对于具有和上述第一实施形态同样功能的要素赋予相同的符号。

该液晶显示装置用 TFT 阵列基板，如图 17 以及图 18 所示，具有像素电极 35 和对置电极 36。像素电极 35 和对置电极 36 互相对置配置。像素电极 35，通过接触孔 17、21 和漏极电极 10 电气连接，通过接触孔 30、33 分别和保持电容接触膜 28 电气连接。另外，对置电极 36 通过接触孔 31、34 和保持电容共同电极 3 电气连接。本实施形态的 TFT 阵列基板，具有在像素电极 35 和对置电极 36 之间与膜面成大体平行的方向上施加电场的结构。参考图 18-图 30 说明本液晶显示装置用 TFT 阵列基板的制造方法。

(A) 第一工序

首先，在玻璃基板等透明绝缘基板 1 上形成第一金属薄膜。其后，通过第一次照相平版印刷处理（照相制版工序）对所述第一金属薄膜进行构图。由此，如图 18、图 19 以及图 20 所示，至少形成栅极电极 2、保持电容共同电极 3、栅极布线 4。

此外，如图 19 所示，保持电容共同电极 3，在平面上以同一图形成。作为第一金属薄膜，优选使用电阻率低的 Al、Mo、或以它们作为主要成分的合金。

作为该第一工序的优选实施例，首先，通过公知的使用了 Ar 气的溅射法形成 200nm 厚的 Al 膜。溅射条件为：在 DC 磁控管溅射方式下，取成膜功率密度为 $3\text{W}/\text{cm}^2$ 、Ar 气流量为 40sccm。

接着，通过公知的使用在 Ar 气内混合了 N_2 气的反应性溅射法形成 50nm 厚度的添加了氮 (N) 原子的 AlN 合金的膜。该溅射条件取成膜功率密度为 $3\text{W}/\text{cm}^2$ 、Ar 气流量为 40sccm、 N_2 气流量 20sccm。通过上述，作为第一金属薄膜形成具有 200nm 厚的 Al 膜以及其上层的 50nm 厚的 AlN 膜的两层膜。此外，此时的上层 AlN 膜的 N 元素组成例如取大约 18wt%。

其后，形成抗蚀剂图形，使用公知的含磷酸+硝酸的溶液腐蚀所述两层膜后除去抗蚀剂图形。由此，形成栅极电极 2、保持电容共同电极 3、栅极布线 4 的各图形。

(B) 第二工序

继而，顺序形成第一绝缘膜（栅极绝缘膜）6、由硅等组成的半导体有源膜 7、由添加了杂质原子的硅等组成的欧姆接触膜 8。其后，通过第二次照相平版印刷处理（照相制版工序），如图 18、图 21 以及图 22 所示，形成半导体有源膜 7 和欧姆接触膜 8 的图形。此时，半导体有源膜 7 和欧姆接触膜 8 形成为连续形状的图形，从而包含形成薄膜晶体管（TFT）的区域，而且包括从形成该 TFT 的区域延伸的同时采用后述的第三工序形成的源极布线 11 的图形。

作为该第二工序的优选实施例，使用化学气相淀积（CVD）法顺序形成作为第一绝缘膜（栅极绝缘膜）6 的 400nm 厚的氮化硅（ SiN_x ：x 是正数）膜、作为半导体有源膜 7 的 150nm 厚的非晶硅（a-Si）膜、作为欧姆接触膜 8 的 30nm 厚的把磷（P）作为杂质原子添加的 n⁺型的非晶硅（n⁺a-Si）膜。然后，形成抗蚀剂图形，在使用了公知的氟系气体的干蚀法腐蚀非晶硅膜以及欧姆接触膜 8 后，除去抗蚀剂图形，形成半导体膜 7、8。

(C) 第三工序

接着，形成第二金属薄膜。其后，通过第三次照相平版印刷处理

(照相制版工序)构图第二金属薄膜,如图18、图23以及图24所示,形成源极电极9、漏极电极10、源极布线11以及保持电容接触膜28。作为第二金属薄膜,优选使用具有电阻率低、具有和欧姆接触膜8良好的接触特性、以及与通过后续处理所形成的像素电极35的接触特性方面优良等优点的材料。作为第二金属膜,作为具有这样的特性的材料例如可以选择以钼(Mo)为基础在其上添加了铌(Nb)或钨(W)等的合金。

作为该第三工序的优选实施例,首先,通过公知的使用了Ar气的溅射法,形成在Mo上添加了10wt%或者10wt%以下例如5wt%的Nb的MoNb合金、且厚度为200nm的膜。其后,形成抗蚀剂图形,使用公知的含磷酸+硝酸的溶液进行腐蚀。接着,通过使用了公知的氟系气体的干蚀(dry etching)法,至少除去源极电极9和漏极电极10之间的欧姆接触膜8后,除去抗蚀剂图形。由此,形成源极电极9、漏极电极10、源极布线11、保持电容接触膜28、以及TFT的沟道部13。

(D) 第四工序

接着,作为第二绝缘膜的下层使用CVD法形成第一层间绝缘膜29。其后,如图18、图25以及图26所示,通过第四次照相平版印刷处理(照相制版工序)进行构图,同时形成接触孔31、30、17。接触孔31至少贯通到所述第一金属薄膜的保持电容共同电极3的表面。另外,接触孔30贯通到第二金属薄膜中的保持电容接触膜28的表面。另外,接触孔17贯通到漏极电极10的表面。

作为该第四工序的优选实施例,首先使用CVD法,作为第一层间绝缘膜29,形成厚度为200nm的氮化硅(SiNx)膜。其后,形成抗蚀剂图形,通过使用了公知的氟系气体的干蚀法腐蚀该氮化硅膜后,除去抗蚀剂图形。由此,形成保持电容共同电极3用接触孔31、保持电容接触膜28用接触孔30以及漏极电极10(像素漏极)用接触孔17。

在这种情况下,如果在抗蚀剂图形中存在由于气泡等而产生的缺陷部,则通过干蚀,腐蚀在该缺陷部正下面的氮化硅膜(第一层间绝缘膜29),形成针孔25。

(E) 第五工序

接着，作为第五工序再次重复和第四工序(D)同样的工序。亦即，首先作为第二绝缘膜的上层，形成第二层间绝缘膜32。其后，通过第五次照相平版印刷处理(照相制版工序)进行构图，如图18、图27以及图28所示，形成保持电容共同电极3用接触孔34、保持电容接触膜28用接触孔33、以及漏极电极10(像素漏极)用接触孔21。

此时，接触孔21、33、34，优选比在第四工序(D)中分别与其对应形成的接触孔17、30、31的外经尺寸大。亦即，优选把各接触孔的截面形状制作成阶梯状。

另外，第二层间绝缘膜32的膜厚优选形成为比第一层间绝缘膜29的膜厚薄。

作为该第五工序的优选实施例，首先，作为第二层间绝缘膜32采用CVD法形成100nm厚的氮化硅(SiNx)膜。其后，形成抗蚀剂图形，通过使用了公知的氟系气体的干蚀法腐蚀所述氮化硅膜后除去抗蚀剂图形。由此，形成保持电容共同电极3用接触孔34、保持电容接触膜28用接触孔33以及漏极电极10(像素漏极)用接触孔21。

在这种情况下，如果在抗蚀剂图形中存在由于气泡等而产生的缺陷部，则通过干蚀，腐蚀在该缺陷部正下面的氮化硅膜(第二层间绝缘膜32)，形成针孔26。

(F) 第六工序

最后，如图18、图29以及图30所示，在形成了透明导电薄膜后，通过第六次照相平版印刷处理(照相制版工序)，使用该透明导电膜，形成像素电极35以及对置电极36的图形。

此时，像素电极35，分别通过接触孔17、21、30、33与下层的漏极电极10以及保持电容接触膜28电气连接。

另外，对置电极36，通过接触孔31、34和下层的保持电容共同电极3电气连接。进而，对置电极36，形成为至少其一部分覆盖在下层的源极布线11上的形状。

这样，完成了本发明第二实施形态的液晶显示装置用TFT阵列基板。

在本实施形态的TFT阵列基板中，像素电极35和对置电极36

互相完全分离，而且，两者的图形的一边的至少一部分形成具有互相大体平行对置的形状的图形。

作为该第六工序优选的实施例，这里，首先作为透明导电薄膜，通过公知的使用了 Ar 气的溅射法形成厚度 100nm 的混合了氧化铟 (In_2O_3) 和氧化锡 (SnO_2) 的 ITO 膜。其后，形成抗蚀剂图形，在使用包含公知的盐酸+硝酸的溶液进行腐蚀后，除去抗蚀剂图形，形成像素电极 35 和对置电极 36。

在该第二实施形态中，也可以得到和上述第一实施形态相同的效果。

此外，在该第二实施形态的情况下，如图 17 以及图 18 所示，特别在对置电极 36 和下层的源极布线 11 重叠 (overlap) 的区域中，起到和在第一实施形态中使用图 15 以及图 16 说明的效果同样的效果。亦即只有一层层间绝缘膜的结构是这样的结构：层间绝缘膜的缺损、针孔缺陷等 25、26 与两者的电气短路不良直接联系的结构。但是，在本实施形态中，因为其特征是将层间绝缘膜 29、32 作为两层构造，进而通过两次或者两次以上的工序形成接触孔，所以对于防止不良起到很大的效果。

因此，将该第二实施形态的 TFT 阵列基板和具有共同电极以及滤色器等的对置基板进行粘合、并在它们之间夹持液晶而制造的横向电场方式的电光显示装置，因为能够提高成品率，提高生产能力，故能够降低生产成本，从而廉价地供给。

此外，在该第二实施形态中，也形成由层间绝缘膜 29 和层间绝缘膜 32 两层构成的积层结构，但是并不限于此，例如也可以采用进一步形成第三层间绝缘膜的三层结构。

另外，在上述第一、第二实施形态中，作为第一金属薄膜采用 Al (铝) 膜和在其上形成添加了 N (氮) 原子的 AlN 膜的两层膜。其原因如下：通过将金属薄膜作为 Al 能够降低电极或布线的电阻，同时通过在上层设置 AlN 膜，从而在由透明导电膜 ITO 构成的栅极端子焊盘 23 (参照图 2) 通过接触孔 15、19 与栅极端子 5 电气接触的情况下、对置电极 36 通过接触孔 31、34 与保持电容共同电极 3 电气接触的情况下等，使界面的接触电阻良好。

另外，通过在上层形成 AlN 膜，能够抑制作为一般公知的小丘

(hillock)的在加热到约 100℃或者 100℃以上时在 Al 膜表面产生的突起。再有,通过 AlN/Al 的两层构造,也具有如下优点,即:能够利用作为 Al 系金属的腐蚀液而公知的含磷酸+硝酸的溶液一并进行腐蚀。此外,在上述各实施形态中,使用在上层的 Al 中添加了约 18wt%的 N 原子的 AlN 膜,但是并不限于此。根据本申请人的评价,确认如果在上层的 Al 中添加的 N 原子的组成是 5-26 Wt%,则能够得到和本发明同等的效果。或者添加元素也不限于 N(氮)原子,也可以添加碳(C)原子或氧(O)原子。在上层的 Al 中添加的元素种类或添加量,在溅射法中,能够通过任意改变在公知的 Ar 气中混合的气体的种类和流量而进行实施。例如,能够代替 N₂气而将 O₂气、CO₂气或者大气进行混合,并进行这些气体混合后的反应性溅射。

再有,作为成为母体的金属薄膜,也可以代替 Al 膜,而制作成:使用在 Al 中添加了钕(neodymium)(Nd)或钆(gadolinium)(Gd)、镧(lanthanum)(La)等稀土类金属元素或钇(yttrium)(Y)的 Al 合金的 Al 合金-N/Al 合金的两层膜。在这种情况下,能够提高在上述处理的加热工序中防止小丘发生的余量(margin),并能够提高产品的成品率或可靠性,更加理想。在 Al 中添加的 Nd、Gd、La、Y 元素的添加量优选取 5wt%或者 5wt%以下,更优选为 0.1-5wt%的范围。这是因为:如果不到 0.1wt%,则难于充分得到小丘抑制效果,而在添加量超过 5 wt%时,Al 合金自身的电阻率升高(5 μΩ cm 或者 5 μΩ cm 以上),将导致损失低电阻的优点。

再有,在上述第一、第二实施形态中,作为第二金属薄膜使用了在 Mo(钼)中添加了添加量小于等于 10wt%例如添加量为 5 wt%的 Nb 的 MoNb 合金,但是并不限于此。通过 Nb 原子的添加能够提高 Mo 的耐蚀性,特别是对于纯水的耐蚀性。进而,除此之外,能够抑制 Al 系金属对公知的含磷酸+硝酸溶液的急剧的腐蚀速度并进行控制。因此,在第一、第二实施形态的情况下,具有如下优点,即:能够将作为第一金属薄膜使用的 Al 系合金膜的腐蚀溶液作为 MoNb 合金用的腐蚀液共用。用于得到上述效果的向 Mo 中的 Nb 的添加量优选为 2.5-10wt%。或者,作为第二金属薄膜使用了向 Mo 中添加了 30-50wt%的 W 的 MoW 的情况下,也能够得到同样的效果。

另外,在上述第一、第二实施形态中,作为透明导电薄膜使用混

合了氧化铟 (In_2O_3) 和氧化锡 (SnO_2) 的 ITO 膜, 但是并不限于此。作为透明导电薄膜也可以使用氧化铟、氧化锡、氧化锌 (ZnO) 的单体或者混合了它们的混合体。例如, 当使用了在氧化铟中混合氧化锌的 IZO 膜的情况下, 能够通过使用了公知的 Ar 气的溅射法在非晶质的状态下形成透明导电薄膜, 并能够不使用在上述的实施例中使用的含盐酸+硝酸的强酸系溶液, 而将存酸系 (存酸系) 那样的弱酸溶液作为腐蚀液。在这种情况下, 如该实施形态所示那样, 在第一以及第二金属薄膜中使用缺乏耐酸性的 Al 系或 Mo 系等金属膜的情况下, 能够防止由于在透明导电薄膜腐蚀时的药液的渗透而引起的 Al 系、Mo 系合金膜的腐蚀断线, 所以十分理想。

另外, 当使用在氧化铟中适量混合了氧化锡和氧化锌的 ITZO 膜的情况下, 因为通过加热在非晶质状态下形成的膜而能够成为在化学上稳定的结晶质状态, 所以能够高成品率地制造出耐腐蚀性高、可靠性高的液晶显示装置。此外, 氧化铟、氧化锡、氧化锌各自的溅射膜的氧的组成比氧化物的化学计量组成小, 其结果是, 在透速率值或电阻率值等特性不良的情况下, 作为溅射气体不仅 Ar 气, 还优选使用混合了 O_2 气或 H_2O 气的气体来形成膜。

再有, 在上述第一、第二实施形态中, 将第一以及第二层间绝缘膜作为使用 CVD 法形成的氮化硅 (SiN_x) 膜, 但并不是对所限定的膜进行指定。不用说也可以在第一、第二的任何一个或者两者的层间绝缘膜上, 涂敷形成氧化硅 (SiO_x) 膜或者其他有机系树脂膜进行使用。特别是, 在将感光性的有机树脂膜作为层间绝缘膜使用的情况下, 能够通过照相平版印刷处理形成接触孔。因此, 在将其作为第二层间绝缘膜使用的情况下, 不需要把膜厚制作成比第一层间绝缘膜薄。

另外, 在上述各实施形态中, 在第二层间绝缘膜 18、32 上形成的接触孔的外形尺寸比在第一层间绝缘膜 14、29 上形成的接触孔的外形尺寸分别形成得大, 设定接触孔的截面形状为阶梯状, 但是也可以使接触孔的壁面倾斜, 形成正向锥面状。

第三实施形态

参照图 31-图 34 说明本发明第三实施形态的液晶显示装置用的液晶面板 (Panel)。图 31 是在本实施形态的液晶显示面板中使用

的 TFT 阵列基板 101 的平面图。图 32 是表示了使用图 31 所示的 TFT 阵列基板 101 的液晶显示面板的平面图。图 33 是图 32 中的 X—X' 截面图，图 34 是图 32 中的 Y—Y' 截面图。这里，图 31 例如表示使用上述第一实施形态的工序制造的液晶显示装置用的 TFT 阵列基板 101，对于和第一实施形态相同的要素赋予同一符号。另外，在图 32 中，为进行说明，省略作为与 TFT 阵列基板 101 对置的对置基板的滤色器基板 102 的图示。

本实施形态中的液晶显示装置用的液晶显示面板，如图 33 以及图 34 所示，具有在 TFT 阵列基板 101 和与其对置配置的、并通过密封图形 40 粘接的滤色器基板 102 之间夹持液晶的结构。本实施形态中的液晶显示面板，具有通过导电性的密封图形 40 而使形成在 TFT 阵列基板 101 上的共同电极焊盘 38、和形成在滤色器基板 102 上的对置电极 42 导通的结构。

这里，参照图 31 详细说明本实施形态的 TFT 阵列基板 101。图 31 是表示液晶显示装置用的 TFT 阵列基板 101 的图。形成了通过在玻璃基板等透明绝缘基板 1 上成膜至少一种以上的导电薄膜而形成的作为最下层的第一导电层的金属膜。这里，通过第一导电层形成了保持电容共同电极 3、栅极布线 4、栅极端子 5、用于向形成在作为后述的对置基板的滤色器基板上的对置电极供给电位的共同电极布线 37 以及共同电极焊盘 38。

进而，像覆盖这些最下层的布线、电极的一部分那样，形成栅极绝缘膜 6（参照图 2、图 33 以及图 34）。另外，在该栅极绝缘膜 6 上，形成由至少一种以上的导电薄膜组成的作为第二导电层的金属膜。这里，通过栅极绝缘膜 6 和栅极布线 4 正交的源极布线 11、源极端子部 12 借助于第二导电层而形成。在由栅极布线 4 和源极布线 11 所包围的区域中分别配置了像素电极（未图示）。配置成该矩阵状的多个像素电极形成图像显示区域。

进而，在这些电极上形成第一层间绝缘膜 14 和第二层间绝缘膜 18（参照图 2、图 33 以及图 34）以作为形成为两层的第二绝缘膜。然后，在栅极绝缘膜 6 以及层间绝缘膜 14、18 上设置了接触孔 39。在该接触孔 39 中，露出了上述共同电极焊盘 38 的表面。

这里不详细叙述 TFT 部、其他的布线以及电极等，它们的结构以

及制造工序分别参照第一实施形态记载的结构以及制造工序。

进而参照图 32、图 33 以及图 34 详细说明该液晶显示装置用的液晶显示面板的构造。

如图 32 所示，在本实施形态的液晶显示装置用的液晶显示面板中，以至少重叠在形成于 TFT 阵列基板 101 上的共同电极焊盘 38 上的方式形成涂敷了密封材料的密封图形 40。另外，密封图形 40 以包围由多个像素电极组成的像素显示区域的方式配置。亦即，将共同电极布线 37 以及共同电极焊盘 38 设置在密封图形 40 的下面。另外，通过第一层间绝缘膜 14 和第二层间绝缘膜 18 的两层的层间绝缘膜，重叠了密封图形 40 和第二导电层。通过该密封图形 40，将至少形成了滤色器（未图示）和对置电极 42 的滤色器基板 102（参照图 33 以及图 34）和 TFT 阵列基板 101 隔着一定间隙对置粘接。此外，在进行单色（monochrome）显示的情况等，也可以不设置滤色器。

另外，在密封图形 40 的一边的中央部，形成不配置密封材料的开口部。这里，在与配置了栅极端子 5 的边相对置的边上形成了不配置密封材料的开口部，该栅极端子 5 形成于透明绝缘基板 1 的一边侧。另外，开口部在共同电极焊盘 38 以外的区域内形成。该开口部成为用于注入液晶的液晶注入口 41（参照图 32）。

形成密封图形 40 的密封材料，在具有粘接剂功能的同时具有导电性的功能。TFT 阵列基板 101 和滤色器基板 102，通过密封图形 40 粘接，从而电气连接接触孔部 39 的共同电极焊盘 38 和滤色器基板 102 上的对置电极 42（参照图 33 以及图 34）。因此，在图像显示驱动时从 TFT 阵列基板 101 侧输入的任意的共同电极电位被供给到滤色器侧的对置电极 42，进行正常的图像显示。此外，对置电极 42，通常使用氧化铟（ In_2O_3 ）、氧化锡（ SnO_2 ）、氧化锌（ ZnO ）的单体、或者混合它们的透明导电薄膜。

作为这样的密封材料，例如，可以使用在热固化型的环氧树脂（epoxy）系树脂材料中含有导电性微粒的材料。作为导电性微粒，可以使用细微粉碎的、例如金（Au）、银（Ag）、铜（Cu）镍（nickel）（Ni）以及以将它们作为主成分的金属粒子，也可以使用含有这些金属的导电糊（paste）。或者，也可以使用将可弹性变形的塑料粒（plastic beads）加工成任意大小，在其表面使用电镀（plating）

法或者蒸镀法等附着上述金属而形成的材料。在密封材料中包含的导电性粒子的大小有偏差、包含特异的尺寸(size)较大的粒子的情况下,有可能在所粘接的两基板的间隙中产生偏差。因此,优选使用在能够任意控制粒子大小的塑料粒的表面上形成了金属的导电性微粒。

密封图形40可以在TFT阵列基板101侧形成,也可以在滤色器基板102侧形成。为了可靠地使之与共同电极焊盘部38重叠,优选在TFT阵列基板101侧形成。密封图形40例如可以使用印刷法形成。在形成了密封图形40后,通过使两基板对置进行热压接,从而能够使两基板粘接。

如上述那样在粘接的两基板上,形成未配置密封材料的液晶注入口41,从这里向两基板的间隙注入液晶(未图示)后,通过使用密封材料(未图示)密封所述液晶注入口41,从而构成本发明的第三实施形态的液晶显示装置用的液晶显示面板。

如图33所示,在本发明的实施形态中,通过两层的层间绝缘膜14、18使密封图形40和作为第二导电层的源极布线11重叠。亦即,在接近TFT阵列基板101的源极端子部12的源极布线11中,源极布线11由第一层间绝缘膜14和第二层间绝缘膜18至少两层层间绝缘膜覆盖,成为与具有导电性的密封材料保持电气绝缘性的结构。因此,即使在层间绝缘膜14以及18上产生膜的缺损部或者针孔25、26,也因为由此显著降低源极布线11和密封材料发生电气短路的可能性,故能够有效地防止显示不良。

另外,如图34所示,在接近TFT阵列基板101的栅极端子部5的栅极布线4上,除了两层绝缘膜之外还覆盖了作为第一绝缘膜的栅极绝缘膜6。因此,栅极布线4和密封材料发生电气短路的可能性同原来一样低。再有,如本发明的实施形态那样,通过制作成第一层间绝缘膜14和第二层间绝缘膜18至少两层或者两层以上的结构,从而能进一步提高电气短路不良的余量。

另外,如图33以及图34所示,优选使在第二层间绝缘膜18上形成的接触孔的外径尺寸设定为比分别与其对应的在第一层间绝缘膜14上的接触孔的外径大。亦即,将上层的第二层间绝缘膜18的开口部的大小制作成比下层的第二层间绝缘膜14的开口部大,或者

将第二绝缘膜的接触孔的截面形状制作成阶梯状或者正向锥面状。由此，能够防止密封图形 40 的接触孔阶差部处的断线不良。

另外，优选第二层间绝缘膜 18 的膜厚形成为比第一层间绝缘膜 14 的膜厚薄。在这种情况下，和第一实施形态相同，能够使在第二层间绝缘膜 18 中形成接触孔时的干蚀时间比第一层间绝缘膜 14 的干蚀时间短。因此，即使在抗蚀剂图形中发生气泡等针孔缺陷的情况下，在层间绝缘膜内发生的针孔也不会完全贯通第一和第二层间绝缘膜 14、18。因此，能够有效地防止电气短路引起的不良。

这里，参照图 2、图 32、图 33、图 34，详细说明第三实施形态的液晶显示装置用的液晶显示面板的制造方法。

首先，如在第一实施形态中所说明的那样，形成 TFT 阵列基板 101。如上所述，在透明绝缘基板 1 上积层形成各布线、电极等。具体地说，在透明绝缘基板 1 上形成作为第一导电层的栅极电极 2、保持电容共同电极 3、栅极布线 4、栅极端子 5。另外，通过第一导电层形成共同电极布线 37 以及共同电极焊盘 38，其用于向形成在作为后述的对置基板的滤色器基板上的对置电极提供电位。接着形成第一绝缘膜（栅极绝缘膜 6）、半导体膜（半导体膜有源膜 7）和欧姆接触膜 8 的图形。其次，形成作为第二导电层的源极电极 9、漏极电极 10（像素漏极）、源极布线 11 以及源极端子 12。

接着，作为第二绝缘膜的下层形成第一层间绝缘膜 14。然后，作为第二绝缘膜的上层形成第二层间绝缘膜 18。其后，分别形成作为第三导电层的像素电极 22、栅极端子焊盘 23、源极端子焊盘 24 的图形，完成液晶显示装置用 TFT 阵列基板 101。

接着，形成滤色器基板 102。具体地，在玻璃等透明导电基板上顺序积层形成具有着色为 R、G、B 各色的着色层的滤色器（未图示）、和由 ITO 等透明导电薄膜组成的对置电极 42。

然后，在重叠到形成于 TFT 阵列基板 101 上的共同电极焊盘 38 上的同时，以包围由多个像素电极构成的像素显示区域的方式，涂敷上述的密封材料，形成密封图形 40。另外，在该密封图形 40 的一边上，形成不设置密封材料的部分，以便形成液晶注入口 41。

然后，通过对置配置并热压接形成了密封图形 40 的 TFT 阵列基板 101 和滤色器基板 102，从而使两基板通过密封图形 40 保持一定

间隙进行粘接。由此，接触孔部 39 的共同电极焊盘 38 和滤色器基板 102 上的对置电极 42 通过密封图形 40 电气连接。其后，从液晶注入口 41 向通过两基板和密封图形 40 形成的空间注入液晶。然后，在向两基板的间隙注入液晶（未图示）后，通过用密封材料（未图示）密封所述液晶注入口 41，从而能够制造出本发明第三实施形态的液晶显示装置用的液晶显示面板。

在这样完成的具有 TFT 阵列基板的液晶面板中，由第一层间绝缘膜 14 和第二层间绝缘膜 18 构成的至少两层构成的积层结构，电气绝缘下层的布线或电极（第一导电层以及第二导电层）和上层的布线或电极（第三导电层）。因此，与仅设置一层的层间绝缘膜的例子相比，能够有效地防止下层和上层的布线或电极的电气短路或者由于电气短路引起的显示不良。

另外，在本发明的实施形态中，如上述，在接近 TFT 阵列基板 101 的源极端子部 12 的源极布线 11 部中，源极布线 11 由第一层间绝缘膜 14 和第二层间绝缘膜 18 的至少两层的层间绝缘膜覆盖。因此，即使在层间绝缘膜 14、18 上产生膜的缺损部或者针孔 25、26，也能有效地抑制由于它们引起的源极布线 11 和密封材料的短路，防止显示不良。再有，在接近 TFT 阵列基板 101 的栅极端子部 5 的栅极布线 4 上，除了两层的层间绝缘膜之外由栅极绝缘膜 6 覆盖，所以能够进一步提高电气短路不良余量。

此外，在本实施形态中，在 TFT 阵列基板 101 的图像显示区域的四角形成了共同电极焊盘 38 和接触孔 39，但是并不限于此。例如，如图 35 所示，也可以在包围图像显示区域共同电极布线 37 的任意位置，以分别与其对应的方式形成多个共同电极焊盘 38 和接触孔 39。在这种情况下，因为能够通过更多接触孔 39 进行共同电极焊盘 38、导电性密封图形 40 以及对置电极 42 的电气连接，故能够降低整体的连接电阻。

另外，即使假定在接触孔 39 的一部分发生了电气接触不良，也因为能够用其他多个接触孔 39 补偿电气连接，所以能够有效防止由于向对置电极的电气连接不良而引起的显示不良。因此，能够有效防止由于向对置电极的电气连接不良而引起的显示不良。另外，特别是不需要设置共同电极焊盘 38 的图形，也能够共同电极布线 37

的任意的正上方形成接触孔 39，进行和密封图形 40 的电气连接。

此外，在上述实施形态中，说明了作为显示装置的一例的有源矩阵型液晶显示装置，但是本发明并不限于有源矩阵型液晶显示装置。亦即，只要是在阵列基板和对置基板之间设置液晶或粒子或液体等显示材料的显示装置，都可以适用。因此，也可以适用于具有在一对基板内夹持了显示材料的单元（cell）结构的电子纸张（paper）等。

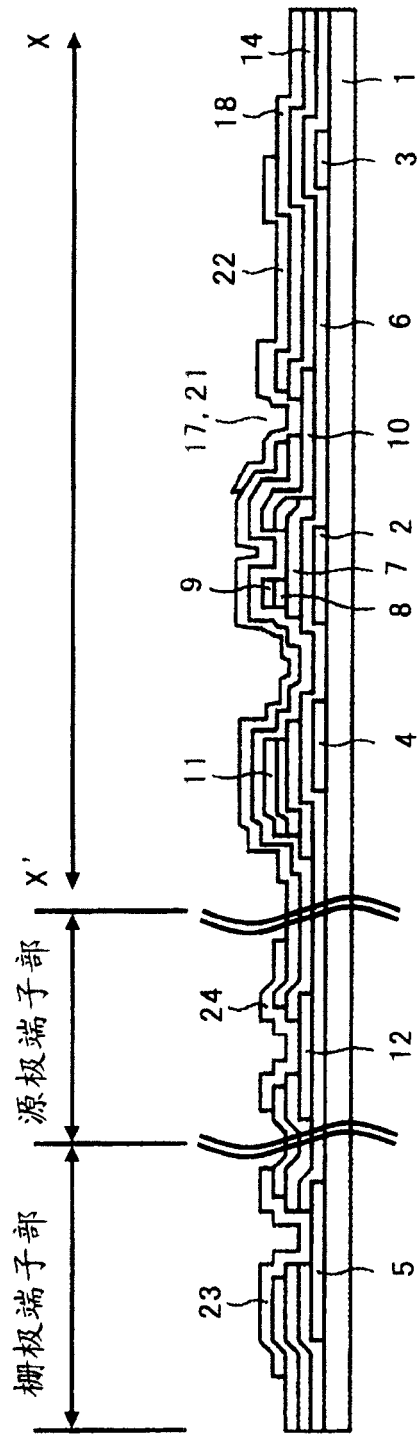


图 2

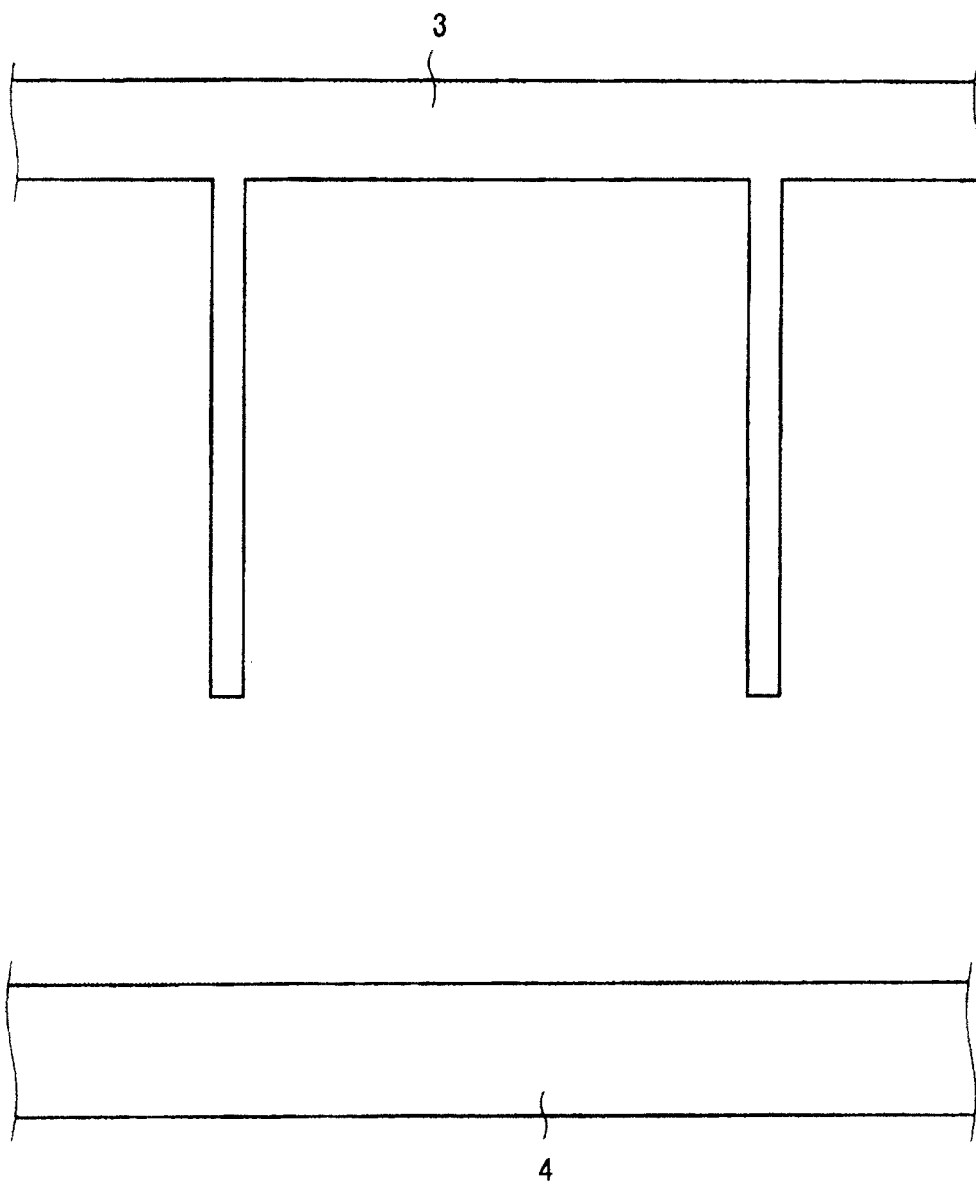


图 3

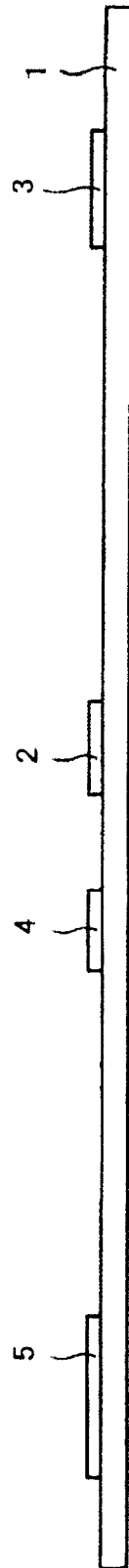


图 4

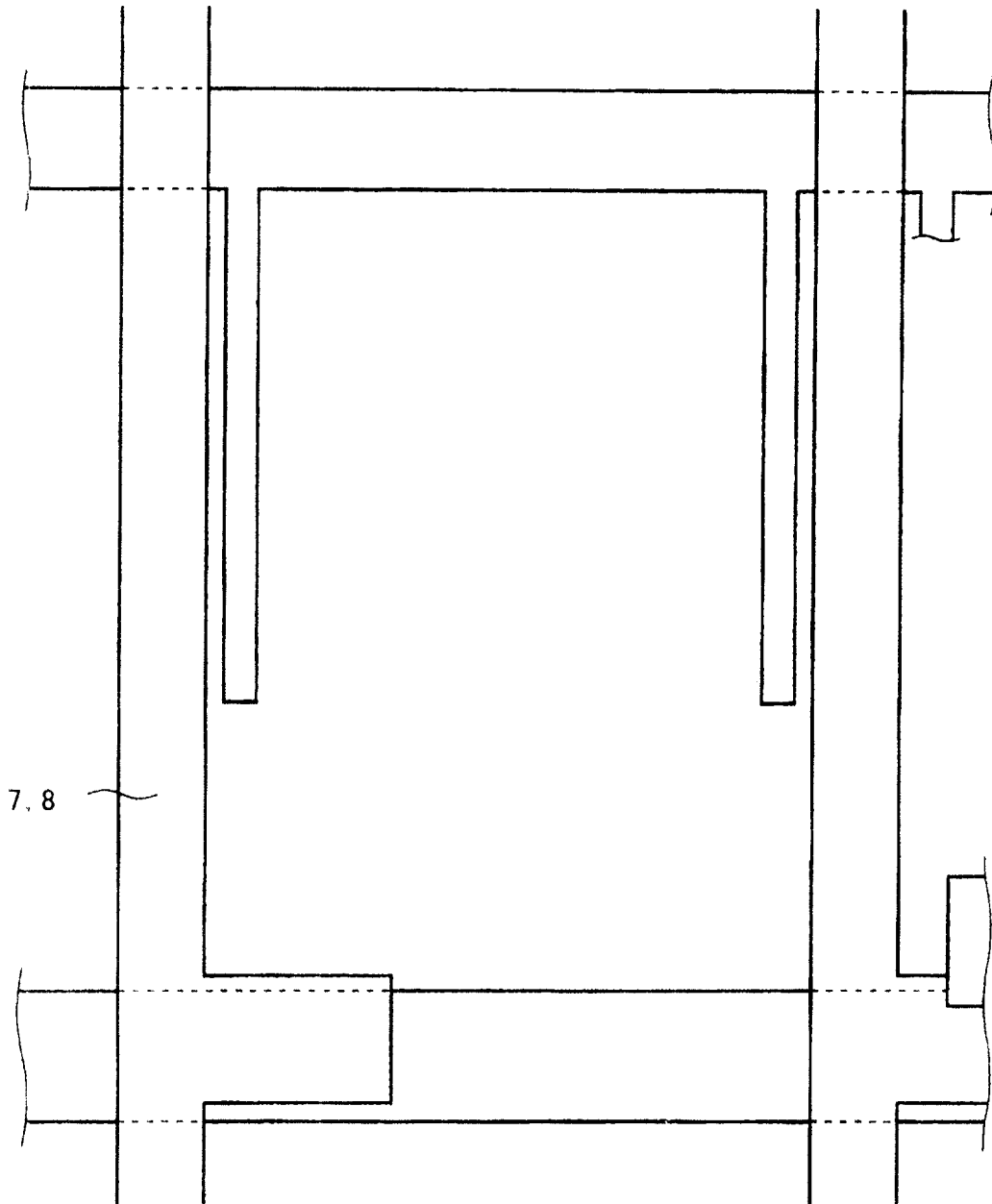


图 5

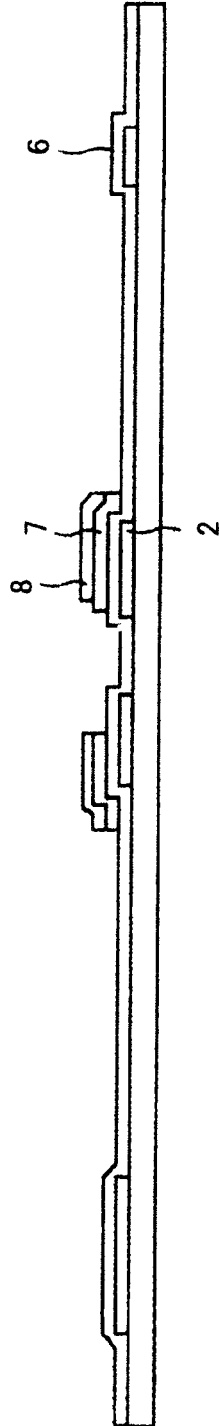


图 6

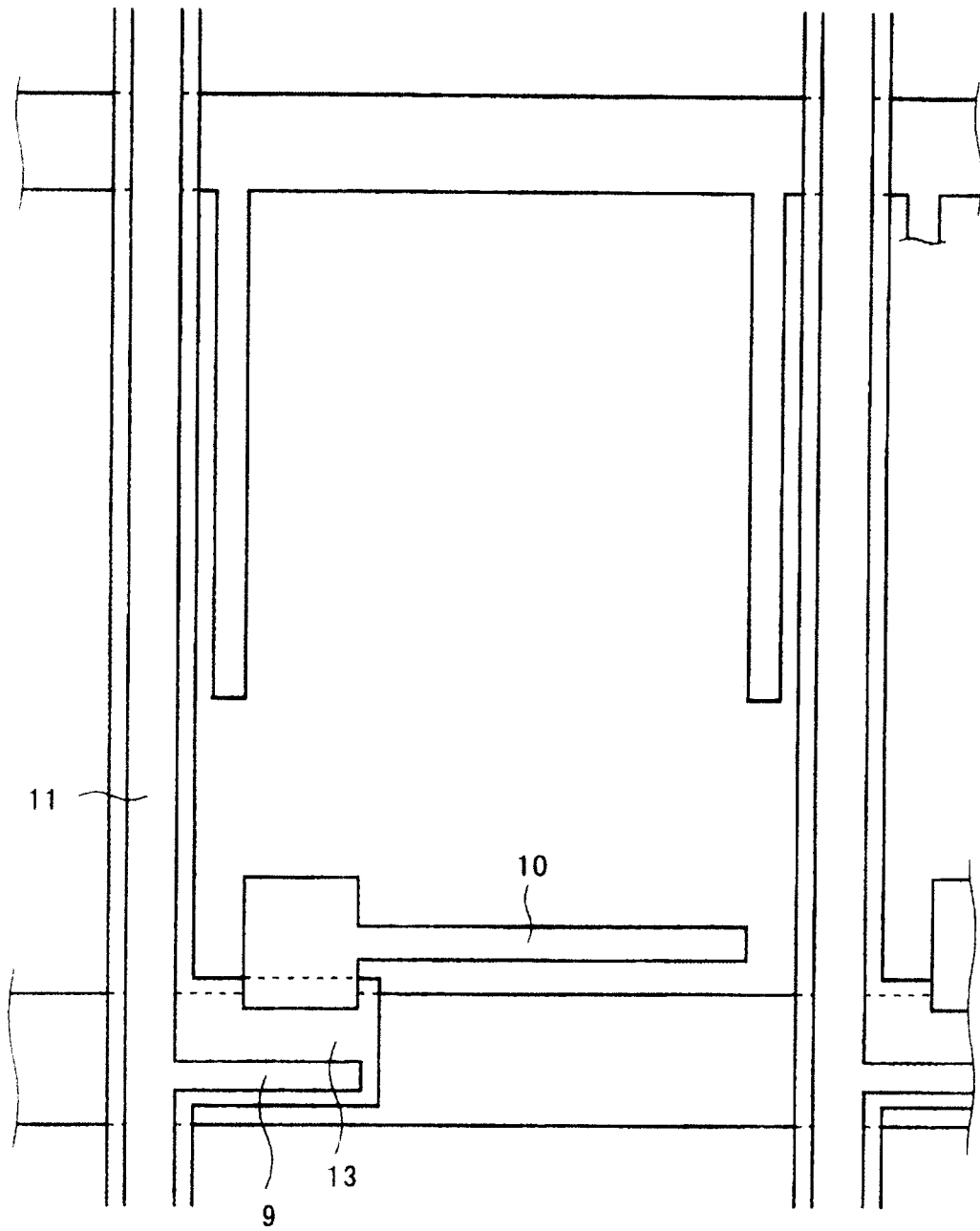


图 7

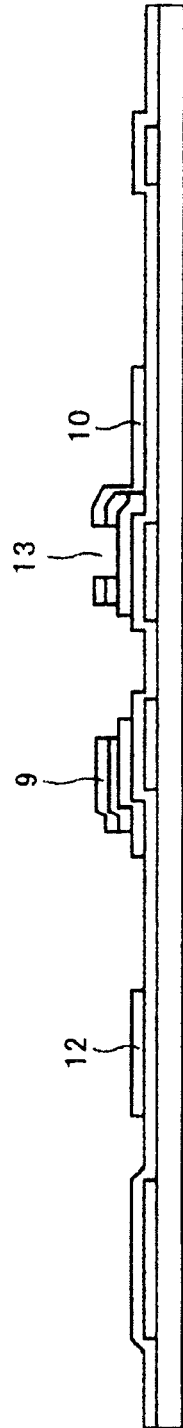


图 8

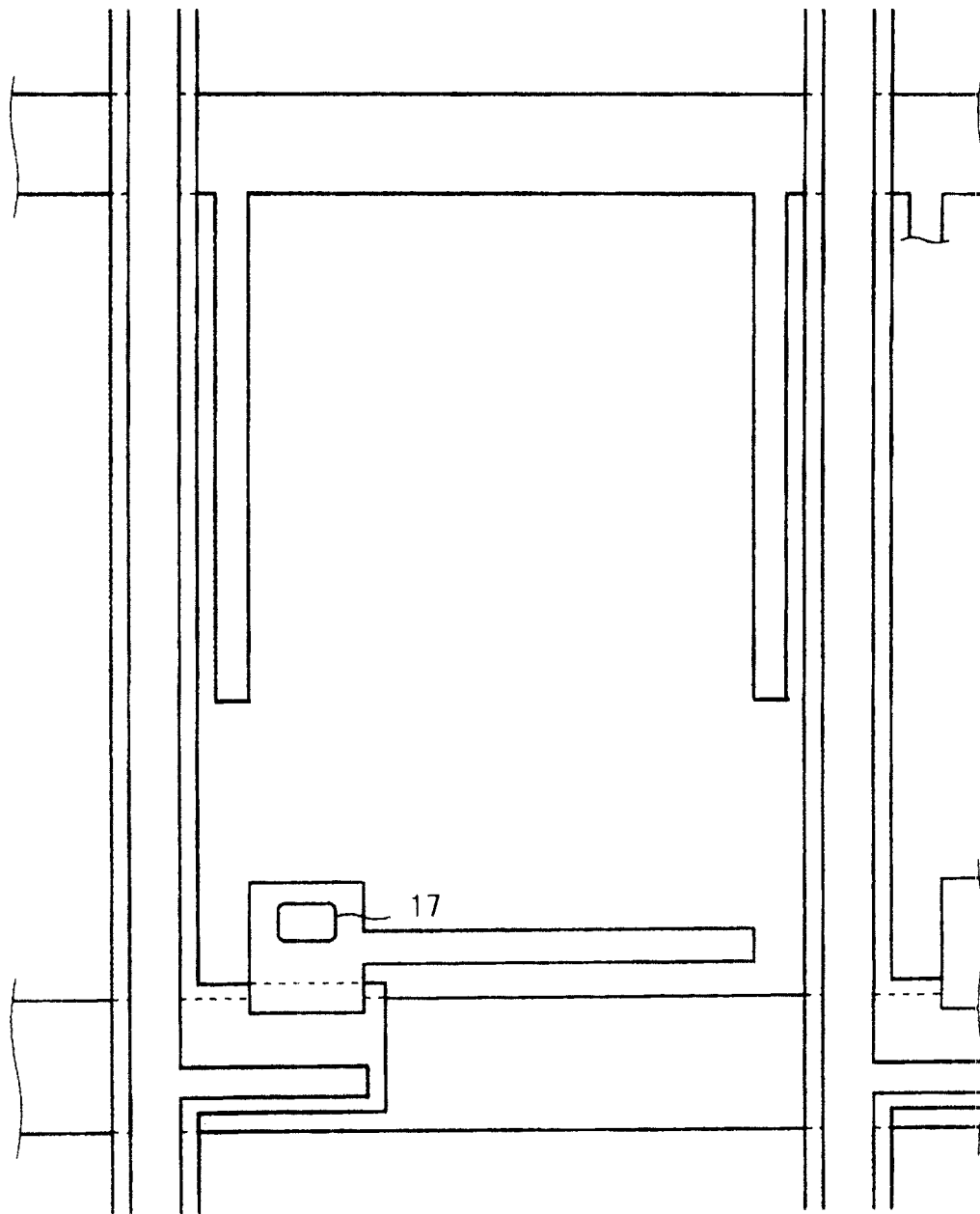


图 9

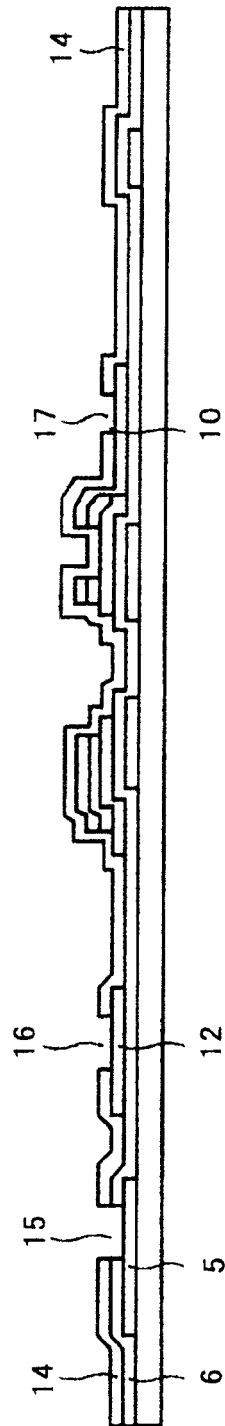


图 10

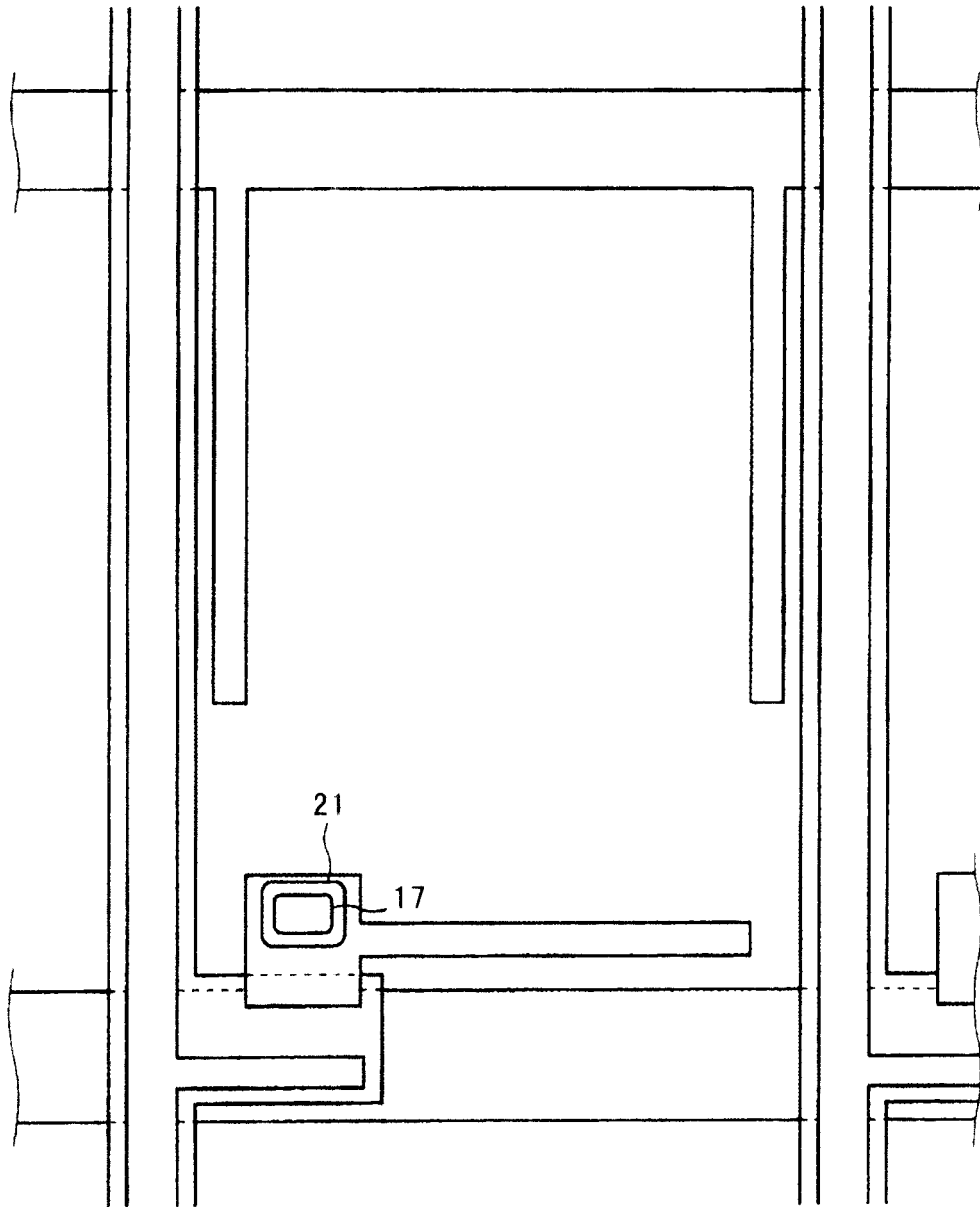


图 11

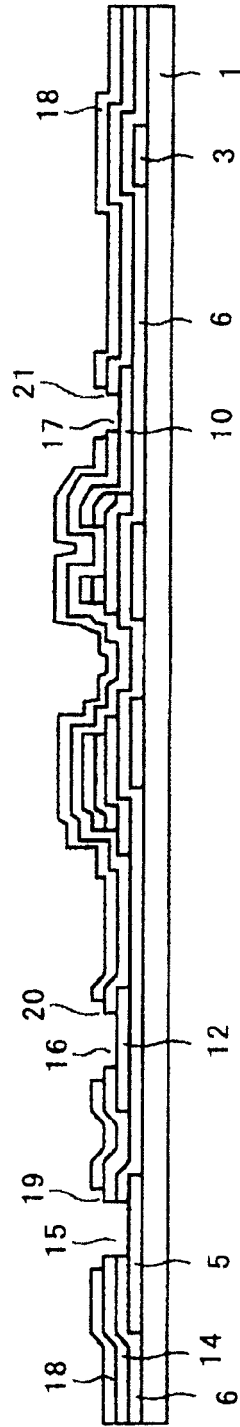


图 12

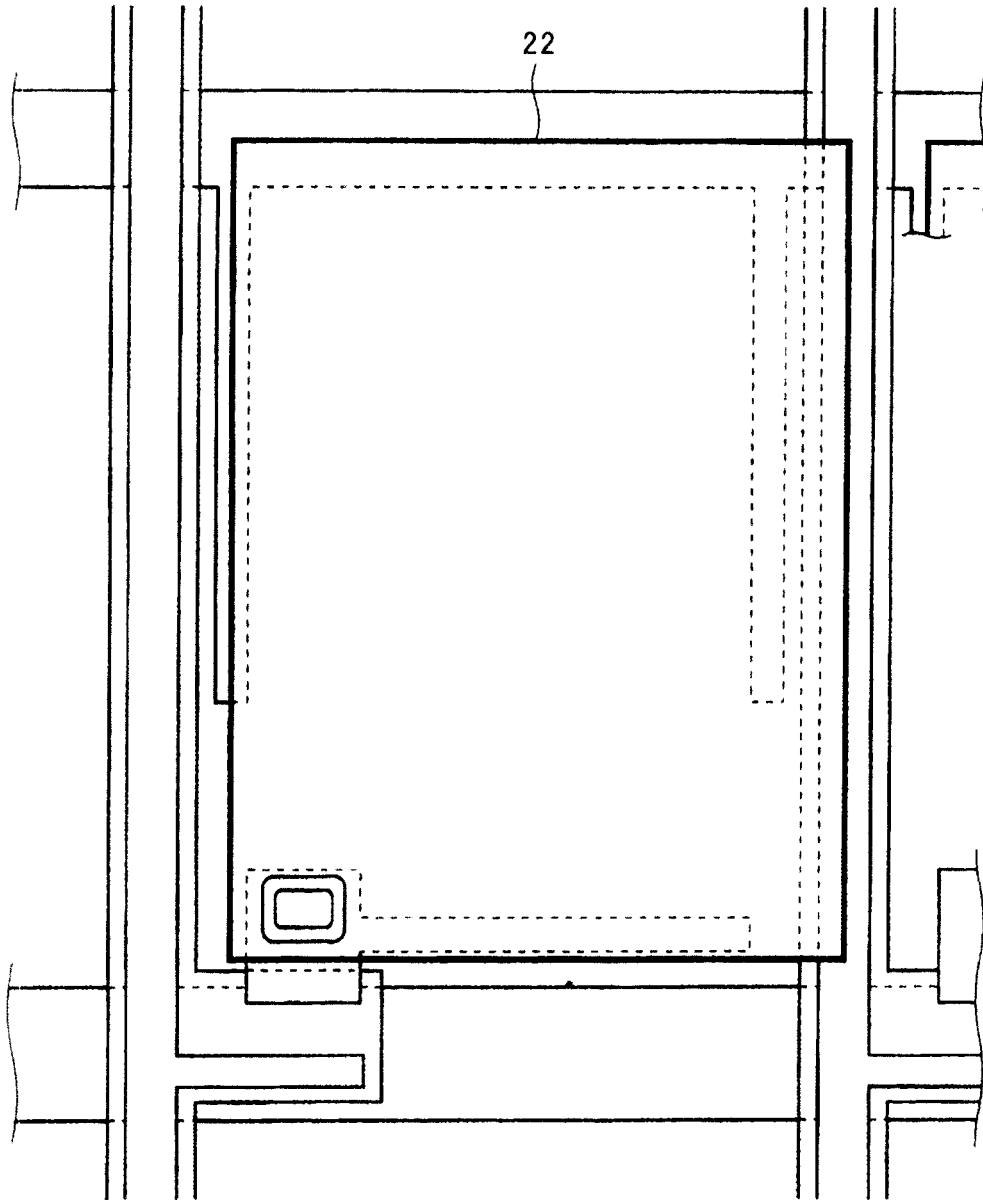


图 13

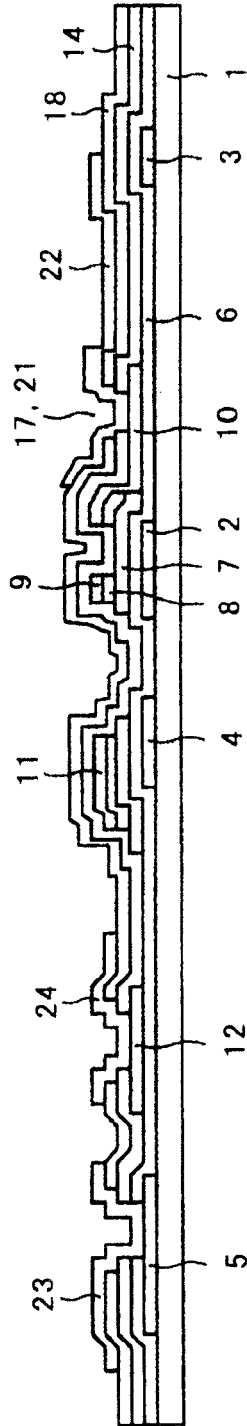


图 14

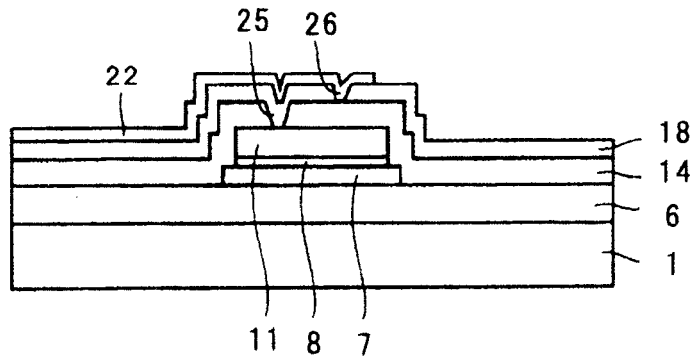


图 15

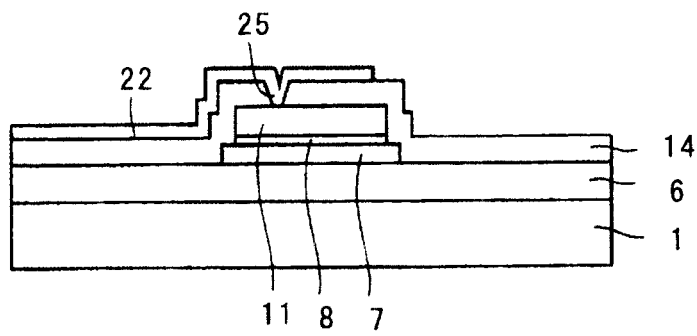


图 16

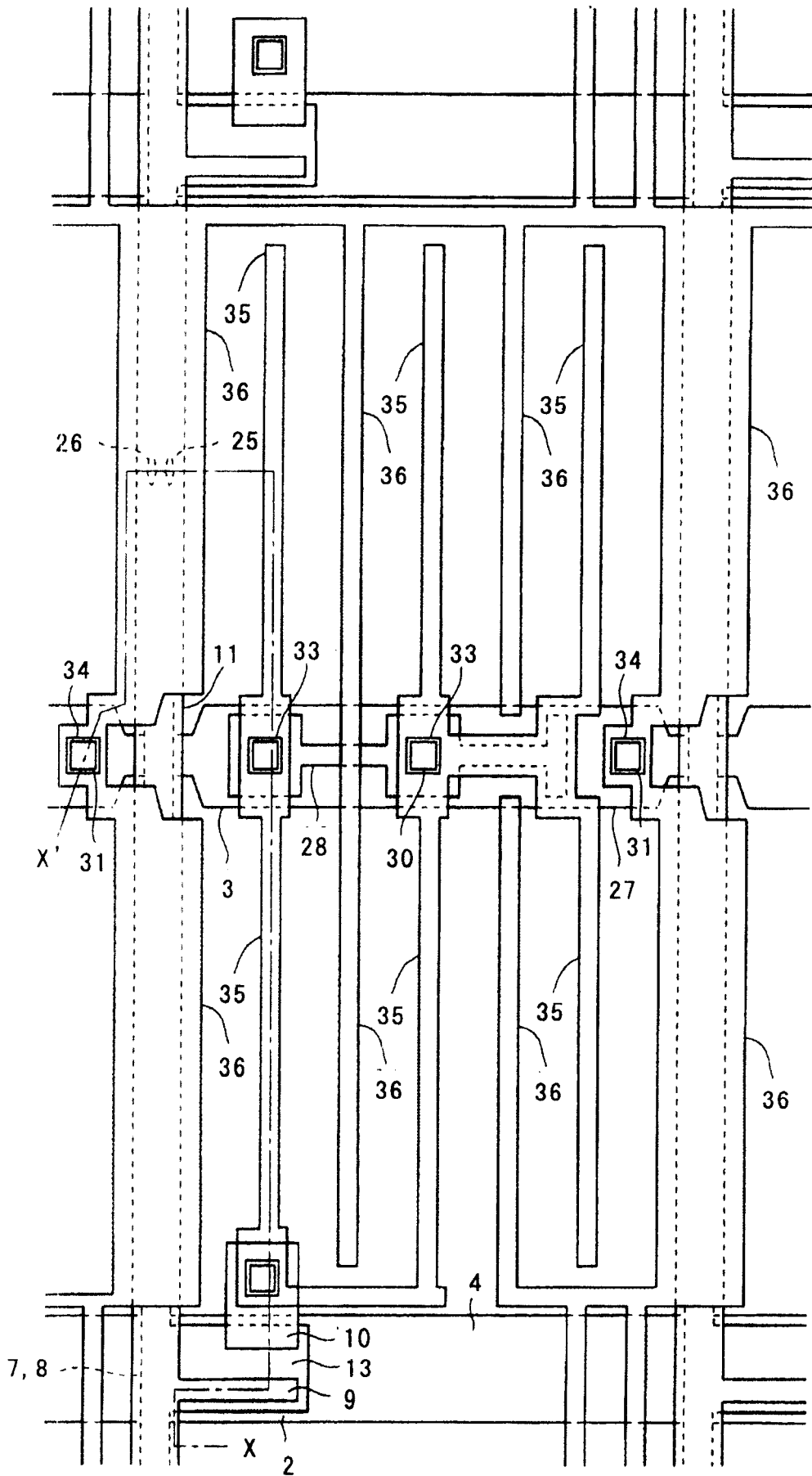


图 17

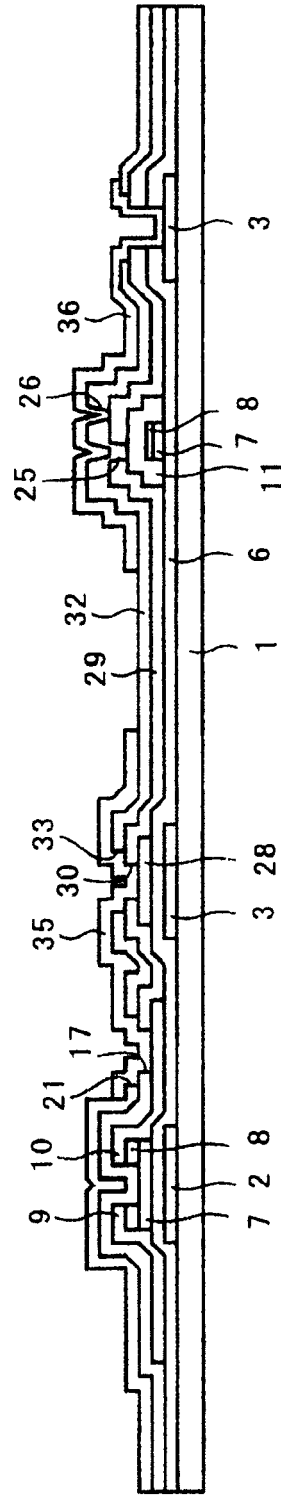


图 18

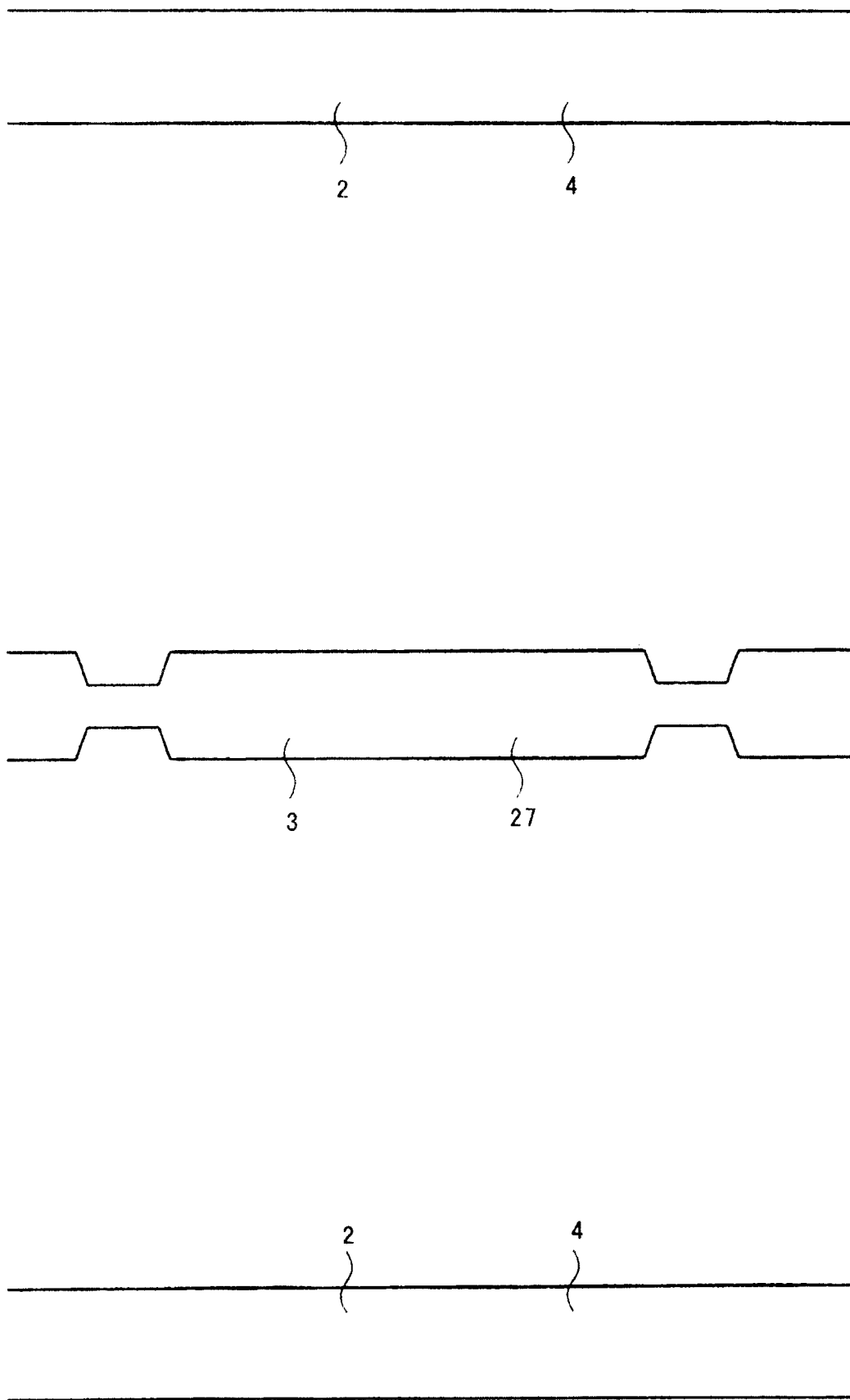


图 19



图 20

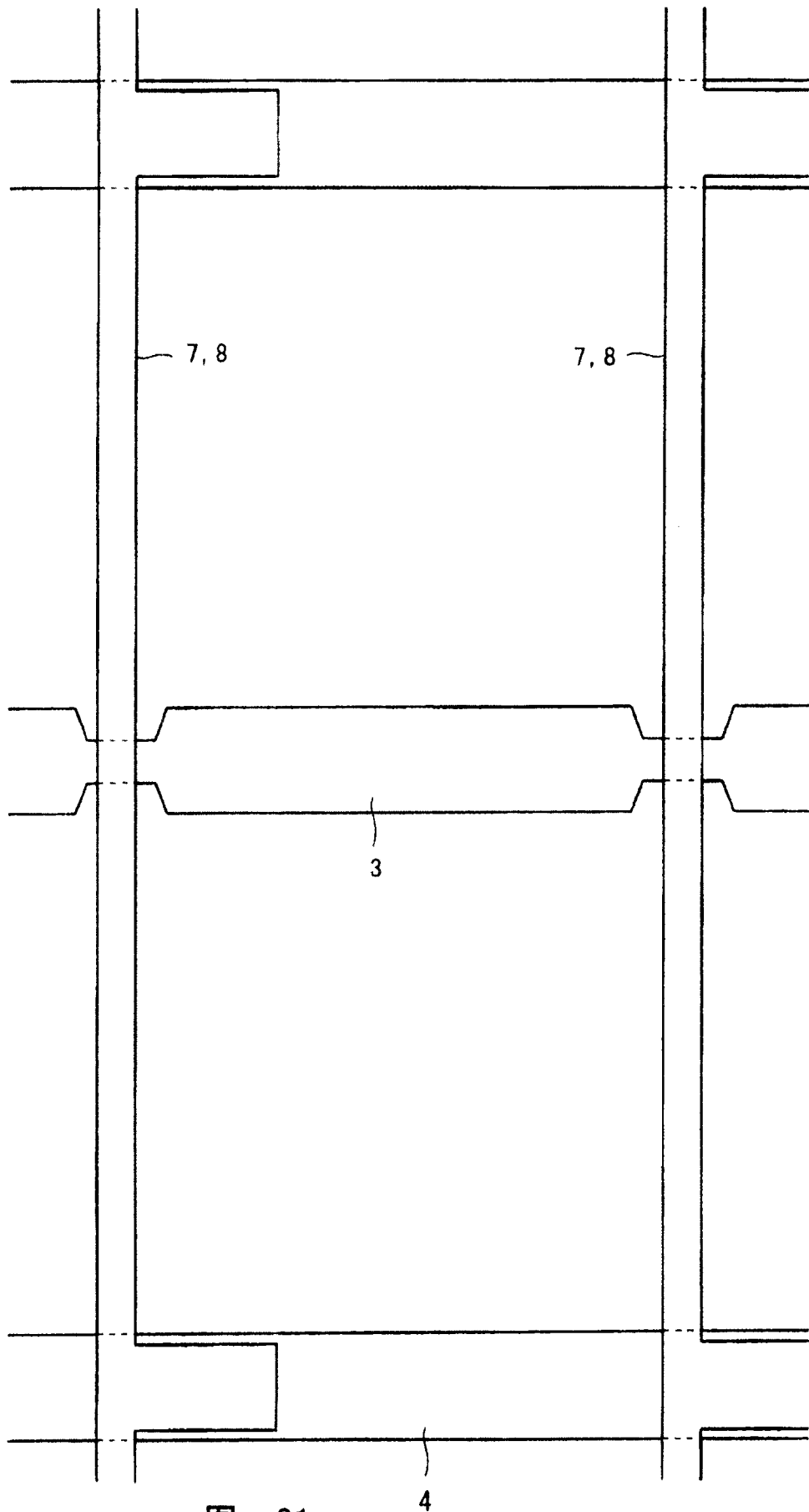


图 21

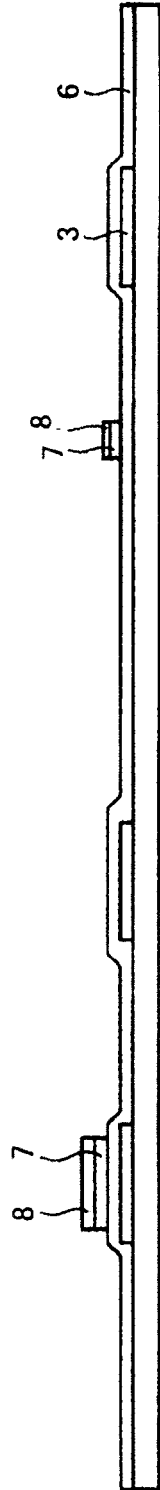


图 22

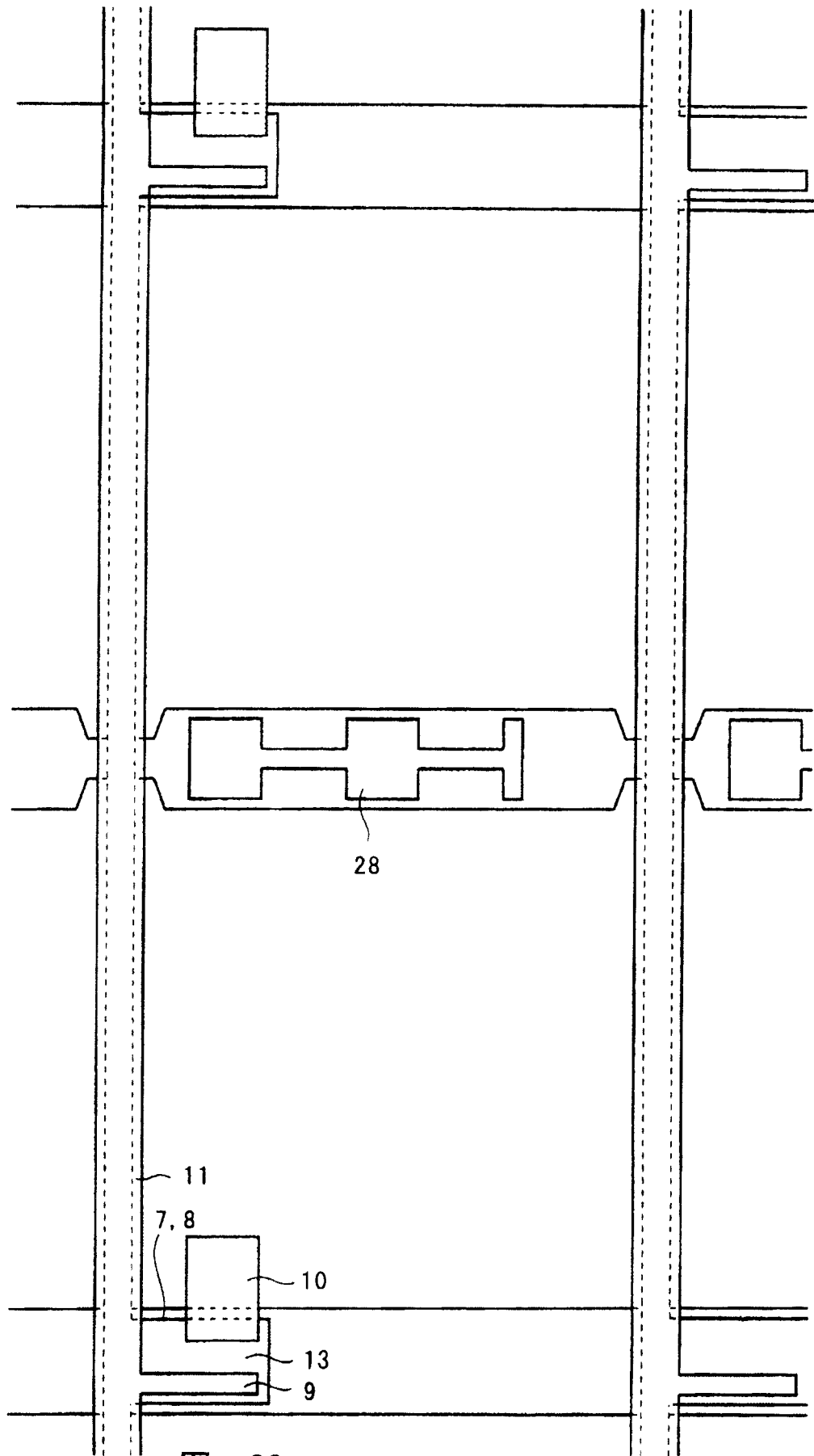


图 23

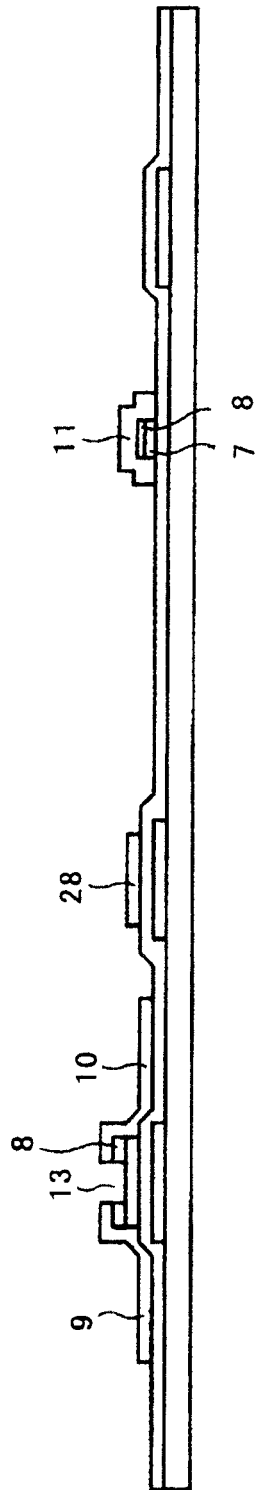


图 24

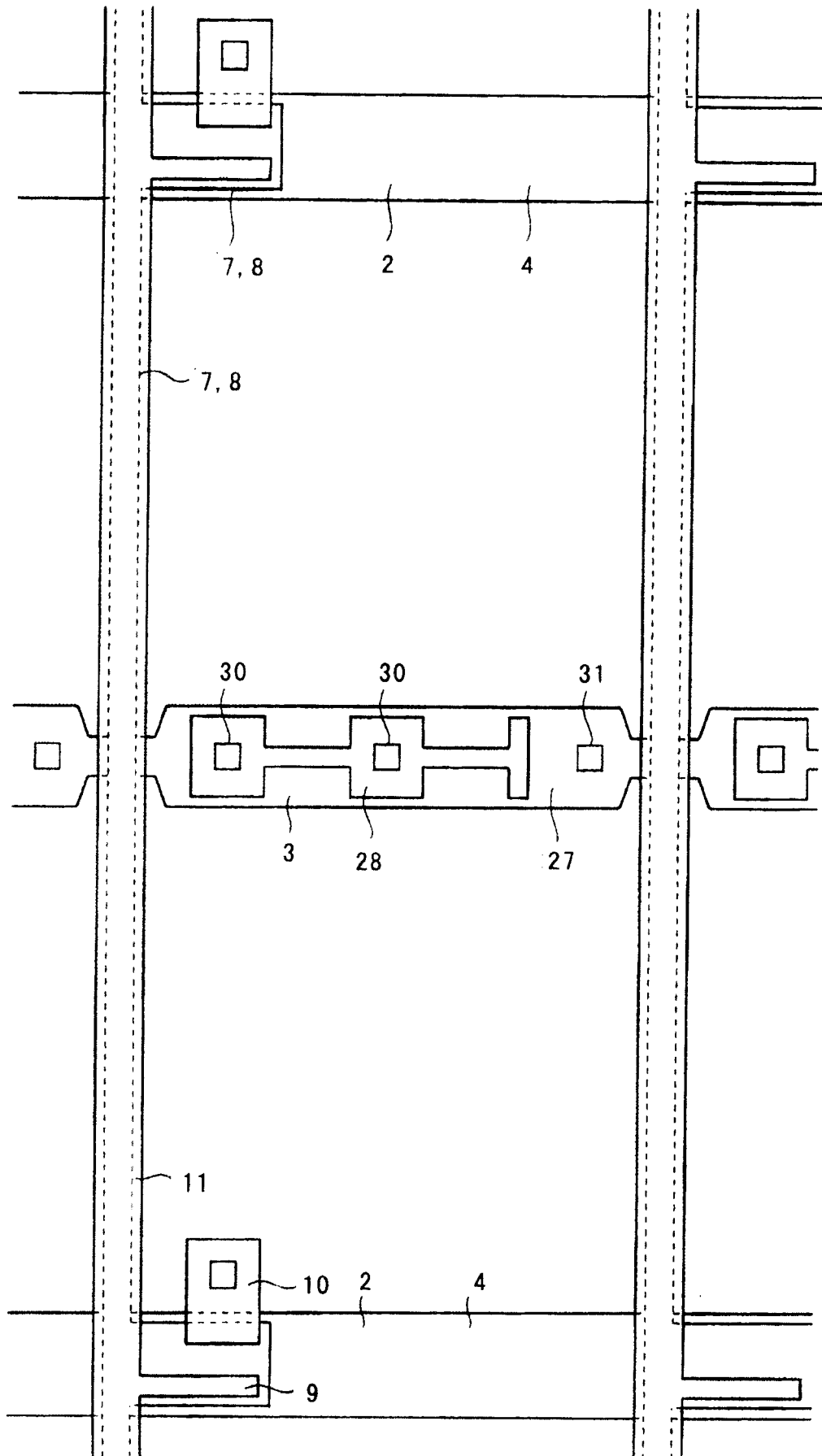


图 25

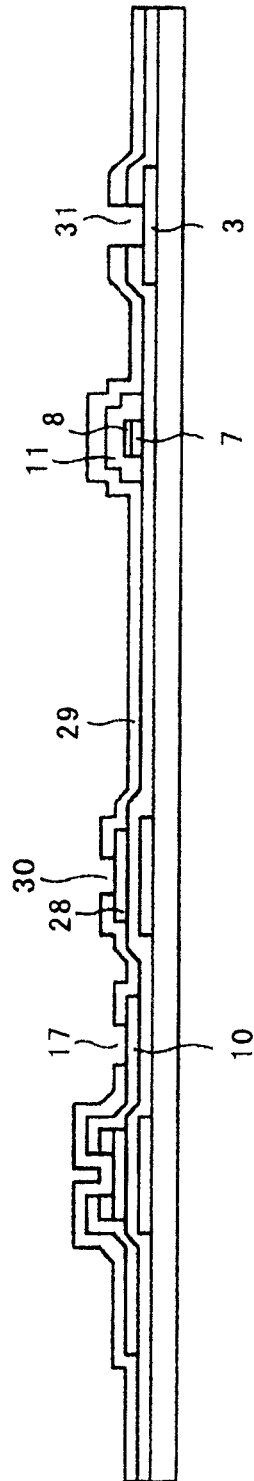


图 26

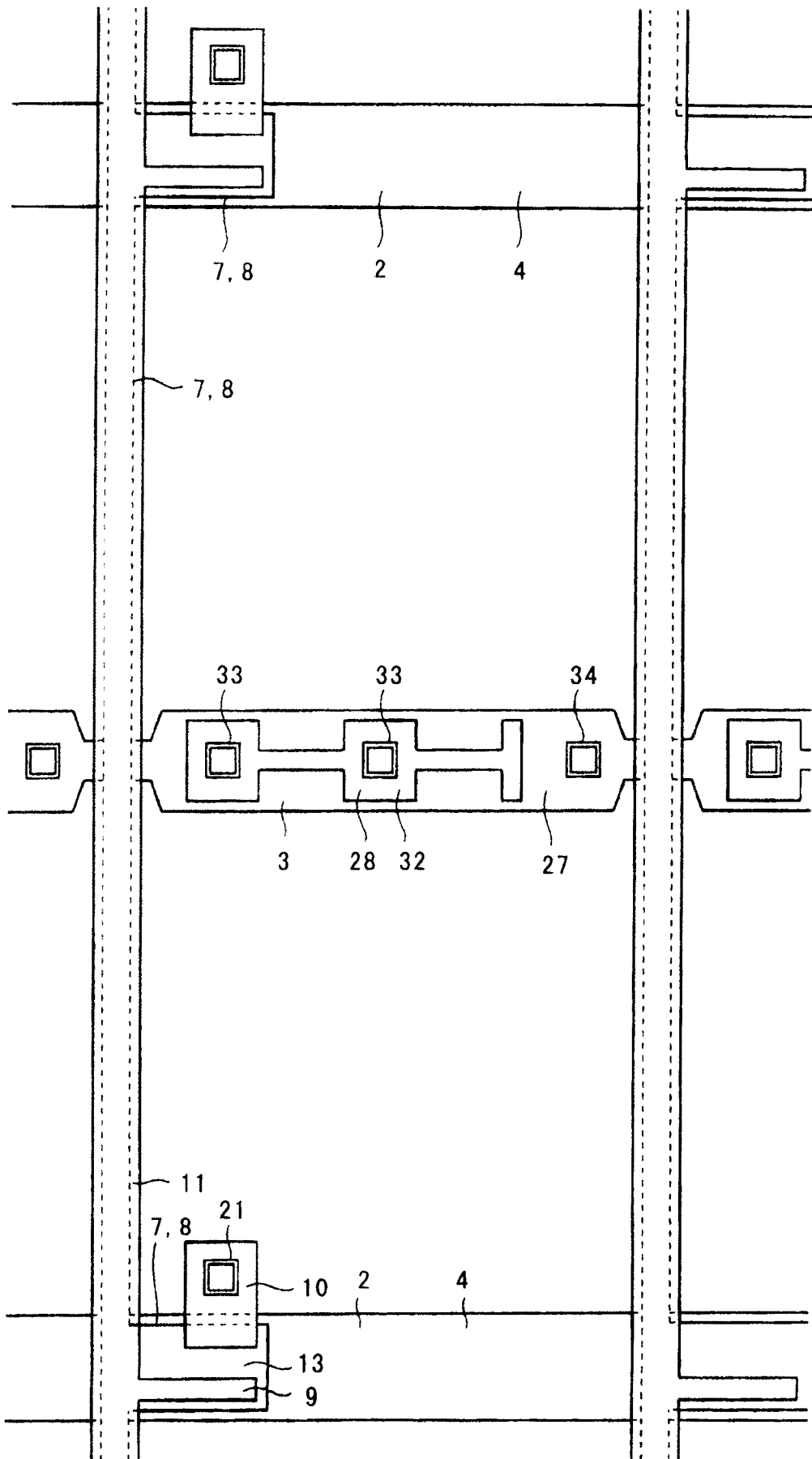


图 27

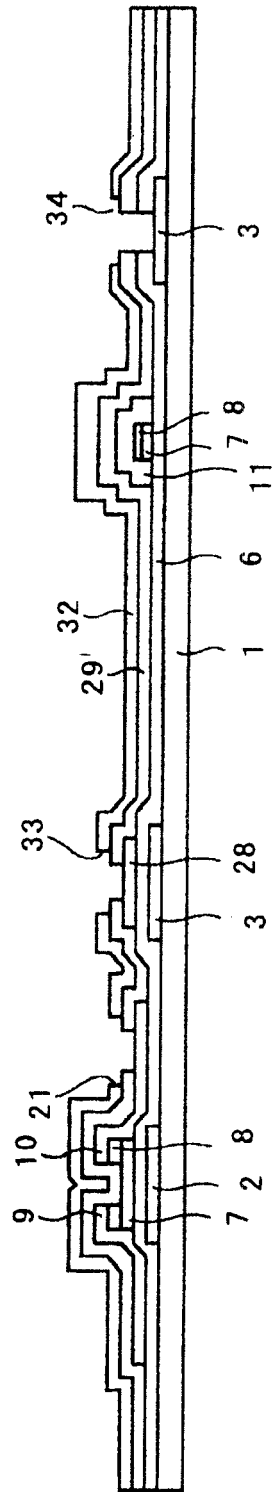


图 28

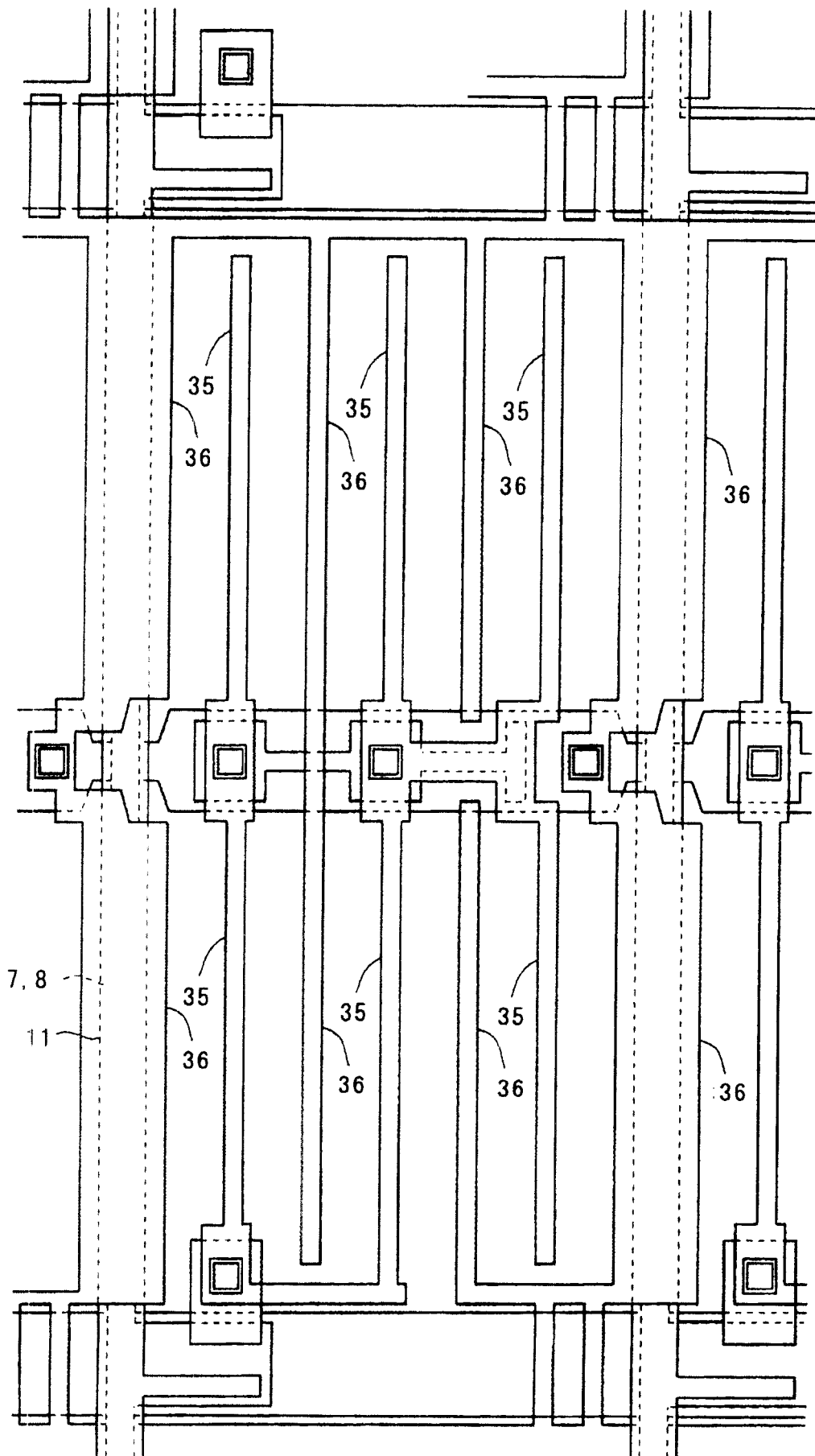


图 29

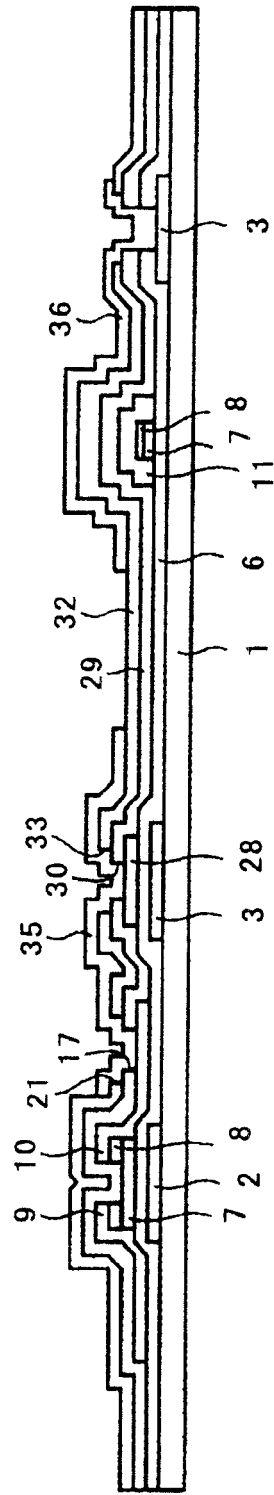
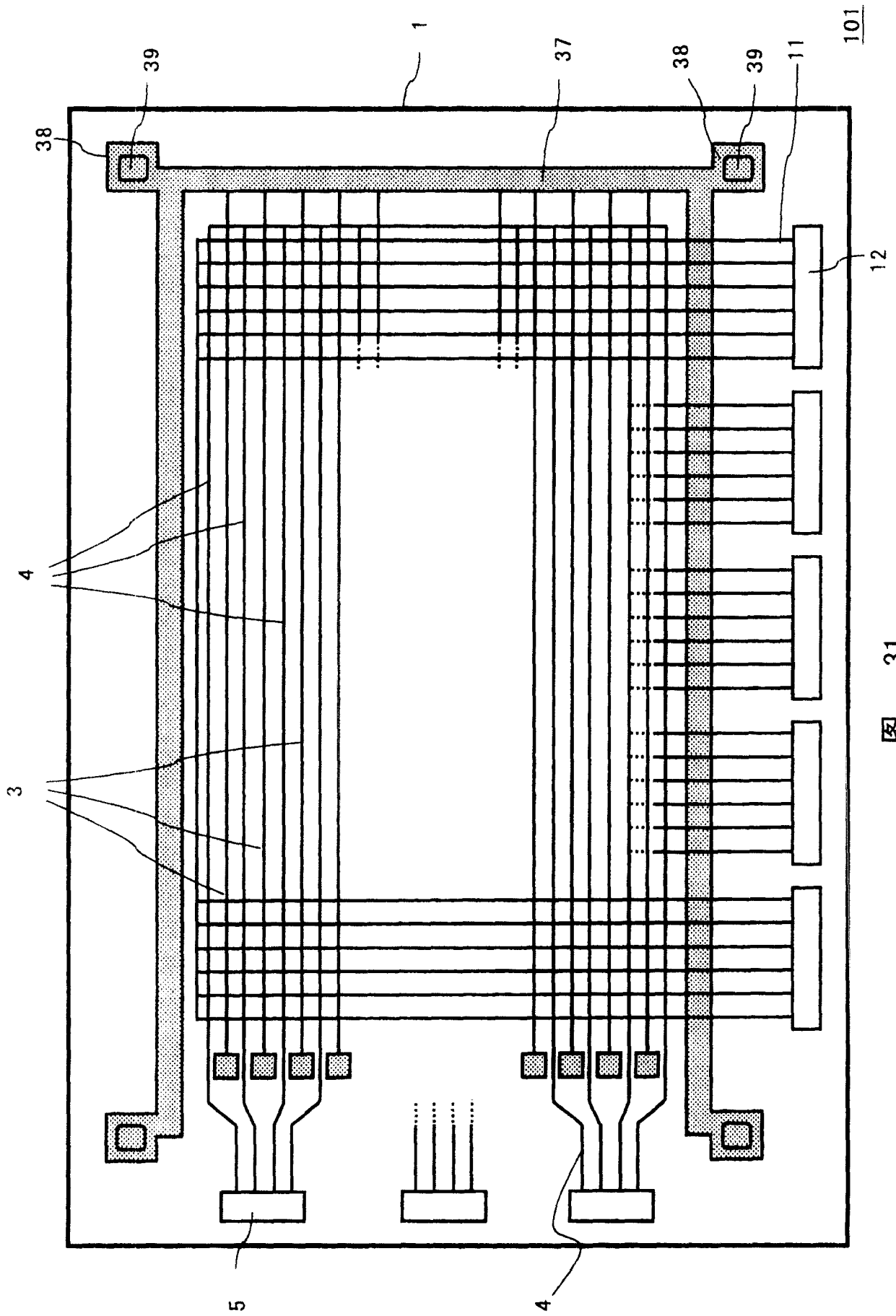


图 30



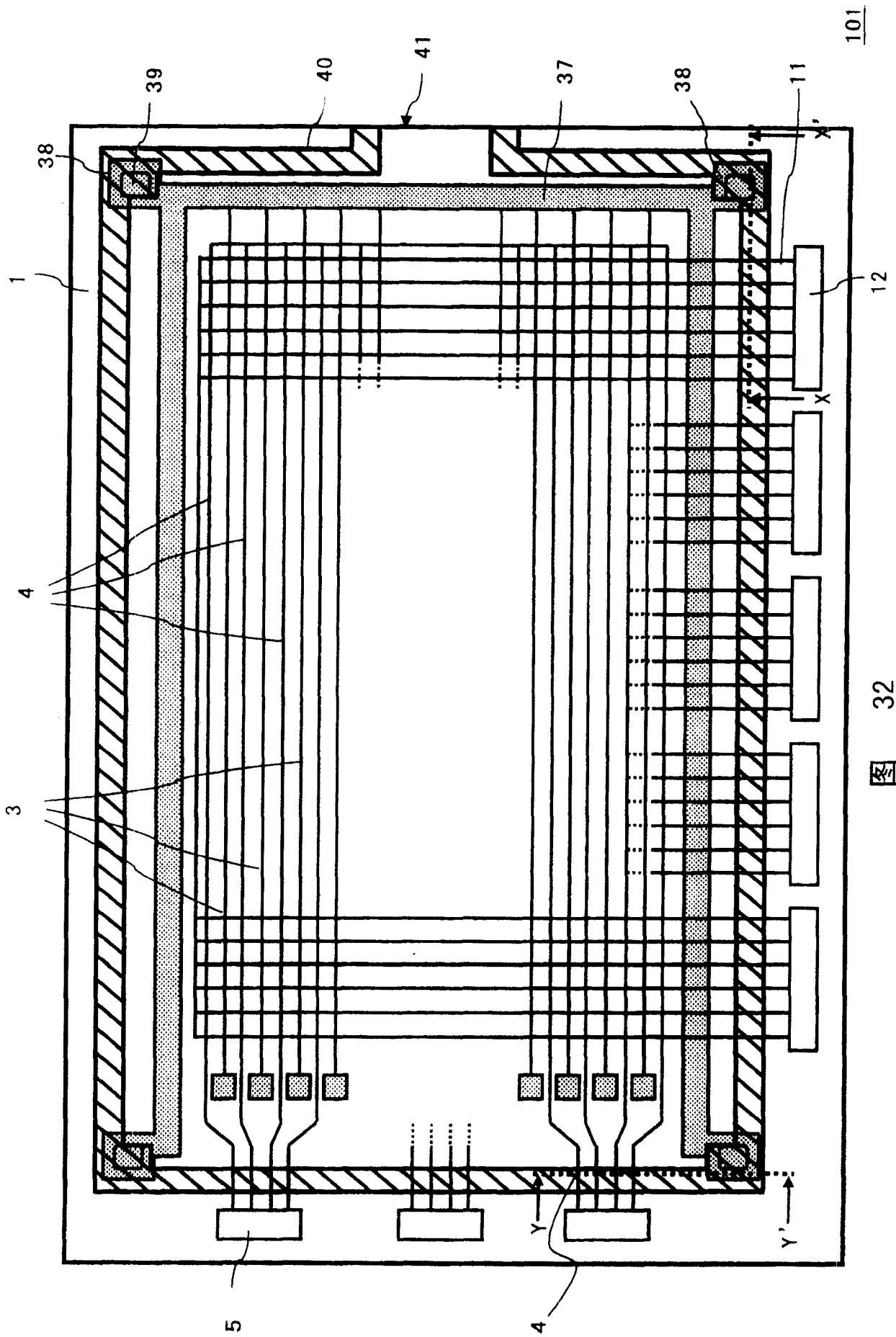


图 32

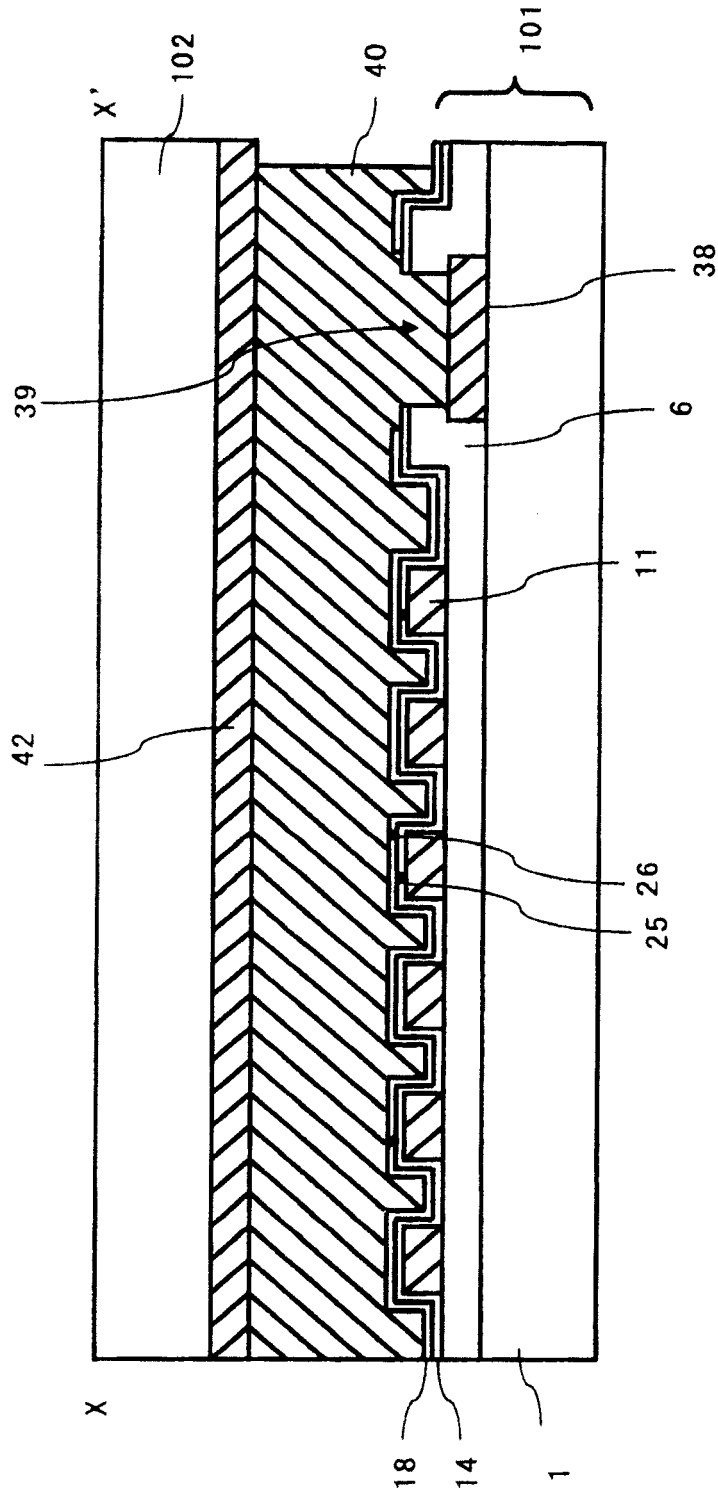


图 33

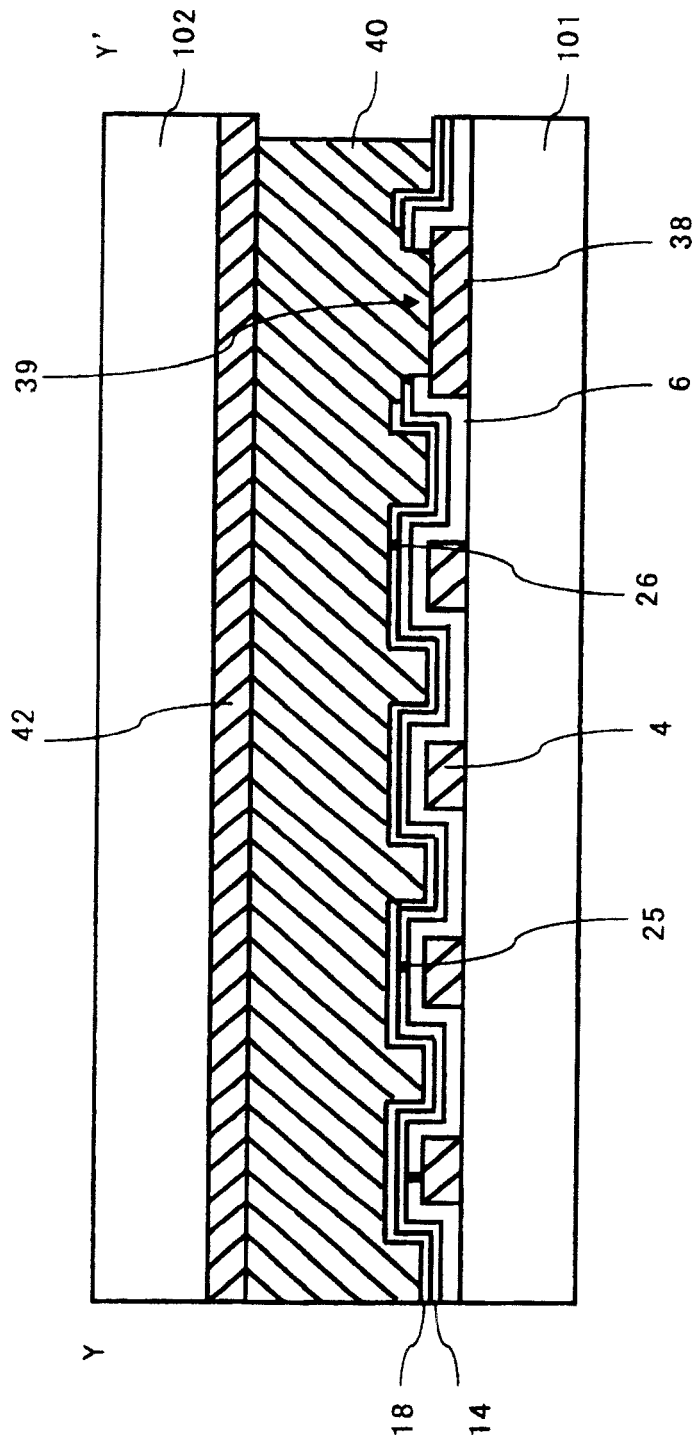


图 34

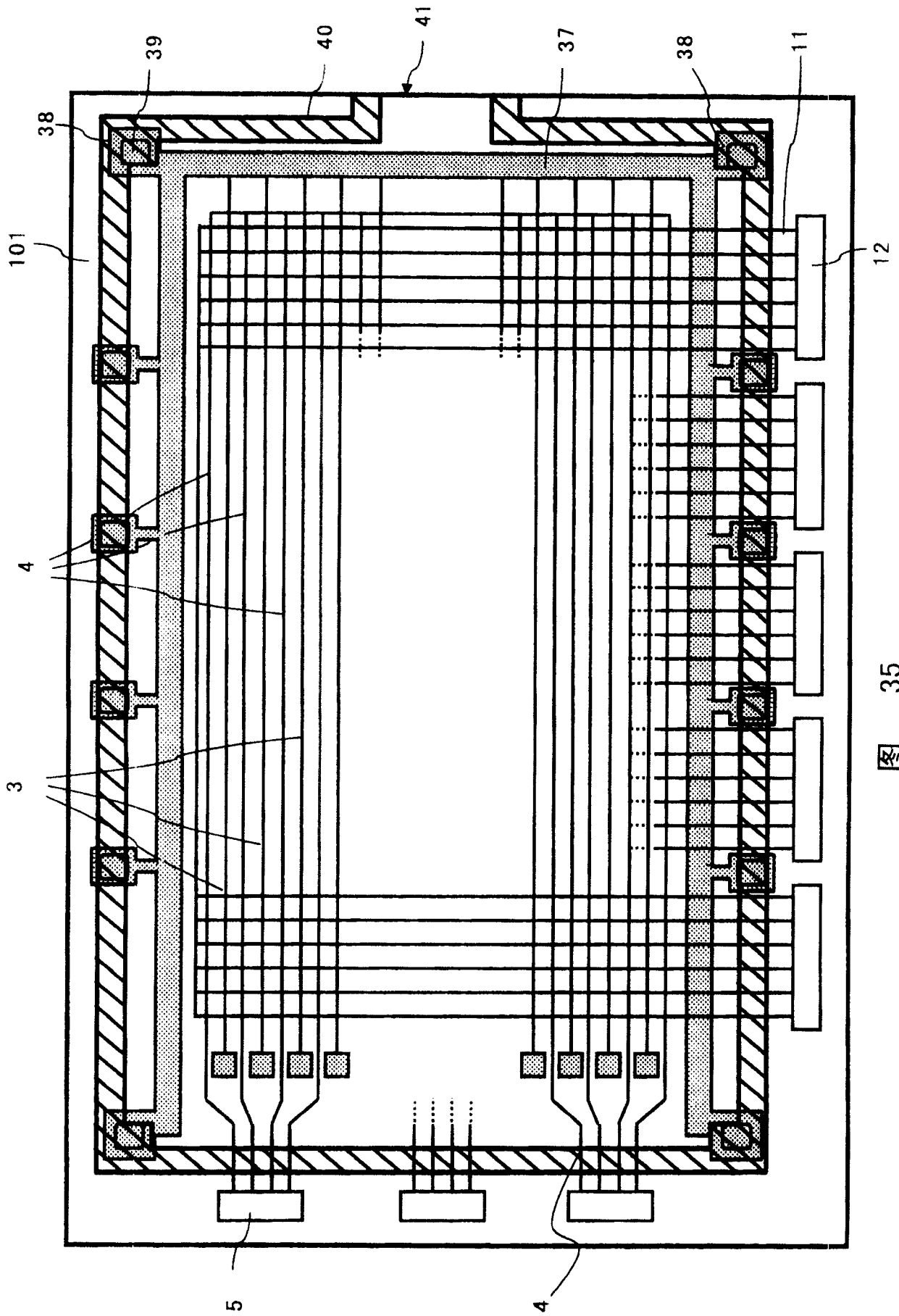


图 35

专利名称(译)	显示装置及其制造方法		
公开(公告)号	CN1940688A	公开(公告)日	2007-04-04
申请号	CN200610139957.X	申请日	2006-09-27
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	井上和式 村上春美 荒木利夫 石贺展昭		
发明人	井上和式 村上春美 荒木利夫 石贺展昭		
IPC分类号	G02F1/1362 G02F1/1333 G09F9/00		
CPC分类号	H01L27/1214 G02F1/1341 G02F1/136213 G02F1/1345 G02F2201/121 H01L27/124 H01L27/1248		
代理人(译)	刘宗杰		
优先权	2005279398 2005-09-27 JP		
其他公开文献	CN100451793C		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的在于提供一种防止由于层间绝缘膜的针孔或缺陷而引起的电极间的短路不良、并具有高可靠性的液晶显示装置。本发明的一个实施形态的液晶显示装置具有TFT阵列基板(101)、对置配置在TFT阵列基板(101)上的滤色器基板(102)、和粘合两基板的密封图形(40)，滤色器基板(102)具有对置电极(42)，TFT阵列基板(101)具有栅极布线(4)、在栅极布线(4)上形成的栅极绝缘膜(6)、通过栅极布线(4)和栅极绝缘膜(6)交叉配置的源极布线(11)、在源极布线(11)上形成为两层的层间绝缘膜(14、18)、和在密封图形(40)的下面设置的、通过该密封图形(40)与对置电极(42)导通的共同电极布线(37)，密封图形(40)通过层间绝缘膜(14、18)和源极布线(11)重叠。

