

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/133 (2006.01)
G09G 3/36 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200610001497.4

[43] 公开日 2006 年 8 月 2 日

[11] 公开号 CN 1811534A

[22] 申请日 2006.1.19

[21] 申请号 200610001497.4

[30] 优先权

[32] 2005.1.26 [33] KR [31] 10-2005-0007127

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 崔弼模 朴泰炯

[74] 专利代理机构 北京康信知识产权代理有限公司
代理人 李 伟

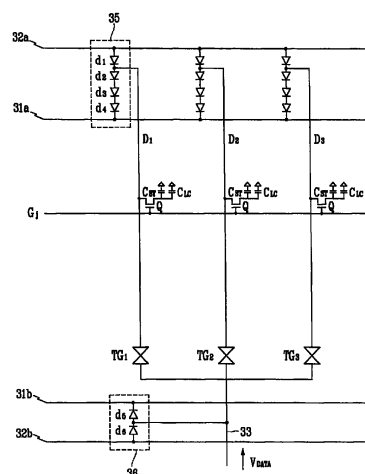
权利要求书 8 页 说明书 17 页 附图 9 页

[54] 发明名称

液晶显示器

[57] 摘要

一种液晶显示器，包括沿着基板单元的边缘以环形布置的第一至第三电压线；沿着基板单元的边缘以环形布置并且分别位于第一至第三电压线的外侧的第四至第六电压线；包括在第二电压线与第五电压线之间串联的第一二极管组的第一二极管单元，其中第一二极管组包括多个二极管；以及包括在第三电压线与第六电压线之间串联的第二二极管组的第二二极管单元，其中第二二极管组包括多个二极管。经由传送栅极，每个数据线的一端连接在第一二极管组之间并且其另一端连接在第二二极管组之间。



1. 一种液晶显示器,包括具有第一和第二基板的基板单元以及置于所述两个基板之间的液晶层,所述液晶显示器包括:

多个像素,每个所述像素均包括开关元件;

栅极线和数据线,其与所述开关元件连接;

栅极驱动器电路,其用于向所述栅极线提供栅极信号;

驱动电路芯片,其用于向所述数据线提供数据电压;

多个传送栅极,其连接于所述数据线和所述驱动电路芯片之间;

第一至第三电压线,其沿着所述基板单元的边缘以环形布置;

第四至第六电压线,其沿着所述基板单元的边缘以环形布置,并且分别布置在所述第一至第三电压线的外侧;

第一二极管单元,包括串联于所述第二电压线与所述第五电压线之间的第一二极管组,其中所述第一二极管组包括多个二极管;以及

第二二极管单元,包括串联于所述第三电压线与所述第六电压线之间的第二二极管组,其中所述第二二极管组包括多个二极管;

其中,经由所述传送栅极,每个所述数据线的一端连接于所述两个串联二极管组之间的第一共同连接点,并且每个所述数据线的另一端连接于所述第二二极管组中的所述两个串联二极管之间的第二共同连接点,并且其中,所述数据线与所述第一二极管组之间的所述第一共同连接点和所述数据线与

所述第二二极管组之间的所述第二共同接触连接点中的至少一个小于所述液晶的阈值电压。

2. 根据权利要求1所述的液晶显示器，其中，所述第一和第二二极管组在反向偏压方向连接。
3. 根据权利要求2所述的液晶显示器，其中，所述第一共同连接点邻近于所述第五电压线布置。
4. 根据权利要求2所述的液晶显示器，其中，所述第二共同接触连接点邻近于所述第六电压线布置。
5. 根据权利要求2所述的液晶显示器，其中，所述第一和第二共同连接点分别邻近于所述第五和第六电压线布置。
6. 根据权利要求3、4、和5中的任一权利要求所述的液晶显示器，其中，所述二极管由晶体管组成，所述晶体管的栅极和漏极分别彼此连接，并且在其断开时具有相同的阻抗。
7. 根据权利要求2所述的液晶显示器，其中，所述第一和第二共同连接点分别在所述第一和第二二极管组的中心布置。
8. 根据权利要求7所述的液晶显示器，其中，所述二极管由晶体管组成，所述晶体管的栅极和漏极彼此连接，

其中布置于所述第一共同连接点与所述第五电压线之间的二极管的阻抗和布置于所述第二共同接触连接点与所述第六电压线之间的二极管的阻抗中的至少一个的阻抗小于布置于所述第二共同连接点与所述第二电压线之间的二极管的阻抗和布置于所述第二共同连接点与所述第三电压线之间的二极管的阻抗中的至少一个的阻抗。

9. 根据权利要求2所述的液晶显示器,进一步包括栅极电压产生器,其产生用于接通所述开关元件的栅极接通电压和用于断开所述开关元件的栅极断开电压。
10. 根据权利要求9所述的液晶显示器,其中,所述驱动电路芯片包括所述栅极电压产生器。
11. 根据权利要求2所述的液晶显示器,其中,所述驱动电路芯片作为COG(玻璃覆晶封装)型安装在所述基板单元上。
12. 根据权利要求2所述的液晶显示器,其中,所述栅极驱动器集成于所述基板单元。
13. 根据权利要求1所述的液晶显示器,进一步包括:

串联在所述第二电压线上的第一和第二二极管,其中所述第一和第二二极管在彼此相对的方向上连接;

串联在所述第三电压线上的第三和第四二极管,其中所述第三和第四二极管在彼此相对的方向上连接;

其中,所述第一和第二二极管布置于所述第二电压线和所述第一二极管单元之间的接触点的外侧,

其中,所述第三和第四二极管布置于所述第三电压线和所述第二二极管单元之间的接触点的外侧,以及

其中,所述第一和第二二极管与所述第三和第四二极管连接于其阳极端子。
14. 根据权利要求13所述的液晶显示器,其中,所述第一和第二二极管组在反向偏压方向连接。

15. 根据权利要求 14 所述的液晶显示器, 其中, 第一接触点邻近于所述第五电压线布置。
16. 根据权利要求 14 所述的液晶显示器, 其中, 第二接触点邻近于所述第六电压线布置。
17. 根据权利要求 14 所述的液晶显示器, 其中, 所述第一和第二接触点分别邻近于所述第五和第六电压线布置。
18. 根据权利要求 15、16、和 17 中的任一权利要求所述的液晶显示器, 其中, 所述二极管由晶体管组成, 所述晶体管的输入端子和控制端子分别彼此连接, 并且其断开时具有相同的阻抗。
19. 根据权利要求 14 所述的液晶显示器, 其中, 所述第一和第二共同接触点分别在所述第一和第二二极管组的中心布置。
20. 根据权利要求 19 所述的液晶显示器, 其中, 所述二极管由晶体管组成, 所述晶体管的输入端子和控制端子彼此连接,
其中, 布置于所述第一接触点与所述第五电压线之间的二极管的阻抗和布置于所述第二接触点与所述第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于所述第二接触点与所述第二电压线之间的二极管的阻抗和布置于所述第二接触点与所述第三电压线之间的二极管的阻抗中的至少一个阻抗。
21. 根据权利要求 14 所述的液晶显示器, 进一步包括栅极电压产生器, 其产生用于接通所述开关元件的栅极接通电压和用于断开所述开关元件的栅极断开电压。
22. 根据权利要求 21 所述的液晶显示器, 其中, 所述驱动电路芯片包括所述栅极电压产生器。

23. 根据权利要求 14 所述的液晶显示器，其中，所述驱动电路芯片作为 COG（玻璃覆晶封装）型安装在所述基板单元。
24. 根据权利要求 14 所述的液晶显示器，其中，所述栅极驱动器集成于所述基板单元。
25. 根据权利要求 1 所述的液晶显示器，其中，
 第一和第二电阻串联在所述第二电压线上，以及第三和第四电阻串联在所述第三电压线上；
 所述第一和第二电阻布置于在所述第二电压线与所述第一二极管单元之间的接触点的外侧；以及
 所述第三和第四电阻布置于所述第三电压线和所述第二二极管单元之间的接触点的外侧。
26. 根据权利要求 25 所述的液晶显示器，其中，所述第一和第二二极管组在反向偏压方向连接。
27. 根据权利要求 26 所述的液晶显示器，其中，所述第一接触点邻近于所述第五电压线布置。
28. 根据权利要求 26 所述的液晶显示器，其中，所述第二接触点邻近于所述第六电压线布置。
29. 根据权利要求 26 所述的液晶显示器，其中所述第一和第二共同连接点分别邻近于所述第五和第六电压线布置。
30. 根据权利要求 27、28、和 29 中的任一权利要求所述的液晶显示器，其中，所述二极管由晶体管组成，所述晶体管的输入端子和控制端子分别彼此连接，并且在断开时其具有相同的阻抗。

31. 根据权利要求 26 所述的液晶显示器, 其中, 所述第一和第二共同连接点分别在所述第一和第二二极管组的中心布置。

32. 根据权利要求 31 所述的液晶显示器, 其中, 所述二极管由晶体管组成, 所述晶体管的输入端子和控制端子彼此连接,

其中, 布置于所述第一接触点与所述第五电压线之间的二极管的阻抗和布置于所述第二接触点与所述第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于所述第二接触点与所述第二电压线之间的二极管的阻抗和布置于所述第二接触点与所述第三电压线之间的二极管的阻抗中的至少一个。

33. 根据权利要求 26 所述的液晶显示器, 进一步包括栅极电压产生器, 其产生用于接通所述开关元件的栅极接通电压和用于断开所述开关元件的栅极断开电压。

34. 根据权利要求 33 所述的液晶显示器, 其中, 所述驱动电路芯片包括所述栅极电压产生器。

35. 根据权利要求 26 所述的液晶显示器, 其中, 所述驱动电路芯片作为 COG (玻璃覆晶封装) 型安装在所述基板单元上。

36. 根据权利要求 26 所述的液晶显示器, 其中, 所述栅极驱动器集成于所述基板单元。

37. 根据权利要求 1 所述的液晶显示器, 其中,

所述第二电压线具有第一和第二断开单元;

所述第三电压线具有第三和第四断开单元;

所述第一和第二二极管布置于所述第二电压线和所述第一二极管单元之间的接触点的外侧; 以及

所述第三和第四二极管布置于所述第三电压线和所述第二二极管单元之间的接触点的外侧。

38. 根据权利要求 37 所述的液晶显示器，其中，所述第一和第二二极管组在向后方向连接。
39. 根据权利要求 38 所述的液晶显示器，其中，第一接触点邻近于所述第五电压线布置。
40. 根据权利要求 38 所述的液晶显示器，其中，第二接触点邻近于所述第六电压线布置。
41. 根据权利要求 38 所述的液晶显示器，其中，所述第一和第一接触点分别邻近于所述第五和第六电压线布置。
42. 根据权利要求 39、40、和 41 中的任一权利要求所述的液晶显示器，其中，所述二极管由晶体管组成，所述晶体管的输入端子和控制端子分别彼此连接，并且在其断开时具有相同的电压。
43. 根据权利要求 38 所述的液晶显示器，其中，所述第一和第二接触点分别布置于所述第一和第二二极管组的中心。
44. 根据权利要求 43 所述的液晶显示器，其中，所述二极管由晶体管组成，所述晶体管的输入端子和控制端子彼此连接，

其中布置于所述第一接触点与所述第五电压线之间的二极管的阻抗和布置于所述第二接触点与所述第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于所述第二接触点与所述第二电压线之间的二极管的阻抗和布置于所述第二接触点与所述第三电压线之间的二极管的阻抗中的至少一个。

-
45. 根据权利要求 38 所述的液晶显示器, 进一步包括栅极电压产生器, 其产生用于接通所述开关元件的栅极接通电压和用于断开所述开关元件的栅极断开电压。
 46. 根据权利要求 45 所述的液晶显示器, 其中, 所述驱动电路芯片包括所述栅极电压产生器。
 47. 根据权利要求 38 所述的液晶显示器, 其中, 所述驱动电路芯片作为 COG (玻璃覆晶封装) 型安装在所述基板单元上。
 48. 根据权利要求 38 所述的液晶显示器, 其中, 所述栅极驱动器集成于所述基板单元。

液晶显示器

技术领域

本发明涉及一种液晶显示器。

背景技术

通常情况下，液晶显示器（LCD）包括设置有像素电极和共同电极的两个基板的液晶（LC）基板单元，以及在两个基板之间的具有介电各向异性的 LC 层。像素电极排列成矩阵并且连接于诸如薄膜晶体管（TFT）的开关元件上，以依次供给成行的数据电压。共同电极覆盖上部基板的整个表面并且接收共同电压。像素电极、共同电极，以及 LC 层在电路层面上形成 LC 电容器，并且 LC 电容器与连接到其上的开关元件一起作为像素的基本单元。

LCD 是一种通过向置于两个基板之间的液晶层施加电场并且调节电场的场强以调整通过液晶层的光的传输从而来显示图像的装置。同时，为防止 LC 层由于单向电场造成的恶化，数据电压的极性在每一帧、每一行、每一点相对于共同电压均反相，或者数据电压的极性与共同电压的极性一起反相。

LCD，作为一种小和中等尺寸的显示装置，被应用于一种迅速发展并且在内侧和外侧均具有基板单元的所谓双显示装置。

双显示装置包括安装在内侧的主基板单元；安装在外侧的辅助基板单元；设置有信号线以传输来自外设的输入信号的驱动柔性印

刷电路薄膜(FPC);将主基板单元与辅助基板单元连接的辅助FPC;以及控制上述元件的集成芯片。

该LCD包括设置有像素的基板单元,其包括开关元件和显示信号线;向显示信号线的栅极线提供栅极接通电压和栅极断开电压以接通/断开开关元件的栅极驱动器;以及向显示信号线的数据线提供数据信号以经由已接通的开关元件将数据电压施加于像素的数据驱动器;以及产生控制信号和驱动信号以用于控制主基板单元和辅助基板单元(其通常作为COG(玻璃覆晶封装)型安装)的集成芯片。另外,栅极驱动器可与开关元件一起形成从而集成于基板单元的边缘上。

各个高电压线和低电压线沿着基板单元的边缘设置在内侧与外侧以防止LCD制作过程的静电破坏。包括多个二极管的二极管单元连接在高电压线和低电压线之间,并且数据线与二极管单元连接从而将进入基板单元中心的静电经由预定途径释放出去,以保护基板单元。

高电压线和低电压线连接在集成芯片和栅极驱动器之间,并且在正常的运行模式下,例如手机分别传输栅极接通电压和栅极断开电压。

在不运行的待命模式(stand-by mode)下,集成芯片将0V接地电压施加于低电压线并且将2.8V至3.0V(电压)施加于高电压线。这样,当待命模式变为运行模式时,高电压线的负载减少以基于具有较高电压的栅极接通电压应用于高电压线而促进集成芯片的运行。

在这种情况下,二极管在其断开时作为电阻器起到区分高压线和低压线之间的电压的作用。当泄漏电流流入到与二极管单元连接

的数据线时，经由开关元件液晶电容器充电以表示像素电压。这样，液晶层运行，从而在没有显示图像的待命模式下沿着数据线会显示条纹。

发明内容

本发明用于解决条纹问题。

本发明提供了一种液晶显示器，包括具有两个基板的基板单元以及置于两个基板之间的液晶层，该液晶显示器包括：多个像素，每个像素均包括开关元件；栅极线和数据线，其与开关元件连接；栅极驱动器，其用于向栅极线提供栅极信号；驱动电路芯片，其用于向数据线提供数据电压；多个传送栅极，其连接于数据线和驱动电路芯片之间；第一至第三电压线，其沿着基板单元的边缘以环形布置；第四至第六电压线，其沿着基板单元的边缘以环形布置，并且分别布置在第一至第三电压线的外侧；第一二极管单元，包括串联于第二电压线与第五电压线之间的第一二极管组，其中第一二极管组包括多个二极管；以及第二二极管单元，包括串联于第三电压线与第六电压线之间的第二二极管组，其中第二二极管组包括多个二极管。

经由传送栅极，每个数据线的一端连接于第一二极管组之间，其另一端连接于第二二极管组之间，并且数据线与第一二极管组之间的第一接触点和数据线 with 第二二极管组之间的第二接触点中的至少一个小于液晶的阈值电压。第一和第二二极管组在反向偏压方向连接。第一接触点邻近于第五电压线布置，而第二接触点邻近于第六电压线布置。第一和第二接触点分别邻近于第五和第六电压线布置。

二极管由晶体管组成，该晶体管的栅极和漏极分别彼此连接，并且在其断开时具有相同的阻抗。第一和第二接触点分别在第一和第二二极管组的中心布置。

二极管由晶体管组成，该晶体管的栅极和漏极彼此连接，其中，布置于第一接触点与第五电压线之间的二极管的阻抗和布置于第二接触点与第六电压线之间的二极管的阻抗中的至少一个的阻抗小于布置于第二接触点与第二电压线之间的二极管的阻抗和布置于第二接触点与第三电压线之间的二极管的阻抗中的至少一个的阻抗。

液晶显示器进一步包括栅极电压产生器，其产生用于接通开关元件的栅极接通电压和用于断开开关元件的栅极断开电压。驱动电路芯片包括栅极电压产生器，并且其作为 COG（玻璃覆晶封装）型安装在基板单元上。栅极驱动器集成于基板单元。

同时，第一和第二二极管设置于第二电压线上，且第一和第二二极管以相反方向互相连接；并且第三和第四二极管设置于第三电压线上，且第三和第四二极管在彼此相对的方向连接。第一和第二二极管布置于第二电压线和第一二极管单元之间的接触点的外侧，第三和第四二极管布置于第三电压线和第二二极管单元之间的接触点的外侧，以及第一和第二二极管与第三和第四二极管连接于其阳极端子。

第一和第二二极管组在向后方向连接。第一接触点邻近于第五电压线布置。第二接触点邻近于第六电压线布置。第一和第二接触点分别邻近于第五和第六电压线布置。

二极管由晶体管组成，该晶体管的输入端子和控制端子分别彼此连接，并且其断开时具有相同的阻抗。第一和第二接触点分别在第一和第二二极管组的中心布置。

二极管由晶体管组成，该晶体管的输入端子和控制端子彼此连接，其中，布置于第一接触点与第五电压线之间的二极管的阻抗和布置于第二接触点与第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于第二接触点与第二电压线之间的二极管的阻抗和布置于第二接触点与第三电压线之间的二极管的阻抗中的至少一个阻抗。

液晶显示器进一步包括栅极电压产生器，其产生用于接通开关元件的栅极接通电压和用于断开开关元件的栅极断开电压。

驱动电路芯片包括栅极电压产生器。驱动电路芯片作为 COG（玻璃覆晶封装）型安装在基板单元。栅极驱动器集成于基板单元上。

同时，第一和第二电阻设置于第二电压线上，而第三和第四电阻设置在第三电压线上。第一和第二电阻布置于在第二电压线与第一二极管单元之间的接触点的外侧，而第三和第四电阻布置于第三电压线和第二二极管单元之间的接触点的外侧。

第一和第二二极管组在向后方向连接。第一接触点邻近于第五电压线布置。第二接触点邻近于第六电压线布置。第一和第二接触点分别邻近于第五和第六电压线布置。

二极管还包括晶体管，该晶体管的输入端子和控制端子分别彼此连接，并且在断开时其具有相同的阻抗。第一和第二接触点分别在第一和第二二极管组的中心布置。

二极管可包括晶体管，该晶体管的输入端子和控制端子彼此连接，其中，布置于第一接触点与第五电压线之间的二极管的阻抗和布置于第二接触点与第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于第二接触点与第二电压线之间的二极管的阻抗和布置于第二接触点与第三电压线之间的二极管的阻抗中的至少一个。

液晶显示器进一步包括栅极电压产生器，其产生用于接通开关元件的栅极接通电压和用于断开开关元件的栅极断开电压。驱动电路芯片包括栅极电压产生器。驱动电路芯片作为 COG（玻璃覆晶封装）型安装在基板单元上。栅极驱动器可集成于基板单元上。

同时，第二电压线具有第一和第二断开单元；第三电压线具有第三和第四断开单元；其中，第一和第二二极管布置于第二电压线和第一二极管单元之间的接触点的外侧；而第三和第四二极管布置于第三电压线和第二二极管单元之间的接触点的外侧。

第一和第二二极管组在向后方向连接。第一接触点邻近于第五电压线布置。第二接触点邻近于第六电压线布置。第一和第二接触点分别邻近于第五和第六电压线布置。

二极管由晶体管组成，该晶体管的输入端子和控制端子分别彼此连接，并且在其断开时具有相同的电压。第一和第二接触点分别布置于第一和第二二极管组的中心。

二极管由晶体管组成，该晶体管的输入端子和控制端子彼此连接，其中，布置于第一接触点与第五电压线之间的二极管的阻抗和布置于第二接触点与第六电压线之间的二极管的阻抗中的至少一个阻抗小于布置于第二接触点与第二电压线之间的二极管的阻抗

和布置于第二接触点与第三电压线之间的二极管的阻抗中的至少一个。

液晶显示器进一步包括栅极电压产生器，其产生用于接通开关元件的栅极接通电压和用于断开开关元件的栅极断开电压。驱动电路芯片包括栅极电压产生器。驱动电路芯片作为 COG（玻璃覆晶封装）型安装在基板单元上。栅极驱动器集成于基板单元上。

附图说明

通过以下结合附图对根据本发明优选实施例的描述，本发明将会变得更加显而易见，其中：

图 1 是根据本发明实施例的 LCD 的示意性布局图；

图 2 是根据本发明实施例的 LCD 的框图；

图 3 示出了根据本发明实施例的 LCD 的像素的结构以及等效电路图；

图 4 是根据本发明实施例的 LCD 的示意图；

图 5 是图 4 中所示的 LCD 的部分放大图；

图 6A 和 6B 是根据本发明另一实施例的电路图；以及

图 7 至图 9 是根据本发明另一实施例的示意性电路图。

具体实施方式

以下参照附图更加全面地描述本发明，在所述附图中示出了本发明的优选实施例。然而，本发明可以以不同的形式实现而不应局限于在此所阐述的实施例。

附图中，为了清楚起见扩大了层和区域的厚度。通篇中相同的标号指向相同的部件。应当理解，当诸如层、薄膜、区域、基底、基板等部件被指“位于”另一个部件上时，是指其可以直接地位于另一个部件上或者在其中也可存在干涉部件。相反地，当部件被指“直接”位于另一个部件上时，是指其间没有干涉部件。

图 1 是根据本发明实施例的 LCD 的示意性布局图；图 2 是根据本发明实施例的 LCD 的框图；图 3 示出了根据本发明实施例的 LCD 的像素的结构以及等效电路图。

参照图 1，根据本发明实施例的 LCD 包括两个基板单元，主基板单元 **300M** 以及辅助基板单元 **300S**。FPC **650** 附着在主基板单元 **300M** 上，辅助 FPC **680** 附着在基板单元 **300M** 和辅助基板单元 **300S** 之间，以及集成芯片 **700** 安装在主基板单元 **300M** 上。

FPC **650** 附着在主基板单元 **300M** 的一侧并且具有在折叠状态露出辅助基板单元的开口 **690**。

FPC **650** 包括连接器 **660**，在其下侧信号从外设中，以及用于将集成芯片 **700** 与基板单元 **300M** 和 **300S** 电连接的多个信号线（未示出）中被输入。通过充分放大，信号线在集成芯片 **700** 的连接点以及基板单元 **300M** 和 **300S** 的附着点上形成衬垫（未示出）。

辅助 FPC **680** 在主基板单元 **300M** 的另一侧与辅助基板单元 **300S** 的一侧之间连接，并且设置有助于将集成芯片 **700** 与辅助基板单元 **300S** 电连接的信号线 **SL2** 和 **DL**。

基板单元 **300M** 和 **300S** 分别包括形成屏幕的显示区 **310M** 和 **310S**，以及周边区 **320M** 和 **320S**。周边区 **320M** 和 **320S** 可包括用于遮挡光的挡光层（未示出）（“黑阵”）。FPC **650** 和 **680** 连接到周边区 **320M** 和 **320S** 的光遮挡区。

每个基板单元 **300M** 和 **300S** 均包括：多个显示信号线，其又包括多个栅极线 G_1-G_n 和多个数据线 D_1-D_m ；如图 2 所示的多个像素 **PX**，其连接到其上并且基本上以矩阵形态排列；以及提供信号给栅极线的栅极驱动器 **400**。绝大多数的像素 **PX** 和显示信号线 G_1-G_n 、 D_1-D_m 布置在显示区 **310M** 和 **310S**，而栅极驱动器 **400M** 和 **400S** 位于周边区 **320M** 和 **320S**。

此外，部分数据线 D_1-D_m 通过辅助 **FPC 680** 与辅助基板单元 **300S** 连接。也即，两个基板单元 **300M** 和 **300S** 共用部分数据线 D_1-D_m ，其中线 **DL** 在图 1 中被示出。

显示信号线 G_1-G_n 和 D_1-D_m 设置于下部基板 **100** 并且包括传送栅极信号的多个栅极线 G_1-G_n （即，所谓的扫描线）以及传送数据信号的多个数据线 D_1-D_m 。栅极线 G_1-G_n 基本上在行的方向延伸并相互平行，数据线 D_1-D_m 基本上在列的方向延伸并相互平行。**FPC 650** 的衬垫，连接器 **680M** 和 **680S** 的衬垫，以及每个基板单元 **300M** 和 **300S** 的衬垫利用焊料或者各向异性导电薄膜（ACF）相互电连接。

每个像素 **PX** 包括与显示线 G_1-G_n 和 D_1-D_m 连接的开关元件 **Q**，以及与开关元件 **Q** 连接的 **LC 电容器 C_{LC}** 和存储电容器 **C_{ST}** 。也可不需要存储电容器 **C_{ST}** 。

可以是 **TFT** 的开关元件 **Q** 位于下部基板 **100** 上，并且具有三个端子：与栅极线 G_1-G_n 之一连接的控制端子；与数据线 D_1-D_m 之一连接的输入端子；以及与 **LC 电容器 C_{LC}** 和存储电容器 **C_{ST}** 连接的输出端子。

如图 3 所示, 基板单元 **300** 包括下部基板 **100**、上部基板 **200**、以及置于其间的 LC 层 **3**, 并且显示信号线 G_1-G_n 和 D_1-D_m 和开关元件 **Q** 位于上部基板 **100** 上。

LC 电容器 C_{LC} 包括位于下部基板 **100** 上的像素电极 **190**, 位于上部基板上 **200** 的共同电极 **270**, 以及在电极 **190** 与 **270** 之间的作为电介质的 LC 层 **3**。像素电极 **190** 与开关元件 **Q** 连接, 共同电极 **270** 形成于覆盖上部基板 **200** 的整个表面上, 并接受共同电压 V_{COM} 。可选地, 呈棒状或者条状的像素电极 **190** 和共同电极 **270** 可位于下部基板 **100** 上。

存储电容器 C_{ST} 是用于 LC 电容器 C_{LC} 的辅助电容器。存储电容器 C_{ST} 包括像素电极 **190** 和位于下部基板 **100** 上的单独信号线(未示出), 并通过绝缘体与像素电极 **190** 重叠, 且接收诸如共同电压 V_{com} 的预定电压。可选地, 通过绝缘体与像素电极 **190** 重叠的存储电容器 C_{ST} 包括像素电极 **190** 和称为前栅极线的邻近栅极线。

为了色彩显示, 每个像素 **PX** 唯一地表示三原色中的一种, 例如红、绿、蓝的其中之一(空间分隔), 或者连续地实时表示三原色(时间分隔), 从而获得所需的颜色。图 2 示出了空间分隔的实施例, 其中, 每个像素 **PX** 包括代表与像素电极 **190** 面对的上部基板 **200** 的区域中的三原色之一的滤色器 **230**。可选地, 滤色器 **230** 设置于在下部基板 **100** 上的像素电极 **190** 之上或之下。

在基板单元 **300** 的下和上部基板 **100** 和 **200** 的外表面附着有用偏光的一对偏光器(未示出)。

栅极电压产生器 **750** 产生栅极接通电压 V_{on} 和栅极断开电压 V_{off} , 以用于施加到图 1 示出的栅极驱动器 **400M** 和 **400S** 上。

栅极驱动器 **400M** 和 **400S** 合成栅极接通电压 V_{on} 和栅极断开电压 V_{off} 以产生应用于 G_1-G_n 的栅极电压。栅极驱动器 **400M** 和 **400S** 与像素 PX 的开关元件 Q 共同形成以集成, 并且分别通过信号线 **SL1** 和 **SL2** 与集成芯片 **700** 连接。

通过位于连接器 **660** 和 FPC **650** 上的信号线将外部信号提供给集成芯片 **700**, 以及通过位于周边区 **320M** 和辅助 FPC **680** 上的信号线, 集成芯片提供已处理的信号用于控制主基板单元 **300M** 和辅助基板单元 **320M**。如图 2 所示, 集成芯片 **700** 包括栅极电压产生器 **750**、灰度电压产生器 **800**、数据驱动器 **500**, 以及信号控制器 **600**。

灰度电压产生器 **800** 产生与像素 PX 的透射率相关的一组或者两组灰度电压。当产生两组灰度电压时, 其中一组灰度电压对于共同电压 V_{com} 具有正极性, 而另一组的灰度电压对于共同电压 V_{com} 具有负极性。

数据驱动器 **500** 与基板单元 **300** 的数据线 D_1-D_m 连接, 并且从灰度电压产生器 **800** 提供的灰度电压中选择数据电压, 并将其提供给数据线 D_1-D_m 。

信号控制器 **600** 控制栅极驱动器 **400** 和数据驱动器 **500**。

参照图 1 和 2, 下面将详细说明显示装置的运行。

信号控制器 **600** 从外设 (未示出) 接收图像信号 R、G、B 和控制图像信号 R、G、B 的显示的输入控制信号。输入控制信号包括, 例如, 垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、主时钟 $MCLK$ 、以及数据使能信号 DE 。在产生栅极控制信号 $CONT1$ 、数据控制信号 $CONT2$ 、以及开关控制信号 $CONT3$ 之后, 并且在响应输入控制信号处理适用于基板 **300M** 和 **300S** 的操作的图像信号 R、G、和 B

之后，信号控制器 **600** 向栅极驱动器 **400M** 和 **400S** 提供栅极控制信号 CONT1，向数据驱动器 **500** 提供已处理的图像信号 DAT 和数据控制信号 CONT2，以及向传送栅极 TG1-TG6 提供开关控制信号 CONT3。

栅极控制信号 CONT1 包括用于指示栅极驱动器的帧的开始垂直同步开始信号 STV、用于控制栅极接通电压 V_{on} 的输出时间的栅极时钟信号 CPV、以及用于限定栅极接通电压 V_{on} 的宽度的输出使能信号 OE。

数据控制信号 CONT2 包括用于指示数据驱动器 **500** 的水平周期的开始的水平同步开始信号 STH、用于命令数据驱动器 **500** 向数据线 D_1 - D_m 施加适当数据电压的负载信号 LOAD 或者 TP、数据时钟信号 HCLK、以及用于反相数据电压的极性（相对于共同电压 V_{com} ）的反相控制信号 RVS。

开关控制信号 CONT3 控制传送栅极 TG1-TG6 并具有高低电平。

数据驱动器 **500** 从信号控制器 **600** 接受用于行像素的已处理的图像信号 DAT，以及响应来自信号控制器 **600** 的数据控制信号 CONT2 将处理的图样信号 DAT 转变为从灰度电压产生器 **800** 所提供的灰度电压中选择的模拟数据电压。

响应来自信号控制器 **600** 的栅极控制信号 CONT1，栅极驱动器 **400M** 和 **400S** 将栅极接通电压 V_{on} 提供到栅极线 G_1 - G_n ，从而接通与栅极线 G_1 - G_n 连接的开关元件 Q。

数据驱动器 **500** 将数据电压提供到用于开关元件 Q 的接通时间的相应的数据线 D_1 - D_m （该时间被称为“一个水平周期”或者“1H”，并且等于水平同步信号 Hsync、数据使能信号 DE、和栅极时钟信号

CPV 的一个周期)。通过已接通的开关元件 Q 将数据电压依次提供到相应的像素 PX。

数据电压和施加于像素 PX 的共同电压 Vcom 之间的差值表示为 LC 电容器 C_{LC} 的充电电压, 即像素电压。液晶分子具有取决于像素电压的大小而不同的取向, 并且该取向决定了通过 LC 电容器 C_{LC} 的光的极性。偏光器将光的极性转换为光的透射率。

通过重复上述的过程, 在一帧期间所有的栅极线 G_1 - G_n 顺次接收栅极接通电压 Von, 从而将数据电压提供到所有的像素 PX。当结束一帧之后开始下一帧时, 控制提供到数据驱动器 500 的反相控制信号 RVS, 从而使得数据电压的极性反相 (“帧反相”)。反相控制信号可被控制从而使得一帧中流入数据线的数据电压的极性反相 (即 “行反相”、“点反相”), 或者一个包中的数据电压的极性反相 (即 “列反相”、“点反相”)。

下面参照图 4 - 图 9 详细介绍根据本发明实施例的 LCD。

图 4 是根据本发明实施例的 LCD 的示意图, 以及图 5 是图 4 中所示的 LCD 的部分放大图。

将以图 4 中所示的主基板单元 300M 为例进行说明。

参照图 4, 集成电路 700 设置于基板单元 300M 的下侧部, 以及栅极驱动器 400M 集成于其右侧。在显示区 DA 的周边区, 以顺时针或者逆时针方向, 高电压线 31, 31a, 31b 与低电压线 32, 32a, 32b 在集成电路 700 与栅极驱动器 400M 之间环形连接。

电压线 31 与 32 在集成电路 700 和栅极驱动器 400M 之间连接, 而电压线 31a 和 32a 分别以相对集成电路 700 的顺时针和逆时针方向连接在其间。电压线 31b 和 32b 分别在电压线 31 和 32 之间与电

压线 **31a** 和 **32a** 之间连接。高电压线 **31**、**31a**、和 **31b** 设置于内侧，低电压线 **32**、**32a**、**32b** 设置于外侧，而高电压线 **31** 和 **31a** 与低电压线 **32** 和 **32a** 通过栅极驱动器 **400M** 相互连接。

集成芯片 **700** 的各条通道 **33** 与三个传送栅极 TG 连接，并且每个传送栅极 TG 与每条数据线 D_1 - D_m 的之一连接。

此外，二极管单元 **35** 和 **36** 在两个电压线 **31a** 和 **32a** 之间与两个电压线 **31b** 和 **32b** 之间分别连接。

二极管单元 **35** 包括在反向偏压方向从低电压线 **32a** 连接到高电压线 **31a** 的多个二极管 $d1$ - $d4$ ，而二极管单元 **36** 包括在反向偏压方向从低电压线 **32b** 连接到高电压线 **31b** 的多个二极管 $d5$ 和 $d6$ 。

在这种情况下，二极管单元 **35** 与数据线 D_1 - D_m 连接，而二极管单元 **36** 与通道 **33** 连接。数据线 D_1 - D_m 在两个二极管 $d1$ 和 $d2$ 之间连接并且通道在两个二极管 $d5$ 和 $d6$ 之间连接。

这样，电流不会从高电压线 **31a** 和 **31b** 流向低电压线 **32a** 和 **32b**，以及在静电进入基板单元 **300M** 的中心以后，该静电通过数据线 D_1 - D_m 或者分别在二极管 $d1$ 和 $d2$ 以及二极管 $d5$ 和 $d6$ 之间连接的通道 **33** 释放。

当断开时，二极管 $d1$ - $d6$ 作为电阻器运行并且电阻器的电阻值相同，两个二极管 $d1$ 和 $d2$ 之间的电压值通过采用标准电压分配器技术而确定。例如，当高电压线 **31a** 的电压为 3V 以及低电压线 **32a** 的电压为 0V 时，在二极管 $d1$ 和 $d2$ 之间的电压为 0.75V，该电压被施加于数据线 D_1 - D_m ，这样，LC 电容器 C_{LC} 被充入相同的电压。然而，LC 在 1V 或者更大的范围（其为阈值电压）内运行，而不在阈值电压或者更小的范围内运行。例如，对于正常黑色模式的 LCD，LC 不能在 0.75V 工作，这样，LCD 的屏幕显示黑色。

相应地，当 LCD，比如在手机上的 LCD，处于待命模式时，即使由于电流泄漏导致 LC 电容器被充电，屏幕也不会显示白色的条纹。

类似地，二极管单元 36 包括二极管 d5 和 d6，并且通道 33 与二极管 d5 和 d6 之间的共同接线连接。对二极管单元 35 的描述也适用于其后的二极管单元 36。

虽然在图 5 示出了四个二极管 d1-d4 和两个二极管 d5 和 d6，但是其数目也可不同。

如上述，当二极管 d1-d4 具有相同的阻抗，数据线 D_1 - D_m 在二极管 d1-d4 之间非对称地连接，也即，更邻近低电压线 32a 连接而且每根数据线中的电压低于 LC 的阈值电压。

图 6A 和 6B 示出了根据本发明另一实施例的数据线 D_1 - D_m 与二极管单元 35 连接的结构。

参照图 6A，与图 5 所示不同，数据线，例如数据线 D_1 在两个二极管 d2 和 d3 之间连接，其具有对称的结构，其中，二极管相对于两个二极管 d2 和 d3 之间的接触点设置相同的数目。

在这种情况下，如图 6B 所示，每个二极管 d1-d4 可通过例如具有相互连接的栅极和漏极的 NMOS 晶体管 M1-M4 来实现。在晶体管 M1-M4 中，调整通道的宽度和长度以控制用于调整阻抗的漏电流。也即，漏电流与通道的宽度成正比并且与通道的长度成反比，以及用于两个晶体管 M1 和 M2 的通道宽度大于用于两个晶体管 M3 和 M4 的通道宽度，这样，两个晶体管 M1 和 M2 的阻抗小于两个晶体管 M3 和 M4 的阻抗，从而得到如图 5 所示的相同电压。

阻碍或者降低高电压线 **31a** 和 **31b** 的电压，从而降低数据线的电压，正如下面将参照图 7 至图 9 予以说明的。

图 7 至图 9 示出了根据本发明另一实施例的 LCD 的结构。

如图 7 所示，二极管 **d3-d13** 设置于高电压线 **31a** 和 **31b** 上。图 8 中，电阻器 **R1-R4** 设置于高电压线 **31a** 和 **31b** 上，以及图 9 中，高电压线 **31a** 和 **31b** 为断开。

参照图 7，集成芯片 **700** 在逆时针方向，即，朝向栅极驱动器 **400M** 提供上述的恒定电压，即 **3V**，同时其也在顺时针方向提供恒定电压。通过栅极驱动器 **400M** 在逆时针方向将电压传输到高电压线 **31a**，并且以顺时针方向传输。在右侧以逆时针方向，二极管 **d12** 和 **d13** 在反向偏压方向上设置，以及二极管 **d8** 和 **d9** 也在栅极驱动器 **400M** 的输出侧以反向偏压方向设置。同样地，在左侧以顺时针方向，二极管 **d10** 和 **d11** 在反向偏压方向上设置，以及二极管 **d6** 和 **d7** 也在反向偏压方向上设置。

相应地，分别地与二极管 **35** 和 **36** 连接的高电压线部分 **31c** 和 **31d** 由于二极管 **d6-d13** 而不具有施加到其上的电压，因此基本上处于浮动状态。这样，尽管在高电压线 **31c** 和 **31d** 有小电流泄漏，但是与二极管单元 **35** 和 **36** 连接的数据线 D_1 - D_m 中的电压仍会低于 **LC** 的阈值电压。

参照图 8，电阻器 **R1-R4** 设置在二极管 **d5-d12** 的位置上。相应地，由于电阻器 **R1-R4** 造成的电压降，高电压线 **31a** 和 **31b** 提供低于上述 **3V** 的电压，这样，与高电压部分 **31c** 连接的数据线 D_1 - D_m 中的电压更低。

图 7 至图 9 中所示的实施例可应用于图 5 至图 6B 所示的实施例中。例如，对于图 7 所示的实施例，连接到二极管单元 35 和 36 的数据线 D_1 - D_m 的位置也可设为非对称。

以这种方式，数据线 D_1 - D_m 与具有同样阻抗的二极管单元 35 和 36 非对称地连接，或者与二极管单元 35 和 36 对称地连接，其特征发生了改变以降低数据线 D_1 - D_m 中的电压。另外，减少了电流泄漏。

此外，高电压线断开，或者在向后的方向上，电阻器或二极管设置于高电压线上，这样，降低或者阻碍了施加于高电压线上的电压，从而降低了数据线中的电压。相应地，每个数据线中的电压会低于阈值电压，从而防止条纹缺陷。

以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

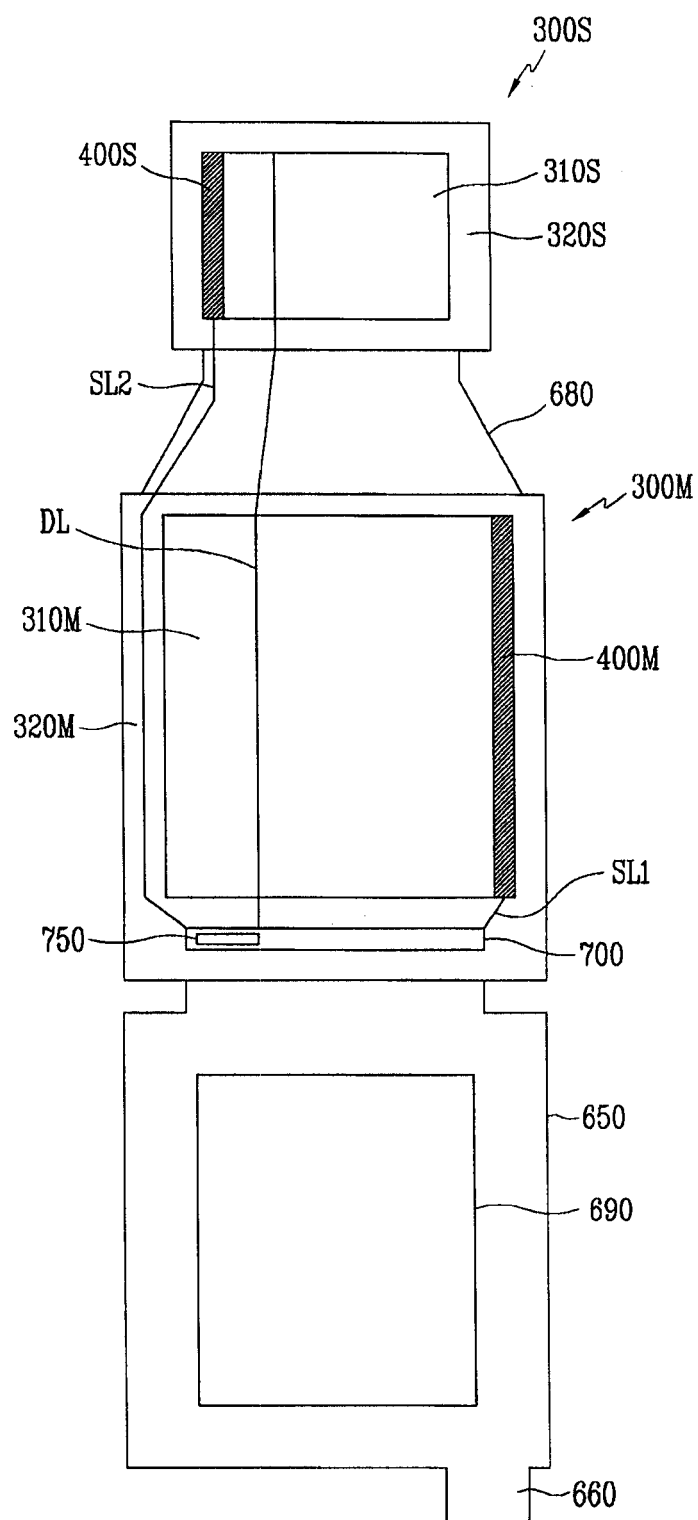
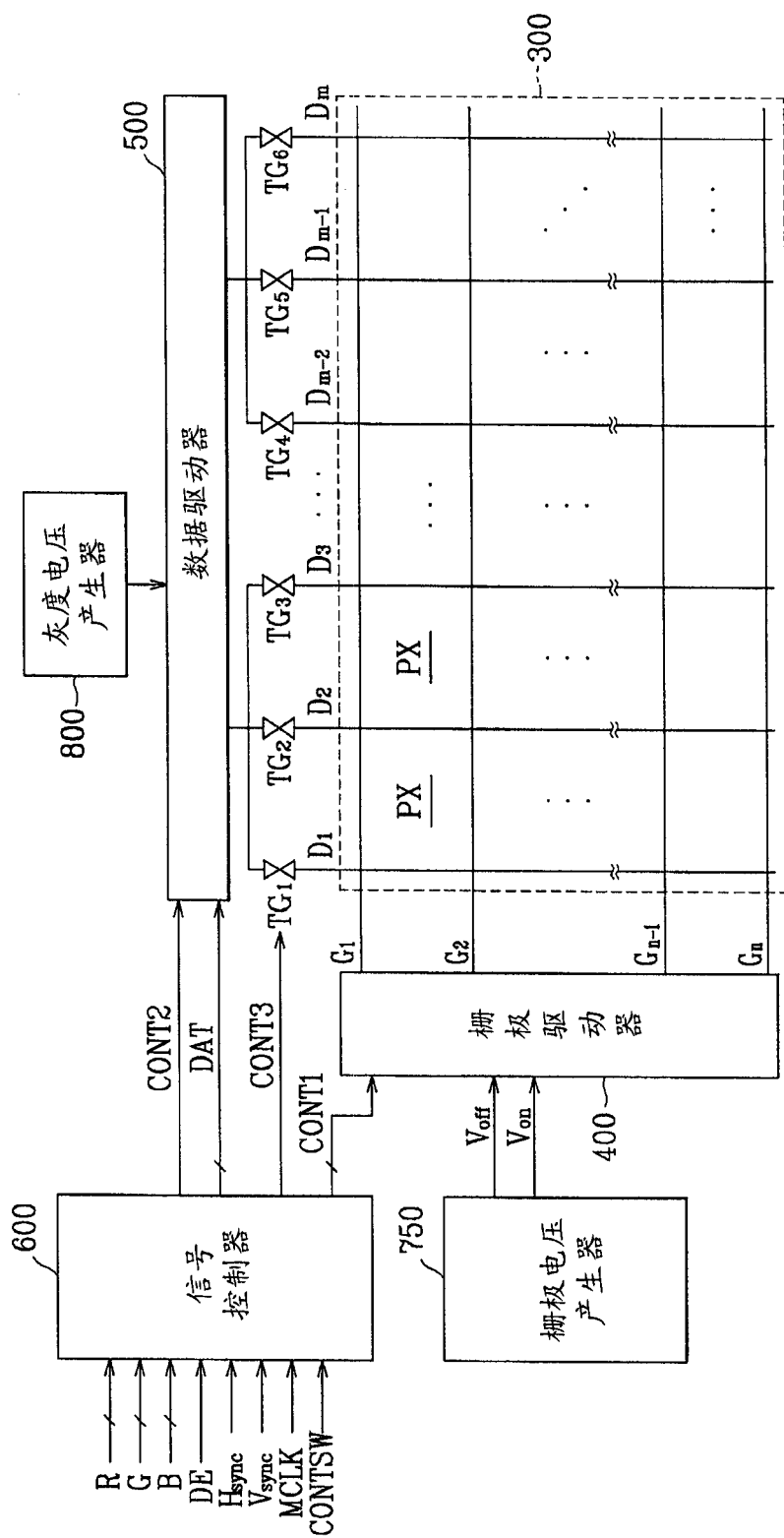


图 1



2
图

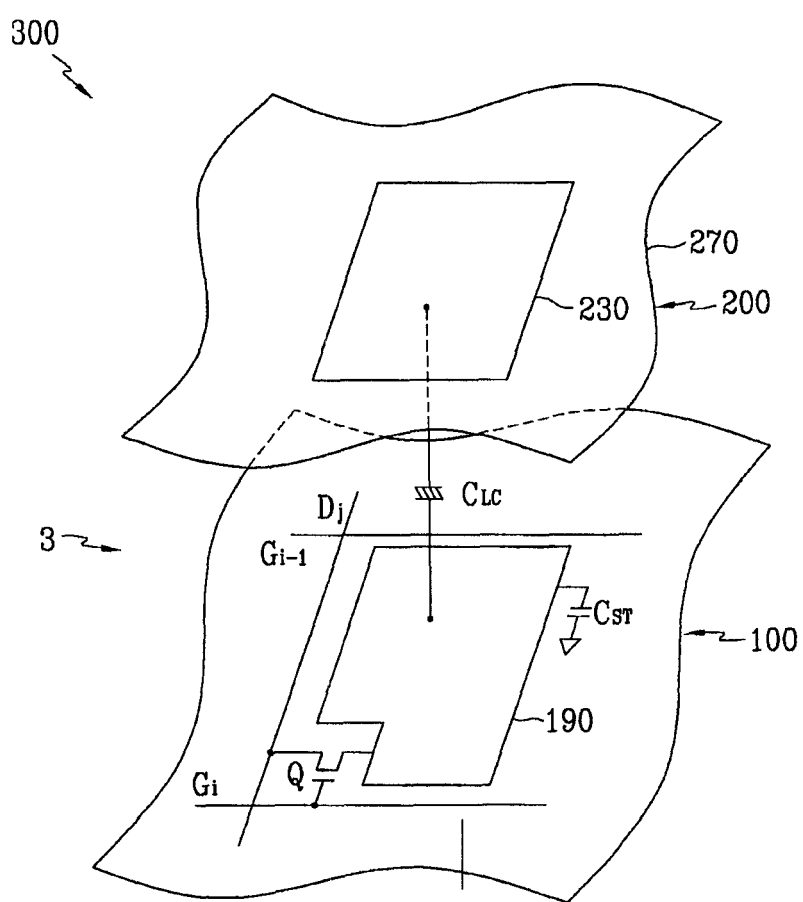


图 3

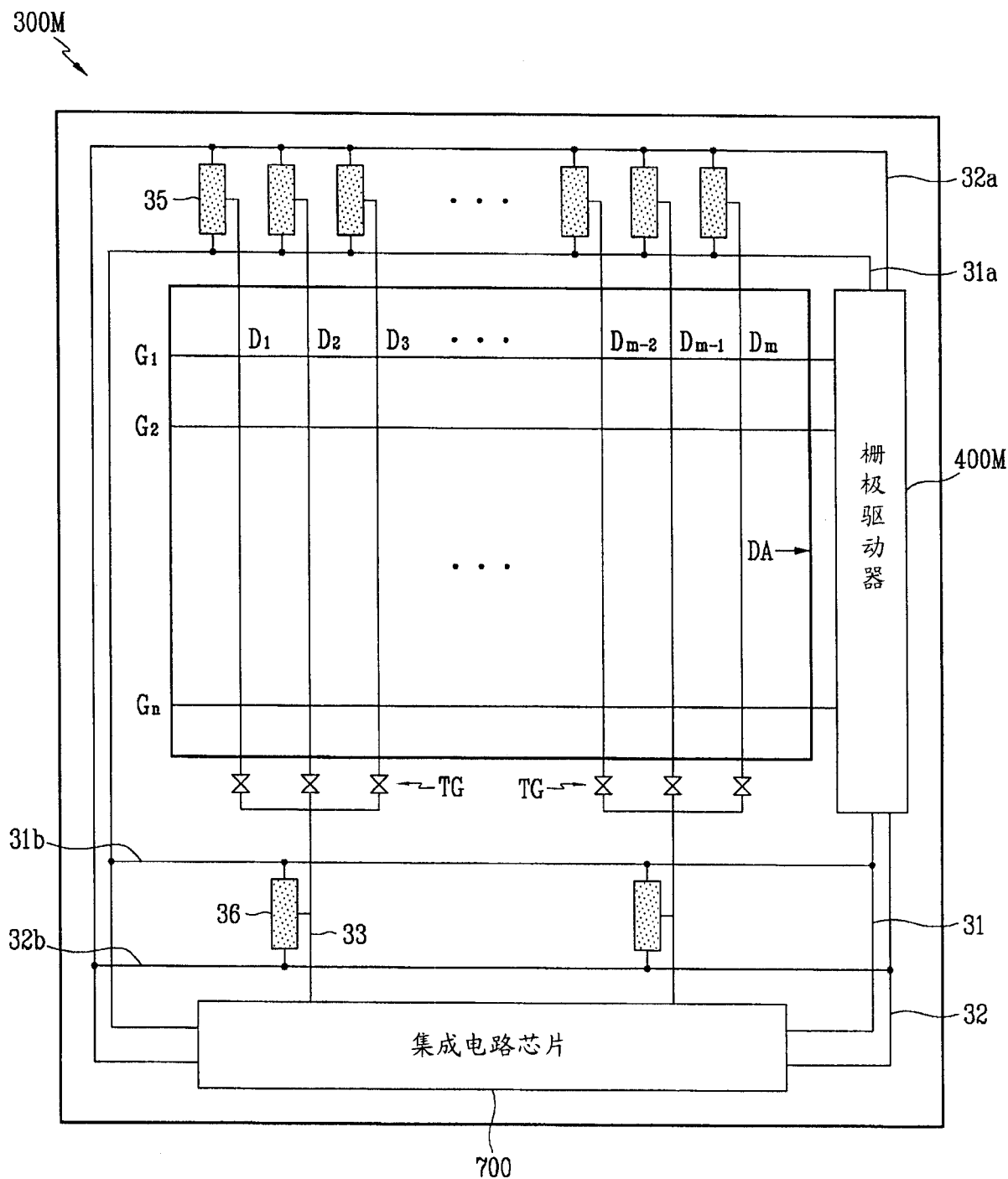


图 4

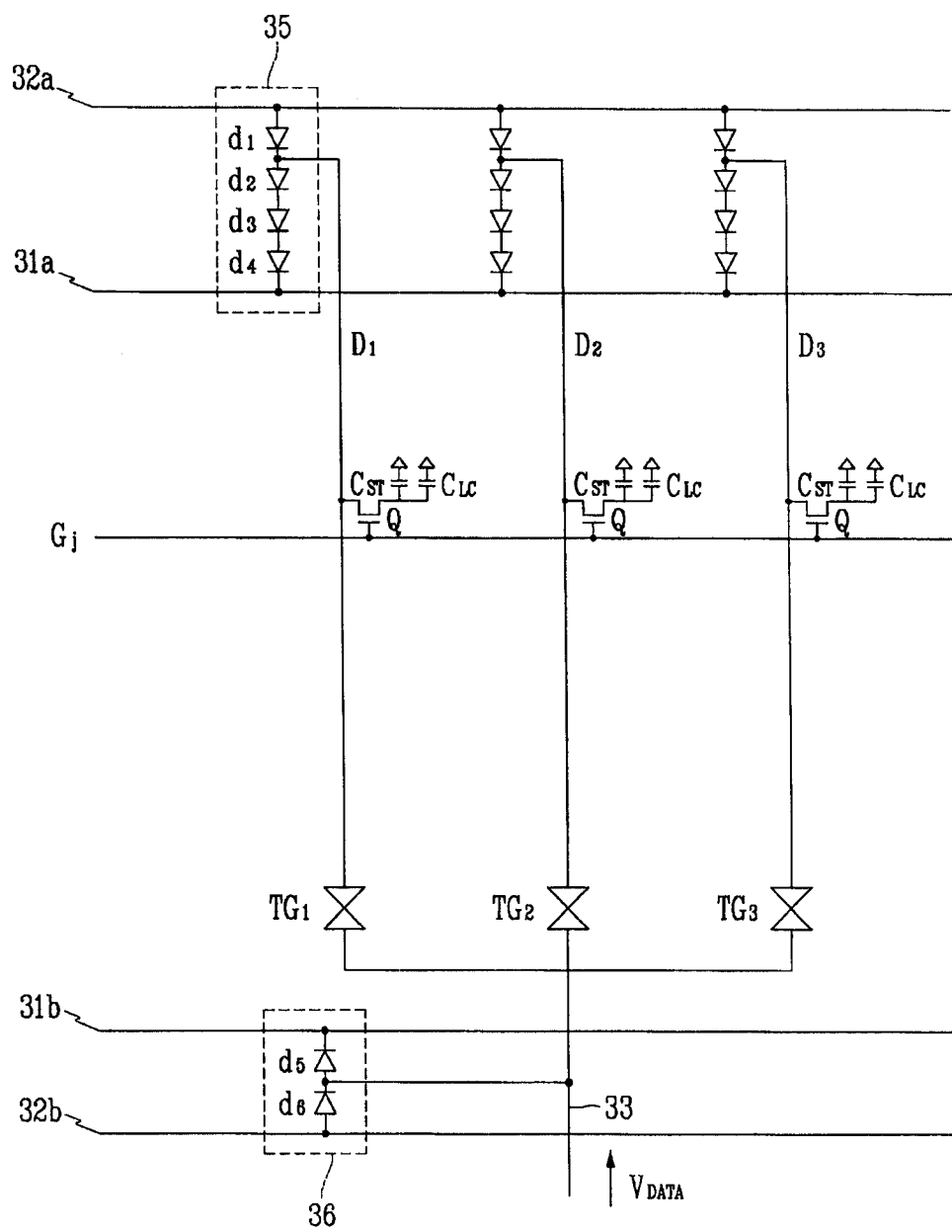


图 5

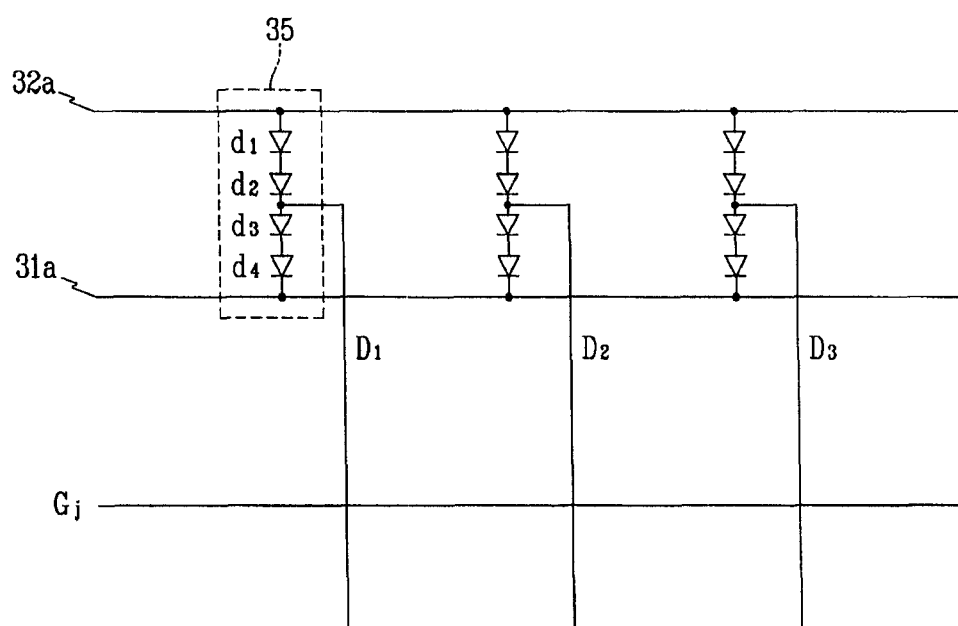


图 6A

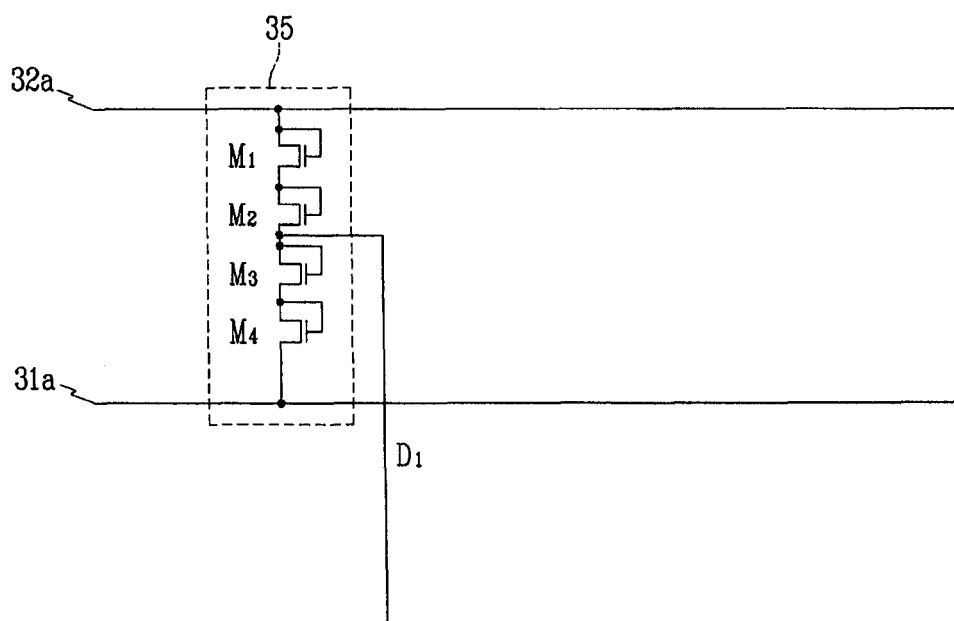


图 6B

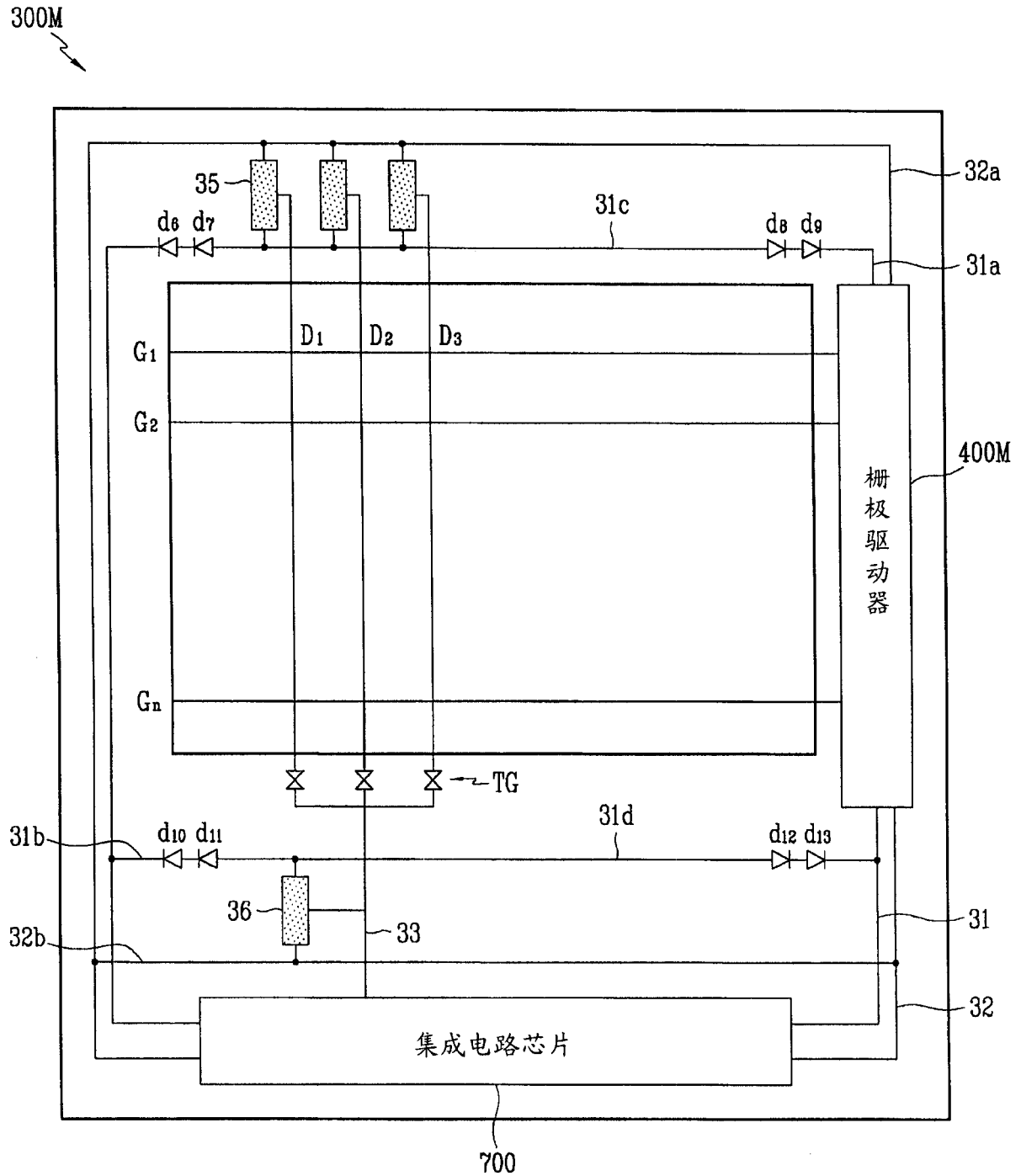


图 7

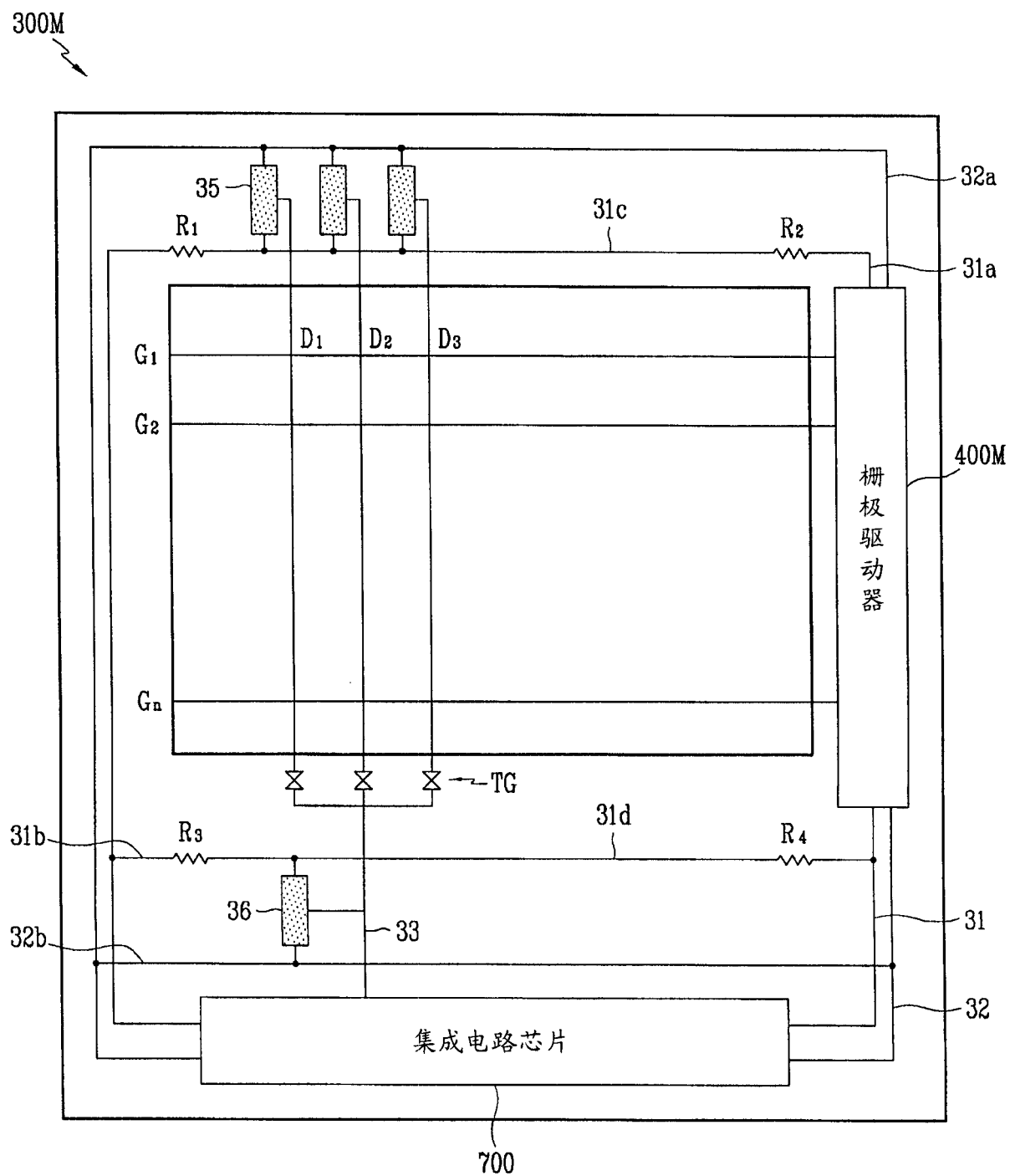


图 8

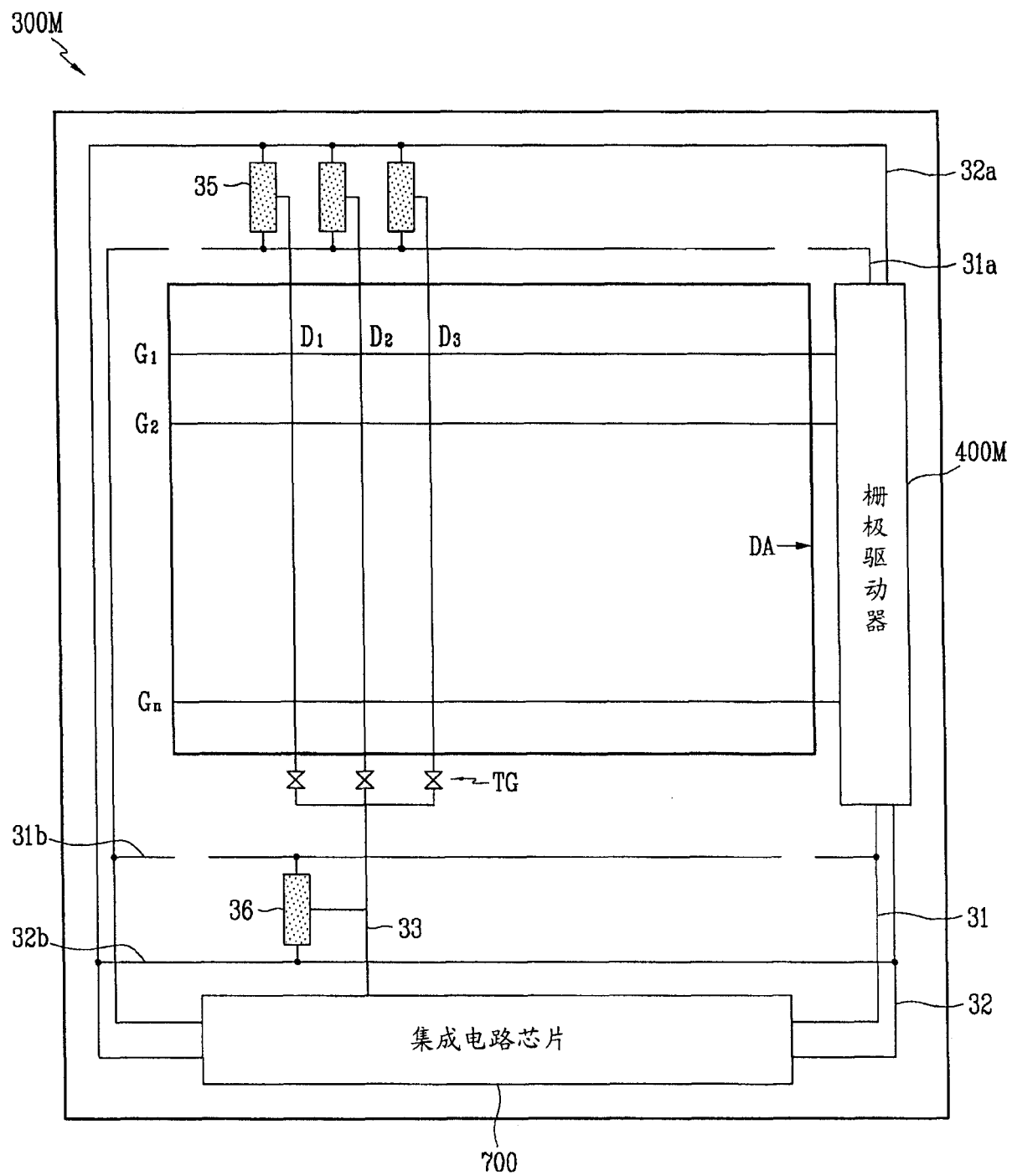


图 9

专利名称(译)	液晶显示器		
公开(公告)号	CN1811534A	公开(公告)日	2006-08-02
申请号	CN200610001497.4	申请日	2006-01-19
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	崔弼模 朴泰炯		
发明人	崔弼模 朴泰炯		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G02F1/1368 G02F1/136204 G09G2330/06 G02F1/13306 G09G2320/0233 G09G2330/02 G02F2001/133342 G02F1/13454 G09G3/3648		
代理人(译)	李伟		
优先权	1020050007127 2005-01-26 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器，包括沿着基板单元的边缘以环形布置的第一至第三电压线；沿着基板单元的边缘以环形布置并且分别位于第一至第三电压线的外侧的第四至第六电压线；包括在第二电压线与第五电压线之间串联的第一二极管组的第一二极管单元，其中第一二极管组包括多个二极管；以及包括在第三电压线与第六电压线之间串联的第二二极管组的第二二极管单元，其中第二二极管组包括多个二极管。经由传送栅极，每个数据线的一端连接在第一二极管组之间并且其另一端连接在第二二极管组之间。

