



[12] 发明专利申请公开说明书

[21] 申请号 200410056736.7

[43] 公开日 2005年2月16日

[11] 公开号 CN 1581277A

[22] 申请日 2004.8.12

[21] 申请号 200410056736.7

[30] 优先权

[32] 2003. 8. 14 [33] JP [31] 2003 - 293318

[32] 2004. 2. 17 [33] JP [31] 2004 - 040128

[71] 申请人 东芝松下显示技术有限公司

地址 日本东京

[72] 发明人 木谷正克 宫武正树

[74] 专利代理机构 上海专利商标事务所

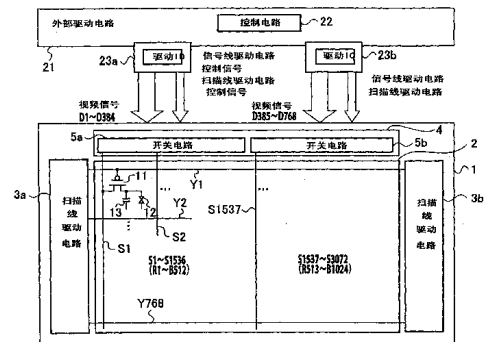
代理人 李家麟

权利要求书 1 页 说明书 21 页 附图 39 页

[54] 发明名称 液晶显示器件

[57] 摘要

为了减少驱动集成电路的规模，并阻止信号线选择驱动中的不均匀显示，在这个液晶显示器件中，关于其中一条视频输出线相应 N 条信号线的每组，通过模拟开关 ASW 切换信号线并将其连接到视频输出线。这样，视频输出线的数量就减少为 1/N。进一步，关于第 L 条扫描线，对每组而言，首先选择供给其极性在第 L - 1 条扫描线和第 L 条扫描线之间倒置的视频信号的信号线，且随后选择供给其极性没有倒置的视频信号的信号线。这样，其中极性没有倒置的且没有电压变化出现的视频信号就被随后供给到信号线。



1. 一种液晶显示器件，包含：

像素显示部分，其中像素被布置在多条扫描线和多条信号线的各个交处；
驱动集成电路，其通过视频输出线供给视频信号；

开关电路，其每个将从 N 条信号线 (N 是不小于 3 的整数) 选择的信号线连接到关于每组的视频输出线，其中来自所述驱动集成电路的所述每条视频输出线相应 N 条信号线；以及

控制电路，其首先选择供给其极性在第 $L-1$ 条线 (L 是不小于 1 的整数) 和第 L 条线之间倒置的视频信号的信号线，随后选择供给其极性没有倒置的视频信号的信号线，这是关于所述每组在将视频信号通过所述信号线写到第 L 条扫描线中的各个像素中的。

2. 如权利要求 1 所述的液晶显示器件，其特征在于所述控制电路控制要首先在每组中选择的多条信号线的选择顺序，以及随后要以所述各个像素的写条件被均匀分布在整个显示屏上的方式而选择的多条信号线的选择顺序，所述写条件涉及关于每条所述信号线的第 $L-1$ 条线和第 L 条线之间视频信号极性倒置的出现以及要被选择为第 $S-1$ (S 是不小于 1 的整数) 条的信号线和要被选择为第 S 条的信号线之间视频信号极性倒置的出现。

3. 如权利要求 1 所述的液晶显示器件，其特征在于所述控制电路改变要首先在每组中选择的信号线的所述选择顺序，以及随后关于具有其间固定间隔的每帧而选择的信号线的所述选择顺序。

液晶显示器件

相关应用的相互参照

本申请基于申请于 2003 年 8 月 14 日的日本专利申请 2003-293318 和申请于 2004 年 2 月 17 日的日本专利申请 2004-40128，并要求其优先权利；日本专利申请的整个内容作为参考合并于此。

技术领域

本发明涉及有源矩阵液晶显示器件。

背景技术

在字处理器、个人计算机、便携式电视机和类似的装置中，薄和重量轻的显示器件被广泛应用。特别的，由于实现具有低能量消耗的薄和重量轻的液晶显示器件易于实现，所以液晶显示器件已经有了广泛的发展。因此，我们能以较低的价格购买具有高分辨力和大尺寸屏幕的液晶显示器件。

在液晶显示器件中，薄膜晶体管(TFT)被布置在多条信号线和多条扫描线之间的各个交处，该有源矩阵液晶显示器件彩色复制性能很好，且具有较少的余象(afterimages)。这样，我们认为有源矩阵液晶显示器件将成为将来的主流。

在传统有源矩阵液晶显示器件中，驱动信号线和扫描线的驱动电路在不同于具有布置在其上的信号线和扫描线的阵列基片的基片上成形。这样，将整个液晶显示器件小型化是不可能的。因此，对在阵列基片上整体形成驱动电路的制造过程已经有了广泛的发展。

在使用非晶硅 TFT 的液晶显示器件中，通过使用 TAB（带自动化压焊）方法将 TCP（带运载包）安装在驱动集成电路（集成电路）上，该驱动集成电路（集成电路）从阵列基片的外部象信号线供给视频信号。然而，连同高清晰度像素的实现一起，在用于将驱动集成电路连接到阵列基片的阵列基片上连接布线的数量就增加了。这样，在这些连接布线之间获取充分的节距是困难的。

同时, 在使用多晶硅 TFT 的液晶显示器件中, 扫描线驱动电路和信号线驱动电路可整体成形于阵列基片上。这样, 可减少外部连接部分的数量。进一步, 可获得成本降低和连接布线数量的减少。作为通过进一步减少外部连接部分数量而实现成本减少的技术, 例如, 存在信号线选择驱动, 这在日本专利发行出版号 2001-312255 中做了说明。这个技术要减少驱动集成电路的规模, 这是通过将驱动集成电路扩展的视频输出线的数量减半的方式来实现的, 其中允许每个视频输出线相应阵列基片上的两条信号线, 且该两条信号线中的任何一条可被有选择的切换并连接到视频输出线上。

进一步, 作为用于驱动将视频信号写到像素中的信号线的方法, 已知 V 线倒置驱动方法(V line inversion drive method)和 H/V 倒置驱动方法(H/V inversion drive method)。在 V 线倒置驱动方法中, 被供给到关于每个垂直扫描周期信号线的视频信号的极性在正和负之间切换, 且具有倒置极性的视频信号被供给到相邻的信号线。在 H/V 线倒置驱动方法中, 被供给到关于每个水平扫描周期信号线的视频信号的极性在正和负之间切换, 且具有倒置极性的视频信号被供给到相邻的信号线。

然而, 当 V 线倒置驱动方法被应用到信号线选择驱动时, 存在由关于整个像素极性分布导至的偏差。这样, 很有可能出现这样的问题, 即称作串扰的显示失效, 其具有在显示视窗模式时沿视窗模式的踪迹。

进一步, 当 H/V 倒置驱动方法被应用到信号线选择驱动时, 由于视频信号的倒置周期短, 加上诸如增加的能量消耗这样的传统问题, 所以存在下面的问题。特别的, 在网版光栅显示(half-tone raster display)中, 当视频信号被供给到选择的信号线时, 视频信号通过其自身像素和其自身信号线之间的耦合电容而改变漂浮(floating)状态中相邻信号线的电压, 它分别在其自身像素和相邻信号线之间, 以及在其自身信号线和相邻信号线之间。这样, 存在这样的问题, 即在将电压写到关于每条信号线的像素中时存在差异, 且出现不均匀显示。

发明内容

本发明的目标是提供能够减少驱动集成电路规模并阻止在采用信号线选择驱动情况下的不均匀显示的液晶显示器件。

本发明的第一方面是液晶显示器件, 其包括: 像素显示部分, 其中像素被

布置在多条扫描线和多条信号线的各个交点上；驱动集成电路，其通过视频输出线供给视频信号；开关电路，其每个将从 N 条信号线 (N 是整数 3 或更大的数) 选择的信号线连接到关于其中来自驱动集成电路的每条视频输出线相应 N 条信号线的每组的视频输出线；以及控制电路，其首先选择视频信号将其极性在供给第 $L-1$ 条线 (L 是不小于 1 的整数) 和第 L 条线之间倒置的信号线，然后选择供给其极性没有被倒置的视频信号的信号线，这是关于在将视频信号通过信号线写到第 L 条信号线中的各个像素中的每组的。

在本发明中，对其中每条视频输出线相应 N 条信号线的每组，该选择的信号线与视频输出线相连。这样，视频输出线的数量就被减少到 $1/N$ ，且驱动集成电路的规模也减少了。

进一步，关于第 L 条扫描线，对每组而言，首先选择在第 $L-1$ 条扫描线与第 L 条扫描线之间供给将其极性倒置的视频信号的信号线，然后选择供给其极性没有被倒置的视频信号的信号线。特别的，极性没有倒置的视频信号没有电压变化，且相邻的信号线不受电压变化的影响。这样，这样的视频信号就被随后供给到信号线。因此，所有的信号线可将视频信号写到像素中，而不受电压变化的影响。

如上所述，根据本发明，通过减少驱动集成电路的规模，可获取成本降低并且抑制能量消耗。进一步，由于所有的信号线不受电压变化的影响，各个像素的电压不会变化。因此，可防止不均匀显示。这样，可实现能够进行高质量图像显示的液晶显示器件。

本发明的第二方面是控制电路控制首先要在每组中选择的多条信号线的选择顺序，以及控制要随后以各个像素被均匀分布在整个显示屏上的写条件这样的方式而选择的多条信号线的选择顺序，该写条件涉及关于每条信号线的第 $L-1$ 条线和第 L 条线之间视频信号极性倒置的出现以及在选择为第 $S-1$ 条 (S 是不小于 1 的整数) 的信号线和要选择为第 S 条的信号线之间视频信号的极性倒置的出现。

在本发明中，信号线的选择顺序被控制，这样以使均匀的分布关于所有信号线的视频信号的写条件。这样，由写缺乏 (write deficiency) 导致的不均匀显示很难出现。

本发明的第三方面是控制电路改变首先在每组中选择的信号线的选择顺序，而且改变随后选择的信号线的选择顺序，这是对具有其间固定间隔的每

帧而言的。

在本发明中，可在多个帧中获取各个像素中有效电压的平均平衡。因此，当平均有效电压被视为整个屏幕时，其被规则布置。这样，不均匀显示很难出现。

附图说明

图 1 是根据一个实施例示意性示出液晶显示器件配置的电路框图。

图 2 示出在前述液晶显示器件中的驱动集成电路和开关电路的框图。

图 3 示出在前述开关电路中基本开关块的电路简图。

图 4 示出关于对 4 条信号线选择的 2H2V 倒置驱动方法，在第 n 个帧的各个像素中视频信号的极性和信号线的选择顺序。

图 5 示出关于对 4 条信号线选择的 2H2V 倒置驱动方法，在第 $n+1$ 个帧的各个像素中视频信号的极性和信号线的选择顺序。

图 6 示出随着对每条信号线的时间经过，各个模拟开关的开和关状态。

图 7 示出关于对 4 条信号线选择的 4H4V 倒置驱动方法，在第 n 个帧的各个像素中视频信号的极性和信号线的选择顺序。

图 8 示出关于对 4 条信号线选择的 4H4V 倒置驱动方法，在第 $n+1$ 个帧的各个像素中视频信号的极性和信号线的选择顺序。

图 9 的上表格示出在一个水平扫描周期内选择信号线的顺序以及对每个像素的视频信号极性。图 9 的下表格基于上表格中视频信号的选择顺序和极性示出应用 4 个写条件(A)到(D)的表格。

图 10 的上表格示出当信号线的选择顺序被控制这样以将 4 个写条件(A)到(D)均匀分布在整个显示屏幕上时，对每个像素的视频信号极性和信号线的选择顺序。图 10 的下表格基于上表格中视频信号的选择顺序和极性示出应用 4 个写条件的表格。

图 11 示出在一个像素电极外围部分中的等效电路。

图 12 示出各个像素的极性以及在第 n 帧中信号线的选择顺序。

图 13 的上部示出在第 n 帧中已选择信号线(Sig2)和其相邻的信号线(Sig3)的电压波形。图 13 的下部示出与信号线(Sig2)相连的各个像素的电压波形。

图 14 的上部示出第 n 帧中已选择信号线(Sig5)和其相邻的信号线(Sig6)的电压波形。图 14 的下部示出与信号线(Sig5)相连的各个像素的电压波形。

图 15 的上部示出第 n 帧中已选择信号线(Sig8)和其相邻的信号线(Sig9)的电压波形。图 15 的下部示出与信号线(Sig8)相连的各个像素的电压波形。

图 16 的上部示出第 n 帧中已选择信号线(Sig11)和其相邻的信号线(Sig12)的电压波形。图 16 的下部示出与信号线(Sig11)相连的各个像素的电压波形。

图 17 的上部示出第 n 帧中已选择信号线(Sig14)和其相邻的信号线(Sig15)的电压波形。图 17 的下部示出与信号线(Sig14)相连的各个像素的电压波形。

图 18 的上部示出第 n 帧中已选择信号线(Sig17)和其相邻的信号线(Sig18)的电压波形。图 18 的下部示出与信号线(Sig17)相连的各个像素的电压波形。

图 19 的上部示出第 n 帧中已选择信号线(Sig20)和其相邻的信号线(Sig21)的电压波形。图 19 的下部示出与信号线(Sig20)相连的各个像素的电压波形。

图 20 的上部示出第 n 帧中已选择信号线(Sig23)和其相邻的信号线(Sig24)的电压波形。图 20 的下部示出与信号线(Sig23)相连的各个像素的电压波形。

图 21 示出当第 n 帧和第 $n+1$ 帧具有相同的写顺序时, 第 $n+1$ 帧中各个像素的极性和信号线的选择顺序。

图 22 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig2)和其相邻的信号线(Sig3)的电压波形。图 22 的下部示出与信号线(Sig2)相连的各个像素的电压波形。

图 23 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig5)和其相邻的信号线(Sig6)的电压波形。图 23 的下部示出与信号线(Sig5)相连的各个像素的电压波形。

图 24 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig8)和其相邻的信号线(Sig9)的电压波形。图 24 的下部示出与信号线(Sig8)相连的各个像素的电压波形。

图 25 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig11)和其相邻的信号线(Sig12)的电压波形。图 25 的下部示出与信号线(Sig11)相连的各个像素的电压波形。

图 26 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig14)和其相邻的信号线(Sig15)的电压波形。图 26 的下部示出与信号线(Sig14)相连的各个像素的电压波形。

图 27 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig17)和其相邻的信号线(Sig18)的电压波形。图 27 的下部示出与信

号线(Sig17)相连的各个像素的电压波形。

图 28 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig20)和其相邻的信号线(Sig21)的电压波形。图 28 的下部示出与信号线(Sig20)相连的各个像素的电压波形。

图 29 的上部示出当与第 n 帧的相同写顺序被采用时, 第 $n+1$ 帧中的已选择信号线(Sig23)和其相邻的信号线(Sig24)的电压波形。图 29 的下部示出与信号线(Sig23)相连的各个像素的电压波形。

图 30 示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的各个像素的极性和信号线的选择顺序。

图 31 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig2)和其相邻信号线(Sig3)的电压波形。图 31 的下部示出与信号线(Sig2)相连的各个像素的电压波形。

图 32 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig5)和其相邻信号线(Sig6)的电压波形。图 32 的下部示出与信号线(Sig5)相连的各个像素的电压波形。

图 33 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig8)和其相邻信号线(Sig9)的电压波形。图 33 的下部示出与信号线(Sig8)相连的各个像素的电压波形。

图 34 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig11)和其相邻信号线(Sig12)的电压波形。图 34 的下部示出与信号线(Sig12)相连的各个像素的电压波形。

图 35 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig14)和其相邻信号线(Sig15)的电压波形。图 35 的下部示出与信号线(Sig14)相连的各个像素的电压波形。

图 36 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig18)和其相邻信号线(Sig17)的电压波形。图 36 的下部示出与信号线(Sig17)相连的各个像素的电压波形。

图 37 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧中的已选择信号线(Sig20)和其相邻信号线(Sig21)的电压波形。图 37 的下部示出与信号线(Sig20)相连的各个像素的电压波形。

图 38 的上部示出当写顺序在第 n 帧和第 $n+1$ 帧之间变化时, 在第 $n+1$ 帧

中的已选择信号线(Sig23)和其相邻信号线(Sig24)的电压波形。图 38 的下部示出与信号线(Sig23)相连的各个像素的电压波形。

图 39A 相对示出第 n 帧中各个像素的有效电压。图 39B 相对示出当第 n 帧和第 n+1 帧具有相同的写顺序时,在第 n+1 帧中的各个像素的有效电压。图 39C 示出第 n 帧和第 n+1 帧中的平均有效电压。

图 40A 相对示出第 n 帧中各个像素的有效电压。图 40B 相对示出当写顺序在第 n 帧和第 n+1 帧之间变化时,在第 n+1 帧中的各个像素的有效电压。图 40C 示出第 n 帧和第 n+1 帧的平均有效电压。

具体实施方式

第一实施例

如图 1 的电路框图中所示,这个实施例的液晶显示器件包括,玻璃阵列基片 1 上的像素显示部分 2;既被布置在像素显示部分 2 的左边末端,又被布置在像素显示部分 2 的右边末端的扫描线驱动电路 3a 和 3b;以及被布置在像素显示部分 2 上端的信号线驱动电路 4。另外,液晶显示器件包括外部驱动电路 21 和在阵列基片 1 外部的驱动集成电路 23a 和 23b。

在像素显示部分 2 中,来自扫描线驱动电路 3 的多条扫描线 Y1 到 Y768 和来自信号线驱动电路 4 的多条信号线 S1 到 S3072 被这样排列,以使它们互相交叉。在各个交点处,布置每个包括薄膜晶体管 11 的像素、液晶电容 12 以及辅助电容 13。薄膜晶体管 11 例如可为 MOS-TFT,其漏极端引线 with 液晶电容 12 和辅助电容 13 相连,其源极端引线 with 信号线 S 相连,其栅极引线 with 扫描线 Y 相连。

这里,XGA 显示板被假定为例子。特别的,像素显示部分包括 $1024 \times 3(\text{RGB}) = 3072$ 条信号线,768 条扫描线以及 $1024 \times 3(\text{RGB}) \times 768$ 个像素。

扫描线驱动电路 3 分别驱动扫描线 Y1 到 Y768。信号线驱动电路 4 分别驱动信号线 S1 到 S3072。信号线驱动电路 4 包括开关电路 5a 到 5b。开关电路 5a 驱动信号线 S1 到 S1536,且开关电路 5b 驱动信号线 S1537 到 S3072。

外部驱动电路 21 产生扫描线驱动用于控制扫描线驱动电路 3a 和 3b 的扫描线驱动电路控制信号,以及用于控制信号线驱动电路 4 中的开关电路 5a 和 5b 的信号线驱动电路控制信号,并且通过驱动集成电路 23a 和 23b 将这些控制信号分别发送到扫描线驱动电路 3a 到 3b 以及开关电路 5a 到 5b。进一步,

外部驱动电路 21 通过驱动集成电路 23a 和 23b 分别将视频信号发送到开关电路 5a 和 5b。

上述的扫描线驱动电路控制信号包括起动脉冲和时钟脉冲。信号线驱动电路控制信号包括开关控制信号 ASW1U、ASW2U、ASW3U 以及 ASW4U，其用于控制开关电路 5a 和 5b。这些控制信号由外部驱动电路 21 中的控制电路 22 产生。

驱动集成电路 23a 和 23b 具有使用 TAB 方法安装在其上的 TCP。来自驱动集成电路 23a 和 23b 的各条视频输出线通过开关电路 5a 和 5b 与各条信号线相连。

对其中每条视频输出线相应 N 条（N 是整数 3 或更大的数）信号线的每组而言，每个开关电路 5a 和 5b 在该 N 条信号线和开关中选择要连接到视频输出线的信号线，并将该信号线连接到视频输出线。

在这个实施例中，N 的数值被假定为例如 4。既然这样，4 条信号线在关于每条视频输出线其中切换，并连接到视频输出线。这样，视频输出线的数量就是信号线数量的 1/4。关于开关电路 5a，对 1536 条信号线而言就需要 384 条视频输出线。这样，在具有 3072 条信号线的整个 XGA 显示板中，仅需要每个具有 384 个视频输出线的输出终端的 2 个驱动集成电路 23。

若没有执行如上所述这样的开关连接，则需要相同驱动集成电路的 $3072/384=8$ 个。另一方面，这个实施例的液晶显示装置仅需要两个驱动电路。这样，其规模可显著减小。

驱动集成电路 23a 将视频信号 D1 到 D384 发送到开关电路 5a。驱动集成电路 23b 将视频信号 D385 到 D768 发送到开关电路 5b。

如图 2 的电路框图中所示，开关电路 5a 和 5b 包括每个相应 2 条视频输出线的基本开关电路 25。特别的，每个开关电路 5a 和 5b 包括 $384/2=192$ 个基本开关电路 25。

如图 3 的电路简图中所示，在视频信号 D1 到 D2 被输入的基本开关电路 25 中，发送视频信号 D1 的视频输出线被分叉为 4 条线。视频输出线分别通过模拟开关 ASW1 到 ASW4 与信号线 S1 到 S4 相连。这里，信号线 S1 到 S4 被称为第一组。

同样的，发送视频信号 D2 的视频输出线也被分叉为 4 条线。该视频输出线分别通过模拟开关 ASW5 到 ASW8 与信号线 S5 到 S8 相连。这里，信号

线 S5 到 S8 被称为第二组。

发送开关控制信号 ASW1U 的控制线与模拟开关 ASW1 和 ASW7 的各个栅极引出线相连。开关控制信号 ASW2U 的控制线与模拟开关 ASW2 和 ASW8 的各个栅极引出线相连。开关控制信号 ASW3U 的控制线与模拟开关 ASW3 和 ASW5 的各个栅极引出线相连。开关控制信号的 ASW4U 的控制线与模拟开关 ASW4 和 ASW6 的各个栅极引出线相连。

所有的模拟开关 ASW1 到 ASW8 都是 p 信道 TFT。当开关控制信号 ASW1U 具有低电压时，ASW1 和 ASW7 被开启，且视频信号被供给到信号线 S1 和 S7。当开关控制信号 ASW2U 具有低电压时，ASW2 和 ASW8 被开启，且视频信号被供给到信号线 S2 和 S8。当开关控制信号 ASW3U 具有低电压时，ASW3 和 ASW5 被开启，且视频信号被供给到信号线 S3 和 S5。当开关控制信号 ASW4U 具有低电压时，ASW4 和 ASW6 被开启，且视频信号被供给到信号线 S4 和 S6。其他的基本开关电路具有如上所述的相同配置。

接下来，将给出用于驱动信号线方法的说明。在用于选择并驱动信号线的方法中，当视频信号被供给到已选择的信号线时，视频信号改变处于漂浮状态的相邻信号线的电压，那里没有视频信号分别通过其自身像素和其自身信号线之间、其自身像素和相邻信号线之间，以及其自身信号线和相邻信号线之间的耦合电容来传播。这样，存在这样的问题，即在将电压写到关于每条信号线的像素中时存在差异，且会出现不均匀显示。

因此，为了在写过程中不导致这样的不均匀显示，这个实施例着重说明当供给到信号线的多条视频信号被倒置时，相邻的信号线受电压变化的影响，而且当多条视频信号没有被倒置时，相邻的信号线不受电压变化的影响。

更具体的说，在将视频信号通过信号线写到第 L 条（L 是整数 1 或更大的数）扫描线的各个像素，这是对其中一条视频输出线相应 N 条信号线的每组而言的，控制电路 22 控制选择信号线的顺序，这样以使首先选择供给其极性在第 L-1 条线和第 L 条线之间倒置的视频信号的信号线，然后选择供给其极性没有在第 L-1 条线和第 L 条线之间倒置的视频信号的信号线。

特别的，随后选择其极性没有倒置的信号线，这样以使完成写过程的处于漂浮状态的信号线不受写过程中相邻信号线电压变化的影响。

下面将说明上述控制方法的例子。这里，例如采用 2H2V 倒置驱动方法，其中 N 的数值被假定为 4，切换每 2 个水平扫描周期被供给到信号线的视频信

号的极性，而且每 3 条线其极性倒置的视频信号被供给到相邻的信号线。

如图 4 左边视图中所示，关于第 n 帧 (n 是正整数)，视频信号 D1 被供给的信号线 S1 列中的各个像素的极性是采用从 Y1 到 Y4 的顺序(++--+--...), 而且各个像素的极性每 2 个水平扫描周期就被倒置。在信号线 S2 列中各个像素的极性是以(+--+--+...)的顺序，信号线 S3 列中各个像素的极性是以(--+--+...+...)的顺序，而且信号线 S4 列中各个像素的极性是以(-+--+--+...)的顺序。上述各个像素的所有极性每 2 个水平扫描周期被倒置。

在这个实施例的驱动方法中，一个水平扫描周期被划分为 4 个选择周期，且提供具有互不相同选择信号线顺序的两组。因此，控制电路 22 产生开关控制信号 ASW1U 到 ASW4U，用于顺序开启每组中的 4 个模拟开关 ASW。在图 4 中，关于扫描线 Y2 的各个像素，和扫描线 Y1 的各个像素比较起来，极性在信号线 S2、S4、S6 和 S8 中倒置了，且极性没有在信号线 S1、S3、S5 和 S7 中倒置。

因此，关于第一组，首先选择其中极性倒置的信号线 S2 和 S4，且其后选择信号线 S1 和 S3。关于第二组，首先选择其中极性倒置的信号线 S6 和 S8，且其后选择信号线 S5 和 S7。尽管每组具有要首先选择的两条信号线，但还是可首先选择两条信号线中的任何一条。同样的，对要随后选择的两条信号线而言，选择顺序也是任意的。

这里，如在图 4 的中部视图所示的，关于扫描线 Y2，当一个水平扫描周期被分割为 4 个周期时，在第一选择周期中选择信号线 S4 和 S6，在第二选择周期中选择信号线 S2 和 S8，在第三选择周期中选择信号线 S3 和 S5，以及在第四选择周期中选择信号线 S1 和 S7。这样，在图 3 中所示的基本模拟开关块中，控制电路 22 将开关控制信号 ASW4U 设置为具有第一选择周期内的低电压，将开关控制信号 ASW2U 设置为具有第二选择周期内的低电压，将开关控制信号 ASW3U 设置为具有第三选择周期内的低电压，以及将开关控制信号 ASW1U 设置为具有第四选择周期内的低电压。

视频信号 D2 的极性是与视频信号 D1 的极性相反的。同时，通过模拟开关 ASW 的信号线 S1 到 S4 以及 S5 到 S8 的切换是分别在 S4 和 S6 之间，S2 和 S8 之间，S3 和 S5 之间以及 S1 和 S7 之间同时执行的。这样，如在图 4 左边视图中所示，信号线 S5 到 S8 的各列中像素的极性是与信号线 S1 到 S4 各列中像素的极性相同的。注意，如在图 4 右边视图中所示，概括各个像素的极性以

及选择信号线的顺序。

这里，假定网版光栅显示，这样以使正极性电压是 7V，而负极性电压是 3V。在第一组中，当注意力被集中在图 4 中扫描线 Y2 的行上时，在第一选择周期内选择信号线 S4，且该信号线的电压从 3V 变化到 7V。在这个变化的影响下，处于漂浮状态的相邻信号线 S3 和 S5 的电压也有改变。当在第二选择周期内选择信号线 S2 时，信号线 S2 的电压从 7V 变化到 3V。在这个变化的影响下，处于漂浮状态的相邻信号线 S1 和 S3 的电压也有改变。当在第三选择周期内选择信号线 S3 时，信号线 S3 的电压不从 3V 变化。这样，此时处于漂浮状态的相邻信号线 S2 和 S4 不受电压变化的影响。这条信号线 S3 受到第一选择周期内信号线 S4 电压变化的影响。然而，由于在第三选择周期内，视频信号被新近写到像素中，所以没有留下第一选择周期内电压变化的影响。最后，当在第四选择周期内选择信号线 S1 时，信号线 S1 的电压不从 7V 变化。这样，处于漂浮状态的相邻信号线 S2 不受电压变化的影响。在第二选择周期内，信号线 S1 受到信号线 S2 电压变化的影响。然而，由于在第四选择周期内，视频信号被新近写到像素中，所以没有留下第二选择周期内电压变化的影响。

如上所述，第一和第二选择具有倒置极性的信号线，第三和第四选择不具有倒置极性的信号线。因此，视频信号可被写到像素中，而不影响所有信号线上的电压变化。注意，这里，通过举第二行的扫描线 Y2 的例子而给出说明。然而，对所有其他行而言这均相同。

图 5 示出各个像素的极性以及关于第 $n+1$ 帧的选择信号线的顺序，这如图 4 中的情况。在第 $n+1$ 帧中，尽管各个像素的极性与第 n 帧中各个像素的极性相反，但选择信号线的顺序还是与第 n 帧中选择信号线的顺序相同的。

图 6 是其中关于每条扫描线概括各个模拟开关 ASW1 到 ASW4 的开和关状态的视图。图 6 中的圆形标记表明模拟开关 ASW 的开状态，而十字标记表明其关状态。例如，在扫描线 Y2 中，如上所述，模拟开关以 ASW4、ASW2、ASW3 和 ASW1 的次序被顺序开启。对第 n 帧和第 $n+1$ 帧而言情况也是相同的。

因此，根据这个实施例，对其中一条视频输出线相应 N 条信号线的每组而言，已选择的信号线通过模拟开关 ASW 被顺序连接到视频输出线。因此，视频输出线的数量就被减少到 $1/N$ 。这样，可减小驱动集成电路 23 的规模。因此，可获得成本减少和低能量消耗。

根据这个实施例，关于第 L 条扫描线，在每组中，首先选择供给其极性在第 L-1 条线和第 L 条线之间倒置的视频信号的信号线，然后选择供给其极性没有在该两条线之间倒置的视频信号的信号线。这样，极性没有倒置且没有电压变化的视频信号随后被供给到信号线。因此，视频信号可被写到像素中，而不影响所有信号线上的电压变化。这样，可防止不均匀显示，且可实现能够进行高质量图像显示的液晶显示器件。

注意，在这个实施例中，采用关于 4 条信号线选择的 2H2V 倒置驱动方法。然而，该方法并非限制于此。例如，如图 7 的第 n 帧中和图 8 的第 n+1 帧中所示，可采用关于 4 条信号线选择的 4H4V 倒置驱动方法，其中 N 的数值被假定为 4，每 4 个水平扫描周期被供给到扫描线的视频信号的极性被切换，并且供给其扫描线极性每 5 条线就被倒置的视频信号。既然这样，如在上述的情况下，也可防止不均匀显示，这是通过首先选择供给其极性倒置的视频信号的信号线，然后选择供给其极性没有倒置的视频信号的信号线而实现的。

进一步，通过控制如上所述的选择顺序，例如即使在采用关于 12 条信号线选择的 2H2V、3H3V、4H4V 或 6H6V 倒置驱动方法的情况下，也可同样的防止不均匀显示。进一步，通过使用如上所述的选择顺序，即使在采用关于 N 条信号线选择的 mHmV 倒置驱动方法的情况下（m 是 N 的除 1 以外的约数），可同样的防止不均匀显示。

进一步，尽管在这个实施例中，给出 XGA 显示板的说明，但本发明并非限制于此。本发明可同样应用到除 XGA 显示板以外的显示板，这诸如像 SXGA 显示板和 UXGA 显示板。

第二实施例

如在第一实施例中所述，在这样的情况下，即在一个水平扫描周期内，通过将视频信号切换到多条信号线而供给视频信号，信号线的数量越多，用于将视频信号供给到每条信号线的时间（以下称写时间）就变得越短。这样，信号线的选择在通过信号线进入像素的需要模拟电压的写被完成之前就被终止了。因此，可能出现进入像素的写缺乏。

有两个因素导致写缺乏，这包括：(i)在第 L-1 条线和第 L 条线之间视频信号的极性倒置（以下称为“垂直方向的极性倒置”）；以及(ii)在被选择为第 S-1 条（S 是整数 1 或更大的数）的信号线和被选择为第 S 条（以下称为“水平方向的极性倒置”）的信号线之间视频信号的极性倒置。

这样，关于在将视频信号的模拟电压写到已选择信号线的难度，存在如下通过因素(i)和(ii)组合的4个难度。

(A)最困难的写条件是当极性在垂直方向和水平方向均被倒置时的情况。(B)第二困难的条件是当极性仅在垂直方向被倒置的情况。(C)第三困难的情况是当极性仅在水平方向被倒置的情况。(D)最容易的写条件是当极性既没有在垂直方向，又没有在水平方向倒置的情况。

图9的上表格示出在一个水平扫描周期内选择信号线的顺序以及视频信号的顺序。在图9的下表格中，基于该上表格中的选择顺序和视频信号的极性而应用上述4个写条件(A)到(D)。例如，当注意力被集中到G1线中的第二行像素时，在垂直方向，视频信号的极性被从写到第一行中的正极性倒置为第二行中的负极性。同时，在水平方向，视频信号的极性被从R2线中第二行的正极性倒置为G1线中第二行的负极性。这样，这个像素的写条件就是(A)。

同样的，所有像素的写条件可被表达为如图9的下表格中所示的。这里，例如考虑到绿色光栅显示(Green raster display)的情况，我们就发现了如下内容。特别的，在图9中，当G1线和G3线具有相同的写条件时，所有写条件中最困难的条件(A)不包括在G2线中。

在如图9中所示的写顺序中，当在所有的写条件(A)到(D)的情况下均没有导致写缺乏时，没有显示问题。然而，若仅在所有写条件中的最困难条件(A)的情况下导致写缺乏，则存在G2线和G1线之间以及G2线和G3线之间液晶有效电压的差异。这样，就出现这样的问题，即差异如不均匀度(unevenness)一样变得容易看到。

因此，在这个实施例中，将给出其中防止这样的可见不均匀度的液晶显示器件的说明。注意，这个实施例的液晶显示器件的基本配置与第一实施例的类似。这样，这里，就省去重复的说明，将仅说明是第一和第二实施例之间差异的控制电路22的操作。

当注意力被集中在图9上表格中的第二行上时，在第一实施例中，以这种顺序首先选择供给其极性在第一和第二行之间倒置的视频信号的信号线R2线和G1线。其后，以这种顺序选择供给其极性没有倒置的视频信号的信号线B1线和R1线。关于这个选择顺序，对其中重复极性倒置相同模式的第四行而言，情况也是一样的。

同时，这个实施例中液晶显示器件的控制电路22控制首先要在每组中选

择的信号线的选择顺序，并控制随后要以写条件在整个显示屏上均匀分布的方式来选择的信号线的选择顺序。特别的，写条件涉及第 L-1 条线和第 L 条线之间视频信号极性倒置的出现，以及在要选择为第 S-1 条（S 是整数 1 或更大的数）的信号线和要被选择为第 S 条的信号线之间视频信号极性倒置的出现。

特别的，如在图 10 的上表格中所示，以这种顺序首先选择供给其极性在第一和第二行之间倒置的视频信号的信号线 G1 线和 R2 线。其后，以这种顺序选择供给其极性没有倒置的视频信号的信号线 R1 线和 B1 线。既然这样，在其中重复极性倒置相同模式的第四行中，要首先选择的信号线的选择顺序就变化为 R2 线和 G1 线的顺序。同时，要随后选择的信号线的选择顺序变化为 B1 线和 R1 线的顺序。同样的，也是关于第三行，首先在第一行中选择的多条信号线的选择顺序发生变化，且随后选择的多条信号线的选择顺序发生变化。

同样的控制其他行。进一步，与上述组一样，控制其他组。

以上述这样的写顺序，考虑到绿色光栅显示的情况。如在图 10 的下表格中示出的，G1、G2、G3 线的写条件分别包括条件(A)到(D)的相同数目。这样，即使写缺乏仅由条件(A)导致，所有的线还是都具有相同的写条件。结果，写缺乏如不均匀度一样变得难看见了。

因此，根据这个实施例，所有的信号线具有相同的写条件，这是通过控制首先在每组中选择的多条信号线的选择顺序，以及通过各个像素中的写条件被均匀分布在整个显示屏上的方式来随后选择的多条信号线的选择顺序而实现的。特别的，写条件涉及在各条信号线之间，第 L-1 条线和第 L 条线之间视频信号极性倒置的出现以及第 S-1 条线和第 S 条线之间视频信号极性倒置的出现。这样，有可能使由写缺乏导致的不均匀度难于显现。

第三实施例

如图 11 的等效电路中所示，每个像素通过耦合电容 C_{p1} 与其自身的信号线 S1 相连，并且通过耦合电容 C_{p2} 与相邻的信号线 S2 相连。进一步，每个像素通过耦合电容 C_{p3} 与定位于其上和其下的像素相连。在图 11 中， C_{lc} 是液晶显示电容且 C_{cs} 是辅助电容。

由其自身信号线 S1 的电压变化 dV_{sig_m} (sig_m 是信号线的数量) 引起的每个像素电极通过耦合电容 C_{p1} 接收的电压变化量被假定为 V_s 。由相邻信号

线 S2 的电压变化 dV_{sig_m+1} 引起的每个像素电极通过耦合电容 C_{p2} 接收的电压变化量被假定为 V_n 。由较低像素的电压变化 dV_{pix} 引起的每个像素电极通过耦合电容 C_{p3} 接收的电压变化量被假定为 V_v 。此时， V_s 、 V_n 和 V_v 可被表达如下：

$$V_s = (C_{p1}/C_{total}) \times dV_{sig_n} \quad \dots(1)$$

$$V_n = (C_{p2}/C_{total}) \times dV_{sig_n+1} \quad \dots(2)$$

$$V_v = (C_{p3}/C_{total}) \times dV_{pix} \quad \dots(3)$$

$$C_{total} = C_{p1} + C_{p2} + 2C_{p3} + C_{lc} + C_{cs}$$

图 12 是示出当考虑 R（红）、G（绿）和 B（蓝）时第 n 帧中各个像素极性和选择信号线顺序的视图。在图 12 中，例如注意力被集中在 G1 线的信号线上，这是在当 R1、G1、B1 和 R2 的信号线被假定为一组的时候。此时，在行 b 的一个水平扫描周期的第一选择周期内选择 G1 线，且负极性的视频信号被供给到那里。其后，G1 线的选择被释放，且供给的负电压在行 c 的一个水平扫描周期内的第四选择周期之前保持于 G1 线中的漂浮状态。随后，再次在行 c 的第四选择周期内选择 G1 线，且负极性的视频信号被供给到那里。其后，G1 线选择被释放，再次在行 d 的第二选择周期内选择 G1 线，且此时负极性视频信号被供给到那里。这个正极性在正极性视频信号被再次供给到行 e 的第三选择周期内之前保持在 G1 线中，且在随后的一个水平扫描周期（行 f （与行 b 相同）；未示出）的第一选择周期内供给负极性视频信号。假定上面是一个周期，则正和负极性视频信号被供给到 G1。

此时，例如，用于要被供给到 G1 线的视频信号极性倒置的时间安排(timing)是行 b 中的第一选择周期。同时，在行 d 中，时间安排是第二选择周期。通过这样的方式，由于一个水平扫描周期内的时间安排不同，所以存在信号线电压的极性变化。特别的，在 G1 线中，虽然正电压周期是 7，但是负电压周期是 9。如图 11 中所示，在保持周期阶段中像素电压通过各个耦合电容，由在两边的相邻信号线的电压改变而变化。这样，当存在上述信号线电压中的电极变化时，在像素保留的电压中也存在变化。电压中的这个变化变成加到液晶的有效电压。结果，出现了这样的问题，即看见如不均匀显示这样的差异。

因此，在这个实施例中，将给出其中防止这样的可见不均匀度的液晶显示器件的说明。注意，这个实施例的液晶显示器件的基本配置与第一实施例的

类似，且仅与控制电路 22 中信号线选择顺序内那里的不同。这样，这里，将省去重复的说明，将仅说明通过控制电路 22 操作的差异。

图 13 的上部示出表明第 n 帧中已选择信号线(Sig2)和其相邻信号线(Sig3)的电压性态的电压波形。图 13 的下部示出与信号线(Sig2)相连的像素 a_2 、 b_2 、 c_2 和 d_2 的电压波形。这些像素的电压受其自身信号线（已选择信号线 Sig2）和相邻信号线(Sig3)电压改变的影响而变化。注意，在图 13 中，假定绿色光栅显示，且注意力被集中到绿色像素的电压保留性态上。

如图 13 的上部所示，进入到信号线(Sig2)中，在第一水平扫描周期内写正极性视频信号（如图 13 中“1H”所示），负极性视频信号被从第二水平扫描周期的开始写到第四水平扫描周期的第一选择周期的末端，且正极性视频信号被从第四水平扫描周期的第二选择周期的开始写到第五水平扫描周期的末端。同时，进入信号线(Sig3)，负极性视频信号被从第一水平扫描周期的开始写到第三水平扫描周期第一选择周期的末端，正极性视频信号被从第三水平扫描周期第二选择周期的开始写到第四水平扫描周期的末端，而且负极性视频信号被从第五水平扫描周期的开始写到第七水平扫描周期第一选择周期的末端。

接下来，将说明 G1 线上各个像素 a_2 、 b_2 、 c_2 和 d_2 的时间图表(time charts)。注意，图 13 时间图表上的黑色三角形标记表明像素进入保留周期和保留性态一个周期末端的时间安排。特别的，向下的黑色三角形标记表明正极性写电压被保留了，且向上的黑色三角形标记表明负极性写电压被保留了。

当注意力被集中在 G1 线中行 a 的像素 a_2 上(Sig2)时，在像素 a_2 中，在第一水平扫描周期(1H)的第三选择周期内写正极性视频信号的模拟电压水平 $V_{p.a2}$ 。像素 a_2 在 1H 末端之后进入保留周期。

在第二水平扫描周期(2H)的第一选择周期内，由于 Sig2 电压从正变换为负，所以像素 a_2 的电压下降 V_s 。在 2H 的第一选择周期内，负视频信号电压被写到定位在像素 a_2 下的像素 b_2 中，且像素 b_2 的电压从保留在第 $n-1$ 帧中的正电压变换到负电压。这样，在这个变换的影响下，像素 a_2 的电压下降了电压 V_v 。像素 a_2 在 3H 第一选择周期的末端之前一直保留这个电压。

在第三水平扫描周期(3H)的第二选择周期内，由于相邻信号线 Sig3 的电压从负变换到正，所以像素 a_2 的电压下降 V_n 。像素 a_2 在 4H 第一选择周期的末端之前保留这个电压。

在第四水平扫描周期(4H)的第二选择周期内, 由于其自身信号线 Sig2 的电压从负变换到正, 所以像素 a2 的电压上升 V_s 。像素 a2 在 4H 的末端一直保留这个电压。

在第五水平扫描周期(5H)的第一选择周期内, 由于相邻信号线 Sig3 的电压从正变换为负, 所以像素 a2 的电压下降 V_n 。像素 a2 在 5H 末端一直保留这个电压。

假定上面是一个周期, 则像素 a2 在一个水平扫描周期内保留电压, 直到视频信号被写到下一帧的像素 a2 中。

在考虑上述写视频信号电压 $V_{p.a2}$ 和保留周期中的性态时, 像素 a2 的有效电压 $(V_{p.a2})_{eff}$ 可用下面的方程来表达。

$$(V_{p.a2})_{eff} = (V_{p.a2} - V_{com}) + 7/16V_n - 9/16V_s - V_v \quad \dots(4)$$

同样的, 其他像素 b2、c2 和 d2 的有效电压 $(V_{p.b2})_{eff}$ 、 $(V_{p.c2})_{eff}$ 和 $(V_{p.d2})_{eff}$ 可分别用下面的方程来表达:

$$(V_{p.b2})_{eff} = (V_{com} - V_{p.b2}) - 7/16V_n - 7/16V_s + V_v \quad \dots(5)$$

$$(V_{p.c2})_{eff} = (V_{com} - V_{p.c2}) + 9/16V_n - 7/16V_s - V_v \quad \dots(6)$$

$$(V_{p.d2})_{eff} = (V_{p.d2} - V_{com}) - 9/16V_n - 9/16V_s + V_v \quad \dots(7)$$

在图 13 的右上部分示出各个方程 (4) 到 (7) 用于确认。这里, 每个方程中右边第一项的圆括号内的电压表达在写过程中的液晶施加电压, 且右边第二项和随后的项表达在保留过程中接收到的电压变化。若假定光栅显示, 由于右边的第一项是相同的, 则确立下面的方程。

$$\begin{aligned} V_{pw} &= (V_{p.a2} - V_{com}) = (V_{com} - V_{p.b2}) \\ &= (V_{com} - V_{p.c2}) = (V_{p.d2} - V_{com}) \end{aligned}$$

定位在上面和下面的像素之间的有效电压差如在图 13 的右下部分中所示。例如, 像素 a2 和 b2 之间的有效电压差 dV_{a_b} 通过下面的方程获取。

$$\begin{aligned} dV_{a_b} &= (V_{p.a2})_{eff} - (V_{p.b2})_{eff} \\ &= 7/8V_n - 1/8V_s - 2V_v \end{aligned}$$

定位在上面和下面的其他像素的有效电压差可同样获取。

同样的, 第 n 帧中所有绿色像素的有效电压可通过图 14 到 20 的各个右上部分中的方程来获取。

顺便提到的是, 图 11 中示出的耦合电容 C_{p1} 、 C_{p2} 和 C_{p3} 是基于像素结构决定的电容。这里, 假定 $C_{p1} = C_{p2}$ 且 $C_{p3} = 0$, 则基于方程 (1) 到 (3) 确

立 $V_s=V_n$ 且 $V_v=0$ 。若通过使用上述的方程来重写方程 (4) 到 (7)，则各个像素的有效电压可被表达如下。

$$(V_{p_a2})_{\text{eff}}=V_{pw}-1/8V_s \quad \dots(8)$$

$$(V_{p_b2})_{\text{eff}}=V_{pw}-7/8V_s \quad \dots(9)$$

$$(V_{p_c2})_{\text{eff}}=V_{pw}+1/8V_s \quad \dots(10)$$

$$(V_{p_d2})_{\text{eff}}=V_{pw}-9/8V_s \quad \dots(11)$$

这里，像素有效电压不改变的情况、有效电压有点增加的情况、有效电压有点减少的情况，以及有效电压减少的情况被分别相对定义为“0”、“1”、“-1”和“-2”。既然这样，方程 (8) 到 (11) 可表达如下：

$$(V_{p_a2})_{\text{eff}}=-1 \quad \dots(11)$$

$$(V_{p_b2})_{\text{eff}}=-2 \quad \dots(12)$$

$$(V_{p_c2})_{\text{eff}}=1 \quad \dots(13)$$

$$(V_{p_d2})_{\text{eff}}=-2 \quad \dots(14)$$

接下来，将说明在第 $n+1$ 帧中的写顺序。

图 21 是当第 $n+1$ 帧中每组内的写顺序与图 12 第 n 帧的相同时，示出选择信号线顺序和视频信号极性的视图。

例如，关于 R1、G1、B1 和 R2 线组中的行 a，在图 12 的第 n 帧中，首先以这种顺序选择 B1 线和 R1 线的信号线，而且随后以这种顺序选择 G1 线和 R2 线的信号线。同时，图 21 的第 $n+1$ 帧也具有相同的选择顺序。

图 22 到 29 的每个上部示出这样的电压波形，其表明当每组中的写顺序被设置为与第 n 帧的相同时，第 $n+1$ 帧中每个自身的信号线（已选择信号线）和其相邻信号线的电压性态。图 22 到 29 的每个下部示出与自身信号线相连的各个像素的电压波形。各个像素在保留周期受其自身信号线和相邻信号线电压变化的影响。

图 30 是这样的视图，其示出当在第 $n+1$ 帧中首先在每组中选择的选择信号线的选择顺序被改变且随后选择的选择信号线的选择顺序关于图 12 的第 n 帧变化时，选择信号线的顺序以及视频信号的极性。

例如，在图 12 的第 n 帧中，关于 R1、G1、B1 和 R2 线组中的行 a，首先以这种顺序选择 B1 线和 R1 线的信号线，而且随后以这种顺序选择 G1 线和 R2 线的信号线。同时，在图 30 的第 $n+1$ 帧中，首先以这种顺序选择 R1 线和 B1 线的信号线，随后以这种顺序选择信号线 R2 线和 G1 线。

图 31 到 38 的每个上部示出这样的电压波形，其表明当每组中的写顺序如上所述从第 n 帧的改变时，在第 $n+1$ 帧中的每个其自身信号线（已选择信号线）和其相邻信号线的电压性态。图 31 到 38 的每个下部示出与其自身信号线相连的各个像素的电压波形。

图 39(a)到 39(c)是通过比较的例子相对示出各个像素有效电压的视图。图 39(a)示出通过相对定义各个像素的有效电压而获取的值，这是通过使用关于第 n 帧的图 13 到 20 而获取的。图 39(b)示出通过相对定义各个像素的有效电压而获取的值，这是当写顺序被设置为与第 n 帧的相同时，在第 $n+1$ 帧中通过使用图 22 到 29 而获取的。图 39(c)是示出第 n 帧和第 $n+1$ 帧中每个像素的平均有效电压。注意，图 39(a)到 39(c)是当假定绿色光栅显示时的视图。

当在单线方向中观察到图 39(c)中的 G1 线到 G8 线时，我们发现仅有 G3 线和 G7 线仅由相对有效电压“0”和“-2”形成，且该两条线不同于有效电压中的其他线。而且，当观察整个显示屏时，我们发现在从右上到左下的方向上，相对有效电压“1”和“-1”分别是连续和线性排列的。

如上所述，当第 n 帧和第 $n+1$ 帧具有相同的写顺序时，这两个帧都具有相对有效电压的相同排列。这样，G3 线和 G7 线的平均有效电压不同于其他线的。进一步，从宏观的角度来看，显示区域具有从其右上到左下方向上有效电压的线性倾角(linear inclinations)。由于上述的倾角，不均匀度变得容易出现在显示屏上了。

同时，图 40(a)到 40(c)是相对示出例子中各个像素有效电压的视图。图 40(a)示出通过相对定义各个像素的有效电压而获取的值，这是通过关于第 n 帧使用图 13 到 20 而获取的。图 40(b)示出通过相对定义各个像素的有效电压而获取的值，这是当写顺序在第 n 帧和第 $n+1$ 帧之间变化时，通过使用图 31 到 38 而获取的。图 40(c)是示出第 n 帧和第 $n+1$ 帧中的平均有效电压。注意，图 40(a)到 40(c)也是当假定绿色光栅显示时的视图，且图 40(a)与图 39(a)具有相同的视图。

在图 40(a)到 40(c)中，例如，当注意力集中到 G 线中的行 a 的像素上时，虽然相对有效电压在第 n 帧中是“-1”，第 $n+1$ 帧中的相对有效电压是“1”。这样，平均有效电压就是“0”了。

如上所述，在所有的像素中，通过改变第 $n+1$ 帧中的写顺序而取消了第 n 帧中有效电压的不平衡性。因此，可获取平均平衡性。

结果，如图 40(c)中所示，各个像素中的平均有效电压处于“0”和“-2”在整个屏幕上以检查模式规则排列的状态中。这样，不平均度难于出现。而且，通过最优化耦合电容 C_{p1} 、 C_{p2} 和 C_{p3} ，也可能最优化像素的有效电压差，其用“0”和“-2”表明。

因此，根据这个实施例，通过改变要首先在每组中选择的信号线的选择顺序并改变要随后在第 n 帧和第 $n+1$ 帧之间选择的信号线的选择顺序，可获得在第 n 帧和第 $n+1$ 帧之间的各个像素中的有效电压平均平衡。随后，当平均有效电压被视作整个屏幕时，其处于正被规则排列的状态。这样，可能使不均匀度难于出现。

注意，在这个实施例中，关于第 n 帧和第 $n+1$ 帧之间的每帧来改变写顺序。然而，写顺序不局限于此。例如，写顺序可每两帧发生变化。既然这样，也可获得类似于上述那些的效果。

基于上面，在通过将一条视频输入线分割为多条(N)信号线而驱动的情况下，考虑写缺乏和耦合电容，用于写模拟信号的最佳方法包括下面的条件。

(1) 在每组中控制选择顺序，如此以至于首先选择供给其极性在第 $L-1$ 条线和第 L 条线之间倒置的视频信号的信号线，且随后选择供给其极性没有倒置的视频信号的信号线，这是为了不受处于漂浮状态且具有相邻信号线的耦合电容的影响，其中在一个水平扫描周期内，在 N 条信号线选择周期内没有选择自身的信号线。

(2) 为控制要首先在每组中选择的信号线的选择顺序，以及随后要以写条件被均匀分布在整个显示屏上的方式而被选择的信号线的选择顺序，该写条件涉及在一个水平扫描周期内每个像素中第 $L-1$ 条线和第 L 条线之间视频信号极性倒置的出现以及在选择信号线时第 $S-1$ 条线和第 S 条线之间视频信号极性倒置的出现。

(3) 为改变要首先在每组中选择的信号线的选择顺序，以及要随后关于具有其间固定间隔的每帧而选择的信号线的选择顺序，如此以至于空间分布 (spatially distribute) 由保留周期内耦合电容的影响引起的像素的电压变化，而不聚集在特定的线上。

特别的，通过同时满足上述 3 个条件，可实现不均匀度难于出现的高质量显示器件。

进一步，即使在采用各个实施例中除了那些上述以外的写顺序的情况下，

或者在一组中写信号数量被设置为除了 $N=4$ 以外的数目的情况下，还是可以通过满足上述的 3 个条件而获得类似的效果。

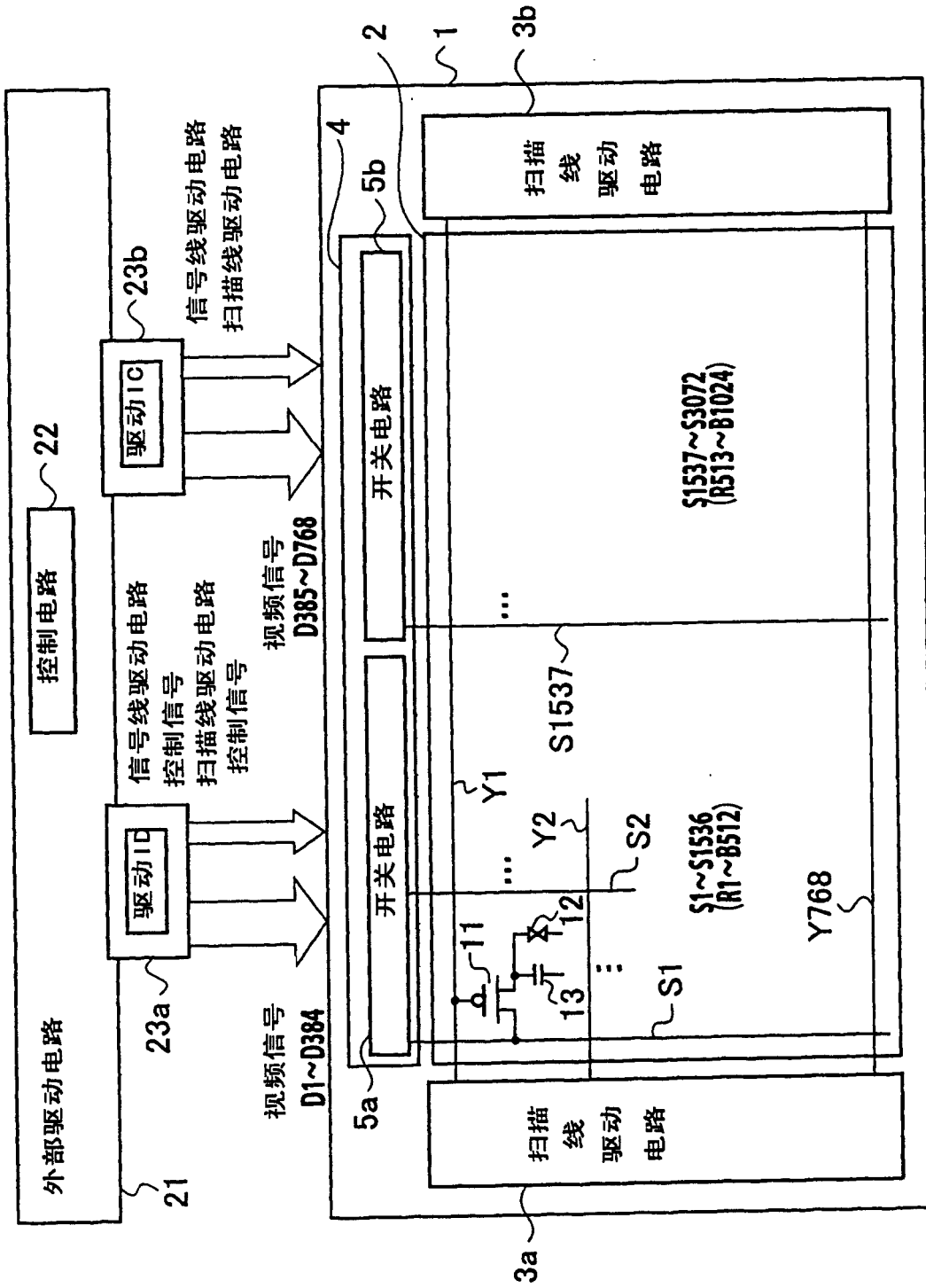


图 1

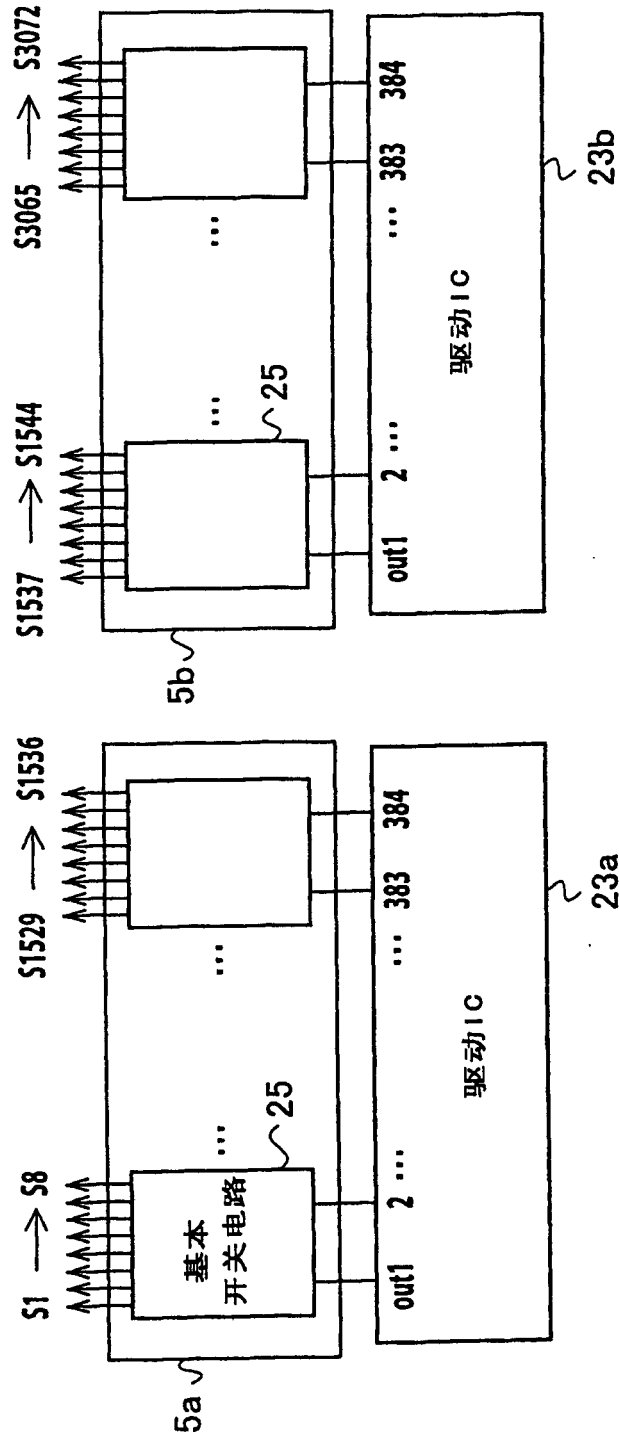


图 2

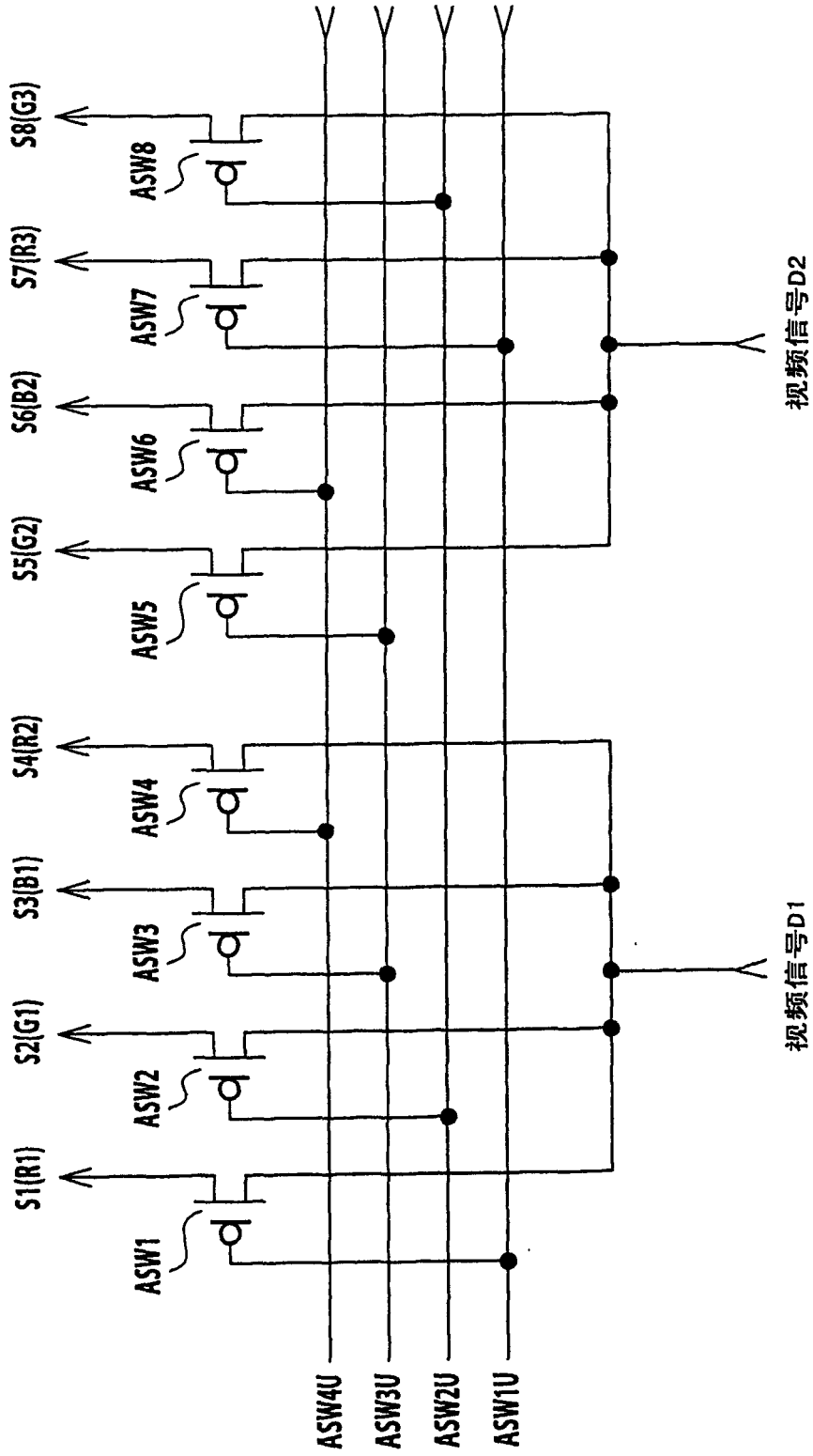
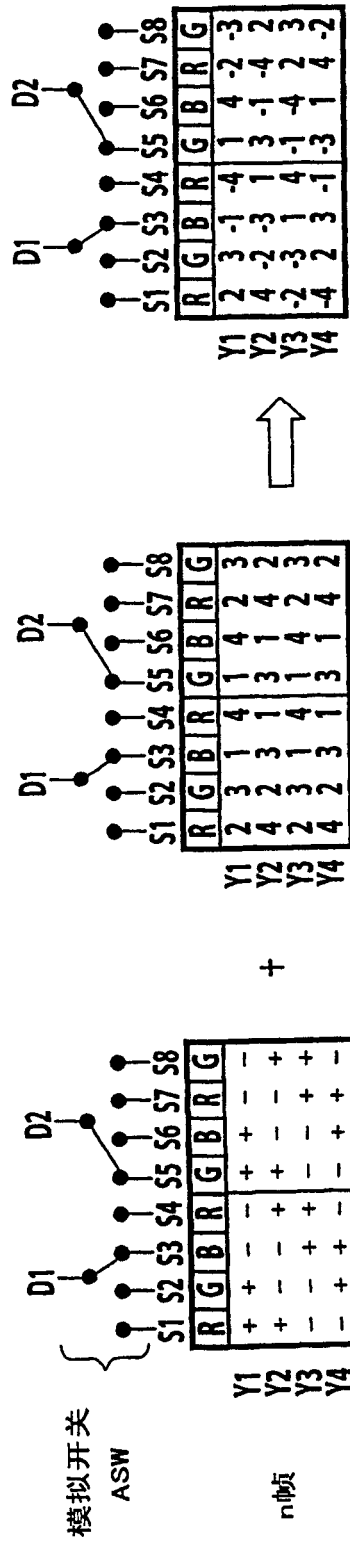


图 3



4

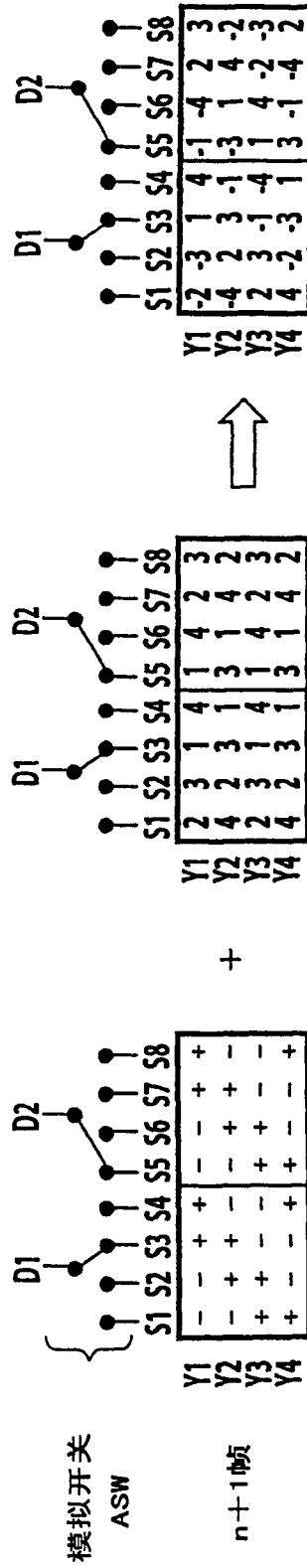


图 5

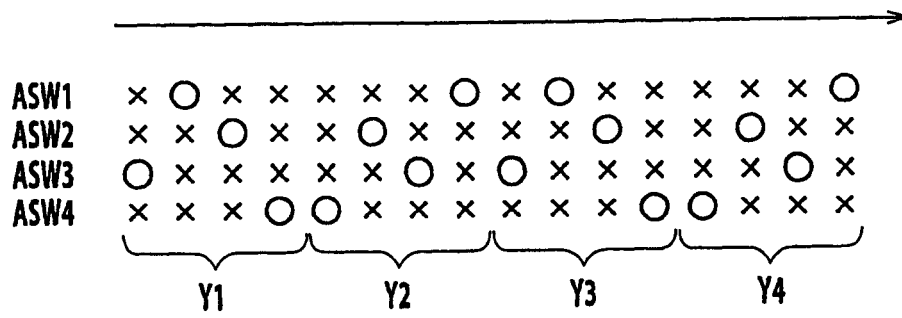
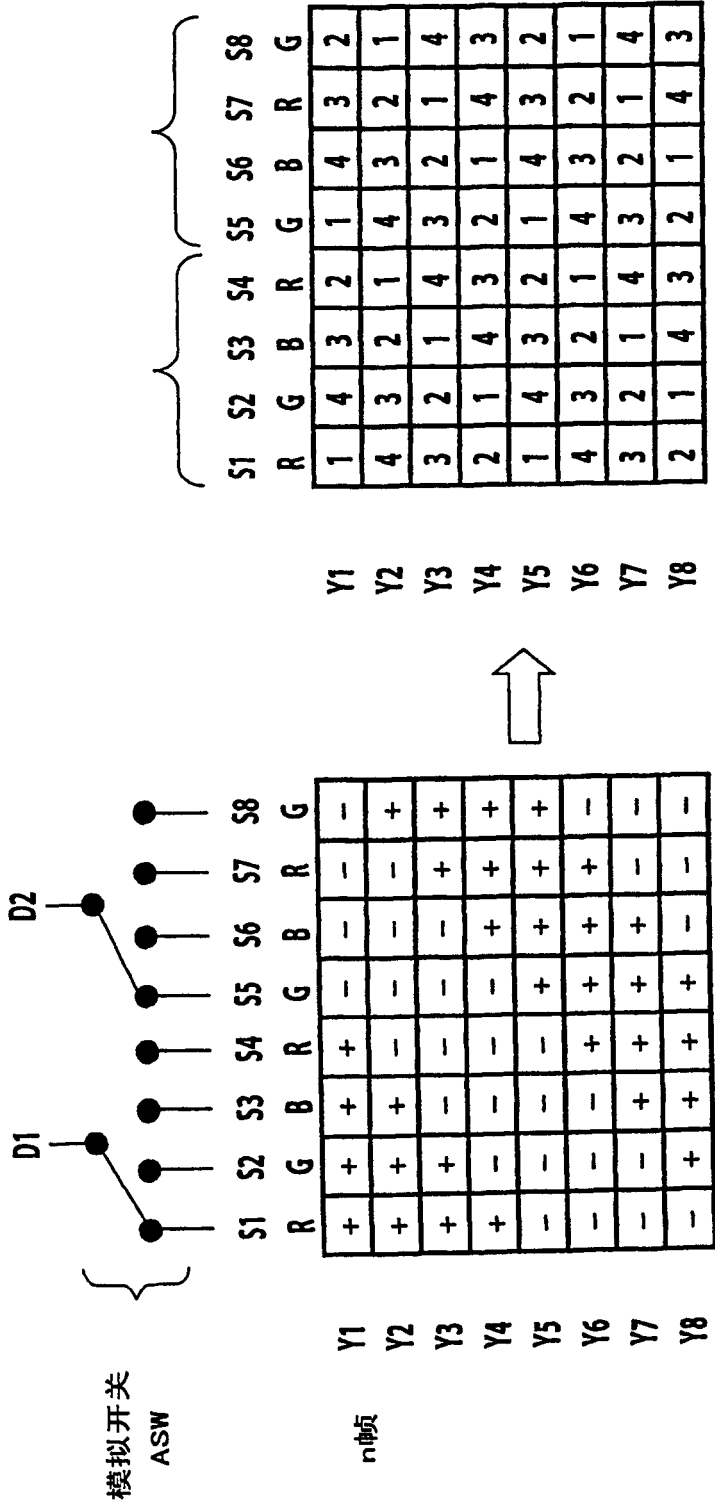
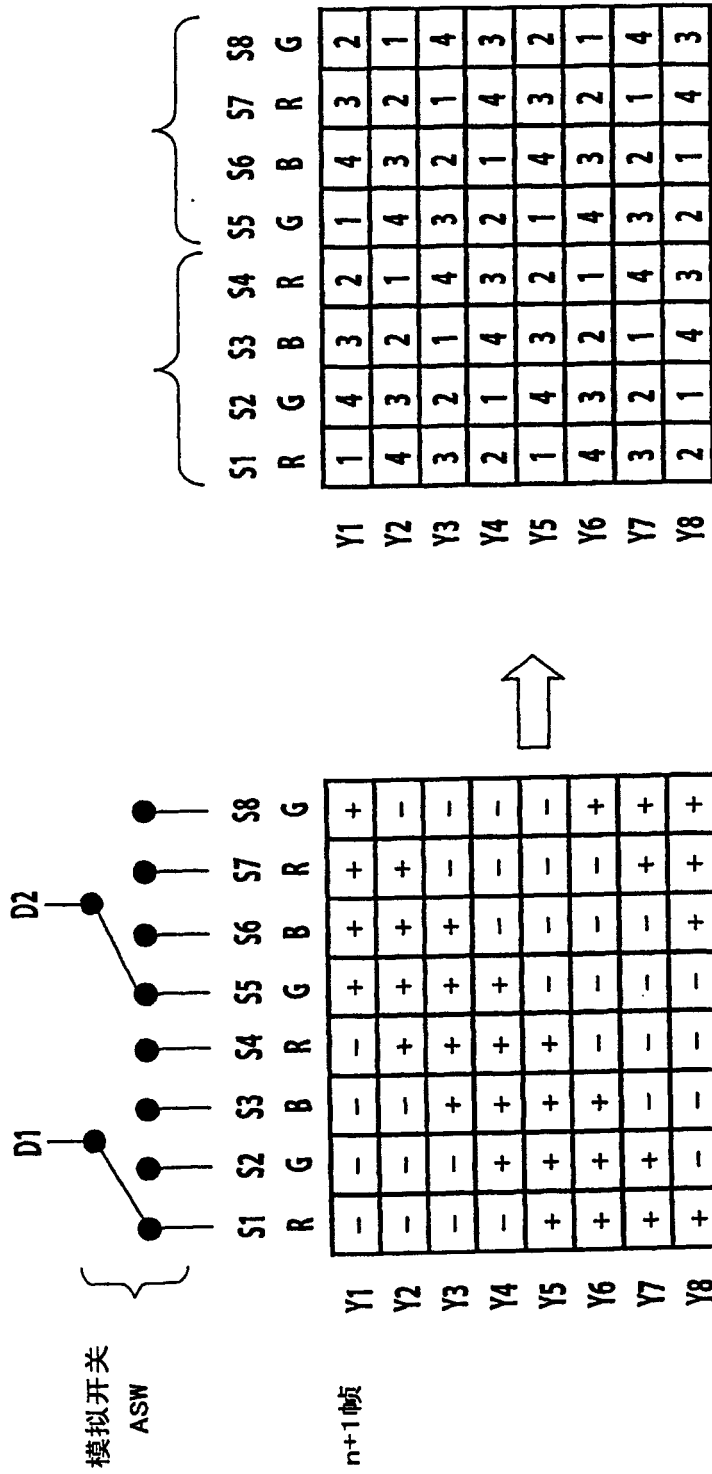


图 6



7



8



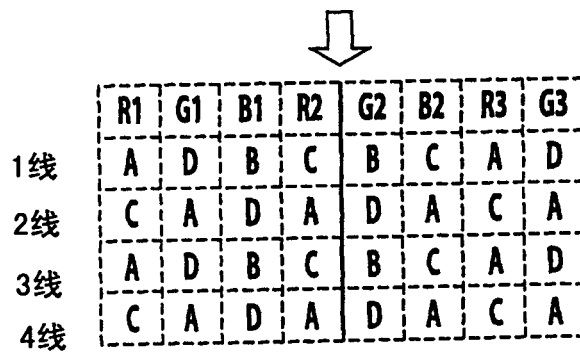
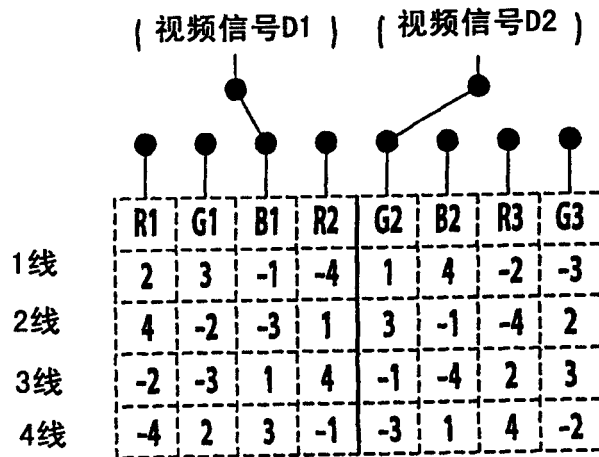


图 9

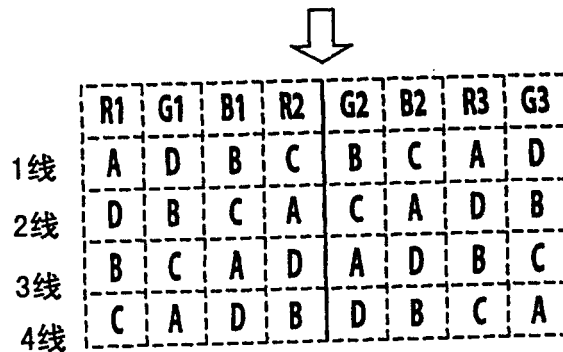
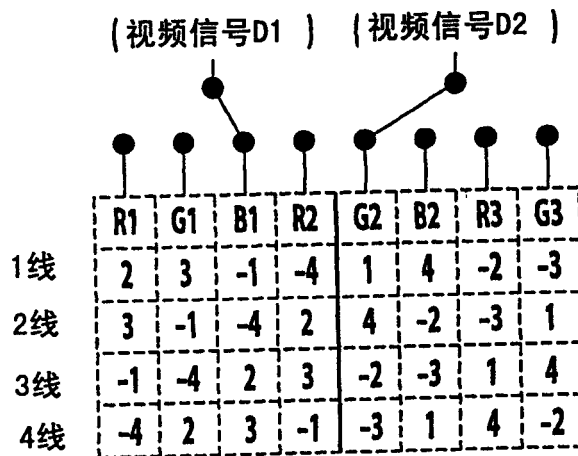


图 10

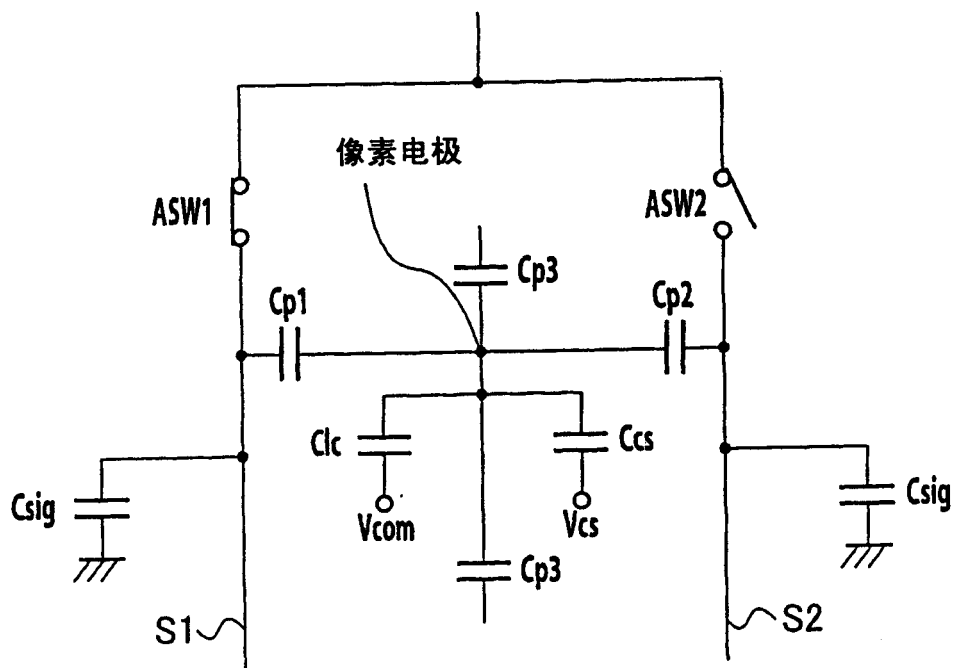


图 11

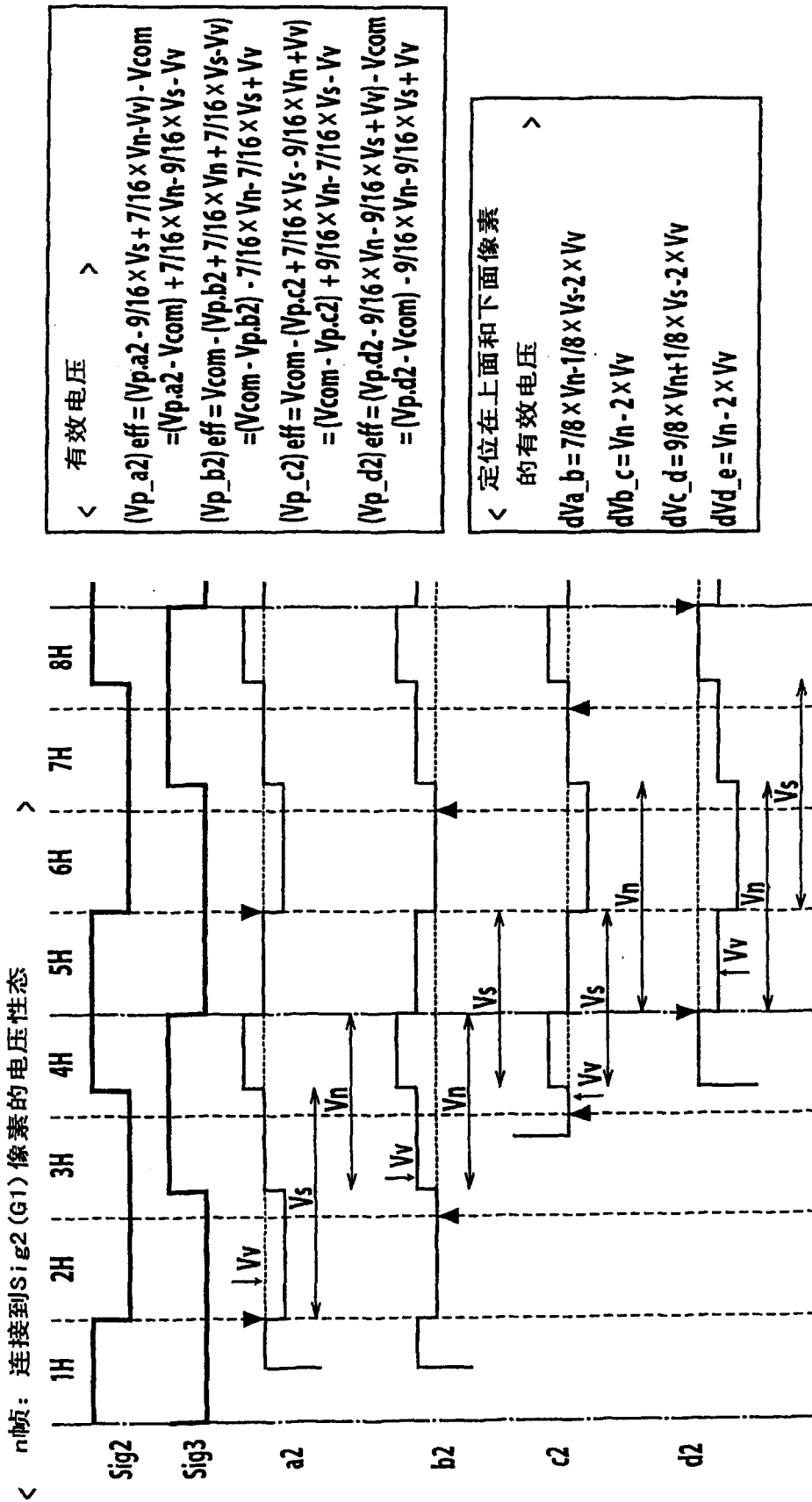


图 13

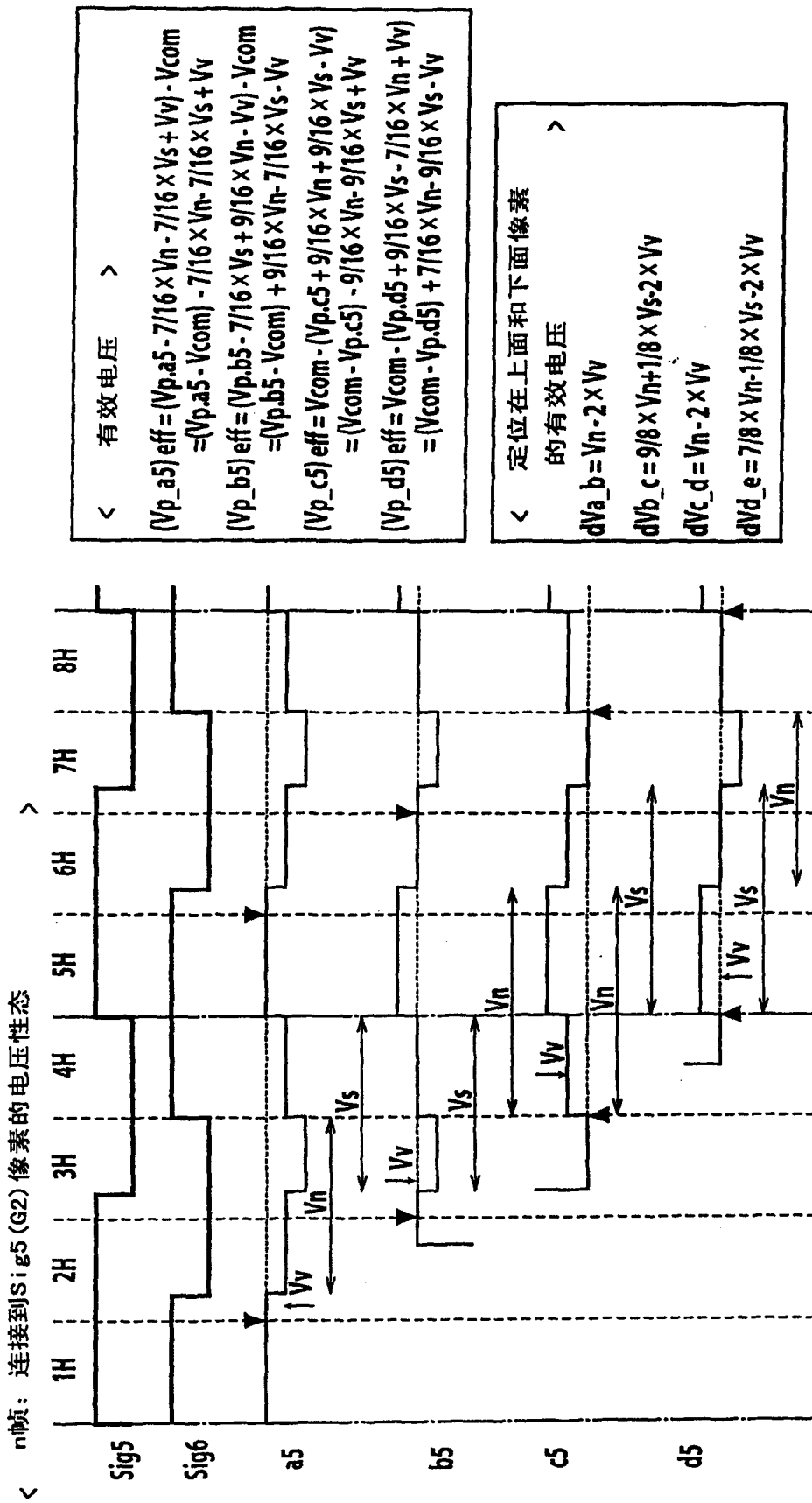
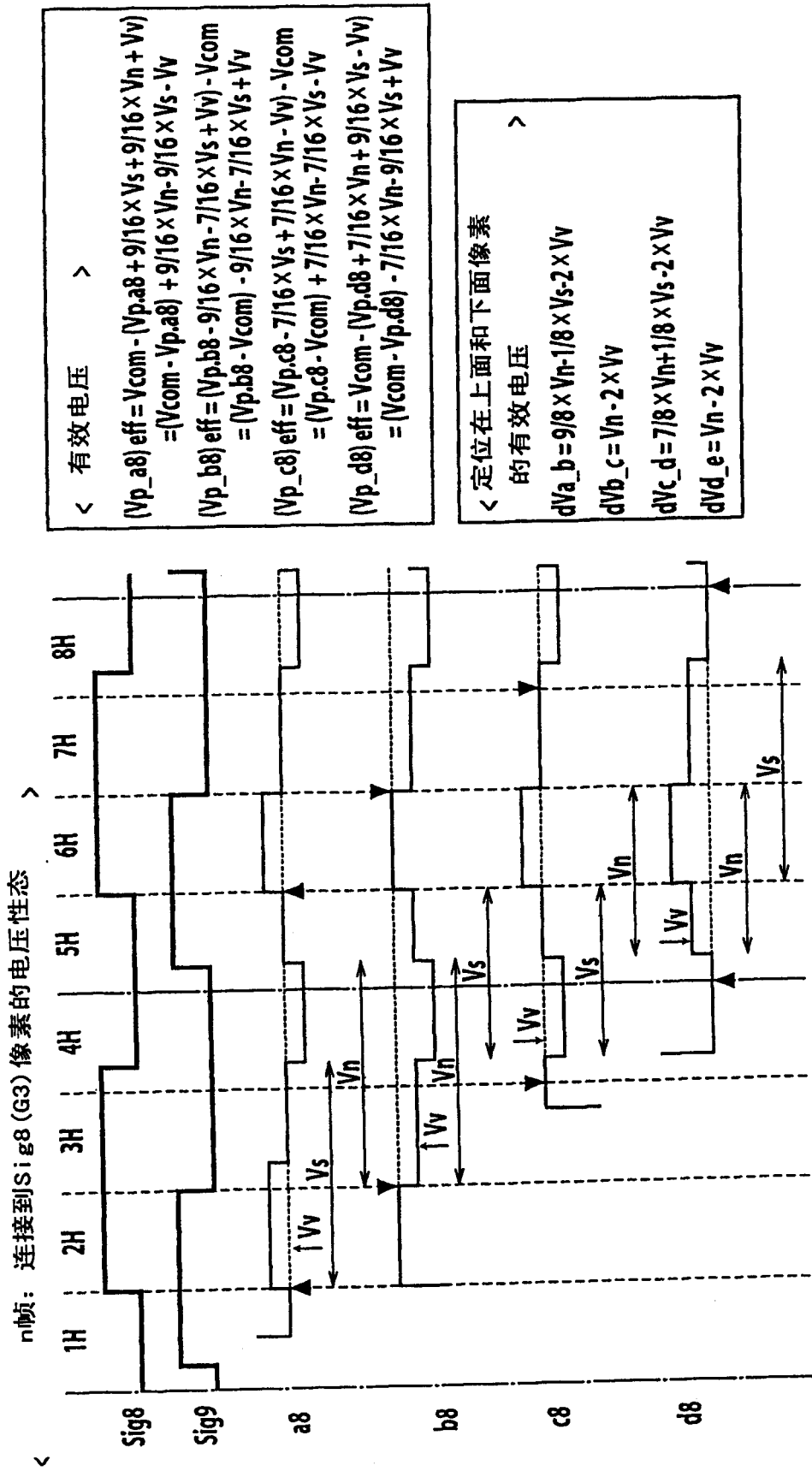


图 14



< 有效电压 >

$$\begin{aligned} (Vp_a8)_{\text{eff}} &= Vcom - (Vp.a8 + 9/16 \times Vs + 9/16 \times Vn + Vv) \\ &= (Vcom - Vp.a8) + 9/16 \times Vn - 9/16 \times Vs - Vv \\ (Vp_b8)_{\text{eff}} &= (Vp.b8 - 9/16 \times Vn - 7/16 \times Vs + Vv) - Vcom \\ &= (Vp.b8 - Vcom) - 9/16 \times Vn - 7/16 \times Vs + Vv \\ (Vp_c8)_{\text{eff}} &= (Vp.c8 - 7/16 \times Vs + 7/16 \times Vn - Vv) - Vcom \\ &= (Vp.c8 - Vcom) + 7/16 \times Vn - 7/16 \times Vs - Vv \\ (Vp_d8)_{\text{eff}} &= Vcom - (Vp.d8 + 7/16 \times Vn + 9/16 \times Vs - Vv) \\ &= (Vcom - Vp.d8) - 7/16 \times Vn - 9/16 \times Vs + Vv \end{aligned}$$

< 定位在上面和下面像素的有效电压 >

$$\begin{aligned} dVa_b &= 9/8 \times Vn - 1/8 \times Vs - 2 \times Vv \\ dVb_c &= Vn - 2 \times Vv \\ dVc_d &= 7/8 \times Vn + 1/8 \times Vs - 2 \times Vv \\ dVd_e &= Vn - 2 \times Vv \end{aligned}$$

图 15

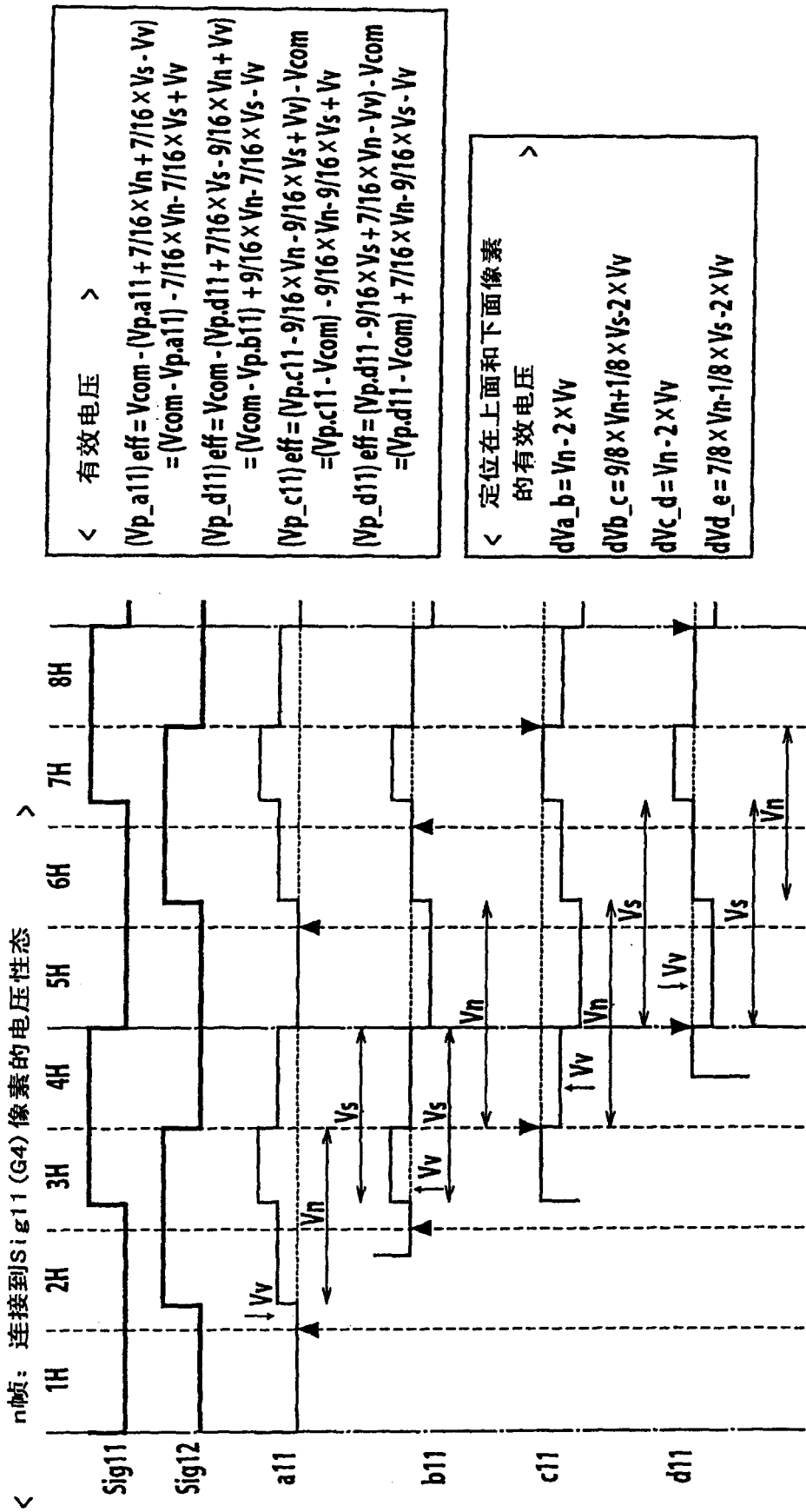


图 16

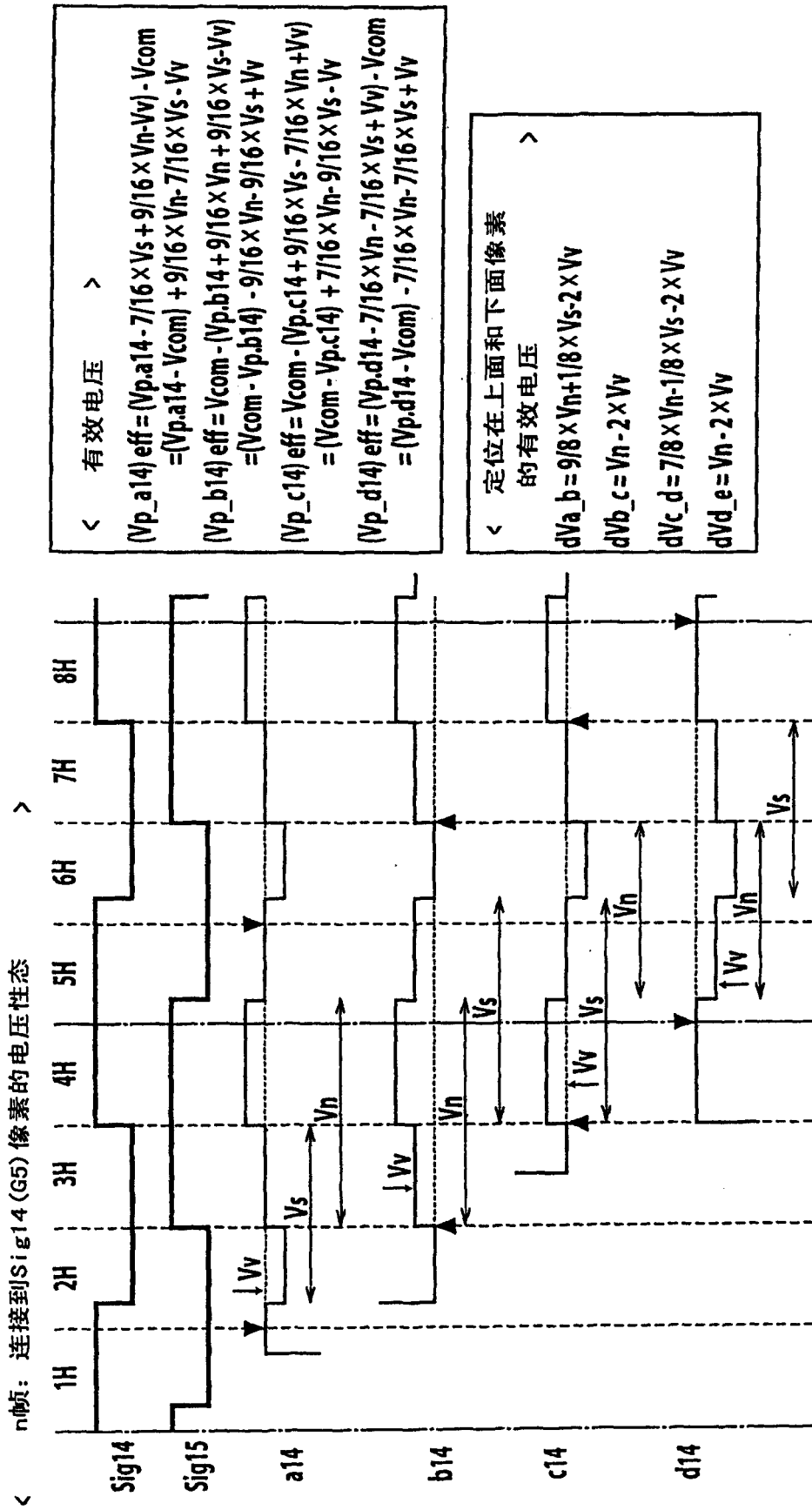


图 17

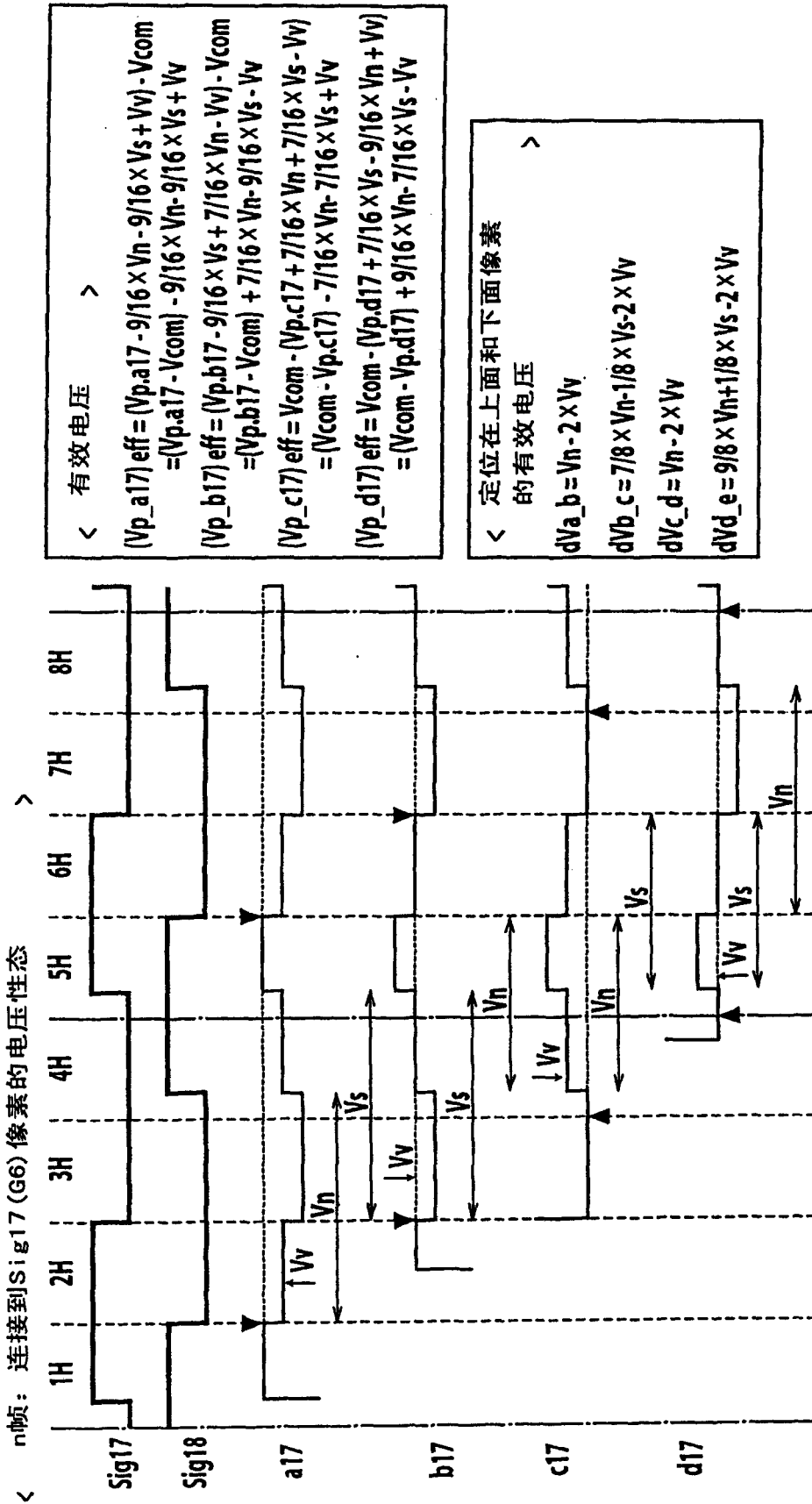


图 18

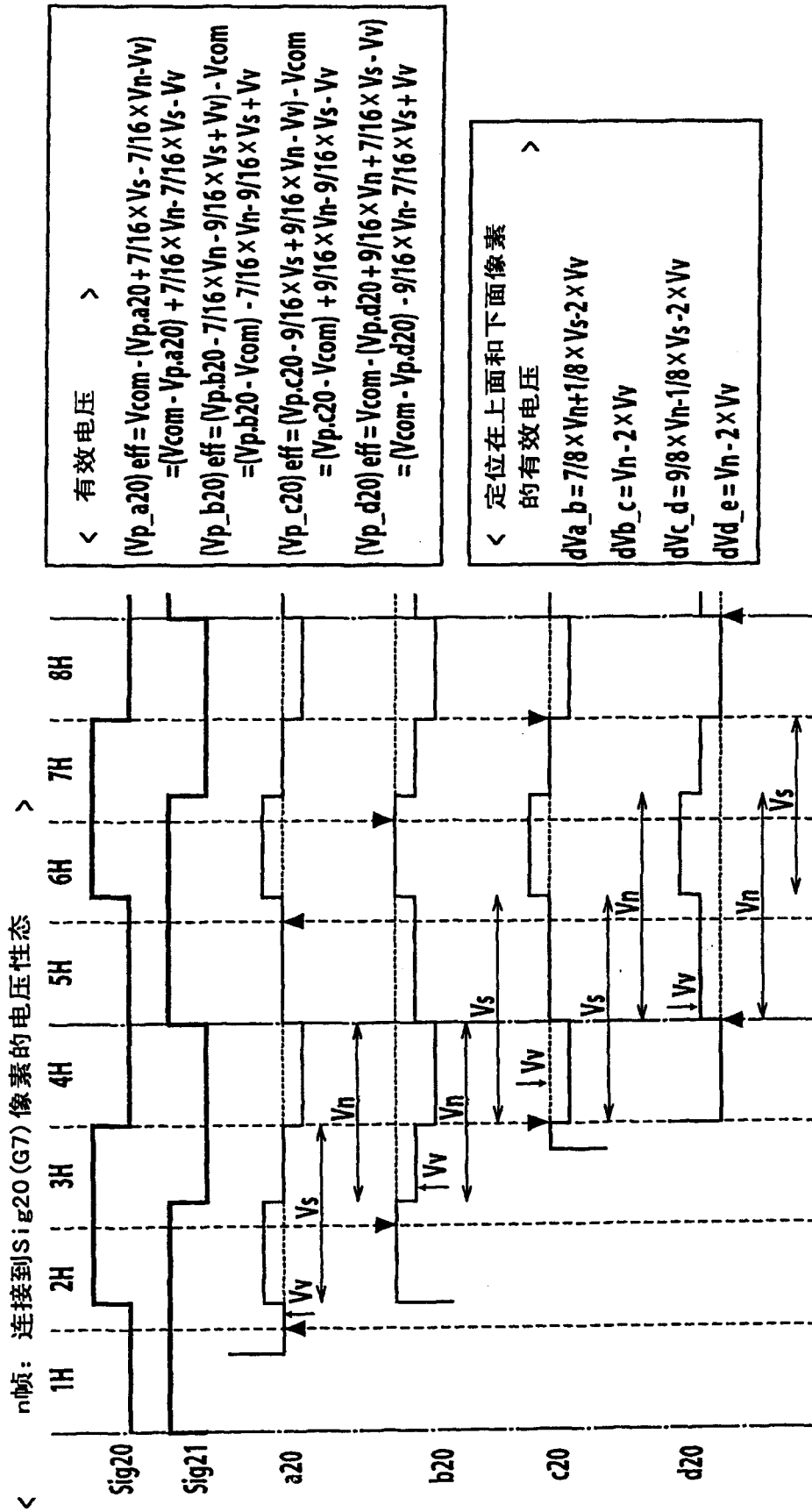


图 19

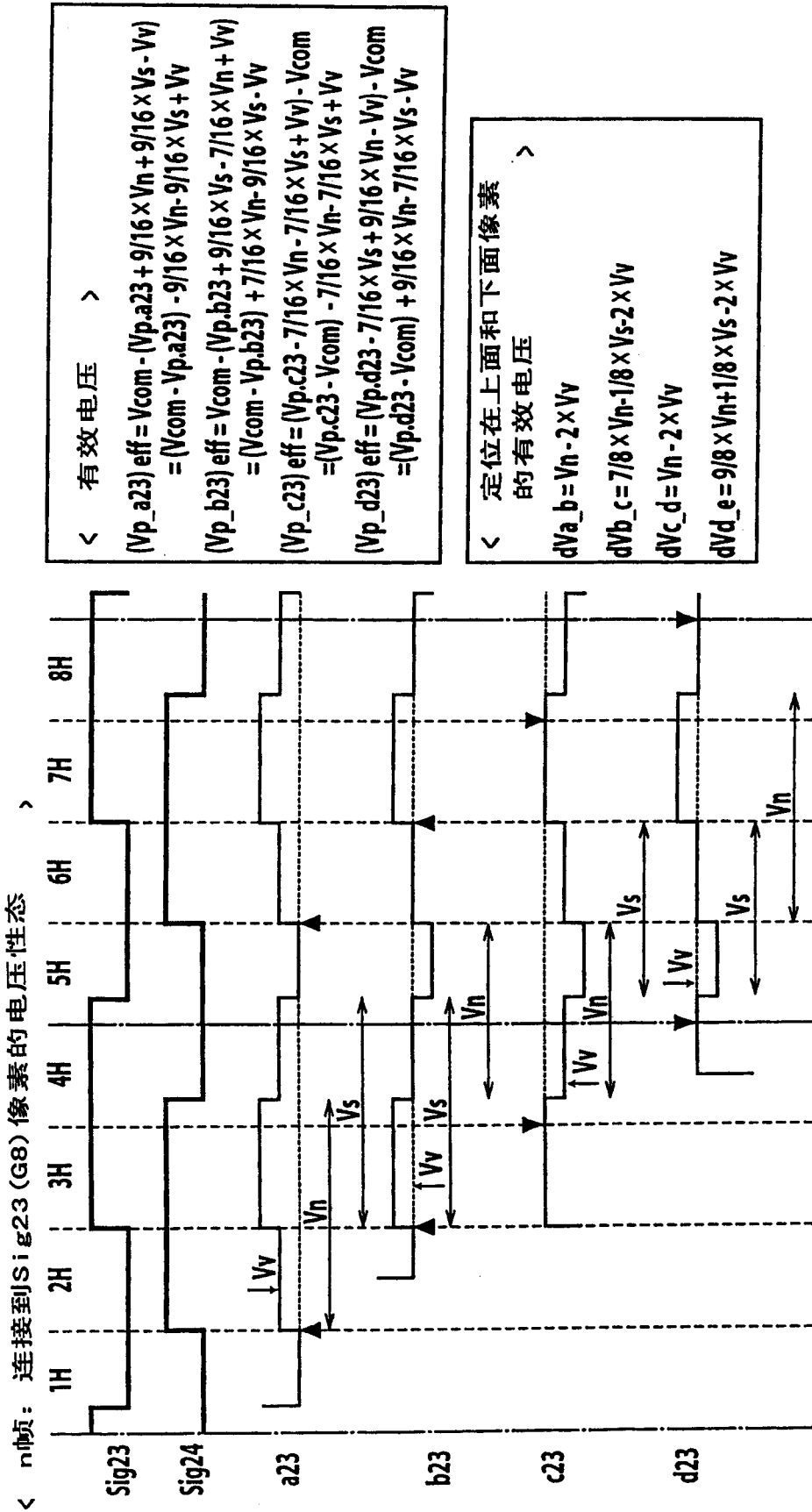


图 20

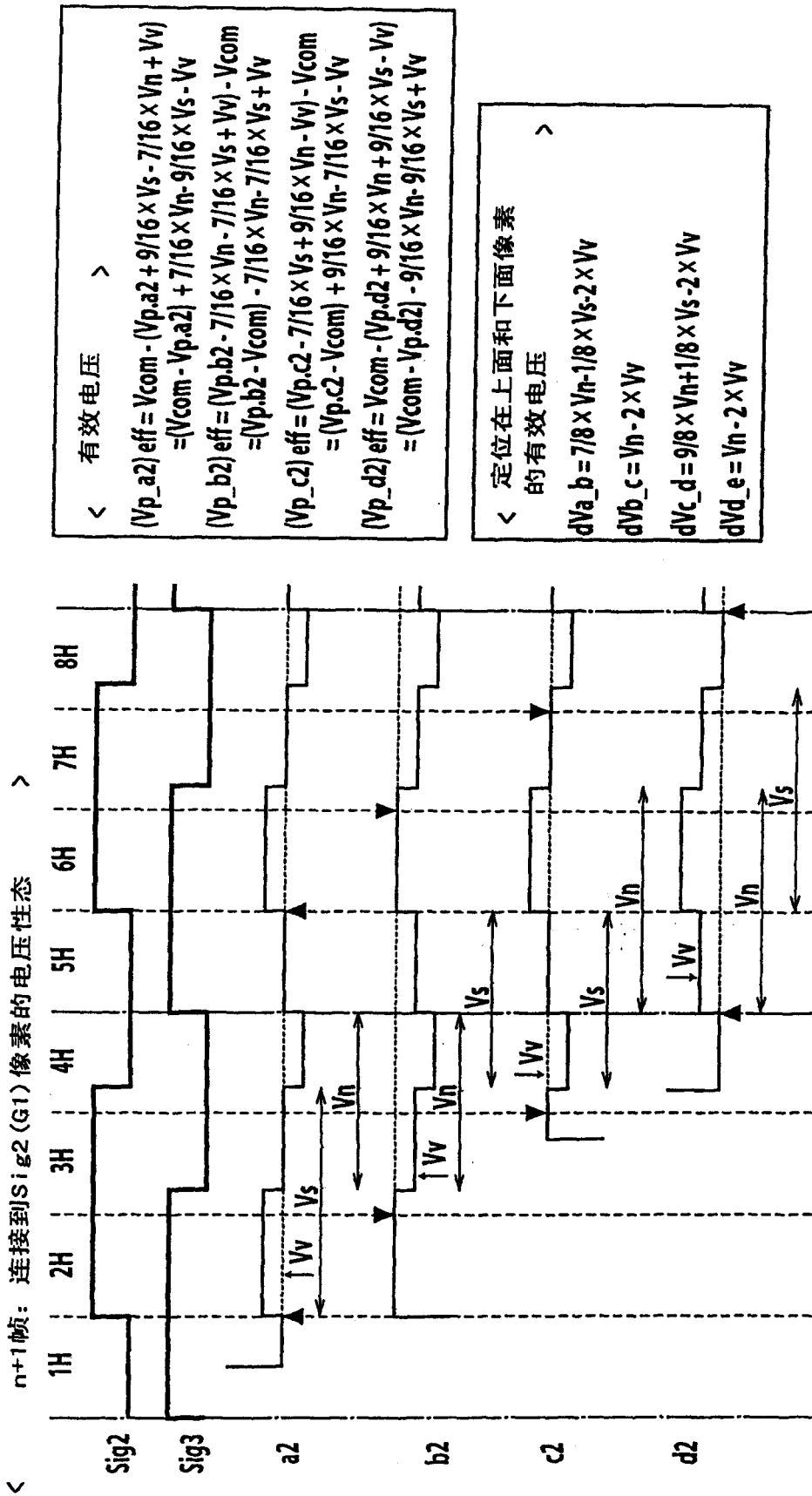


图 22

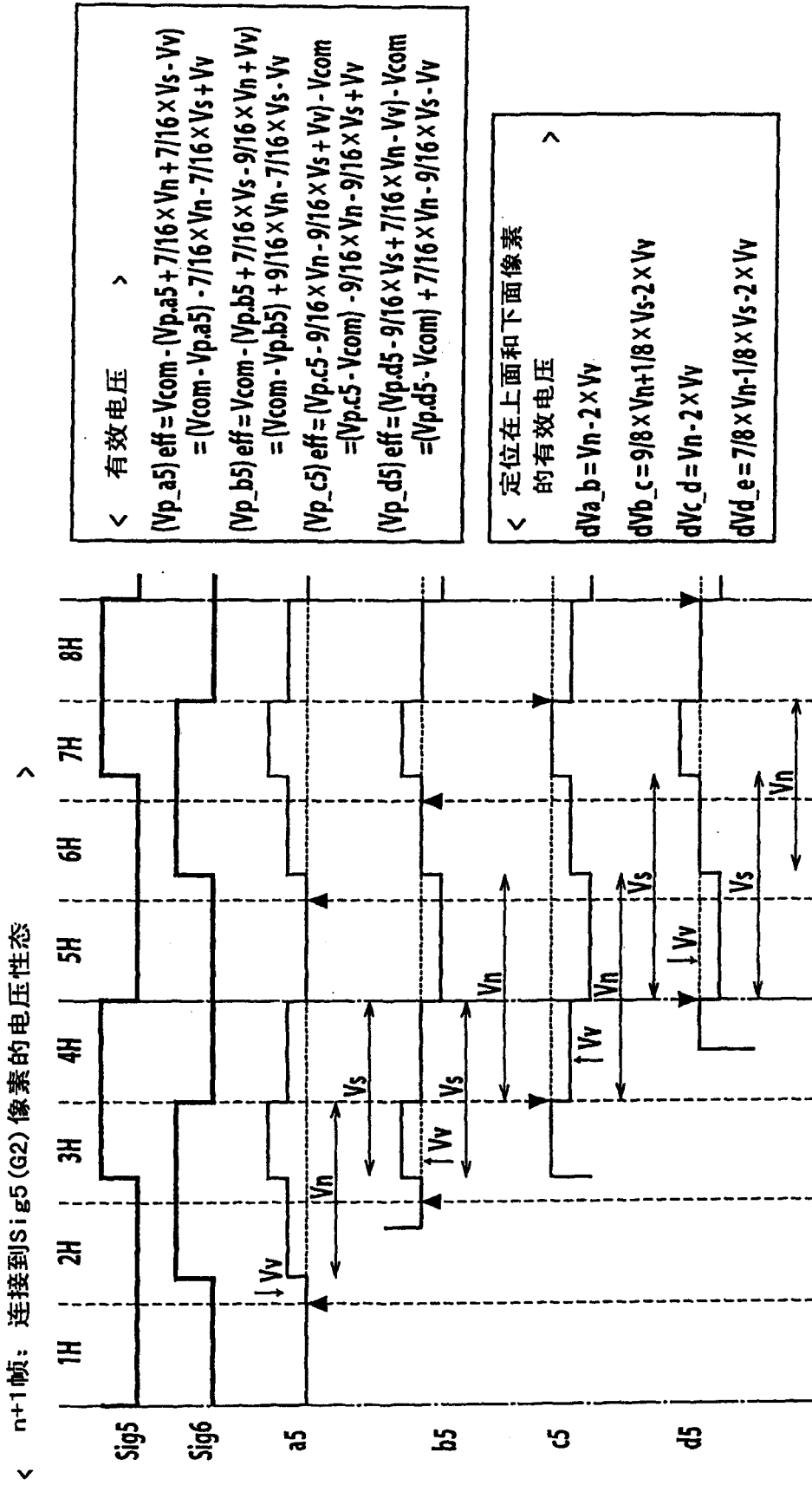


图 23

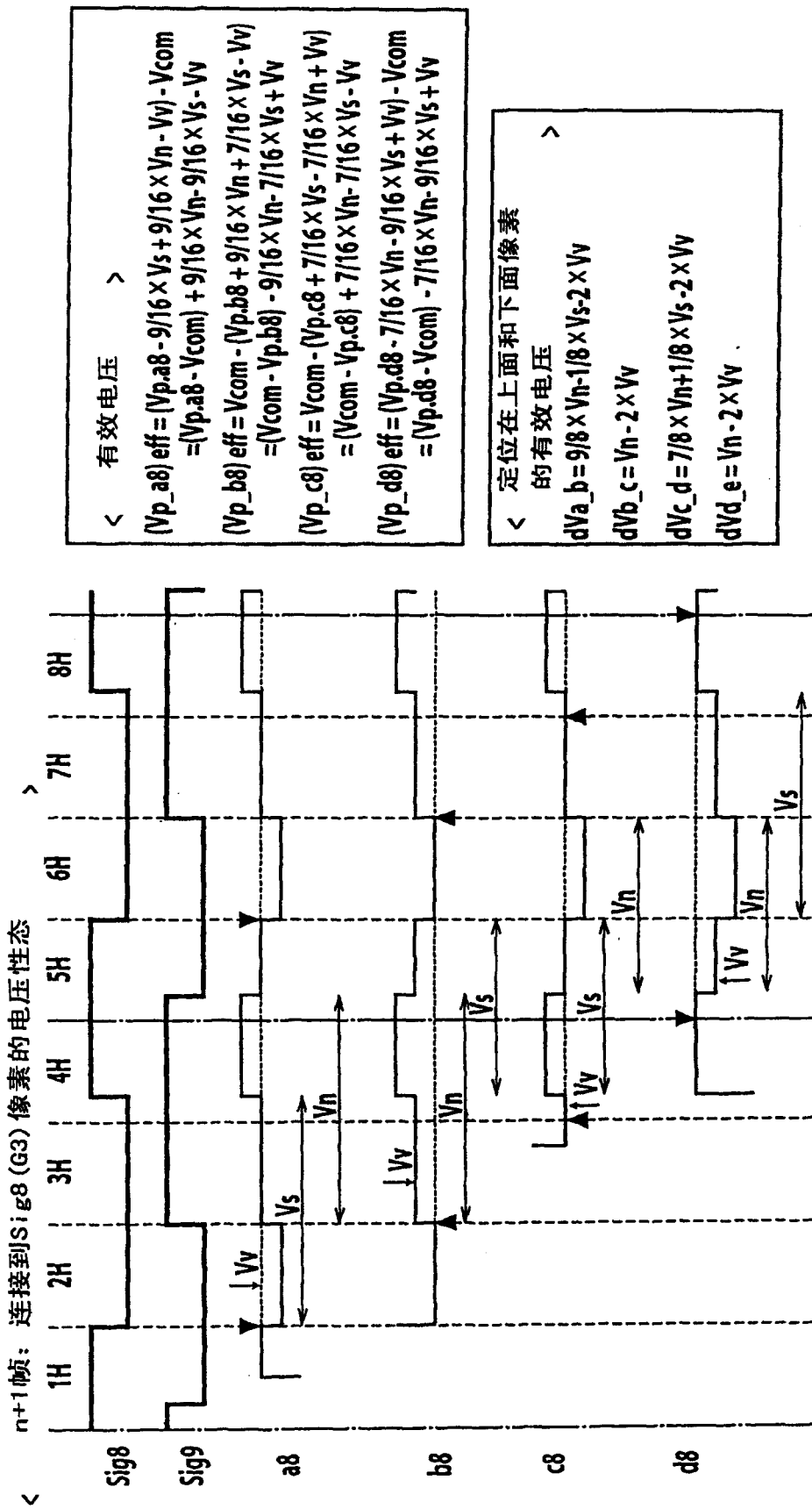


图 24

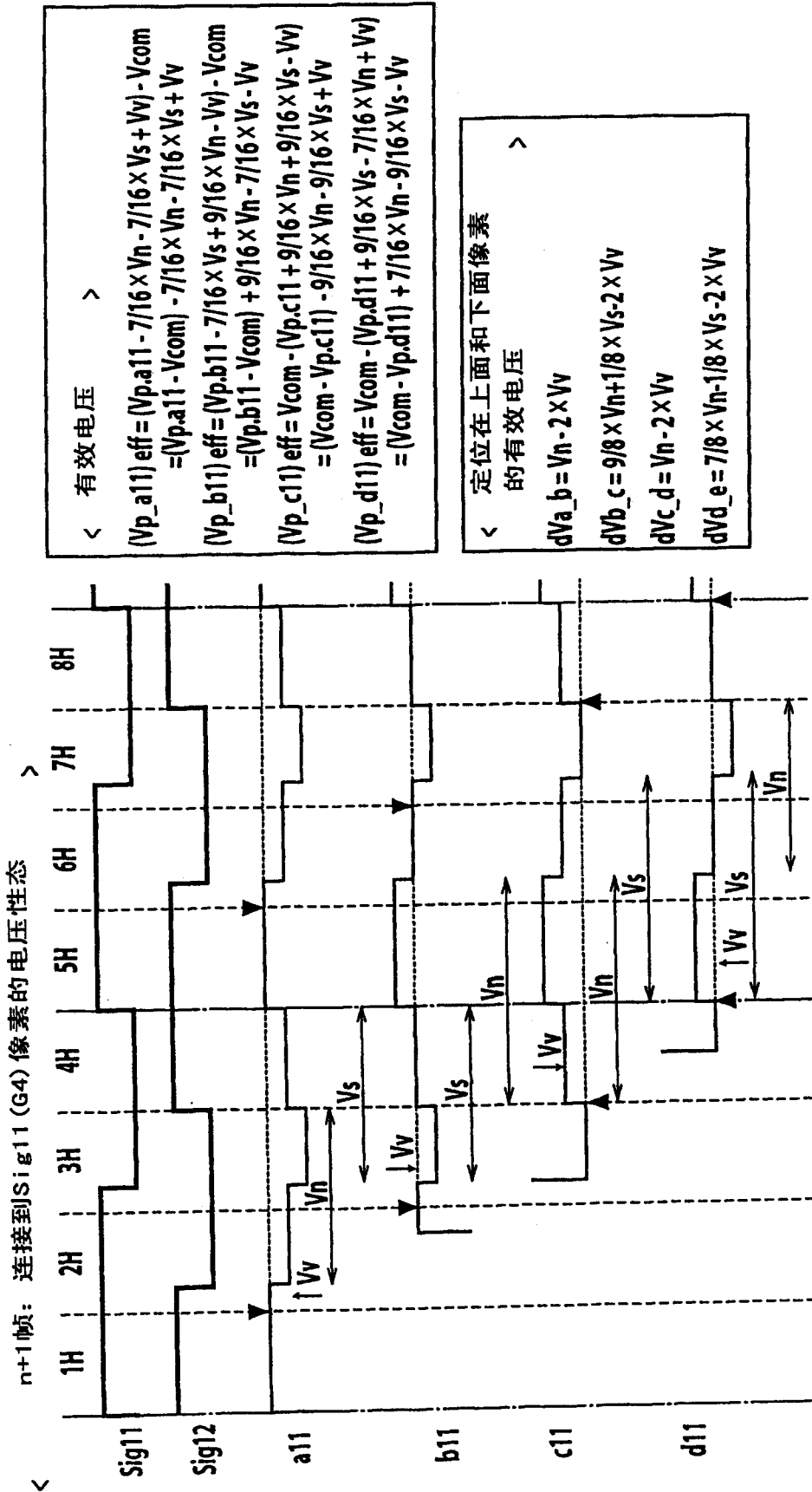


图 25

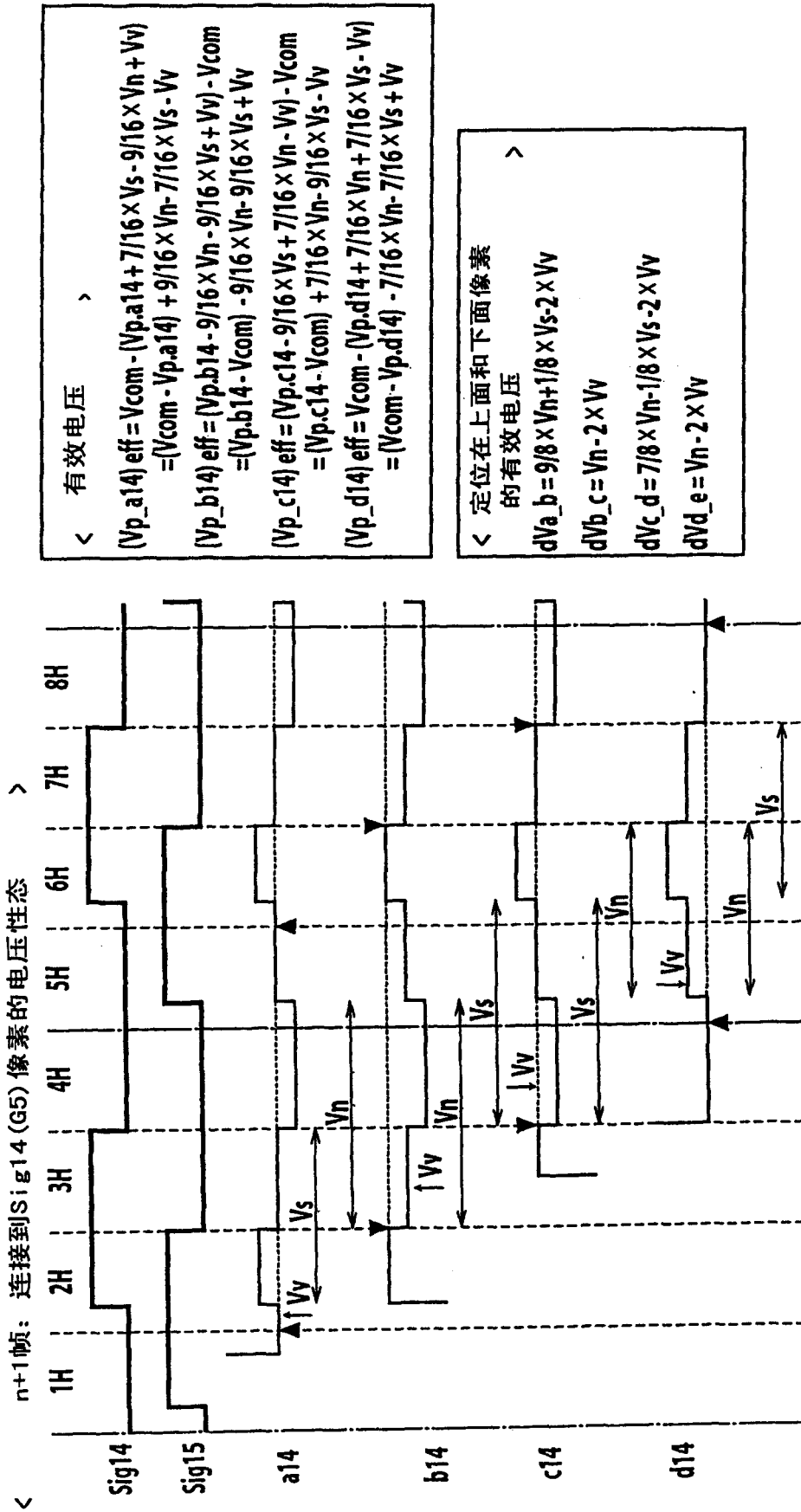


图 26

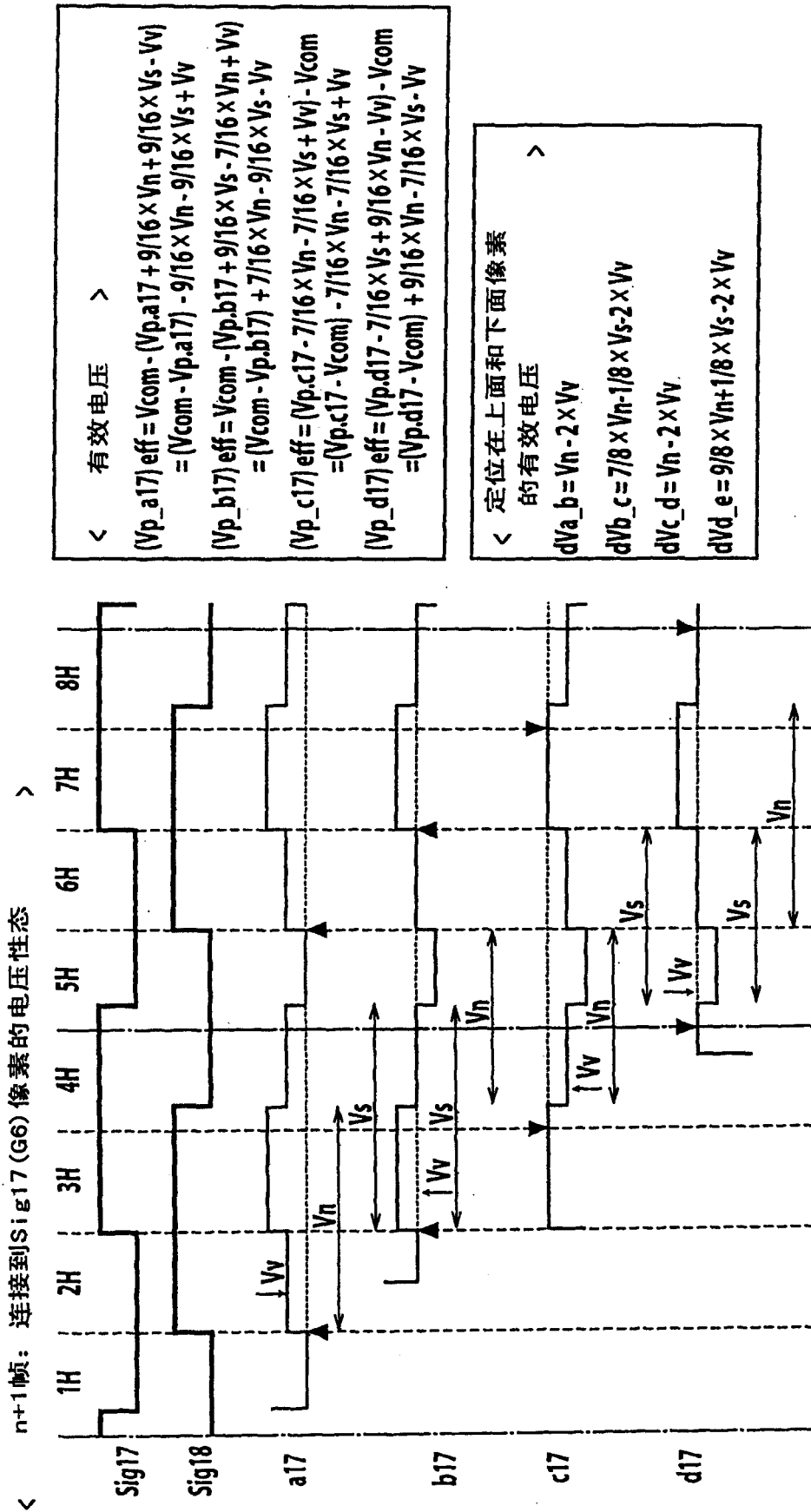


图 27

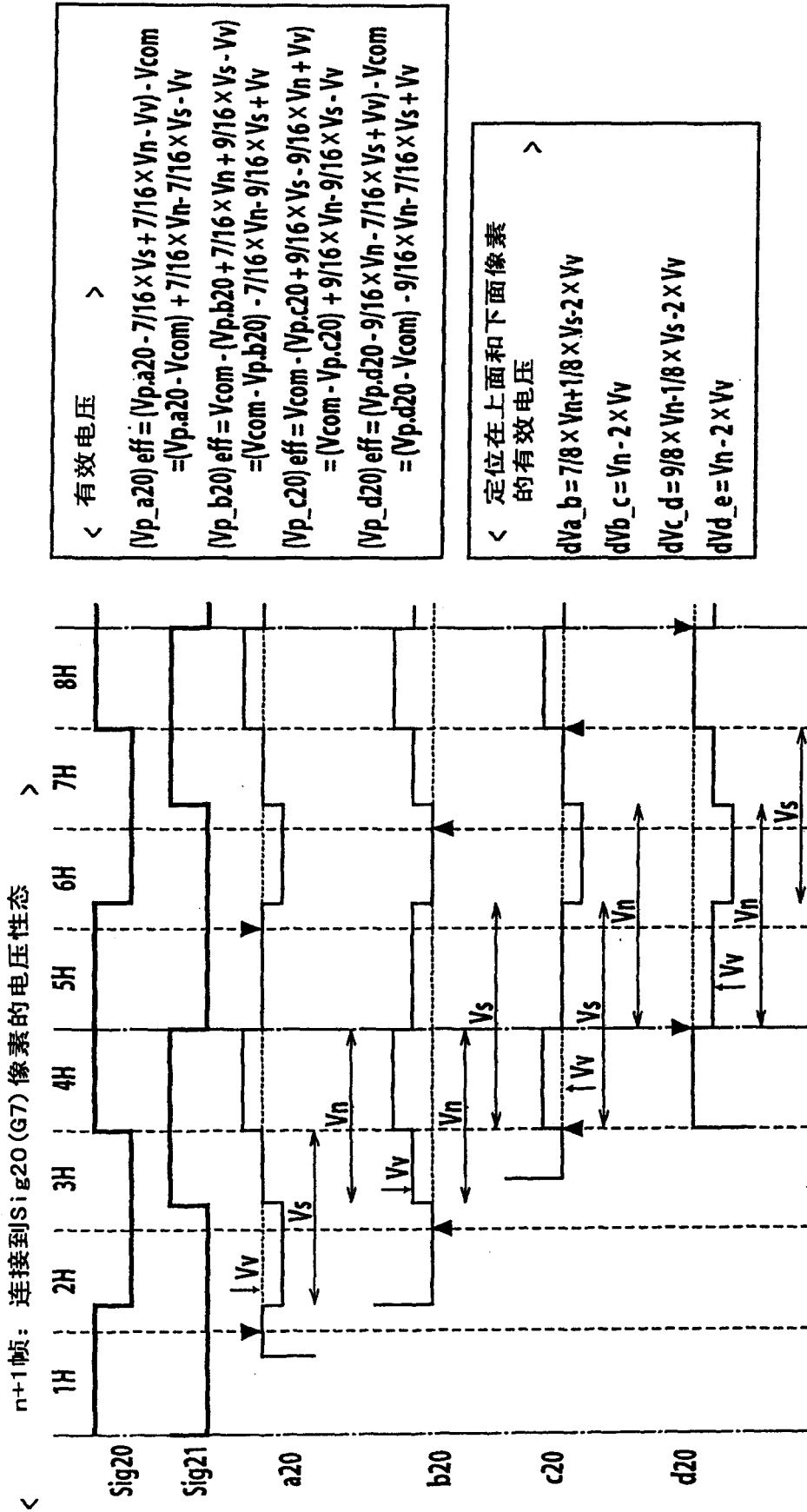


图 28

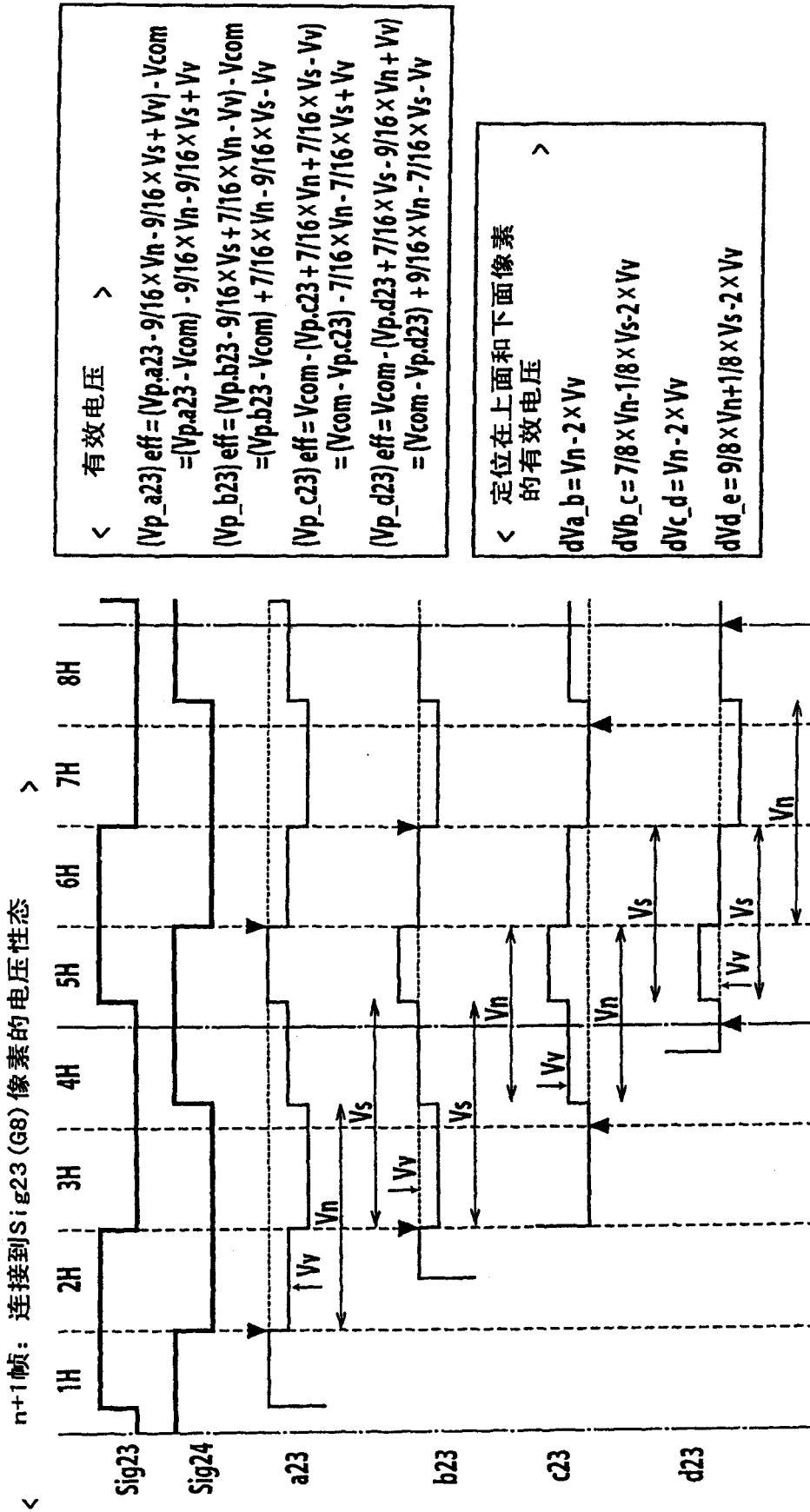
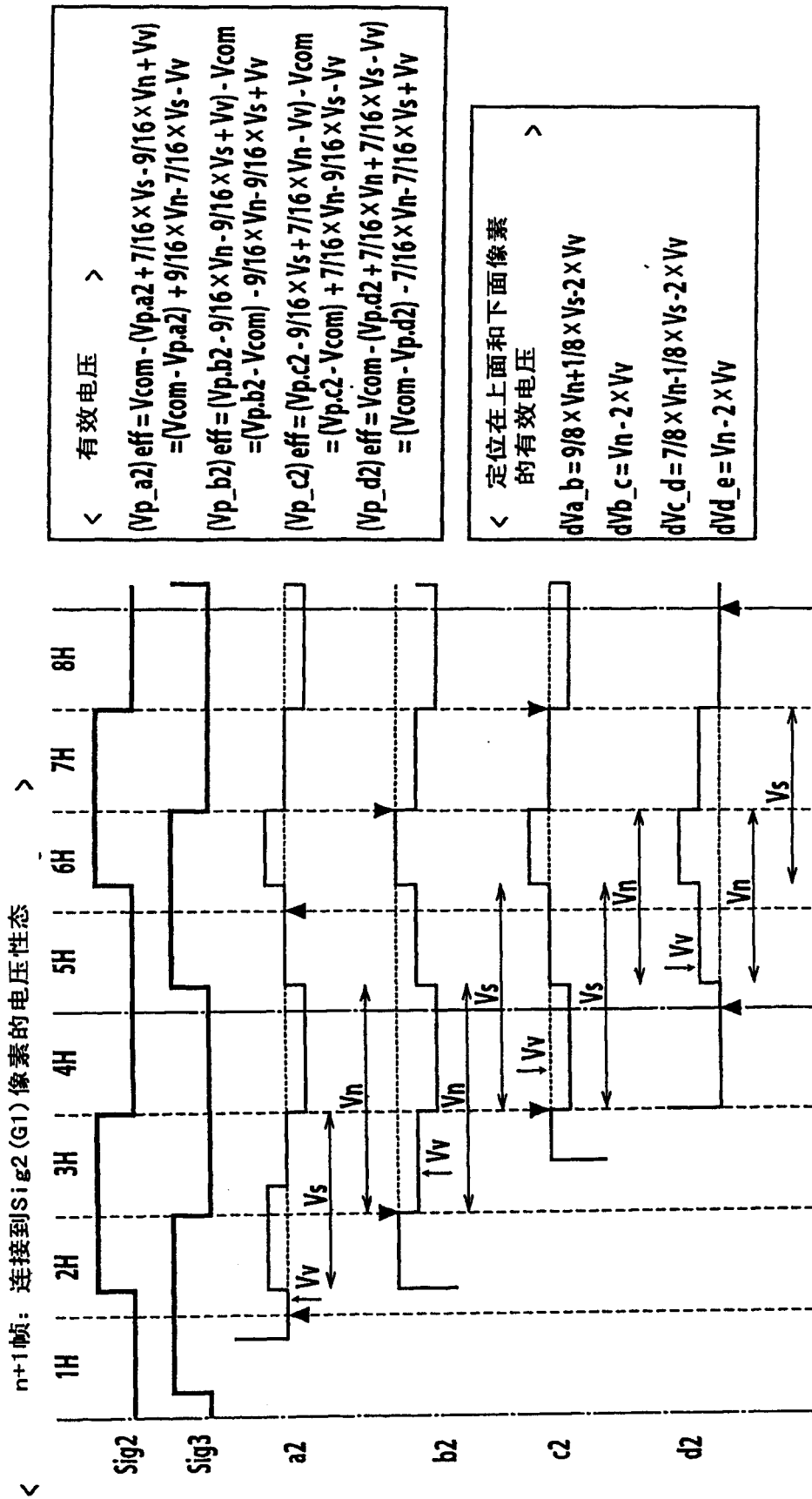


图 29



31

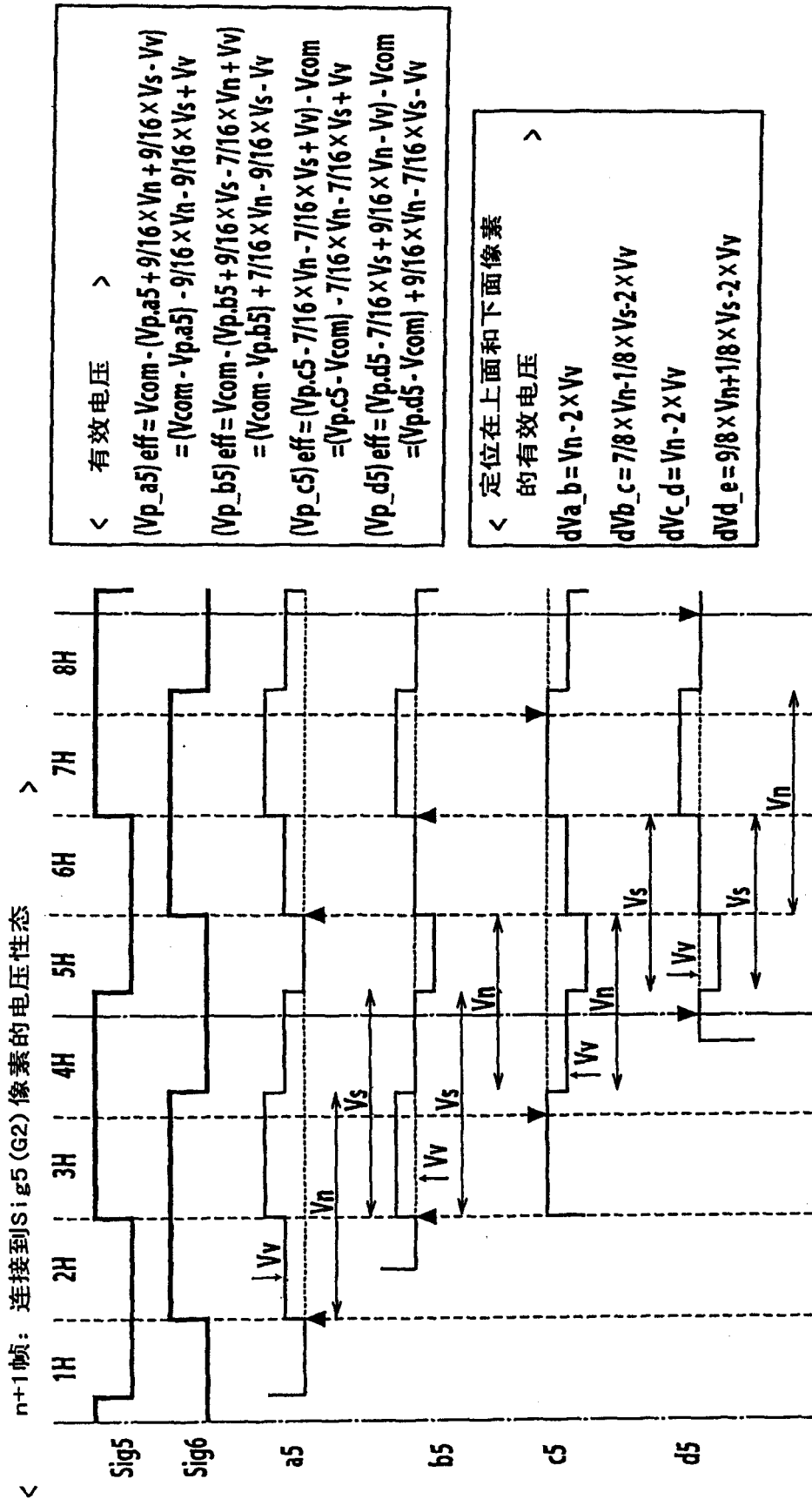


图 32

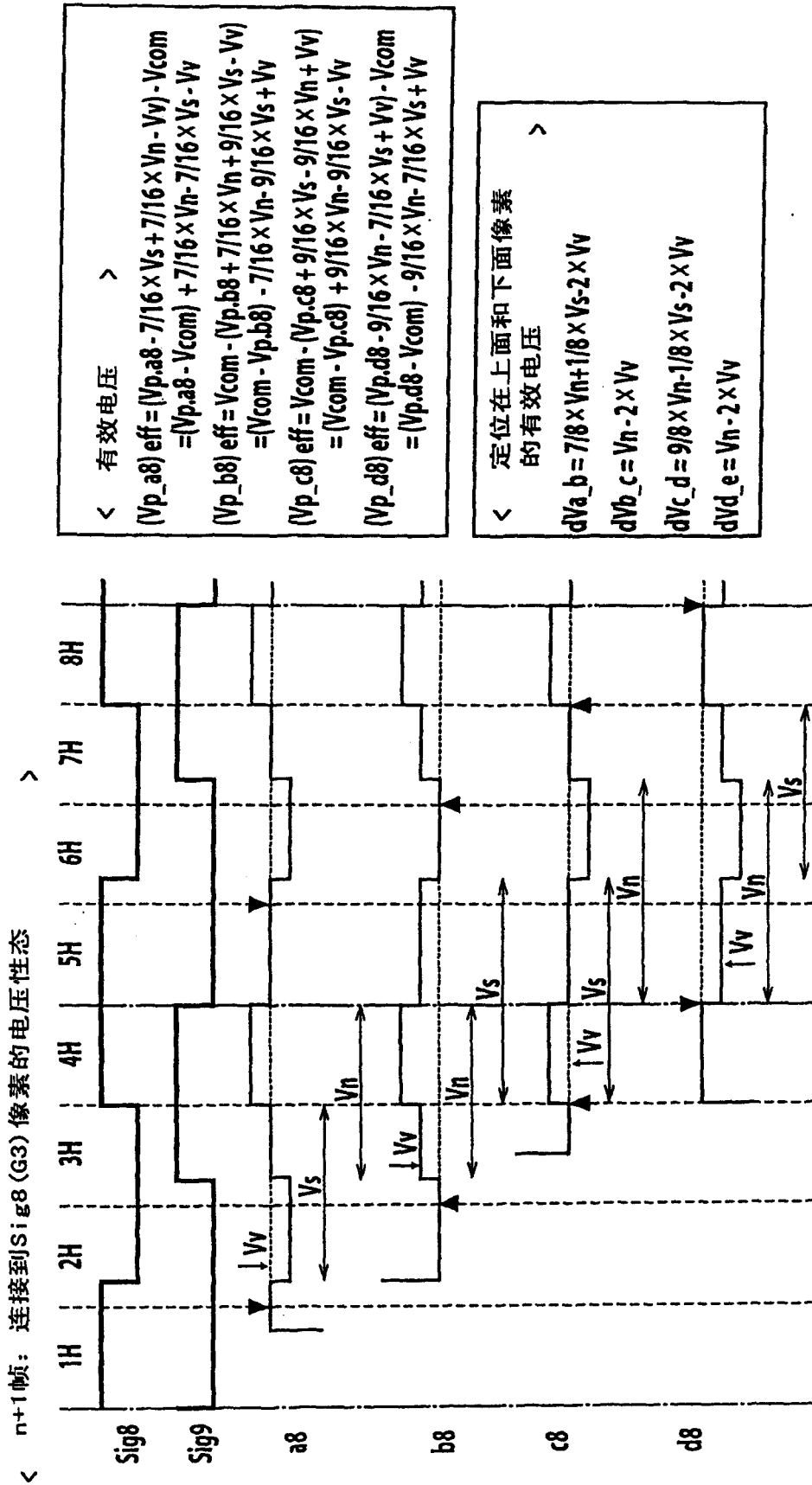


图 33

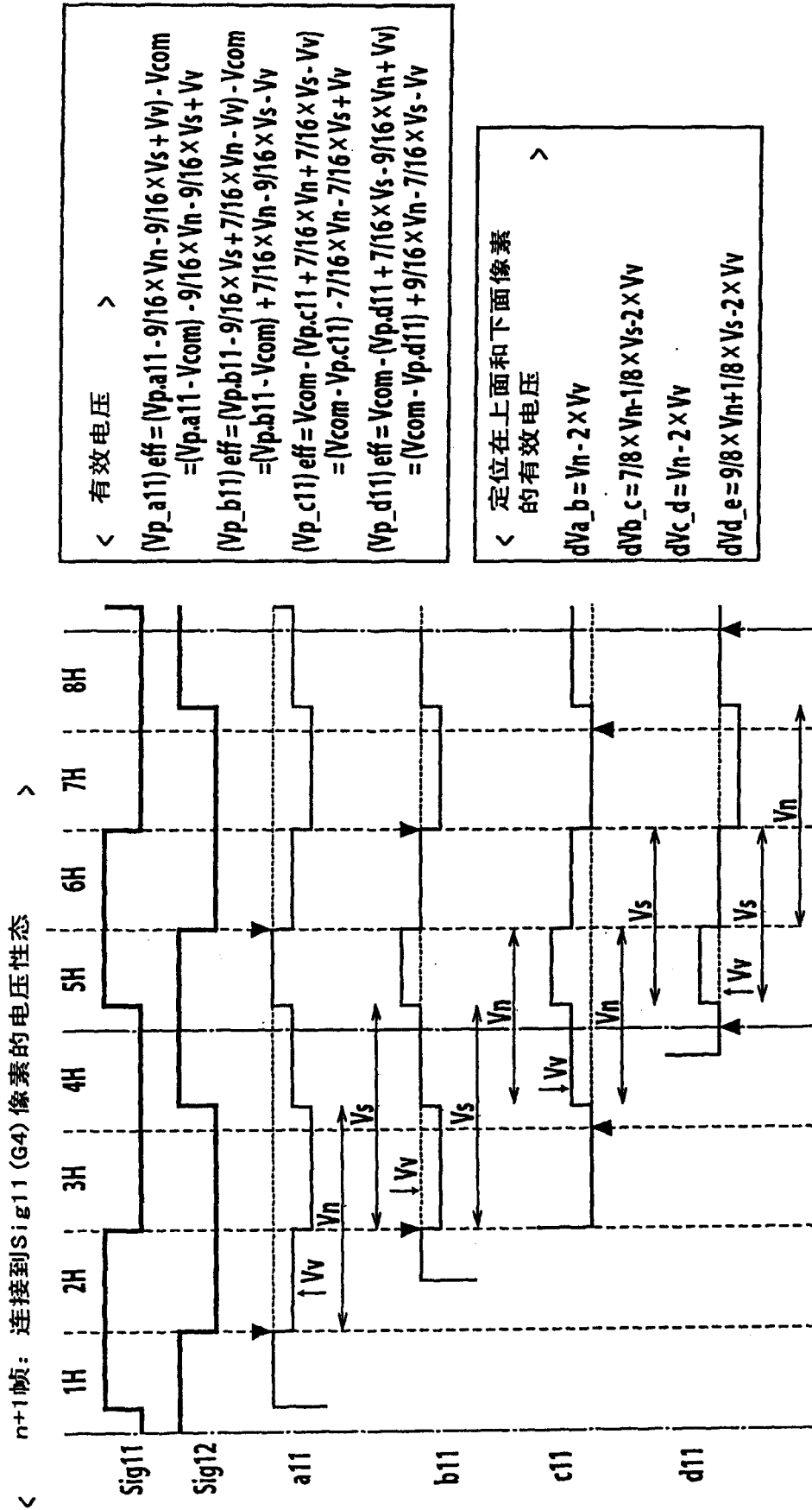


图 34

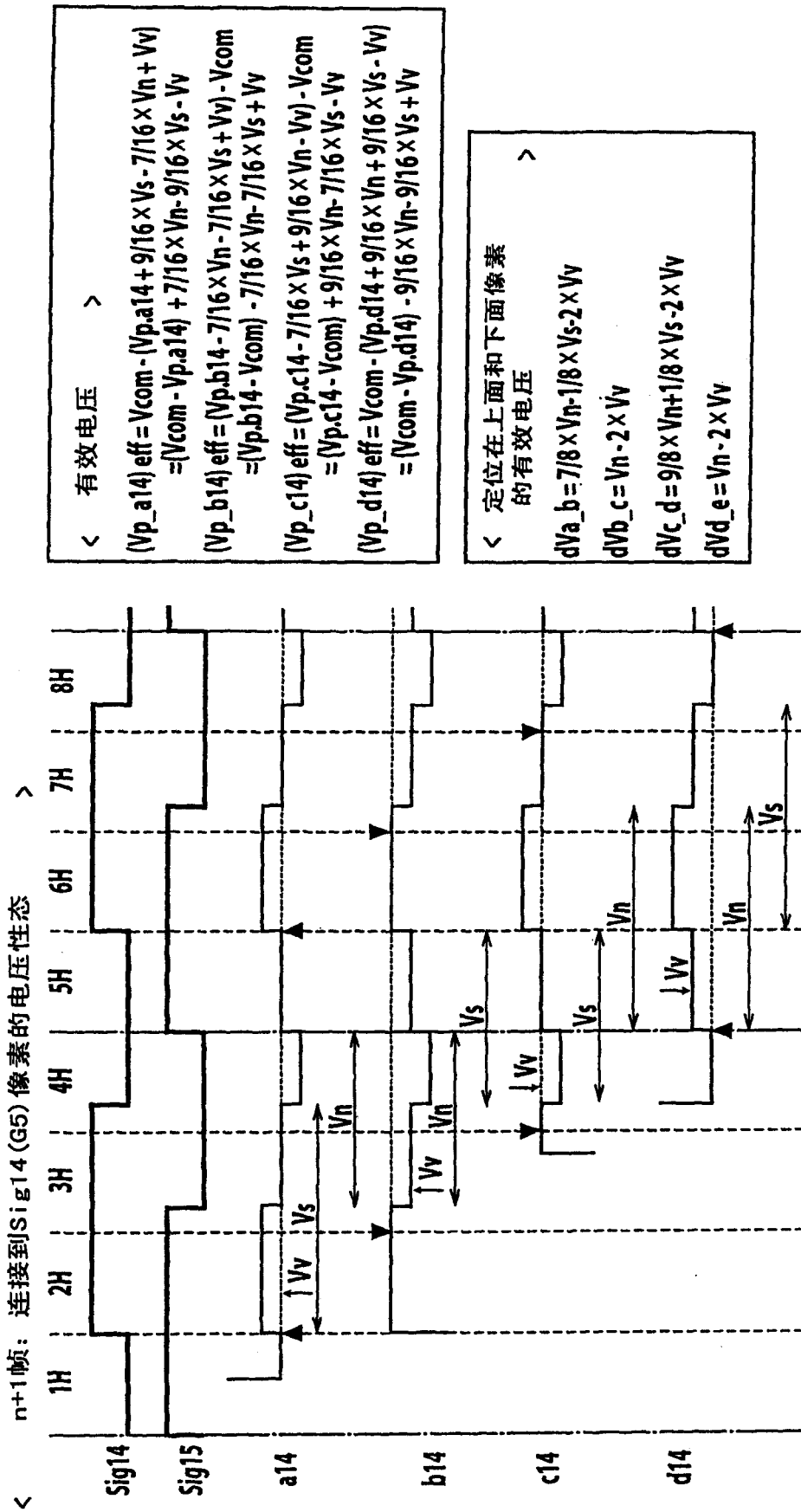


图 35

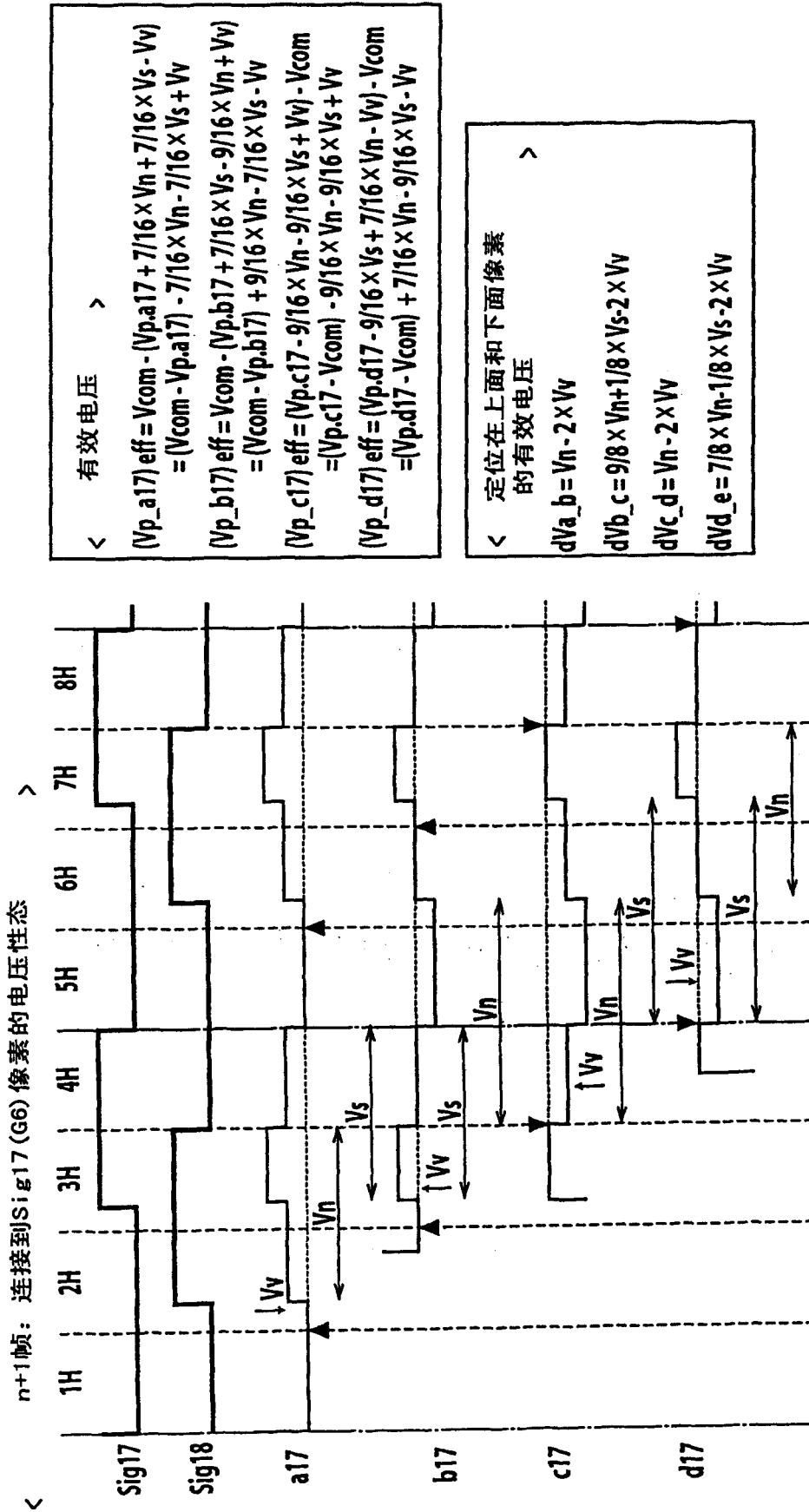


图 36

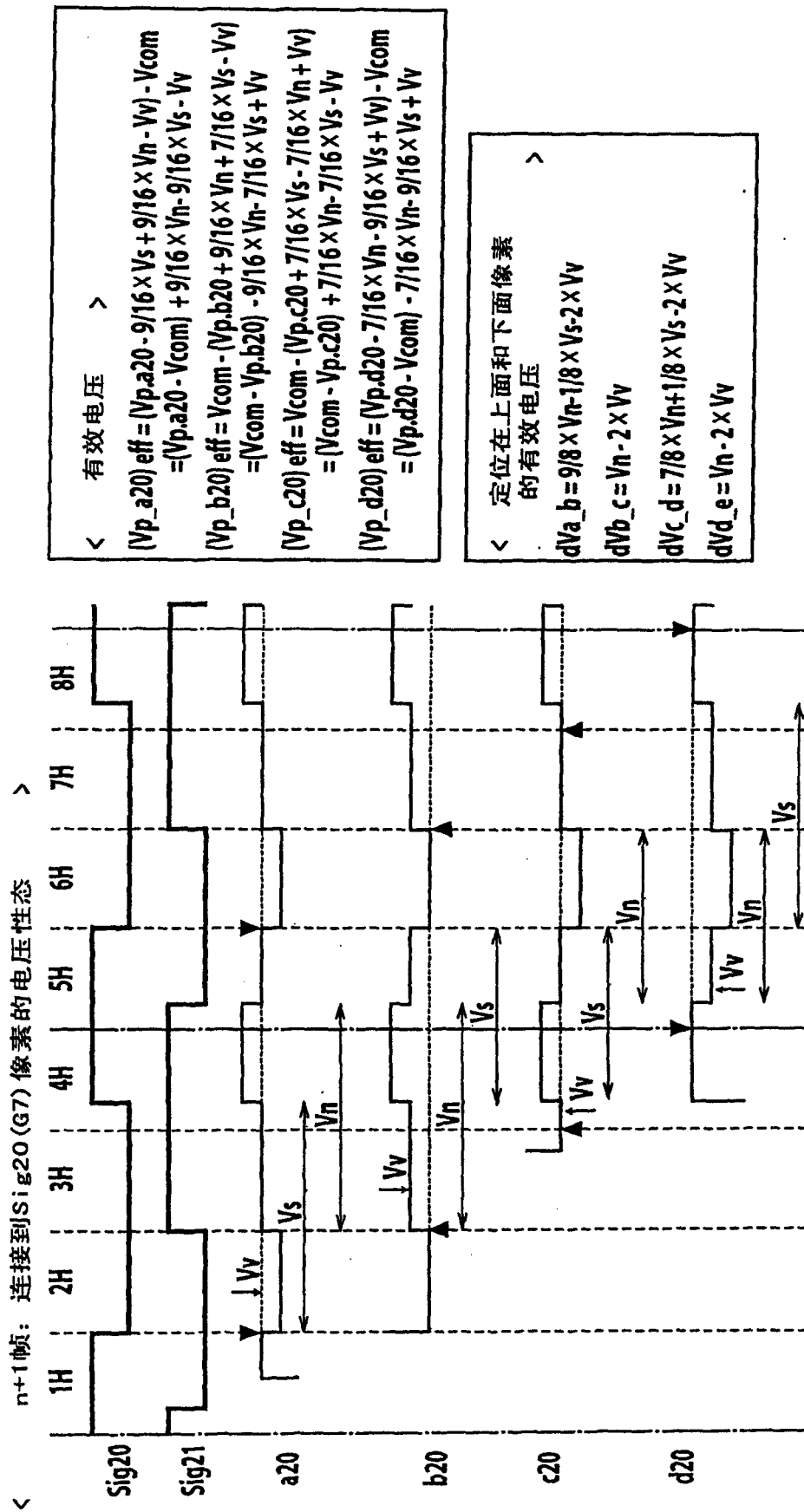


图 37

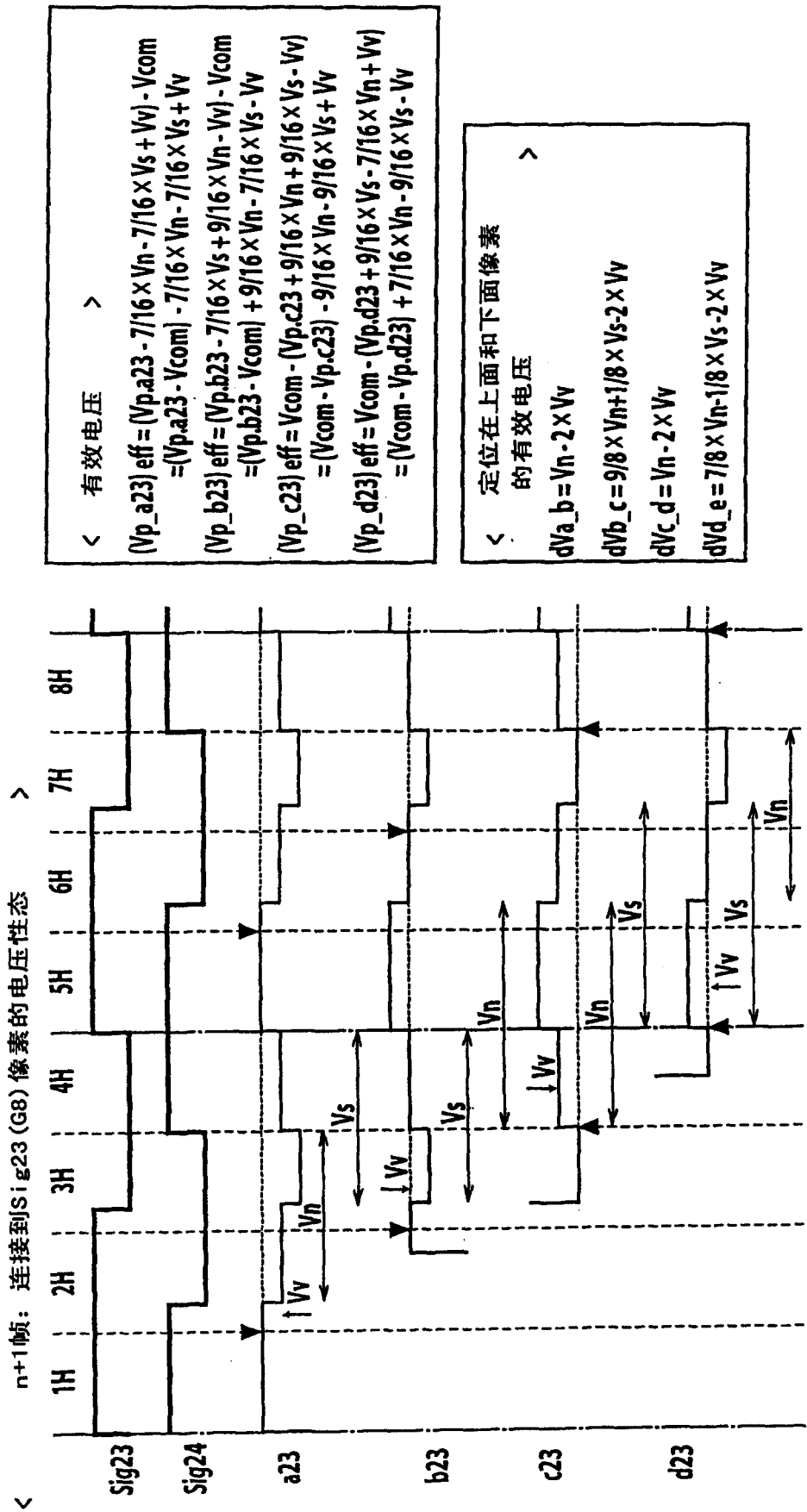


图 38

平均

	G1	G2	G3	G4	G5	G6	G7	G8
a	-1	-2	-0	-2	1	-2	0	-2
b	-2	1	-2	1	-2	-1	-2	1
c	1	-2	-0	-2	1	-2	0	-2
d	-2	1	-2	1	-2	1	-2	1
e	-1	-2	-0	-2	1	-2	0	-2
f	-2	1	-2	1	-2	-1	-2	1
g	1	-2	-0	-2	1	-2	0	-2
h	-2	1	-2	1	-2	1	-2	1
i	-1	-2	-0	-2	1	-2	0	-2
j	-2	1	-2	1	-2	-1	-2	1
k	1	-2	-0	-2	1	-2	0	-2
l	-2	1	-2	1	-2	1	-2	1
m	-1	-2	-0	-2	1	-2	0	-2
n	-2	1	-2	1	-2	-1	-2	1
o	1	-2	-0	-2	1	-2	0	-2
p	-2	1	-2	1	-2	1	-2	1

图 39C

n+1帧

	G1	G2	G3	G4	G5	G6	G7	G8
a	-1	-2	-0	-2	1	-2	0	-2
b	-2	1	-2	1	-2	-1	-2	1
c	1	-2	-0	-2	1	-2	0	-2
d	-2	1	-2	1	-2	1	-2	1
e	-1	-2	-0	-2	1	-2	0	-2
f	-2	1	-2	1	-2	-1	-2	1
g	1	-2	-0	-2	1	-2	0	-2
h	-2	1	-2	1	-2	1	-2	1
i	-1	-2	-0	-2	1	-2	0	-2
j	-2	1	-2	1	-2	-1	-2	1
k	1	-2	-0	-2	1	-2	0	-2
l	-2	1	-2	1	-2	1	-2	1
m	-1	-2	-0	-2	1	-2	0	-2
n	-2	1	-2	1	-2	-1	-2	1
o	1	-2	-0	-2	1	-2	0	-2
p	-2	1	-2	1	-2	1	-2	1

图 39B

n帧

	G1	G2	G3	G4	G5	G6	G7	G8
a	-1	-2	-0	-2	1	-2	0	-2
b	-2	1	-2	1	-2	-1	-2	1
c	1	-2	-0	-2	1	-2	0	-2
d	-2	1	-2	1	-2	1	-2	1
e	-1	-2	-0	-2	1	-2	0	-2
f	-2	1	-2	1	-2	-1	-2	1
g	1	-2	-0	-2	1	-2	0	-2
h	-2	1	-2	1	-2	1	-2	1
i	-1	-2	-0	-2	1	-2	0	-2
j	-2	1	-2	1	-2	-1	-2	1
k	1	-2	-0	-2	1	-2	0	-2
l	-2	1	-2	1	-2	1	-2	1
m	-1	-2	-0	-2	1	-2	0	-2
n	-2	1	-2	1	-2	-1	-2	1
o	1	-2	-0	-2	1	-2	0	-2
p	-2	1	-2	1	-2	1	-2	1

图 39A

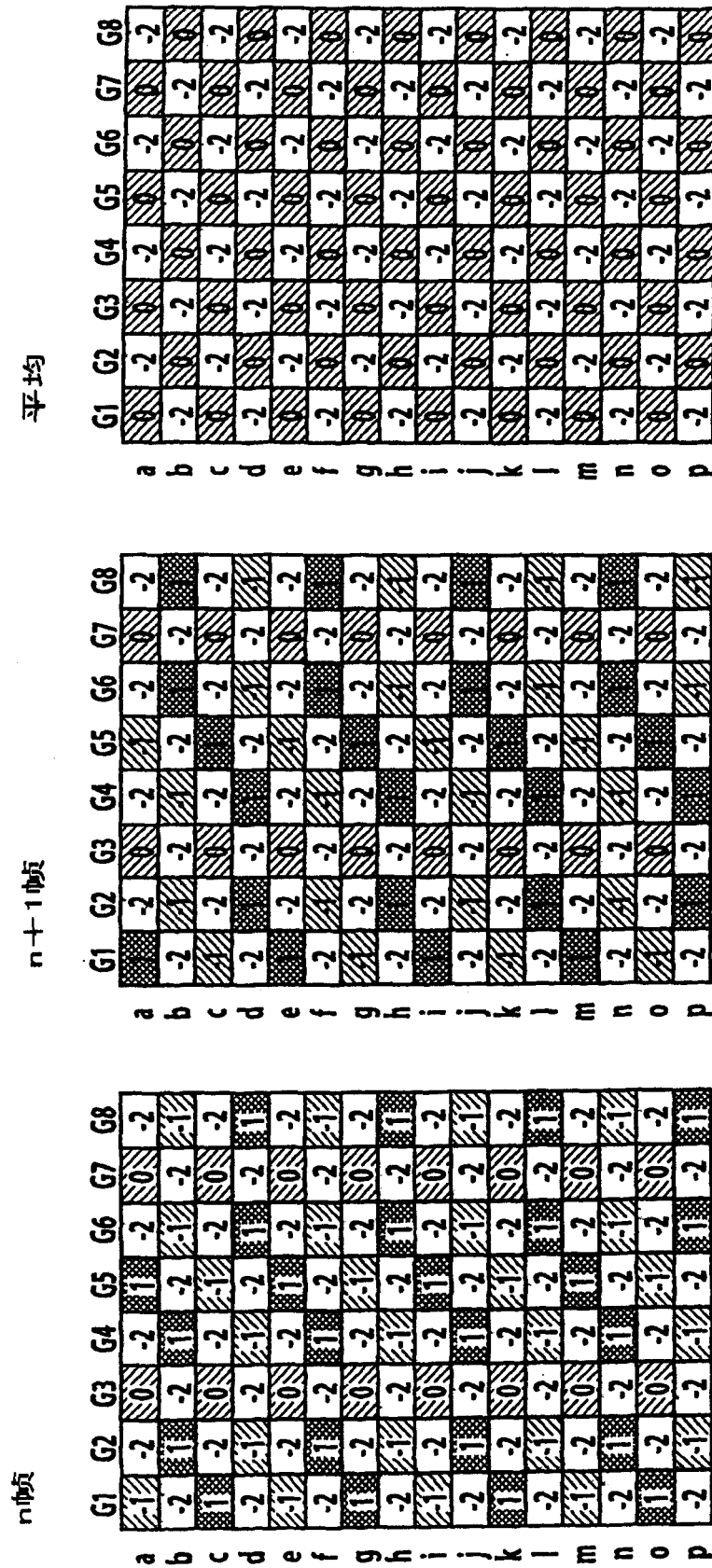


图 40A

图 40B

图 40C

