

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 02124342.5

[45] 授权公告日 2007 年 4 月 25 日

[11] 授权公告号 CN 1312652C

[22] 申请日 2002.6.19 [21] 申请号 02124342.5
[30] 优先权

[32] 2002. 1. 14 [33] KR [31] P2002 - 2089

[73] 专利权人 LG. 飞利浦 LCD 有限公司
地址 韩国首尔

[72] 发明人 李锡雨 宋珍庆

[56] 参考文献

US6320590B1 2001. 11. 20

US6274951B1 2001. 8. 14

EP0813134A2 1997. 12. 17

US20010040564A1 2001. 11. 15

JP738338A 1995. 2. 7

审查员 王 超

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 李 辉

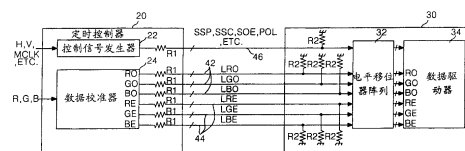
权利要求书 3 页 说明书 9 页 附图 5 页

[54] 发明名称

数据传输的装置和方法、及液晶显示器的数据驱动装置

[57] 摘要

本发明公开了一种降低数据传输电压以消除 EMI 的数据传输装置和方法。在该数据驱动装置中，一个定时控制器校准输入像素数据，降低输入像素数据的输入数据电压，并且输出到多条数据传输线。一个数据驱动器把被降低了的输入数据电压提高，用于驱动液晶显示面板，然后将其转换为模拟像素电压信号以把该模拟像素电压信号提供给数据线。



1. 一种数据传输装置, 包含:

数据接口装置, 用于接收具有一个输入数据电压的 n 位并行输入数据, 降低所述 n 位并行输入数据电压到一传输电压, 并且输出被一个分压器降低到所述传输电压的所述 n 位并行输入数据, 所述分压器包括多个第一电阻, 与每条数据传输线串联布置一个第一电阻; 以及

数据输入装置, 用于从所述数据传输线接收具有所述传输电压的所述 n 位并行输入数据, 把所述 n 位并行输入数据提高回到所述输入数据电压用以驱动一个液晶显示面板, 所述 n 位并行输入数据通过一放大电路被提高回到所述输入数据电压, 所述放大电路包括多个电压放大器, 与每条所述数据传输线相连一个电压放大器。

2. 如权利要求1所述的数据传输装置, 其特征在于, 分压器还包含:

多个具有比第一电阻低的阻抗值的第二电阻, 在每条数据传输线处并联布置一个第二电阻。

3. 如权利要求2所述的数据传输装置, 其特征在于, 第一电阻布置在数据接口装置的一个输出端, 而第二电阻布置在数据输入装置的一个输入端。

4. 如权利要求2所述的数据传输装置, 其特征在于, 第一和第二电阻布置在数据接口装置的一个输出端。

5. 一种数据传输方法, 包含:

降低一个 n 位并行输入数据的输入数据电压, 并且输出具有被降低了输入数据电压的所述 n 位并行输入数据到多条数据传输线; 以及

把所述n位并行输入数据的被降低了的输入电压提高回到所述输入数据电压用以驱动一个液晶显示面板;

其中, 所述n位并行输入数据电压通过使用一分压器而被降低, 所述分压器包括多个第一电阻, 与每条所述数据传输线串联布置一个第一电阻。

6. 一种液晶显示器的数据驱动装置, 用于驱动液晶显示面板的多条数据线, 该装置包含:

一个定时控制器, 用于校准具有一个输入数据电压的n位并行输入像素数据, 降低所述n位并行输入像素数据到一传输电压, 输出具有所述传输电压的所述n位并行输入像素数据到多条数据传输线, 所述定时控制器包括一第一分压器, 用于降低所述n位并行输入像素数据到所述传输电压, 所述第一分压器具有多个第一电阻, 与每条所述数据传输线串联布置一个第一电阻; 以及

一个数据驱动器, 用于把所述n位并行输入像素数据提高回到所述输入数据电压用以驱动液晶显示面板, 并且将具有所述输入数据电压的所述n位并行输入像素数据转换为模拟像素电压信号以把该模拟像素电压信号施加到所述数据线上, 所述数据驱动器包括一放大电路, 用于把所述n位并行输入像素数据提高回到所述输入数据电压, 所述放大电路包括多个电压放大器, 与每条所述数据传输线相连一个电压放大器。

7. 如权利要求6所述的数据驱动装置, 其特征在于, 所述第一分压器还包含: 多个具有比第一电阻低的阻抗值的第二电阻, 在每条数据传输线处并联布置一个第二电阻。

8. 如权利要求7所述的数据驱动装置, 其特征在于, 第一电阻布置在定时控制器的一个输出端, 而第二电阻布置在数据驱动器的一个输入端。

9. 如权利要求7所述的数据驱动装置, 其特征在于, 第一和第二电阻布置在定时控制器的一个输出端。

10. 如权利要求6所述的数据驱动装置, 其特征在于, 定时控制器生成多个用于控制数据驱动器的驱动的控制信号, 并且通过使用一个第二分压器降低该控制信号的电压以输出到多条控制信号传输线上。

11. 如权利要求10所述的数据驱动装置, 其特征在于, 第二分压器包含:
多个第三电阻和多个具有比第三电阻低的阻抗值的第四电阻, 在每条所述控制信号传输线处串联布置一个第三电阻, 在每条所述控制信号传输线处并联布置一个第四电阻。

12. 如权利要求11所述的数据驱动装置, 其特征在于, 第三电阻布置在定时控制器的一个输出端, 而第四电阻布置在数据驱动器的一个输入端。

13. 如权利要求12所述的数据驱动装置, 其特征在于, 第三电阻被合并定时控制器中, 而第四电阻被合并数据驱动器中。

14. 如权利要求11所述的数据驱动装置, 其特征在于, 第三和第四电阻布置在定时控制器的一个输出端。

15. 如权利要求14所述的数据驱动装置, 其特征在于, 第三和第四电阻都被合并定时控制器中。

16. 如权利要求6所述的数据驱动装置, 其特征在于, 数据驱动器包含:
一个数据驱动单元, 用于把所述具有输入数据电压的 n 位并行输入像素数据转换为模拟像素电压信号以把该模拟像素电压信号提供给数据线。

数据传输的装置和方法、及液晶显示器的数据驱动装置

发明领域

本发明涉及一种数据传输方法，尤其是涉及一种用于最小化并行数据传输时发生的电磁干扰（EMI）的数据传输装置和方法。尽管本发明适于一个宽的应用范围，但是它尤其适于液晶显示器中的数据驱动装置。

背景技术

现在，已经增加了通过一种传输介质传输的视频数据的数量以满足用户对高质量图象的需要。其结果，视频数据以高速进行传送。在试图达到这个目的的过程中，增加了视频数据的传输频率，而且也增加了用于传输该视频数据的传输线数目。由于具有高频的视频数据经由增加了的数据传输线被同步传送，所以在数据传输线路当中存在电磁干扰（EMI）。

为了减少EMI，在液晶显示器（LCD）中通过使用一个数据调制系统降低了数据转换的数目。另选地，通过使用六条总线系统，降低了传输频率。

图1显示了通过使用六条总线系统传输视频数据的一个现有LCD的一个数据驱动装置。

参见图1，数据驱动装置包含：用于驱动液晶显示面板10的数据线的数据驱动IC 8，和一个用于控制该数据驱动IC 8的驱动的定时控制器2。每个数据驱动IC 8被安装在一个带式载体包（TCP）6上以与液晶显示面板10相连。此外，每个数据驱动IC 8通过TCP 6和一个印刷电路板（PCB）4连接到定时控制器2。

更具体地说，在液晶显示面板10中，选通线和数据线以彼此交叉的方式布

置。液晶元件位于每条选通线与每条数据线交叉的每个区域处。液晶显示面板10具有用于向每一个液晶元件提供一个电场的像素电极和一个公共电极。每一个像素电极通过作为开关设备的一个薄膜晶体管的源和漏极连接到一条数据线上。薄膜晶体管的栅极与一条选通线相连以允许一个像素电压信号被施加到用于每条线的像素电极上。因此，液晶显示面板10根据像素电压信号，通过在像素电极和公共电极之间施加的一个电场，为每个液晶元件控制透光率，由此在液晶显示面板上显示一幅画面。

每当一个选通信号通过选通驱动IC（未示出）被施加到一条选通线上时，数据驱动IC 8 向每条数据线施加一个像素电压信号。特别地，数据驱动IC8把从定时控制器2输入的数字视频数据（像素数据）转换为模拟的像素电压信号。

定时控制器2控制数据驱动IC 8和选通驱动IC的驱动，并且同时把像素数据施加到数据驱动IC 8上。为此，如图2所示，定时控制器2包含一个用于生成控制信号的控制信号发生器3，和一个用于依照该六条总线系统校准像素数据的数据校准器5。

控制信号发生器3使用从它的外部输入的一个主时钟信号MCLK与水平和垂直同步信号H和V，生成用于控制数据驱动IC 8的数据控制信号（即，SSC、SSP、SOE和POL等）。数据控制信号通过包含在数据控制信号总线16内的每条传输线被施加到数据驱动IC 8上。此外，控制信号发生器3生成并且通过一条控制信号总线（未示出）把用于控制选通驱动IC（未示出）的选通控制信号（即，GSC、GSP与GOE等）提供给选通驱动IC。

数据校准器5依照六条总线系统校准从它外部输入的像素数据R、G和B以提供给数据驱动IC 8。换句话说，数据校准器5把像素数据R、G和B划分为奇数的像素数据RO、GO和BO以及偶数的像素数据RE、GE和BE，以通过每三条奇数数据总线12和每三条偶数数据总线14同时提供给数据驱动IC 8。在此，当每一个像

素数据RD、GD和BD包含一个6位的信号时，每一条奇数数据总线12和偶数数据总线14包含6条数据传输线路。因此，数据总线总共包含36条数据传输线路。

现有LCD的数据驱动IC通过六条总线系统传输像素数据以减少传输频率，由此降低EMI。然而，由于增加了数据传输线路的数目，所以现有的数据驱动装置不能降低EMI。

发明内容

因此，本发明旨在提供一种用于数据传输的装置和方法，它实质上排除了由于相关技术的局限性和缺点而导致的一个或多个问题。

本发明的另一个目的是提供一种用于数据传输的装置和方法，它减少了一个数据传输电压以消除EMI。

本发明的其它特征和优点将在以下的说明书中给出，部分地可以从说明书中理解，或者可以通过本发明的实践获得。通过说明书和权利要求以及附图中特别指出的结构可以实现和获得本发明的目的和其它优点。

为了实现这些和其它优点并根据本发明的目的，正如被实施和广泛说明的那样，一个数据传输装置包含：用于接收具有一个输入数据电压的n位并行输入数据，降低所述n位并行输入数据电压到一传输电压，并且输出被一个分压器降低到所述传输电压的所述n位并行输入数据，所述分压器包括多个第一电阻，与每条数据传输线串联布置一个第一电阻；以及数据输入装置，用于从所述数据传输线接收具有所述传输电压的所述n位并行输入数据，把所述n位并行输入数据提高回到所述输入数据电压用以驱动一个液晶显示面板，所述n位并行输入数据通过一放大电路被提高回到所述输入数据电压，所述放大电路包括多个电压放大器，与每条所述数据传输线相连一个电压放大器。

在该数据传输装置中，分压器包含：多个具有比第一电阻低的阻抗值的第二电

阻，在每条数据传输线处并联布置一个第二电阻。

在此，第一电阻布置在数据接口装置的一个输出端，而第二电阻布置在数据输入装置的一个输入端。

另选地，第一和第二电阻布置在数据接口装置的一个输出端。

在本发明的另一方面中，一种数据传输方法包含：降低一个 n 位并行输入数据的输入数据电压，并且输出具有被降低了输入数据电压的所述 n 位并行输入数据到多条数据传输线；以及把所述 n 位并行输入数据的被降低了的输入电压提高回到所述输入数据电压用以驱动一个液晶显示面板；其中，所述 n 位并行输入数据电压通过使用一分压器而被降低，所述分压器包括多个第一电阻，与每条所述数据传输线串联布置一个第一电阻。

在本发明的另一方面中，用于驱动一个液晶显示面板的多条数据线的一个液晶显示器的一个数据驱动装置，包含：一个定时控制器，用于校准具有一个输入数据电压的 n 位并行输入像素数据，降低所述 n 位并行输入像素数据到一传输电压，输出具有所述传输电压的所述 n 位并行输入像素数据到多条数据传输线，所述定时控制器包括一第一分压器，用于降低所述 n 位并行输入像素数据到所述传输电压，所述第一分压器具有多个第一电阻，与每条所述数据传输线串联布置一个第一电阻；以及一个数据驱动器，用于把所述 n 位并行输入像素数据提高回到所述输入数据电压用以驱动液晶显示面板，并且将具有所述输入数据电压的所述 n 位并行输入像素数据转换为模拟像素电压信号以把该模拟像素电压信号施加到所述数据线上，所述数据驱动器包括一放大电路，用于把所述 n 位并行输入像素数据提高回到所述输入数据电压，所述放大电路包括多个电压放大器，与每条所述数据传输线相连一个电压放大器。

在该数据驱动装置中，分压器包含：多个具有比第一电阻低的阻抗值的第二电阻，在每条数据传输线处并联布置一个第二电阻。

在此，第一电阻布置在定时控制器的一个输出端，而第二电阻布置在数据驱动器的一个输入端。

另选地，第一和第二电阻布置在定时控制器的一个输出端。

定时控制器生成多个用于控制数据驱动器驱动的控制信号，并且借助于第二分压器降低该控制信号的电压以输出到多条控制信号传输线上。

分压器包含：多个第三电阻和多个具有比第三电阻低的阻抗值的第四电阻，在每条所述控制信号传输线处串联布置一个第三电阻，在每条所述控制信号传输线处并联布置一个第四电阻。

在此，第三电阻布置在定时控制器的一个输出端，而第四电阻布置在数据驱动器的一个输入端。

在此，第三电阻被合并到定时控制器中，而且第四电阻被合并到数据驱动器中。

另选地，第三和第四电阻布置在定时控制器的一个输出端。

在此，第三和第四电阻被合并到定时控制器中。

数据驱动器包含：一个数据驱动单元，用于把所述具有输入数据电压的n位并行输入像素数据转换为模拟像素电压信号以把该模拟像素电压信号提供给数据线。

应当理解，上述一般说明及下列的详细说明都是示范性的和说明性的，而且被用来提供对如权利要求所述的本发明的进一步说明。

附图说明

被包括在内以提供对本发明的进一步理解、并且被结合进来构成本申请一部分的附图，和用来说明本发明原理的说明书一起举例说明本发明中的实施例。

在附图中：

图1是表示一个现有的液晶显示器的一个数据驱动装置的示意图；

图2是在定时控制器和如图1所示的数据驱动集成电路之间的数据传输总线的一个详细视图；

图3是表示依据本发明的一个液晶显示器的一个数据驱动装置的示意图；

图4是从如图3所示的定时控制器中输出的控制信号和像素数据的电压波形图；以及

图5是表示如图3所示的电平移位器阵列的结构详细电路图。

对说明实施例的详细描述

下面将结合本发明中举例说明的实施例进行详细说明，其中的例子在附图中进行了图解说明。在可能的情况下，在所有附图中使用相同标号来表示相同或相似部分。

图3是一个方框图，表示依据本发明的一个液晶显示器的一个数据驱动装置的结构。

参见图3，数据驱动装置包含：用于驱动一个液晶显示面板（未示出）的数据线的数据驱动IC 30，和一个用于控制数据驱动IC 30的驱动的定时控制器20。

更具体地说，定时控制器20控制数据驱动IC 30和选通驱动IC（未示出）的驱动，并且同时把像素数据（即，RO、GO、BO、RE、GE和BE）施加到数据驱动IC 30上。为此，定时控制器20包含：一个控制信号发生器22，用于生成控制信号；以及一个数据校准器24，用于依照该六条总线系统校准像素数据RO、GO、BO、RE、GE和BE。

控制信号发生器22使用从它外部输入的一个主时钟信号MCLK与水平和垂直同步信号H和V，产生用于控制数据驱动IC 30的数据控制信号（即，SSC、SSP、SOE和POL等）。数据控制信号通过包含在数据控制信号总线46内的每条传输线被施加到数据驱动IC 30上。此外，控制信号发生器22产生并且通过一条控制信

号总线（未示出）把用于控制选通驱动IC（未示出）的选通控制信号（即，GSC、GSP与GOE等）提供给选通驱动IC。

数据校准器24依照六条总线系统校准从它外部输入的像素数据R、G和B，并且提供到数据驱动IC 30。换句话说，数据校准器24把像素数据R、G和B划分为奇数的像素数据RO、GO和BO以及偶数的像素数据RE、GE和BE，并且通过每三条奇数数据总线42和每三条偶数数据总线44同时提供给数据驱动IC 30。在此，当每一个像素数据RD、GD和BD包含一个6位的信号时，每一条奇数数据总线42和偶数数据总线44包含6条数据传输线路。因此，数据总线总共包含36条数据传输线路。

包含在奇数数据总线42和偶数数据总线44中的每条数据传输线具有分压电阻R1和R2，以减少从定时控制器20中输出的像素数据RO、GO、BO、RE、GE和BE的电压。此外，包含在数据控制信号总线46中的每条控制信号传输线具有分压电阻R1和R2，以减少从定时控制器20中输出的数据控制信号的电压。

更具体地说，具有一个相对大的阻抗值的第一电阻R1串联布置在连接到定时控制器20的输出端的每一条数据传输线和控制信号传输线处。此外，具有一个比第一电阻R1低的阻抗值的第二电阻R2并联布置在连接到数据驱动IC 30的输入端的每一条数据传输线和控制信号传输线处。因此，电压降与第一电阻R1的阻抗值成比例的像素数据LR0、LGO、LBO、LRE、LGE和LBE通过奇数数据总线42和偶数数据总线44被提供给数据驱动IC 30。此外，电压降与第一电阻R1的阻抗值成比例的数据控制信号LSS0、LSSC、LSOE和LPOL等通过数据控制信号总线46被提供给数据驱动IC 30。

例如，如图4所示，从定时控制器20的控制信号发生器22中输出的控制信号SSC、SSP、SOE和POL等，以及从数据校准器24中输出的像素数据RO、GO、BO、RE、GE和BE具有一个大约3.3V的摆动电压。如图4所示，借助于布置在定时控制

器20的输出端和数据驱动IC 30的输入端处的分压电阻R1和R2，源移位时钟信号SSC和像素数据R0、G0、B0、RE、GE和BE具有一个大约300mV的摆动电压，而且通过控制信号总线46和数据总线42和44进行传送。与先前已知的值相比，通过控制信号总线46和数据总线42和44传送的数据控制信号LSSC、LSSP、LSOE和LPOL等与像素数据LR0、LG0、LB0、LRE、LGE和LBE的电压是相当低的，从而使得在总线42、44和46处的EMI被最小化。在此，布置在定时控制器20的输出端处的第一电阻R1与定时控制器20集成在一起。此外，布置在数据驱动IC 30的输入端处的第二电阻R2与数据驱动IC 30集成在一起。另选地，所有的分压电阻R1和R2可以被布置在定时控制器20的输出端处以与定时控制器20集成在一起。

数据驱动IC 30包含：一个电平移位器阵列32，用于把从定时控制器20输入的、电压降低的数据控制信号LSSC、LSSP、LSOE和LPOL等以及电压降低的像素数据LR0、LG0、LB0、LRE、LGE和LBE等转换为正常的驱动电压；以及一个数据驱动器34，用于把像素数据R0、G0、B0、RE、GE和BE转换为模拟像素电压信号并且把它们提供给数据线。

电平移位器阵列32把通过控制信号总线46输入的数据控制信号LSSC、LSSP、LSOE和LPOL等低电压电平、以及通过数据总线42和44输入的像素数据LR0、LG0、LB0、LRE、LGE和LBE的低电压电平提高到大约3.3V的正常驱动电压。电平移位器阵列32然后输出正常驱动电压电平。为此，如图5所示，电平移位器阵列32包含布置在数据控制信号输入线和像素数据输入线处的电压放大器36。电压放大器36必须具有一个能够产生一个急剧的矩形波信号而不考虑输入波形的施密特（Schmitt）触发器特性。

数据驱动器34使用由电平移位器阵列32提高到正常驱动电压的数据控制信号SSP、SSC、SOE和POL等以及像素数据R0、G0、B0、RE、GE和BE来驱动数据线。更具体地说，数据驱动器34响应于源启动脉冲SSP和源移位时钟信号SSC，连续

地锁存像素数据R0、G0、B0、RE、GE和BE，然后响应于源输出使能信号SOE同时输出被锁存的像素数据。随后，数据驱动器34通过使用 γ 电压把同时输出的像素数据R0、G0、B0、RE、GE和BE转换为像素电压信号，以提供像素电压信号到数据线。在这种情况下，响应于极性控制信号POL，数据驱动器34以适用于一个点反转(dot inversion)驱动系统或者一个列反转(column inversion)驱动系统的方式把像素数据转换为像素电压信号。

如上所述，根据本发明，LCD的数据驱动装置借助于分压电阻大大降低来自定时控制器20的控制信号和像素数据的电压电平，以把这些信号和数据传送到数据驱动IC，然后把它们提高到正常驱动电压。因此，在数据传输通路中的EMI被最小化，而且在本发明中电源消耗降低了很多。

此外，这种借助于分压电阻降低通过总线传送的数据电压以传送降低了的数据电压并且提高它们回到正常驱动电压的技术，可以很容易地应用到一个使用多条总线提供并行数据传输的数据传输装置中，以便最小化EMI。

如上所述，根据本发明，借助于分压电阻把将通过总线被传输的数据电压大大降低，然后把该数据电压提高回到正常驱动电压，以便使在通过多条总线同时传输的数据信号之间的EMI可以被最小化。因此，在本发明中可以防止由EMI所引起数据信号的失真。

此外，根据本发明，借助于分压电阻，来自于定时控制器、将被传输到数据驱动IC的控制信号和像素数据的电压被大大降低，然后又被提高回到正常驱动电压。因此，它最小化了在数据传输通路中的EMI，而且减少了电源消耗。

对本领域技术人员来说，很显然可以在不偏离本发明的精神实质或范围的条件下，可以对本发明的用于数据传输的装置和方法中能够进行各种修改和变化。因此，本发明覆盖所有落入所附权利要求及其等同物范围内的修改和变化。

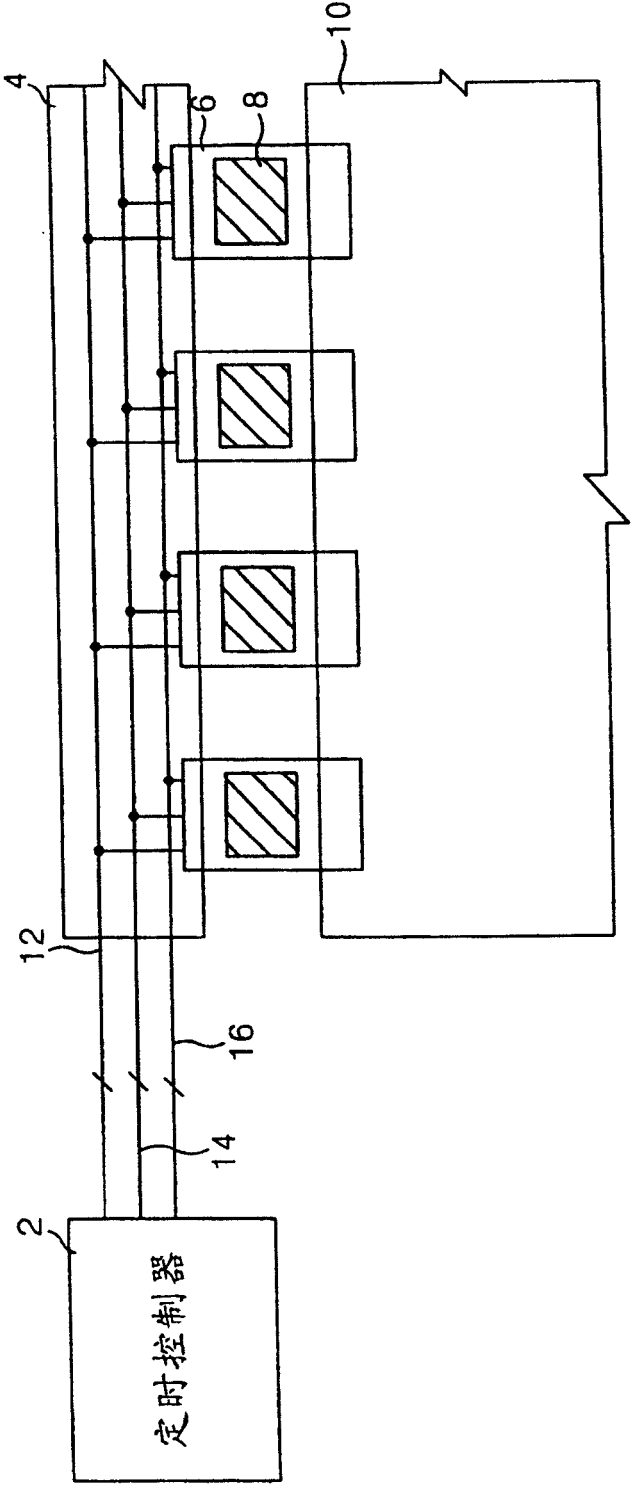


图1
现有技术

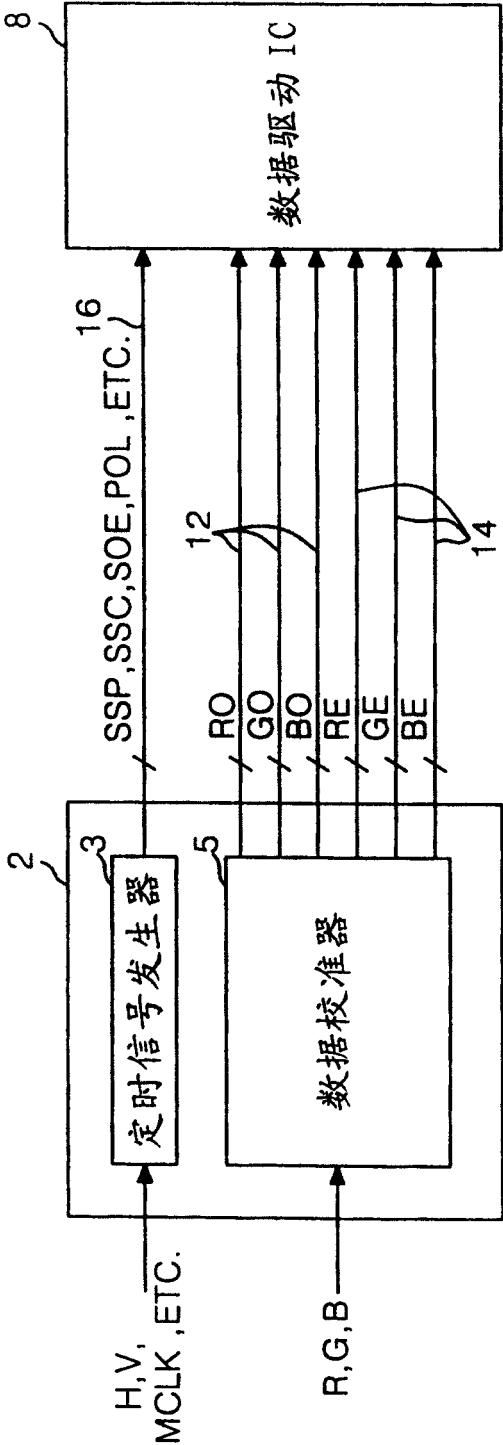


图 2
现有技术

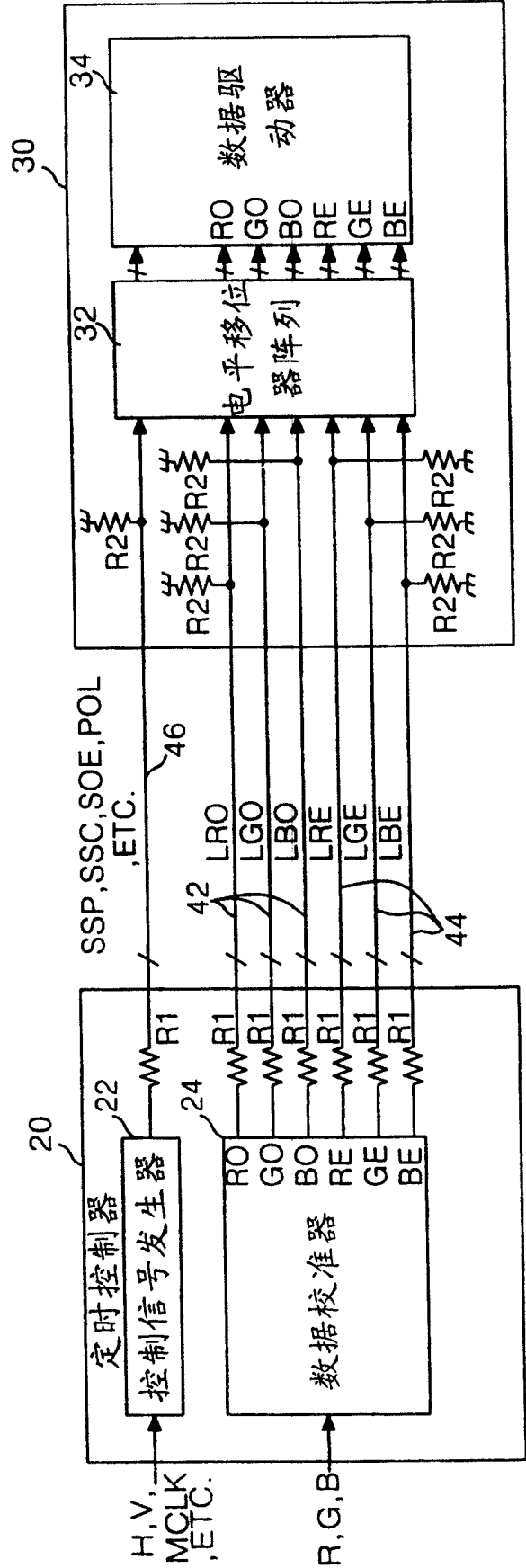


图 3

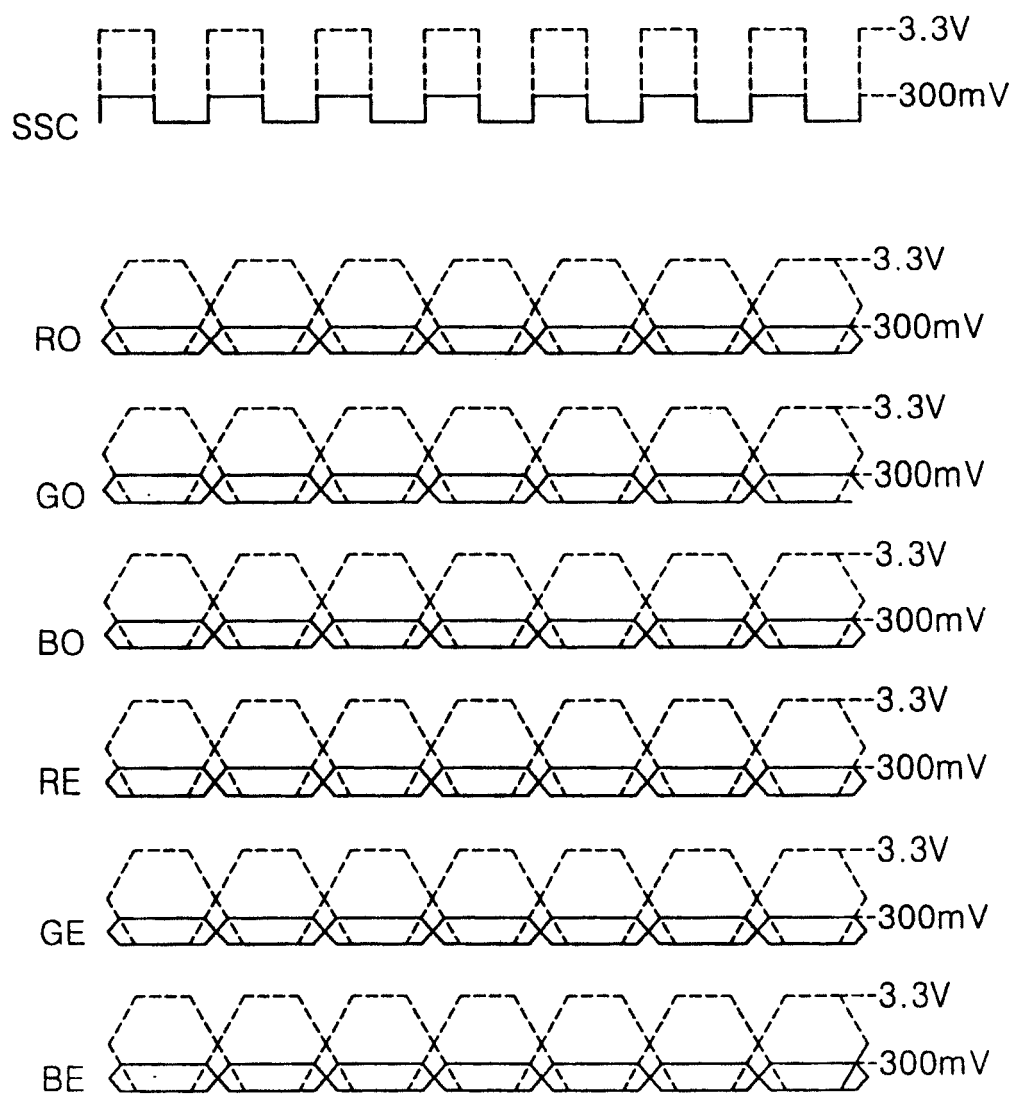


图 4

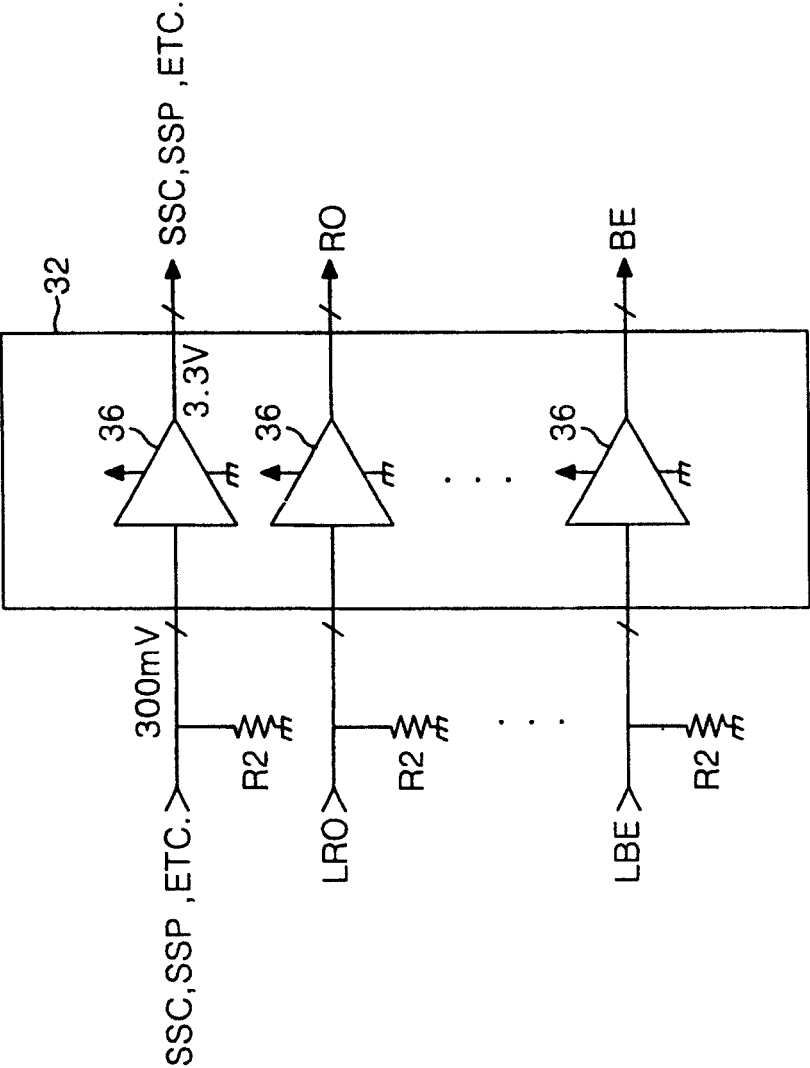


图 5

专利名称(译)	数据传输的装置和方法、及液晶显示器的数据驱动装置		
公开(公告)号	CN1312652C	公开(公告)日	2007-04-25
申请号	CN02124342.5	申请日	2002-06-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD有限公司		
当前申请(专利权)人(译)	LG.飞利浦LCD有限公司		
[标]发明人	李锡雨 宋珍庆		
发明人	李锡雨 宋珍庆		
IPC分类号	G09G3/36 G02F1/133 G06F3/147 G09G3/20 H04B15/04 H04L25/02 H04N5/66		
CPC分类号	H04B15/04 G09G3/20 G09G2330/06 G09G3/3611 G09G2310/0289 G09G2310/08		
代理人(译)	李辉		
优先权	1020020002089 2002-01-14 KR		
其他公开文献	CN1432990A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种降低数据传输电压以消除EMI的数据传输装置和方法。在该数据驱动装置中，一个定时控制器校准输入像素数据，降低输入像素数据的输入数据电压，并且输出到多条数据传输线。一个数据驱动器把被降低了的输入数据电压提高，用于驱动液晶显示面板，然后将其转换为模拟像素电压信号以把该模拟像素电压信号提供给数据线。

