

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/36 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710307403.0

[43] 公开日 2008年12月31日

[11] 公开号 CN 101334973A

[22] 申请日 2007.12.28
[21] 申请号 200710307403.0
[30] 优先权
 [32] 2007.6.25 [33] KR [31] 10-2007-0062238
[71] 申请人 乐金显示有限公司
 地址 韩国首尔
[72] 发明人 宋鸿声 闵雄基 张修赫

[74] 专利代理机构 北京三友知识产权代理有限公司
 代理人 李 辉

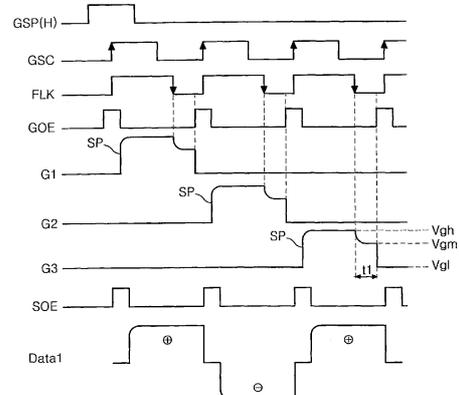
权利要求书 3 页 说明书 18 页 附图 17 页

[54] 发明名称

液晶显示器及其驱动方法

[57] 摘要

本发明涉及液晶显示器及其驱动方法。该液晶显示器包括：液晶显示板，该液晶显示板包括多条数据线、与多条数据线交叉的多条选通线、以及限定为第一和第二液晶单元组的多个液晶单元；数据驱动电路，用于响应于极性控制信号而向数据线提供数据电压；选通驱动电路，用于向选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；第一逻辑电路，用于生成对于各帧周期不同的极性控制信号以保持充入第一液晶单元组中的数据电压的极性，并且每两个帧周期将充入第二液晶单元组中的数据电压的极性反转一次；以及第二逻辑电路，用于控制选通驱动电路，以在预定的调制时间内将扫描脉冲的选通高电压降低为在选通高电压与选通低电压之间的调制电压。



1、一种液晶显示器，该液晶显示器包括：

液晶显示板，该液晶显示板包括多条数据线、与所述多条数据线交叉的多条选通线、以及限定为第一液晶单元组和第二液晶单元组的多个液晶单元；

数据驱动电路，该数据驱动电路用于响应于极性控制信号而向所述数据线提供数据电压；

选通驱动电路，该选通驱动电路用于向所述选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；

第一逻辑电路，该第一逻辑电路用于生成对于各帧周期不同的所述极性控制信号以保持充入所述第一液晶单元组中的所述数据电压的极性，并且每两个帧周期将充入所述第二液晶单元组中的所述数据电压的极性反转一次；以及

第二逻辑电路，该第二逻辑电路控制所述选通驱动电路，以在预定的调制时间内将所述扫描脉冲的所述选通高电压降低为在所述选通高电压与所述选通低电压之间的调制电压。

2、根据权利要求1所述的液晶显示器，其中，所述调制时间的范围是从在所述扫描脉冲的上升沿与所述扫描脉冲的下降沿之间的调制开始时间到所述扫描脉冲的所述下降沿。

3、根据权利要求1所述的液晶显示器，其中，从所述扫描脉冲的上升沿到调制开始时间向所述选通线提供所述选通高电压，在所述调制时间内向所述选通线提供所述调制电压，并且随后在所有其它时间向所述选通线提供所述选通低电压。

4、根据权利要求1所述的液晶显示器，其中，所述选通高电压约为20 V，所述选通低电压约为-5 V，并且所述调制电压约为15 V。

5、根据权利要求1所述的液晶显示器，其中，所述第二逻辑电路向所述选通驱动电路提供用于对所述扫描脉冲进行调制的控制信号以控制所述调制时间，所述控制信号与使所述扫描脉冲移位的选通移位时钟同

步。

6、根据权利要求5所述的液晶显示器，其中，用于对所述扫描脉冲进行调制的所述控制信号的上升沿与所述选通移位时钟的上升沿同步，并且用于对所述扫描脉冲进行调制的所述控制信号的脉冲宽度比所述选通移位时钟的脉冲宽度更宽。

7、根据权利要求1所述的液晶显示器，其中，所述调制时间为约4.5 μs 到约6.5 μs 。

8、一种驱动液晶显示器的方法，该液晶显示器包括液晶显示板，该液晶显示板包括多条数据线、与所述多条数据线交叉的多条选通线、以及限定为第一液晶单元组和第二液晶单元组的多个液晶单元，该方法包括以下步骤：

响应于极性控制信号向所述数据线提供数据电压；

向所述选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；

生成对于各帧周期不同的所述极性控制信号以保持所述第一液晶单元组中的所述数据电压的极性，并且每两个帧周期将充入所述第二液晶单元组中的所述数据电压的极性反转一次；以及

在预定的调制时间内将所述扫描脉冲的所述选通高电压降低为在所述选通高电压与所述选通低电压之间的调制电压。

9、根据权利要求8所述的方法，其中，所述调制时间的范围是从在所述扫描脉冲的上升沿与所述扫描脉冲的下降沿之间的调制开始时间到所述扫描脉冲的所述下降沿。

10、根据权利要求8所述的方法，其中，从所述扫描脉冲的上升沿到调制开始时间向所述选通线提供所述选通高电压，在所述调制时间内向所述选通线提供所述调制电压，并且随后在所有其它时间向所述选通线提供所述选通低电压。

11、根据权利要求8所述的方法，其中，所述选通高电压约为20 V，所述选通低电压约为-5 V，并且所述调制电压约为15 V。

12、根据权利要求8所述的方法，该方法还包括以下步骤：通过生

成用于对所述扫描脉冲进行调制的控制信号并向选通驱动电路提供该控制信号而控制所述调制时间，所述控制信号与使所述扫描脉冲移位的选通移位时钟同步。

13、根据权利要求 12 所述的方法，其中，用于对所述扫描脉冲进行调制的所述控制信号的上升沿与所述选通移位时钟的上升沿同步，并且用于对所述扫描脉冲进行调制的所述控制信号的脉冲宽度比所述选通移位时钟的脉冲宽度更宽。

14、根据权利要求 8 所述的方法，其中，所述调制时间为约 $4.5 \mu\text{s}$ 到约 $6.5 \mu\text{s}$ 。

液晶显示器及其驱动方法

技术领域

本发明涉及一种液晶显示器，更具体地涉及一种适于通过防止闪烁和 DC 图像残留而提高显示质量的液晶显示器及其驱动方法。

背景技术

液晶显示器根据视频信号来控制液晶单元的光透射率，从而显示图像。如图 1 所示，有源矩阵型液晶显示器通过使用形成在各液晶单元 Clc 处的薄膜晶体管 (“TFT”) 来切换提供给液晶单元的数据电压而有源地控制数据，从而提高运动图像的显示质量。如图 1 所示，附图标记 “Cst” 表示用于保持充入液晶单元 “Clc” 中的数据电压的存储电容器，“DL” 表示对其提供有数据电压的数据线，而 “GL” 表示对其提供有扫描电压的选通线。

通过反转方法来驱动液晶显示器，在该反转方法中，以帧周期为单位使相邻的液晶单元之间的极性反转，以减少液晶的劣化并减少 DC 偏移分量。如果长时间地主要提供数据电压的两种极性中的任一种极性，则会产生残留图像。因为残留图像是由反复充入液晶单元中的相同极性的电压产生的，所以该残留图像被称为 “DC 图像残留”。在向液晶显示器提供隔行扫描方法的数据电压时会出现这样的例子。在隔行扫描方法中，待显示在液晶单元上的数据电压 (以下将其称为 “隔行扫描数据”) 在奇数帧周期期间仅存在于奇数水平线中，而在偶数帧周期期间仅存在于偶数水平线中。

图 2 例示了表示提供给液晶单元 Clc 的隔行扫描方法的数据电压的示例的波形图。出于示例目的，将图 2 的数据电压提供给布置在奇数水平线上的液晶单元中的任意一个。如图 2 所示，在奇数帧周期期间仅为液晶单元 Clc 提供正电压，在偶数帧周期期间仅为液晶单元 Clc 提供负电压。在隔行扫描方法中，仅在奇数帧周期期间向布置在奇数水平线上的

液晶单元 Clc 提供高的正数据电压。因而与图 2 的方框内所示的波形类似，经过四个帧周期正数据电压变得比负数据电压更处于主导地位，从而导致出现 DC 图像残留。

图 3 例示了表示由于隔行扫描数据而产生的 DC 图像残留的试验结果的图像。如果使用隔行扫描方法向液晶显示板提供类似于图 3 中左侧所示图像的原始图像一固定时间，则极性以帧周期为单位改变的数据电压使其幅度在奇数帧和偶数帧中发生改变。因而，如果在原始图像（即，左侧图像）之后向液晶显示板的所有液晶单元 Clc 提供中间灰度级（例如，灰度级 127）的数据电压，则会出现显示原始图像的模糊图案的 DC 图像残留，如图 3 中的右侧所示的图像。

作为 DC 图像残留的另一示例，如果使不变的图像以固定速度移动或滚动，则因为根据滚动速度（或移动速度）和滚动图像（即，移动图像）的尺寸在液晶单元 Clc 中反复累积相同极性的电压，所以会产生 DC 图像残留。在图 4 中例示了这样的例子。图 4 例示了表示在使斜线或字符图案以固定速度移动时出现的 DC 图像残留的试验结果的图像。

在液晶显示器中，不但 DC 图像残留会降低运动图像的显示质量，而且因视觉上可感知到的亮度差异而产生的闪烁现象也会降低运动图像的显示质量。

发明内容

因此，本发明旨在提供一种实质上克服了由于现有技术的局限和缺点导致的一个或更多个问题的液晶显示器及其驱动方法。

本发明的目的是提供一种适于通过防止闪烁和 DC 图像残留而提高显示质量的液晶显示器及其驱动方法。

本发明的其他优点、目的以及特征将在随后的说明中进行阐述，并且根据该说明将部分地变得清楚，或者可以通过实施本发明而获知。本发明的这些目的和其他优点可以通过在说明书及其权利要求书以及附图中具体指出的结构来实现和获得。

为了实现这些目的和其它优点并根据本发明的目的，正如这里所具

体体现和广泛描述的发明宗旨，提供了一种液晶显示器，该液晶显示器包括：液晶显示板，该液晶显示板包括多条数据线、与所述多条数据线交叉的多条选通线、以及限定为第一液晶单元组和第二液晶单元组的多个液晶单元；数据驱动电路，该数据驱动电路用于响应于极性控制信号而向所述数据线提供数据电压；选通驱动电路，该选通驱动电路用于向所述选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；第一逻辑电路，该第一逻辑电路用于生成对于各帧周期不同的极性控制信号以保持充入所述第一液晶单元组中的数据电压的极性，并且每两个帧周期将充入所述第二液晶单元组中的数据电压的极性反转一次；以及第二逻辑电路，该第二逻辑电路用于控制所述选通驱动电路，以在预定的调制时间内将所述扫描脉冲的选通高电压降低为在所述选通高电压与所述选通低电压之间的调制电压。

在另一方面中，提供了一种液晶显示器的驱动方法，该液晶显示器包括液晶显示板，该液晶显示板包括多条数据线、与所述多条数据线交叉的多条选通线、以及限定为第一液晶单元组和第二液晶单元组的多个液晶单元，该方法包括如下步骤：响应于极性控制信号向所述数据线提供数据电压；向所述选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；生成对于各帧周期不同的极性控制信号以保持所述第一液晶单元组中的数据电压的极性，并且每两个帧周期将充入所述第二液晶单元组中的数据电压的极性反转一次；以及在预定的调制时间内将所述扫描脉冲的选通高电压降低为在所述选通高电压与所述选通低电压之间的调制电压。

应当理解，上文对本发明的概述与下文对本发明的详述都是示例性和解释性的，旨在提供对要求保护的本发明的进一步说明。

附图说明

所包含的附图用于提供对本发明的进一步理解，并且附图被并入本申请中而构成本申请的一部分，附图例示了本发明的实施方式并与本说明书一起用于解释本发明的原理。在附图中：

图 1 是例示了液晶显示器的液晶单元的电路图；

图 2 是例示了隔行扫描数据的示例的波形图；

图 3 是例示了因隔行扫描数据导致的 DC 图像残留的试验结果画面；

图 4 是例示了因滚动数据导致的 DC 图像残留的试验结果画面；

图 5 是例示了根据本发明第一实施方式的液晶显示器的示例性驱动方法的图；

图 6 是例示了通过图 5 所示的第一液晶单元组防止 DC 图像残留的原理的示例性波形图；

图 7 是例示了充入第一液晶单元组和第二液晶单元组中的数据电压的第一示例性极性图案的图；

图 8 是例示了充入第一液晶单元组和第二液晶单元组中的数据电压的第二示例性极性图案的图；

图 9 是例示了在对其提供图 7 和图 8 的数据电压的液晶显示板中测量的数据电压的 DC 偏移值和 AC 值的示例性波形图；

图 10 是例示了微扰噪声 (shimmering noise) 效应的图；

图 11 是例示了根据本发明第一实施方式的示例性液晶显示器的框图；

图 12 是例示了图 11 所示的数据驱动电路的示例性电路图；

图 13 是例示了图 12 所示的数模转换器的示例性电路图；

图 14 是例示了图 11 中的 POL 逻辑电路的示例性电路图；

图 15 是例示了图 12 中的 POL 生成电路的示例性电路图；

图 16 是例示了图 12 中的选通驱动电路内的调制电路的示例性电路图；

图 17 是例示了用于调制扫描脉冲的控制信号的示例性波形图。

具体实施方式

下面将详细地说明本发明的实施方式，在附图中例示了本发明的实施例。

图 5 是例示了根据本发明示例性实施方式的液晶显示器的驱动方法

的图。如图 5 所示，根据本发明示例性实施方式的液晶显示器的驱动方法包括以与第二液晶单元组的驱动频率不同的驱动频率将第一液晶单元组驱动两个帧周期。出于示例的目的，第一液晶单元组与第二液晶单元组相邻。

每两个帧周期将充入第一液晶单元组的液晶单元和第二液晶单元组的液晶单元中的数据电压的极性反转。根据本发明示例性实施方式的液晶显示器的驱动方法将第一液晶单元组的极性反转循环和第二液晶单元组的极性反转周期循环控制成彼此错开。结果，充入第一液晶单元组的液晶单元中的数据电压的极性相等地保持两个帧周期，而充入第二液晶单元组的液晶单元中的数据电压的极性反转一次。另外，对于各帧，第一液晶单元组的位置和第二液晶单元组的位置彼此交换。例如，充入第一液晶单元组和第二液晶单元组中的数据电压的极性图案每四帧进行重复。

第一液晶单元组充有在两个帧周期期间保持相同极性的数据电压以防止 DC 图像残留，第二液晶单元组的极性对于这两个帧周期反转一次以增大空间频率，从而防止闪烁现象。下面将结合图 6 说明根据本发明通过驱动第一液晶单元组来防止 DC 图像残留的原理。

如图 6 所示，第一液晶单元组中的任意液晶单元 Clc 在奇数帧周期被提供有高数据电压，在偶数帧周期被提供有相对较低的数据电压，从而数据电压的极性每两个帧周期发生改变。因此，在第一帧周期和第二帧周期提供给第一液晶单元组的液晶单元 Clc 的正数据电压以及在第三帧周期和第四帧周期提供给第一液晶单元组的同一液晶单元 Clc 的负数据电压彼此抵消，从而防止在液晶单元 Clc 中累积偏极性的电压。因此，在本发明的液晶显示器中，如图 6 所示，即使数据电压为高电压且极性处于主导地位（dominant）（即，在奇数帧和偶数帧中的任一个中的隔行扫描图像的数据电压中），第一液晶单元组也不会产生 DC 图像残留。

第一液晶单元组可以防止出现 DC 图像残留，但是每两个帧周期向液晶单元 Clc 提供相同极性的数据电压。因而，会出现闪烁。为此，当第二液晶单元保持相同的极性以增加空间频率时，第二液晶单元组的液

晶单元 Clc 充有极性在这两个帧周期反转一次的数据电压，从而使闪烁现象最小化。这是因为当第一液晶单元组和第二液晶单元组共存时，由于人眼对变化更敏感，因此感知到的屏幕驱动频率基于第二液晶单元组的高驱动频率。

图 7 和图 8 是例示了提供给第一液晶单元组和第二液晶单元组的数据电压的示例性极性图案的图。如图 7 和图 8 所示，根据本发明示例性实施方式的液晶显示器的驱动方法将数据电压的极性图案每四帧周期进行重复，并且对每帧都移动第一液晶单元组和第二液晶单元组二者的位置。

如图 7 所示，对于第 $(4i+1)$ 帧周期（其中 i 是正整数），第一液晶单元组包括偶数水平线的液晶单元 Clc，第二液晶单元组包括奇数水平线的液晶单元 Clc。对于第 $(4i+1)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+1)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

对于第 $(4i+2)$ 帧周期，向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+1)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+1)$ 帧周期的第一液晶单元组变为第 $(4i+2)$ 帧周期的第二液晶单元组，并且第 $(4i+1)$ 帧周期的第二液晶单元组变为第 $(4i+2)$ 帧周期的第一液晶单元组。因而，在第 $(4i+2)$ 帧周期中，第一液晶单元组包括奇数水平线的液晶单元 Clc，第二液晶单元组包括偶数水平线的液晶单元 Clc。对于第 $(4i+2)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i$

+2) 帧周期, 充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外, 充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

对于第 $(4i+3)$ 帧周期, 向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+2)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+2)$ 帧周期的第一液晶单元组变为第 $(4i+3)$ 帧周期的第二液晶单元组, 并且第 $(4i+2)$ 帧周期的第二液晶单元组变为第 $(4i+3)$ 帧周期的第一液晶单元组。因而, 在第 $(4i+3)$ 帧周期, 第一液晶单元组包括偶数水平线的液晶单元 Clc, 第二液晶单元组包括奇数水平线的液晶单元 Clc。对于第 $(4i+3)$ 帧周期, 充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外, 充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地, 对于第 $(4i+3)$ 帧周期, 充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外, 充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。从第 $(4i+3)$ 帧周期的数据电压的极性图案和第 $(4i+1)$ 帧周期的数据电压的极性图案的对比可以看出, 第一液晶单元组和第二液晶单元组的位置在第 $(4i+1)$ 帧周期和第 $(4i+3)$ 帧周期中相同, 但是数据电压的极性彼此不同。

对于第 $(4i+4)$ 帧周期, 向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+3)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+3)$ 帧周期的第一液晶单元组变为第 $(4i+4)$ 帧周期的第二液晶单元组, 并且第 $(4i+3)$ 帧周期的第二液晶单元组变为第 $(4i+4)$ 帧周期的第一液晶单元组。因而, 在第 $(4i+4)$ 帧周期, 第一液晶单元组包括奇数水平线的液晶单元 Clc, 第二液晶单元组包括偶数水平线的液晶单元 Clc。对于第 $(4i+4)$ 帧周期, 充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数

据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+4)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。从第 $(4i+4)$ 帧周期的数据电压的极性图案和第 $(4i+2)$ 帧周期的数据电压的极性图案的对比可以看出，第一液晶单元组和第二液晶单元组的位置在第 $(4i+2)$ 帧周期和第 $(4i+4)$ 帧周期中相同，但是数据电压的极性彼此不同。

在第 $(4i+1)$ 帧周期产生的第一极性控制信号 POLa 的相位与在第 $(4i+3)$ 帧周期产生的第三极性控制信号 POLc 相反。在第 $(4i+2)$ 帧周期产生的第二极性控制信号 POLb 的相位与在第 $(4i+4)$ 帧周期产生的第四极性控制信号 POLd 相反。第一极性控制信号 POLa 和第二极性控制信号 POLb 具有大约一个水平周期的相位差，并且第三极性控制信号 POLc 和第四极性控制信号 POLd 也具有大约一个水平周期的相位差。

如图 8 所示，对于第 $(4i+1)$ 帧周期，第一液晶单元组包括奇数水平线的液晶单元 Clc，第二液晶单元组包括偶数水平线的液晶单元 Clc。对于第 $(4i+1)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+1)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

对于第 $(4i+2)$ 帧周期，向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+1)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+1)$ 帧周期的第一液晶单元组变为第 $(4i+2)$ 帧周期的第二液晶单元组，并且第 $(4i+1)$ 帧周期的第二液晶单元组变为第 $(4i+2)$

帧周期的第一液晶单元组。因而，在第 $(4i+2)$ 帧周期，第一液晶单元组包括偶数水平线的液晶单元 Clc，第二液晶单元组包括奇数水平线的液晶单元 Clc。对于第 $(4i+2)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+2)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

对于第 $(4i+3)$ 帧周期，向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+2)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+2)$ 帧周期的第一液晶单元组变为第 $(4i+3)$ 帧周期的第二液晶单元组，并且第 $(4i+2)$ 帧周期的第二液晶单元组变为第 $(4i+3)$ 帧周期的第一液晶单元组。因而，在第 $(4i+3)$ 帧周期，第一液晶单元组包括奇数水平线的液晶单元 Clc，第二液晶单元组包括偶数水平线的液晶单元 Clc。对于第 $(4i+3)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+3)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。第一液晶单元组和第二液晶单元组的位置在第 $(4i+1)$ 帧周期和第 $(4i+3)$ 帧周期中相同，但是数据电压的极性彼此不同。

对于第 $(4i+4)$ 帧周期，向第一液晶单元组和第二液晶单元组提供具有将第 $(4i+3)$ 帧周期的数据电压的极性图案反转的极性图案的数据电压。第 $(4i+3)$ 帧周期的第一液晶单元组变为第 $(4i+4)$ 帧周期的第二液晶单元组，并且第 $(4i+3)$ 帧周期的第二液晶单元组变为第 $(4i+4)$

帧周期的第一液晶单元组。因而，在第 $(4i+4)$ 帧周期，第一液晶单元组包括偶数水平线的液晶单元 Clc，第二液晶单元组包括奇数水平线的液晶单元 Clc。对于第 $(4i+4)$ 帧周期，充入第一液晶单元组的沿垂直方向相邻且其间插有第二液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第一液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样地，对于第 $(4i+4)$ 帧周期，充入第二液晶单元组的沿垂直方向相邻且其间插有第一液晶单元组的液晶单元 Clc 的液晶单元 Clc 中的数据电压的极性彼此相反。另外，充入第二液晶单元组的沿水平方向相邻的液晶单元 Clc 中的数据电压的极性彼此相反。第一液晶单元组和第二液晶单元组的位置在第 $(4i+2)$ 帧周期和第 $(4i+4)$ 帧周期中相同，但是数据电压的极性彼此不同。

用于控制图 8 的数据电压的极性图案的极性控制信号 POLa 至 POLd 中的第二极性控制信号 POLb 和第四极性控制信号 POLd 具有与图 7 的第二极性控制信号 POLb 和第四极性控制信号 POLd 相反的相位。

第一液晶单元组的液晶单元 Clc 具有相对较长的极性改变循环。因而，如果液晶单元在空间上以集中方式布置，则可能会出现闪烁。因此，在根据本发明示例性实施方式的液晶显示器的驱动方法中，第一液晶单元组的液晶单元 Clc 将不少于两水平线的数据电压的极性控制成在各帧周期连续，如图 7 和图 8 所示。此外，如果第一液晶单元组的位置在不少于三个帧周期内相同，则可能会出现与其它水平线的亮度差，从而产生波纹噪声效应。因而，根据本发明的液晶显示器的示例性驱动方法将第一液晶单元组控制成在各帧周期与第二液晶单元组交替，如图 7 和图 8 所示。

图 9 表示在向液晶显示板提供具有图 7 和图 8 所示的极性图案的 127 灰度级数据电压并且测量液晶显示板的电压波形时的试验结果。在该试验中，向液晶显示板的第二液晶单元组提供极性在两个帧周期内以 60Hz 频率改变的数据电压，并且向第一液晶单元组提供极性以 30Hz 频率改变的数据电压。但是，因为较快的 60Hz 频率被感知为处于更主导地位，所以在液晶显示板中测得的数据电压的频率被测量为 60Hz。对于该试验，

数据电压的 AC 电压值（即，幅度）为 30.35 mV，并且测得 AC 电压的中心与接地电压 GND 之间的 DC 偏移值为 1.389 V。另外，通过在样品液晶显示板上安装光学传感器来测量光波形表明，由于第二液晶单元组的主导频率，因此液晶显示板的光波形也测得为 60Hz。这是因为液晶显示板中测得的光波形由频率比第一液晶单元组快的第二液晶单元组的光改变循环来确定。

在某些情况下，即使第一液晶单元组的数据极性周期延长到两个帧周期并且向液晶单元提供具有相同灰度级的数据，液晶单元中正数据电压的充电量和负数据电压的充电量也可能不相同。因而，第一液晶单元组的位置在每帧都发生改变，从而可以增大第一液晶单元组的液晶单元的亮度。

为了减轻该现象，已经开发了对提供给所有液晶单元的公共电极的公共电压 V_{com} 进行调整的方法。但是，由于公共电极通常连接到所有的液晶单元，因此由于公共电极的表面电阻或线性电阻而使得公共电压的电压降会根据屏幕的位置而不同。另外，提供给选通线的扫描脉冲的电压会由于依赖于屏幕位置的选通线的电阻而不同。因而，如果参照如图 10 所示屏幕的中心 (B) 而优化公共电压 V_{com} ，则会沿着屏幕的侧部 (A) 和 (C) 产生亮波动点的微扰噪声 (shimmering noise) 效应。另一方面，如果参照屏幕的侧部 (A) 和 (C) 而优化公共电压 V_{com} ，则会在屏幕的中心 (B) 产生微扰噪声效应。这是因为由于这些液晶单元离选通驱动电路最远，因此扫描脉冲 SP 的电压降由于选通线的电阻而在位置 (C) 处增大。

为了减小微扰噪声效应，重复根据本发明示例性实施方式的液晶显示器的驱动方法，向数据线提供具有图 7 和图 8 所示的极性图案的数据电压，以驱动具有第一液晶单元组和第二液晶单元组的液晶显示板，从而调整（即，微调）公共电压和扫描脉冲电压。基于该结果，开发了根据本发明示例性实施方式对扫描脉冲进行调制的方法，以将在扫描脉冲的下降沿附近的扫描脉冲的电压调低，并优化施加调制电压的定时。结果，试验证明从整个屏幕上去除了 DC 图像残留和微扰噪声效应。下面

将进一步详细地描述对扫描脉冲进行调制的示例性方法。

图 11 至图 16 例示了根据本发明实施方式的示例性液晶显示器。如图 11 所示, 根据本发明实施方式的示例性液晶显示器包括液晶显示板 100、定时控制器 101、POL 逻辑电路 102、FLK 逻辑电路 107、数据驱动电路 103 以及选通驱动电路 104。在液晶显示板 100 中, 在两个玻璃基板之间注入液晶分子。液晶显示板 100 包括以矩阵形式布置的 $m \times n$ 个液晶单元 Clc, 其中 m 条数据线 D1 至 Dm 和 n 条选通线 G1 至 Gn 彼此交叉。液晶单元 Clc 包括如上所述以不同的数据电压频率被驱动的第一液晶单元组和第二液晶单元组。在液晶显示板 100 的第一玻璃基板上, 形成有数据线 D1 至 Dm、选通线 G1 至 Gn、TFT、液晶单元 Clc 的与 TFT 相连的像素电极 1、存储电容器 Cst 以及其它元件。在液晶显示板 100 的第二玻璃基板上形成有黑底 (black matrix)、滤色器和公共电极 2。应理解的是, 公共电极 2 可以通过诸如 TN (扭转向列) 型和 VA (垂直配向) 型的垂直电场驱动方法而形成在第二玻璃基板上, 或者可以通过诸如 IPS (面内切换) 型和 FFS (边缘场切换) 型的水平电场驱动方法与像素电极 1 一起形成在第一玻璃基板上。在液晶显示板 100 的第一玻璃基板和第二玻璃基板上附接有光轴彼此垂直交叉的偏光器, 并且在偏光器的面向液晶的内表面上形成有用于设定液晶的预倾角的配向膜。

定时控制器 101 接收诸如垂直/水平同步信号 Vsync 和 Hsync、数据使能信号、时钟信号的定时信号及其它信号, 以生成用于对 POL 逻辑电路 102、选通驱动电路 104 和数据驱动电路 103 的操作定时进行控制的控制信号。所述控制信号包括选通启动脉冲 GSP、选通移位时钟信号 GSC、选通输出使能信号 GOE、源启动脉冲 SSP、源采样脉冲 SSC、源输出使能信号 SOE 以及基准极性控制信号 POL。选通启动脉冲 GSP 指示当显示画面时在第一垂直周期内开始扫描的开始水平线。选通移位时钟信号 GSC 被输入选通驱动电路内的移位寄存器, 并被生成为其脉冲宽度对应于 TFT 的导通周期, 该 TFT 的导通周期作为使选通启动脉冲 GSP 依次移位的定时控制信号。选通输出使能信号 GOE 指示选通驱动电路 104 的输出。源启动脉冲 SSP 指示待显示数据处的第一水平线中的开始像素。

源采样脉冲 SSC 基于上升沿或下降沿而指示对数据驱动电路 103 内数据的锁存操作。源输出使能信号 SOE 指示数据驱动电路 103 的输出。基准极性控制信号 POL 指示待提供给液晶显示板 100 的液晶单元 Clc 的数据电压的极性。可以在其中逻辑在各水平周期进行反转的一点反转极性控制信号和其中逻辑在每两个水平周期进行反转的两点反转极性控制信号中的任一个中生成基准极性控制信号 POL。

POL 逻辑电路 102 接收选通启动脉冲 GSP、源输出使能信号 SOE 和基准极性控制信号 POL，并依次输出第 $(4i+1)$ 帧周期至第 $(4i+4)$ 帧周期的极性控制信号 POLa 至 POLd 以防止残留图像和闪烁，或者有选择地在各帧输出相同的基准极性控制信号 POL。FLK 逻辑电路 107 接收选通移位时钟 GSC 以生成用于对扫描脉冲进行调制的控制信号 FLK，该扫描脉冲与选通移位时钟 GSC 的上升沿同步并具有比选通移位时钟 GSC 宽的脉冲宽度。POL 逻辑电路 102 和 FLK 逻辑电路 107 可以嵌入定时控制器 101 中。

数据驱动电路 103 在定时控制器 101 的控制下锁存数字视频数据 RGB。另外，数据驱动电路 103 响应于来自定时控制器 101 的极性控制信号 POL/POLa 至 POLd 而将数字视频数据 RGB 转换为模拟正/负伽马 (γ) 补偿电压，以生成正/负模拟数据电压，从而将该数据电压提供给数据线 D1 至 Dm。

选通驱动电路 104 包括多个选通驱动集成电路 (“IC”)，每个选通驱动集成电路均包括移位寄存器、用于将移位寄存器的输出信号的摆动宽度转换成适于驱动液晶单元的 TFT 的摆动宽度的电平移动器 (shifter)、以及连接在电平移动器与选通线 G1 至 Gn 之间的输出缓冲器。选通驱动电路 104 依次输出脉冲宽度大约为一个水平周期的扫描脉冲。该扫描脉冲在高于像素阵列的 TFT 的阈值电压的选通高电压 Vgh 与低于 TFT 的阈值电压的选通低电压 Vgl 之间摆动。根据本发明的示例性实施方式，选通驱动电路 104 使用如图 16 所示的调制电路将扫描脉冲下降沿附近的选通高电压 Vgh 降低到下降沿，以防止微扰噪声效应。

根据本发明实施方式的液晶显示器还包括用于向定时控制器 101 提

供数字视频数据 RGB 以及定时信号 Vsync、Hsync、DE 和 CLK 的视频源 105。视频源 105 包括广播信号、外部装置接口电路、图形处理电路、线路存储器 106 和其它元件。视频源 105 从广播信号或者自外部装置输入的图像源提取视频数据，并将视频数据转换成数字数据以提供给定时控制器 101。在视频源 105 中接收的隔行扫描广播信号存储在线路存储器 106 中，然后将所存储的信号输出。隔行扫描广播信号的视频数据在奇数帧周期仅存在于奇数线上，在偶数帧周期仅存在于偶数线上。因而，如果接收到隔行扫描广播信号，则视频源 105 生成黑数据值或存储在线路存储器 106 处的有效数据的平均值，作为奇数帧周期的偶数线的数据和偶数帧的奇数线的数据。视频源 105 将电力和定时信号 Vsync、Hsync、DE 和 CLK 与数字视频数据一起提供给定时控制器 101。

图 12 和图 13 例示了数据驱动电路 103 的示例性电路图。如图 12 和图 13 所示，数据驱动电路 103 包括多个集成电路（以下称为“IC”），每个 IC 都驱动 k 个数据线 D1 至 Dk（其中 k 是小于 m 的整数）。各 IC 均包括移位寄存器 111、数据寄存器 112、第一锁存器 113、第二锁存器 114、数模转换器（以下称为“DAC”）115、电荷共享电路 116 和输出电路 117。

移位寄存器 111 根据源采样时钟 SSC 使来自定时控制器 101 的源启动脉冲 SSP 移位，以生成采样信号。另外，移位寄存器 111 使源启动脉冲 SSP 移位，以向下一级 IC 的移位寄存器 111 发送进位信号 CAR。数据寄存器 112 临时地存储由定时控制器 101 划分的奇数数字视频数据 RGBodd 和偶数数字视频数据 RGBeven，并将所存储的数据 RGBodd、RGBeven 提供给第一锁存器 113。第一锁存器 113 响应于从移位寄存器 111 依次输入的采样信号而对来自数据寄存器 112 的数字视频数据 RGBodd、RGBeven 进行采样，将数据 RGBodd、RGBeven 锁存，并同时输出该数据。第二锁存器 114 在锁存从第一锁存器 113 输入的数据之后，在源输出使能信号 SOE 的低逻辑周期期间，输出与其它 IC 的第二锁存器 114 同时锁存的数字视频数据。

如图 13 所示，DAC 115 包括对其提供有正伽马基准电压 GH 的 P 解码器 PDEC 121、对其提供有负伽马基准电压 GL 的 N 解码器 NDEC 122、

以及响应于极性控制信号 POL/POLa 至 POLd 在 P 解码器 121 的输出与 N 解码器 122 的输出之间进行选择的复用器 123。P 解码器 121 对从第二锁存器 114 输入的数字视频数据进行解码，以输出与该数据的灰度级值相对应的正伽马补偿电压，并且 N 解码器 122 对从第二锁存器 114 输入的数字视频数据进行解码，以输出与该数据的灰度级值相对应的负伽马补偿电压。复用器 123 响应于极性控制信号 POL/POLa 至 POLd 在正伽马补偿电压和负伽马补偿电压之间交替地选择，并输出所选择的正/负伽马补偿电压作为模拟数据电压。

如图 12 所示，电荷共享电路 116 在源输出使能信号 SOE 的高逻辑周期使相邻的数据输出通道短路以输出相邻数据电压的平均值，或者在源输出使能信号 SOE 的高逻辑周期向数据输出通道提供公共电压 V_{com} 以减少正负数据电压的快速变化。输出电路 117 包括缓冲器，并使提供给数据线 D1 至 Dk 的模拟数据电压的信号衰减最小化。

图 14 和图 15 例示了 POL 逻辑电路 102 的示例性电路图。如图 14 和图 15 所示，POL 逻辑电路 102 包括帧计数器 131、线计数器 132、POL 生成电路 133 和复用器 134。帧计数器 131 响应于在帧周期开始的同时每帧周期产生的选通启动脉冲 GSP，而输出表示待显示在液晶显示板 100 中的图像的帧数的帧计数信息 Fcnt。帧计数信息 Fcnt 是作为例如 2 位信息而生成的，从而能够结合如图 7 和图 8 所示生成的数据电压的极性图案而识别四个帧周期中的每一个。但是，在不脱离本发明范围的情况下，可以使用不同数量的位。

线计数器 132 响应于表示向各水平线提供数据电压的时刻的源输出使能信号 SOE，输出表示待显示在液晶显示板 100 中的水平线的线计数信息 Lcnt。如图 7 和图 8 所示数据电压的极性图案，因为针对每一水平线或每两个水平线将液晶显示板 100 中显示的数据电压的极性反转，所以线计数信息 Lcnt 是作为 2 位信息而生成的。但是，在不脱离本发明范围的情况下，可以使用不同数量的位。

对于待提供给帧计数器 131 和线计数器 132 的定时信号，可以使用由定时控制器 101 的内部振荡器生成的时钟。但是，因为该时钟的高频，

时钟会增大定时控制器 101 与 POL 逻辑电路 102 之间的电磁干扰(EMI)。根据本发明,可以通过使用源输出使能信号 SOE 和选通启动脉冲 GSP 来减少定时控制器 101 与 POL 逻辑电路 102 之间 EMI 的增大,其中源输出使能信号 SOE 和选通启动脉冲 GSP 的频率低于由定时控制器 101 的内部振荡器生成的时钟的频率,并且其中由定时控制器 101 的内部振荡器生成的时钟是作为帧计数器 131 和线计数器 132 的操作定时信号。

如图 15 所示, POL 生成电路 133 包括第一 POL 生成电路 141、第二 POL 生成电路 142、第一反转器 143 和第二反转器 144 以及复用器 145。第一 POL 生成电路 141 生成其极性基于线计数信息 Lcn 而每两个水平周期发生反转的第一极性控制信号 POLa。第一反转器 143 使第一极性控制信号 POLa 反转以生成第三极性控制信号 POLc。第二 POL 生成电路 142 生成第二极性控制信号 POLb, 该第二极性控制信号 POLb 的极性每两个水平周期进行反转并且与基于线计数信息 Lcn 的第一极性控制信号 POLa 相比具有约一个水平周期的相位差。第二反转器 144 使第二极性控制信号 POLb 反转以生成第四极性控制信号 POLd。第一 POL 生成电路 141 和第二 POL 生成电路 142 中的每一个都响应于帧计数信息 Fcnt 对于各帧周期将极性控制信号 POLb、POLc 的极性反转。例如复用器 145 响应于 2 位的帧计数信息 Fcnt 在第 $(4i+1)$ 帧周期输出第一极性控制信号 POLa, 然后在第 $(4i+2)$ 帧周期输出第二极性控制信号 POLb, 之后在第 $(4i+3)$ 帧周期输出第三极性控制信号 POLc, 然后在第 $(4i+4)$ 帧周期输出第四极性控制信号 POLd。

如图 14 所示,复用器 134 根据与可选引脚相连的控制端子的逻辑值,对应于如图 7 和图 8 所示的各帧周期选择来自 POL 生成电路 133 的极性控制信号 POLa 至 POLd。可选引脚与复用器 134 的控制端子相连并且可以由制造商或用户有选择地与接地电压 GND 或电源电压 Vcc 相连。例如,如果可选引脚与接地电压 GND 和复用器 134 的控制端子相连,则复用器 134 自身的控制端子被提供有为“0”的选择控制信号 SEL, 从而输出基准极性控制信号 POL。如果可选引脚与电源电压和复用器 134 的控制端子相连,则复用器 134 自身的控制端子被提供有为“1”的选择控制信号 SEL,

从而输出来自 POL 生成电路 133 的极性控制信号 POLa 至 POLd。可以将复用器 134 的选择控制信号 SEL 替换为通过用户界面输入的用户选择信号，或者根据数据分析结果从定时控制器 101 或视频源 105 自动生成的选择控制信号。

图 17 是例示了从定时控制器 101 和 FLK 逻辑电路 107 输出的选通定时控制信号的示例性波形图。如图 17 所示，使得用于对从 FLK 逻辑电路 107 生成的扫描脉冲进行调制的控制信号 FLK 的上升沿与选通移位时钟 GSC 的上升沿同步，并且比选通移位时钟 GSC 的脉冲宽度更宽。选通驱动电路 107 使选通启动脉冲 GSP 移位，并响应于选通移位时钟 GSC 在选通输出使能信号 GOE 的脉冲之间输出扫描脉冲 SP。并且，使选通驱动电路 107 与用于对扫描脉冲进行调制的控制信号 FLK 的下降沿同步以降低扫描脉冲 SP 的选通高电压 V_{gh} 。

在该示例性实施方式中，扫描脉冲 SP 的选通高电压 V_{gh} 约为 20 V，扫描脉冲 SP 的选通低电压 V_{gl} 约为 -5 V。此外，根据用于对扫描脉冲 SP 中的扫描脉冲进行调制的控制信号 FLK 从选通高电压 V_{gh} 降低的选通调制电压 V_{gm} 约为 15 V。在本发明的示例性实施方式中，当向选通线 G1 至 G3 提供从选通高电压 V_{gh} 降低的在选通高电压 V_{gh} 与选通低电压 V_{gl} 之间的选通调制电压 V_{gm} 时的调制时间 t_1 为约 4.5 μs 到约 6.5 μs 。以如下方式确定该定时区间，即：基于屏幕的中央 (B) 或者屏幕的两侧部分 (A) 和 (C) 优化公共电压 V_{com} ，并调整扫描脉冲的调制电压 V_{gm} 的施加时间直到在整个屏幕上都不出现微扰噪声效应为止。已经发现，如果施加选通调制电压 V_{gm} 时的调制时间 t_1 不多于 4.0 μs ，则由于在屏幕的中央 (B) 以及屏幕的两侧部分 (A) 和 (C) 中的液晶单元的充电量不均匀，导致在屏幕的中央 (B) 或者屏幕的两侧部分 (A) 和 (C) 出现微扰噪声效应。另外，已经发现，如果施加选通调制电压 V_{gm} 时的调制时间 t_1 不少于 7.0 μs ，则由于在屏幕的中央 (B) 以及屏幕的两侧部分 (A) 和 (C) 中的液晶单元的充电量不稳定，导致在屏幕的中央 (B) 或者屏幕的两侧部分 (A) 和 (C) 出现微扰噪声效应。

如上所述液晶显示器的示例性驱动方法也可以结合例如在如下未决

韩国专利申请中公开的任意第一液晶单元组和第二液晶单元组及其驱动方法进行应用,即:于2007年1月15日提交的 No.P2007-004246,于2007年5月30日提交的 No.P2007-052679,于2007年5月16日提交的 No.P2007-047787,以及于2007年6月1日提交的 No.P2007-053959。

如上所述,根据本发明示例性实施方式的液晶显示器及其驱动方法进行控制以降低施加给液晶显示板的第一液晶单元组的数据电压的驱动频率,从而防止 DC 图像残留,并且进行控制以提高施加给液晶显示板的第二液晶单元组的数据电压的驱动频率,从而提高显示质量。另外,根据本发明示例性实施方式的液晶显示器及其驱动方法最优化了扫描脉冲的调制时间,以补偿在屏幕的中央以及屏幕的两侧部分液晶单元的充电量的不均匀和不稳定,从而防止微扰噪声效应。

尽管通过上述附图中所示的实施方式对本发明进行了说明,但本领域技术人员应理解,可以在不脱离本发明的精神或范围的情况下对根据本发明的液晶显示器及其驱动方法进行各种修改和变型。因此,本发明意在涵盖落在所附权利要求及其等价物范围内的对本发明的所有修改和变型。

本申请要求于2007年6月25日提交的韩国专利申请 No.P2007-0062238 的优先权,通过引用将其合并于此。

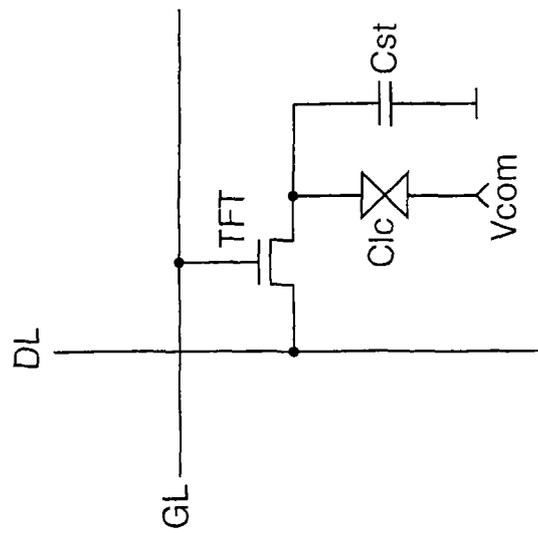


图1
现有技术

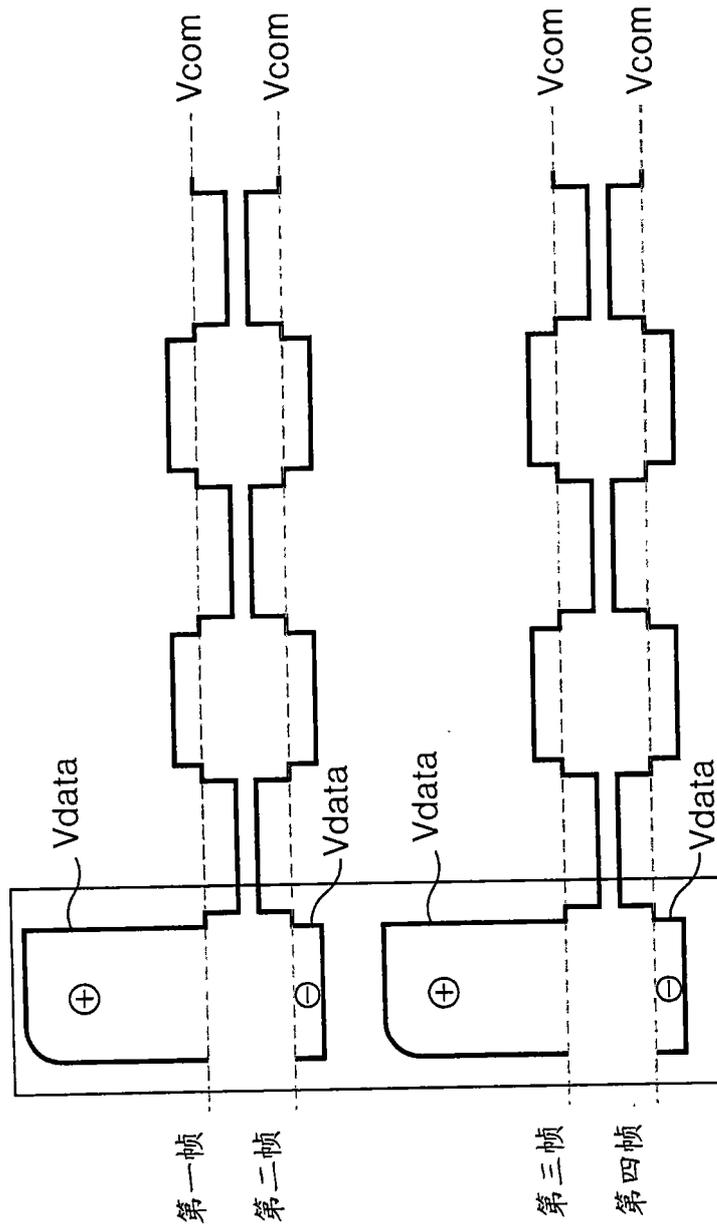


图 2
现有技术

DC 图像残留

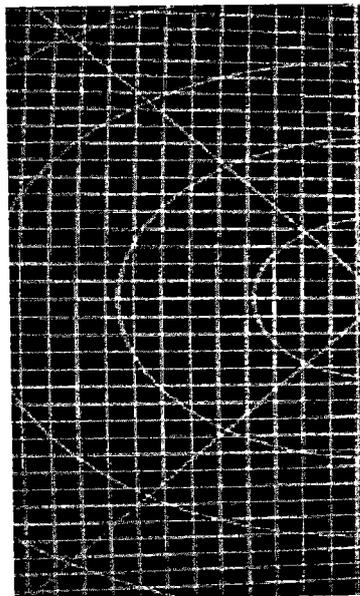
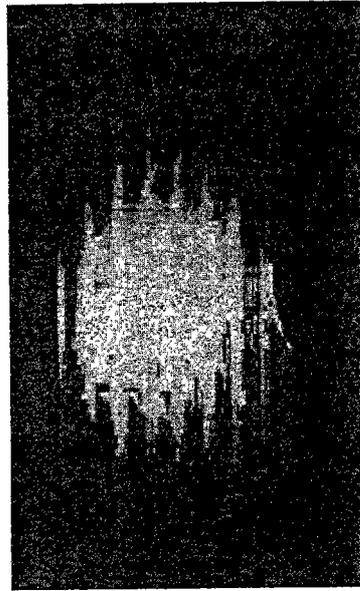


图 3
现有技术

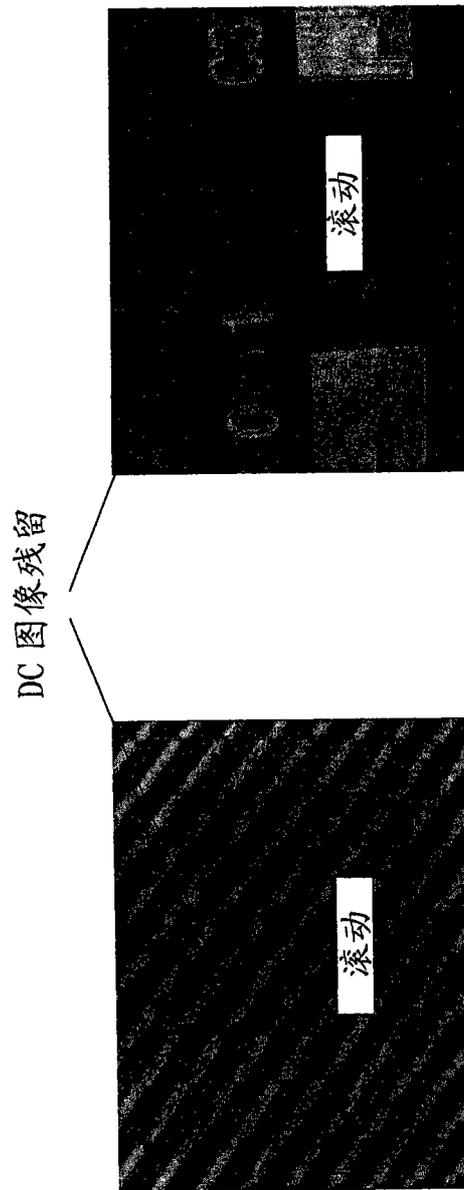


图 4
现有技术

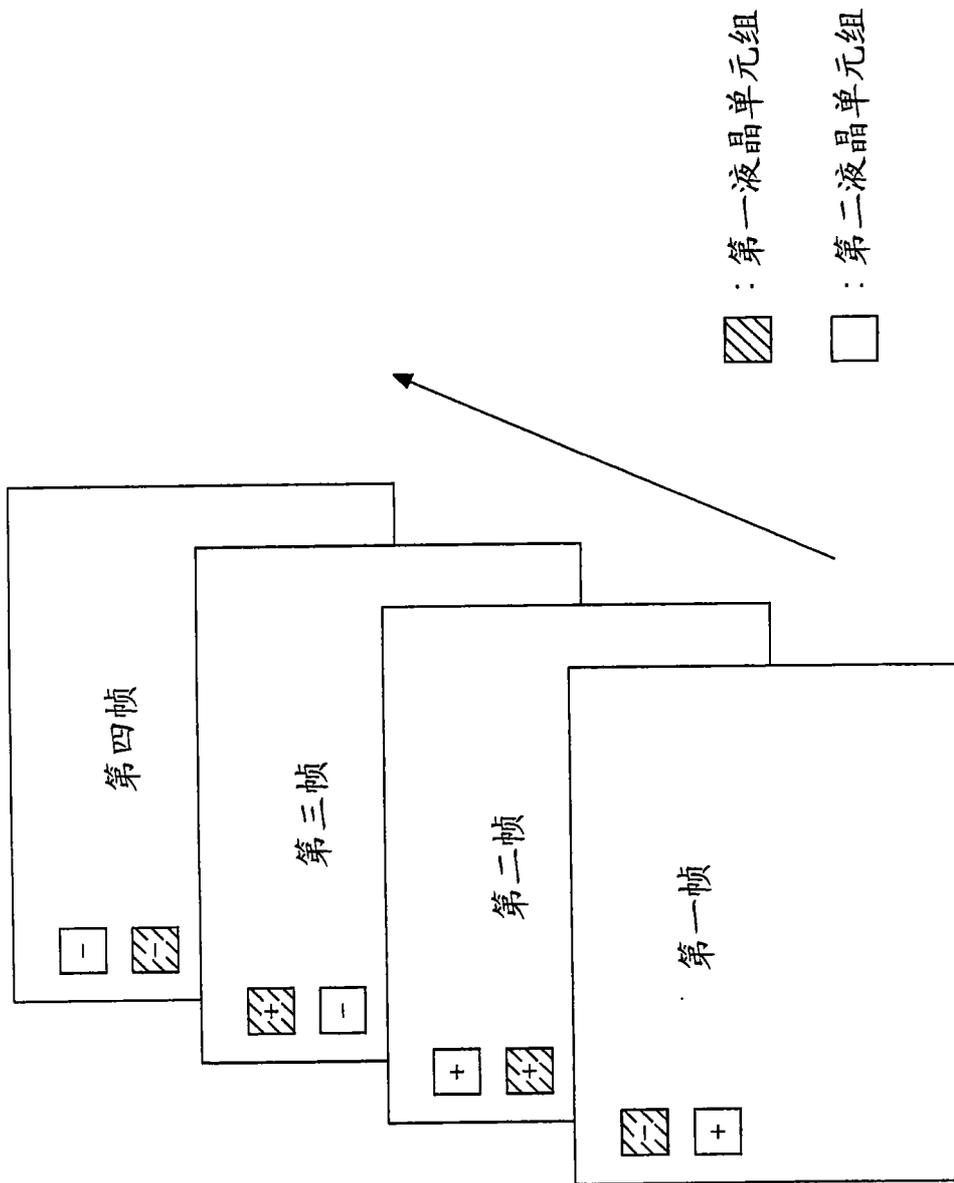


图 5

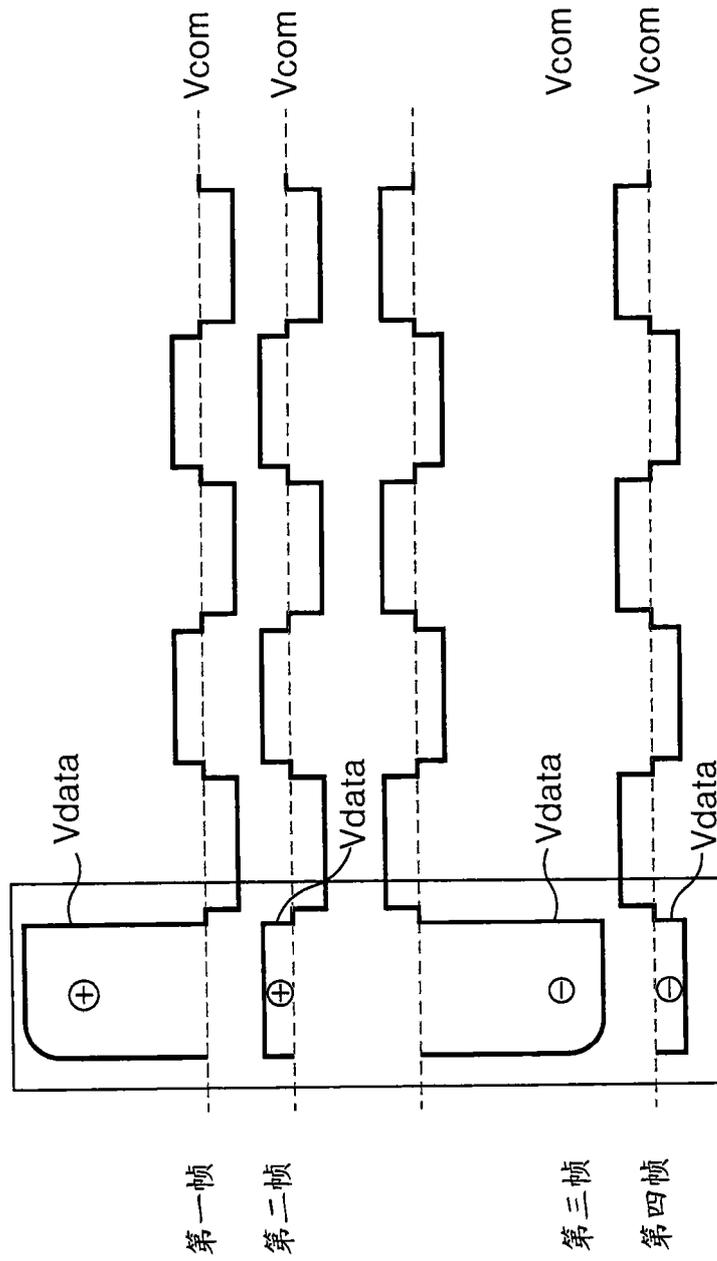


图 6

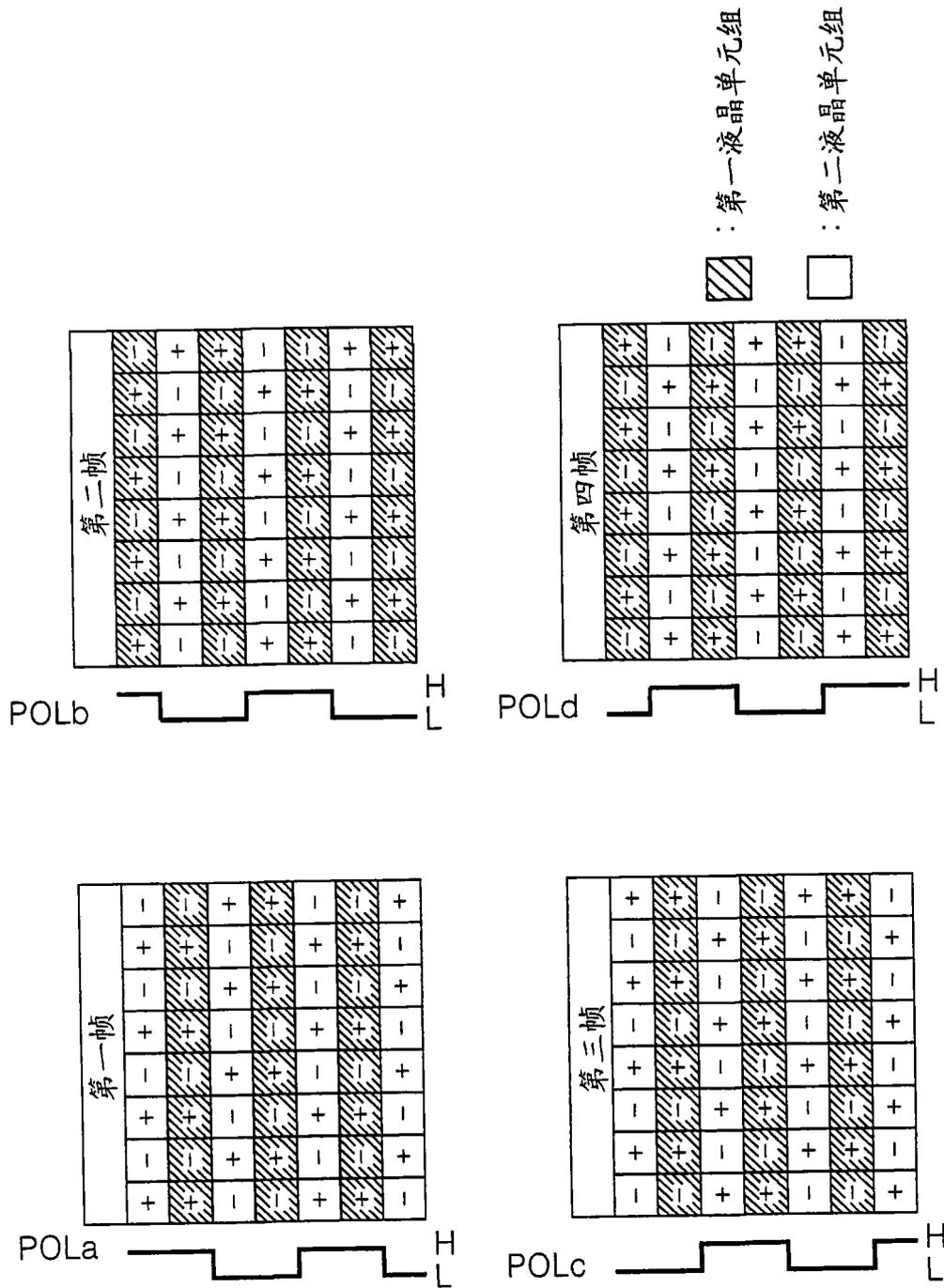
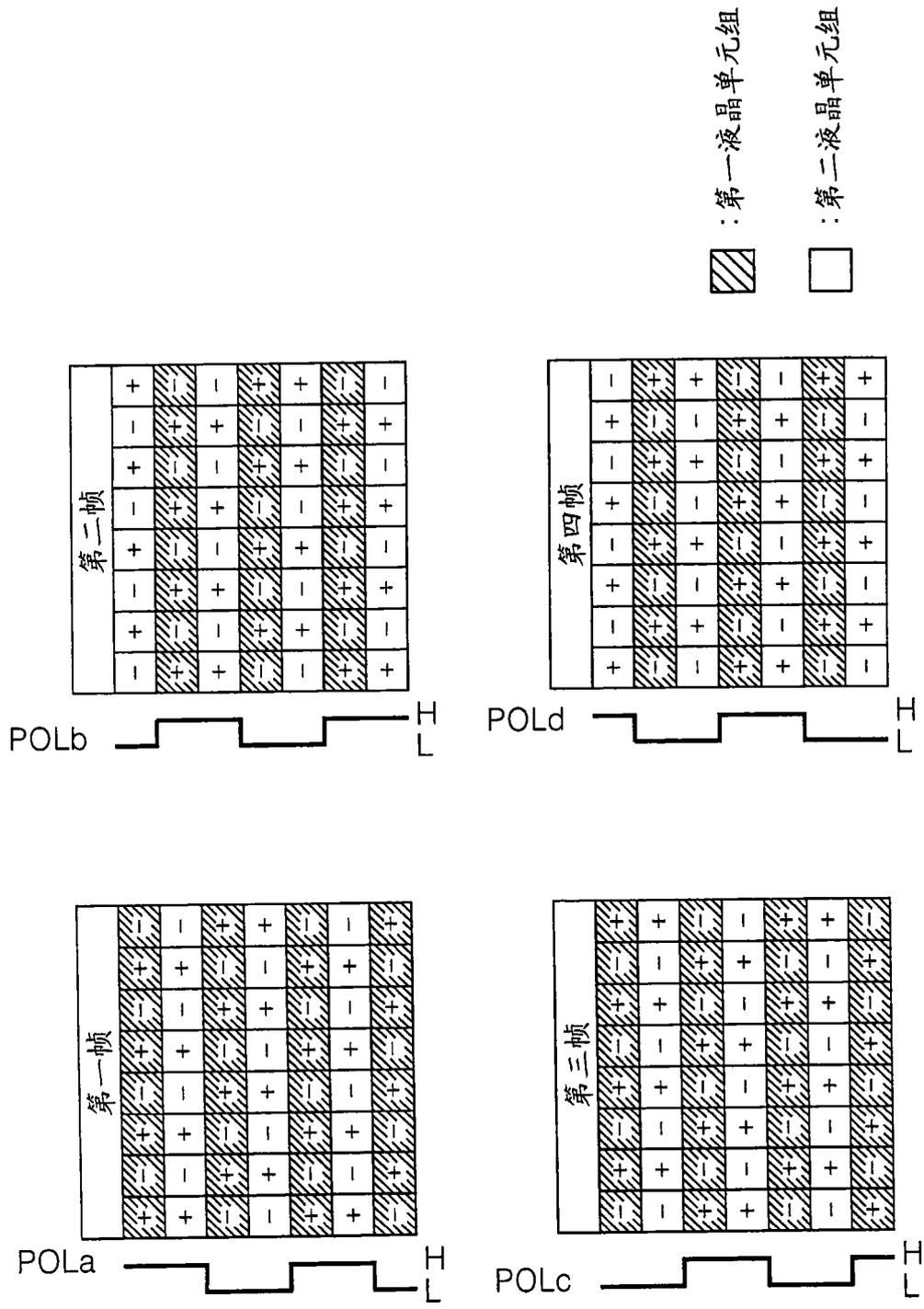


图 7



8

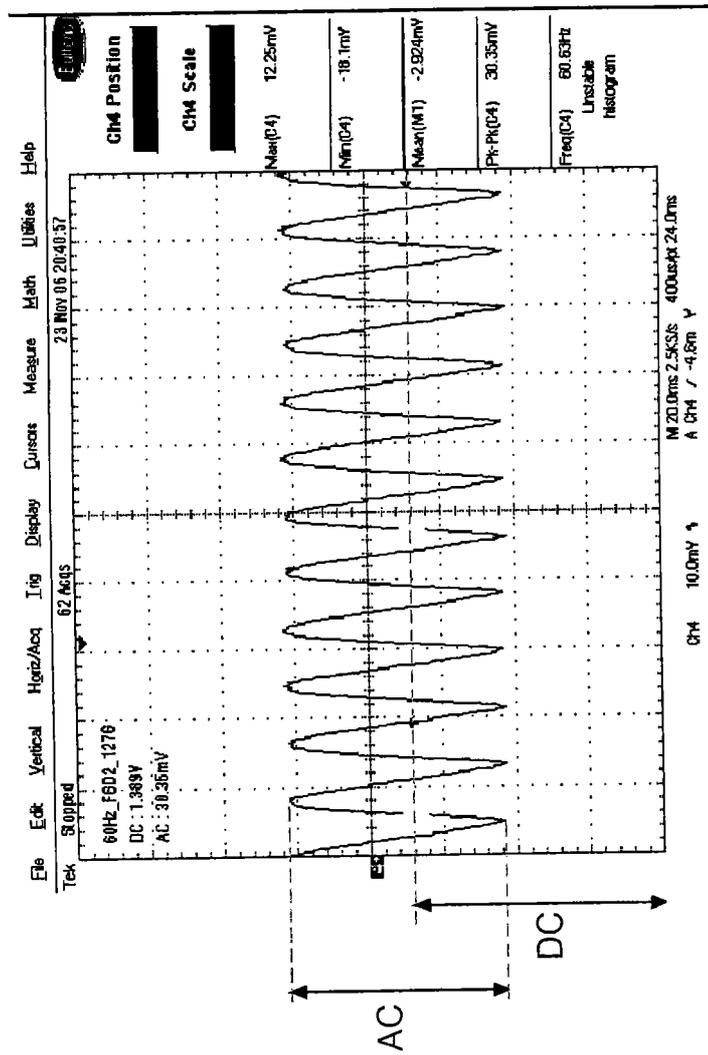


图 9

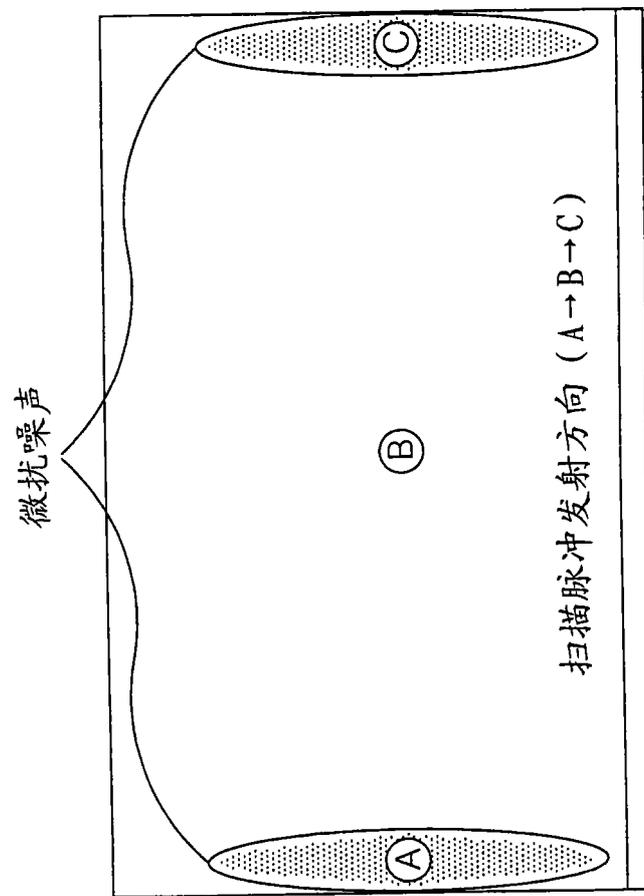


图 10

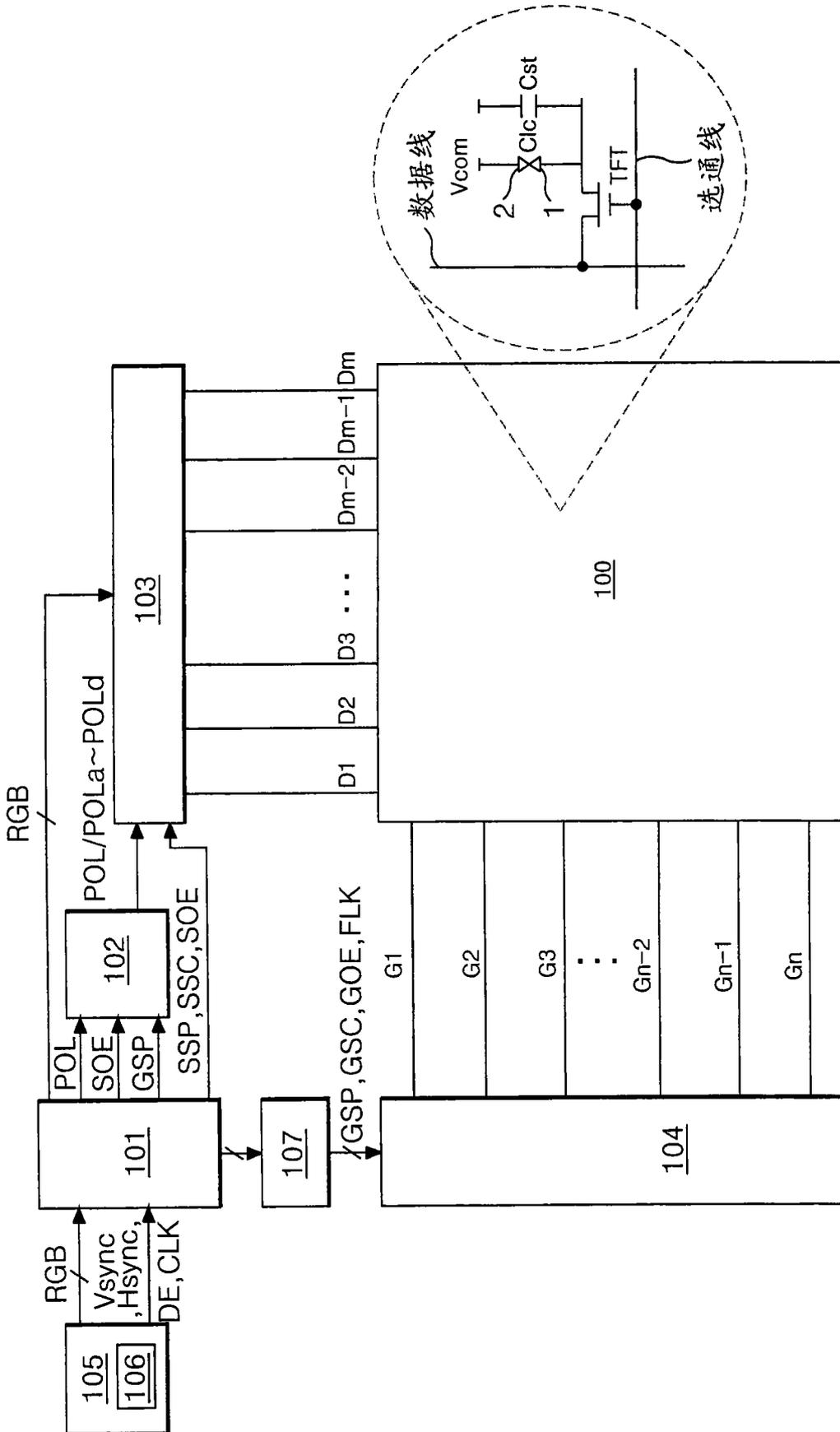


图 11

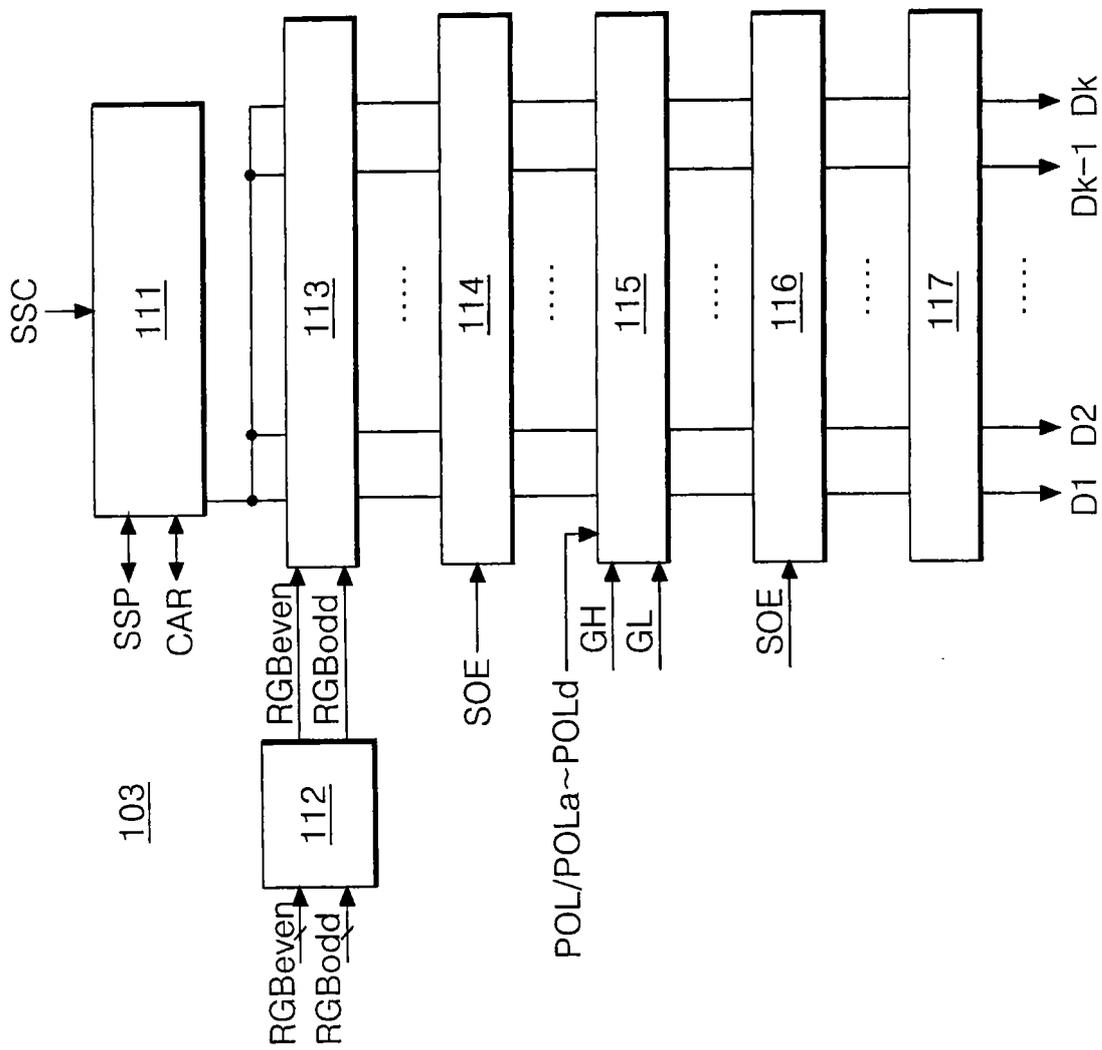


图 12

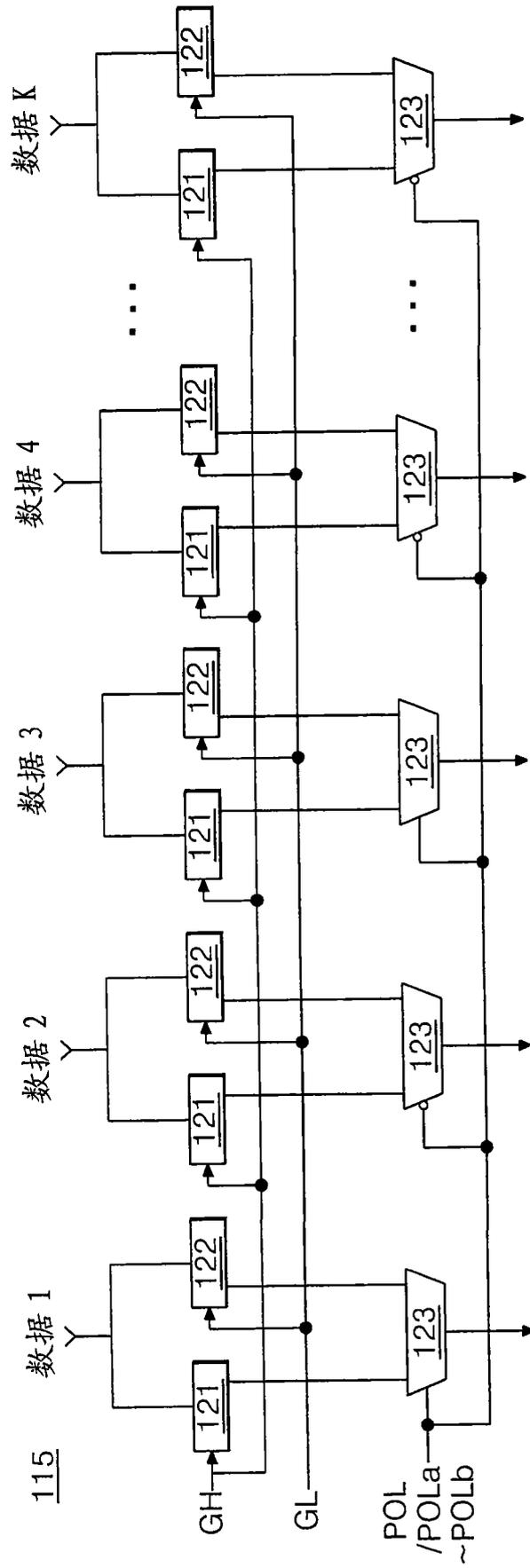


图 13

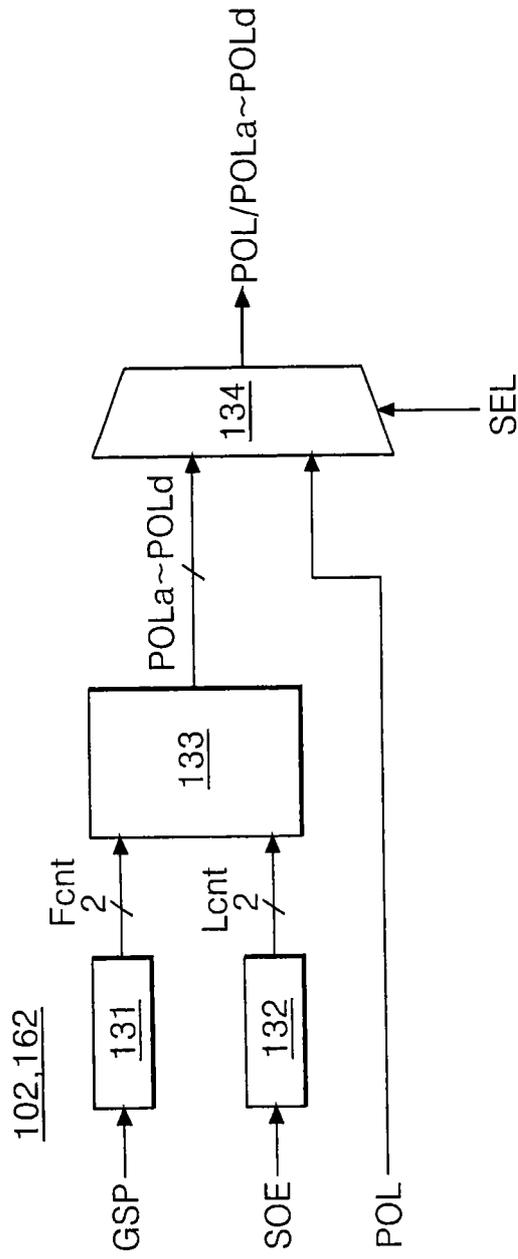


图 14

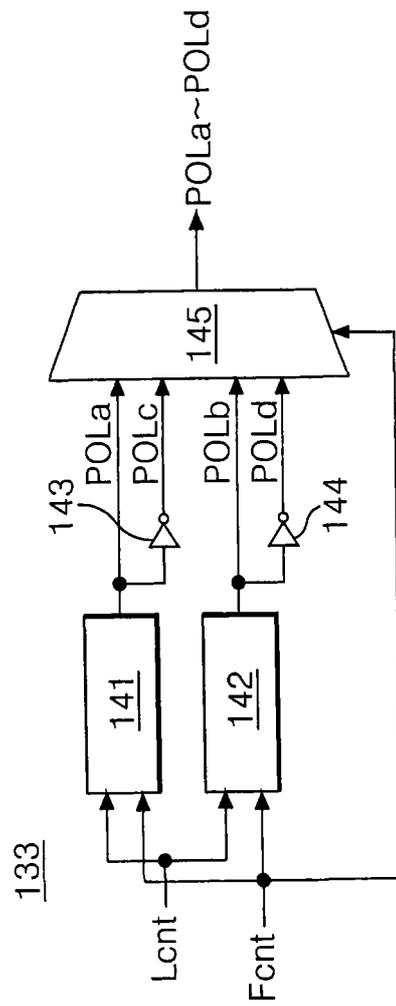


图 15

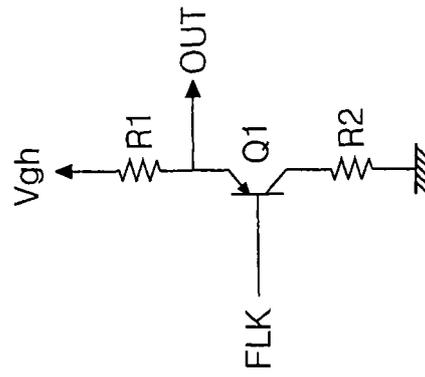


图 16

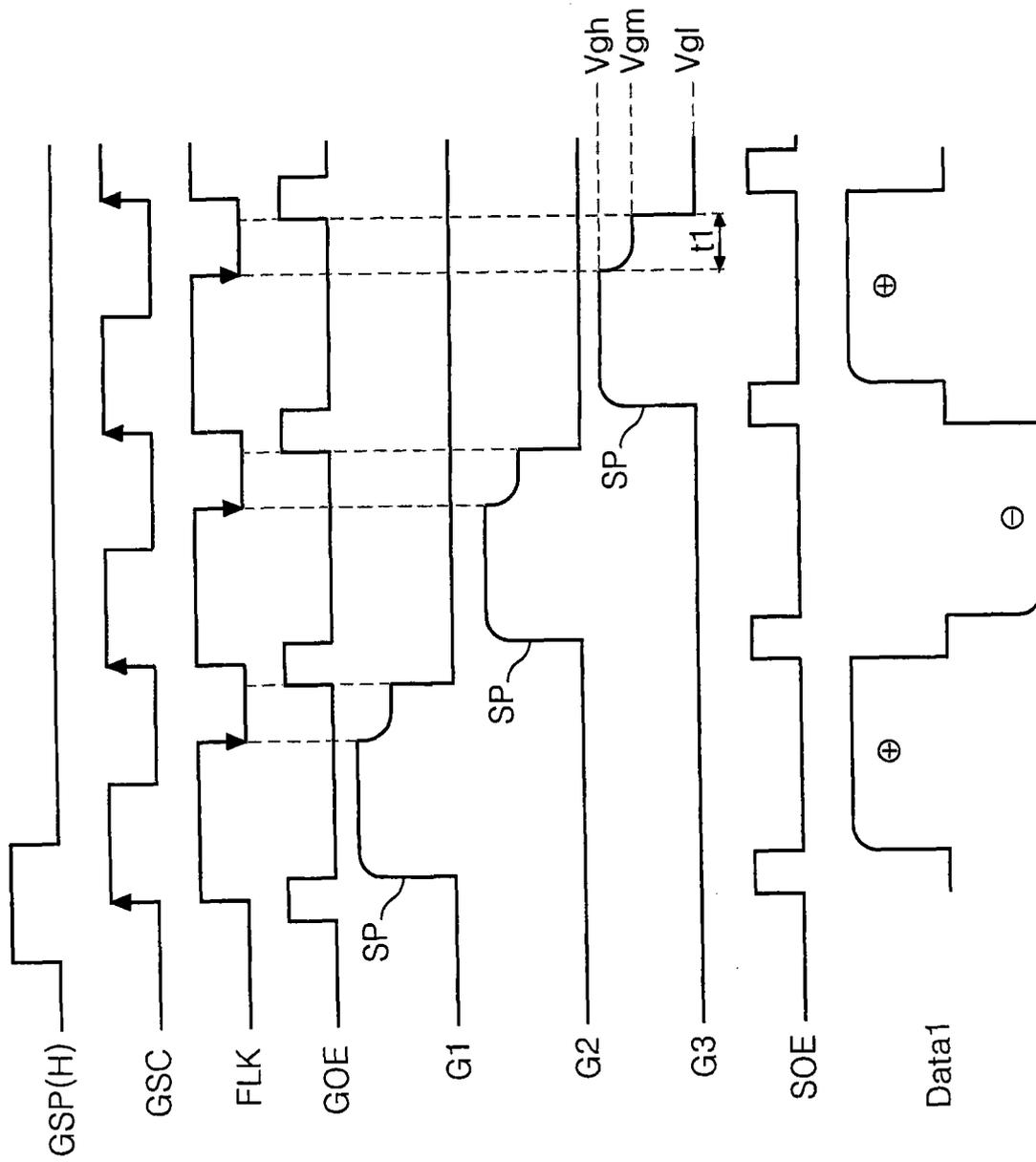


图 17

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN101334973A	公开(公告)日	2008-12-31
申请号	CN200710307403.0	申请日	2007-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	宋鸿声 闵雄基 张修赫		
发明人	宋鸿声 闵雄基 张修赫		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3659 G09G3/3614 G09G2320/0247 G09G2320/0257		
代理人(译)	李辉		
优先权	1020070062238 2007-06-25 KR		
其他公开文献	CN101334973B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及液晶显示器及其驱动方法。该液晶显示器包括：液晶显示板，该液晶显示板包括多条数据线、与多条数据线交叉的多条选通线、以及限定为第一和第二液晶单元组的多个液晶单元；数据驱动电路，用于响应于极性控制信号而向数据线提供数据电压；选通驱动电路，用于向选通线提供在选通高电压与选通低电压之间摆动的扫描脉冲；第一逻辑电路，用于生成对于各帧周期不同的极性控制信号以保持充入第一液晶单元组中的数据电压的极性，并且每两个帧周期将充入第二液晶单元组中的数据电压的极性反转一次；以及第二逻辑电路，用于控制选通驱动电路，以在预定的调制时间内将扫描脉冲的选通高电压降低为在选通高电压与选通低电压之间的调制电压。

