



(12) 发明专利

(10) 授权公告号 CN 101231434 B

(45) 授权公告日 2011.03.16

(21) 申请号 200710199928.7

(22) 申请日 2007.09.10

(30) 优先权数据

86969/06 2006.09.08 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 严允成 柳承厚 都熙旭 文铉喆

金康佑 刘惠兰

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/133(2006.01)

G09G 3/36(2006.01)

(56) 对比文件

EP 0414478 A1, 1991.02.27,

CN 1800919 A, 2006.07.12,

US 2003063074 A1, 2003.04.03,

审查员 刘燕梅

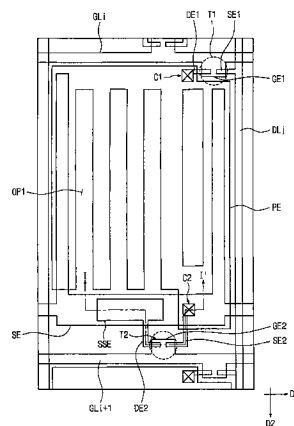
权利要求书 2 页 说明书 10 页 附图 20 页

(54) 发明名称

阵列面板及其驱动方法

(57) 摘要

本发明公开了一种阵列面板及其驱动方法，在该驱动方法中对液晶显示器的每个像素提供附加电容器（“共享电容器”）以存储像素电极上的先前电压（也就是前一帧获得的电压）。在像素电极开始当前帧的充电后的合适的时间，共享电容器的电极连接到像素电极以把像素电极的电压与共享电容器的电压合并。结果，考虑先前电压改变像素电极的电压以增加液晶的响应速度。更特别的，共享电容器的电压改变像素电压以当像素颜色改变非常多时提供大的电压过冲（overshoot）或下冲（undershoot），从而增加液晶响应时间。因此，以低功率提供了更高的响应速度。



1. 一种阵列面板,包括:
  - 下基板;
  - 上基板;
  - 接收第一栅脉冲的第一栅线,该第一栅线布置在该下基板上;
  - 接收第二栅脉冲的第二栅线,该第二栅线布置在该下基板上;
  - 接收数据电压的数据线,该数据线布置在该下基板上;
  - 液晶电容器,包括:
    - 像素电极;
    - 公共电极;和
    - 介于该像素电极与该公共电极之间的液晶层;
  - 共享电容器,包括:
    - 第一共享电极;
    - 第二共享电极;和
    - 介于该第一共享电极与该第二共享电极之间的第一绝缘层;
  - 第一开关元件,连接到该第一栅线、该数据线和该液晶电容器,以响应于该第一栅脉冲提供该数据电压给该像素电极;和
  - 第二开关元件,连接到该第二栅线、该液晶电容器和该共享电容器,以响应于该第二栅脉冲把该像素电极的该数据电压转换为补偿的数据电压,
  - 其中该补偿的数据电压和该共享电容器的电容量由该液晶电容器的动态电容量决定。
2. 根据权利要求 1 的阵列面板,其中该第一共享电极由与该数据线或该像素电极的同一层形成,并且
  - 该第二共享电极由与该栅线或该数据线的同一层形成。
3. 根据权利要求 1 的阵列面板,其中该第一共享电极由与该数据线或该像素电极的同一层形成,
  - 其中该第二共享电极是形成在该上基板上的该公共电极,以及
  - 介于该第一共享电极与该第二共享电极之间的该第一绝缘层是该液晶层。
4. 根据权利要求 1 的阵列面板,其中该共享电容器还包括第三共享电极和介于该第一共享电极与该第三共享电极之间的第二绝缘层,
  - 该第一共享电极和该第二共享电极形成在该下基板上,并且该第三共享电极是形成在该上基板上的该公共电极,
  - 该第一共享电极和该第二共享电极互相部分交迭,
  - 介于该第一共享电极与该第三共享电极之间的该第二绝缘层是液晶层。
5. 根据权利要求 1 的阵列面板,还包括连接到该液晶电容器的存储电容器,
  - 其中在图案化垂直排列模式中,该液晶电容器、该存储电容器和该共享电容器的电容量之比大约是 1 : 0.75 : 0.3。
6. 一种用于操作包括液晶电容器和共享电容器的阵列面板的方法,该方法包括:
  - 响应于第一栅脉冲用数据电压给该液晶电容器充电;并且
  - 响应于第二栅脉冲把该液晶电容器的电荷与该共享电容器的电荷相混合,
  - 其中该数据电压和该共享电容器的电容量由该液晶电容器的动态电容量决定,并且该

共享电容器在该液晶电容器的充电时间与该液晶电容器隔离。

7. 根据权利要求 6 的方法,其中该数据电压的极性在每一帧都改变。

## 阵列面板及其驱动方法

### 技术领域

[0001] 本发明涉及一种阵列面板及其驱动方法,更特别的是涉及一种用于液晶显示器的阵列面板及其驱动方法。

### 背景技术

[0002] 液晶显示器已经广泛使用在移动装置例如便携式计算机和移动电话中。对于在移动装置中使用,需要低功率消耗。同时,需要高响应速度以显示动态图像。

[0003] 更特别的,传统的液晶显示器对液晶层施加电场以显示图像。电场的大小控制光通过液晶层的透射率以便显示期望的图像。

[0004] 但是,因为液晶分子具有低的响应速度,所以传统的液晶显示器不能很好的适合动态图像。如果需要高响应速度则需要增加电场。

[0005] 为了把液晶电容器充电到目标电压,由于液晶的动态介电常数,需要预定的时间以获得期望亮度。特别,在前一帧期间充电到液晶电容器中的前一电压与相应于当前帧的目标电压之间的电压差变大的情况下,因为液晶的动态介电常数很大程度上改变,所以充电到液晶电容器中的电压经过一些帧才达到目标电压。

[0006] 因此,传统 LCD 使用动态电容补偿 (DCC) 方法。根据 DCC 方法,在当前帧期间基于当前帧的当前图像数据与前一帧的先前图像数据之间的差异灰度级将补偿数据施加给像素。

[0007] 然而,附加的存储器在使用 DCC 方法的传统 LCD 中是必要的,以存储相应于每一帧的图像数据。

### 发明内容

[0008] 本发明的一些实施例提供了一种在给定电压下具有改进响应速度的阵列面板和显示器件。在一些实施例中,对每个像素提供附加电容器 (“共享电容器”) 以存储像素电极上的先前电压 (也就是前一帧获得的电压)。在像素电极开始当前帧的充电后的合适的时间,共享电容器的电极连接到像素电极以把像素电极的电压与共享电容器的电压合并。结果,考虑先前电压而改变了像素电极的电压,以增加液晶的响应速度。更特别的,共享电容器的电压改变像素电压以当像素颜色改变非常多时提供大的电压过冲 (overshoot) 或下冲 (undershoot),从而增加液晶响应时间。因此,提供了更高的响应速度。

[0009] 在本发明的示范性实施例中,阵列面板包括下基板、上基板、第一栅线、第二栅线、数据线、液晶电容器、共享电容器、第一开关器件和第二开关器件。第一栅线接收第一栅脉冲并且布置在下基板上。第二栅线接收第二栅脉冲并且布置在下基板上。数据线接收数据电压并且布置在下基板上。

[0010] 液晶电容器包括像素电极、公共电极和介于像素电极与公共电极之间的液晶层。共享电容器包括第一共享电极、第二共享电极和介于第一共享电极与第二共享电极之间的第一绝缘层。

[0011] 第一开关元件连接到第一栅线、数据线和液晶电容器并且响应于第一栅脉冲提供数据电压给像素电极。第二开关元件连接到第二栅线、液晶电容器和共享电容器并且响应于第二栅脉冲把像素电极的数据电压转换为补偿的数据电压。数据电压和共享电容器的电容量由液晶电容器的动态电容量决定。

[0012] 在本发明的另一个示范性实施例中,阵列基板包括液晶电容器和共享电容器。液晶电容器响应于第一栅脉冲由数据电压充电。响应于第二栅脉冲,液晶电容器的电荷与共享电容器的电荷混合在一起。数据电压和共享电容器的电容量由液晶电容器的动态电容量决定,并且共享电容器在液晶电容器的充电时间与液晶电容器隔离。

[0013] 本发明的其它特征和优点在下面描述。本发明由附加的权利要求限定。

## 附图说明

[0014] 图 1 是根据本发明一些实施例的液晶显示器件的方块电路图。

[0015] 图 2 是图 1 中所示液晶显示器的像素的电路图。

[0016] 图 3 示出了根据本发明一些实施例的像素的时序图。

[0017] 图 4A 至 4C 是用于理解液晶电容器、存储电容器和共享电容器在图 3 所示不同阶段的电压变化的图。

[0018] 图 5 示出了根据本发明一些实施例的像素的时序图。

[0019] 图 6A 至 6C 是用于理解液晶电容器、存储电容器和共享电容器在图 5 所示不同阶段的电压变化的图。

[0020] 图 7 示出了根据本发明一些实施例的像素的时序图。

[0021] 图 8A 至 8C 是用于理解液晶电容器、存储电容器和共享电容器在图 7 所示不同阶段的电压变化的图。

[0022] 图 9 示出了根据本发明一些实施例的像素的时序图。

[0023] 图 10A 至 10C 是用于理解液晶电容器、存储电容器和共享电容器在图 9 所示不同阶段的电压变化的图。

[0024] 图 11 是本发明一些实施例中经过一系列帧的像素电压幅值图。

[0025] 图 12 是根据本发明一个实施例的像素的布置图。

[0026] 图 13 示出了沿图 12 中所示的线 I-I' 的垂直截面图。

[0027] 图 14 是根据本发明另一个实施例的像素的布置图。

[0028] 图 15 示出了沿图 14 中所示的线 II-II' 的垂直截面图。

[0029] 图 16 是图 14 中所示液晶显示器的像素的电路图。

[0030] 图 17 是根据本发明一些实施例的像素的布置图。

[0031] 图 18 示出了沿图 17 中所示的线 III-III' 的垂直截面图。

[0032] 图 19 是图 17 中所示液晶显示器的像素的电路图。

[0033] 图 20 是根据本发明一些实施例的像素的布置图。

## 具体实施方式

[0034] 现在将参考附图更充分地描述本发明的一些实施例。

[0035] 在图中,能理解,当提到元件或层在另一元件或层“上面”、“连接到”或者“耦合到”

另一元件或层时,可以是直接地在另一元件或层上面、直接地连接或者耦合到另一元件或层,或者可存在插入的元件或层。

[0036] 根据本发明的阵列面板包括第一开关元件和电压水平控制器。

[0037] 第一开关元件连接到当前的栅线、像素电极和数据线。

[0038] 形成在第一基板上的当前的栅线接收第一栅脉冲并且数据线接收作为数据电压的第一像素电压。连接到第一开关元件输出电极的像素电极接收第一像素电压。电压水平控制器包括连接到像素电极的第二开关元件。

[0039] 电压水平控制器响应于第二栅脉冲而工作,并且通过与前一帧周期期间充电的先前电压共享第一电压来把第一像素电压改变成第二像素电压。

[0040] 这种显示器件除第一开关元件和电压水平控制器之外还包括栅驱动电路、数据驱动电路、液晶电容器、存储电容器。

[0041] 栅驱动电路顺序产生第一栅脉冲和第二栅脉冲并且数据驱动电路产生第一像素电压。

[0042] 液晶电容器包括连接到第一开关元件的输出电极并且接收第一像素电压的像素电极,接收公共电压的公共电极,和介于它们之间的液晶。

[0043] 存储电容器包括接收公共电压的存储电极、像素电极和介于它们之间的绝缘体。

[0044] 根据这个发明中的显示器件的驱动方法,第一像素电压响应于第一栅脉冲充电到液晶电容器中,然后响应于第二栅脉冲下降到第二像素电压。

[0045] 因为共享电容器保持前一帧的先前电压并且通过使用先前像素电压降低当前像素电压,当前像素电压变得过冲 (over-shoot) 或者下冲 (under-shoot) 并且液晶的响应速度可增加。

[0046] 现在参考图 1 至图 20 描述本发明的一些实施例。

[0047] 图 1 是根据本发明一些实施例的液晶显示器件的方块电路图。液晶显示器 400 包括阵列面板 100、用于产生栅脉冲的栅驱动电路 200 和用于产生数据电压的数据驱动电路 300。

[0048] 阵列面板 100 包括栅线  $GL1 \sim GLn$ 、数据线  $DL1 \sim DLm$  和  $n \times m$  个像素。栅线  $GL1 \sim GLn$  在第一方向  $D1$  延伸并且数据线  $DL1 \sim DLm$  在垂直于第一方向  $D1$  的第二方向  $D2$  延伸。

[0049] 栅线  $GL1 \sim GLn$  连接到栅驱动电路 200,栅驱动电路 200 顺序提供栅脉冲给连续的栅线。

[0050] 数据线  $DL1 \sim DLm$  连接到数据驱动电路 300 以接收数据电压。

[0051] 每个像素的电压极性在每一帧反转。一帧是每一像素被某电压驱动一次的时间周期。帧有时被称为“周期”。根据该驱动方法,像素极性可以在同一帧像素接像素地改变。例如,像素极性可以每一行或者每两行反转(行在方向  $D1$  进行),或者能在每行和每列中每个像素都反转(“点反转”)。

[0052] 栅线  $GL1 \sim GLn$  和数据线  $DL1 \sim DLm$  交迭成包含  $(n \times m)$  个像素的矩阵。所有的像素具有相同的结构。

[0053] 图 2 是在图 1 所示的液晶显示器中的典型像素  $(i, j)$ ,也就是说在第  $i$  行和第  $j$  列的像素的电路图。数字  $i, j$  分别是 1 到  $n-1$  和 1 到  $m-1$  范围的整数。像素包括第一薄膜晶体管  $T1$ 、液晶电容器  $C1c$ 、存储电容器  $Cst$ 、共享电容器  $Csh$  和第二薄膜晶体管  $T2$ 。

[0054] 第一薄膜晶体管 T1 的第一栅电极 GE1 连接到第 i 条栅线 GLi, 并且第一源电极 SE1 连接到第 j 条数据线 DLj。第一漏电极 DE1 连接到像素电极 PE, 像素电极 PE 提供液晶电容器 Clc 的一个电容器板 (电容器电极)。另一个板 (另一个电极) 由公共电极 (没有示出) 提供, 并且电容器电介质由嵌入像素电极 PE 与公共电极之间的液晶层 (没有示出) 提供。公共电极相对像素电极 PE 形成。

[0055] 存储电容器 Cst 并联连接于液晶电容器 Cls。存储电容器 Cst 的第一电极是像素电极 PE, 并且存储电容器 Cst 的第二电极是存储电极 (图 2 中没有示出)。存储电极可以接收公共电压, 也就是和公共电极同样的电压。绝缘体介于像素电极和存储电极之间。

[0056] 第二薄膜晶体管 T2 包括连接到第 i+1 条栅线 GLi+1 的第二栅电极 GE2, 连接到像素电极 PE 的第二源电极 SE2, 和连接到共享电容器 Csh 的第二漏电极 DE2。

[0057] 共享电容器 Csh 包括连接到存储电极的第一共享电极 (在图 2 中没有示出) 和连接到第二漏电极 DE2 的第二共享电极 SSE。绝缘体介于第一共享电极和第二共享电极之间。

[0058] 图 3 示出了像素电压的时序图。信号 GP1、GP2 是各栅线 GLi、GLi+1 上的电压。“Ai”是第 i 个活动周期, 也就是与第 i 条栅线 GLi 连接的像素的驱动周期。Ai 则是接通栅脉冲的时间。当第 i 条栅线 GLi 在第 i 个活动周期 Ai 接收栅脉冲时, 第一薄膜晶体管 T1 导通并且响应于第 j 条数据线 DLj 上的数据电压提供第一像素电压给像素电极 PE。

[0059] 同时, 公共电极处于公共电压 Vcom, 其为参考电压。因此, 液晶电容器 Clc 被充电到第一像素电压与公共电压之间的电压差。

[0060] 在第 i+1 个活动周期 Ai+1, 其是与第 i+1 条栅线 GLi+1 连接的像素的驱动周期, 像素电极 PE 和第二共享电极 SSE 响应于施加到第 i+1 条栅线 GLi+1 上的电压 GP2 的栅脉冲通过第二薄膜晶体管 T2 而互相连接。第二薄膜晶体管 T2 恰好在第一薄膜晶体管 T1 截止之后导通。

[0061] 在第 i+1 个活动周期 Ai+1, 当像素电极 PE 和共享电极 SSE 通过第二薄膜晶体管 T2 连接时, 液晶电容器 Clc、存储电容器 Cst 和共享电容器 Csh 因为这些电容器共享存储在像素电极 PE 上的电荷 (电荷共享效应), 从而使它们的电压均等。

[0062] 为了举例起见设定公共电压为 0V, 在当前帧的第 i 个活动周期 Ai 期间液晶电容器 Clc 和存储电容器 Cst 两者都被充电到第一像素电压“PV1”。为了举例起见我们将设定第一像素电压 PV1 具有正极性 (相对于公共电压)。此时, 共享电容器 Csh 仍然位于前一帧获得的负极性电压 PPV。

[0063] 在当前帧的第 i+1 个活动周期 Ai+1 期间, 共享电容器 Csh 连接到液晶电容器 Clc 和存储电容器 Cst。因此, 如果“Q”表示在周期 Ai 期间存储在液晶电容器 Clc 和存储电容器 Cst 中的电荷, 那么在共享电容器 Csh 上的电荷 Q 在 Ai+1 期间在三个电容之间共享。从而, 液晶电容器 Clc 和存储电容器 Cst 上的电压从第一像素电压 PV1 改变为第二像素电压 PV2。第二像素电压 PV2 能从下面的公式 (1) 中得出, 其表示在周期 Ai、Ai+1 期间由三个电容器所存储的总电荷“Q'”的守恒定律:

$$[0064] \quad Q' = Q + CshPPV = ClcPV1 + CstPV1 + CshPPV = (Clc + Cst + Csh)PV2 \quad (1)$$

[0065] 因此,

$$[0066] \quad PV2 = \{PV1(Clc + Cst) + CshPPV\} / (Clc + Cst + Csh) \quad (2)$$

[0067] 根据公式 (2), 第二像素电压 PV2 是液晶电容器 Clc、存储电容器 Cst 和共享电容

器 Csh 的电容量的函数。存储电容器 Cst 对液晶电容器 Clc 的电容量比可以是  $0 : 1 \sim 20 : 1$  并且共享电容器 Csh 对液晶电容器 Clc 的电容量比可以是  $0.1 : 1 \sim 1 : 1$ 。在图案化垂直排列 (patterned vertical alignment, PVA) 模式中希望液晶电容器 Clc 对存储电容器 Cst 对共享电容器 Csh 的电容量比大约是  $1 : 0.75 : 0.3$ 。

[0068] 在图 3 的例子中,在常白模式中在两个连续帧中像素颜色是暗的。图 4A 至 4C 是用于理解液晶电容器、存储电容器和共享电容器在图 3 所示不同阶段的电压变化的图。

[0069] 在图 3 中,紧靠着当前帧的第  $i$  个活动周期  $A_i$  之前,像素电极 PE 和共享电极 SSE 处于前一帧获得的电压 PPV。电压 PPV 相对于公共电压 Vcom 具有负极性,并且对应暗色 (“B”)。在当前帧的第  $i$  个活动周期  $A_i$  期间,也就是在栅线 GL $_i$  上有电压脉冲期间,像素电极 PE 被驱动到第一像素电压 PV1,其也对应于暗色 (“B”,相对于前一帧是相同或不同的暗色)但是具有正极性。共享电极 SSE 停留在前一像素电压 PPV(暗色)。

[0070] 紧接着,在当前帧的第  $i+1$  个活动周期  $A_{i+1}$  期间,在接通信号 GP2 的脉冲时,像素电极 PE 和第二共享电极 SSE 互相连接。因此,像素电极 PE 的电压由于和共享电极 SSE 共享电荷而降低。共享电极 SSE 的电压由于和像素电极 PE 共享电荷而升高。像素电极 PE 和共享电极 SSE 现在都处于第二像素电压 PV2,其比第一像素电压 PV1 低第一电压差 V1。

[0071] 如图 4A 至图 4C 所示,在第  $i$  个活动周期  $A_i$  期间,液晶电容器 Clc 和存储电容器 Cst 被充电到相应于暗色的第一像素电压 PV1,例如 7V。共享电容器 Csh 保持在前一帧周期获得的像素电压 PPV(暗色)。公共电极的公共电压 Vcom 设定为 0V。

[0072] 于是,在第  $i+1$  个活动周期  $A_{i+1}$  期间,液晶电容器 Clc 和存储电容器 Cst 与共享电容器 Csh 共享它们的电荷。液晶电容器 Clc、存储电容器 Cst 和共享电容器 Csh 达到第二像素电压 PV2,例如 6V。因此第一电压差 V1(第一和第二像素电压 PV1、PV2 之间的差)是 1V。

[0073] 图 5 示出了当像素颜色在常白模式下从亮到暗改变时情况的时序图。图 6A 至图 6C 是用于理解液晶电容器、存储电容器和共享电容器在图 5 所示不同阶段的电压变化的图。

[0074] 在图 5 中,紧靠着当前帧的第  $i$  个活动周期  $A_i$  之前,像素电极 PE 和共享电极 SSE 位于前一帧获得的电压 PPV。电压 PPV 相对于公共电压 Vcom 具有负极性,并且对应亮色 (“W”)。在当前帧的第  $i$  个活动周期  $A_i$  期间,也就是在栅线 GL $_i$  上有电压脉冲期间,像素电极 PE 被驱动到对应暗色 (“B”)的第一像素电压 PV1,并且共享电极 SSE 停留在前一像素电压 PPV(亮色)。第一像素电压 PV1 相对于公共电压 Vcom 具有正极性。

[0075] 紧接着,在当前帧的第  $i+1$  个活动周期  $A_{i+1}$  期间,在接通信号 GP2 的脉冲时,像素电极 PE 和共享电极 SSE 互相连接。因此,像素电极 PE 的电压由于和共享电极 SSE 共享电荷而降低。共享电极 SSE 的电压由于和像素电极 PE 共享电荷而升高。结果,像素电极 PE 和共享电极 SSE 都位于第二像素电压 PV2,其比第一像素电压 PV1 低第二电压差 V2。

[0076] 如图 6A 至 6C 所示,在第  $i$  个活动周期  $A_i$  期间,液晶电容器 Clc 和存储电容器 Cst 被充电到相应于暗色的第一像素电压 PV1,例如 7V。共享电容器 Csh 保持在前一帧周期获得的前一像素电压 PPV(亮色)。公共电极的公共电压 Vcom 设定为 0V。

[0077] 于是,在第  $i+1$  个活动周期  $A_{i+1}$  期间,液晶电容器 Clc 和存储电容器 Cst 与共享电容器 Csh 共享它们的电荷。液晶电容器 Clc、存储电容器 Cst 和共享电容器 Csh 达到第二像素电压 PV2,例如 6.6V。因此第二电压差 V2(第一和第二像素电压 PV1、PV2 之间的差)

是 0.4V。

[0078] 在上面刚刚描述的例子中,当像素从亮(W)到暗(B)改变时,像素电极的第二像素电压PV2是6.6V,并且当像素在两个连续帧中是暗的时候,像素电极的第二像素电压PV2是6.0V。这样,电压PV2的绝对值在亮到暗转换时较大,提供更大的电压过冲以补偿液晶电容器的动态电容量并加速液晶响应。

[0079] 正如上面所看到的,在像素颜色发生较大改变时像素电极的电压PV2自动考虑前一帧的电压以提高液晶的响应速度。

[0080] 图7示出了当像素颜色在连续两帧中是亮色时情况的时序图。图8A至8C是用于理解液晶电容器、存储电容器和共享电容器在图7所示不同阶段的电压变化的图。

[0081] 在图7中,紧靠当前帧的第*i*个活动周期 $A_i$ 之前,像素电极PE和共享电极SSE位于前一帧获得的电压PPV(亮色)。电压PPV相对于公共电压 $V_{com}$ 具有负极性。在当前帧的第*i*个活动周期 $A_i$ 期间,也就是在栅线 $GL_i$ 上有电压脉冲期间,像素电极PE被驱动到第一像素电压PV1(亮色),并且共享电极SSE停留在前一像素电压PPV(亮色)。第一像素电压PV1相对于公共电压 $V_{com}$ 具有正极性。

[0082] 紧接着,在当前帧的第*i*+1个活动周期 $A_{i+1}$ 期间,在接通信号GP2的脉冲时,像素电极PE和共享电极SSE互相连接。因此,像素电极PE的电压由于和共享电极SSE共享电荷而降低,并且共享电极SSE的电压由于和像素电极PE共享电荷而升高。结果,像素电极PE和共享电极SSE达到第二像素电压PV2,其比第一像素电压PV1低第三电压差V3。

[0083] 如图8A至8C所示,在第*i*个活动周期 $A_i$ 期间,液晶电容器 $C_{lc}$ 和存储电容器 $C_{st}$ 被充电到相应于亮色的第一像素电压PV1,例如1.2V。共享电容器 $C_{sh}$ 保持在前一帧周期获得的前一像素电压PPV(亮色)。公共电极的公共电压 $V_{com}$ 设定为0V。

[0084] 于是,在第*i*+1个活动周期 $A_{i+1}$ 期间,液晶电容器 $C_{lc}$ 和存储电容器 $C_{st}$ 与共享电容器 $C_{sh}$ 共享它们的电荷。液晶电容器 $C_{lc}$ 、存储电容器 $C_{st}$ 和共享电容器 $C_{sh}$ 达到第二像素电压PV2,例如1.1V。因此第三电压差V3(第一和第二像素电压PV1、PV2之间的差)是0.1V。

[0085] 图9示出了当像素颜色在常白模式下从暗色到亮色改变时情况的时序图。图10A至10C是用于理解液晶电容器、存储电容器和共享电容器在图9所示不同阶段的电压变化的图。

[0086] 在图9中,紧靠当前帧的第*i*个活动周期 $A_i$ 之前,像素电极PE和第二共享电极SSE位于前一帧获得的电压PPV(暗色)。电压PPV相对于公共电压 $V_{com}$ 具有负极性。在当前帧的第*i*个活动周期 $A_i$ 期间,也就是在栅线 $GL_i$ 上有电压脉冲期间,像素电极PE被驱动到第一像素电压PV1(亮色),并且第二共享电极SSE停留在前一像素电压PPV(暗色)。第一像素电压PV1相对于公共电压 $V_{com}$ 具有正极性。

[0087] 紧接着,在当前帧的第*i*+1个活动周期 $A_{i+1}$ 期间,在接通信号GP2的脉冲时,像素电极PE和第二共享电极SSE互相连接。因此,像素电极PE的电压由于和共享电极SSE共享电荷而降低,并且共享电极SSE的电压由于和像素电极PE共享电荷而升高。结果,像素电极PE和共享电极SSE都位于第二像素电压PV2,其比第一像素电压PV1低第四电压差V4。

[0088] 如图10A至10C所示,在第*i*个活动周期 $A_i$ 期间,液晶电容器 $C_{lc}$ 和存储电容器 $C_{st}$ 被充电到第一像素电压PV1(亮色),例如1.2V。共享电容器 $C_{sh}$ 保持在前一帧周期获

得的前一像素电压 PPV(暗色)。公共电极的公共电压  $V_{com}$  设定为 0V。

[0089] 于是,在第  $i+1$  个活动周期  $A_{i+1}$  期间,液晶电容器  $C_{lc}$  和存储电容器  $C_{st}$  与共享电容器  $C_{sh}$  共享它们的电荷。液晶电容器  $C_{lc}$ 、存储电容器  $C_{st}$  和共享电容器  $C_{sh}$  达到第二像素电压  $PV_2$ ,例如 0.5V。因此第四电压差  $V_4$ (第一和第二像素电压  $PV_1$ 、 $PV_2$  之间的差)是 0.7V。

[0090] 在这些例子中,当像素颜色在两个连续帧中是亮时,像素电极的第二像素电压  $PV_2$  是 1.1V,并且当像素从暗到亮改变时,像素电极的第二像素电压  $PV_2$  是 0.5V。这样,电压  $PV_2$  的绝对值在暗到亮转换时较小,提供更大的电压下冲以补偿液晶电容器的动态电容量并加速从相应于高电压的状态到相应于低电压的状态的液晶响应。

[0091] 这样,像素电极的电压  $PV_2$  基于期望的颜色转换来调整,以节省能量和/或提高液晶响应速度。

[0092] 图 3 至 10C 示出了液晶电容器  $C_{lc}$ 、存储电容器  $C_{st}$  和共享电容器  $C_{sh}$  在常白模式下如何根据液晶显示器件中的像素颜色来改变它们的电压。

[0093] 清楚地,对于常黑模式能获得类似的示例。当需要提高响应速度时,液晶电容器  $C_{lc}$ 、存储电容器  $C_{st}$  和共享电容器  $C_{sh}$  的电压也依赖于连续两帧中像素颜色以提供过冲或者下冲。

[0094] 图 11 是示出了许多连续帧的第二像素电压  $PV_2$  的可能幅值的图。X 轴表示帧数目(帧是连续计数的),并且 Y 轴表示给定像素的第二像素电压的幅值。示出了连续 60 帧不同像素颜色和颜色转换的第二像素电压的幅值。设定液晶显示器在图案化垂直排列模式(PVA)和常黑模式下运行,并且液晶电容器  $C_{lc}$  对存储电容器  $C_{st}$  对共享电容器  $C_{sh}$  的电容量之比设定为 1 : 0.75 : 0.3。

[0095] 如图 11 所示,当像素颜色从暗到亮改变时,第二像素电压  $PV_2$  过冲,并且当像素颜色从亮到暗改变时,第二像素电压下冲。当从亮到暗或者从暗到亮改变时,过冲和下冲依靠颜色转换以提高液晶响应速度。共享电容器提供了考虑前一帧中的像素电极电压的简单方式,没有使用更复杂的存储器件。

[0096] 图 12 是根据本发明一个实施例的像素  $(i, j)$  的布置图。图 13 示出了沿图 12 中所示的线 I-I' 的垂直截面。

[0097] 在图 12 和图 13 中,工作在面到线开关(plane to line switching, PLS)模式下的阵列面板 100 包括下面板 110、面对下面板 110 的上面板 120 和嵌入下面板 110 和上面板 120 之间的液晶层 130。下面板 110 包括第一基板 111、公共电极 114、栅线  $GL_1 \sim GL_n$ (示出了线  $GL_i$ 、 $GL_{i+1}$ )、数据线  $DL_1 \sim DL_m$ (示出了数据线  $DL_j$ )、第一薄膜晶体管 T1、第二薄膜晶体管 T2、像素电极 PE、共享电极 SSE 和存储电极 SE。

[0098] 公共电极 114 布置在第一基板 111 上并且接收公共电压。公共电极 114 包括透明导电材料例如氧化铟锡(ITO)或者氧化铟锌(IZO)。公共电极 114 被绝缘层 115 覆盖。

[0099] 特别地,金属层(“栅金属”)沉积在绝缘层 115 上并且被构图以形成栅线  $GL_1 \sim GL_n$ 、第一薄膜晶体管 T1 的第一栅电极  $GE_1$ 、第二薄膜晶体管 T2 的第二栅电极  $GE_2$ 、和存储电极 SE。

[0100] 栅线  $GL_1 \sim GL_n$  以互相之间预定的间距在第一方向  $D_1$  延伸。在每个像素  $(i, j)$  中,第一栅电极  $GE_1$  从栅线  $GL_i$  分出来,并且第二栅电极  $GE_2$  从第  $i+1$  条栅线  $GL_{i+1}$  分出来。

存储电极 SE 形成在第  $i$  条栅线  $GL_i$  与第  $i+1$  条栅线  $GL_{i+1}$  之间。

[0101] 栅介电膜 112 形成在栅线  $GL_1 \sim GL_n$ 、第一栅电极  $GE_1$  和第二栅电极  $GE_2$  上。

[0102] 另一个金属层 (“数据金属”) 沉积在栅介电膜 112 上并被构图以提供数据线  $DL_1 \sim DL_m$ 、第一薄膜晶体管 T1 的第一源电极  $SE_1$  和第一漏电极  $DE_1$ 、第二薄膜晶体管 T2 的第二源电极  $SE_2$  和第二漏电极  $DE_2$ 、和共享电极 SSE。

[0103] 数据线  $DL_1 \sim DL_m$  在第二方向 D2 延伸。在每个像素  $(i, j)$  中, 第一源电极  $SE_1$  从第  $j$  条数据线  $DL_j$  分出来并且与第一栅电极  $GE_1$  交叠。第一漏电极  $DE_1$  与第一源电极  $SE_1$  隔离并且与第一栅电极  $GE_1$  交叠。第二漏电极  $DE_2$  和第二源电极  $SE_2$  分开预定距离。

[0104] 在数据金属层中共享电极 SSE 形成第二漏电极  $DE_2$  的延伸部分。共享电极 SSE 在存储电极 SE 正上方并且栅介电膜 112 介于其间。共享电容器 Csh 形成为包括介于存储电极 SE 和共享电极 SSE 之间的栅介电膜 112 的夹层结构。共享电容器 Csh 的电容量由共享电极 SSE 与存储电极 SE 之间的重叠面积而确定。

[0105] 保护层 113 形成在栅介电膜 112 之上以覆盖数据线 DL、第一源电极  $SE_1$ 、第二源电极  $SE_2$ 、第一漏电极  $DE_1$ 、第二漏电极  $DE_2$  和共享电极 SSE。

[0106] 对保护层 113 构图以形成第一接触孔 C1 和第二接触孔 C2。对于每个像素, 相应的第一接触孔 C1 暴露该像素的第一漏电极  $DE_1$ , 并且相应的第二接触孔 C2 暴露该第二源电极  $SE_2$ 。

[0107] 透明导电材料例如氧化铟锡 (ITO) 或者氧化铟锌 (IZO) 形成在保护层 113 之上以提供像素电极 PE。在每个像素中, 像素电极 PE 通过第一接触孔 C1 连接到第一漏电极  $DE_1$  并且通过第二接触孔 C2 连接到第二源电极  $SE_2$ 。像素电极 PE 与存储电极 SE 交叠。保护层 113 和栅介电膜 112 介于像素电极 PE 与存储电极 SE 之间。存储电容器 Cst 由像素电极 PE、保护层 113、栅介电膜 112 和存储电极 SE 所确定。同样, 通过像素电极 PE 提供开口 OP1 以暴露保护层 113, 像素电极 PE 面对布置在第一基板 111 上的公共电极 114。因此, 在每个像素中, 液晶电容器 (没有示出) 由公共电极 114、液晶层 130 和像素电极 PE 所确定。

[0108] 上面板 120 包括第二基板 121 和滤色器层 122。滤色器层 122 布置在第二基板 121 上。滤色器层 122 包括红、绿和蓝色素。

[0109] 在图 14 至 20 所示出的实施例中, 共享电极 SSE 和像素电极 PE 由相同的金属层制成。图 14 是根据本实施例的像素  $(i, j)$  的布置图, 并且图 15 示出了沿图 14 中所示的线 II-II' 的垂直截面。图 16 是像素  $(i, j)$  的电路图。在图 14 至 16 中, 第一共享电容器 Csh1 使用液晶层形成, 并且第二共享电容器 Csh2 使用另一绝缘体形成。下面板 110 包括第一基板 111、栅线  $GL_1 \sim GL_n$ 、数据线  $DL_1 \sim DL_m$ 、第一薄膜晶体管 T1、第二薄膜晶体管 T2、像素电极 PE、共享电极 SSE 和存储电极 SE。

[0110] 栅金属层沉积在第一基板 111 上并且被构图以提供栅线  $GL_1 \sim GL_n$ 、第一薄膜晶体管 T1 的第一栅电极  $GE_1$ 、第二薄膜晶体管 T2 的第二栅电极  $GE_2$ 、和存储电极 SE。

[0111] 在每个像素  $(i, j)$  中, 第一栅电极  $GE_1$  从第  $i$  条栅线  $GL_i$  分出来, 并且第二栅电极  $GE_2$  从第  $i+1$  条栅线  $GL_{i+1}$  分出来。存储电极 SE 形成在第  $i$  条栅线  $GL_i$  与第  $i+1$  条栅线  $GL_{i+1}$  之间。

[0112] 栅介电膜 112 覆盖栅线  $GL_1 \sim GL_n$ 、第一栅电极  $GE_1$  和第二栅电极  $GE_2$ 。数据金属层沉积在栅介电膜 112 上并被构图以形成数据线  $DL_1 \sim DL_m$ , 第一薄膜晶体管 T1 的第一源

电极 SE1 和第一漏电极 DE1, 第二薄膜晶体管 T2 的第二源和漏电极 SE2、DE2, 和共享电极 SSE。

[0113] 在每个像素 (i, j) 中, 第一源电极 SE1 从第 j 条数据线 DLj 分出来并且与第一栅电极 GE1 交叠。第一漏电极 DE1 与第一源电极 SE1 隔离并且也与第一栅电极 GE1 交叠。第二漏电极 DE2 和第二源电极 SE2 被具有预定尺寸并覆在第二栅电极 GE2 上的区域分离。

[0114] 提供保护层 113 以覆盖数据线 DL1 ~ DLm、第一源电极 SE1、第二源电极 SE2、第一漏电极 DE1、第二漏电极 DE2 和共享电极 SSE。这些电极覆在栅介电膜 112 上。

[0115] 对保护层 113 构图以形成暴露相应第一漏电极 DE1 的第一接触孔 C1、暴露相应第二源电极 SE2 的第二接触孔 C2、和暴露相应第二漏电极 DE2 的第三接触孔 C3。

[0116] 像素电极 PE 由透明导电材料形成在保护层 113 之上。每个像素电极 PE 通过相应的第一接触孔 C1 连接到相应的第一漏电极 DE1 并且通过相应的第二接触孔 C2 连接到相应的第二源电极 SE2。

[0117] 共享电极 SSE 由与像素电极 PE 相同的层形成在保护层 113 之上, 并且通过形成在保护层 113 中的相应第三接触孔 C3 连接到相应的第二漏电极 DE2。

[0118] 共享电极 SSE 位于上面板 120 之下, 并且在每个像素中第一共享电容器 Csh1 由共享电极 SSE、公共电极 123 和其间的液晶层形成。同样, 每个像素的共享电极 SSE 与相应的储存电极 SE 部分交叠。因此, 在每个像素中, 第二共享电容器 Csh2 由共享电极 SSE、存储电极 SE、和栅介电膜 112 与保护层 113 的插入部分形成。

[0119] 这样, 通过形成与像素电极 PE 同一层的共享电极 SSE 并通过使共享电极 SSE 和存储电极 SE 交叠, 第二薄膜晶体管 T2 能连接到第一和第二共享电容器 Csh1、Csh2。

[0120] 图 17 至 19 示出了仅使用液晶层作为电介质来形成共享电容器 Csh 的实施例。图 17 是像素 (i, j) 的布置图。图 18 示出了沿图 17 中的线 III-III' 的垂直截面图。图 19 是像素 (i, j) 的电路图。

[0121] 参考图 17 至图 19, 每个像素的共享电极 SSE 由与像素电极 PE 相同的层形成在保护层 113 之上, 并且通过在保护层 113 中的相应第三接触孔 C3 连接到第二薄膜晶体管 T2 的相应第二漏电极 DE2。

[0122] 共享电极 SSE 位于上面板 120 之下, 并且每个第一共享电容器 Csh 由相应的共享电极 SSE、公共电极 123 和液晶层的插入部分定义。

[0123] 与在图 15 中一样, 共享电极 SSE 不与存储电极 SE 交叠。这样, 共享电容器 Csh 能通过使用液晶层作为电介质来形成。

[0124] 图 14-19 的共享电容器结构适合不同类型的液晶显示器, 包括例如, TN( 扭曲向列 ) 显示器。图 14-19 的共享电容器也能用于 US 专利号 6577368 中描述的 PLS(Plane to Line Switching, 面到线开关) 显示器, 在此作为参考引入。但是, 认为图 17-19 的共享电容器结构 ( 具有一个共享电容器 ) 可能更适合于包括具有比液晶电容器 Clc 更大电容量的存储电容器 Cs 的 PLS 显示器。

[0125] 图 14-19 的共享电容器结构也适合于 IPS(IN Plane Switch, 面内开关)、DFS(Field Switching, 场开关)、PVA(Patterned Vertical Alignment, 图案化垂直排列)、SPVA(Super Patterned Vertical Alignment, 超图案化垂直排列)、MVA(multi-domain vertical alignment, 多域垂直排列)、和可能的其它类型的液晶显示器。

[0126] 图 20 是具有共享电容器 Csh 的 PVA (Patterned Vertical Alignment, 图案化垂直排列) 类型的液晶显示器的像素 (i, j) 的布置图。像素的垂直截面图相似于图 18 中的那一个。参考图 18 和图 20, 栅金属层形成在阵列面板的第一基板 111 之上以提供栅线 GL1 ~ GLn、第一薄膜晶体管 T1 的第一栅电极 GE1、第二薄膜晶体管 T2 的第二栅电极 GE2、和存储电极 SE。

[0127] 接着形成栅介电膜 112 以覆盖栅线 GL1 ~ GLn、第一栅电极 GE1 和第二栅电极 GE2。

[0128] 数据金属层形成在栅介电膜 112 上以提供数据线 DL1 ~ DLm、第一薄膜晶体管 T1 的第一源电极 SE1 和第一漏电极 DE1、第二薄膜晶体管 T2 的第二源电极 SE2 和第二漏电极 DE2、和共享电极 SSE。在每个像素中, 共享电极 SSE 从第二漏电极 DE2 分出并且位于存储电极 SE 上面。共享电极 SSE、第二漏电极 DE2 和其间的栅电介质 112 提供共享电容器 Csh。

[0129] 提供保护层 113 以覆盖数据线 DL1 ~ DLm、第一源电极 SE1、第二源电极 SE2、第一漏电极 DE1、第二漏电极 DE2 和共享电极 SSE。

[0130] 对保护层 113 构图以形成 (对每个像素来说) 暴露第一漏电极 DE1 的第一接触孔 C1 和暴露第二源电极 SE2 的第二接触孔 C2。

[0131] 像素电极 PE 形成在透明导电材料的保护层 113 上。在每个像素中, 像素电极 PE 通过第一接触孔 C1 连接到第一漏电极 DE1 并且通过第二接触孔 C2 连接到第二源电极 SE2。

[0132] 每个像素电极 PE 包括暴露保护层 113 的第一开口图案 114。

[0133] 滤色器层 122 和公共电极 123 顺序形成在上面板的第二基板上。公共电极 123 位于像素电极 PE 之上, 液晶层在其间。对公共电极 123 构图以提供公共电极中的第二开口图案 123a。在每个像素中, 第一开口图案 114 大体位于由两个相邻第二开口图案 123a 形成的图形的中间。

[0134] 结果, 每个像素 (i, j) 被分为几个区域。每个区域对应存在电场时液晶分子的取向。在一些实施例中提供了八个区域。通过为每个像素提供多个不同取向, 由于补偿效应能取得更独立于视角的可视性。因此, 视角扩大了。

[0135] 这样在一些实施例中提供这样的具有阵列面板的液晶显示器件, 在当前帧的开始, 共享电容器位于前一帧获得的电压, 并且当像素已经被相应于当前帧的新电压充电时, 共享电容器作用为将像素电压幅值降低了该新电压和像素的前一电压之间差的值。当灰度从低灰度到高灰度改变时, 过冲发生, 而当灰度从高灰度到低灰度改变时, 下冲发生。这样, 液晶的响应速度可提高。

[0136] 在现有技术中, 为了充电前一电压并且基于前一电压补偿当前电压, 需要存储器件和补偿电路。本发明不需要那些器件和电路使得液晶器件的尺寸可减小。尽管本发明以示范性实施例的方式进行了说明, 但是应该理解为, 在不背离本发明范围的条件本领域技术人员可以作出多种改变和替换。本发明由附加的权利要求所限定。

[0137] 本申请要求于 2006 年 9 月 8 日提出的韩国专利申请号 No. 10-2006-086969 的优先权。在此引入申请全文作为参考。

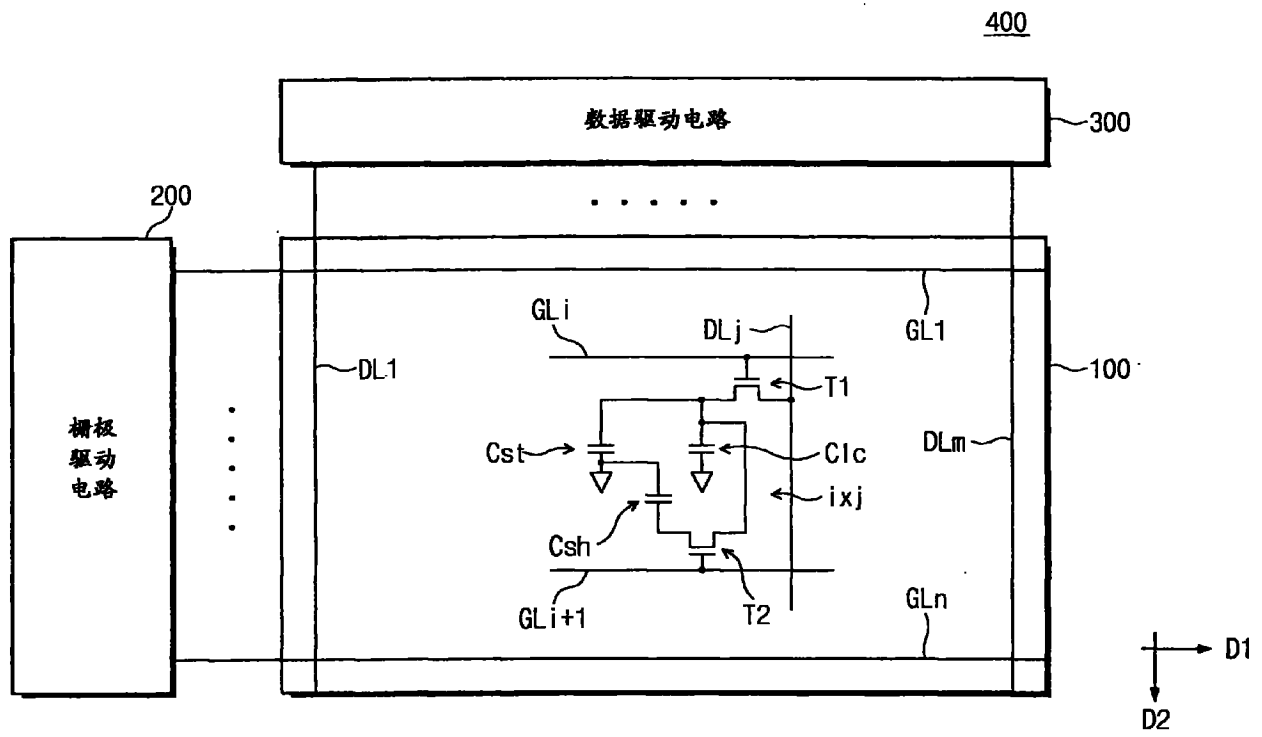


图 1

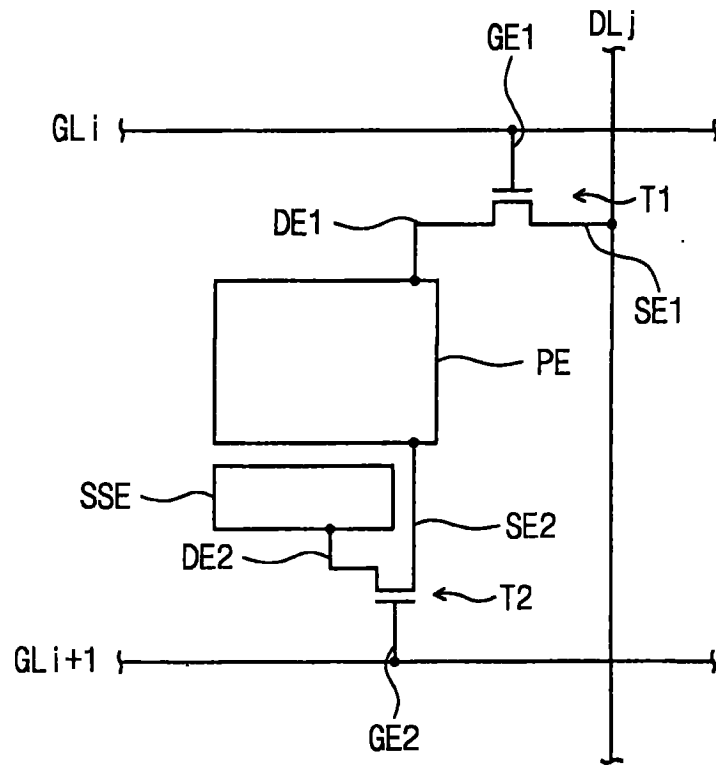


图 2

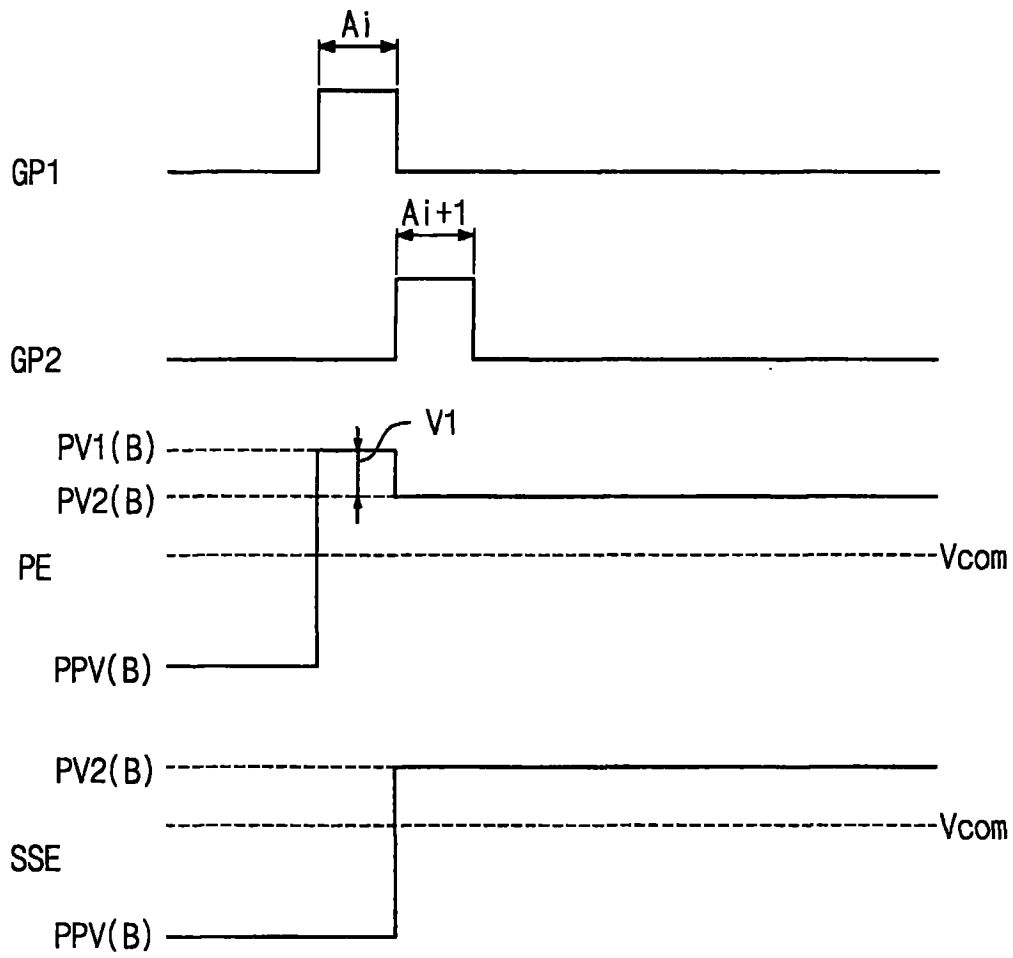


图 3

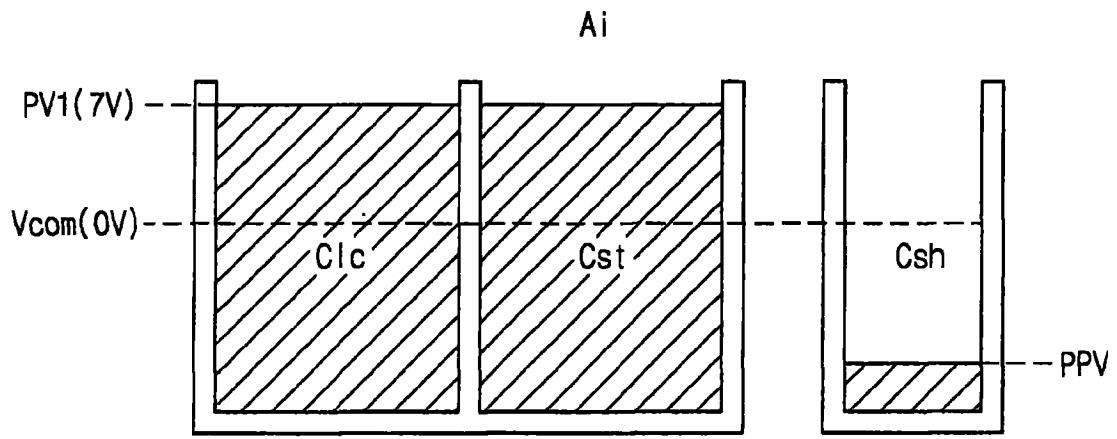


图 4A

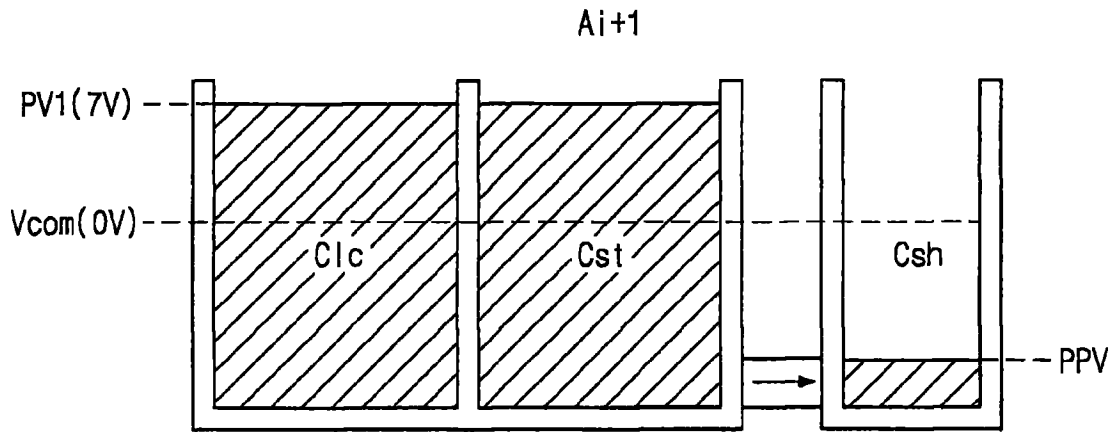


图 4B

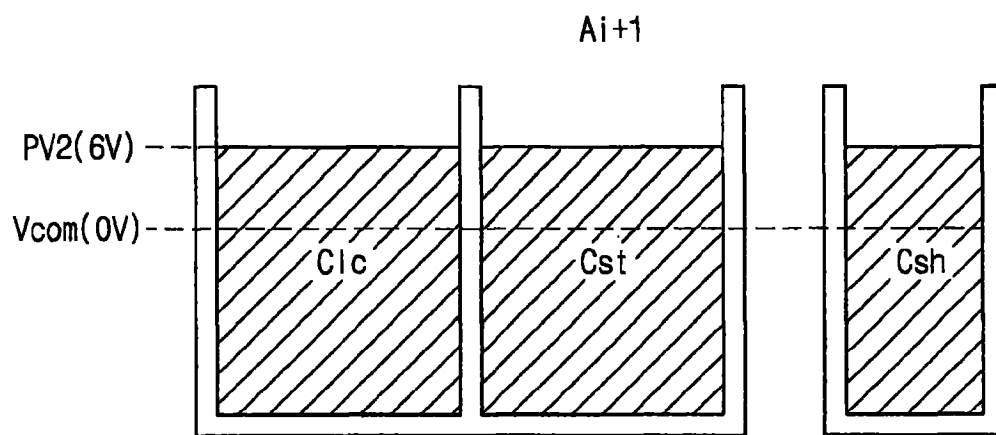


图 4C

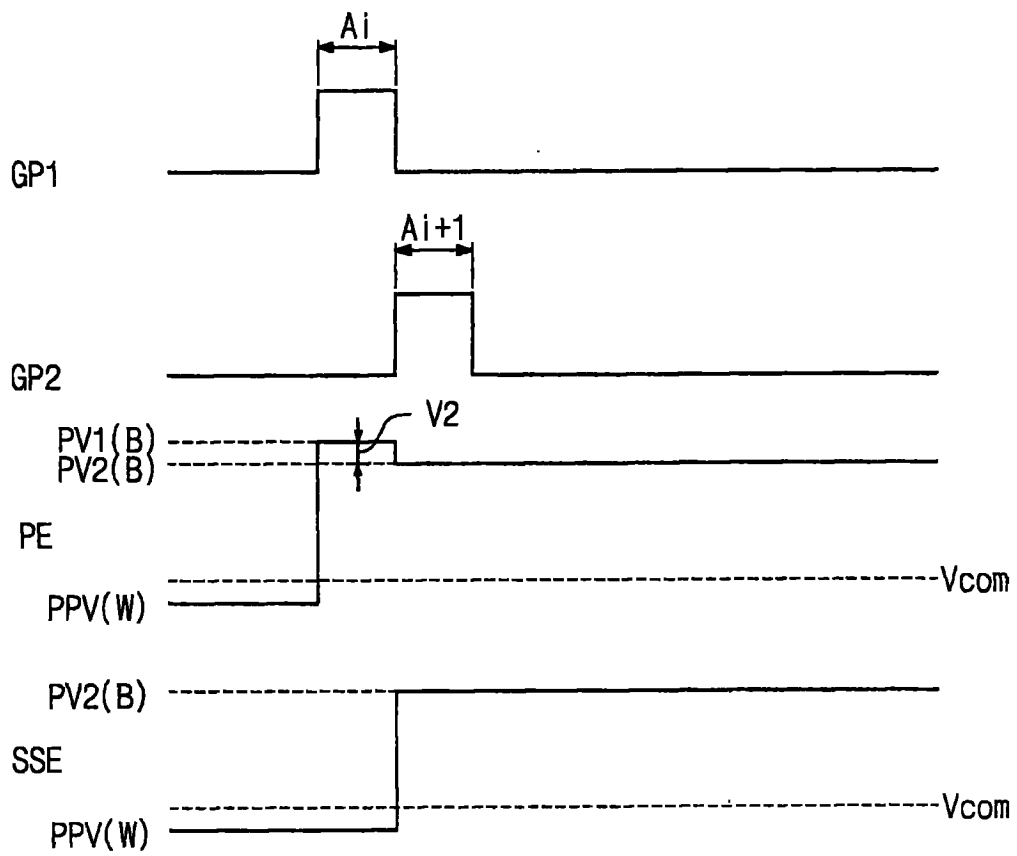


图 5

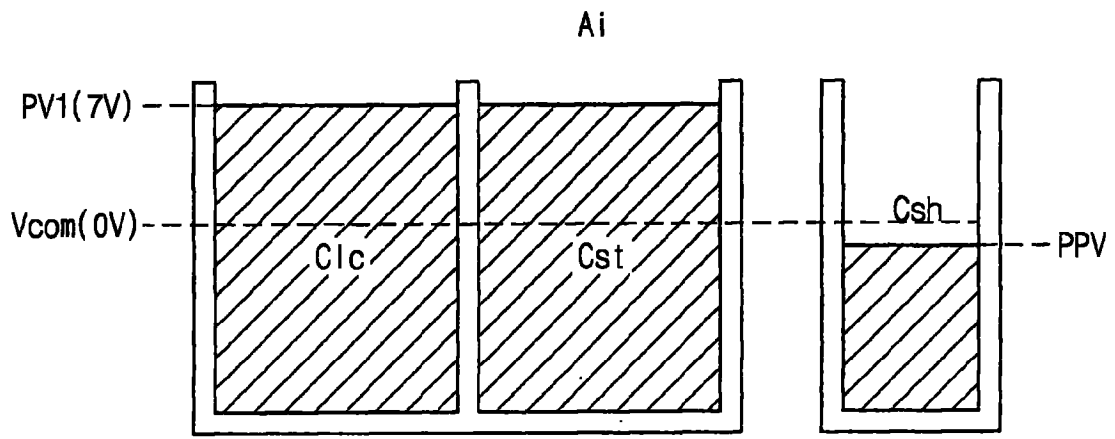


图 6A

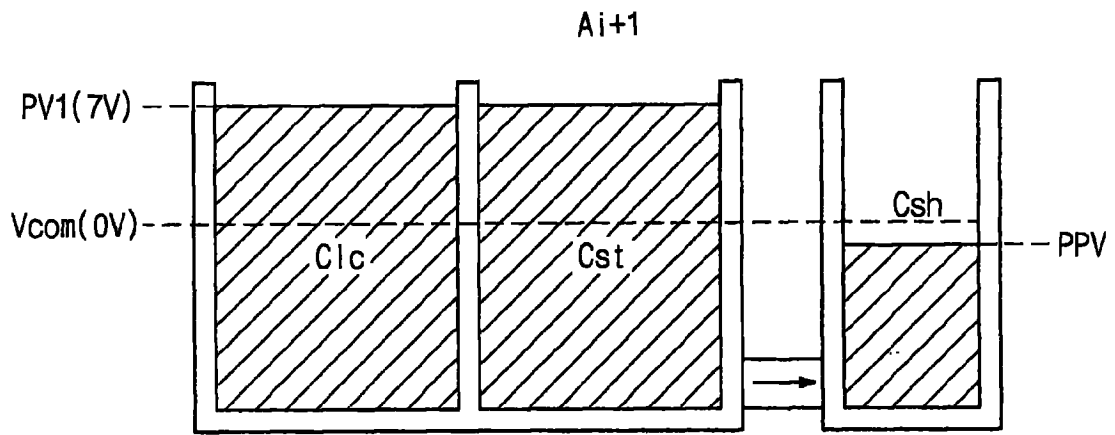


图 6B

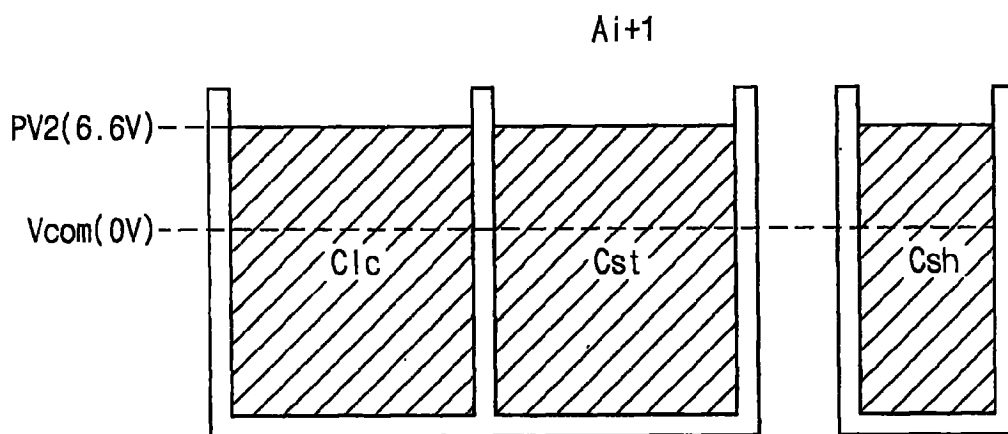


图 6C

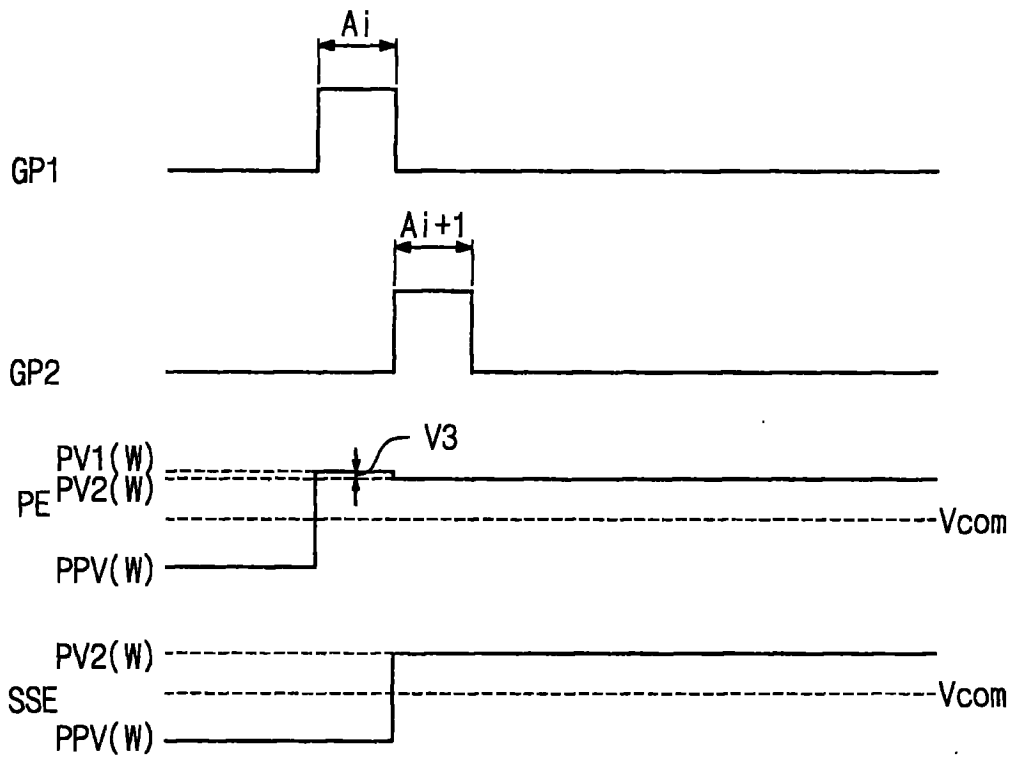


图 7

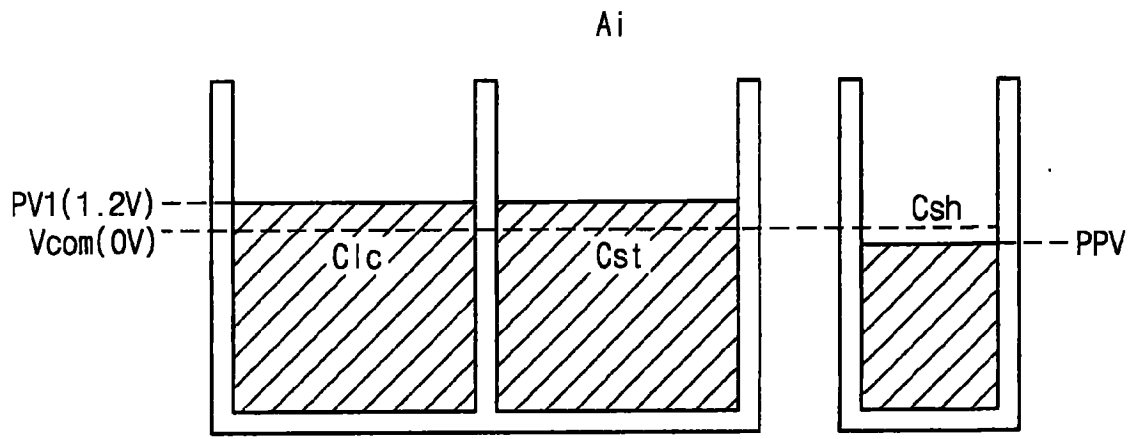


图 8A

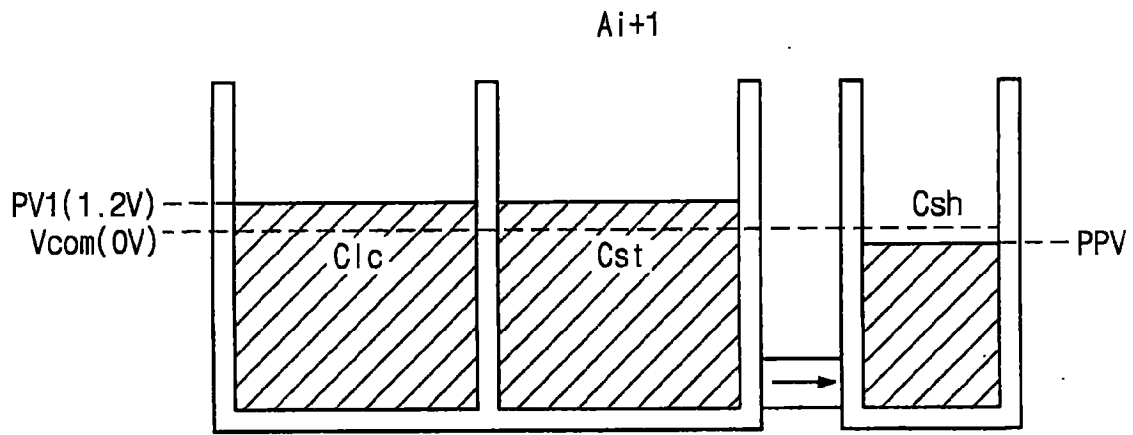


图 8B

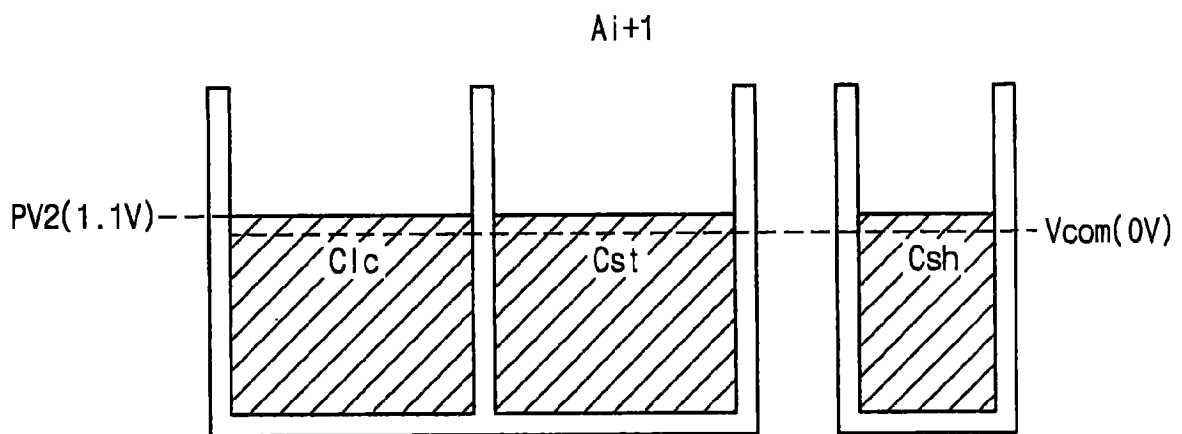


图 8C

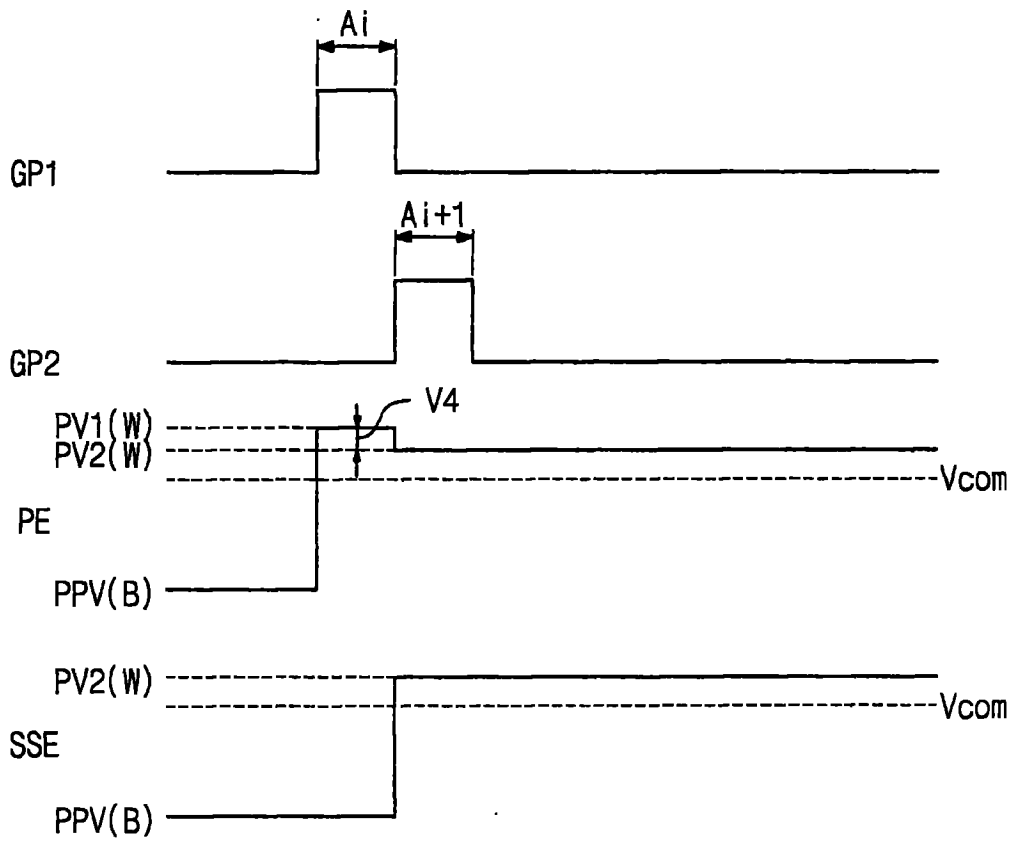


图 9

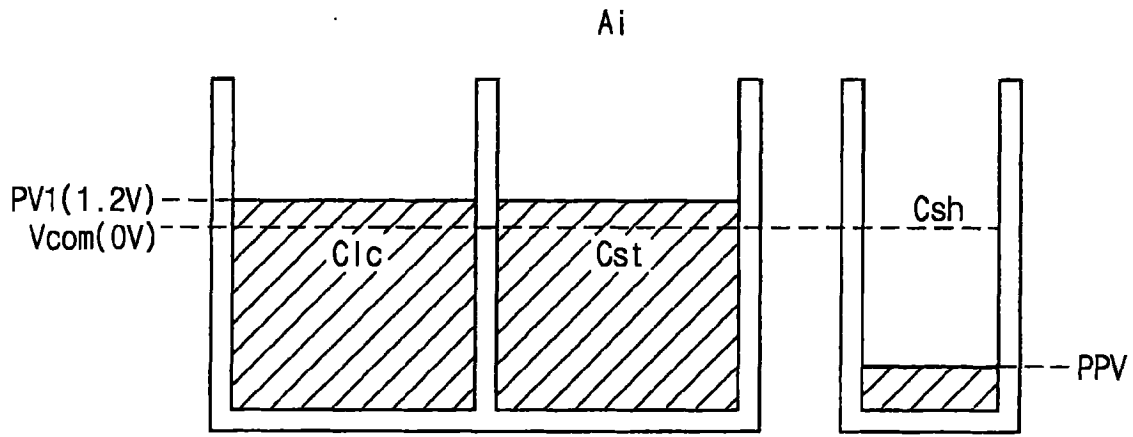


图 10A

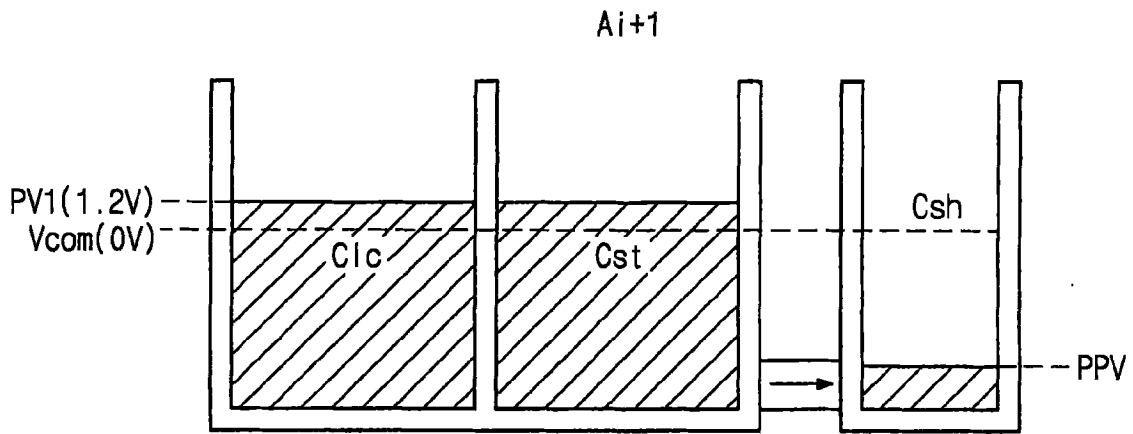


图 10B

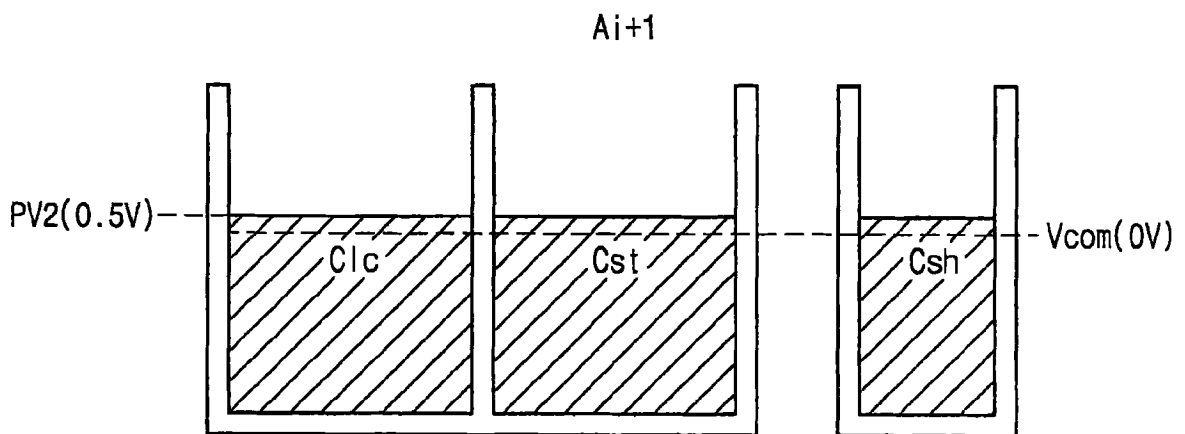


图 10C

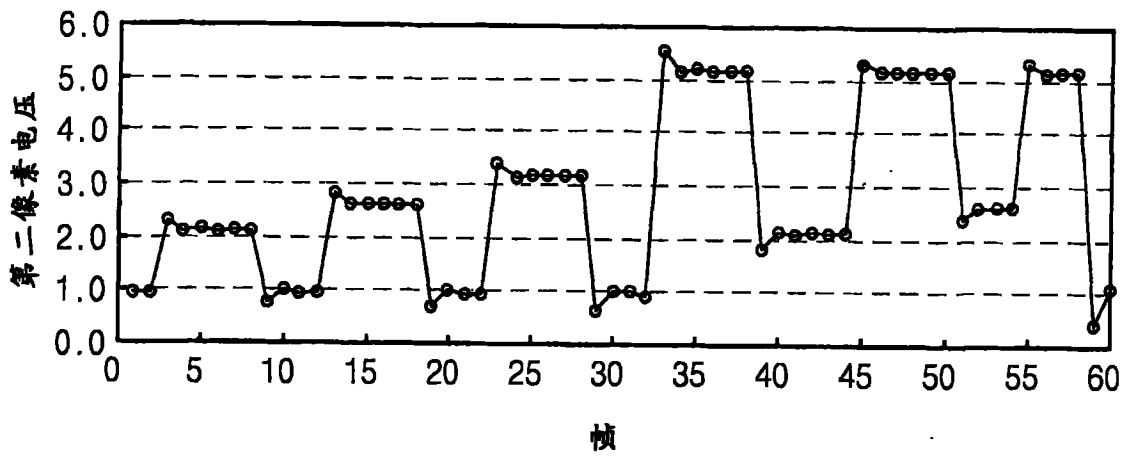


图 11

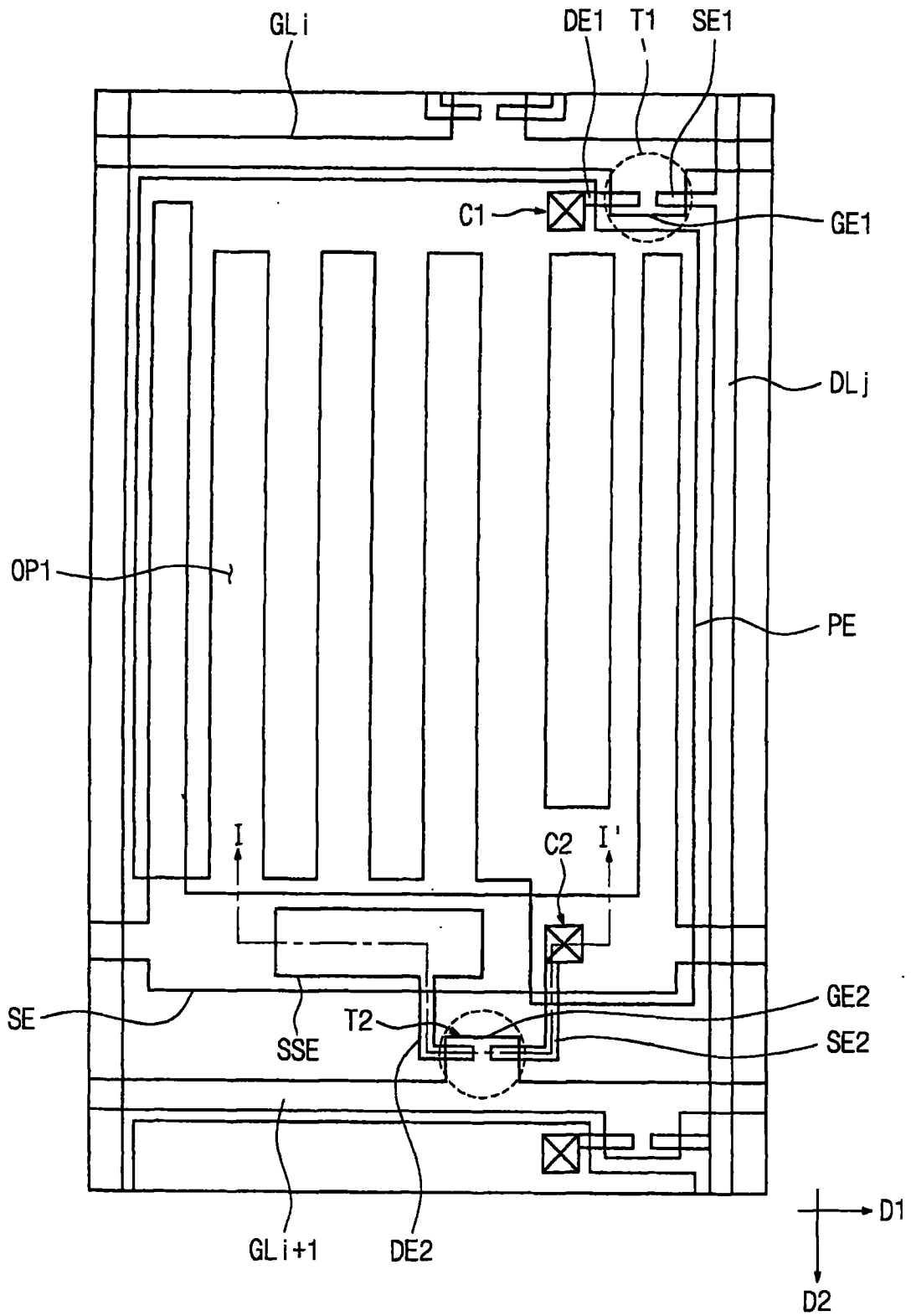


图 12

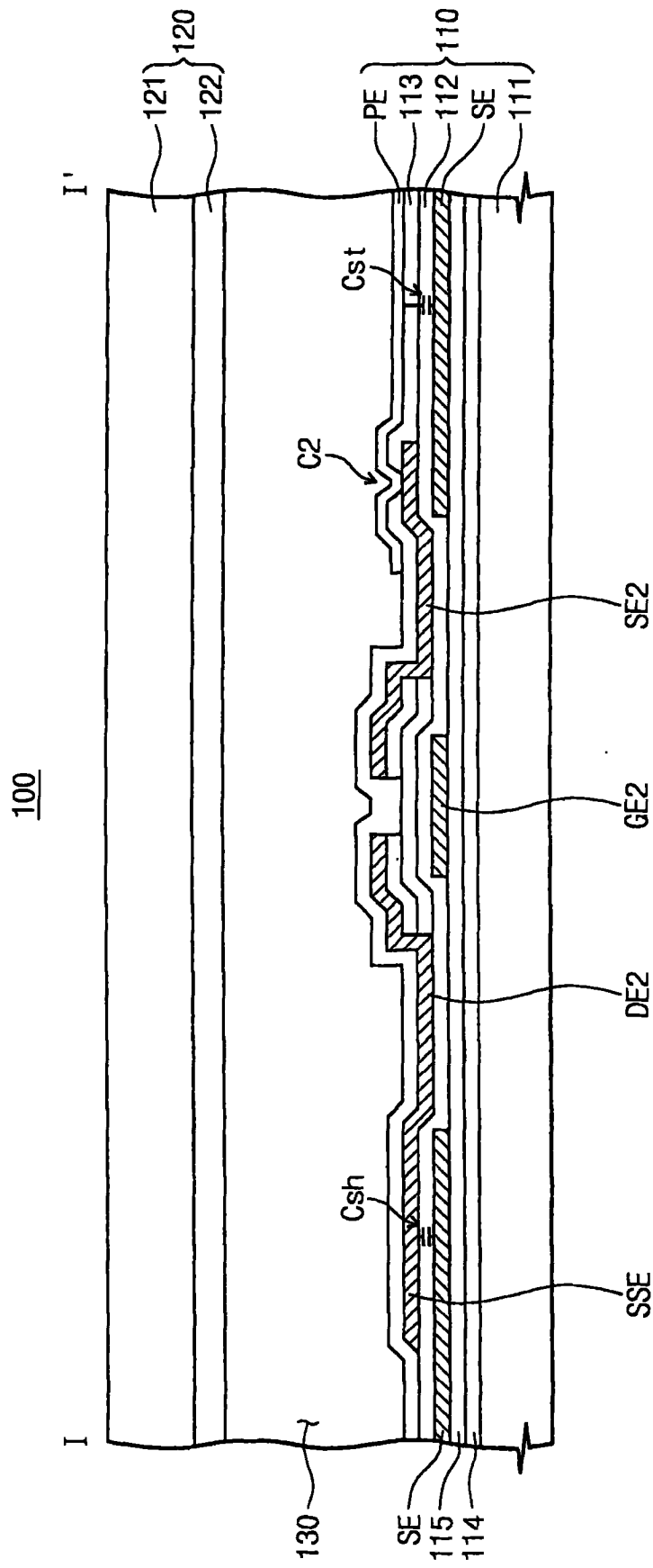


图 13

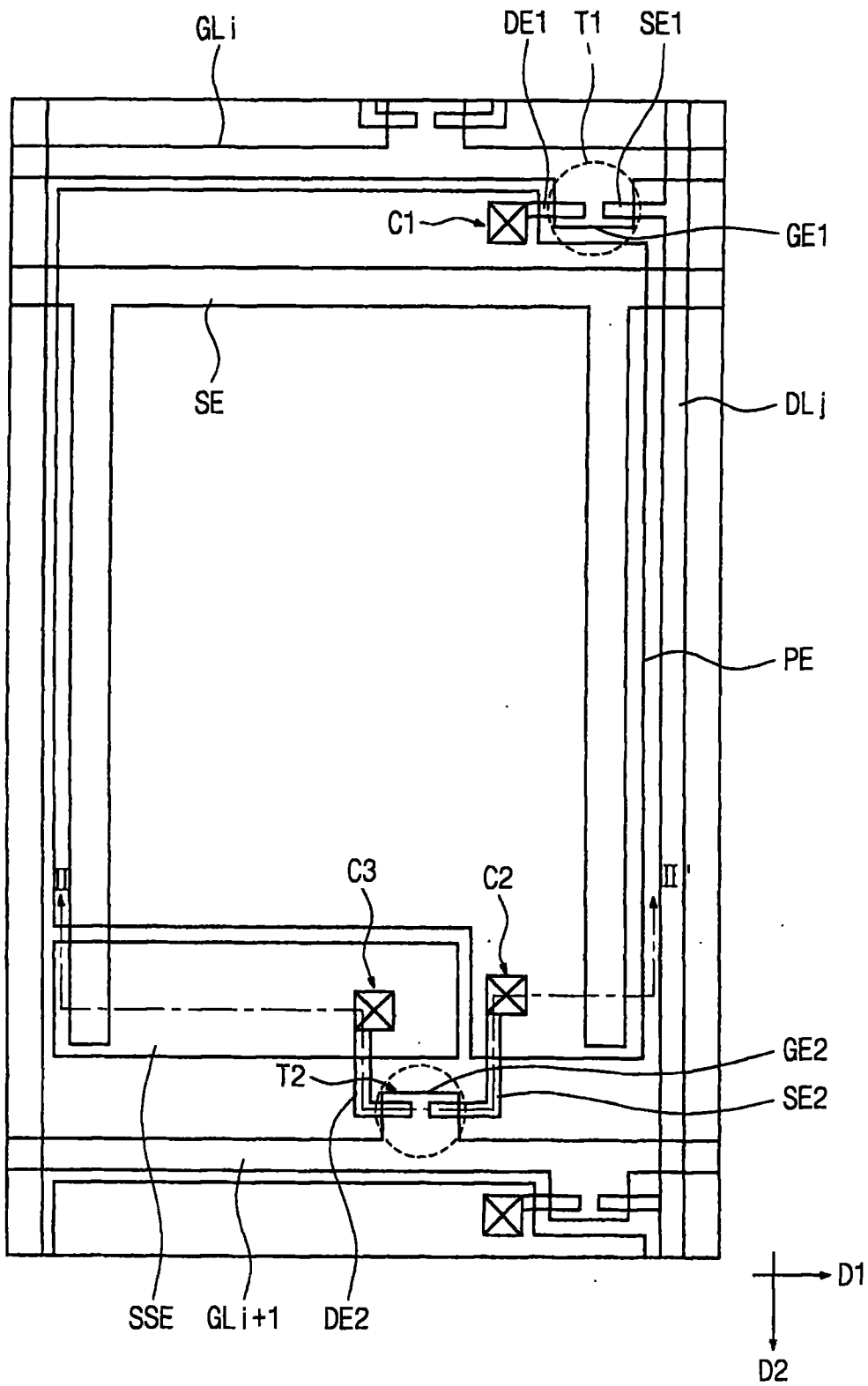


图 14

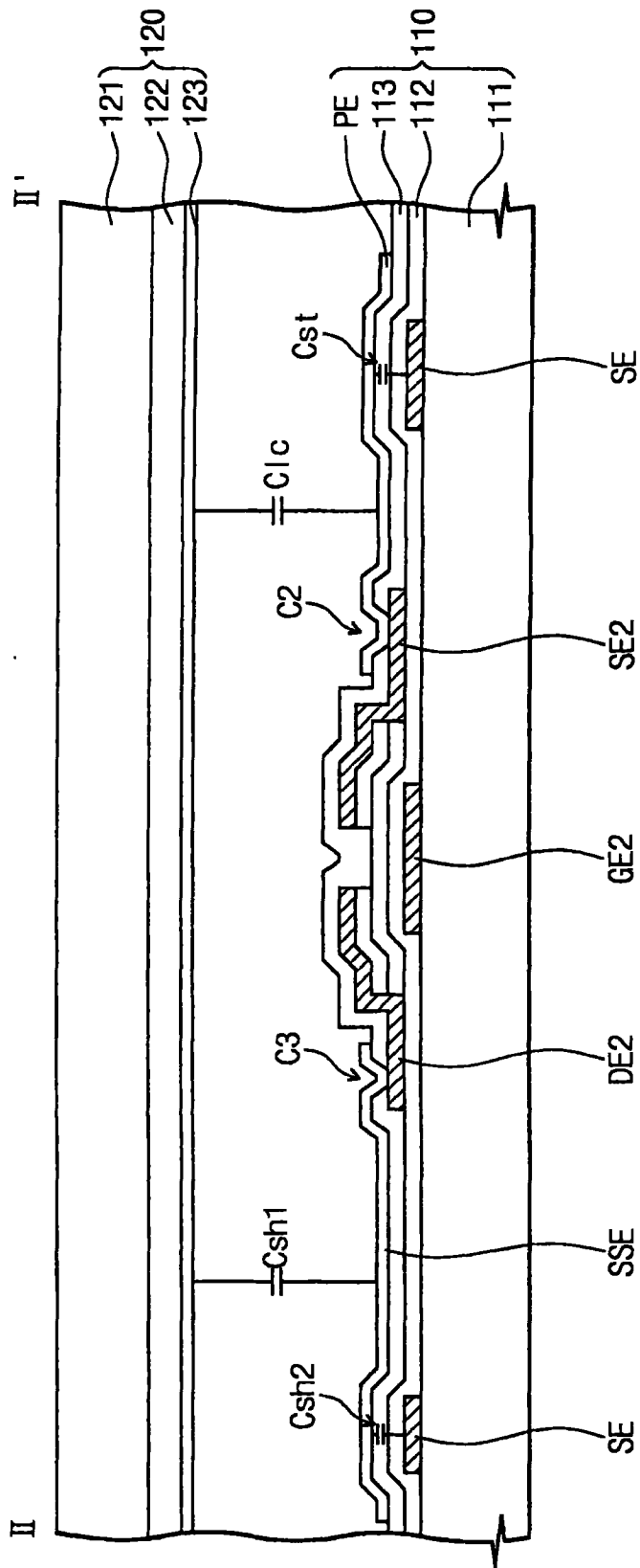


图 15

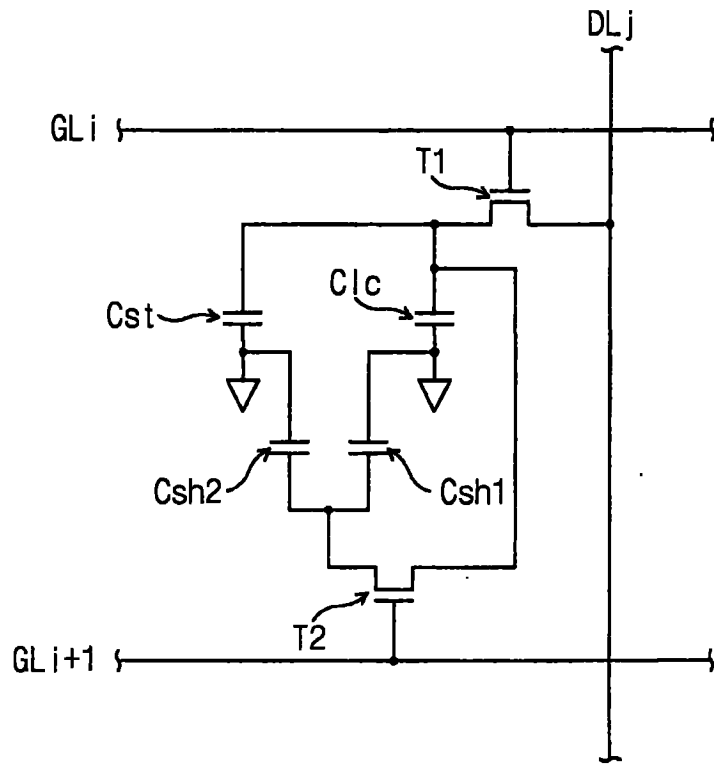


图 16

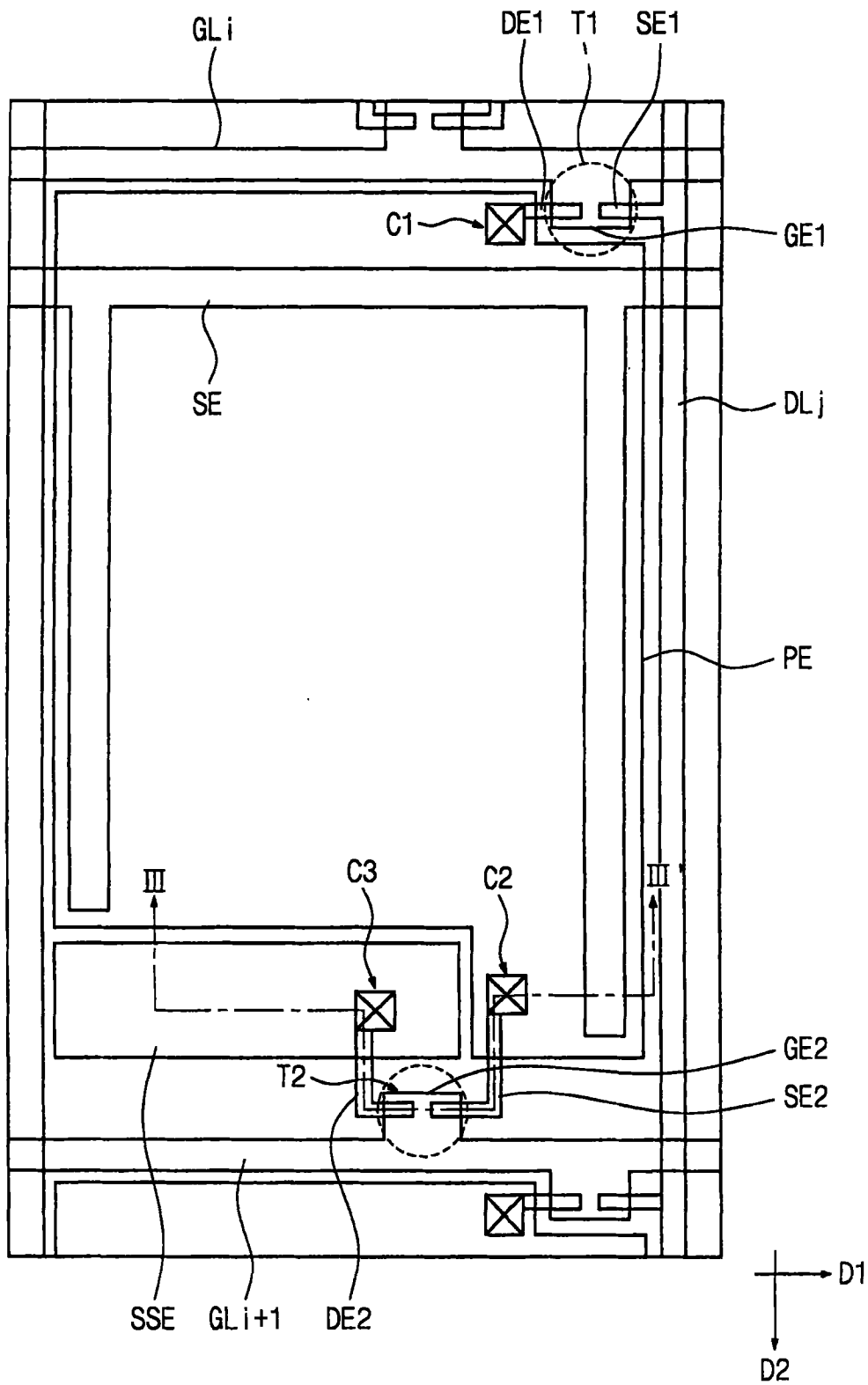


图 17

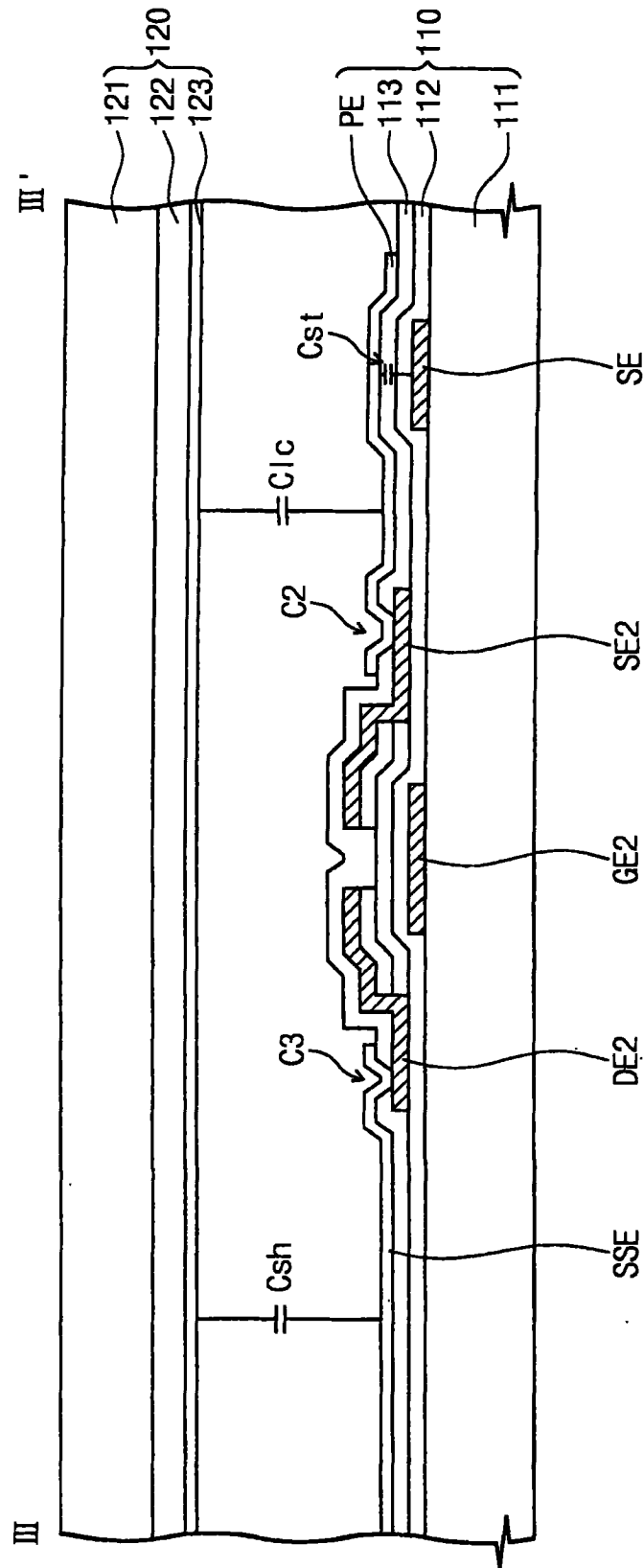


图 18



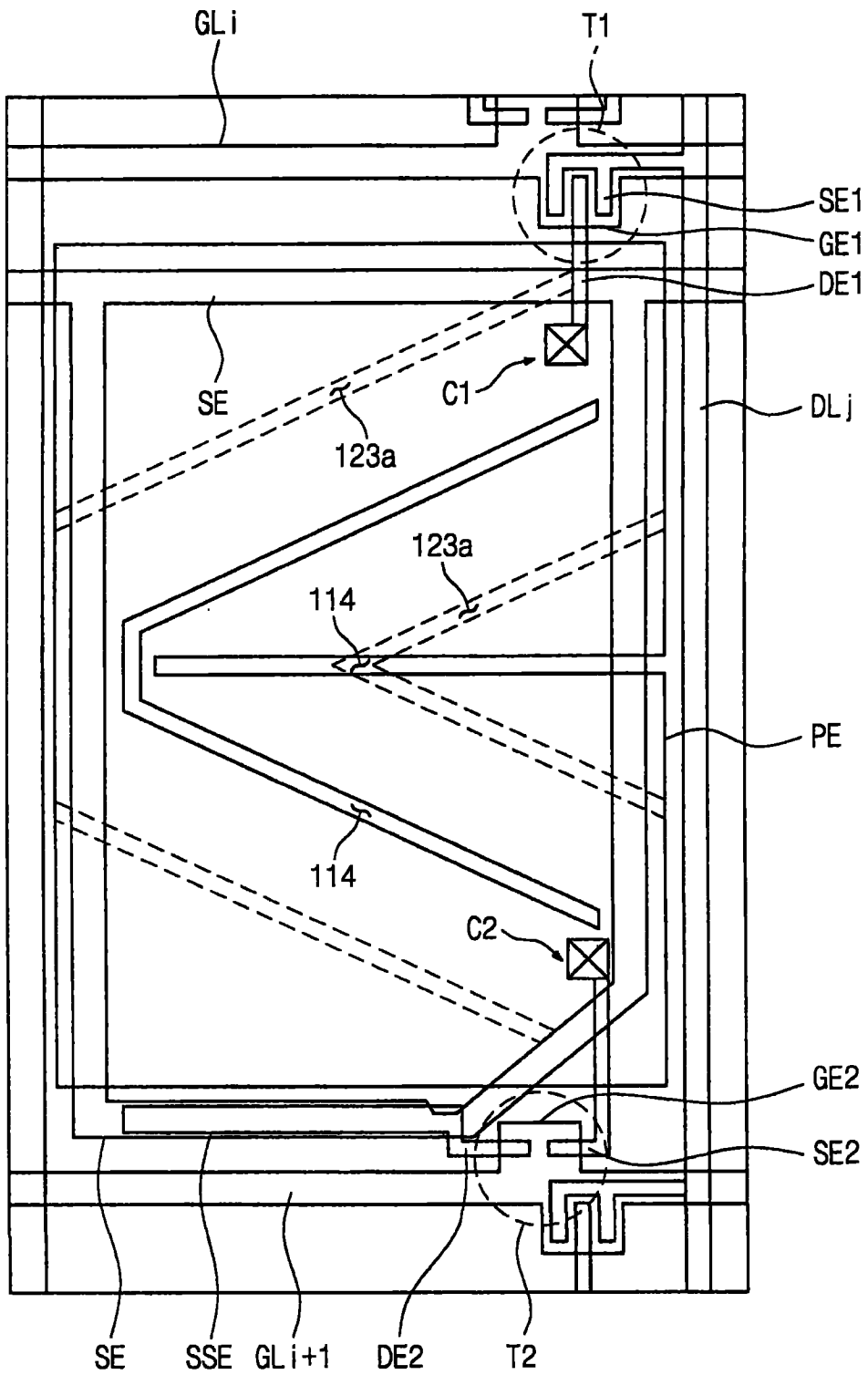


图 20

专利名称(译)	阵列面板及其驱动方法		
公开(公告)号	<a href="#">CN101231434B</a>	公开(公告)日	2011-03-16
申请号	CN200710199928.7	申请日	2007-09-10
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	严允成 柳承厚 都熙旭 文铉喆 金康佑 刘惠兰		
发明人	严允成 柳承厚 都熙旭 文铉喆 金康佑 刘惠兰		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/133 G09G3/36		
CPC分类号	G09G2340/16 G09G3/3659 G09G2320/0252 G02F1/1393 G09G2330/023 G02F1/136213		
审查员(译)	刘燕梅		
优先权	1020060086969 2006-09-08 KR		
其他公开文献	CN101231434A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种阵列面板及其驱动方法，在该驱动方法中对液晶显示器的每个像素提供附加电容器(“共享电容器”)以存储像素电极上的先前电压(也就是前一帧获得的电压)。在像素电极开始当前帧的充电后的合适的时间，共享电容器的电极连接到像素电极以把像素电极的电压与共享电容器的电压合并。结果，考虑先前电压改变像素电极的电压以增加液晶的响应速度。更特别的，共享电容器的电压改变像素电压以当像素颜色改变非常多时提供大的电压过冲(overshoot)或下冲(undershoot)，从而增加液晶响应时间。因此，以低功率提供了更高的响应速度。

