



(12) 发明专利

(10) 授权公告号 CN 101226722 B

(45) 授权公告日 2011. 09. 28

(21) 申请号 200710180082. 2

G02F 1/133 (2006. 01)

(22) 申请日 2007. 12. 31

H03K 19/0175 (2006. 01)

(30) 优先权数据

10-2007-0004246 2007. 01. 15 KR

10-2007-0004251 2007. 01. 15 KR

10-2007-0008895 2007. 01. 29 KR

10-2007-0047787 2007. 05. 16 KR

10-2007-0052679 2007. 05. 30 KR

10-2007-0053959 2007. 06. 01 KR

(56) 对比文件

WO 2006/127555 A2, 2006. 11. 30, 全文.

CN 1685393 A, 2005. 10. 19, 全文.

EP 0969445 A1, 全文.

CN 1761327 A, 2006. 04. 19, 全文.

US 2004/0104873 A1, 2004. 06. 03, 全文.

审查员 聂莹莹

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 宋鸿声 李周映 闵雄基 崔善永

车东勳 张修赫

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉

(51) Int. Cl.

G09G 3/36 (2006. 01)

G06K 9/00 (2006. 01)

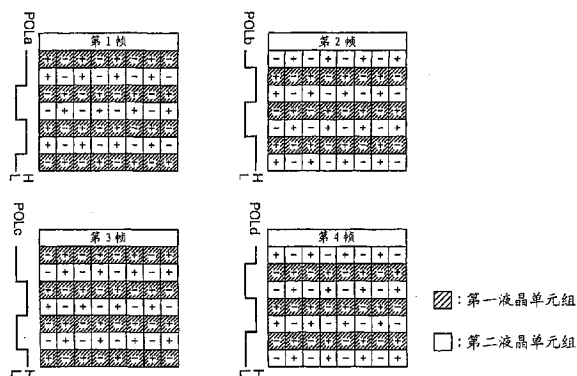
权利要求书 9 页 说明书 39 页 附图 42 页

(54) 发明名称

液晶显示器及其驱动方法

(57) 摘要

本发明提供了液晶显示器及其驱动方法。一种液晶显示装置包括：液晶显示板，该液晶显示板包括多条数据线、多条选通线以及多个液晶单元，所述多个液晶单元关联至第一液晶单元组和第二液晶单元组；数据驱动电路，用于响应于极性控制信号向所述多条数据线供应数据电压；选通驱动电路，用于向所述多条选通线供应扫描脉冲；以及极性控制电路，用于针对每个帧时段生成不同的极性控制信号，并将所述第一液晶单元组的数据电压频率与所述第二液晶单元组的数据电压频率控制为彼此不同。



1. 一种液晶显示装置,该液晶显示装置包括:

液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元,所述多个液晶单元与第一液晶单元组和第二液晶单元组相关联;

数据驱动电路,其响应于极性控制信号向所述多条数据线供应数据电压;

选通驱动电路,其向所述多条选通线供应扫描脉冲;以及

极性控制电路,其针对每个帧时段生成不同的极性控制信号,并且将所述第一液晶单元组的数据电压频率与所述第二液晶单元组的数据电压频率控制为彼此不同。

2. 根据权利要求1所述的液晶显示装置,其中:

针对第 $4i+1$ 帧时段,所述第一液晶单元组由偶数水平行的液晶单元限定,而所述第二液晶单元组由奇数水平行的液晶单元限定,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由所述奇数水平行的液晶单元限定,而所述第二液晶单元组由所述偶数水平行的液晶单元限定,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由所述偶数水平行的液晶单元限定,而所述第二液晶单元组由所述奇数水平行的液晶单元限定,

针对第 $4i+4$ 帧时段,所述第一液晶单元组由所述奇数水平行的液晶单元限定,而所述第二液晶单元组由所述偶数水平行的液晶单元限定,

在两个帧时段内,所述第一液晶单元组的数据驱动频率低于所述第二液晶单元组的数据驱动频率,并且

在每个帧时段中,所述第一液晶单元组的垂直相邻的液晶单元的电压极性彼此相反,所述第一液晶单元组的水平相邻的液晶单元的电压极性彼此相反,所述第二液晶单元组的垂直相邻的液晶单元的电压极性彼此相反,所述第二液晶单元组的水平相邻的液晶单元的电压极性彼此相反。

3. 根据权利要求1所述的液晶显示装置,其中:

针对第 $4i+1$ 帧时段,所述第一液晶单元组由奇数水平行的液晶单元限定,而所述第二液晶单元组由偶数水平行的液晶单元限定,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由所述偶数水平行的液晶单元限定,而所述第二液晶单元组由所述奇数水平行的液晶单元限定,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由所述奇数水平行的液晶单元限定,而所述第二液晶单元组由所述偶数水平行的液晶单元限定,

针对第 $4i+4$ 帧时段,所述第一液晶单元组由所述偶数水平行的液晶单元限定,而所述第二液晶单元组由所述奇数水平行的液晶单元限定,

在两个帧时段内,所述第一液晶单元组的数据驱动频率低于所述第二液晶单元组的数据驱动频率,并且

在每个帧时段中,所述第一液晶单元组的垂直相邻的液晶单元的电压极性彼此相反,所述第一液晶单元组的水平相邻的液晶单元的电压极性彼此相反,所述第二液晶单元组的垂直相邻的液晶单元的电压极性彼此相反,所述第二液晶单元组的水平相邻的液晶单元的电压极性彼此相反。

4. 根据权利要求1所述的液晶显示装置,其中,所述极性控制信号包括多个极性控制信号,所述多个极性控制信号的逻辑每两个水平时段发生反转,以使所述数据电压的极性

每所述液晶显示板的两个水平行发生反转。

5. 根据权利要求 4 所述的液晶显示装置,其中,所述多个极性控制信号包括:

在第 $4i+1$ 帧时段中生成的第一极性控制信号,其中, i 为正整数,

在第 $4i+2$ 帧时段中生成的第二极性控制信号,其与所述第一极性控制信号相比具有大约一个水平时段的相位差,

在第 $4i+3$ 帧时段中生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

在第 $4i+4$ 帧时段中生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

6. 根据权利要求 5 所述的液晶显示装置,其中,所述极性控制电路针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

7. 根据权利要求 6 所述的液晶显示装置,其中,所述极性控制电路包括:

帧计数器,用于对选通起始脉冲进行计数,以生成表示帧数的帧计数信息,

行计数器,用于对源输出使能信号进行计数,以生成表示所述液晶显示板的显示行数的行计数信息,

极性控制信号生成电路,用于根据所述帧计数信息和所述行计数信息来生成所述第一极性控制信号到所述第四极性控制信号,以及

复用器,用于响应于所述帧计数信息来顺序地选择所述第一极性控制信号到所述第四极性控制信号。

8. 根据权利要求 7 所述的液晶显示装置,其中,所述极性控制电路还包括:

第一反相器,用于反转所述第一极性控制信号,以生成所述第三极性控制信号,并将所述第三极性控制信号供应给所述复用器,以及

第二反相器,用于反转所述第二极性控制信号,以生成所述第四极性控制信号,并将所述第四极性控制信号供应给所述复用器。

9. 根据权利要求 6 所述的液晶显示装置,该液晶显示装置还包括图像分析电路,该图像分析电路用于对输入图像的数字视频数据进行分析,并根据分析结果来控制所述极性控制电路的输出。

10. 根据权利要求 9 所述的液晶显示装置,其中,所述图像分析电路对所述输入图像的所述数字视频数据进行分析,如果所述液晶显示板的相邻水平行的数据的亮度差大于指定阈值,则控制所述极性控制电路针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

11. 根据权利要求 10 所述的液晶显示装置,其中,所述图像分析电路针对每个帧时段对所述输入图像的所述数字视频数据进行比较,如果发现所述输入图像的所述数字视频数据中包括以指定速度移动的图片,则控制所述极性控制电路针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

12. 根据权利要求 1 所述的液晶显示装置,其中,所述极性控制信号包括:

第一极性控制信号,其逻辑每两个水平时段发生反转,以使所述数据电压的极性每所述液晶显示板的两个水平行发生反转,以及

第二极性控制信号,其逻辑针对每个水平时段发生反转,以使所述数据电压的极性针

对所述液晶显示板的每个水平行发生反转。

13. 根据权利要求 12 所述的液晶显示装置,其中,所述第一极性控制信号包括:

在除了第 $5i$ 帧时段以外的第 $4i+1$ 帧时段中生成的第 1a 极性控制信号,其中, i 为正整数,

在除了第 $5i$ 帧时段以外的第 $4i+2$ 帧时段中生成的第 1b 极性控制信号,其与所述第 1a 极性控制信号相比具有大约一个水平时段的相位差,

在除了第 $5i$ 帧时段以外的第 $4i+3$ 帧时段中生成的第 1c 极性控制信号,其具有与所述第 1a 极性控制信号相反的相位,以及

在除了第 $5i$ 帧时段以外的第 $4i+4$ 帧时段中生成的第 1d 极性控制信号,其具有与所述第 1b 极性控制信号相反的相位。

14. 根据权利要求 13 所述的液晶显示装置,其中,所述第二极性控制信号是在第 $5i$ 帧时段中生成的。

15. 根据权利要求 14 所述的液晶显示装置,其中,所述极性控制电路包括:

帧计数器,用于对选通起始脉冲进行计数,以生成表示帧数的帧计数信息,

行计数器,用于对源输出使能信号进行计数,以生成表示所述液晶显示板的显示行数的行计数信息,

极性控制信号生成电路,用于根据所述帧计数信息和所述行计数信息来生成所述第 1a 极性控制信号到第 1d 极性控制信号以及所述第二极性控制信号,以及

复用器,用于响应于所述帧计数信息顺序地选择所述第 1a 极性控制信号到第 1d 极性控制信号以及所述第二极性控制信号。

16. 根据权利要求 15 所述的液晶显示装置,其中,所述极性控制电路包括:

第一反相器,用于反转所述第 1a 极性控制信号,以生成所述第 1c 极性控制信号,并将所述第 1c 极性控制信号供应给所述复用器,以及

第二反相器,用于反转所述第 1b 极性控制信号,以生成所述第 1d 极性控制信号,并将所述第 1d 极性控制信号供应给所述复用器。

17. 根据权利要求 14 所述的液晶显示装置,该液晶显示装置还包括图像分析电路,该图像分析电路用于对输入图像的数字视频数据进行分析,并根据分析结果来控制所述极性控制电路的输出。

18. 根据权利要求 17 所述的液晶显示装置,其中,所述图像分析电路对所述输入图像的所述数字视频数据进行分析,如果所述液晶显示板的相邻水平行的数据的亮度差大于指定阈值,则控制所述极性控制电路针对每个帧时段顺序地输出所述第 1a 极性控制信号到第 1d 极性控制信号以及所述第二极性控制信号。

19. 根据权利要求 18 所述的液晶显示装置,其中,所述图像分析电路针对每个帧时段对所述输入图像的所述数字视频数据进行比较,如果发现所述输入图像的所述数字视频数据中包括以指定速度移动的图片,则控制所述极性控制电路针对每个帧时段顺序地输出所述第 1a 极性控制信号到第 1d 极性控制信号以及所述第二极性控制信号。

20. 一种驱动液晶显示装置的方法,该方法包括以下步骤:

生成针对每个帧时段都不同的极性控制信号,从而将第一液晶单元组的数据电压和第二液晶单元组的数据电压频率控制为彼此不同,第一液晶单元组和第二液晶单元组共存于

液晶显示板中；

响应于所述极性控制信号向所述液晶显示板的多条数据线供应数据电压；以及
向所述液晶显示板的多条选通线供应扫描脉冲。

21. 根据权利要求 20 所述的方法，其中，所述极性控制信号包括多个极性控制信号，所述多个极性控制信号的逻辑每两个水平时段发生反转，以使所述数据电压的极性每所述液晶显示板的两个水平行发生反转。

22. 根据权利要求 21 所述的方法，其中，所述多个极性控制信号包括：

在第 $4i+1$ 帧时段中生成的第一极性控制信号，其中， i 为正整数，

在第 $4i+2$ 帧时段中生成的第二极性控制信号，其与所述第一极性控制信号相比具有大约一个水平时段的相位差，

在第 $4i+3$ 帧时段中生成的第三极性控制信号，其具有与所述第一极性控制信号相反的相位，以及

在第 $4i+4$ 帧时段中生成的第四极性控制信号，其具有与所述第二极性控制信号相反的相位。

23. 根据权利要求 22 所述的方法，其中，生成针对每个帧时段都不同的极性控制信号的所述步骤包括以下步骤：针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

24. 根据权利要求 22 所述的方法，该方法还包括以下步骤：对输入图像的数字视频数据进行分析并根据分析结果来控制所述极性控制信号。

25. 根据权利要求 24 所述的方法，其中，控制所述极性控制信号的所述步骤包括以下步骤：对所述输入图像的所述数字视频数据进行分析，如果所述液晶显示板的相邻水平行的数据的亮度差大于指定阈值，则针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

26. 根据权利要求 22 所述的方法，其中，控制所述极性控制信号的所述步骤包括以下步骤：针对每个帧时段来比较所述输入图像的所述数字视频数据，如果发现所述输入图像的所述数字视频数据中包括以指定速度移动的图片，则针对每个帧时段顺序地输出所述第一极性控制信号到所述第四极性控制信号。

27. 根据权利要求 20 所述的方法，其中，所述极性控制信号包括：

第一极性控制信号，其逻辑每两个水平时段发生反转，以使所述数据电压的极性每所述液晶显示板的两个水平行发生反转，以及

第二极性控制信号，其逻辑针对每个水平时段发生反转，以使所述数据电压的极性针对所述液晶显示板的每个水平行发生反转。

28. 根据权利要求 27 所述的方法，其中，所述第一极性控制信号包括：

在除了第 $5i$ 帧时段以外的第 $4i+1$ 帧时段中生成的第 1a 极性控制信号，其中， i 为正整数，

在除了第 $5i$ 帧时段以外的第 $4i+2$ 帧时段中生成的第 1b 极性控制信号，其与所述第 1a 极性控制信号相比具有大约一个水平时段的相位差，

在除了第 $5i$ 帧时段以外的第 $4i+3$ 帧时段中生成的第 1c 极性控制信号，其具有与所述第 1a 极性控制信号相反的相位，以及

在除了第 $5i$ 帧时段以外的第 $4i+4$ 帧时段中生成的第 $1d$ 极性控制信号,其具有与所述第 $1b$ 极性控制信号相反的相位。

29. 根据权利要求 28 所述的方法,其中,在第 $5i$ 帧时段中生成所述第二极性控制信号。

30. 根据权利要求 29 所述的方法,该方法还包括以下步骤:对输入图像的数字视频数据进行分析并根据分析结果来控制所述极性控制信号。

31. 根据权利要求 30 所述的方法,其中,控制所述极性控制信号的所述步骤包括以下步骤:对所述输入图像的所述数字视频数据进行分析,如果所述液晶显示板的相邻水平行的数据的亮度差大于指定阈值,则针对每个帧时段顺序地输出所述第 $1a$ 极性控制信号到第 $1d$ 极性控制信号以及所述第二极性控制信号。

32. 根据权利要求 30 所述的方法,其中,控制所述极性控制信号的所述步骤包括以下步骤:针对每个帧时段对所述输入图像的所述数字视频数据进行分析,如果发现所述输入图像的所述数字视频数据中包括以指定速度移动的图片,则针对每个帧时段顺序地输出所述第 $1a$ 极性控制信号到第 $1d$ 极性控制信号以及所述第二极性控制信号。

33. 一种液晶显示装置,该液晶显示装置包括:

液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;

数据驱动电路,用于响应于极性控制信号向所述多条数据线供应数据电压;

选通驱动电路,用于向所述多条选通线供应扫描脉冲;以及

控制器,用于生成针对每个帧时段都不同的所述极性控制信号,

其中,所述液晶显示板包括第一液晶单元组和第二液晶单元组,该第一液晶单元组和第二液晶单元组在两个帧时段内具有不同的数据驱动频率,该第一液晶单元组和第二液晶单元组在垂直方向和水平方向上交替,并且针对每个帧时段彼此互换。

34. 根据权利要求 33 所述的液晶显示装置,其中,所述第一液晶单元组和所述第二液晶单元组中的每一个的尺寸都不大于 2×2 个液晶单元。

35. 根据权利要求 33 所述的液晶显示装置,其中,所述第一液晶单元组的数据驱动频率低于所述第二液晶单元组的数据驱动频率。

36. 根据权利要求 35 所述的液晶显示装置,其中,所述控制器还生成用于使所述数据电压中的一些的极性反转的水平输出反转信号,所述水平输出反转信号的逻辑针对每个帧时段发生反转,并且从所述数据驱动电路输出。

37. 根据权利要求 36 所述的液晶显示装置,其中,所述数据驱动电路包括:

多个第一解码器,用于将数字视频数据转换成正伽马补偿电压,

多个第二解码器,用于将数字视频数据转换成负伽马补偿电压,

多个复用器,用于响应于所述极性控制信号交替地选择所述多个第一解码器的输出和所述多个第二解码器的输出,以及

与所述多个复用器的子集的控制端子相连的水平输出反转电路,用于响应于所述水平输出反转信号针对每个帧时段来反转供应给所述控制端子的控制信号。

38. 根据权利要求 37 所述的液晶显示装置,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑针对每个水平时段发生反转,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

39. 根据权利要求 38 所述的液晶显示装置,其中,

针对第 $4i+1$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,并且

针对第 $4i+4$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间。

40. 根据权利要求 37 所述的液晶显示装置,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑针对每个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

41. 根据权利要求 40 所述的液晶显示装置,其中,

针对第 $4i+1$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+3$

和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,并且

针对第 $4i+4$ 帧时段,所述第一液晶单元组由沿第 $4i+2$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+1$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间。

42. 根据权利要求 37 所述的液晶显示装置,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转,并且与所述第一极性控制信号相比具有大约一个水平行的相位差,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

43. 根据权利要求 42 所述的液晶显示装置,其中

针对第 $4i+1$ 帧时段,所述第一液晶单元组由沿第 $4i+1$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+2$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由沿第 $4i+1$ 和第 $4i+3$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+2$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由沿第 $4i+1$ 和第 $4i+3$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元以及沿第 $4i+2$ 和第 $4i+4$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间,并且

针对第 $4i+4$ 帧时段,所述第一液晶单元组由沿第 $4i+1$ 和第 $4i+3$ 水平行设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元以及沿第 $4i+2$ 和第 $4i+4$ 水平行设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组在垂直方向和水平方向上布置在所述第一液晶单元组之间。

44. 根据权利要求 37 所述的液晶显示装置,其中,所述极性控制信号包括:

针对第 $4i+1$ 和第 $4i+2$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,以及

针对第 $4i+3$ 和第 $4i+4$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转并且具有与所述第一极性控制信号相反的相位。

45. 根据权利要求 44 所述的液晶显示装置,其中

针对第 $4i+1$ 帧时段,所述第一液晶单元组由设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组由设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,其中, i 为正整数,

针对第 $4i+2$ 帧时段,所述第一液晶单元组由设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组由设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,

针对第 $4i+3$ 帧时段,所述第一液晶单元组由设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定,而所述第二液晶单元组由设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,并且

针对第 $4i+4$ 帧时段,所述第一液晶单元组由设置在第 $4i+1$ 和第 $4i+2$ 垂直行上的液晶单元限定,而所述第二液晶单元组由设置在第 $4i+3$ 和第 $4i+4$ 垂直行上的液晶单元限定。

46. 根据权利要求 33 所述的液晶显示装置,其中,所述控制器包括:

帧计数器,用于对选通起始脉冲进行计数并生成表示帧数的帧计数信息,

行计数器,用于对源输出使能信号进行计数并生成表示所述液晶显示板的显示行数的行计数信息,

极性控制信号生成电路,用于根据所述帧计数信息和所述行计数信息来生成针对每个帧时段彼此不同的极性控制信号,以及

复用器,用于响应于所述帧计数信息来选择所述极性控制信号。

47. 根据权利要求 46 所述的液晶显示装置,该液晶显示装置还包括:

第一反相器,其连接在所述极性控制信号生成电路与所述复用器之间,用于针对第 $4i+1$ 帧时段对从所述极性控制信号生成电路生成的第一极性控制信号进行反转,并针对第 $4i+3$ 帧时段生成第三极性控制信号,其中, i 为正整数;以及

第二反相器,其连接在所述极性控制信号生成电路与所述复用器之间,用于针对第 $4i+2$ 帧时段对从所述极性控制信号生成电路生成的第二极性控制信号进行反转,并针对第 $4i+4$ 帧时段生成第四极性控制信号。

48. 根据权利要求 46 所述的液晶显示装置,该液晶显示装置还包括反相器,该反相器连接在所述极性控制信号生成电路与所述复用器之间,用于针对第 $4i+1$ 和第 $4i+2$ 帧时段对从所述极性控制信号生成电路生成的第一极性控制信号进行反转,并针对第 $4i+3$ 和第 $4i+4$ 帧时段生成第二极性控制信号,其中, i 为正整数。

49. 根据权利要求 36 所述的液晶显示装置,该液晶显示装置还包括图像分析电路,该图像分析电路用于对输入图像的数字视频数据进行分析,并根据其分析结果来控制从所述控制器生成的极性控制信号和水平输出反转信号。

50. 一种驱动液晶显示装置的方法,该液晶显示装置具有包括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:

响应于极性控制信号向所述多条数据线供应数据电压;

向所述多条选通线供应扫描脉冲;以及

生成针对每个帧时段都不同的所述极性控制信号,

其中,所述液晶显示板包括第一液晶单元组和第二液晶单元组,该第一液晶单元组和第二液晶单元组在两个帧时段内具有不同的数据驱动频率,该第一液晶单元组和第二液晶单元在垂直方向和水平方向上交替,并且针对每个帧时段彼此互换。

51. 根据权利要求 50 所述的方法,其中,所述第一液晶单元组和所述第二液晶单元组中的每一个的尺寸都不大于 2×2 个液晶单元。

52. 根据权利要求 50 所述的方法,其中,所述第一液晶单元组的数据驱动频率低于所述第二液晶单元组的数据驱动频率。

53. 根据权利要求 52 所述的方法,该方法还包括以下步骤:生成用于对一些数据电压的极性进行反转的水平输出反转信号,所述水平输出反转信号的逻辑针对每个帧时段发生反转,并且从所述数据驱动电路输出。

54. 根据权利要求 52 所述的方法,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑针对每个水平时段发生反转,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

55. 根据权利要求 52 所述的方法,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑针对每个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

56. 根据权利要求 52 所述的方法,其中,所述极性控制信号包括:

针对第 $4i+1$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,

针对第 $4i+2$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转,并且与所述第一极性控制信号相比具有大约一个水平行的相位差,

针对第 $4i+3$ 帧时段生成的第三极性控制信号,其具有与所述第一极性控制信号相反的相位,以及

针对第 $4i+4$ 帧时段生成的第四极性控制信号,其具有与所述第二极性控制信号相反的相位。

57. 根据权利要求 52 所述的方法,其中,所述极性控制信号包括:

针对第 $4i+1$ 和第 $4i+2$ 帧时段生成的第一极性控制信号,其逻辑每两个水平时段发生反转,其中, i 为正整数,以及

针对第 $4i+3$ 和第 $4i+4$ 帧时段生成的第二极性控制信号,其逻辑每两个水平时段发生反转并具有与所述第一极性控制信号相反的相位。

58. 根据权利要求 53 所述的方法,该方法还包括以下步骤:对输入图像的数字视频数据进行分析,并根据其分析结果来控制所述水平输出反转信号和所述极性控制信号。

液晶显示器及其驱动方法

技术领域

[0001] 本发明涉及液晶显示装置,更具体地涉及一种适于通过防止闪烁和 DC 残影(image sticking) 来提高显示质量的液晶显示装置及其驱动方法。

背景技术

[0002] 液晶显示装置根据视频信号来控制液晶单元的透光率,由此来显示图片。如图 1 所示,有源矩阵型液晶显示装置通过切换向供应给形成在每个液晶单元 Clc 处的薄膜晶体管 TFT 的数据电压来有源地控制显示图像,由此提高了运动图像的显示质量。如图 1 所示,标号“Cst”表示用于保持充入在液晶单元 Clc 中的数据电压的存储电容器。“DL”表示要向其供应数据电压的数据线,而“GL”表示要向其供应扫描电压以激活薄膜晶体管 TFT 的选通线。

[0003] 液晶显示装置通过反转法来驱动,在该反转法中,极性在相邻液晶单元之间和连续帧时段之间反转,以便降低液晶的劣化并且减小 DC 偏置分量。如果数据电压的两个极性之间的任一极性主导性地提供了较长时间,就会生成残留图像。这种被称为“DC 残影”的残留图像是由于同一极性的电压在液晶单元中重复充电而产生的。

[0004] 发生 DC 残影的情况的一个例子是在将向液晶显示装置供应隔行扫描数据电压时。隔行扫描法在奇数帧时段内将奇数行数据电压施加至奇数水平行中的液晶单元,而在偶数帧时段内将偶数行数据电压施加至偶数水平行中的液晶单元。

[0005] 图 2 例示了表示利用隔行法供应给液晶单元 Clc 的数据电压的示例的波形图。图 2 的数据电压表示了向设置在奇数水平行上的任一液晶单元供应的数据电压。

[0006] 如图 2 所示,利用隔行法,仅在奇数帧时段内将高数据电压(即,图像数据)供应给设置在奇数水平行上的液晶单元 Clc(未示出)。另外,因为数据电压的极性每帧时段出现交替,所以仅在奇数帧时段内向液晶单元 Clc 供应正的高电压,而在偶数帧时段内供应低电压(即,没有图像数据)。因此,例如,如图 2 的框中所示的波形的正数据电压在四帧时段内变得比负数据电压更具有主导性,由此产生了 DC 残影现象。

[0007] 图 3 示出了因隔行数据而生成的 DC 残像现象的实验结果的示例性图像。例如,如果利用隔行法在液晶显示板上显示原始图片(例如,图 3 中的左侧图像)一固定时段,则在该原始图像之后向液晶显示板的所有液晶单元 Clc 供应中间灰度级(例如,127 灰度级)的数据电压时,就会模糊地出现该原始图像的 DC 残像图案(例如,图 3 中的右侧图像)。

[0008] 发生 DC 残像的情况的另一个例子是当图像以固定速度移动或滚动时,因为基于滚动速度(或移动速度)和滚动(或移动)的图片的尺寸而在液晶单元 Clc 中重复累积了同一极性的图像数据电压。图 4 示出了当以固定速度移动斜线或字符图案时所生成的 DC 残像现象的实验结果的示例性图像。

[0009] 在液晶显示装置中,运动图像的显示质量不仅因 DC 残像而且因亮度差的视觉感知所造成的闪烁现象而劣化。因此,为了改进液晶显示装置的显示质量,需要防止 DC 残像现象和闪烁现象或使其最小化。

发明内容

[0010] 因此,本发明旨在提供一种基本上消除了因现有技术的局限性和缺点而造成一个或更多个问题的液晶显示装置及其驱动方法。

[0011] 本发明的一个目的是提供一种通过防止 DC 残像和闪烁来改进显示质量的液晶显示装置及其驱动方法。

[0012] 本发明的其它特征和优点将在下面的说明中加以阐述,其部分地将根据该说明而变得明了,或者可以通过实践本发明而获知。通过在文字说明及其权利要求以及附图中具体指出的结构将认识到并获得本发明的这些目的和其它优点。

[0013] 为了实现这些和其它优点,并且根据具体实施和广泛描述的本发明的目的,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元,所述多个液晶单元与第一液晶单元组与第二液晶单元组相关联;数据驱动电路,其响应于极性控制信号向所述多条数据线供应数据电压;选通驱动电路,其向所述多条选通线供应扫描脉冲;以及极性控制电路,其针对每个帧时段生成不同的极性控制信号,并且将所述第一液晶单元组的数据电压频率与所述第二液晶单元组的数据电压频率控制为彼此不同。

[0014] 另一方面,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;逻辑电路,其生成第一极性控制信号、与该第一极性控制信号不同的第二极性控制信号、与第一极性控制信号的相位相反的第三极性控制信号以及与第二极性控制信号的相位相反的第四极性控制信号,并且生成水平输出反转信号,该水平输出反转信号的逻辑针对每个帧时段而反转;数据驱动电路,其响应于所述极性控制信号针对每个帧时段在所述多个液晶单元的垂直方向上移位(shift)要供应给所述多条数据线的数据电压的极性,并且响应于所述水平输出反转信号针对每个帧时段在水平方向上移位所述数据电压的极性;以及选通驱动电路,其向所述多条选通线供应扫描脉冲。

[0015] 另一方面,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;图像分析电路,其对输入图像的数字视频数据进行分析;逻辑电路,其生成第一极性控制信号、与第一极性控制信号不同的第二极性控制信号、与第一极性控制信号的相位相反的第三极性控制信号以及与第二极性控制信号的相位相反的第四极性控制信号,并且在根据所述图像分析电路的输出而输入了有可能发生 DC 残像的数据时生成水平输出反转信号,该水平输出反转信号的逻辑针对每个帧时段而反转;数据驱动电路,其响应于所述极性控制信号针对每个帧时段在垂直方向上移位要供应给所述多条数据线的数据电压的极性,并且响应于所述水平输出反转信号在水平方向上移位所述数据电压的极性;以及选通驱动电路,其向所述多条选通线供应扫描脉冲。

[0016] 又一方面,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;控制电路,其生成逻辑周期性地发生反转的极性控制信号,以及针对每个帧时段在水平方向上移位数据电压的极性的水平输出反转信号;数据驱动电路,其响应于所述极性控制信号针对每个水平时段或每两个水平时段反转所述数据电压的极性,并且响应于所述水平输出反转信号在水平方向上移位所述数据

电压的极性,并且向所述多条数据线供应所述数据电压;以及选通驱动电路,其向所述多条选通线供应扫描脉冲。

[0017] 又一方面,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;图像分析电路,其对输入图像的数字视频数据进行分析;控制电路,其生成逻辑周期性地发生反转的极性控制信号,以及当所述图像分析电路确定出作为图像输入了隔行数据时针对每个帧时段在水平方向上移位数据电压的极性的水平输出反转信号;数据驱动电路,其响应于所述极性控制信号针对每个帧时段来反转所述数据电压的极性,并且响应于所述水平输出反转信号在水平方向移位所述数据电压的极性,并且向所述多条数据线供应所述数据电压;以及选通驱动电路,其向所述多条选通线供应扫描脉冲。

[0018] 再一方面,本发明提供了一种驱动液晶显示装置的方法,该方法包括以下步骤:生成极性控制信号,该极性控制信号针对每个帧时段都是不同的,从而对要供应给共存于液晶显示板中的第一液晶单元组和第二液晶单元组的数据电压频率进行可变地控制;响应于所述极性控制信号向所述液晶显示板的多条数据线供应数据电压;以及向所述液晶显示板的多条选通线供应扫描脉冲。

[0019] 再一方面,本发明提供了一种驱动液晶显示装置的方法,该液晶显示装置具有包括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:生成第一极性控制信号、与第一极性控制信号不同的第二极性控制信号、与第一极性控制信号的相位相反的第三极性控制信号、与第二极性控制信号的相位相反的第四极性控制信号,以及逻辑针对每个帧时段而反转的水平输出反转信号;响应于所述极性控制信号针对每个帧时段在垂直方向上移位要供应给所述多条数据线的的数据电压的极性,并且响应于所述水平输出反转信号针对每个帧时段在水平方向上移位所述数据电压的极性;以及向所述多条选通线供应扫描脉冲。

[0020] 再一方面,本发明提供了一种驱动液晶显示装置的方法,该液晶显示装置具有包括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:对输入图像的数字视频数据进行分析;生成第一极性控制信号、与第一极性控制信号不同的第二极性控制信号、与第一极性控制信号的相位相反的第三极性控制信号、与第二极性控制信号的相位相反的第四极性控制信号,以及水平输出反转信号,当输入了有可能发生DC残像的数据时,该水平输出反转信号的逻辑针对每个帧时段而反转;响应于所述极性控制信号针对每个帧时段在垂直方向上移位要供应给所述多条数据线的的数据电压的极性,并且响应于所述水平输出反转信号针对每个帧时段在水平方向上移位所述数据电压的极性;以及向所述多条选通线供应扫描脉冲。

[0021] 又一方面,本发明提供了一种驱动液晶显示装置的方法,该液晶显示装置具有包括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:生成逻辑周期性地反转的极性控制信号;生成针对每个帧时段在水平方向上移位数据电压的极性的水平输出反转信号;响应于所述极性控制信号针对每个水平时段或每两个水平时段反转所述数据电压的极性,并响应于所述水平输出反转信号在水平方向上移位所述数据电压的极性,并向所述多条数据线供应所述数据电压;以及向所述多条选通线供应扫描脉冲。

[0022] 又一方面,本发明提供了一种驱动液晶显示装置的方法,该液晶显示装置具有包

括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:对输入图像的数字视频数据进行分析;生成逻辑周期性地反转的极性控制信号;生成当作为图像输入了隔行数据时针对每个帧时段在水平方向上移位数据电压的极性的水平输出反转信号;响应于所述极性控制信号针对每个帧时段来反转所述数据电压的极性,并且响应于所述水平输出反转信号在水平方向上移位所述数据电压的极性,并且向所述多条数据线供应所述数据电压;以及向所述多条选通线供应扫描脉冲。

[0023] 另一方面,本发明提供了一种液晶显示装置,该液晶显示装置包括:液晶显示板,其包括多条数据线、多条选通线以及多个液晶单元;数据驱动电路,其响应于极性控制信号向所述多条数据线供应数据电压;选通驱动电路,其向所述多条选通线供应扫描脉冲;以及控制器,其生成针对每个帧时段都不同的所述极性控制信号,其中,所述液晶显示板包括第一液晶单元组和第二液晶单元组,该第一液晶单元组和该第二液晶单元组在两个帧时段内具有不同的数据驱动频率,所述第一液晶单元组和所述第二液晶单元组在垂直方向和水平方向上交替,并且针对每个帧时段彼此互换(change)。

[0024] 另一方面,本发明提供了一种驱动液晶显示装置的方法,该液晶显示装置具有包括多条数据线、多条选通线以及多个液晶单元的液晶显示板,所述方法包括以下步骤:响应于极性控制信号向所述多条数据线供应数据电压;向所述多条选通线供应扫描脉冲;以及生成针对每个帧时段都不同的所述极性控制信号,其中,所述液晶显示板包括第一液晶单元组和第二液晶单元组,该第一液晶单元组和该第二液晶单元组在两个帧时段内具有不同的数据驱动频率,所述第一液晶单元组和所述第二液晶单元在垂直方向和水平方向上交替,并且针对每个帧时段彼此互换。

[0025] 应当明白,前述一般描述和下面的详细描述都是示例性性和解释性的,旨在对要求保护的本发明提供进一步的阐释。

附图说明

[0026] 包括进来以提供对本发明的进一步理解并且被并入而构成本说明书的一部分的附图例示了本发明的实施方式,并与说明书一起用于解释本发明的原理。在图中:

[0027] 图 1 是示出液晶显示装置的液晶单元的电路图;

[0028] 图 2 是示出隔行数据的示例的波形图;

[0029] 图 3 是示出因隔行数据造成的 DC 残像的实验结果画面;

[0030] 图 4 是示出因滚动数据造成的 DC 残像的实验结果画面;

[0031] 图 5 例示了根据本发明第一实施方式的液晶显示装置的示例性驱动方法;

[0032] 图 6 是表示根据图 5 所示的第一液晶单元组的 DC 残像防止效果的波形图;

[0033] 图 7 和 8 例示了根据本发明第一实施方式的数据电压的示例性极性模式;

[0034] 图 9 是表示在被供应了图 7 和 8 的数据电压的液晶显示板中测得的数据电压的 DC 偏置值和 AC 值的波形图;

[0035] 图 10 是例示根据本发明第一实施方式的示例性液晶显示装置的框图;

[0036] 图 11 是例示图 10 所示的示例性数据驱动电路的框图;

[0037] 图 12 是例示图 11 所示的数字/模拟转换器的示例性电路图;

[0038] 图 13 是例示图 10 所示的示例性逻辑电路的框图;

- [0039] 图 14 是例示图 13 所示的示例性 POL 生成电路的框图；
- [0040] 图 15 是例示根据本发明第二实施方式的液晶显示装置的示例性驱动方法的流程图；
- [0041] 图 16 是例示根据本发明第二实施方式的示例性液晶显示装置的框图；
- [0042] 图 17 是例示根据本发明第三实施方式的液晶显示装置的示例性驱动方法的流程图；
- [0043] 图 18 例示了根据本发明第三实施方式的在液晶显示装置的示例性驱动方法中充入在第一和第二液晶单元组中的数据电压的示例性极性模式；
- [0044] 图 19A 到 19E 例示了根据本发明第三实施方式的液晶显示装置的驱动方法中的数据电压的示例性极性模式；
- [0045] 图 20 是例示根据本发明第三实施方式的示例性液晶显示装置的框图；
- [0046] 图 21 是例示图 20 所示的示例性逻辑电路的框图；
- [0047] 图 22 是例示图 21 所示的示例性 POL 生成电路的框图；
- [0048] 图 23 是例示根据本发明第四实施方式的液晶显示装置的示例性驱动方法的流程图；
- [0049] 图 24 是例示根据本发明第四实施方式的示例性液晶显示装置的框图；
- [0050] 图 25 例示了根据本发明第五实施方式的供应给液晶显示装置的数据电压的示例性极性模式；
- [0051] 图 26 是例示根据本发明第五实施方式的示例性液晶显示装置的框图；
- [0052] 图 27 是例示图 26 所示的示例性逻辑电路的框图；
- [0053] 图 28 是例示图 27 所示的示例性 POL 生成电路的框图；
- [0054] 图 29 是例示图 26 所示的示例性数据驱动电路的框图；
- [0055] 图 30 是例示图 29 所示的数字 / 模拟转换器的示例性电路图；
- [0056] 图 31 例示了根据本发明第五实施方式的供应给液晶显示装置的数据电压的示例性极性模式；
- [0057] 图 32 是例示示例性基准极性控制信号、第一到第四极性控制信号以及水平输出反转信号的波形图；
- [0058] 图 33 是例示根据本发明第六实施方式的液晶显示装置的示例性驱动方法的流程图；
- [0059] 图 34 是例示根据本发明第六实施方式的液晶显示装置的框图；
- [0060] 图 35 是例示根据本发明第七实施方式的供应给液晶显示装置的数据电压的示例性极性模式的图；
- [0061] 图 36 是例示根据本发明第七实施方式的示例性液晶显示装置的框图；
- [0062] 图 37 是例示图 36 所示的示例性数据驱动电路的框图；
- [0063] 图 38 是例示图 37 所示的数字 / 模拟转换器的示例性电路图；
- [0064] 图 39 是例示用于控制图 38 所示的数字 / 模拟转换器的示例性水平输出反转信号和示例性极性控制信号的波形图；
- [0065] 图 40 是例示根据本发明第八实施方式的液晶显示装置的示例性驱动方法的流程图；

- [0066] 图 41 是例示根据本发明第八实施方式的示例性液晶显示装置的框图；
- [0067] 图 42 例示了根据本发明第七和第八实施方式的供应给液晶显示装置的数据电压的另一示例性极性模式；
- [0068] 图 43A 到 45B 例示了根据本发明第九实施方式的数据电压的各种示例性极性模式；
- [0069] 图 46 是例示在被供应了图 43A 到 45B 的数据电压的液晶显示板中测得的示例性光波形的波形图；
- [0070] 图 47 是例示根据本发明第九实施方式的示例性液晶显示装置的框图；
- [0071] 图 48 是例示根据本发明第十实施方式的示例性液晶显示装置的框图；
- [0072] 图 49 是例示图 48 所示的示例性 POL 逻辑电路的框图；
- [0073] 图 50 是例示图 48 所示的示例性数据驱动电路的框图；
- [0074] 图 51 是例示图 48 所示的数字 / 模拟转换器的示例性实施方式的电路图；
- [0075] 图 52 是例示图 48 所示的数字 / 模拟转换器的另选实施方式的电路图；
- [0076] 图 53 到 55 是例示各种示例性极性控制信号和 H2/H1 反转信号的波形图；
- [0077] 图 56 是例示根据本发明第十一实施方式的液晶显示装置的示例性驱动方法的流程图；而
- [0078] 图 57 是例示根据本发明第十一实施方式的示例性液晶显示装置的框图。

具体实施方式

[0079] 下面对本发明的实施方式进行详细说明，附图中例示了其实施例。

[0080] 根据本发明的示例性实施方式，一种驱动液晶显示装置的方法包括利用在两个帧时段内不同于第二液晶单元组的数据驱动频率的第一液晶单元组的数据驱动频率，并且第一液晶单元组和第二液晶单元组共存于液晶显示板中。以低数据驱动频率来驱动第一液晶单元组，以防止 DC 残像。通过比较，以相对较高的驱动频率来驱动第二液晶单元组，以防止可能由第一液晶单元组产生的闪烁。充入在第一液晶单元组中的数据电压的极性模式的改变对应于第一液晶单元组的驱动频率，而充入在第二液晶单元组中的数据电压的极性模式的改变对应于第二液晶单元组的驱动频率。充入在第一和第二液晶单元组中的数据电压的极性模式针对每个帧而改变，并且同一极性模式重复 N (N 为不小于 4 的整数) 个帧时段。下面的实施方式将以 $N = 4$ 为例来进行说明。

[0081] 如图 5 所示，根据本发明第一实施方式的液晶显示装置的示例性驱动方法在两个帧时段之间以第二液晶单元组的数据电压频率的大约一半来驱动第一液晶单元组。例如，在两个帧时段内，可以按大约 30Hz 的数据电压频率来驱动第一液晶单元组，而可以按 60Hz 的数据电压频率来驱动第二液晶单元组。而且，在两个帧时段内，可以按大约 60Hz 的数据电压频率来驱动第一液晶单元组，而可以按 120Hz 的数据电压频率来驱动第二液晶单元组。

[0082] 根据本发明第一实施方式的液晶显示装置的示例性驱动方法通过向第一液晶单元组供应极性每两个帧时段发生反转的数据电压来防止 DC 残影，而通过向第二液晶单元组供应极性每帧时段发生反转的数据电压来防止闪烁。下面将参照图 6 来说明如何防止因第一液晶单元组造成的 DC 残像。

[0083] 如图 6 所示,在奇数帧时段内向第一液晶单元组中的任意液晶单元 Clc 供应高数据电压,而在偶数帧时段内供应相对较低的数据电压,并且每两个帧时段来改变数据电压的极性。例如,在第一和第二帧时段向第一液晶单元组的液晶单元 Clc 供应的正数据电压和在第三和第四帧时段向该液晶单元 Clc 供应的负数据电压在这四个帧时段上彼此抵消,由此,防止了在该液晶单元 Clc 中累积任何偏极性电压。因此,在本发明的液晶显示装置中,即使在奇数帧和偶数帧中的任意一个中电压较高并且极性占主导地位的数据电压(例如,隔行图片的数据电压)的情况下,第一液晶单元组也不会生成 DC 残像,如图 6 所示。

[0084] 根据上述示例性驱动方法,第一液晶单元组可以防止 DC 残像,但因为在两个帧时段上对液晶单元 Clc 供应了同一极性的数据电压,所以可以感知到闪烁。因此,向第二液晶单元组的液晶单元 Clc 供应极性在几乎感知不到闪烁的每帧时段发生反转的数据电压,由此,最小化了因第一液晶单元组造成的闪烁。一个原因在于,因为人眼对变化更加敏感,所以当观看共存有驱动频率不同的第一和第二液晶单元组的液晶显示装置时,第二液晶单元组的驱动频率被感知为比第一液晶单元组更高的驱动频率。

[0085] 图 7 到 8 表示了根据本发明第一实施方式的数据电压的示例性极性模式。如图 7 所示,根据本发明第一实施方式的液晶显示装置的示例性驱动方法针对每个帧来移动第一和第二液晶单元组的位置,并且对这四个帧时段重复该极性模式。也就是说,对于第 $(4i+1)$ 帧时段(其中, i 为正整数),第一液晶单元组包括偶数水平行的液晶单元 Clc,而第二液晶单元组包括奇数水平行的液晶单元 Clc。对于第 $(4i+1)$ 帧时段,充入第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性也彼此相反。同样,对于第 $(4i+1)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性也彼此相反。

[0086] 对于第 $(4i+2)$ 帧时段,第一液晶单元组包括奇数水平行的液晶单元 Clc,而第二液晶单元组包括偶数水平行的液晶单元 Clc。对于第 $(4i+2)$ 帧时段,充入在第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样,对于第 $(4i+2)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

[0087] 对于第 $(4i+3)$ 帧时段,第一液晶单元组包括偶数水平行的液晶单元 Clc,而第二液晶单元组包括奇数水平行的液晶单元 Clc。对于第 $(4i+3)$ 帧时段,充入在第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样,对于第 $(4i+3)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单

元 Clc 中的数据电压的极性彼此相反。参见第 $(4i+1)$ 帧时段与第 $(4i+3)$ 帧时段之间的极性模式,第一和第二液晶单元组的位置在第 $(4i+1)$ 帧时段和第 $(4i+3)$ 帧时段中相同,但数据电压的极性彼此相反。

[0088] 对于第 $(4i+4)$ 帧时段,第一液晶单元组包括奇数水平行的液晶单元 Clc,而第二液晶单元组包括偶数水平行的液晶单元 Clc。对于第 $(4i+4)$ 帧时段,充入在第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样,对于第 $(4i+4)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。参见第 $(4i+2)$ 帧时段与第 $(4i+4)$ 帧时段之间的极性模式,第一和第二液晶单元组的位置在第 $(4i+2)$ 帧时段和第 $(4i+4)$ 帧时段中相同,但数据电压的极性彼此相反。

[0089] 为了生成这些模式,在第 $(4i+1)$ 帧时段中生成的第一极性控制信号 POLa 的相位与在第 $(4i+3)$ 帧时段中生成的第三极性控制信号 POLc 的相位相反。在第 $(4i+2)$ 帧时段中生成的第二极性控制信号 POLb 的相位与在第 $(4i+4)$ 帧时段中生成的第四极性控制信号 POLd 的相位相反。第一极性控制信号 POLa 和第二极性控制信号 POLb 具有大约一个水平时段的相位差,而第三极性控制信号 POLc 和第四极性控制信号 POLd 也具有大约一个水平时段的相位差。

[0090] 为了生成图 8 所示的极性模式,极性控制信号 POLa 到 POLd 中的第二极性控制信号 POLb 和第四极性控制信号 POLd 的相位与图 7 的第二极性控制信号 POLb 和第四极性控制信号 POLd 的相位相反。如图 8 所示,对于第 $(4i+1)$ 帧时段,第一液晶单元组包括奇数水平行的液晶单元 Clc,而第二液晶单元组包括偶数水平行的液晶单元 Clc。对于第 $(4i+1)$ 帧时段,充入在第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样,对于第 $(4i+1)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

[0091] 对于第 $(4i+2)$ 帧时段,第一液晶单元组包括偶数水平行的液晶单元 Clc,而第二液晶单元组包括奇数水平行的液晶单元 Clc。对于第 $(4i+2)$ 帧时段,充入在第一液晶单元组的在垂直方向上彼此相邻(其间插入有第二液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。同样,对于第 $(4i+2)$ 帧时段,充入在第二液晶单元组的在垂直方向上彼此相邻(其间插入有第一液晶单元组的液晶单元 Clc)的液晶单元 Clc 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 Clc 中的数据电压的极性彼此相反。

[0092] 对于第 $(4i+3)$ 帧时段,第一液晶单元组包括奇数水平行的液晶单元 Clc,而第二液晶单元组包括偶数水平行的液晶单元 Clc。对于第 $(4i+3)$ 帧时段,充入在第一液晶单元

组的在垂直方向上彼此相邻（其间插入有第二液晶单元组的液晶单元 C1c）的液晶单元 C1c 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 C1c 中的数据电压的极性彼此相反。同样，对于第 $(4i+3)$ 帧时段，充入在第二液晶单元组的在垂直方向上彼此相邻（其间插入有第一液晶单元组的液晶单元 C1c）的液晶单元 C1c 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 C1c 中的数据电压的极性彼此相反。第一和第二液晶单元组的位置在第 $(4i+1)$ 帧时段和第 $(4i+3)$ 帧时段中相同，但数据电压的极性彼此相反。

[0093] 对于第 $(4i+4)$ 帧时段，第一液晶单元组包括偶数水平行的液晶单元 C1c，而第二液晶单元组包括奇数水平行的液晶单元 C1c。对于第 $(4i+4)$ 帧时段，充入在第一液晶单元组的在垂直方向上彼此相邻（其间插入有第二液晶单元组的液晶单元 C1c）的液晶单元 C1c 中的数据电压的极性彼此相反。充入在第一液晶单元组的在水平方向上彼此相邻的液晶单元 C1c 中的数据电压的极性彼此相反。同样，对于第 $(4i+4)$ 帧时段，充入在第二液晶单元组的在垂直方向上彼此相邻（其间插入有第一液晶单元组的液晶单元 C1c）的液晶单元 C1c 中的数据电压的极性彼此相反。充入在第二液晶单元组的在水平方向上彼此相邻的液晶单元 C1c 中的数据电压的极性彼此相反。第一和第二液晶单元组的位置在第 $(4i+2)$ 帧时段和第 $(4i+4)$ 帧时段中相同，但数据电压的极性彼此相反。

[0094] 这样，第一液晶单元组的液晶单元 C1c 就具有相对较长的极性改变周期（即，在这个实例中为两帧时段）。因此，如果将液晶单元在空间上排列在一起形成具有相对较长的极性改变周期的集中区域，则可能会感知到闪烁。因此，在如图 7 和 8 所示的根据本发明示例性实施方式的液晶显示装置的驱动方法中，对第一液晶单元组的液晶单元 C1c 进行控制，使得数据电压的极性在每帧时段中不重复超过两个连续水平行。

[0095] 如上所述，第一液晶单元组的液晶单元 C1c 具有相对较长的极性改变周期。因而，如果液晶单元组的位置处于同一地点达三个以上的帧时段，则可能出现与其它水平行相比的亮度差别，由此产生波纹噪声 (rippling noise) 效应。因此，如图 7 和 8 所示的根据本发明示例性实施方式的液晶显示装置的驱动方法对第一液晶单元组和第二液晶单元组的位置进行控制，使它们针对每个帧而交替排列。

[0096] 图 9 例示了向具有图 7 和 8 所示极性模式的液晶显示板供应 127 灰度级的数据电压并测量液晶显示板的电压波形的实验的结果。在这个实验中，在两帧时段内，向液晶显示板的第二液晶单元组供应极性以 60Hz 的频率改变的数据电压，而向第一液晶单元组供应极性以 30Hz 的频率改变的数据电压。然而，因为更快的 60Hz 频率被感知为占主导地位，所以在液晶显示板中测得的数据电压的频率被测出为大约 60Hz。该数据电压的 AC 电压值（即，振幅）大约为 30.35mV，而 AC 电压的中心与接地电压 GND 之间的 DC 偏移值被测出为大约 1.389V。而且，由于第二液晶单元组的主导性频率，通过在样品液晶显示板上安装光学传感器而测得的光波形也大约为 60Hz。这是因为在液晶显示板中测得的光波形是由频率比第一液晶单元组的频率更高的第二液晶单元组的光改变周期决定的。

[0097] 图 10 到 14 例示了根据本发明第一实施方式的示例性液晶显示装置。如图 10 所示，根据本发明第一实施方式的示例性液晶显示装置包括：液晶显示板 100、定时控制器 101、逻辑电路 102、数据驱动电路 103 以及选通驱动电路 104。

[0098] 在液晶显示板 100 中，液晶分子注入在两个玻璃基板之间。液晶显示板 100 包括

通过 m 条数据线 D1 到 D m 与 n 条选通线 G1 到 G n 交叉而排列为矩阵图案的 $m \times n$ 个液晶单元 C1c。这些液晶单元 C1c 被排列成如上所述在两帧时段内以不同数据电压频率驱动的第一和第二液晶单元组。

[0099] 液晶显示板 100 的下玻璃基板上形成有数据线 D1 到 D m 、选通线 G1 到 G n 、TFT、与 TFT 相连的液晶单元 C1c 的像素电极 1、存储电容器 Cst 以及其它组件。液晶显示板 100 的上玻璃基板上形成有黑底、滤色器以及公共电极 2。公共电极 2 以诸如 TN(扭曲向列)模式和 VA(垂直配向)模式的垂直电场驱动法形成在上玻璃基板上。另选的是,公共电极 2 和像素电极 1 一起以诸如 IPS(面内切换)模式和 FFS(边缘场切换)模式的水平电场驱动法形成在下玻璃基板上。液晶显示板 100 的上玻璃基板和下玻璃基板上放置有光轴彼此垂直交叉的偏光片(polarizer),并且在面对液晶的内表面上形成有用于设置液晶的预倾斜角的配向膜。

[0100] 定时控制器 101 接收定时信号(如垂直/水平同步信号 Vsync、Hsync、数据使能、时钟信号以及其它信号),以生成用于控制逻辑电路 102、选通驱动电路 104 以及数据驱动电路 103 的操作定时的控制信号。控制信号包括选通起始脉冲 GSP、选通移位时钟信号 GSC、选通输出使能信号 GOE、源起始脉冲 SSP、源采样时钟 SSC、源输出使能信号 SOE 以及基准极性控制信号 POL。选通起始脉冲 GSP 表示当显示图像时在第一垂直时段中开始扫描的起始水平行。选通移位时钟信号 GSC 被输入至选通驱动电路 104 内的移位寄存器,并且被生成成为具有与 TFT 的导通时段(on-period)相对应的脉冲宽度,作为用于使选通起始脉冲 GSP 顺序移位的定时控制信号。选通输出使能信号 GOE 表示选通驱动电路 104 的输出。源起始脉冲 SSP 表示第一水平行中要显示数据的起始像素。源采样时钟 SSC 表示基于上升沿和下降沿在数据驱动电路 103 内对数据进行的锁存操作。源输出使能信号 SOE 表示数据驱动电路 103 的输出。基准极性控制信号 POL 表示要向液晶显示板 100 的液晶单元 C1c 供应的数据电压的极性。基准极性控制信号 POL 被生成成为单点和双点反转控制信号中的任意一个。单点反转控制信号是其中逻辑针对每个水平时段而反转的信号,而双点反转控制信号是其中逻辑针对每两个水平时段而反转的信号。

[0101] 逻辑电路 102 接收选通起始脉冲 GSP、源输出使能信号 SOE 以及基准极性控制信号 POL,并选择性地输出基准极性控制信号 POL 或者极性控制信号 POLa 到 POLd,以防止残留图像(即,DC 残影)和闪烁。

[0102] 数据驱动电路 103 在定时控制器 101 的控制下对数字视频数据 RGB 进行锁存。数据驱动电路 103 响应于来自定时控制器 101 的极性控制信号 POL/POLa ~ POLd 将数字视频数据转换成模拟正/负伽马补偿电压,以生成正/负模拟数据电压,由此将该数据电压供应给数据线 D1 到 D m 。

[0103] 选通驱动电路 104 包括多个选通驱动 IC,每个选通驱动 IC 都包括移位寄存器、用于将移位寄存器的输出信号的摆幅宽度转换成适于驱动液晶单元的 TFT 的摆幅宽度的电平移位器,以及连接在电平移位器与选通线 G1 到 G n 之间的输出缓冲器。选通驱动电路 104 顺序地输出脉冲宽度大约为一个水平时段的扫描脉冲。逻辑电路 102 可以嵌入在定时控制器 101 内。

[0104] 根据本发明第一实施方式的示例性液晶显示装置还包括视频源 105,该视频源 105 向定时控制器 101 供应数字视频数据 RGB 和定时信号 Vsync、Hsync、DE、CLK。视频源

105 包括广播信号、外部装置接口电路、图形处理电路、行存储器 106 以及其它组件。视频源 105 从由外部装置输入的图像源或广播信号中提取视频数据,并将该视频数据转换成数字数据而供应给定时控制器 101。将视频源 105 中接收到的隔行广播信号存储在行存储器中。然后将存储的信号输出。隔行广播信号的视频数据仅存在于针对奇数帧时段的奇数行以及针对偶数帧时段的偶数行中。因此,如果接收到了隔行广播信号,则视频源 105 生成黑数据值或存储在行存储器 106 中的有效数据的平均值,作为针对奇数帧时段的偶数行数据和作为针对偶数帧时段的奇数行数据。视频源 105 还在供应数字视频数据的同时向定时控制器 101 供应电力和定时信号 Vsync、Hsync、DE、CLK。

[0105] 图 11 和 12 例示了数据驱动电路 103 的示例性电路图。如图 11 和 12 所示,数据驱动电路 103 包括多个集成电路(下文中称为“IC”),每个 IC 都驱动 k 条数据线 D1 到 Dk(其中 k 为小于 m 的整数)。每个 IC 都包括:移位寄存器 111、数据寄存器 112、第一锁存器 113、第二锁存器 114、数字/模拟转换器(下文中称为“DAC”)115、充电(charge)共享电路 116 以及输出电路 117。

[0106] 移位寄存器 111 根据源采样时钟 SSC 对来自定时控制器 101 的源起始脉冲 SSP 进行移位,以生成采样信号。而且,移位寄存器 111 对源起始脉冲 SSP 进行移位,以向下一级 IC 的移位寄存器 111 发送进位信号 CAR。数据寄存器 112 临时地存储由定时控制器 101 划分的奇数数字视频数据 RGBodd 和偶数数字视频数据 RGBeven,并且将所存储的数据 RGBodd、RGBeven 供应给第一锁存器 113。第一锁存器 113 响应于从移位寄存器 111 顺序输入的采样信号对来自数据寄存器 112 的数字视频数据 RGBodd、RGBeven 进行采样,针对每一水平行锁存数据 RGBodd、RGBeven,并且同时输出一水平行部分的数据。在锁存了从第一锁存器 113 输入的一水平行部分的数据之后,在源输出使能信号 SOE 的低逻辑时段期间,第二锁存器 114 输出与其它 IC 的第二锁存器 114 同时锁存的数字视频数据。

[0107] DAC 115 包括:被供应正伽马基准电压 GH 的 P 解码器 PDEC 121、被供应负伽马基准电压 GL 的 N 解码器 NEDC 122,以及响应于极性控制信号 POL/POLa ~ POLd 在 P 解码器 121 的输出与 N 解码器 122 的输出之间进行选择的复用器。P 解码器 121 对从第二锁存器 114 输入的数字视频数据进行解码,以输出与数据的灰度级值相对应的正伽马补偿电压,而 N 解码器 122 对从第二锁存器 114 输入的数字视频数据进行解码,以输出与数据的灰度级值相对应的负伽马补偿电压。复用器 123 响应于极性控制信号 POL/POLa ~ POLd 在正伽马补偿电压和负伽马补偿电压之间交替地选择,并且输出所选的正/负伽马补偿电压作为模拟数据电压。充电共享电路 116 在源输出使能信号 SOE 的高逻辑时段期间使相邻数据输出信道短接(short),以输出相邻数据电压的平均值,或者在源输出使能信号 SOE 的高逻辑时段期间交替地向数据输出信道供应公共电压 Vcom,以缓解正数据电压和负数据电压的快速改变。输出电路 117 包括缓冲器并且用于使供应给数据线 D1 到 Dk 的模拟数据电压的信号衰减最小化。

[0108] 图 13 和 14 例示了逻辑电路 102 的示例性电路图。如图 13 和 14 所示,逻辑电路 102 包括帧计数器 131、行计数器 132、POL 生成电路 133 以及复用器 134。

[0109] 帧计数器 131 响应于在与帧时段的起始相同的时刻针对一帧时段生成一次的选通起始脉冲 GSP,输出表示要在液晶显示板 100 中显示的图片的帧数的帧计数信息 Fcnt。例如,可以将帧计数信息 Fcnt 生成为 2 比特信息,以能够在生成如图 7 和图 8 所示的数据电

压的极性模式的情况下标识四帧时段中的每一个。在不脱离本发明的范围的情况下可以使用不同数量的比特和帧时段。

[0110] 行计数器 132 响应于表示向每一水平行供应数据电压时的时间点的源输出使能信号 SOE, 输出表示要在液晶显示板 100 中显示的水平行的行计数信息 Lcnt。因为在液晶显示板 100 中显示的数据电压的极性如图 7 和 8 所示的数据电压的极性模式那样针对每一水平行或每两个水平行而反转, 所以将行计数信息 Lcnt 生成为 2 比特信息。

[0111] 对于要供应给帧计数器 131 和行计数器 132 的定时信号来说, 可以使用从定时控制器 101 的内部振荡器生成的时钟。然而, 因为该时钟为高频的, 所以该时钟可能会增大定时控制器 101 和逻辑电路 102 之间的电磁干扰 (EMI)。根据本发明, 可以将源输出使能信号 SOE 和选通起始脉冲 GSP 用作帧计数器 131 和行计数器 132 的操作定时信号来降低定时控制器 101 与逻辑电路 102 之间的 EMI 的增大, 因为这些信号的频率低于在定时控制器 101 的内部振荡器中生成的时钟的频率。

[0112] POL 生成电路 133 包括第一 POL 生成电路 141、第二 POL 生成电路 142、第一反相器 (inverter) 143 和第二反相器 144, 以及复用器 145。第一 POL 生成电路 141 基于行计数信息 Lcnt 生成极性针对每两个水平时段而移位的第一极性控制信号 POLa。第一变极器 143 对第一极性控制信号 POLa 进行反相, 以生成第三极性控制信号 POLc。第二 POL 生成电路 142 基于行计数信息 Lcnt 生成极性针对每两个水平时段而反转并且与第一极性控制信号 POLa 相比相位差为大约一个水平时段的第二极性控制信号 POLb。第二反相器 144 对第二极性控制信号 POLb 进行反相, 以生成第四极性控制信号 POLd。第一 POL 生成电路 141 和第二 POL 生成电路 142 中的每一个都响应于帧计数信息 Fcnt 针对每一帧时段来反转极性控制信号 POLb、POLc 的极性。复用器 145 例如响应于 2 比特的帧计数信息 Fcnt 针对第 $(4i+1)$ 帧时段输出第一极性控制信号 POLa, 然后, 针对第 $(4i+2)$ 帧时段输出第二极性控制信号 POLb, 然后, 针对第 $(4i+3)$ 帧时段输出第三极性控制信号 POLc, 而后, 针对第 $(4i+4)$ 帧时段输出第四极性控制信号 POLd。

[0113] 复用器 134 根据供应给连接至可选插脚的控制端子的逻辑值, 选择来自 POL 生成电路 133 的与如图 7 和 8 中的每一帧时段相对应的极性控制信号 POLa 到 POLd。该可选插脚连接至复用器 134 的控制端子, 并且可以由制造商选择性地连接至接地电压 GND 或电源电压 Vcc。例如, 如果该可选插脚连接至接地电压和复用器 134 的控制端子, 则复用器 134 本身的控制端子被供应了选择控制信号 SEL “0”, 由此输出了基准极性控制信号 POL。如果该可选插脚连接至电源电压和复用器 134 的控制端子, 则复用器 134 本身的控制端子被供应了选择控制信号 SEL “1”, 由此输出了来自 POL 生成电路 133 的极性控制信号 POLa 到 POLd。复用器 134 的选择控制信号 SEL 可以由通过用户界面输入的用户选择信号来代替, 或者根据数据的分析结果从定时控制器 101 或视频源 105 自动生成的选择控制信号来代替。

[0114] 图 15 是例示根据本发明第二实施方式的液晶显示装置的示例性驱动方法的流程图。如图 15 所示, 根据本发明第二实施方式的液晶显示装置的示例性驱动方法对输入数据进行分析, 并且确定该输入数据是否为有可能发生 DC 残像的数据, 如隔行扫描数据或滚动数据 (S1, S2)。在步骤 S2 中, 如果当前输入数据被判定为可能发生 DC 残像的数据, 则本发明的第二实施方式针对每一帧时段顺序地生成第一到第四极性控制信号 POLa 到 POLd, 并且在两帧时段之间将第一液晶单元组的数据电压驱动频率控制为低于第二液晶单元组的

数据电压驱动频率 (S3)。在步骤 S2 中,如果当前输入数据被确定为不会发生 DC 残像的数据,则本发明的第二实施方式在所有帧时段中生成基准极性控制信号 POL,以使第一液晶单元组和第二液晶单元组的数据电压驱动频率相同 (S4)。

[0115] 图 16 表示了根据本发明第二实施方式的示例性液晶显示装置。如图 16 所示,根据本发明第二实施方式的液晶显示装置包括视频源 105、液晶显示板 100、图像分析电路 161、定时控制器 101、逻辑电路 162、数据驱动电路 103 以及选通驱动电路 104。在该示例性实施方式中,视频源 105、液晶显示板 100、定时控制器 101、数据驱动电路 103 以及选通驱动电路 104 与前述实施方式基本上相同。因此,用相同标号来表示前述组件,并且省略了对其的详细说明。

[0116] 图像分析电路 161 判断当前输入图像的数字视频数据是否为有可能发生 DC 残像的数据。图像分析电路 161 对一帧图像中的相邻行之间的数据进行比较,如果行之间的数据大于指定阈值,则将当前输入数据视为隔行数据。而且,图像分析电路 161 以帧为单位来比较每个像素的数据,并且检测显示图像中的运动图片和该运动图片的速度。如果该图片以预设速度移动,则将包括该运动图片的帧数据视为滚动数据。作为图像分析的结果,图像分析电路 161 生成表示当前输入数据是隔行数据或滚动数据的选择信号 SEL2,并利用该选择信号 SEL2 来控制逻辑电路 162。

[0117] 逻辑电路 162 响应于来自图像分析电路 161 的选择信号 SEL2 的第一逻辑值,如图 13 所示针对第 $(4i+1)$ 到第 $(4i+4)$ 帧时段顺序地生成第一到第四极性控制信号 POLa 到 POLd。而且,逻辑电路 162 响应于选择信号 SEL2 的第二逻辑值,在当前输入数据被视为非隔行数据或非滚动数据时向数据驱动电路 103 发送基准极性控制信号 POL。可以将定时控制器 101、图像分析电路 161 以及逻辑电路 162 集成在一个芯片中。

[0118] 如图 17 和 18 所示,根据本发明第三实施方式的液晶显示装置的示例性驱动方法针对 N 个帧时段 (其中, N 为不小于 2 的正整数),在两帧时段之间将第一液晶单元组的数据驱动频率控制为低于第二液晶单元组的数据驱动频率 (S1)。第一液晶单元组和第二液晶单元组中的每一个都包括多个液晶单元 Clc。

[0119] 根据本发明第三实施方式的液晶显示装置的示例性驱动方法在第 $(N+1)$ 帧时段向第一和第二液晶单元组供应极性模式与在第 N 帧时段期间供应的不同的数据电压 (S2)。下文中,将在第 $(N+1)$ 帧时段供应的极性模式称为“不规则极性模式”。该不规则极性模式是一种向使所供应的极性模式变得不规则的液晶单元 Clc 供应的极性模式,即,与在第 $(N+1)$ 帧时段之前针对第 N 帧时段向第一和第二液晶单元组供应的数据电压的极性模式不同的极性模式。

[0120] 图 19A 到 19E 例示了周期性地插入到数据电压的极性模式中的不规则极性模式的例子。如图 19A 到 19E 所示,根据本发明第三实施方式的液晶显示装置的示例性驱动方法在 20 帧时段内重复数据电压的极性模式。然而,在不脱离本发明的范围的情况下,可以在其它数量的帧时段内重复该极性模式。

[0121] 在第 $(4i+1)$ 帧时段到第 $(4i+4)$ 帧时段 (其中, i 为正整数) 中的每一个中,以具有以下极性模式的数据电压对第一和第二液晶单元组的液晶单元 Clc 进行充电:数据电压的极性由于第一极性控制信号 POL1a 到 POL1d 而在垂直方向上按每两个水平时段反转,其中第一极性控制信号 POL1a 到 POL1d 的逻辑针对每两个水平时段而反转。另外,水平相邻

的数据电压的极性也反转。针对第 $(4i+1)$ 帧时段到第 $(4i+4)$ 帧时段生成的第一极性控制信号 POL1a 到 POL1d 主要采用其中逻辑每两个水平时段发生反转的垂直双点反转方法。

[0122] 在第 $5i$ 帧时段（其中， i 为正整数）中，以具有不规则极性模式（即，单点反转类型）的数据电压对第一和第二液晶单元组的液晶单元 C1c 进行充电。也就是说，针对第 $5i$ 帧时段，以具有以下极性模式的数据电压对第一和第二液晶单元组的液晶单元 C1c 进行充电：数据电压的极性由于第二极性控制信号 POL2 而在垂直方向上针对每个水平时段发生反转，其中第二极性控制信号 POL2 的逻辑针对每个水平时段而反转。另外，水平相邻的数据电压的极性也反转。因此，在第 $5i$ 帧时段中用第二极性控制信号 POL2 代替第一极性控制信号 POL1a 到 POL1d。

[0123] 在第 1、第 4、第 6、第 9、第 11、第 14、第 16、第 19 以及第 20 帧时段中的每一个中，第一和第二液晶单元组的一些液晶单元 C1c 维持它们的位置，而另一些液晶单元 C1c 在下一帧时段中移至另一水平行。因此，在第 3 到第 8 帧时段、第 13 到第 18 帧时段中的每一个中，第一和第二液晶单元组的液晶单元 C1c 在上一帧中的位置都与它们在下一帧中的位置不交叠。

[0124] 在第 $(4i+1)$ 帧时段中生成的第 (1a) 极性控制信号 POL1a 的相位与在第 $(4i+3)$ 帧时段中生成的第 (1c) 极性控制信号 POL1c 的相位相反。在第 $(4i+2)$ 帧时段中生成的第 (1b) 极性控制信号 POL1b 的相位与在第 $(4i+4)$ 帧时段中生成的第 (1d) 极性控制信号 POL1d 的相位相反。第 (1a) 极性控制信号 POL1a 和第 (1b) 极性控制信号 POL1b 具有一个水平时段的相位差，且第 (1c) 极性控制信号 POL1c 和第 (1d) 极性控制信号 POL1d 也具有一个水平时段的相位差。

[0125] 根据本发明第三实施方式的液晶显示装置的示例性驱动方法在其中存在第一液晶单元组的液晶单元 C1c 的水平行的位置连续不大于 2 帧时段的数量，如图 19A 到 19E 所示。第一液晶单元组的液晶单元 C1c 具有相对较长的极性改变周期。因而，如果第一液晶单元组的位置相同达三帧时段以上，则会出现与另一水平行相比的亮度差别，由此生成波纹噪声效应。

[0126] 图 20 到 21 例示了根据本发明第三实施方式的示例性液晶显示装置。如图 20 所示，根据本发明第三实施方式的示例性液晶显示装置包括液晶显示板 200、定时控制器 201、逻辑电路 202、数据驱动电路 203、选通驱动电路 204 以及视频源 205。视频源 205 包括用于存储隔行数据的行存储器 206。液晶显示板 200、定时控制器 201、数据驱动电路 203、选通驱动电路 204 以及视频源 205 与前述实施方式基本上相同。由此，省略了对其的详细说明。

[0127] 逻辑电路 202 接收选通起始脉冲 GSP、源输出使能信号 SOE 以及基准极性控制信号 POL，并且针对第 $(4i+1)$ 帧时段到第 $(4i+4)$ 帧时段生成第一极性控制信号 POL1，而针对第 $5i$ 帧时段生成第二极性控制信号 POL2。第一极性控制信号 POL1 包括针对第 $(4i+1)$ 帧时段生成的第 (1a) 极性控制信号 POL1a、针对第 $(4i+2)$ 帧时段生成的第 (1b) 极性控制信号 POL1b、针对第 $(4i+3)$ 帧时段生成的第 (1c) 极性控制信号 POL1c，以及针对第 $(4i+4)$ 帧时段生成的第 (1d) 极性控制信号 POL1d。而且，逻辑电路 202 可以针对所有帧时段向数据驱动电路 203 选择性地发送基准极性控制信号 POL。

[0128] 图 21 和 22 是例示图 20 所示逻辑电路 202 的示例性电路图。如图 21 和 22 所示，

逻辑电路 202 包括帧计数器 211、行计数器 212、POL 生成电路 213 以及复用器 214。

[0129] 帧计数器 211 响应于在与帧时段开始相同的时刻针对一帧时段生成一次的选通起始脉冲 GSP, 输出表示要在液晶显示板 200 中显示的图片的帧数的帧计数信息 Fcnt。例如, 可以将帧计数信息 Fcnt 生成 2 比特信息, 以能够标识如图 7 和图 8 所示的 20 个帧时段中的每一个。在不脱离本发明的范围的情况下, 可以使用不同数量的比特和帧时段。

[0130] 行计数器 212 响应于表示向每一水平行供应数据电压的时间点的源输出使能信号 SOE, 输出表示要在液晶显示板 200 中显示的水平行的行计数信息 Lcnt。因为在液晶显示板 200 中显示的数据电压的极性例如如图 7 和 8 所示每一水平行或每两个水平行而反转, 所以将行计数信息 Lcnt 生成 2 比特信息。在不脱离本发明的范围的情况下, 可以使用不同数量的比特和帧时段。

[0131] 对于要供应给帧计数器 211 和行计数器 212 的定时信号来说, 可以使用从定时控制器 201 的内部振荡器生成的时钟。然而, 因为该时钟为高频率, 所以该时钟可能会增大定时控制器 201 和逻辑电路 202 之间的 EMI。根据本发明, 可以将源输出使能信号 SOE 和选通起始脉冲 GSP 用作帧计数器 211 和行计数器 212 的操作定时信号来缓解定时控制器 201 与逻辑电路 202 之间的 EMI 的增大, 因为这些信号的频率低于由定时控制器 201 的内部振荡器生成的时钟。

[0132] POL 生成电路 213 包括第一 POL 生成电路 221、第二 POL 生成电路 222、第三 POL 生成电路 223, 以及第一和第二反相器 224、225。第一 POL 生成电路 221 基于行计数信息 Lcnt 生成极性每两个水平时段发生反转的第 (1a) 极性控制信号 POL1a。第一反相器 224 对第 (1a) 极性控制信号 POL1a 进行反相, 以生成第 (1c) 极性控制信号 POL1c。第二 POL 生成电路 222 基于行计数信息 Lcnt 生成极性每两个水平时段发生反转并且与第 (1a) 极性控制信号 POL1a 相比具有大约一个水平时段的相位差的第 (1b) 极性控制信号 POL1b。第二反相器 225 对第 (1b) 极性控制信号 POL1b 进行反相, 以生成第 (1d) 极性控制信号 POL1d。第三 POL 生成电路 223 基于行计数信息生成极性每一个水平时段发生反转的第二极性控制信号 POL2。第一到第三 POL 生成电路 221、222 以及 223 中的每一个都响应于帧计数信息 Fcnt 针对每一帧时段来反转极性控制信号 POL1a 到 POL1d、POL2 的极性。

[0133] 复用器 214 响应于帧计数信息 Fcnt, 如图 19A 到 19E 所示选择来自 POL 生成电路 213 的与每一帧时段相对应的极性控制信号 POL1、POL2。复用器 214 可以通过由制造商选择的单独的可选插脚在所有帧时段中输出基准极性控制信号 POL。该可选插脚连接至复用器 214 的可选控制端子, 并且选择性地连接至接地电压 GND 或电源电压 Vcc, 由此将复用器 214 的输出固定为基准极性控制信号 POL。

[0134] 图 23 是例示了根据本发明第四实施方式的液晶显示装置的示例性驱动方法的流程图。如图 23 所示, 根据本发明第四实施方式的液晶显示装置的示例性驱动方法对输入数据进行分析, 并且确定该输入数据是否为有可能发生 DC 残像的数据, 如隔行数据或滚动数据 (S231, S232)。在步骤 S232 中, 如果当前输入数据被视为有可能发生 DC 残像的数据, 则本发明的第四实施方式针对 N 个帧时段向存在于液晶显示板中的第一液晶单元组供应极性每两帧时段而反转的数据电压, 并且在两帧时段之间将第二液晶单元组的数据电压驱动频率控制为高于第一液晶单元组的数据电压驱动频率 (S233)。随后, 本发明的第四实施方式利用针对第 5i 帧时段的不规则极性模式来控制数据电压的极性 (步骤 S234)。因此, 如

果该输入数据被视为有可能发生 DC 残像的数据,如隔行数据或滚动数据,则本发明的第四实施方式在两帧时段之间将第一液晶单元组的数据电压驱动频率控制为低于第二液晶单元组的数据电压驱动频率。在步骤 S232 中,如果当前输入数据被视为不会生成 DC 残像的数据,则本发明的第四实施方式在所有帧时段中生成基准极性控制信号 POL,以将第一和第二液晶单元组的数据电压驱动频率控制为相同 (S235)。

[0135] 图 24 例示了根据本发明第四实施方式的示例性液晶显示装置。如图 24 所示,根据本发明第四实施方式的液晶显示装置包括视频源 205、液晶显示板 200、图像分析电路 241、定时控制器 201、逻辑电路 242、数据驱动电路 203 以及选通驱动电路 204。在该示例性实施方式中,视频源 205、液晶显示板 200、定时控制器 201、数据驱动电路 203 以及选通驱动电路 204 与前述实施方式基本上相同。由此,用相同标号来表示相同组件,并且省略了对它们的详细说明。

[0136] 图像分析电路 241 判断当前输入图像的数字视频数据是否为有可能发生 DC 残像的数据。图像分析电路 241 对一帧图像中的相邻行之间的数据进行比较,如果行之间的数据大于指定阈值,则将当前输入数据确定为隔行数据。而且,图像分析电路 241 以帧为单位来比较每个像素的数据,并且检测显示图像中的运动图片和该运动图片的速度。如果该图片以预设速度移动,则将包括该运动图片的帧数据视为滚动数据。根据图像分析的结果,图像分析电路 241 生成表示存在隔行数据或滚动数据的选择信号 SEL2,并且控制逻辑电路 242 来生成该选择信号 SEL2。

[0137] 逻辑电路 242 响应于来自图像分析电路 241 的选择信号 SEL2 的第一逻辑值,如图 13 所示针对第 $(4i+1)$ 到第 $(4i+4)$ 帧时段顺序生成第一到第四极性控制信号 POLa 到 POLd,并且针对第 $5i$ 帧时段顺序生成第二极性控制信号 POL2。在输入了不会生成 DC 残像的数据的情况下,逻辑电路 242 响应于选择信号 SEL2 的第二逻辑值,向数据驱动电路 203 发送基准极性控制信号 POL。可以将定时控制器 201、图像分析电路 241 以及逻辑电路 242 集成在一个芯片中。

[0138] 图 25 例示了根据本发明第五实施方式的供应给液晶显示装置的数据电压的示例性极性模式。如图 25 所示,根据本发明第五实施方式的液晶显示装置的示例性驱动方法每两帧时段使充入在液晶单元 C1c 中的数据电压的极性发生反转,并且将供应给水平相邻液晶单元 C1c 的数据电压的极性反转周期控制为交替 (alternating)。

[0139] 例如,针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 (其中, j 为正整数) R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压,而沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压。针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压,而沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压。

[0140] 针对第 $(N+1)$ 帧时段,沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应正 (+) 数据电压,而沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应负 (-) 数据电压。针对第 $(N+1)$ 帧时段,沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、

C3、C6、C7 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应负 $(-)$ 数据电压,而沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应正 $(+)$ 数据电压。

[0141] 针对第 $(N+2)$ 帧时段,沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 $(+)$ 数据电压,而沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 $(-)$ 数据电压。针对第 $(N+2)$ 帧时段,沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 $(-)$ 数据电压,而沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 $(+)$ 数据电压。

[0142] 针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应正 $(+)$ 数据电压,而沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应负 $(-)$ 数据电压。针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应负 $(-)$ 数据电压,而沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应正 $(+)$ 数据电压。

[0143] 在第 $(N+4)$ 帧时段中,向液晶单元供应极性模式与第 N 帧时段相同的数据电压。在第 $(N+5)$ 帧时段中,向液晶单元供应极性模式与第 $(N+1)$ 帧时段相同的数据电压。在第 $(N+6)$ 帧时段中,向液晶单元供应极性模式与第 $(N+2)$ 帧时段相同的数据电压。在第 $(N+7)$ 帧时段中,向液晶单元供应极性模式与第 $(N+3)$ 帧时段相同的数据电压。在每一帧时段中,都将第一液晶单元组的液晶单元设置成在水平方向和垂直方向与第二液晶单元组的液晶单元交替,并且其位置针对每一帧时段而改变。

[0144] 如图 25 所示,根据本发明第五实施方式,向液晶单元供应极性沿水平方向和垂直方向每相邻两个液晶单元而反转(即,双点反转)的数据电压,并且第一液晶单元组的液晶单元按照在水平方向和垂直方向的每一个方向上与第二液晶单元组的液晶单元交替的方式排列(即,单点反转)。第一液晶单元组防止 DC 残像,而第二液晶单元组通过增大数据电压的极性在液晶显示板的屏幕上改变的空间频率来防止闪烁。

[0145] 图 26 到 30 例示了根据本发明第五实施方式的示例性液晶显示装置。如图 26 所示,根据本发明第五实施方式的示例性液晶显示装置包括液晶显示板 260、定时控制器 261、逻辑电路 262、数据驱动电路 263、选通驱动电路 264 以及视频源 265。视频源 265 包括用于存储隔行数据的行存储器 266。液晶显示板 260、定时控制器 261、选通驱动电路 264 以及视频源 265 与前述实施方式基本上相同。由此,省略了对其的详细说明。

[0146] 逻辑电路 262 接收选通起始脉冲 GSP、源输出使能信号 SOE 以及基准极性控制信号 POL,并且顺序地输出如图 25 所示的极性控制信号 POL2a 到 POL2d,或者输出基准极性控制信号 POL。如图 25 所示,极性控制信号 POL2a 到 POL2d 针对每一帧时段在垂直行方向上将数据电压的极性移位一个液晶单元(即,单点)。而且,逻辑电路 262 生成水平输出反转信号 HINV,并且针对每一个帧在水平行方向上将数据电压的极性移位一个液晶单元(即,单点),所述水平输出反转信号 HINV 用于使从数据驱动电路的输出信道中的某些输出信道输

出的数据电压的极性发生反转。逻辑电路 262 可以嵌入在定时控制器 261 内。

[0147] 数据驱动电路 263 在定时控制器 261 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存,响应于来自逻辑电路 262 的极性控制信号 POL/POL2a ~ POL2d 将数字视频数据 RGBodd、RGBeven 转换成正 / 负伽马补偿电压,以生成正 / 负模拟数据电压,然后将该数据电压供应给数据线 D1 到 Dm。数据驱动电路 263 响应于来自逻辑电路 262 的极性控制信号 POL/POL2a ~ POL2d,针对每个水平时段或每两个水平时段来反转数据电压的极性。而且,数据驱动电路 263 响应于来自逻辑电路 262 的水平输出反转信号 HINV,使通过相邻输出信道中的某些输出的数据电压的极性反转。

[0148] 图 27 和 28 是例示图 26 所示的逻辑电路 262 的示例性电路图。如图 27 和 28 所示,逻辑电路 262 包括帧计数器 271、行计数器 272、POL 生成电路 273 以及复用器 274。帧计数器 271 响应于在与帧时段开始相同的时刻针对一帧时段生成一次的选通起始脉冲 GSP,输出表示要在液晶显示板 260 中显示的图片的帧数的帧计数信息 Fcnt。例如,可以将帧计数信息 Fcnt 生成 2 比特信息,以能够如图 7 和图 15 所示,在假定针对每 4 帧时段生成数据电压的极性模式时标识 4 帧时段中的每一个。然而,在不脱离本发明的范围的情况下,可以使用不同数量的比特。

[0149] 行计数器 272 响应于表示在针对每个水平时段从数据驱动电路 263 输出数据电压的时间点的源输出使能信号 SOE,输出表示要在液晶显示板 260 中显示数据的行(即,水平行)的行计数信息 Lcnt。将行计数信息 Lcnt 生成 2 比特信息。然而,在不脱离本发明的范围的情况下,可以使用不同数量的比特。

[0150] POL 生成电路 273 利用帧计数信息 Fcnt 生成 1 比特的水平输出反转信号 HINV,并且利用第一 POL 生成电路 281、第二 POL 生成电路 282、第一和第二反相器 283、284 以及复用器 285 顺序地生成第一到第四极性控制信号 POL2a 到 POL2d。例如,如图 32 所示,水平输出反转信号 HINV 的逻辑针对每一帧时段而反转,并且控制数据驱动电路 263 的输出,从而可以在行方向上移位如图 25 所示的水平双点方向和垂直双点方向的极性模式。

[0151] 为了生成如图 25 所示的极性模式,例如,如图 32 中的实线波形所示,将水平输出反转信号 HINV 生成在第 N 个和第 (N+2) 帧时段中具有低逻辑,而在第 (N+1) 个和第 (N+3) 帧时段中具有高逻辑。水平双点反转方法包括向液晶单元供应极性针对水平方向相邻的每两个液晶单元(即,双点)而反转的数据电压,如图 25 所示。垂直双点反转方法是一种包括向液晶单元供应极性针对垂直方向相邻的每两个液晶单元(即双点)而反转的数据电压的反转方法,如图 7 和 15 所示。

[0152] 第一 POL 生成电路 281 生成逻辑根据行计数信息 Lcnt 和帧计数信息 Fcnt 而反转的第一极性控制信号 POL2a。例如如图 7 和 15 所示,将第一极性控制信号 POL2a 生成沿第一水平行 R1 和第二水平行 R2 具有表示数据电压的正(+)极性的逻辑,并且从第一行到第 n 行每两行反转其逻辑。第一反相器 283 反转第一极性控制信号 POL2a 以生成相位与第一极性控制信号 POL2a 相反的第三极性控制信号 POL2c。因此,将第三极性控制信号 POL2c 生成沿第一水平行 R1 和第二水平行 R2 具有表示数据电压的负(-)极性的逻辑,并且从第一行到第 n 行每两行反转其逻辑。

[0153] 第二 POL 生成电路 282 生成逻辑根据行计数信息 Lcnt 和帧计数信息 Fcnt 而反转的第一极性控制信号 POL2b。例如如图 7 和 15 所示,将第二极性控制信号 POL2b 生成沿

第一水平行 R1 具有表示数据电压的负 (-) 极性的低逻辑, 并且从第二行到第 n 行每两行反转其逻辑。第二反相器 284 反转第二极性控制信号 POL2b 以生成相位与第二极性控制信号 POL2b 相反的第四极性控制信号 POL2d。因此, 将第四极性控制信号 POL2d 生成为沿第一水平行 R1 具有表示数据电压的正 (+) 极性的高逻辑, 并且从第二行到第 n 行每两行反转其逻辑。

[0154] 复用器 285 例如响应于 2 比特的帧计数信息 Fcnt, 针对第 N 帧时段输出第一极性控制信号 POL2a, 并且针对第 (N+1) 帧时段输出第二极性控制信号 POL2b, 然后针对第 (N+2) 帧时段输出第三极性控制信号 POL2c, 而后针对第 (N+3) 帧时段输出第四极性控制信号 POL2d。

[0155] 可以通过复用器 274 来选择从 POL 生成电路 273 输出的第一到第四极性控制信号 POL2a 到 POL2d 中的任意一个和由定时控制器 261 的内部电路生成的基准极性控制信号 POL。复用器 274 根据连接至 POL 选择可选插脚的控制端子的逻辑值, 选择要向数据驱动电路 263 供应的极性控制信号 POL2a 到 POL2d、POL。该 POL 选择可选插脚连接至复用器 274 的控制端子, 并且可以通过制造商或用户选择性地连接至接地电压 GND 或电源电压 Vcc。例如, 如果 POL 选择可选插脚连接至接地电压和复用器 274 的控制端子, 则复用器 274 本身的控制端子被供应了选择控制信号 SEL“0”, 由此输出了基准极性控制信号 POL。如果 POL 选择可选插脚连接至电源电压 Vcc 和复用器 274 的控制端子, 则复用器 274 本身的控制端子被供应了选择控制信号 SEL“1”, 由此输出了来自 POL 生成电路 273 的第一到第四极性控制信号 POL2a 到 POL2d。复用器 274 的选择控制信号 SEL 可以被通过用户界面输入的用户选择信号来代替, 或者由根据数据的分析结果自动生成的选择控制信号来代替。

[0156] 图 29 和 30 是例示数据驱动电路 263 的示例性电路图。如图 29 和 30 所示, 数据驱动电路 263 包括多个集成电路 (“IC”), 每个 IC 都驱动 k 条数据线 D1 到 Dk (k 为小于 m 的整数)。每个 IC 都包括: 移位寄存器 291、数据寄存器 292、第一锁存器 293、第二锁存器 294、数字 / 模拟转换器 (下文中称为 “DAC”) 295、充电共享电路 296 以及输出电路 297。

[0157] 移位寄存器 291 根据源采样时钟 SSC 对来自定时控制器 261 的源起始脉冲 SSP 进行移位, 以生成采样信号。而且, 移位寄存器 291 对源起始脉冲 SSP 进行移位, 以向下一级 IC 的移位寄存器 291 发送进位信号 CAR。数据寄存器 292 临时地存储由定时控制器 261 划分的奇数数字视频数据 RGBodd 和偶数数字视频数据 RGBeven, 并且将存储的数据 RGBodd、RGBeven 供应给第一锁存器 293。第一锁存器 293 响应于从移位寄存器 291 顺序输入的采样信号对来自数据寄存器 292 的数字视频数据 RGBodd、RGBeven 进行采样、针对每一水平行来锁存数据 RGBodd、RGBeven, 并同时输出一水平行部分的数据。在锁存了从第一锁存器 293 输入的一水平行部分的数据之后, 在源输出使能信号 SOE 的低逻辑时段期间, 第二锁存器 294 输出与其它 IC 的第二锁存器 294 同时锁存的数字视频数据。

[0158] 如图 30 所示, DAC 295 包括: 被供应正伽马基准电压 GH 的 P 解码器 PDEC 301; 被供应负伽马基准电压 GL 的 N 解码器 NEDC 302; 响应于极性控制信号 POL/POL2a ~ POL2d 在 P 解码器 301 的输出与 N 解码器 302 的输出之间进行选择的第一到第四复用器 303a 到 303d; 以及响应于水平输出反转信号 HINV 对供应给第二和第四复用器 303b、303d 的控制端子的极性控制信号 POL/POL2a ~ POL2d 的逻辑进行反转的水平输出反转电路 304a、304b。P 解码器 301 对从第二锁存器 294 输入的数字视频数据进行解码, 以输出与数据的灰度级值

相对应的正伽马补偿电压,而 N 解码器 302 对从第二锁存器 294 输入的数字视频数据进行解码,以输出与数据的灰度级值相对应的负伽马补偿电压。

[0159] 复用器 303 包括由极性控制信号 POL/POL2a ~ POL2d 直接控制的第一和第三复用器 303a、303c,以及由水平输出反转电路 304a、304b 的输出控制的第二和第四复用器 303b、303d。第一复用器 303a 响应于供应给其本身的非反转控制端子的极性控制信号 POL/POL2a ~ POL2d,每两个水平时段在正伽马补偿电压和负伽马补偿电压之间交替地选择,并且输出所选的正 / 负伽马补偿电压作为模拟数据电压。第二复用器 303b 响应于供应给其本身的非反转控制端子的水平输出反转电路 304a 的输出,每两个水平时段在正伽马补偿电压和负伽马补偿电压之间交替地选择,并且输出所选的正 / 负伽马补偿电压作为模拟数据电压。第三复用器 303c 响应于供应给其本身的反转控制端子的极性控制信号 POL/POL2a ~ POL2d,每两个水平时段在正伽马补偿电压和负伽马补偿电压之间交替地选择,并且输出所选的正 / 负伽马补偿电压作为模拟数据电压。第四复用器 303d 响应于供应给其本身的反转控制端子的水平输出反转电路 304b 的输出,每两个水平时段在正伽马补偿电压和负伽马补偿电压之间交替地选择,并且输出所选的正 / 负伽马补偿电压作为模拟数据电压。

[0160] 水平输出反转电路 304a、304b 包括开关器件 S1、S2 以及反相器 304。水平输出反转电路 304a、304b 响应于水平极性反转信号 HINV,对供应给第二复用器 303b 的非反转控制端子和第四复用器 303d 的反转控制端子的选择控制信号的逻辑值进行控制。第一开关器件 S1 的输入端子连接至极性控制信号供应线 305,而第一开关器件 S1 的输出端子连接至第二或第四复用器 303b、303d 的反转 / 非反转控制端子。第一开关器件 S1 的非反转控制端子连接至水平输出反转信号供应线 306。第二开关器件 S2 的输入端子连接至极性控制信号供应线 305,而第二开关器件 S2 的输出端子连接至反相器 304。第二开关器件 S2 的反转控制端子连接至水平输出反转信号供应线 306。反相器 304 连接至第二开关器件 S2 的输出端子和第二或第四复用器 303b、303d 的反转 / 非反转控制端子。

[0161] 如图 25、31 以及 32 所示,如果水平输出反转信号 HINV 处于高逻辑电平,则第二开关器件 S2 接通,而第一开关器件 S1 断开。于是,第二复用器 303b 的非反转控制端子被供应了反转的极性控制信号 POL/POL2a ~ POL2d,而第四复用器 303d 的反转控制端子也被供应了反转的极性控制信号 POL/POL2a ~ POL2d。结果,如果极性控制信号 POL/POL2a ~ POL2d 处于高逻辑电平且水平输出反转信号 HINV 处于高逻辑电平,则第二复用器 303b 输出来自 N 解码器 302 的负伽马补偿电压,作为要供应给第 (4i+2) 数据线 D2、D6、...、Dm-2 的数据电压,而第四复用器 303d 输出来自 P 解码器 301 的正伽马补偿电压,作为要供应给第 (4i+4) 数据线 D4、D8、...、Dm 的数据电压。如果极性控制信号 POL/POL2a ~ POL2d 处于低逻辑电平且水平输出反转信号 HINV 处于高逻辑电平,则第二复用器 303b 输出来自 P 解码器 301 的正伽马补偿电压,作为要供应给第 (4i+2) 数据线 D2、D6、...、Dm-2 的数据电压,而第四复用器 303d 输出来自 N 解码器 302 的负伽马补偿电压,作为要供应给第 (4i+4) 数据线 D4、D8、...、Dm 的数据电压。

[0162] 如果水平输出反转信号 HINV 处于低逻辑电平,则第一开关器件 S1 接通,而第二开关器件 S2 断开。于是,第二复用器 303b 的非反转控制端子被供应了未反转的极性控制信号 POL/POL2a ~ POL2d,而第四复用器 303d 的反转控制端子也被供应了未反转的极性控制信号 POL/POL2a ~ POL2d。结果,如果极性控制信号 POL/POL2a ~ POL2d 处于高逻辑电平

且水平输出反转信号 HINV 处于低逻辑电平,则第二复用器 303b 输出来自 P 解码器 301 的正伽马补偿电压,作为要供应给第 $(4i+2)$ 数据线 D2、D6、 $\cdots$ 、D $m-2$ 的数据电压,而第四复用器 303d 输出来自 N 解码器 302 的负伽马补偿电压,作为要供应给第 $(4i+4)$ 数据线 D4、D8、 $\cdots$ 、D m 的数据电压。如果极性控制信号 POL/POL2a $\sim$ POL2d 处于低逻辑电平且水平输出反转信号 HINV 处于低逻辑电平,则第二复用器 303b 输出来自 N 解码器 302 的负伽马补偿电压,作为要供应给第 $(4i+2)$ 数据线 D2、D6、 $\cdots$ 、D $m-2$ 的数据电压,而第四复用器 303d 输出来自 P 解码器 301 的正伽马补偿电压,作为要供应给第 $(4i+4)$ 数据线 D4、D8、 $\cdots$ 、D m 的数据电压。因此,可以通过本发明,随着利用水平输出反转信号 HINV 和极性控制信号 POL/POL2a $\sim$ POL2d 的水平双点和垂直双点反转的极性模式来控制要供应给液晶单元的数据电压。

[0163] 图 31 表示了根据本发明第五实施方式的数据电压的极性模式的另一例子。出于示例的目的,图 31 例示了针对第 N 个到第 $(N+3)$ 帧时段向 8×7 液晶单元供应的数据电压的极性。如图 31 所示,针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压。针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压。针对第 N 帧时段,从第 $(N-1)$ 帧时段 (未示出,但会具有与第 $(N+3)$ 帧时段相同的极性模式) 起被充入同一极性的数据电压的第一液晶单元组包括布置在第 $(4i+1)$ 和第 $(4i+3)$ 垂直行 C1、C3、C5、C7 上的液晶单元。另外,针对第 N 帧时段,被充入极性与第 $(N-1)$ 帧时段相反的数据电压的第二液晶单元组包括布置在第 $(4i+2)$ 和第 $(4i+4)$ 垂直行 C2、C4、C6、C8 上的液晶单元。

[0164] 针对第 $(N+1)$ 帧时段,沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应负 (-) 数据电压。针对第 $(N+1)$ 帧时段,沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应正 (+) 数据电压。针对第 $(N+1)$ 帧时段,第一液晶单元组的液晶单元在每一行和每一列方向上第二液晶单元组的液晶单元交替地排列。

[0165] 针对第 $(N+2)$ 帧时段,沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+4)$ 水平行 R1、R4、R5 上的液晶单元供应负 (-) 数据电压。针对第 $(N+2)$ 帧时段,沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+2)$ 和第 $(4j+3)$ 水平行 R2、R3、R6、R7 上的液晶单元供应正 (+) 数据电压。针对第 $(N+2)$ 帧时段,从第 $(N+1)$ 帧时段起被充入同一极性的数据电压的第一液晶单元组包括布置在第 $(4i+1)$ 和

第 $(4i+3)$ 垂直行 C1、C3、C5、C7 上的液晶单元。另外,针对第 $(N+2)$ 帧时段,被充入极性与第 $(N+1)$ 帧时段的相反的数据电压的第二液晶单元组包括布置在第 $(4i+2)$ 和第 $(4i+4)$ 垂直行 C2、C4、C6、C8 上的液晶单元。

[0166] 针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压。针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压。针对第 $(N+3)$ 帧时段,第一液晶单元组的液晶单元在水平方向和垂直方向上都与第二液晶单元组的液晶单元交替地排列。

[0167] 在第 $(N+4)$ 帧时段中,向液晶单元供应极性模式与第 N 帧时段相同的数据电压。在第 $(N+5)$ 帧时段中,向液晶单元供应极性模式与第 $(N+1)$ 帧时段相同的数据电压。在第 $(N+6)$ 帧时段中,向液晶单元供应极性模式与第 $(N+2)$ 帧时段相同的数据电压。在第 $(N+7)$ 帧时段中,向液晶单元供应极性模式与第 $(N+3)$ 帧时段相同的数据电压。

[0168] 图 33 是例示根据本发明第六实施方式的液晶显示装置的示例性驱动方法的流程图。如图 33 所示,根据本发明第六实施方式的液晶显示装置的示例性驱动方法对输入数据进行分析,并确定该输入数据是否为有可能发生 DC 残像的数据,如隔行数据或滚动数据 (S331, S332)。在步骤 S332 中,如果当前输入数据被视为有可能发生 DC 残像的数据,则本发明针对每一帧时段顺序地生成第一到第四极性控制信号 POL2a 到 POL2d,并且在两帧时段之间将第一液晶单元组的数据电压驱动频率控制为低于第二液晶单元组的数据电压驱动频率。而且,生成水平输出反转信号 HINV,该信号将要充入水平相邻液晶单元中的数据的极性控制为针对每一帧时段都不同 (S333)。在步骤 S332 中,如果当前输入数据被视为不生成 DC 残像的数据,则生成在所有帧时段中针对每一帧时段而反转极性的基准极性控制信号 POL,该信号将第一和第二液晶单元组的数据电压驱动频率控制为相同 (S334)。

[0169] 图 34 例示了根据本发明第六实施方式的示例性液晶显示装置。如图 34 所示,根据本发明第六实施方式的液晶显示装置包括视频源 265、液晶显示板 260、图像分析电路 341、定时控制器 261、逻辑电路 342、数据驱动电路 263 以及选通驱动电路 264。在这个示例性实施方式中,视频源 265、液晶显示板 260、定时控制器 261、数据驱动电路 263 以及选通驱动电路 264 与前述实施方式基本上相同。因此,用相同标号来表示相同组件,并且省略了对其的详细说明。

[0170] 图像分析电路 341 确定当前输入图像的数字视频数据是否为有可能发生 DC 残像的数据。图像分析电路 341 对一帧图像中的相邻行之间的数据进行比较,如果行之间的数据大于指定阈值,则将当前输入数据确定为隔行数据。而且,图像分析电路 341 以帧为单位对每个像素的数据进行比较,并且检测显示图像中的运动图片和该运动图片的速度。如果该图片以预设速度移动,则将包括该运动图片的帧数据视为滚动数据。基于图像分析的结果,图像分析电路 341 生成表示存在隔行数据或滚动数据的选择信号 SEL2,并且利用该选择信号 SEL2 例如如图 11 所示来控制逻辑电路 342。

[0171] 逻辑电路 342 响应于来自图像分析电路 341 的选择信号 SEL2 的第一逻辑值,如图 31 所示顺序地生成第一到第四极性控制信号 POL2a 到 POL2d,并且生成水平输出反转信号 HINV。而且,逻辑电路 342 响应于选择信号 SEL2 的第二逻辑值,在输入不是隔行数据或滚动数据的数据的情况下向数据驱动电路 263 发送基准极性控制信号 POL。

[0172] 数据驱动电路 263 在定时控制器 261 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存,响应于来自逻辑电路 342 的极性控制信号 POL/POL2a ~ POL2d 将数字视频数据 RGBodd、RGBeven 转换成正 / 负伽马补偿电压,以生成正 / 负模拟数据电压,接着,将该数据电压供应给数据线 D1 到 Dm。数据驱动电路 263 响应于来自逻辑电路 342 的极性控制信号 POL/POL2a ~ POL2d,利用极性模式来反转数据电压的极性,由此在列方向上移位数据电压的极性。而且,数据驱动电路 263 响应于来自逻辑电路 342 的水平输出反转信号 HINV,在行方向上移位数据电压的极性。可以将定时控制器 261、图像分析电路 341 以及逻辑电路 342 集成在一个芯片中。

[0173] 图 35 例示了根据本发明第七实施方式的供应给液晶显示装置的数据电压的示例性极性模式。出于示例的目的,图 35 例示了针对第 N 个到第 (N+3) 帧时段向 8×7 液晶单元供应的数据电压的极性。

[0174] 针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 (其中, i 为正整数) C1、C4、C5、C8 向布置奇数水平行 R1、R3、R5、R7 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在奇数水平行 R1、R3、R5、R7 上的液晶单元供应负 (-) 数据电压。针对第 N 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应正 (+) 数据电压。针对第 N 帧时段,用于防止 DC 残像的第一液晶单元组包括布置在偶数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括在布置奇数垂直行上的液晶单元。

[0175] 针对第 (N+1) 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在奇数水平行 R1、R3、R5、R7 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在奇数水平行 R1、R3、R5、R7 上的液晶单元供应负 (-) 数据电压。针对第 (N+1) 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应正 (+) 数据电压。针对第 (N+1) 帧时段,用于防止 DC 残像的第一液晶单元组包括布置在奇数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括布置在偶数垂直行上的液晶单元。

[0176] 针对第 (N+2) 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在奇数水平行 R1、R3、R5、R7 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在奇数水平行 R1、R3、R5、R7 上的液晶单元供应正 (+) 数据电压。针对第 (N+2) 帧时段,沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在偶数水平行 R2、R4、R6 上的液晶单元供应负 (-) 数据电压。针对第 (N+2) 帧时段,用于防止 DC 残像的第一液晶单元组包括布置在偶数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括布置在奇数垂直行上的液晶单元。

[0177] 针对第(N+3)帧时段,沿第(4i+1)和第(4i+2)垂直行C1、C2、C5、C6向布置在奇数水平行R1、R3、R5、R7上的液晶单元供应负(-)数据电压,并且沿第(4i+3)和第(4i+4)垂直行C3、C4、C7、C8向布置在奇数水平行R1、R3、R5、R7上的液晶单元供应正(+)数据电压。针对第(N+3)帧时段,沿第(4i+1)和第(4i+2)垂直行C1、C2、C5、C6向布置在偶数水平行R2、R4、R6上的液晶单元供应正(+)数据电压,并且沿第(4i+3)和第(4i+4)垂直行C3、C4、C7、C8向布置在偶数水平行R2、R4、R6上的液晶单元供应负(-)数据电压。针对第(N+3)帧时段,用于防止DC残像的第一液晶单元组包括布置在奇数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括布置在偶数垂直行上的液晶单元。

[0178] 图36到38例示了根据本发明第七实施方式的示例性液晶显示装置。如图36所示,根据本发明第七实施方式的示例性液晶显示装置包括视频源365、液晶显示板360、定时控制器361、数据驱动电路363以及选通驱动电路364。视频源365包括用于存储隔行数据的行存储器366。视频源365、液晶显示板360以及选通驱动电路364与前述实施方式基本上相同。由此,省略了对其的详细说明。

[0179] 定时控制器361接收定时信号(如垂直/水平同步信号Vsync、Hsync、数据使能、时钟信号CLK以及其它信号),以生成用于控制选通驱动电路364和数据驱动电路363的操作定时的控制信号。控制信号包括选通定时控制信号,如选通起始脉冲GSP、选通移位时钟脉冲GSC、选通输出使能信号GOE以及其它控制信号。而且,控制信号包括源起始脉冲SSP、源采样时钟SSC、源输出使能信号SOE、基准极性控制信号POL以及水平输出反转信号HINV。选通起始脉冲GSP表示当显示画面时在第一垂直时段中开始扫描的起始水平行。选通移位时钟脉冲GSC被输入至选通驱动电路364内的移位寄存器并且被生成成为具有与TFT的导通时段相对应的脉冲宽度,作为用于顺序地移位选通起始脉冲GSP的定时控制信号。选通输出使能信号GOE表示选通驱动电路364的输出。源起始脉冲SSP表示第一水平行中要显示数据的起始像素。源采样时钟SSC表示基于上升沿和下降沿在数据驱动电路363内对数据进行的锁存操作。源输出使能信号SOE表示数据驱动电路363的输出。极性控制信号POL2表示要供应给液晶显示板360的液晶单元C1c的数据电压的极性。极性控制信号POL2的逻辑针对每个水平时段而反转,如图35所示。水平输出反转信号HINV是用于通过反转数据驱动电路363的一些输出来针对每个帧时段而对数据电压的水平极性模式进行移位的控制信号。

[0180] 定时控制器361将输入的数字视频数据RGB分成奇数像素数据RGBodd和偶数像素数据RGBeven,以降低数字视频数据的发送频率并将该数据供应给数据驱动电路363。数据驱动电路363在定时控制器361的控制下对数字视频数据RGBodd、RGBeven进行锁存,将该数字视频数据转换成模拟正/负伽马补偿电压,然后将极性根据极性控制信号POL2和水平输出反转信号HINV而选择的数据电压供应给数据线D1到Dm。数据驱动电路363响应于极性控制信号POL2来选择要向布置在垂直方向上的液晶单元供应的数据电压的极性。而且,数据驱动电路363根据水平输出反转信号HINV来选择要向布置在水平方向上的液晶单元供应的数据电压的极性。针对第N和第(N+2)帧时段,将水平输出反转信号HINV生成为具有高逻辑H。数据驱动电路363响应于该水平输出反转信号,如图35所示将要供应给布置在水平方向的四个液晶单元的数据电压的极性控制为“+--+”或“-+--”。针对第(N+1)和第(N+3)帧时段,将水平输出反转信号HINV生成为具有低逻辑L。数据驱动电路363响

应于该水平输出反转信号,如图 35 所示将要供应给布置在行方向的四个液晶单元的数据电压的极性控制为“++--”或“--++”。

[0181] 图 37 和 38 是例示数据驱动电路 363 的示例性电路图。如图 37 和 38 所示,数据驱动电路 363 包括多个集成电路 (“IC”),每个 IC 都驱动 k 条数据线 D1 到 Dk(k 为小于 m 的整数)。每个 IC 都包括移位寄存器 371、数据寄存器 372、第一锁存器 373、第二锁存器 374、DAC 375、充电共享电路 376 以及输出电路 377。

[0182] 移位寄存器 371 根据源采样时钟 SSC 对来自定时控制器 361 的源起始脉冲 SSP 进行移位,以生成采样信号。而且,移位寄存器 371 对源起始脉冲 SSP 进行移位,以向下一级 IC 的移位寄存器 371 发送进位信号 CAR。数据寄存器 372 临时地存储由定时控制器 361 划分的奇数数字视频数据 RGBodd 和偶数数字视频数据 RGBeven,并且将所存储的数据 RGBodd、RGBeven 供应给第一锁存器 373。第一锁存器 373 响应于从移位寄存器 371 顺序输入的采样信号对来自数据寄存器 372 的数字视频数据 RGBodd、RGBeven 进行采样、对数据 RGBodd、RGBeven 进行锁存,并同时输出锁存的数据。在锁存了从第一锁存器 373 输入的数据之后,针对源输出使能信号 SOE 的低逻辑时段,第二锁存器 374 输出与其它 IC 的第二锁存器 374 同时锁存的数字视频数据。

[0183] 如图 38 所示,DAC 375 包括:被供应正伽马基准电压 GH 的 P 解码器 PDEC 381、被供应负伽马基准电压 GL 的 N 解码器 NEDC 382、响应于极性控制信号 POL2 从 P 解码器 381 的输出与 N 解码器 382 的输出中进行选择的第一到第四复用器 383a 到 383d,以及响应于水平输出反转信号 HINV 对供应给复用器 383a 到 383d 的控制端子的选择控制信号的逻辑进行反转的水平输出反转电路 384a、384b。P 解码器 381 对从第二锁存器 374 输入的数字视频数据进行解码,以输出与数据的灰度级值相对应的正伽马补偿电压,而 N 解码器 382 对从第二锁存器 374 输入的数字视频数据进行解码,以输出与数据的灰度级值相对应的负伽马补偿电压。

[0184] 复用器 383a 到 383d 包括:向连接至第 (4i+1) 数据线 D1、D5、D9、...、Dm-3 的输出信道输出数据电压的第 (4i+1) 复用器 383a、向连接至第 (4i+2) 数据线 D2、D6、D10、...、Dm-2 的输出信道输出数据电压的第 (4i+2) 复用器 383b、向连接至第 (4i+3) 数据线 D3、D7、D11、...、Dm-1 的输出信道输出数据电压的第 (4i+3) 复用器 383c,以及向连接至第 (4i+4) 数据线 D4、D8、D12、...、Dm 的输出信道输出数据电压的第 (4i+4) 复用器 383d。第 (4i+1) 复用器 383a 响应于极性控制信号 POL2 的非反转逻辑值,选择正数据电压与负数据电压中的任意一个。第 (4i+2) 复用器 383b 响应于逻辑值经第一水平输出反转电路 384a 选择性反转了的极性控制信号 POL2 的反转逻辑值,选择正数据电压与负数据电压中的任意一个。第 (4i+3) 复用器 383c 响应于极性控制信号 POL2 的反转逻辑值,选择正数据电压与负数据电压中的任意一个。第 (4i+4) 复用器 383d 响应于逻辑值经第二水平输出反转电路 384b 选择性反转了的极性控制信号 POL2 的非反转逻辑值,选择正数据电压与负数据电压中的任意一个。

[0185] 水平输出反转电路 384a、384b 包括:第一水平输出反转电路 384a,其选择性地反转供应给第 (4i+2) 复用器 383b 的反转控制端子的极性控制信号 POL2;和第二水平输出反转电路 384b,其选择性地反转供应给第 (4i+4) 复用器 383d 的非反转控制端子的极性控制信号 POL2。第一水平输出反转电路 384a 包括被并行供应极性控制信号 POL2 的第一和第

二开关器件 S1、S2,和连接在第二开关器件 S2 与第 $(4i+2)$ 复用器 383b 的反转控制端子之间的第一反相器 385a。第一水平输出反转电路 384a 响应于高逻辑 H 的水平输出反转信号 HINV,针对第 N 个和第 $(N+2)$ 帧时段使供应给第 $(4i+2)$ 复用器 383b 的反转控制端子的极性控制信号的逻辑保持不变,而针对第 $(N+1)$ 和第 $(N+3)$ 帧时段使供应给第 $(4i+2)$ 复用器 383b 的反转控制端子的极性控制信号 POL2 的逻辑发生反转。

[0186] 第二水平输出反转电路 384b 包括被并行供应极性控制信号 POL2 的第三和第四开关器件 S3、S4,和连接在第四开关器件 S4 与第 $(4i+4)$ 复用器 383d 的反转控制端子之间的第二反相器 385b。第三开关器件 S3 响应于水平输出反转信号 HINV 的高逻辑 H 而接通,并且向第 $(4i+4)$ 复用器 383d 的非反转控制端子供应极性控制信号 POL2。第四开关器件 S4 响应于水平输出反转信号 HINV 的低逻辑 L 而接通,并且向第二反相器 385b 供应极性控制信号 POL2,由此,向第 $(4i+4)$ 复用器 383d 的非反转控制端子供应了反转的极性控制信号 POL2。因此,第二水平输出反转电路 384b 响应于高逻辑 H 的水平输出反转信号 HINV,针对第 N 和第 $(N+2)$ 帧时段使供应给第 $(4i+4)$ 复用器 383d 的非反转控制端子的极性控制信号的逻辑保持不变,而针对第 $(N+1)$ 和第 $(N+3)$ 帧时段使供应给第 $(4i+4)$ 复用器 383d 的反转控制端子的极性控制信号 POL2 的逻辑发生反转。

[0187] 图 39 是例示用于控制图 38 的电路的水平输出反转信号和极性控制信号 POL2 的示例性波形图。如图 35 和 38 所示,极性控制信号 POL2 的逻辑针对每个水平时段而反转,水平输出反转信号 HINV 的逻辑针对每个水平时段而反转。因此,如图 35 所示,驱动液晶单元在列方向上被垂直单点反转方法 V1dot 驱动,而在行方向上被水平双点反转方法 H2dot 驱动。如图所示,针对每一帧通过水平输出反转信号在行方向上对数据电压的极性进行移位。

[0188] 图 40 是例示根据本发明第八实施方式的液晶显示装置的示例性驱动方法。如图 40 所示,根据本发明第八实施方式的液晶显示装置的示例性驱动方法对输入数据进行分析,并且确定该输入数据是否为有可能发生 DC 残像的数据,如隔行数据或滚动数据 (S401, S402)。在步骤 S402 中,如果当前输入数据被视为有可能发生 DC 残像的数据,则本发明使能水平输出反转信号 HINV (S403)。在步骤 S402 中,如果当前输入数据被视为不会生成 DC 残像的数据,则本发明禁能水平输出反转信号 HINV,以针对每一帧时段对充入在所有液晶单元中的数据电压的极性进行反转 (S404)。

[0189] 图 41 例示了根据本发明第八实施方式的示例性液晶显示装置。如图 41 所示,根据本发明第八实施方式的示例性液晶显示装置包括视频源 365、液晶显示板 360、图像分析电路 412、定时控制器 411、数据驱动电路 363 以及选通驱动电路 364。在这个示例性实施方式中,视频源 365、液晶显示板 360、数据驱动电路 363 以及选通驱动电路 364 与前述实施方式基本上相同。因此,用相同标号来表示相同组件,并且省略了对其的详细说明。

[0190] 图像分析电路 412 判断当前输入图像的数字视频数据是否为有可能发生 DC 残像的数据。图像分析电路 412 对一帧图像中的相邻行之间的数据进行比较,如果行之间的数据大于指定阈值,则将当前输入数据视为隔行数据。而且,图像分析电路 412 以帧为单位来比较每个像素的数据,并且检测显示图像中的运动图片和该运动图片的速度。如果该图片以预设速度移动,则将包括该运动图片的帧数据视为滚动数据。根据图像分析的结果,图像分析电路 412 向定时控制器 411 供应表示存在隔行数据或滚动数据的信号。

[0191] 定时控制器 411 接收定时信号（如垂直 / 水平同步信号 V_{sync} 、 H_{sync} 、数据使能、时钟信号 CLK 以及其它信号），以生成用于控制选通驱动电路 364 和数据驱动电路 363 的操作定时的控制信号。在数据定时控制信号当中，极性控制信号 POL2 表示要供应给液晶显示板 360 的液晶单元 Clc 的数据电压的极性。如图 35 所示，极性控制信号 POL2 的逻辑针对每个水平时段而反转。当图像分析电路 412 检测到有可能发生 DC 残像的数据时从定时控制器 411 生成水平输出反转信号 HINV，并且如图 35、38 以及 39 所示，对供应给两条水平相邻数据线的数据电压中的任意一个的极性进行反转，然后针对每一帧时段在水平方向上逐个点地移位数据电压的极性。

[0192] 数据驱动电路 363 在定时控制器 411 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存，并将该数字视频数据转换成正 / 负伽马补偿电压。当输入了有可能发生 DC 残像的数据时，数据驱动电路 363 根据极性控制信号 POL2 和水平输出反转信号 HINV，如图 35 所示，向数据线 D1 到 Dm 供应极性通过水平双点和垂直单点反转方法改变了的数据电压。当输入了不会生成 DC 残像的数据时，数据驱动电路 363 仅利用极性控制信号 POL2 来确定数据电压的极性。

[0193] 图 42 是根据本发明第七和第八实施方式供应给液晶显示装置的数据电压的另一示例性极性模式。出于示例的目的，图 42 例示了针对第 N 到第 (N+3) 帧时段向 8×7 液晶单元供应的数据电压的极性。如图 42 所示，针对第 N 帧时段，沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行（其中，j 为正整数）R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压，并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压。针对第 N 帧时段，沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压，并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压。针对第 N 帧时段，用于防止 DC 残像的第一液晶单元组包括布置在偶数垂直行上的液晶单元，而用于防止闪烁的第二液晶单元组包括布置在奇数垂直行上的液晶单元。

[0194] 针对第 (N+1) 帧时段，沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压，并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压。针对第 (N+1) 帧时段，沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压，并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C6、C7 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压。针对第 (N+1) 帧时段，用于防止 DC 残像的第一液晶单元组包括布置在奇数垂直行上排列的液晶单元，而用于防止闪烁的第二液晶单元组包括布置在偶数垂直行上的液晶单元。

[0195] 针对第 (N+2) 帧时段，沿第 $(4i+1)$ 和第 $(4i+4)$ 垂直行 C1、C4、C5、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压，并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压。针对第 (N+2) 帧时段，沿第 $(4i+1)$ 和第 $(4i+4)$

垂直行 C1、C4、C5、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+2)$ 和第 $(4i+3)$ 垂直行 C2、C3、C6、C7 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压。针对第 $(N+2)$ 帧时段,用于防止 DC 残像的第一液晶单元组包括布置在偶数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括布置在奇数垂直行上的液晶单元。

[0196] 针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应负 (-) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+1)$ 和第 $(4j+2)$ 水平行 R1、R2、R5、R6 上的液晶单元供应正 (+) 数据电压。针对第 $(N+3)$ 帧时段,沿第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应正 (+) 数据电压,并且沿第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 向布置在第 $(4j+3)$ 和第 $(4j+4)$ 水平行 R3、R4、R7 上的液晶单元供应负 (-) 数据电压。针对第 $(N+3)$ 帧时段,用于防止 DC 残像的第一液晶单元组包括布置在奇数垂直行上的液晶单元,而用于防止闪烁的第二液晶单元组包括布置在偶数垂直行上的液晶单元。通过逻辑每两个水平时段发生反转的极性控制信号 POL2 和逻辑针对每一帧时段而反转的水平输出反转信号 HINV 来控制图 42 的数据电压的极性。

[0197] 图 43A 到 45B 例示了根据本发明第九实施方式的供应给液晶显示装置的数据电压的多种示例性极性模式。如图 43A 和 43B 所示,针对第 $(4i+1)$ 帧时段 (其中, i 为正整数),第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间,并且包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c,和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c。

[0198] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了相同极性的数据电压。为此,在第 $(4i+1)$ 帧时段期间生成的第一极性控制信号 POLa 的极性与两个水平同步信号相对地每两个水平时段发生反转。数据驱动电路响应于第一极性控制信号 POLa 通过两个相邻输出信道来输出相同极性的数据电压,并且针对每两个输出信道来反转该数据电压的极性,以针对第 $(4i+1)$ 帧时段向两个水平相邻的液晶单元供应相同极性的数据电压。而且,数据驱动电路响应于第一极性控制信号 POLa 每两个水平时段来反转数据电压的极性,以针对第 $(4i+1)$ 帧时段每两个水平时段来反转该数据电压的极性。针对第 $(4i+1)$ 帧时段,通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0199] 针对第 $(4i+2)$ 帧时段,第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之

间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c, 和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c。

[0200] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。为此, 在第 $(4i+2)$ 帧时段期间生成的第二极性控制信号 POLb 的极性针对每个水平时段而反转。数据驱动电路响应于第二极性控制信号 POLb 通过相邻输出信道来输出极性彼此不同的数据电压, 并且针对每个水平时段来反转该数据电压的极性, 以在第 $(4i+2)$ 帧时段期间在垂直和水平方向中的每一个上针对每个液晶单元来反转数据电压的极性。针对第 $(4i+2)$ 帧时段, 通过水平单点反转 (H1D) 方法和垂直单点反转 (V1D) 方法来驱动第一和第二液晶单元组。

[0201] 针对第 $(4i+3)$ 帧时段, 第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c, 并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c, 和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c。

[0202] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了相同极性的数据电压。针对第 $(4i+3)$ 帧时段分别向第一和第二液晶单元组的液晶单元供应的数据电压的极性与针对第 $(4i+1)$ 帧时段而生成的数据电压的极性相反。为此, 在第 $(4i+3)$ 帧时段期间生成的第三极性控制信号 POLc 的极性每两个水平时段发生反转, 并且其相位与第一极性控制信号 POLa 相比发生了反转。数据驱动电路响应于第三极性控制信号 POLc 通过两个相邻输出信道来输出相同极性的数据电压, 并且针对每两个输出信道来反转该数据电压的极性, 以针对第 $(4i+3)$ 帧时段向两个水平相邻液晶单元供应相同极性的数据电压。而且, 数据驱动电路响应于第三极性控制信号 POLc 针对每两个水平时段来反转数据电压的极性, 以针对第 $(4i+3)$ 帧时段每两个水平时段反转该数据电压的极性。针对第 $(4i+3)$ 帧时段, 通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0203] 针对第 $(4i+4)$ 帧时段, 第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c, 并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 C1c, 和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 C1c。

[0204] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶

单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。针对第 $(4i+4)$ 帧时段向第一和第二液晶单元组的每一个液晶单元供应的数据电压的极性与针对第 $(4i+2)$ 帧时段而生成的数据电压的极性相反。为此,在第 $(4i+4)$ 帧时段期间生成的第四极性控制信号 POLd 的极性针对每个水平时段发生反转,并且其相位与第二极性控制信号 POLb 相比发生了反转。数据驱动电路响应于第四极性控制信号 POLd 通过相邻输出信道来输出极性彼此不同的数据电压,并且针对每个水平时段来反转该数据电压的极性,以在第 $(4i+4)$ 帧时段期间在垂直和水平方向中的每一个上针对每个液晶单元来反转数据电压的极性。针对第 $(4i+4)$ 帧时段,通过水平单点反转 (H1D) 方法和垂直单点反转 (V1D) 方法来驱动第一和第二液晶单元组。

[0205] 如图 44A 和 44B 所示,针对第 $(4i+1)$ 帧时段,第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。

[0206] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。为此,在第 $(4i+1)$ 帧时段期间生成的第一极性控制信号 POLa 的极性针对每个水平时段而反转。数据驱动电路响应于第一极性控制信号 POLa 通过相邻输出信道来输出极性彼此不同的数据电压,并且针对每个水平时段来反转该数据电压的极性,以在第 $(4i+1)$ 帧时段期间在垂直和水平方向中的每一个上针对每个液晶单元来反转数据电压的极性。针对第 $(4i+1)$ 帧时段,通过水平单点反转 (H1D) 方法和垂直单点反转 (V1D) 方法来驱动第一和第二液晶单元组。

[0207] 针对第 $(4i+2)$ 帧时段,第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上设置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。

[0208] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了相同极性的数据电压。为此,在第 $(4i+2)$ 帧时段期间生成的第二极性控制信号 POLb 的极性每两个水平时段发生反转。数据驱动电路响应于第二极性控制信号 POLb 通过两个相邻输出信道来输出相同极性的数

据电压,并且针对每两个输出信道来反转该数据电压的极性,以针对第 $(4i+2)$ 帧时段向两个水平相邻液晶单元供应相同极性的数据电压。而且,数据驱动电路响应于第二极性控制信号 POLb 针对每两个水平时段来反转数据电压的极性,以针对第 $(4i+2)$ 帧时段每两个水平时段来反转该数据电压的极性。针对第 $(4i+2)$ 帧时段,通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0209] 针对第 $(4i+3)$ 帧时段,第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。

[0210] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。针对第 $(4i+3)$ 帧时段向第一和第二液晶单元组中的每一个液晶单元供应的数据电压的极性与针对第 $(4i+1)$ 帧时段而生成的数据电压的极性相反。为此,在第 $(4i+3)$ 帧时段期间生成的第三极性控制信号 POLc 的极性针对每个水平时段而发生反转,并且被生成为与第一极性控制信号 POLa 相比具有反转的逻辑。数据驱动电路响应于第三极性控制信号 POLc 通过相邻输出信道来输出极性彼此不同的数据电压,并且针对每个水平时段来反转该数据电压的极性,以在第 $(4i+3)$ 帧时段期间在垂直和水平方向中的每一个上针对每个液晶单元来反转数据电压的极性。针对第 $(4i+3)$ 帧时段,通过水平单点反转 (H1D) 方法和垂直单点反转 (V1D) 方法来驱动第一和第二液晶单元组。

[0211] 针对第 $(4i+4)$ 帧时段,第一液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,并且包括沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+2)$ 和第 $(4i+3)$ 水平行 L2、L3、L6、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,和沿第 $(4i+1)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。

[0212] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×2 液晶单元的单位来限定。 2×2 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了相同极性的数据电压。针对第 $(4i+4)$ 帧时段分别向第一和第二液晶单元组的液晶单元供应的数据电压的极性与针对第 $(4i+2)$ 帧时段生成的数据电压的极性相反。为此,在第 $(4i+4)$ 帧时段期间生成的第四极性控制信号 POLd 的极性每两个水平时段发生反转,并且被生成为与第二极性控制信号 POLb 相比具有反转的逻辑。数据驱动电路响应于第四极性控制信号 POLd 通过两个相邻输出信道来输出相同极性的数据电压,并且针对每两个输出信道来反转该数据电压的极性,以针对第 $(4i+4)$ 帧时段向两个水平相邻液晶单元供应相同极性的数据电压。而且,数据驱

动电路响应于第四极性控制信号 POLd 针对每两个水平时段来反转数据电压的极性,以针对第 $(4i+4)$ 帧时段每两个水平时段来反转该数据电压的极性。针对第 $(4i+4)$ 帧时段,通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0213] 如图 45A 和 45B 所示,针对第 $(4i+1)$ 帧时段,第一液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,并且包括沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,和沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。

[0214] 第一和第二液晶单元组中的每一个例如都由水平方向上相邻的 2×1 液晶单元的单位来限定。 2×1 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。为此,在第 $(4i+1)$ 帧时段期间生成的第一极性控制信号 POLa 的极性每两个水平时段发生反转。数据驱动电路针对第 $(4i+1)$ 帧时段向水平相邻液晶单元供应极性彼此不同的数据电压,并且响应于第一极性控制信号 POLa 来反转该数据电压的极性,以针对每两个水平时段来反转数据电压的极性。针对第 $(4i+1)$ 帧时段,通过水平单点反转 (H1D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0215] 针对第 $(4i+2)$ 帧时段,第一液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc,并且包括沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,和沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。

[0216] 第一和第二液晶单元组中的每一个例如都由水平方向上相邻的 2×1 液晶单元的单位来限定。 2×1 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。为此,在第 $(4i+2)$ 帧时段期间生成的第二极性控制信号 POLb 的极性每两个水平时段发生反转,并且被生成为与第一极性控制信号 POLa 相比具有和一个水平时段一样多的相位差。数据驱动电路针对第 $(4i+2)$ 帧时段向水平相邻液晶单元供应极性彼此不同的数据电压,并且响应于第二极性控制信号 POLb 来反转该数据电压的极性,以针对每两个水平时段来反转数据电压的极性。针对第 $(4i+2)$ 帧时段,通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0217] 针对第 $(4i+3)$ 帧时段,第一液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc,并且包括沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之

间。第二液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc, 和沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。

[0218] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×1 液晶单元的单位来限定。 2×1 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。针对第 $(4i+3)$ 帧时段分别向第一和第二液晶单元组中的液晶单元供应的数据电压的极性与针对第 $(4i+1)$ 帧时段生成的数据电压的极性相反。为此, 在第 $(4i+3)$ 帧时段期间生成的第三极性控制信号 POLc 的极性每两个水平时段发生反转, 并且被生成为与第一极性控制信号 POLa 相比具有反转的逻辑。数据驱动电路响应于第三极性控制信号 POLc 通过两个相邻输出信道来输出相同极性的数据电压, 并且针对每两个输出信道来反转该数据电压的极性, 以针对第 $(4i+3)$ 帧时段向两个水平相邻液晶单元供应相同极性的数据电压。而且, 数据驱动电路针对第 $(4i+3)$ 帧时段向水平相邻的液晶单元供应极性彼此不同的数据电压, 并且响应于第三极性控制信号 POLc 来反转该数据电压的极性, 以针对每两个水平时段来反转数据电压的极性。针对第 $(4i+3)$ 帧时段, 通过水平单点反转 (H1D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0219] 针对第 $(4i+4)$ 帧时段, 第一液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc, 并且包括沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L2、L4、L6 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc。第二液晶单元组在垂直和水平方向上布置在第一液晶单元组之间。第二液晶单元组包括沿第 $(4i+1)$ 和第 $(4i+3)$ 水平行 L1、L3、L5、L7 设置在第 $(4i+1)$ 和第 $(4i+2)$ 垂直行 C1、C2、C5、C6 上的液晶单元 Clc, 和沿第 $(4i+2)$ 和第 $(4i+4)$ 水平行 L1、L4、L5 设置在第 $(4i+3)$ 和第 $(4i+4)$ 垂直行 C3、C4、C7、C8 上的液晶单元 Clc。

[0220] 第一和第二液晶单元组中的每一个例如都由垂直和水平方向上相邻的 2×1 液晶单元的单位来限定。 2×1 液晶单元内的相邻液晶单元的极性是相反的。第一液晶单元组的液晶单元和与其相邻的第二液晶单元组的液晶单元被充入了极性彼此不同的数据电压。针对第 $(4i+4)$ 帧时段向第一和第二液晶单元组中的每一个液晶单元供应的数据电压的极性与针对第 $(4i+2)$ 帧时段而生成的数据电压的极性相反。为此, 在第 $(4i+4)$ 帧时段期间生成的第四极性控制信号 POLd 的极性针对每个水平时段而发生反转, 并且被生成为与第二极性控制信号 POLb 相比具有反转的极性。数据驱动电路针对第 $(4i+4)$ 帧时段向水平相邻的液晶单元供应极性彼此不同的数据电压, 并且响应于第四极性控制信号 POLd 来反转该数据电压的极性, 以针对每两个水平时段来反转数据电压的极性。针对第 $(4i+4)$ 帧时段, 通过水平双点反转 (H2D) 方法和垂直双点反转 (V2D) 方法来驱动第一和第二液晶单元组。

[0221] 在实验中, 在样品液晶显示板上安装光学传感器, 并且在以大约 30Hz 来驱动第一液晶单元组而以大约 60Hz 来驱动第二液晶单元组的情况下测量光波形。如图 46 所示, 由于第二液晶单元组, 液晶显示板的光波形被测得为大约 60Hz。这是因为在液晶显示板中测得的光波形是由在两帧时段之间驱动频率比第一液晶单元组的驱动频率高的第二液晶单元组的光充电 (charge) 周期决定的。

[0222] 图 47 例示了根据本发明第九实施方式的示例性液晶显示装置。如图 47 所示, 根

据本发明第九实施方式的示例性液晶显示装置包括：包括行存储器 476 的视频源 475、液晶显示板 100、定时控制器 471、POL 逻辑电路 472、数据驱动电路 473、选通驱动电路 474 以及水平输出反转逻辑电路 477。在这个示例性实施方式中，视频源 475、液晶显示板 100 以及选通驱动电路 474 与前述实施方式基本上相同。因此，省略了对其的详细说明。

[0223] 定时控制器 471 接收定时信号（如垂直 / 水平同步信号 V_{sync} 、 H_{sync} 、数据使能、时钟信号 CLK 以及其它信号），以生成用于控制 POL 逻辑电路 472、选通驱动电路 474 和数据驱动电路 473 的操作定时的控制信号。控制信号包括选通起始脉冲 GSP、选通移位时钟信号 GSC、选通输出使能信号 GOE、源起始脉冲 SSP、源采样时钟 SSC、源输出使能信号 SOE 以及基准极性控制信号 POL。POL 逻辑电路 472 接收选通起始脉冲 GSP、源输出使能信号 SOE 以及基准极性控制信号 POL，并且顺序地输出极性控制信号 POLa 到 POLd，以防止残留图像和闪烁，或者针对每一帧选择性地输出相同的基准极性控制信号 POL。POL 逻辑电路 472 可以通过如图 13 和 14 所示的示例性电路来实现。

[0224] 数据驱动电路 473 在定时控制器 471 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存。数据驱动电路 473 响应于来自 POL 逻辑电路 472 的极性控制信号 POL/POLa ~ POLd 将该数字视频数据转换成模拟正 / 负伽马补偿电压，以生成正 / 负模拟数据电压，由此将该数据电压供应给数据线 D1 ~ Dm。数据驱动电路 473 响应于极性控制信号 POL/POLa ~ POLd 在垂直方向上控制数据电压的极性。而且，数据驱动电路 473 响应于水平输出反转逻辑电路 477 所生成的水平 (H2/H1) 反转信号 DINV，在水平双点反转方法 (H2) 和水平单点反转方法 (H1) 之间交替地改变数据电压的水平方向极性。

[0225] 例如，如图 53 到 55 所示，H2/H1 反转信号每一帧时段发生反转。由此，将从数据驱动电路 473 同时输出的数据电压的水平极性模式控制为每个水平时段都不同。例如，如图 43A 和 43B 所示，所述同时从数据驱动电路 473 输出的数据电压可以分别在奇数帧时段中通过水平双点反转方法 (H2) 和在偶数帧时段中通过水平单点反转方法 (H1) 而生成。另外，如图 44A 和 44B 所示，所述同时从数据驱动电路 473 输出的数据电压可以分别在奇数帧时段中通过水平单点反转方法 (H1) 和在偶数帧中通过水平双点反转方法 (H2) 而生成。

[0226] 水平输出反转逻辑电路 477 响应于来自定时控制器 471 的选通起始脉冲 GSP 而生成 H2/H1 反转信号 DINV，H2/H1 反转信号 DINV 的逻辑在每个选通起始脉冲 GSP 输入时都反转。因为选通起始脉冲 GSP 是在帧时段期间内与一个帧时段的开始同时地生成一次，所以如图 53-55 所示，H2/H1 反转信号 DINV 的逻辑每一帧时段发生反转。可以将 POL 逻辑电路 472 并入在定时控制器 471 中。

[0227] 图 48 和 49 例示了根据本发明第十实施方式的示例性液晶显示装置。如图 48 所示，根据本发明第十实施方式的示例性液晶显示装置包括液晶显示板 100、定时控制器 471、POL 逻辑电路 482、数据驱动电路 483 以及选通驱动电路 474。在这个示例性实施方式中，液晶显示板 100、定时控制器 471 以及选通驱动电路 474 与前述实施方式基本上相同。因此，用相同标号来表示相同组件，并且省略了对其的详细说明。

[0228] POL 逻辑电路 482 接收选通起始脉冲 GSP、源输出使能信号 SOE 以及基准极性控制信号 POL，并且顺序地输出极性控制信号 POLa 到 POLd，以防止残留图像和闪烁，或者针对每一帧选择性地输出相同的基准极性控制信号 POL。而且，POL 逻辑电路 482 输出用于对数据电压的极性在水平方向上反转的周期进行控制的水平输出 (H2/H1) 反转信号 DINV。

[0229] 数据驱动电路 483 在定时控制器 471 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存,并且响应于来自 POL 逻辑电路 482 的极性控制信号 POL/POLa ~ POLd 将数字视频数据转换成模拟正 / 负伽马补偿电压,以生成正 / 负模拟数据电压,然后将该数据电压供应给数据线 D1 ~ Dm。数据驱动电路 483 响应于来自 POL 逻辑电路 482 的极性控制信号 POL/POLa ~ POLd 针对每个水平时段或每两个水平时段来反转数据电压的极性。而且,数据驱动电路 483 响应于来自 POL 逻辑电路 482 的 H2/H1 反转信号 DINV,反转要供应给相邻数据线的的数据电压的极性,或者针对每两条数据线来反转数据电压的极性。

[0230] 图 49 是例示了 POL 逻辑电路 482 的示例性电路图。如图 49 所示, POL 逻辑电路 482 包括帧计数器 491、行计数器 492、POL 生成电路 493 以及复用器 494。

[0231] 帧计数器 491 响应于在与帧时段开始相同的时刻针对一帧时段生成一次的选通起始脉冲 GSP,输出表示要在液晶显示板 100 中显示的图片的帧数的帧计数信息 Fcnt。例如,可以将帧计数信息 Fcnt 生成 2 比特信息,以能够在针对每四个帧时段重复数据电压的极性模式的情况下标识四个帧时段中的每一个。行计数器 492 响应于表示向每一条水平行供应数据电压的时间点的源输出使能信号 SOE,输出表示要在液晶显示板 100 中显示的水平行的行计数信息 Lcnt。例如,将行计数信息 Lcnt 生成 2 比特信息。

[0232] POL 生成电路 493 基于帧计数信息 Fcnt 生成逻辑针对每一帧时段而反转的 1 比特的 H2/H1 反转信号 DINV。POL 生成电路 493 包括如图 14 所示电路的用于顺序地生成极性控制信号 POLa 到 POLd 的电路。

[0233] 图 50 是例示了数据驱动电路 473、483 的示例性电路图。如图 50 所示,数据驱动电路 473、483 包括多个集成电路 (“IC”),每个 IC 都驱动 k 条数据线 D1 到 Dk(k 为小于 m 的整数)。每个 IC 都包括移位寄存器 501、数据寄存器 502、第一锁存器 503、第二锁存器 504、数字 / 模拟转换器(下文中称为“DAC”)505、充电共享电路 506 以及输出电路 507。

[0234] 移位寄存器 501 根据源采样时钟 SSC 对来自定时控制器 471 的源起始脉冲 SSP 进行移位,以生成采样信号。而且,移位寄存器 501 对源起始脉冲 SSP 进行移位,以向下一级 IC 的移位寄存器 501 发送进位信号 CAR。数据寄存器 502 临时地存储由定时控制器 471 划分的奇数数字视频数据 RGBodd 和偶数数字视频数据 RGBeven,并将所存储的数据 RGBodd、RGBeven 供应给第一锁存器 503。第一锁存器 503 响应于从移位寄存器 501 顺序输入的采样信号对来自数据寄存器 502 的数字视频数据 RGBodd、RGBeven 进行采样、针对每一条水平行来锁存数据 RGBodd、RGBeven,并且同时输出一水平行部分的数据。在锁存了从第一锁存器 503 输入的一水平行部分的数据之后,针对源输出使能信号 SOE 的低逻辑时段,第二锁存器 504 输出与其它 IC 的第二锁存器 504 同时锁存的数字视频数据。

[0235] 可以如图 51 或 52 所示来构造 DAC 505。DAC 505 响应于极性控制信号 POL/POLa ~ POLd 和 H2/H1 反转信号 DINV,将来自第二锁存器 504 的数字视频数据转换成正伽马补偿电压 GH 或负伽马补偿电压 GL,由此将数据转换成模拟正 / 负数据电压。

[0236] 充电共享电路 506 针对源输出使能信号 SOE 的高逻辑时段,使相邻数据输出信道短接,以输出相邻数据电压的平均值作为充电共享电压,或者针对源输出使能信号 SOE 的高逻辑时段向数据输出信道供应公共电压 Vcom,以减缓正负数据电压的快速改变。输出电路 507 包括缓冲器并且使供应给数据线 D1 到 Dk 的模拟数据电压的信号衰减最小化。

[0237] 图 51 是例示了 DAC 505 的示例性实施方式的电路图。图 51 的 DAC505 输出具有图

43A 和 43B 所示极性模式的数据电压。如图 51 所示,根据这个示例性实施方式的 DAC 505 包括被供应正伽马补偿电压 GH 的 P 解码器 PDEC 121、被供应负伽马补偿电压 GL 的 N 解码器 NDEC 122、响应于极性控制信号 POL/POLa ~ POLd 在 P 解码器 121 的输出与 N 解码器 122 的输出之间进行选择的复用器 123a 到 123d,以及响应于 H2/H1 反转信号 DINV 对供应给复用器 123a 到 123d 的控制端子的选择控制信号的逻辑进行反转的水平输出反转电路 510。P 解码器 121 和 N 解码器 122 以如上针对图 12 所述基本相同的方式进行工作。因此省略了对其的详细说明。

[0238] 第 (4i+1) 复用器 123a 响应于输入到其本身的非反转控制端子的极性控制信号 POL/POLa ~ POLd,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。第 (4i+2) 复用器 123b 响应于输入到其本身的反转控制端子的极性控制信号 POL/POLa ~ POLd,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。

[0239] 第 (4i+3) 复用器 123c 响应于输入给其本身的非反转控制端子的水平输出反转电路 510 的输出,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。第 (4i+4) 复用器 123d 响应于输入给其本身的反转控制端子的水平输出反转电路 510 的输出,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。水平输出反转电路 510 响应于 H2/H1 反转信号 DINV 对第 (4i+3) 和第 (4i+4) 复用器 123c、123d 进行控制,使得要向数据线供应的数据电压在其极性经水平单点反转方法 H1 或水平双点反转方法 H2 反转后才输出。

[0240] 水平输出反转电路 510 包括开关器件 S1、S2 以及反相器 511。水平输出反转电路 510 响应于 H2/H1 反转信号 DINV,对供应给第 (4i+3) 和第 (4i+4) 复用器 123c、123d 的控制端子的选择控制信号的逻辑值进行控制。第一开关器件 S1 的输入端子连接至极性控制信号供应端子 181,而第一开关器件 S1 的输出端子连接至第 (4i+3) 和第 (4i+4) 复用器 123c、123d 的非反转 / 反转控制端子。第一开关器件 S1 的反转控制端子被供应了 H2/H1 反转信号 DINV。第二开关器件 S2 的输入端子连接至极性控制信号供应端子 181 而第二开关器件 S2 的输出端子连接至反相器 511。第二开关器件 S2 的非反转控制端子被供应了 H2/H1 反转信号 DINV。反相器 511 连接至第二开关器件 S2 的输出端子以及第 (4i+3) 和第 (4i+4) 复用器 123c、123d 的非反转 / 反转控制端子。

[0241] 如果 H2/H1 反转信号 DINV 处于高逻辑,则第二开关器件 S2 接通,而第一开关器件 S1 断开。于是,向第 (4i+3) 复用器 123c 的非反转控制端子输入了反转的极性控制信号 POL/POLa ~ POLd,并且向第 (4i+4) 复用器 123d 的反转控制端子输入了反转的极性控制信号 POL/POLa ~ POLd。如果 H2/H1 反转信号 DINV 处于低逻辑,则第一开关器件 S1 接通,而第二开关器件 S2 断开。于是,向第 (4i+3) 复用器 123c 的非反转控制端子输入了初始的极性控制信号 POL/POLa ~ POLd,并且向第 (4i+4) 复用器 123d 的反转控制端子输入了初始的极性控制信号 POL/POLa ~ POLd。因此,如果如图 53 所示来生成 H2/H1 反转信号 DINV 和极性控制信号 POL/POLa ~ POLd,则如图 43A 和 43B 所示,供应给第 (4i+1) 到第 (4i+4) 数

据线的数据的水平极性模式变为针对第 $(4i+1)$ 帧时段为“ $-++-$ ”、针对第 $(4i+2)$ 帧时段为“ $-+-+$ ”、针对第 $(4i+3)$ 帧时段为“ $+--+$ ”，而针对第 $(4i+4)$ 帧时段为“ $+-+-$ ”。

[0242] 图 52 是例示了根据 DAC 505 的另选示例性实施方式的电路图。图 52 的 DAC 505 输出具有如图 44A 到 45B 所示的极性模式的数据电压。如图 52 所示,根据该另选实施方式的 DAC 505 包括:被供应正伽马补偿电压 GH 的 P 解码器 PDEC 121、被供应负伽马补偿电压 GL 的 N 解码器 NDEC 122、响应于极性控制信号 POL/POLa ~ POLd 在 P 解码器 121 的输出与 N 解码器 122 的输出中进行选择的复用器 123a 到 123d,以及水平输出反转电路 520。

[0243] 第 $(4i+3)$ 复用器 123c 响应于输入到其本身的非反转控制端子的极性控制信号 POL/POLa ~ POLd,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。第 $(4i+4)$ 复用器 123d 响应于输入到其本身的反转控制端子的极性控制信号 POL/POLa ~ POLd,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。

[0244] 第 $(4i+1)$ 复用器 123a 响应于输入到其本身的非反转控制端子的水平输出反转电路 520 的输出,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。第 $(4i+2)$ 复用器 123b 响应于输入到其本身的反转控制端子的水平输出反转电路 520 的输出,针对每个水平时段或每两个水平时段在正伽马补偿电压与负伽马补偿电压之间交替地进行选择,并且输出所选的正 / 负伽马补偿电压,作为模拟数据电压。水平输出反转电路 520 响应于 H2/H1 反转信号 DINV 来控制第 $(4i+1)$ 和第 $(4i+2)$ 复用器 123a、123b,使得要向数据线供应的数据电压在其极性经水平单点反转方法 H1 或水平双点反转方法 H2 反转后才输出。

[0245] 水平输出反转电路 520 包括开关器件 S1、S2 以及反相器 521。水平输出反转电路 520 响应于 H2/H1 反转信号 DINV,对供应给第 $(4i+1)$ 和第 $(4i+2)$ 复用器 123a、123b 的控制端子的选择控制信号的逻辑值进行控制。第一开关器件 S1 的输入端子连接至极性控制信号供应端子 181,而第一开关器件 S1 的输出端子连接至第 $(4i+1)$ 和第 $(4i+2)$ 复用器 123a、123b 的非反转 / 反转控制端子。第一开关器件 S1 的反转控制端子被供应了 H2/H1 反转信号 DINV。第二开关器件 S2 的输入端子连接至极性控制信号供应端子 181 而第二开关器件 S2 的输出端子连接至反相器 521。第二开关器件 S2 的非反转控制端子被供应了 H2/H1 反转信号 DINV。反相器 521 连接至第二开关器件 S2 的输出端子和第 $(4i+1)$ 和第 $(4i+2)$ 复用器 123a、123b 的非反转 / 反转控制端子。

[0246] 如果 H2/H1 反转信号 DINV 处于高逻辑,则第二开关器件 S2 接通,而第一开关器件 S1 断开。于是,向第 $(4i+1)$ 复用器 123a 的非反转控制端子输入了反转的极性控制信号 POL/POLa ~ POLd,并且向第 $(4i+2)$ 复用器 123b 的反转控制端子输入了反转的极性控制信号 POL/POLa ~ POLd。如果 H2/H1 反转信号 DINV 处于低逻辑,则第一开关器件 S1 接通,而第二开关器件 S2 断开。于是,向第 $(4i+1)$ 复用器 123a 的非反转控制端子输入了初始的极性控制信号 POL/POLa ~ POLd,并且向第 $(4i+2)$ 复用器 123b 的反转控制端子输入了初始的极性控制信号 POL/POLa ~ POLd。因此,如果如图 54 和 55 所示来生成 H2/H1 反转信号 DINV 和极性控制信号 POL/POLa ~ POLd,则如图 44A 到 45B 所示,向第 $(4i+1)$ 到第 $(4i+4)$ 数据线供应的数据的水平极性模式变为针对第 $(4i+1)$ 帧时段为“ $+-+-$ ”针对第 $(4i+2)$ 帧

时段为“--+”、针对第 $(4i+3)$ 帧时段为“--+”，而针对第 $(4i+4)$ 帧时段为“--+”。

[0247] 图 56 是例示了根据本发明第十一实施方式的液晶显示装置的示例性驱动方法的流程图。如图 56 所示，根据本发明第十一实施方式的液晶显示装置的示例性驱动方法对输入数据进行分析，并且确定输入数据是否为有可能发生 DC 残像的数据，如隔行数据或滚动数据 (S561, S562)。在步骤 S562 中，如果当前输入数据是有可能发生 DC 残像的数据，则本发明针对每一帧时段顺序地生成第一到第四极性控制信号 POLa 到 POLd，并且在两帧时段之间将第一液晶单元组的数据驱动频率控制为低于第二液晶单元组的数据驱动频率。而且，本发明生成了逻辑针对每一帧时段发生反转的 H2/H1 反转信号 DINV，并且将针对每一帧时段从数据驱动电路输出的数据电压的水平极性模式控制为不同 (S563)。在步骤 S562 中，如果当前输入数据是不会生成 DC 残像的数据，则本发明在所有帧时段中生成基准极性控制信号 POL，并且生成低逻辑的 H2/H1 反转信号 DINV，由此将所有液晶单元的数据驱动频率控制为相同 (S564)。

[0248] 图 57 例示了根据本发明第十一实施方式的示例性液晶显示装置。如图 57 所示，根据本发明第十一实施方式的示例性液晶显示装置包括视频源 475、液晶显示板 100、图像分析电路 571、定时控制器 471、POL 逻辑电路 572、数据驱动电路 573 以及选通驱动电路 474。在这个示例性实施方式中，视频源 475、液晶显示板 100、定时控制器 471 以及选通驱动电路 474 与前述实施方式基本上相同。因此，用相同标号来表示相同组件，并且省略了对其的详细说明。

[0249] 图像分析电路 571 确定当前输入图像的数字视频数据是否为有可能发生 DC 残像的数据。图像分析电路 571 对一帧图像中的相邻行之间的数据进行比较，如果行之间的数据大于指定阈值，则将当前输入数据视为隔行数据。而且，图像分析电路 571 以帧为单位来比较每个像素的数据，并且检测显示图像中的运动图片和该运动图片的速度。如果该图片以预设速度移动，则将包括该运动图片的帧数据视为滚动数据。根据图像分析的结果，图像分析电路 571 生成表示存在隔行数据或滚动数据的选择信号 SEL2，并利用该选择信号 SEL2 来控制 POL 逻辑电路 572。

[0250] POL 逻辑电路 572 响应于来自图像分析电路 571 的选择信号 SEL2，针对第 $(4i+1)$ 个到第 $(4i+4)$ 帧时段顺序地生成第一到第四极性控制信号 POLa 到 POLd，并且针对每一帧时段来反转 H2/H1 反转信号 DINV 的逻辑。而且，POL 逻辑电路 572 在输入了非隔行数据或滚动数据的数据的情况下向数据驱动电路 573 发送基准极性控制信号 POL，并且响应于选择信号 SEL2 将 H2/H1 反转信号 DINV 的逻辑保持为低逻辑。

[0251] 数据驱动电路 573 在定时控制器 471 的控制下对数字视频数据 RGBodd、RGBeven 进行锁存。并且，数据驱动电路 573 响应于来自 POL 逻辑电路 572 的极性控制信号 POL/POLa ~ POLd 将该数字视频数据转换成模拟正 / 负伽马补偿电压，以生成正 / 负模拟数据电压，由此向数据线 D1 ~ Dm 供应该数据电压。数据驱动电路 573 响应于来自 POL 逻辑电路 572 的极性控制信号 POL/POLa ~ POLd 针对每个水平时段或每两个水平时段来反转数据电压的极性。而且，数据驱动电路 573 响应于来自 POL 逻辑电路 572 的 H2/H1 反转信号 DINV，将数据电压的极性控制为以水平单点反转方法 H1 和水平双点反转方法 H2 交替。可以将图像分析电路 571 和 POL 逻辑电路 572 嵌入在定时控制器 471 内。

[0252] 如上所述，根据本发明示例性实施方式的液晶显示装置及其驱动方法将供应给液

晶显示板的第一液晶单元组的数据电压的驱动频率控制为变低,从而防止 DC 残像,并且将供应给第二液晶单元组的数据电压的驱动频率控制为变高,从而防止闪烁,因此提高了显示质量。另外,本发明的示例性实施方式周期性地插入不规则的极性模式,以降低第一和第二液晶单元组的位置的规则性,由此使规则亮度改变最小化。

[0253] 本领域技术人员应当明白,在不脱离本发明的精神或范围的情况下,可以对本发明进行各种修改和变型。因而,本发明旨在涵盖落入所附权利要求及其等同物的范围内的本发明的这些修改和变型。

[0254] 本申请要求 2007 年 1 月 15 日提交的韩国专利申请 No. P07-004246、2007 年 1 月 15 日提交的韩国专利申请 No. P07-004251、2007 年 1 月 29 日提交的韩国专利申请 No. P07-008895、2007 年 5 月 16 日提交的韩国专利申请 No. P07-047787、2007 年 5 月 30 日提交的韩国专利申请 No. P07-052679 以及 2007 年 6 月 1 日提交的韩国专利申请 No. P07-053959 的优先权,通过引用将它们并入此处。

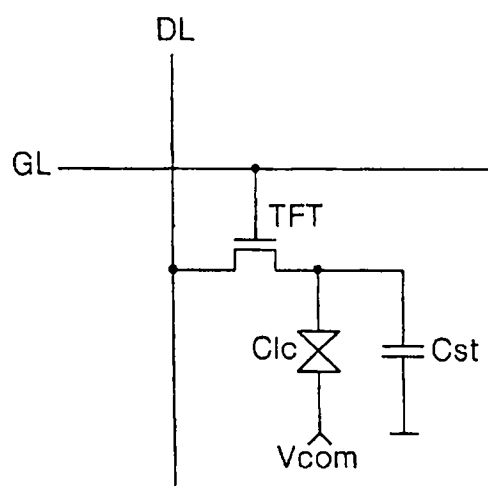


图 1
现有技术

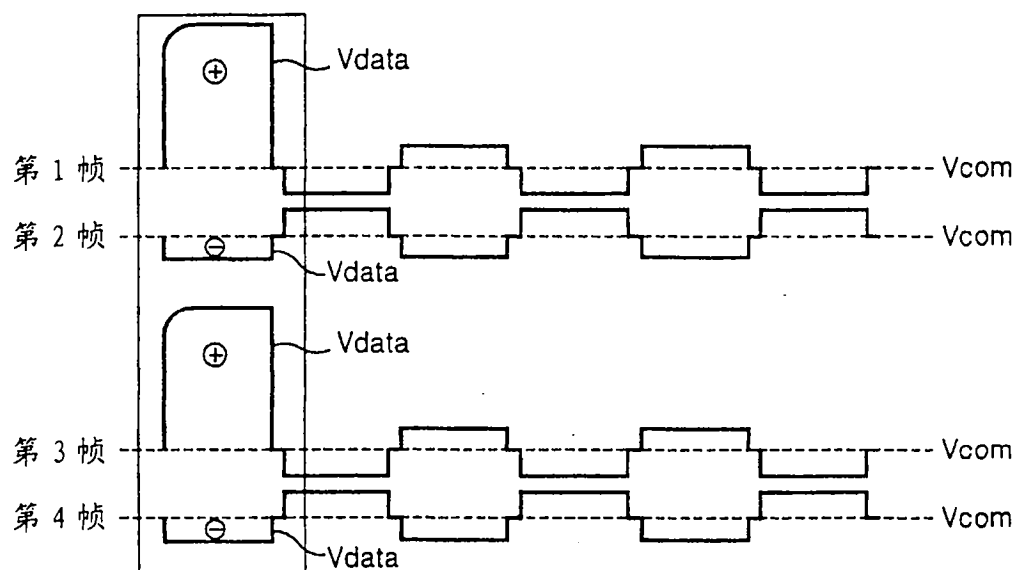


图 2
现有技术

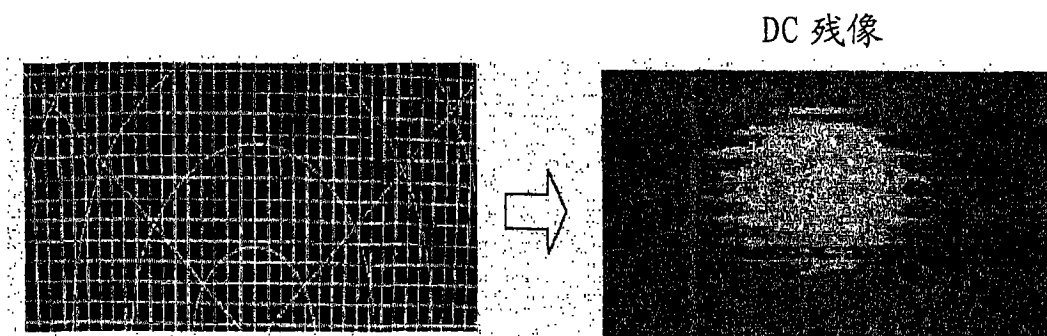


图 3
现有技术

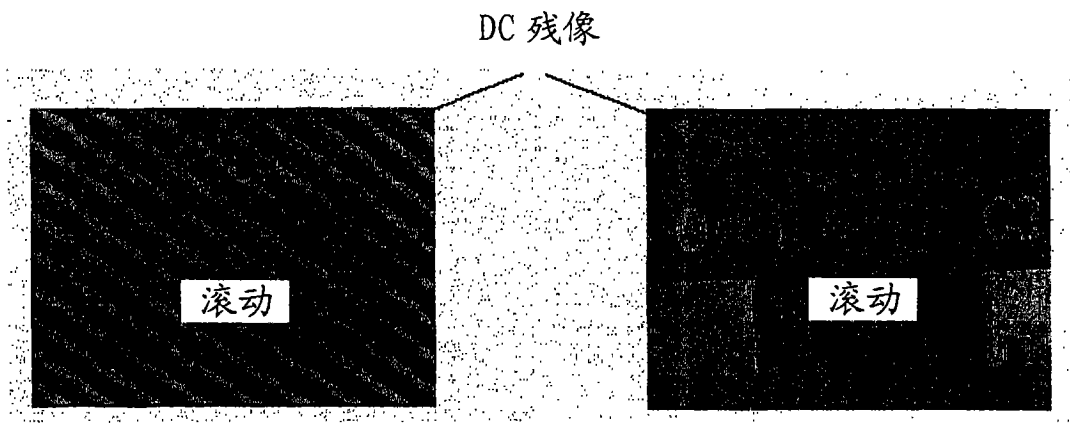


图 4
现有技术

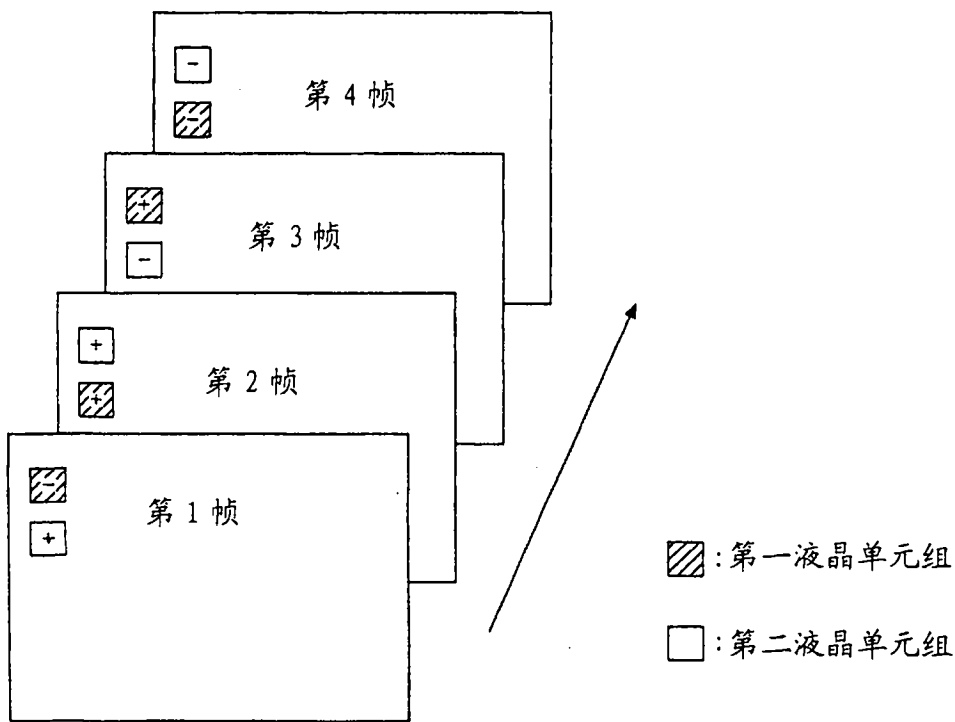


图 5

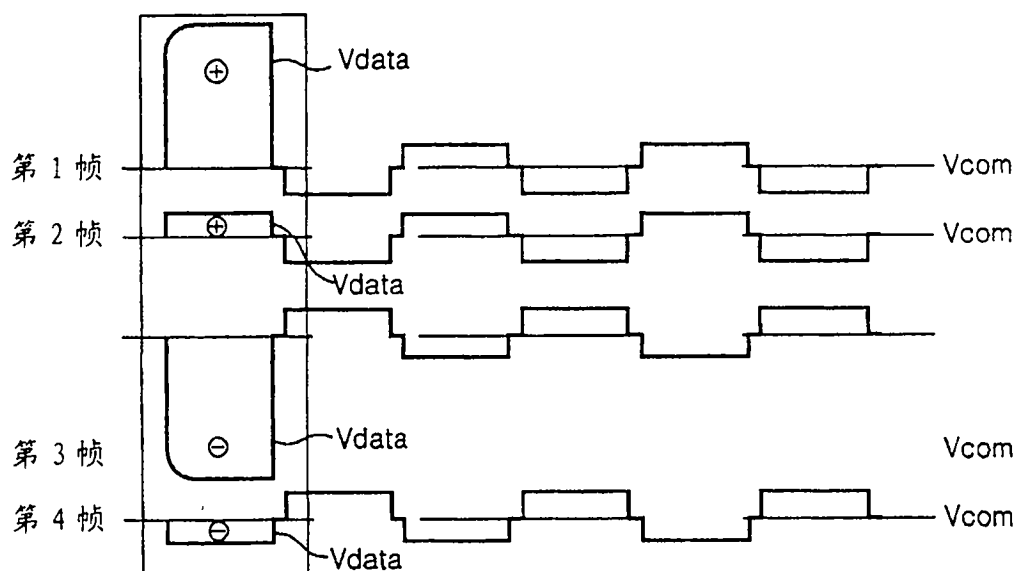


图 6

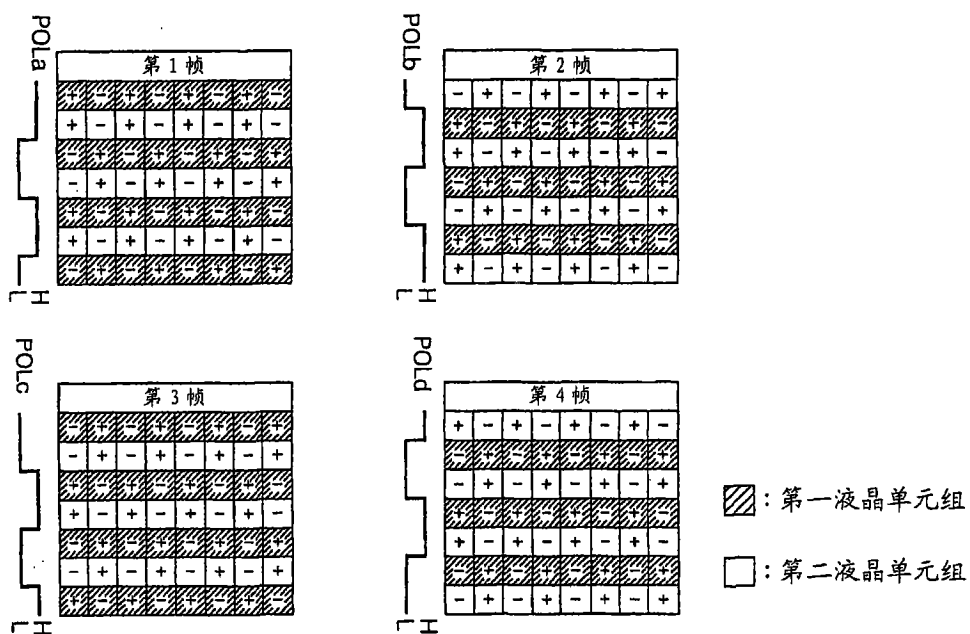


图 7

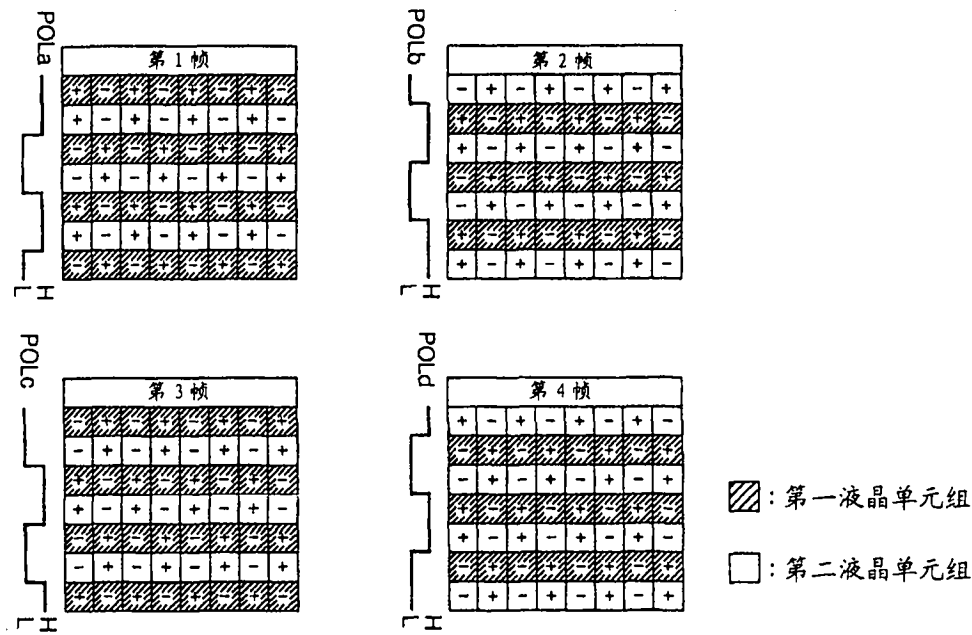


图 8

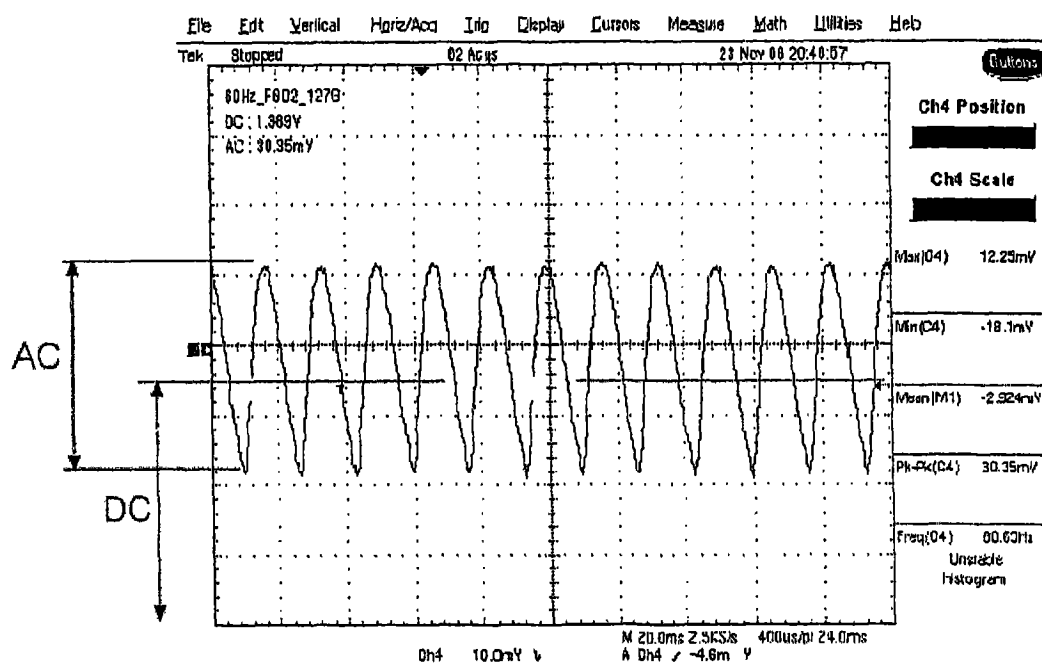


图 9

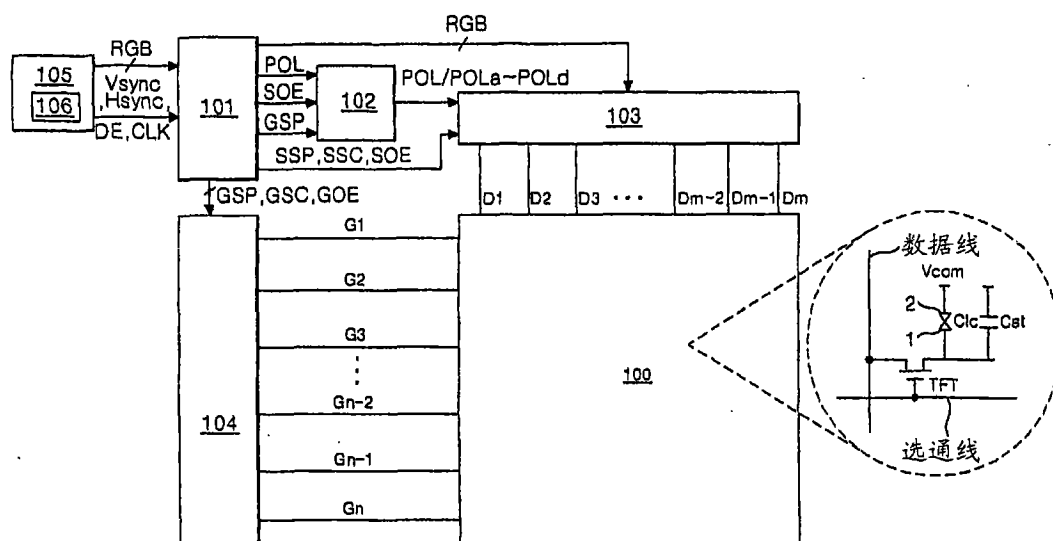


图 10

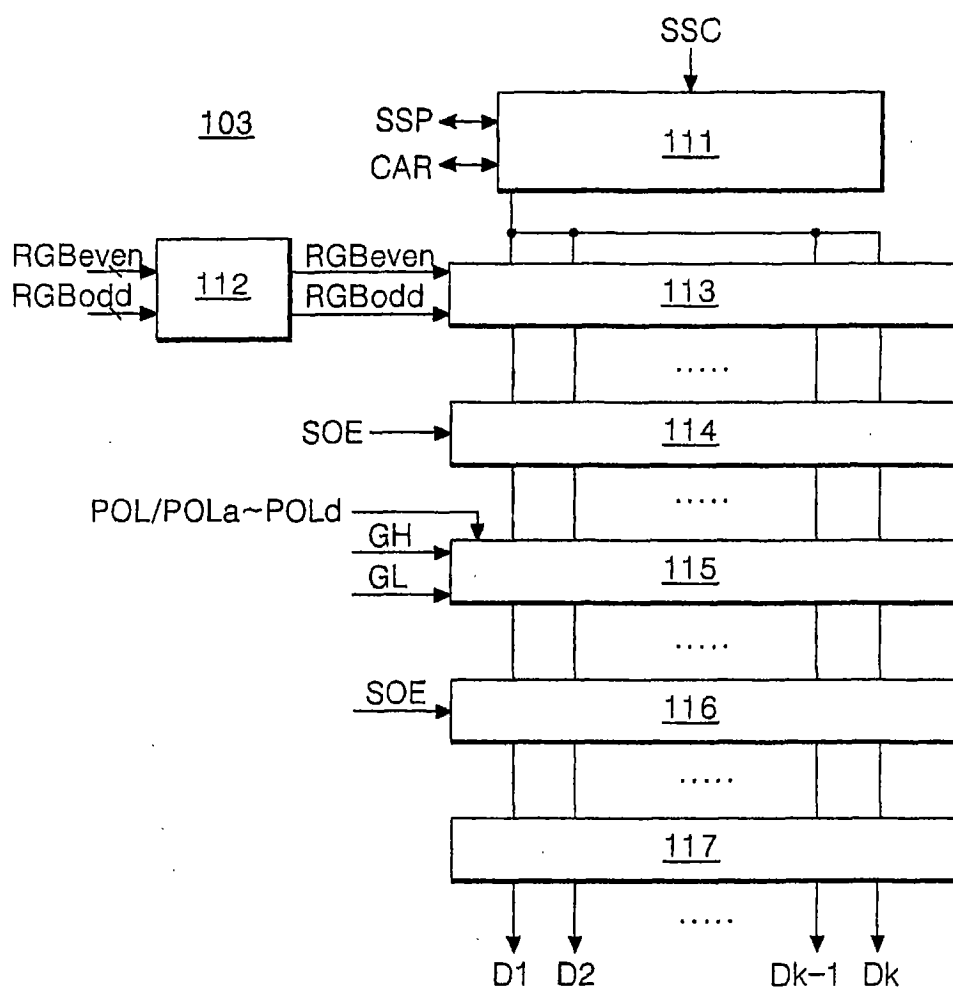


图 11

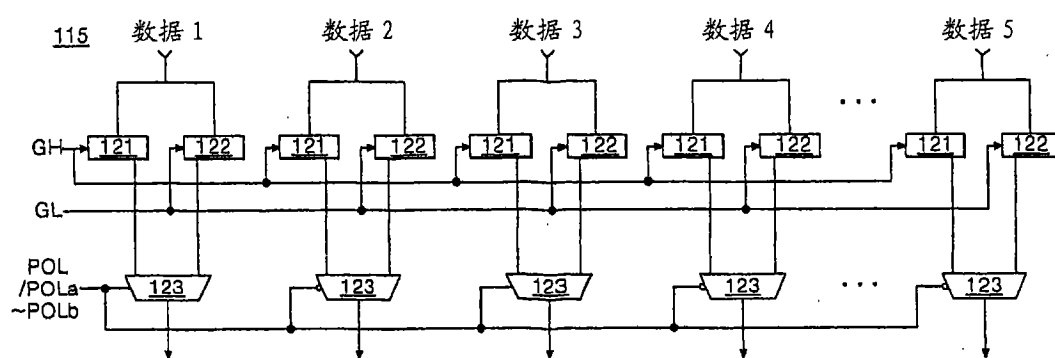


图 12

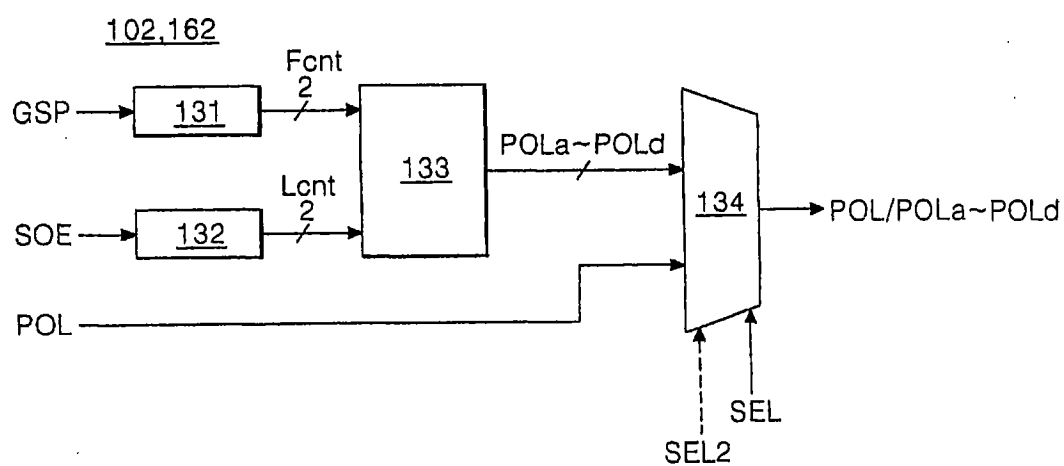


图 13

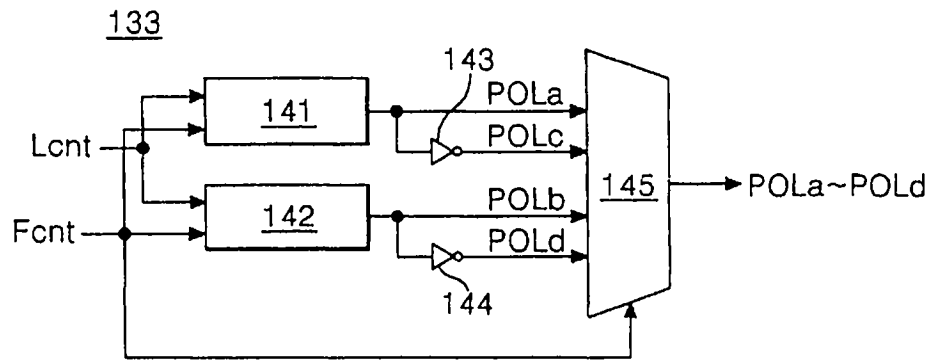


图 14

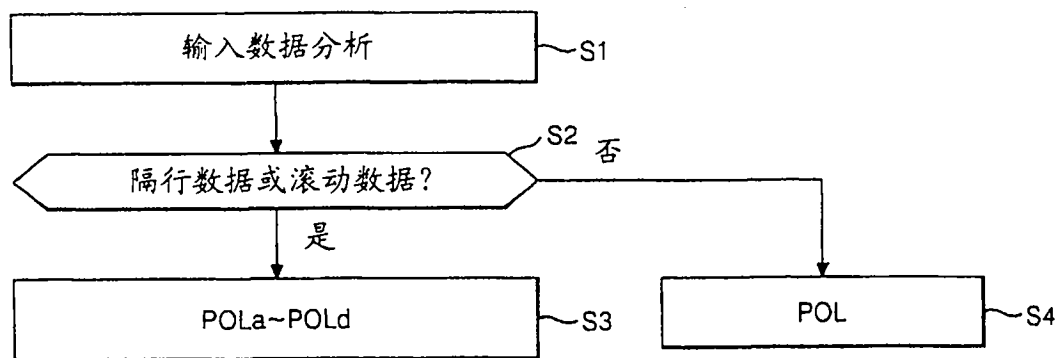


图 15

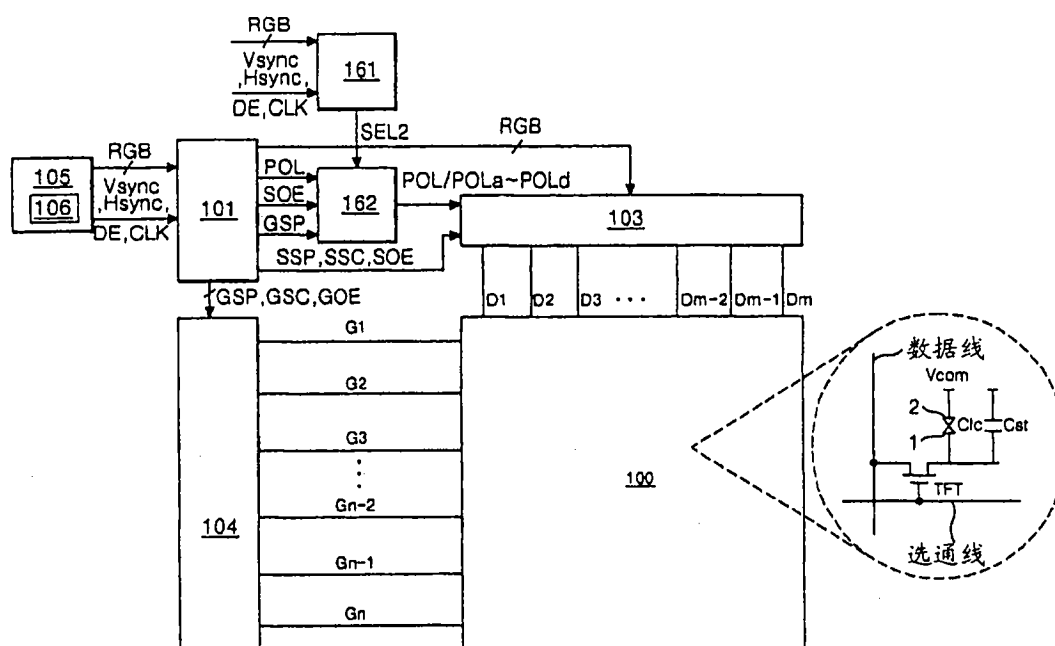


图 16

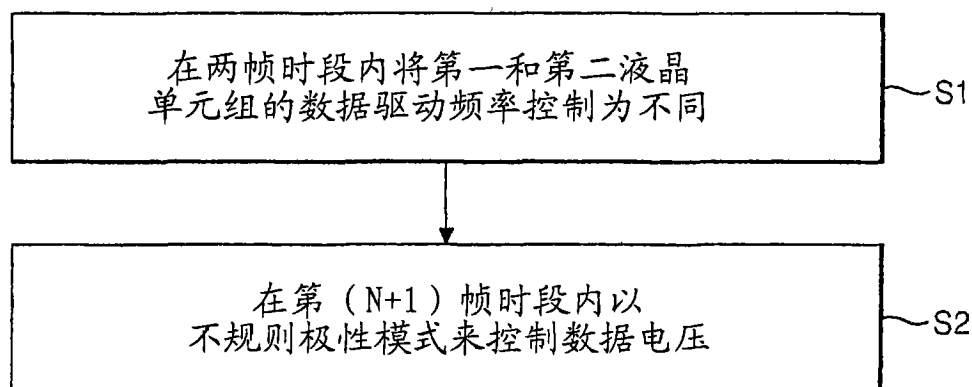


图 17

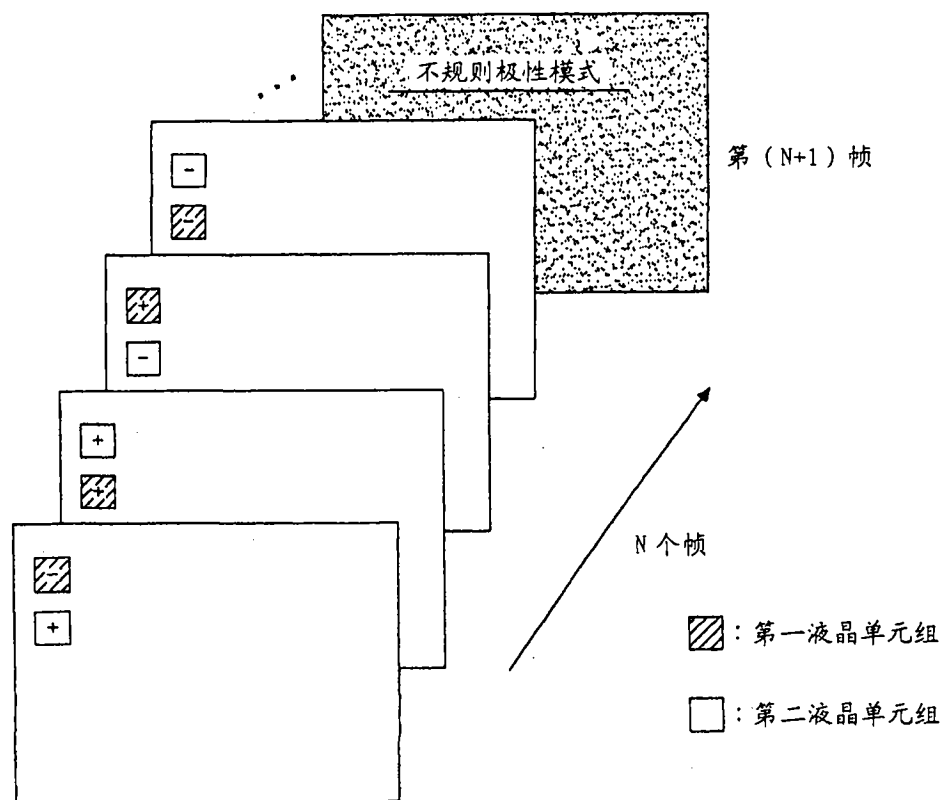


图 18

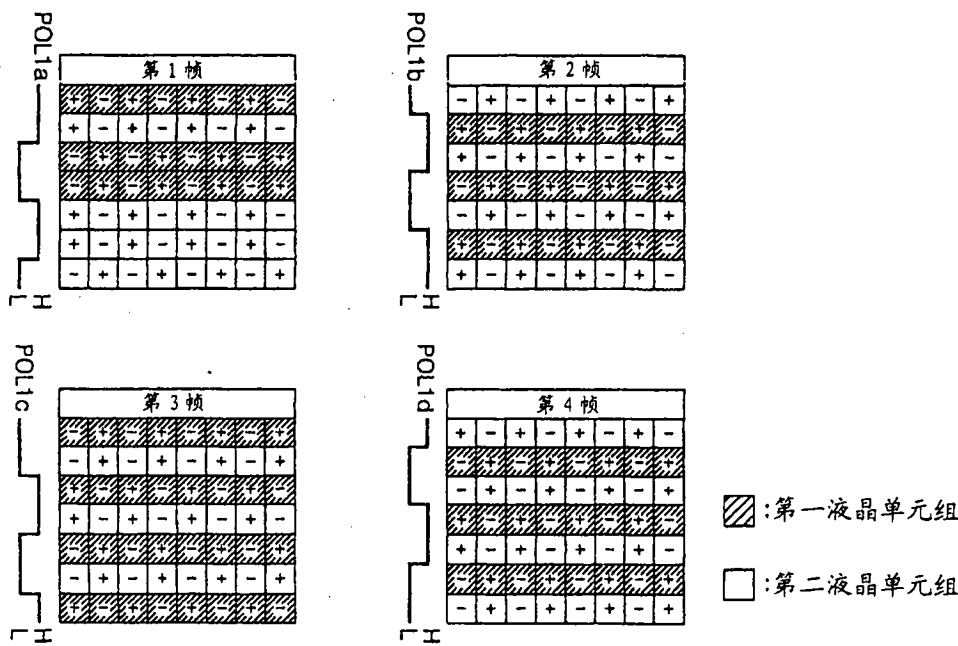


图 19A

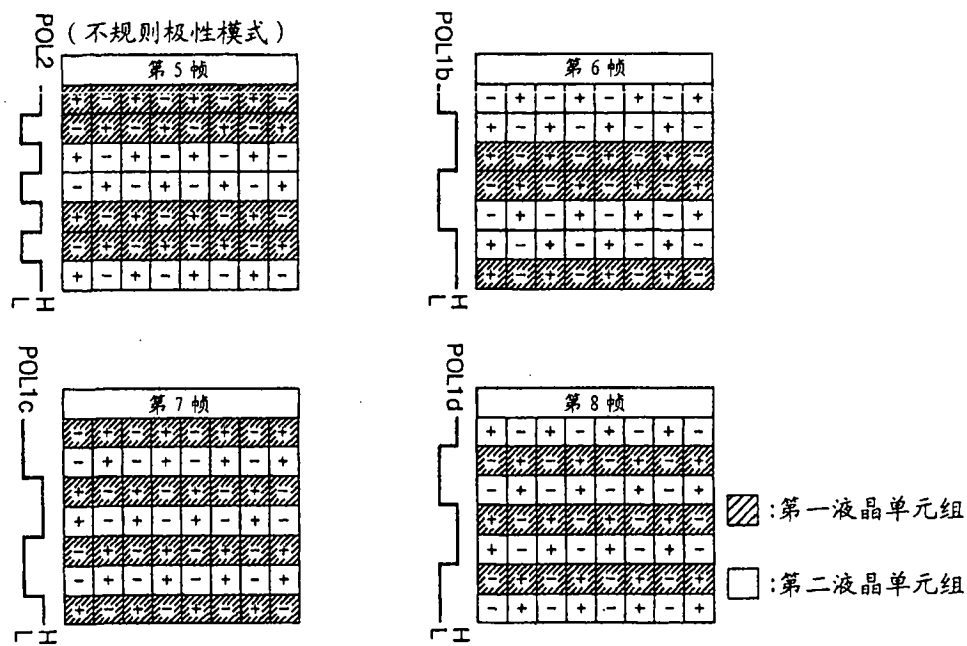


图 19B

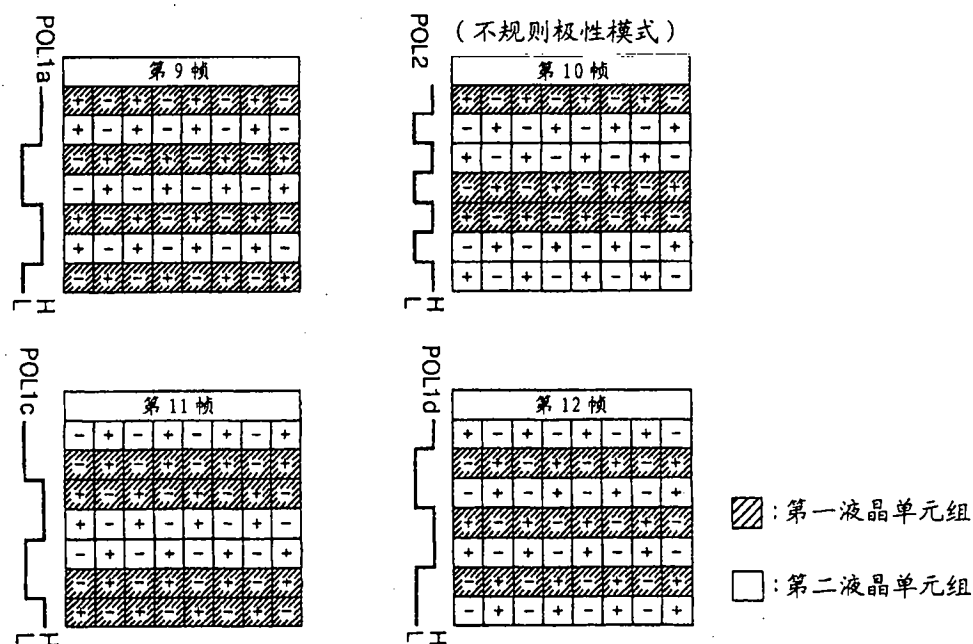


图 19C

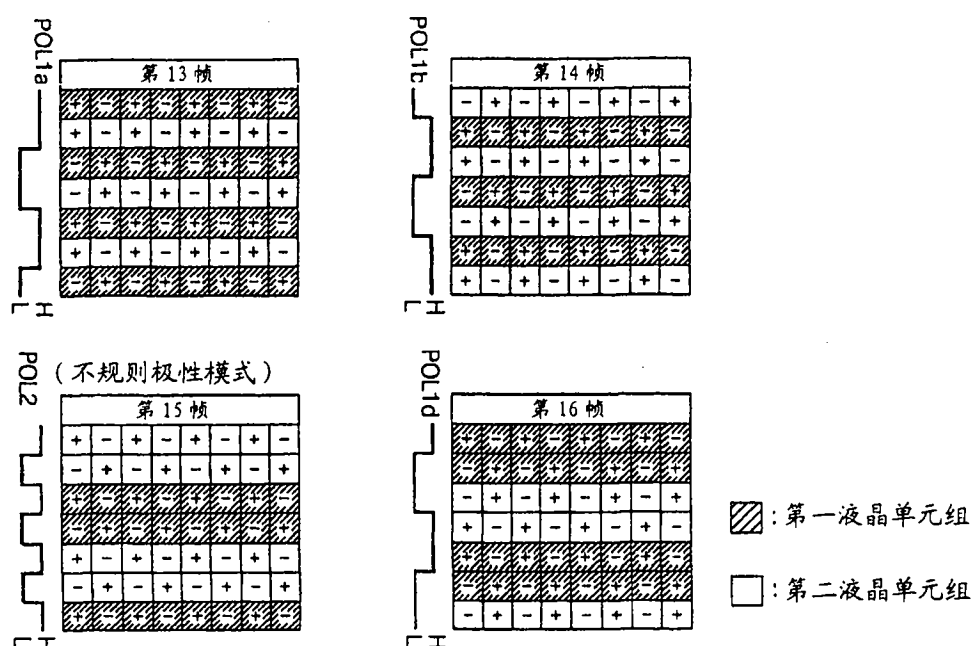


图 19D

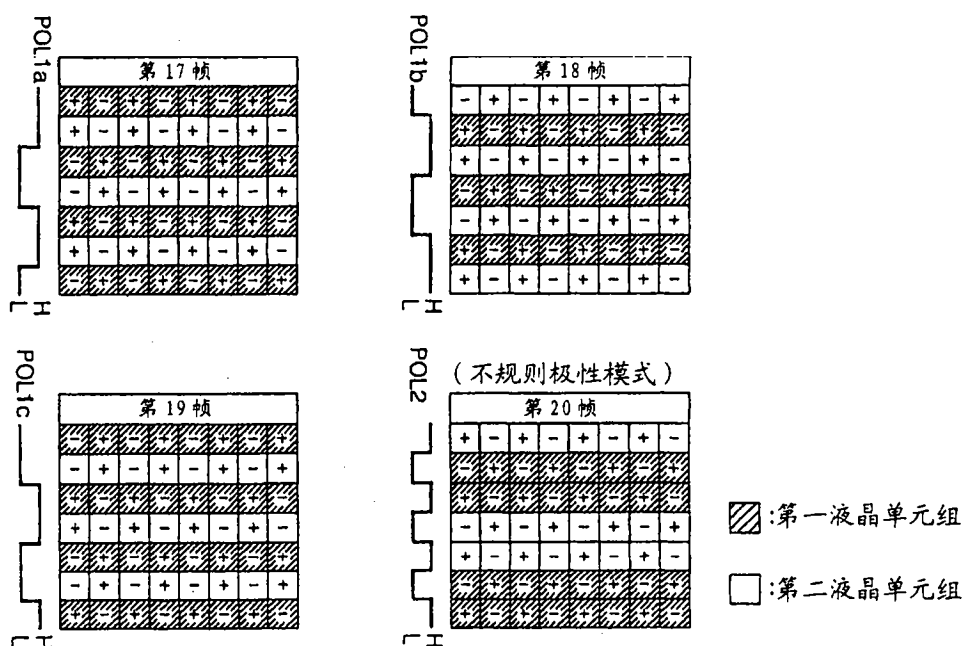


图 19E

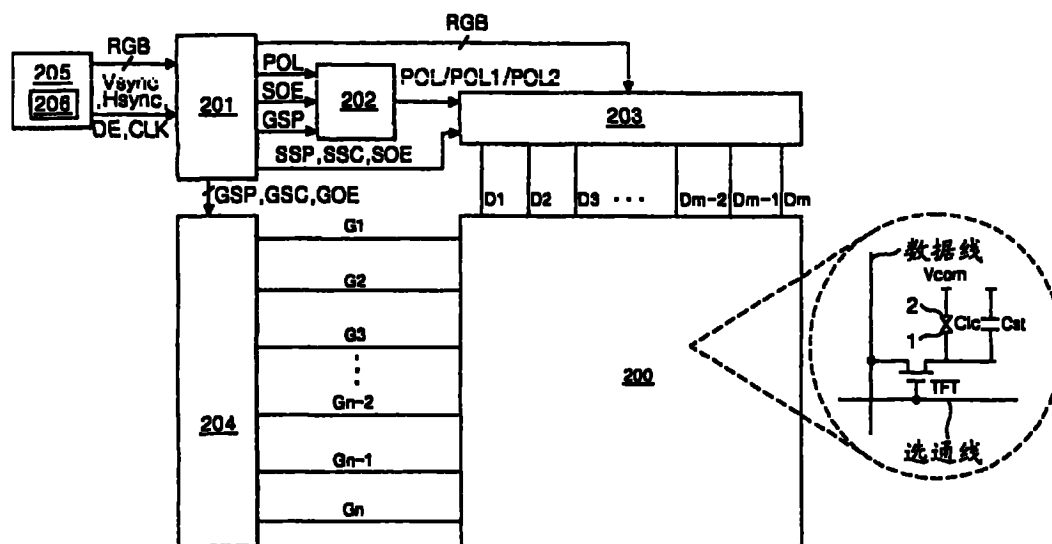


图 20

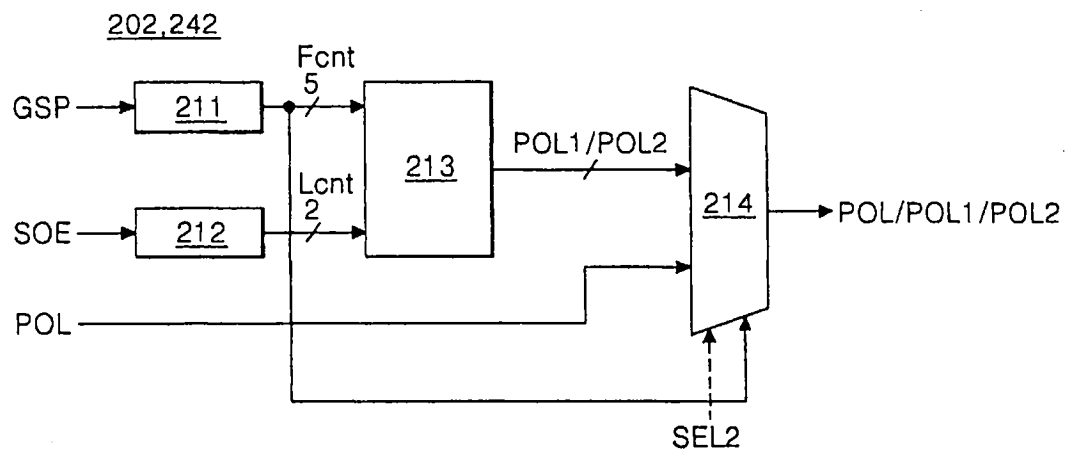


图 21

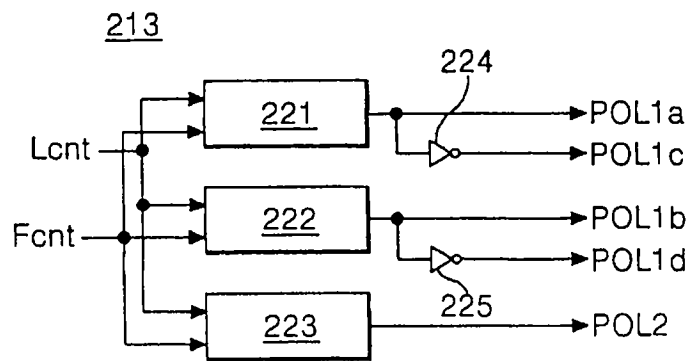


图 22

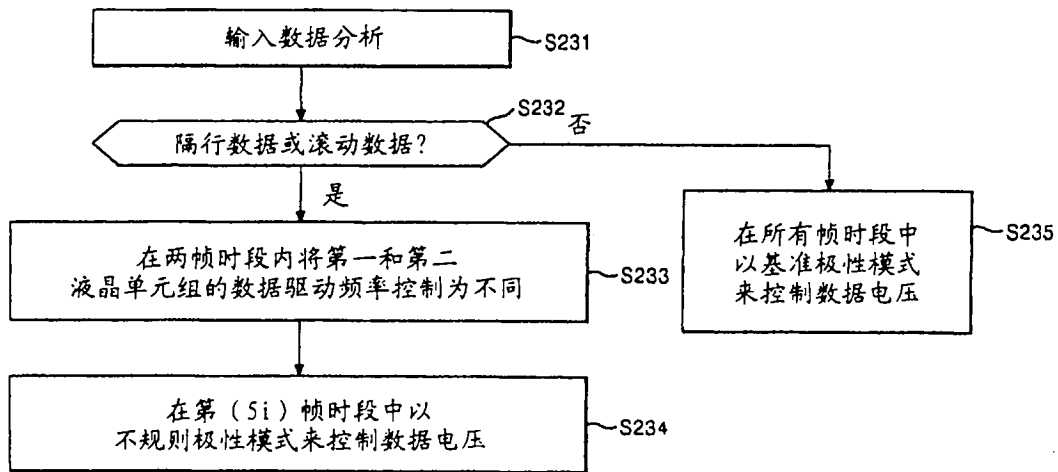


图 23

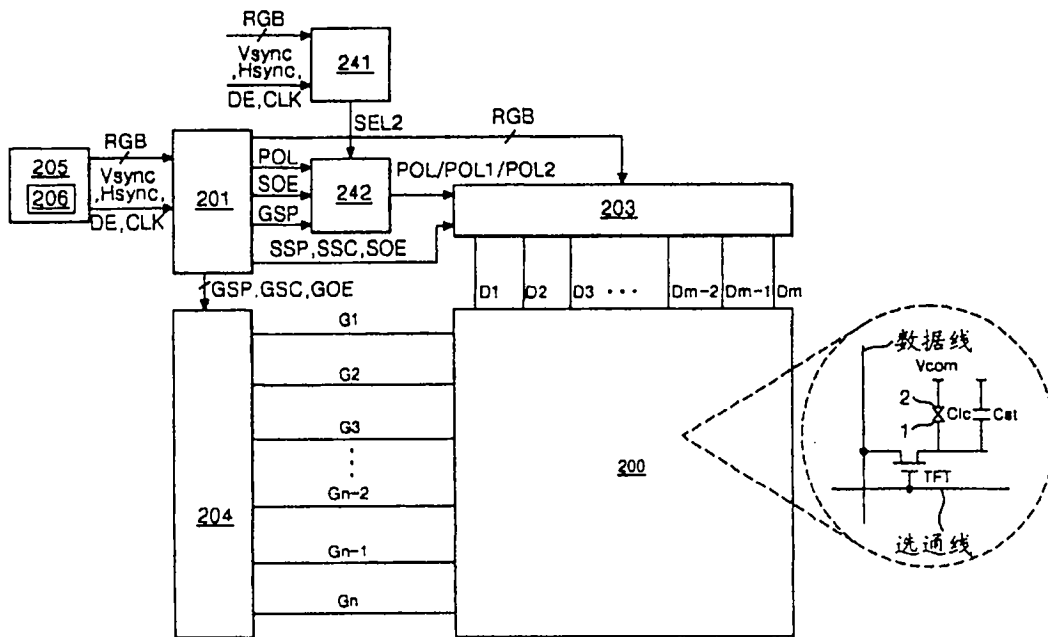


图 24

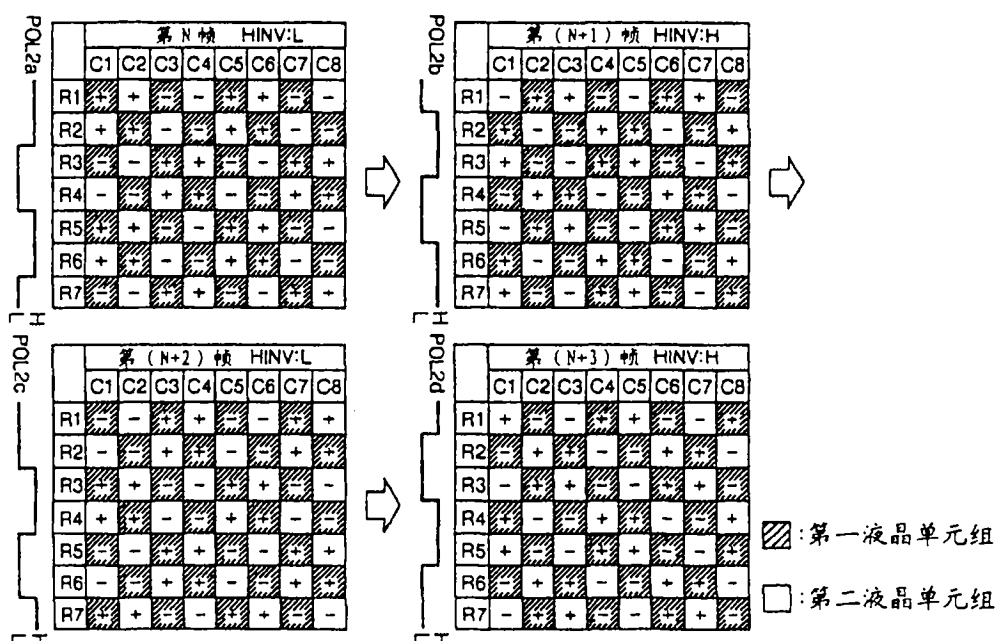


图 25

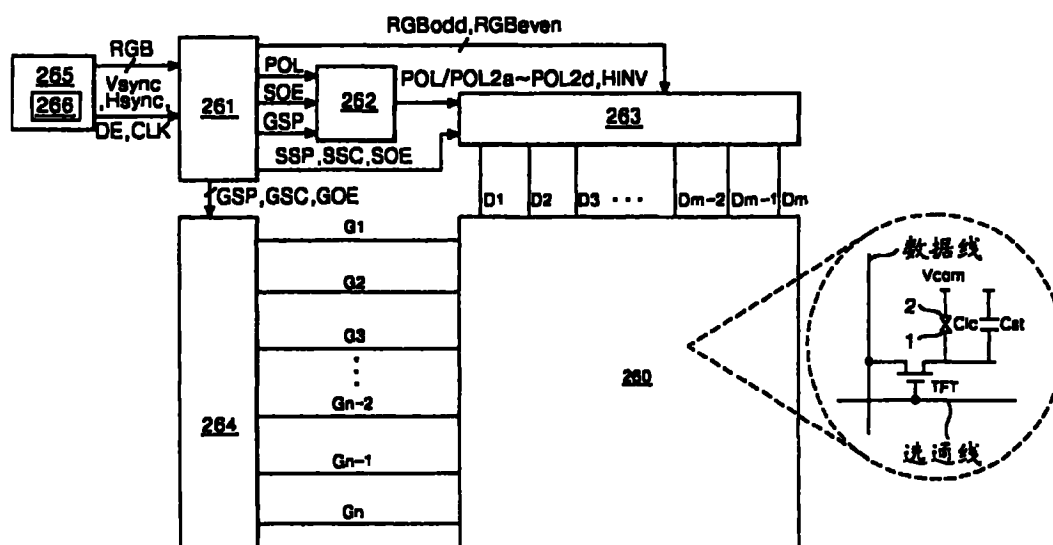


图 26

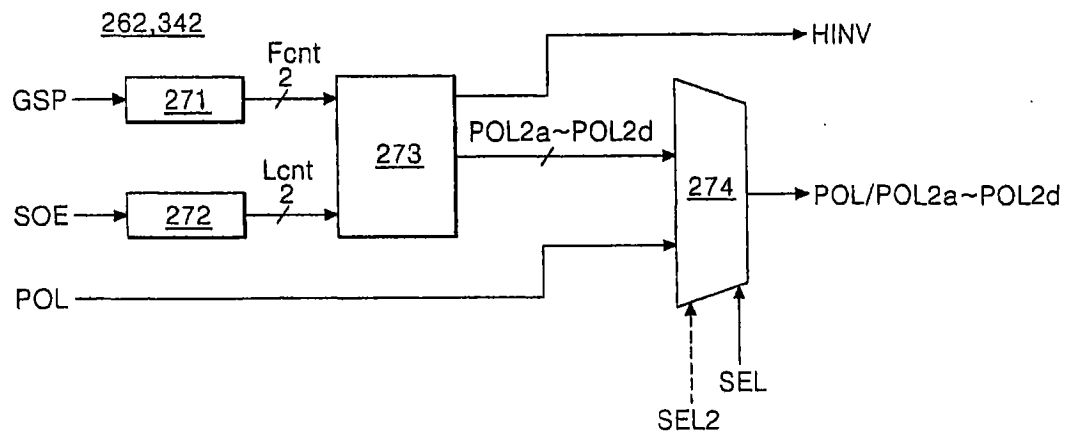


图 27

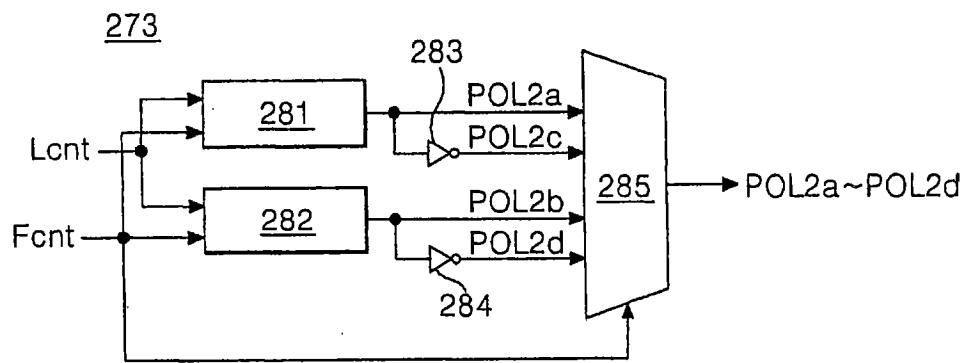


图 28

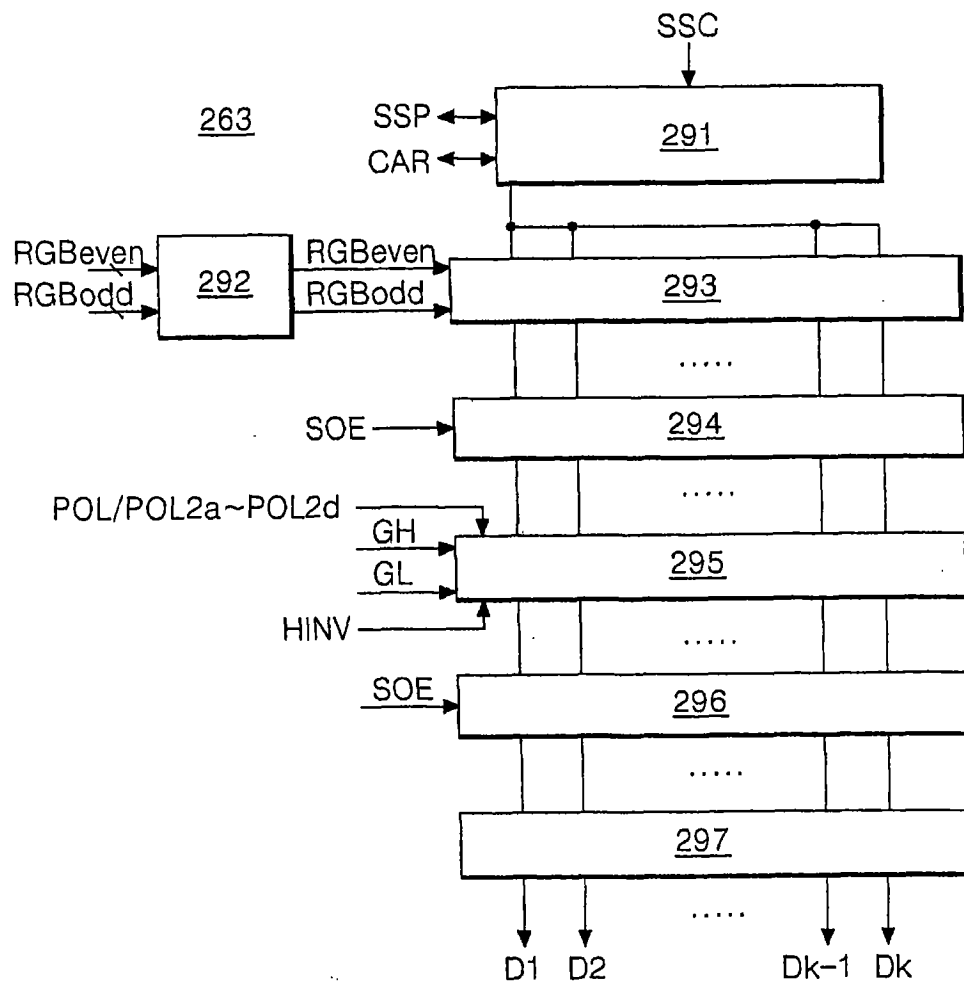


图 29

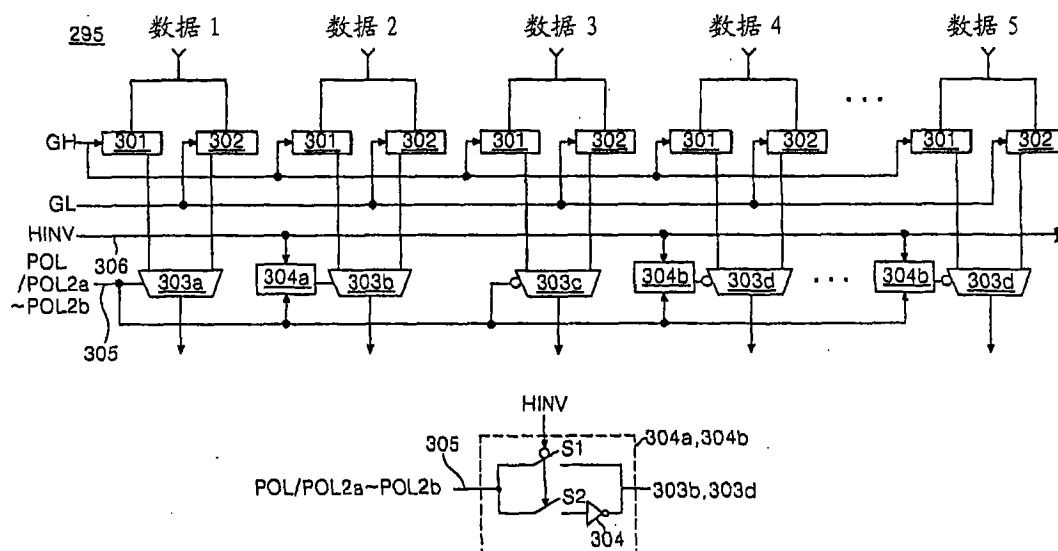


图 30

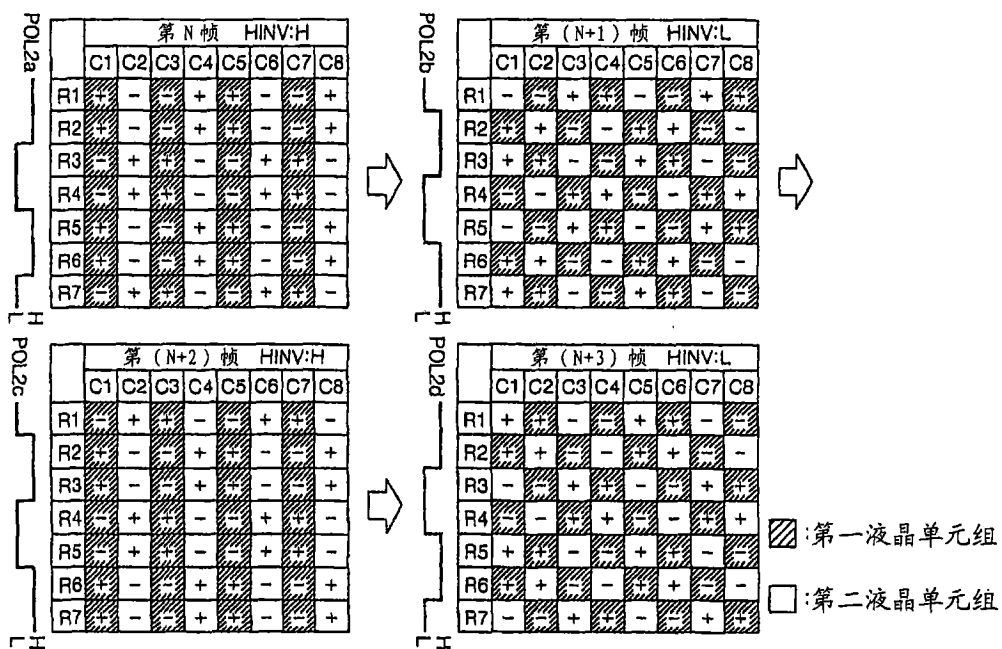


图 31

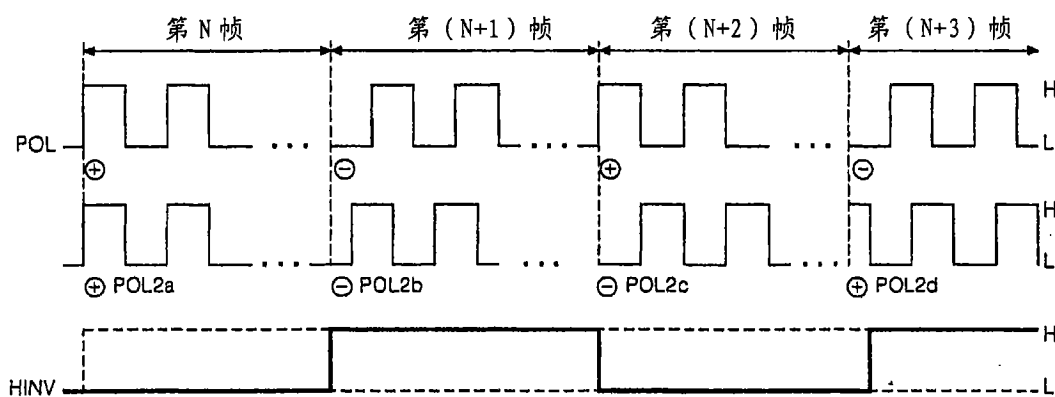


图 32

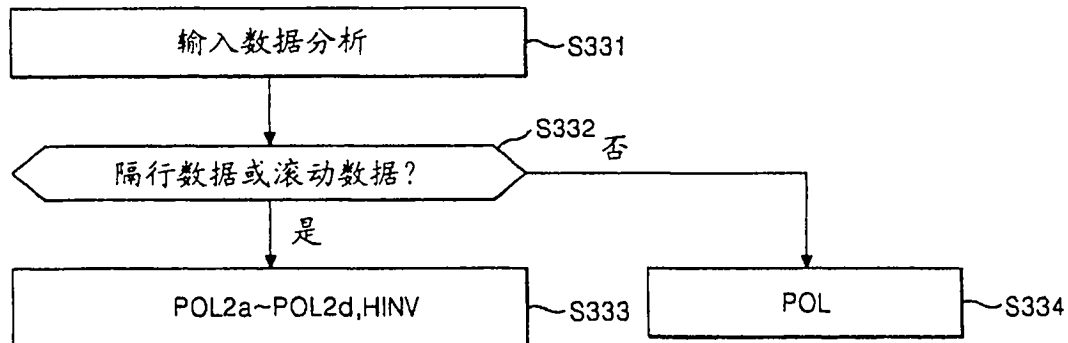


图 33

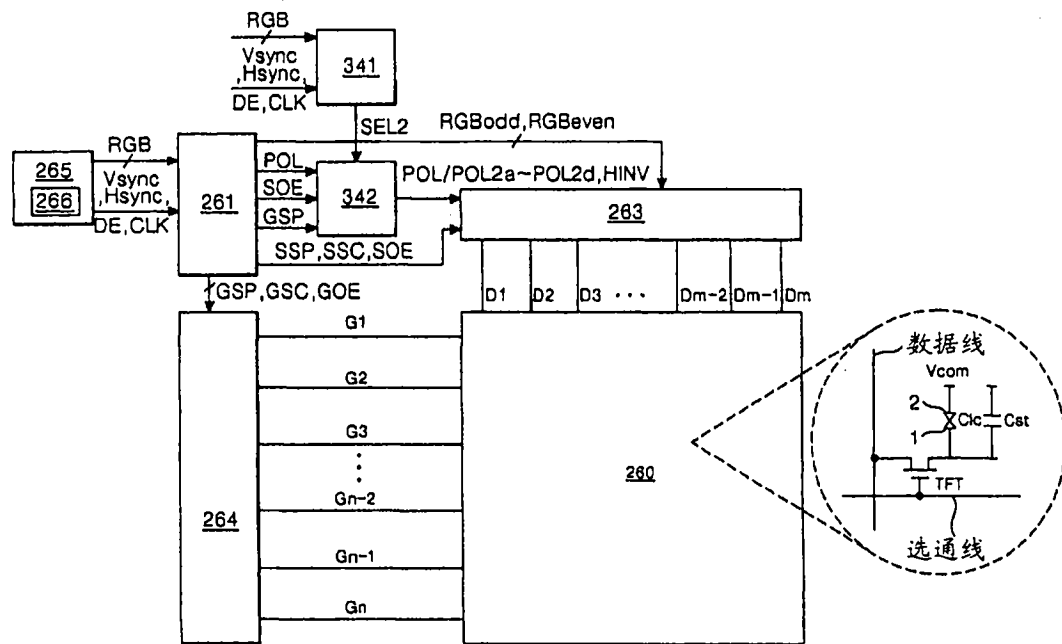


图 34

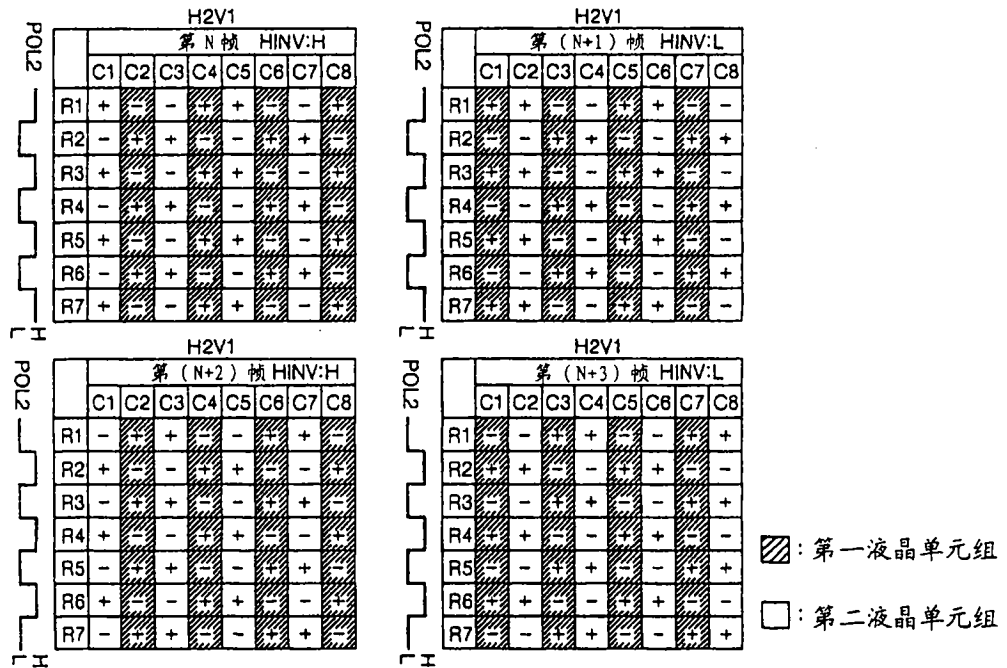


图 35

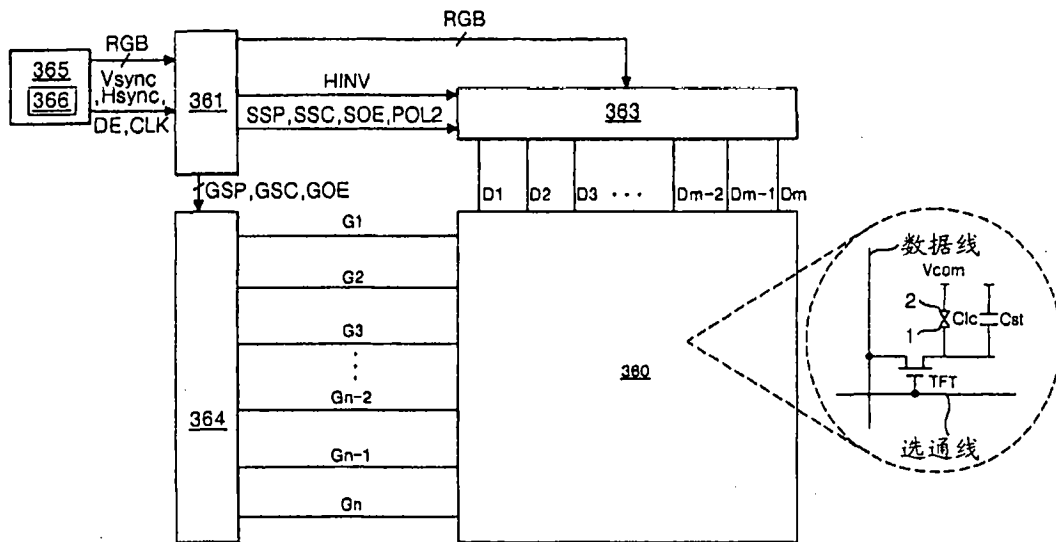


图 36

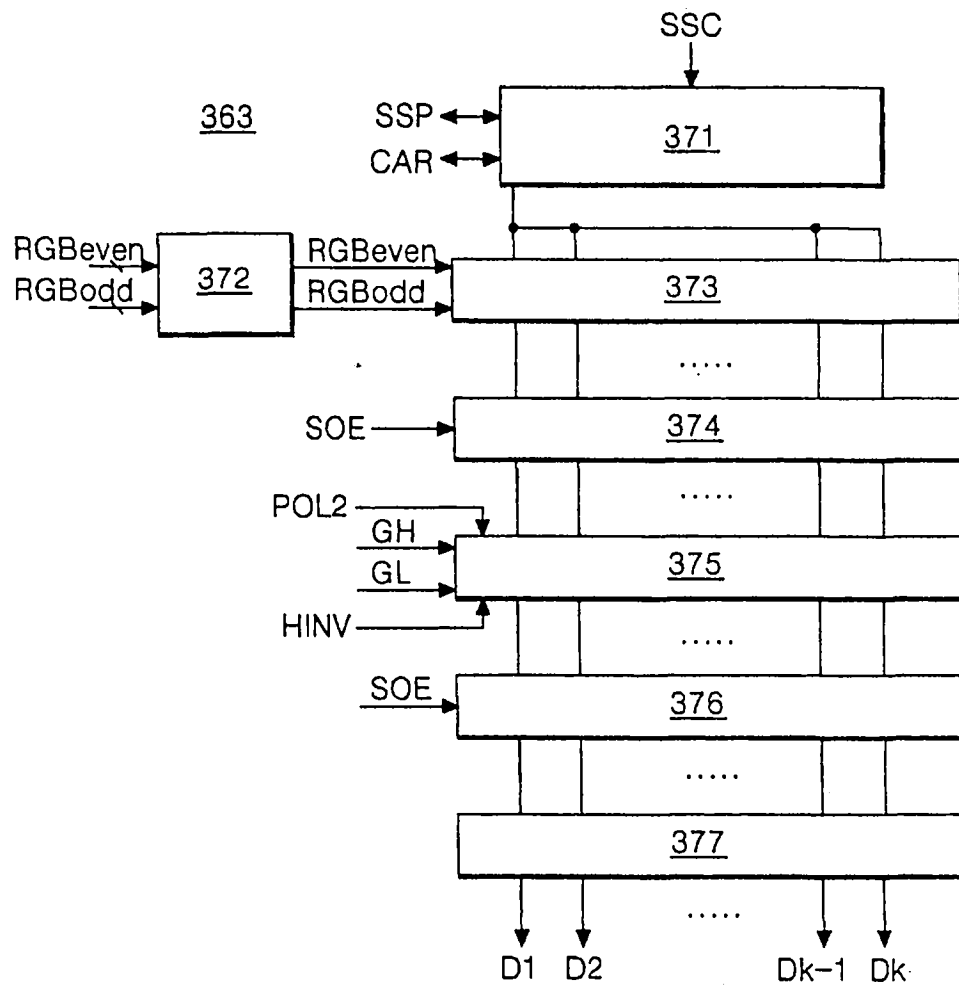


图 37

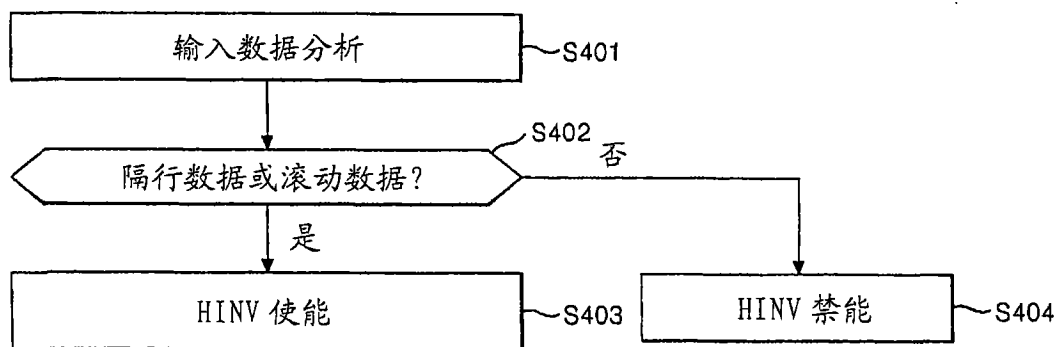


图 40

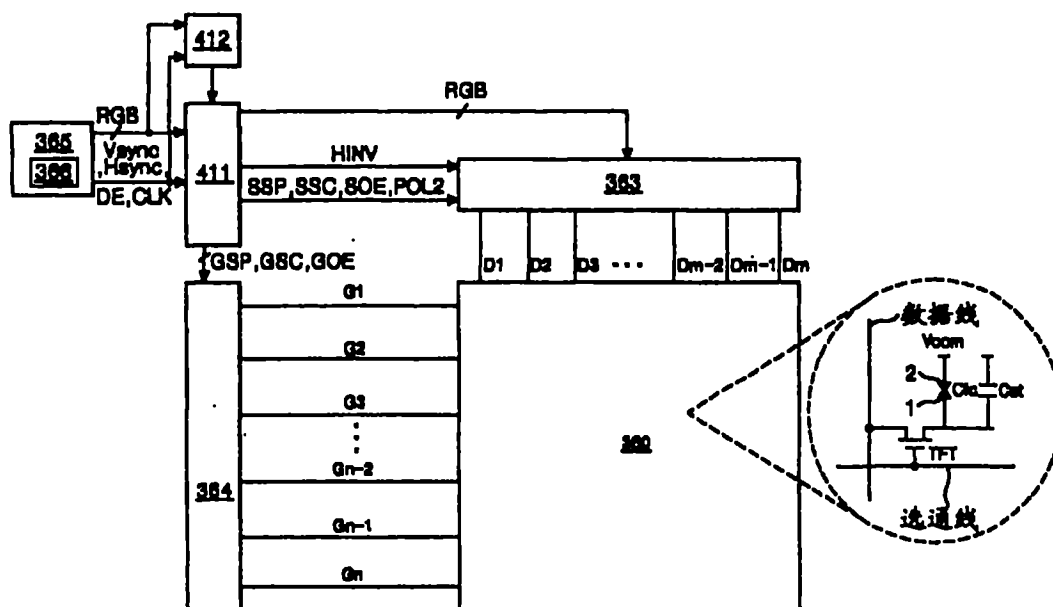


图 41

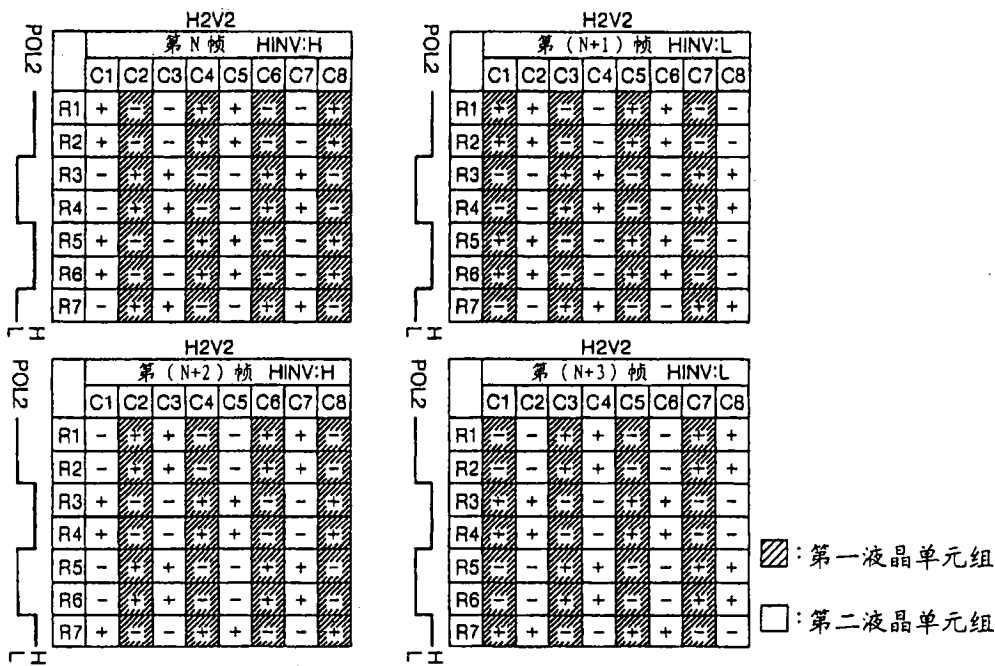


图 42

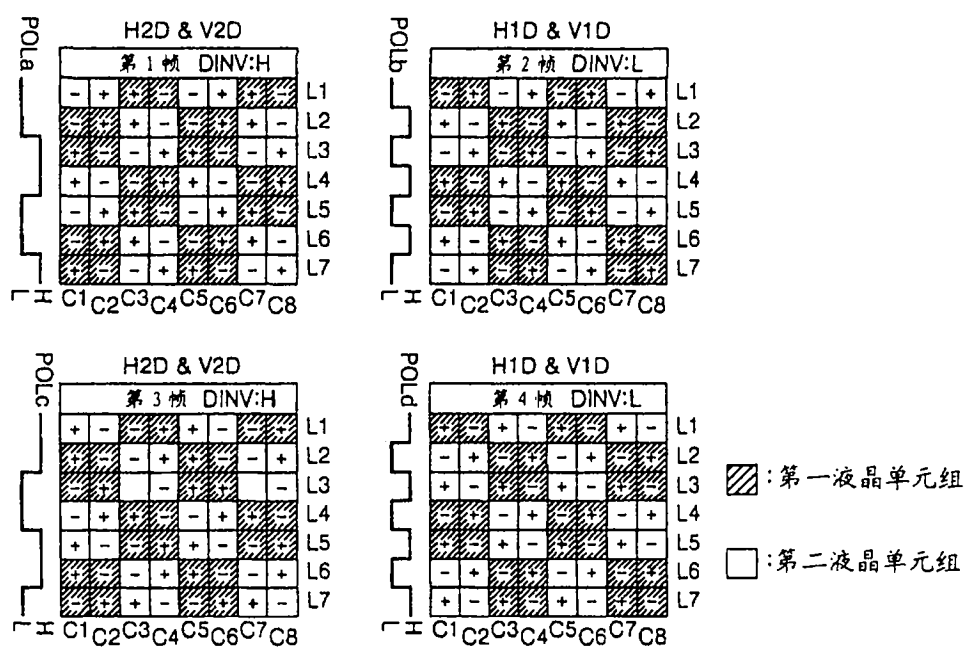


图 43A

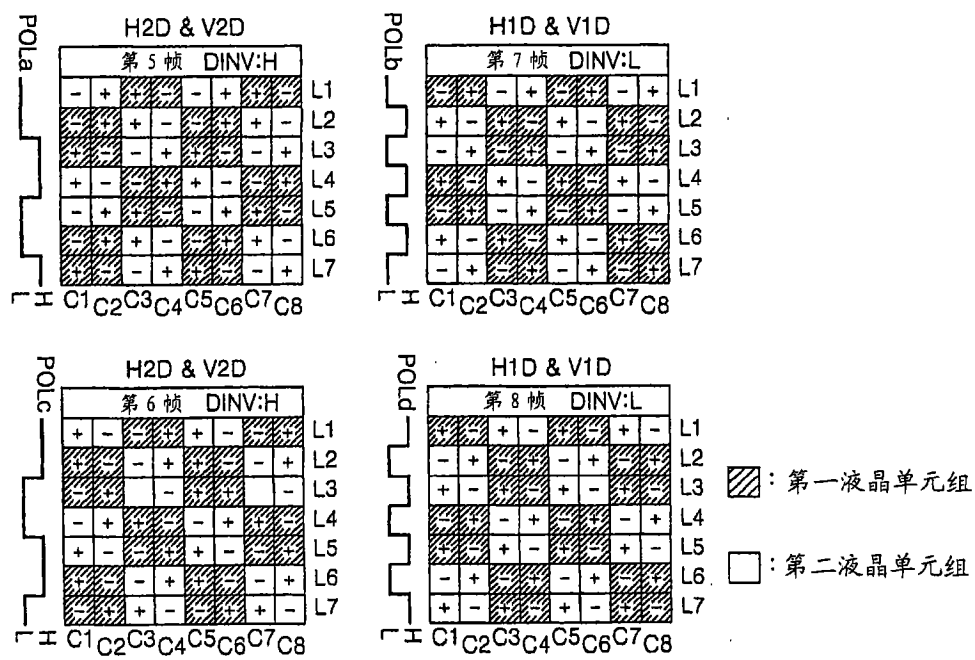


图 43B

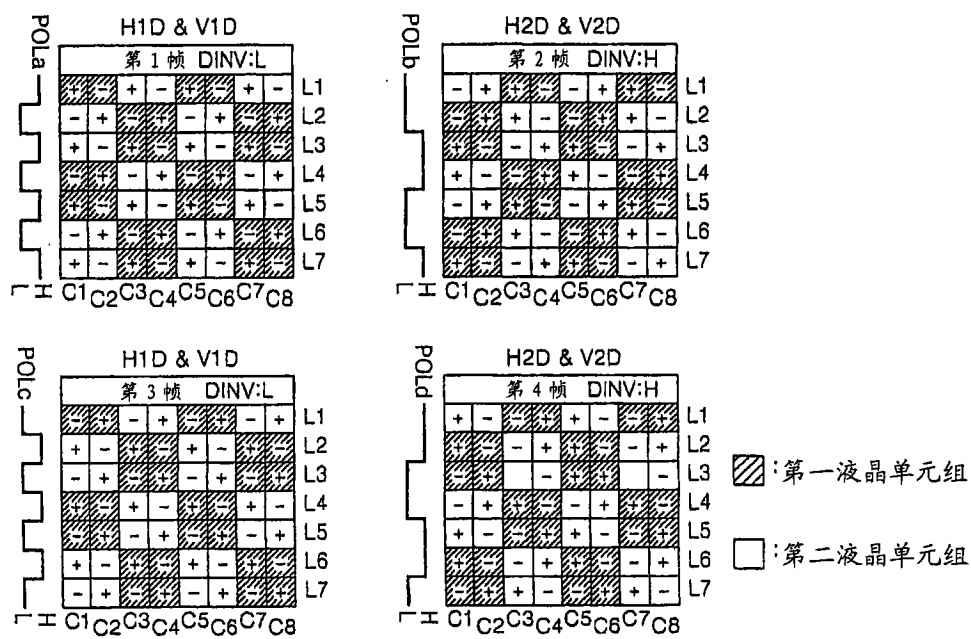


图 44A

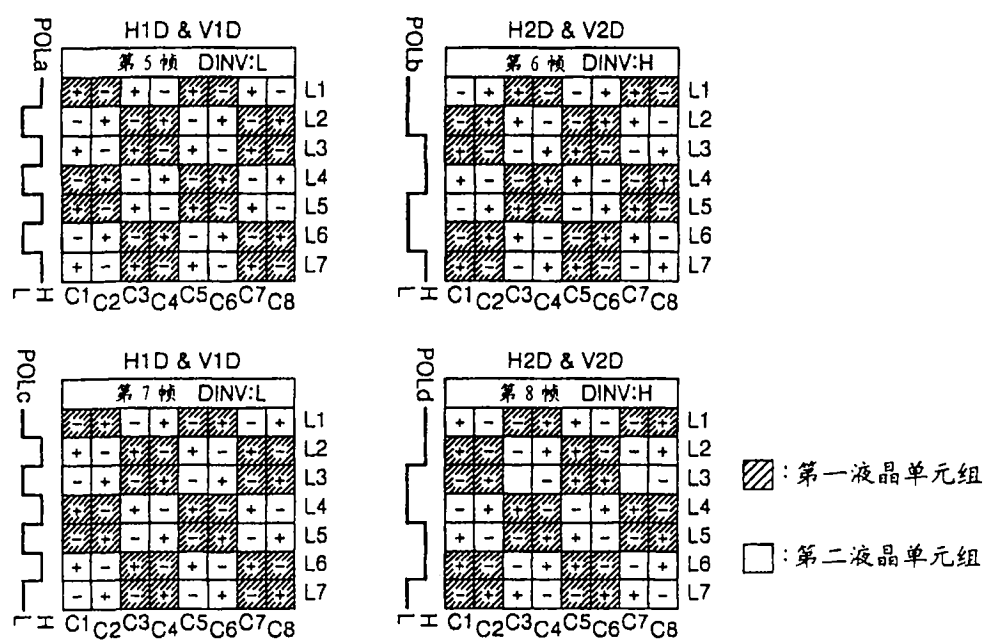


图 44B

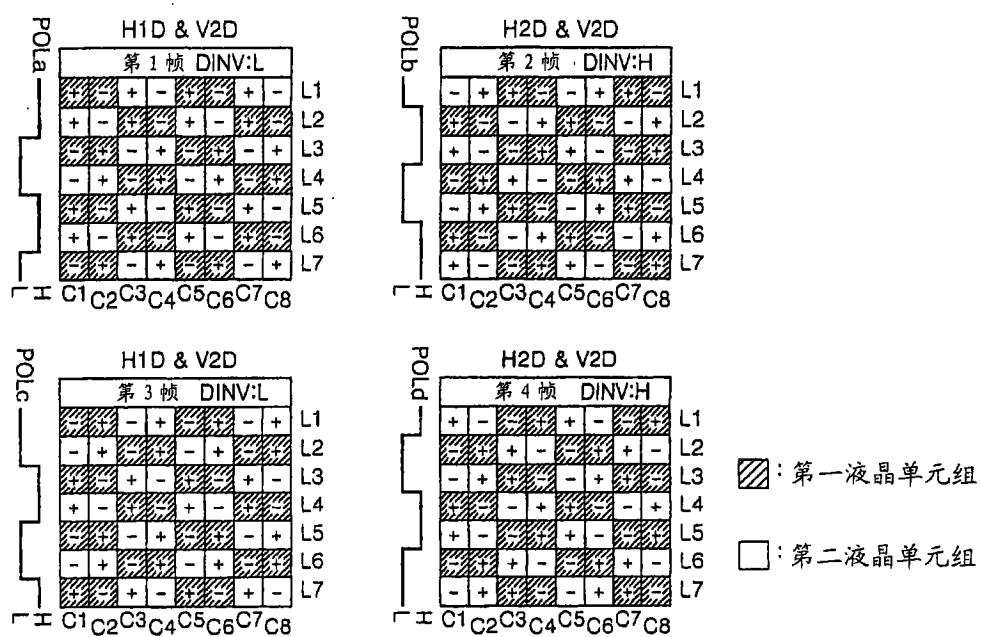


图 45A

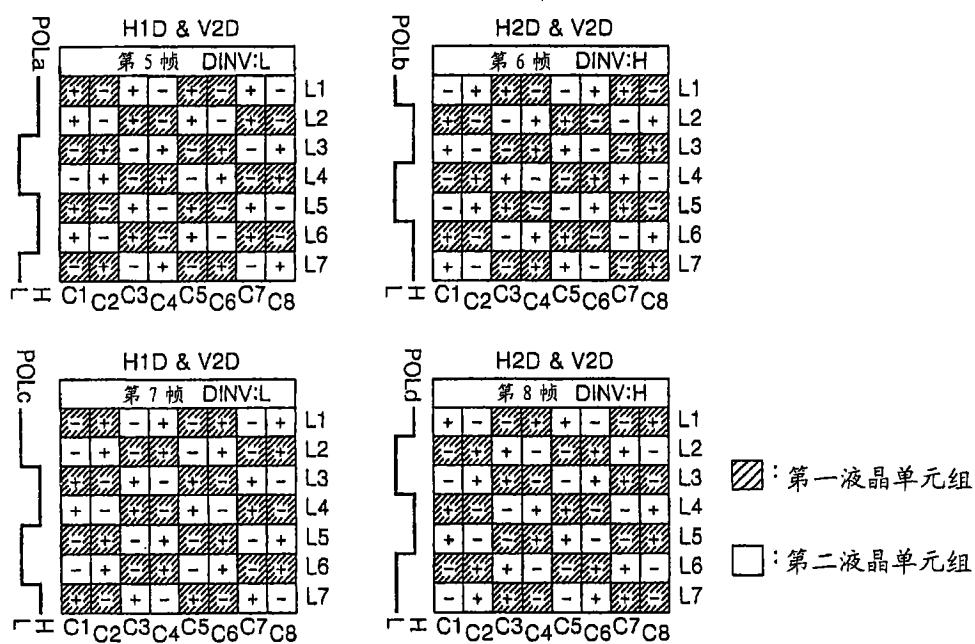


图 45B

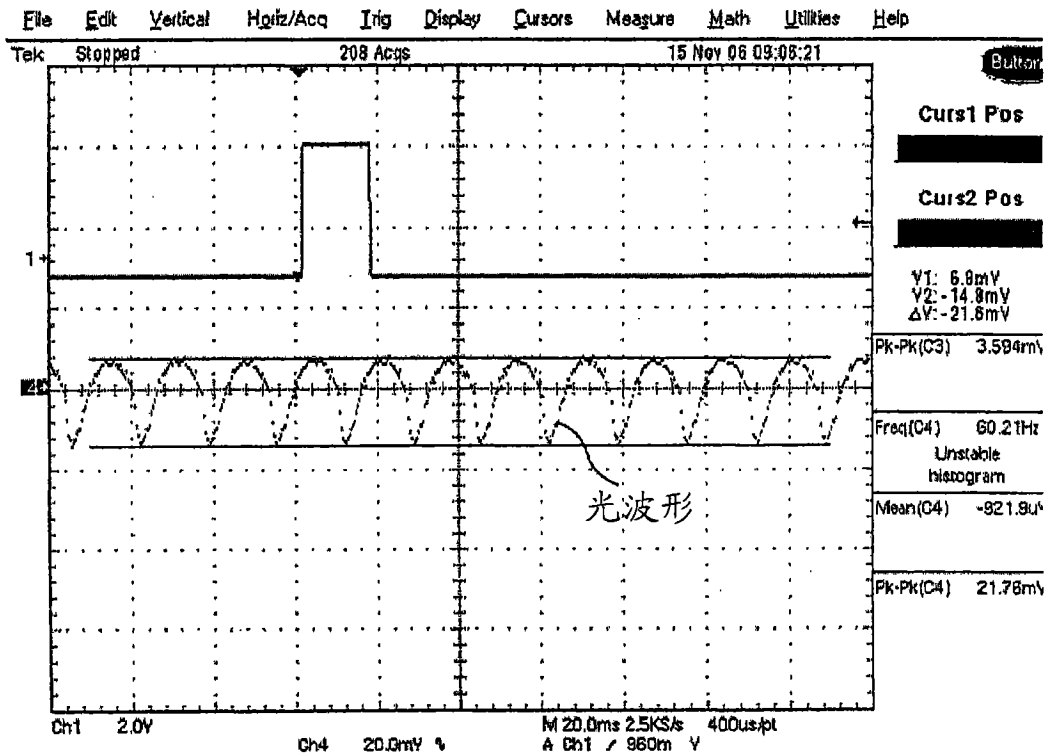


图 46

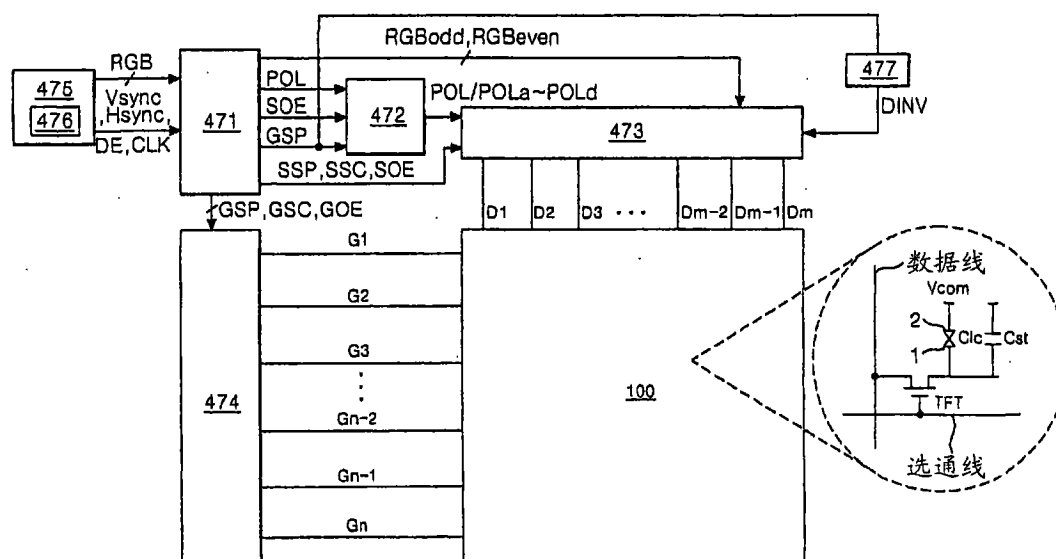


图 47

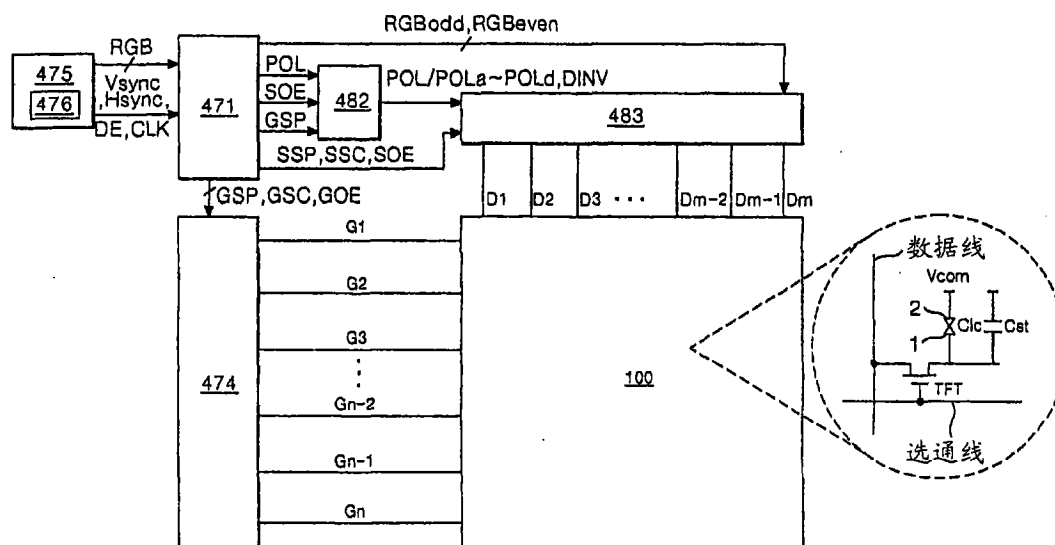


图 48

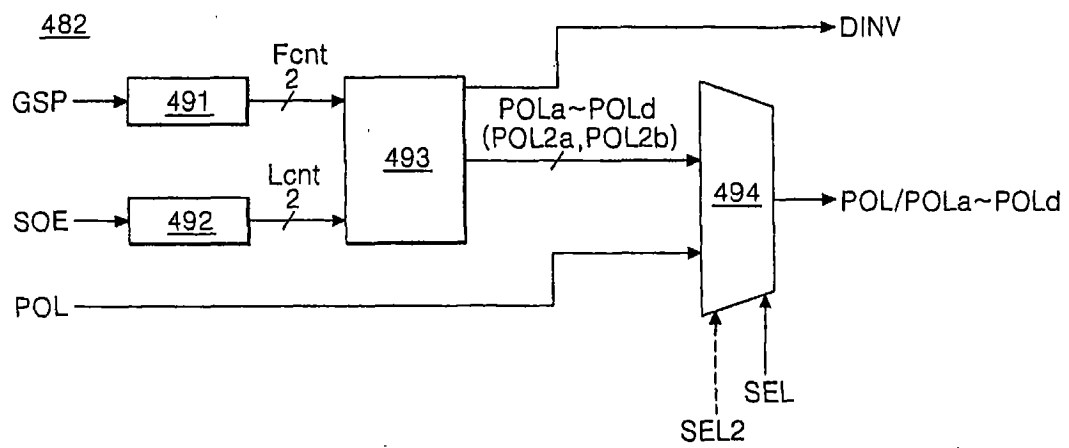


图 49

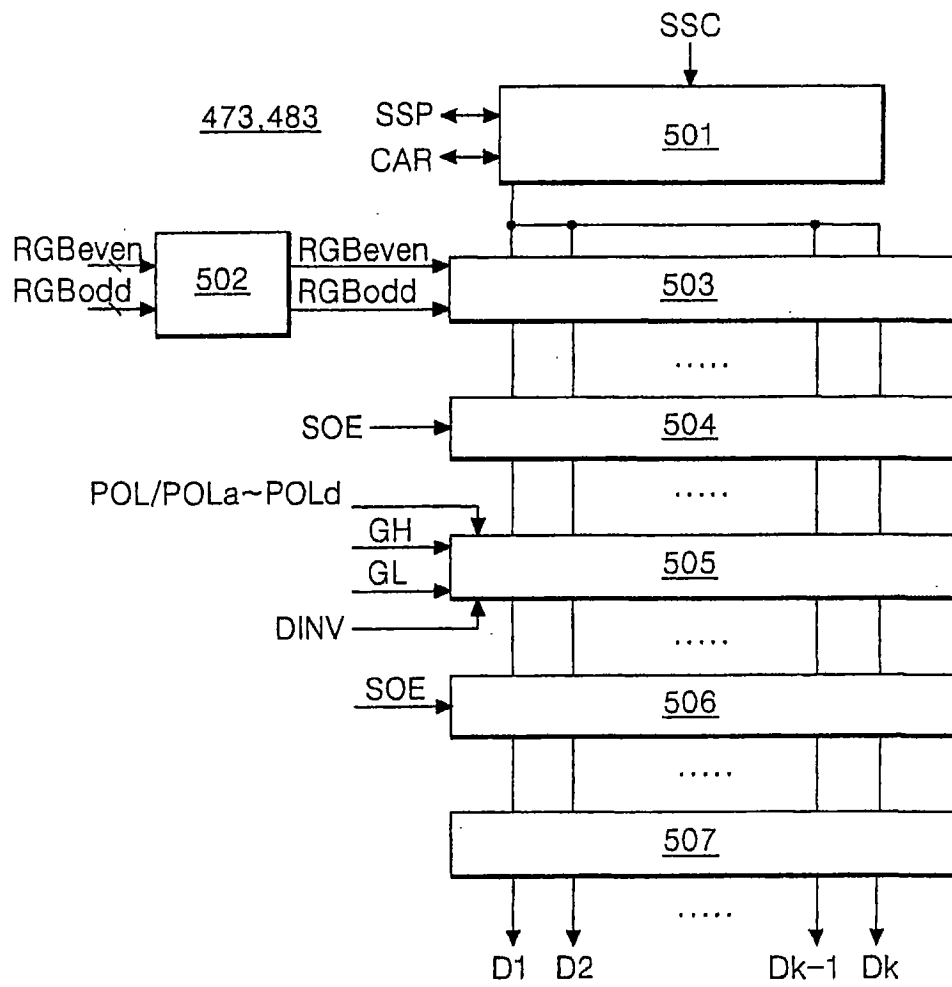


图 50

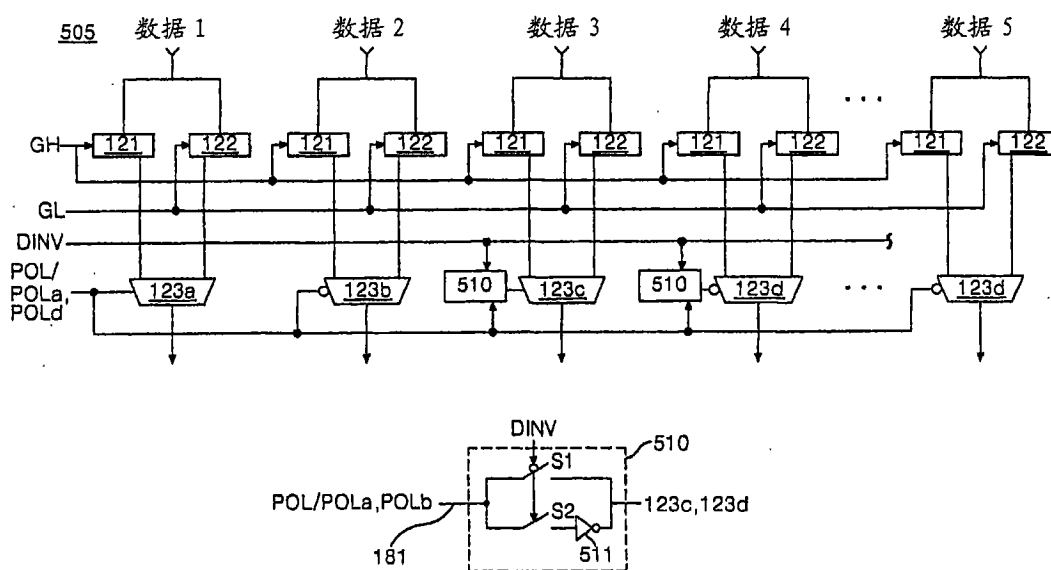


图 51

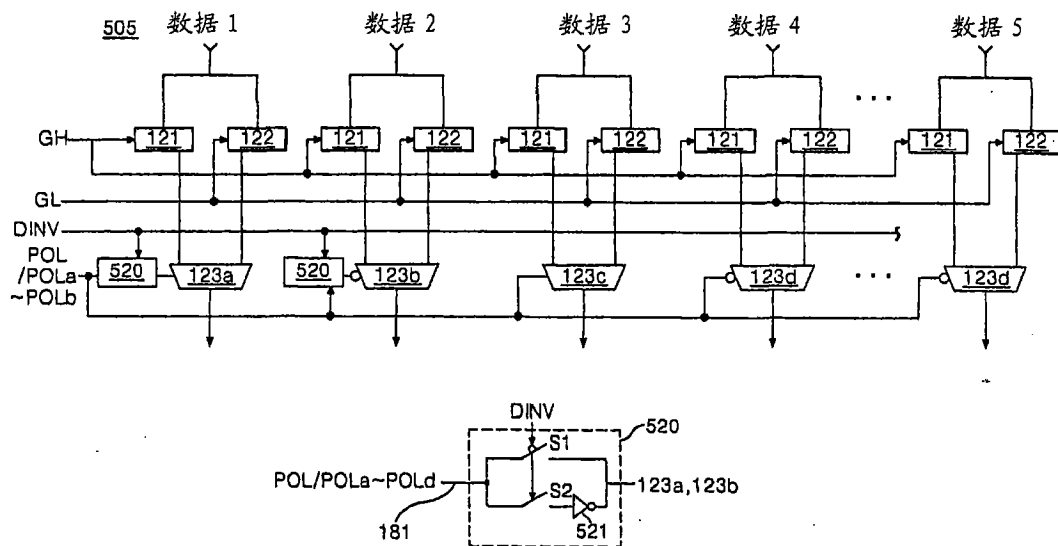


图 52

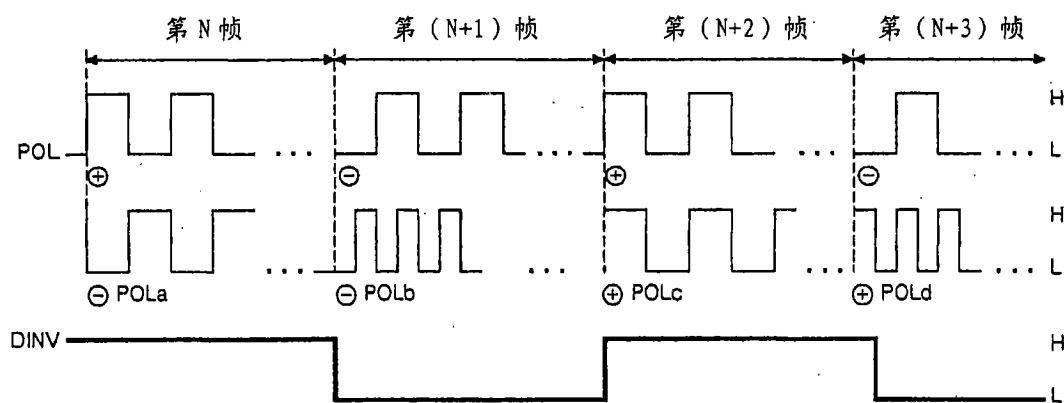


图 53

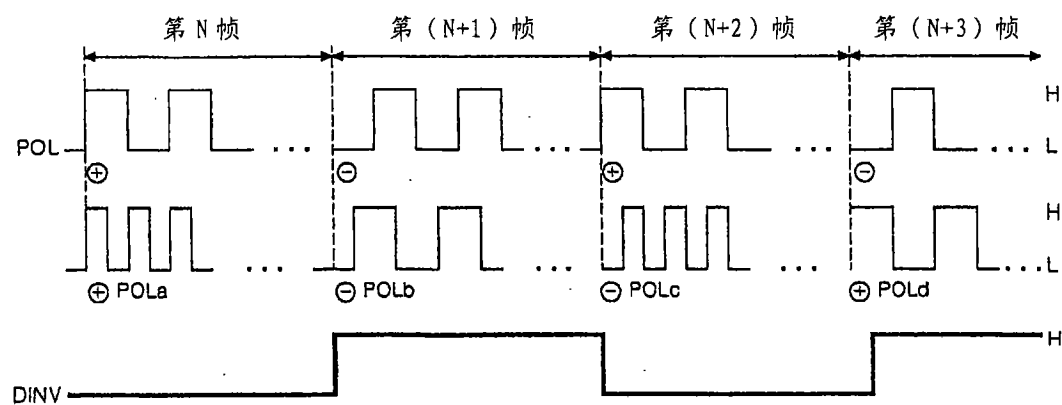


图 54

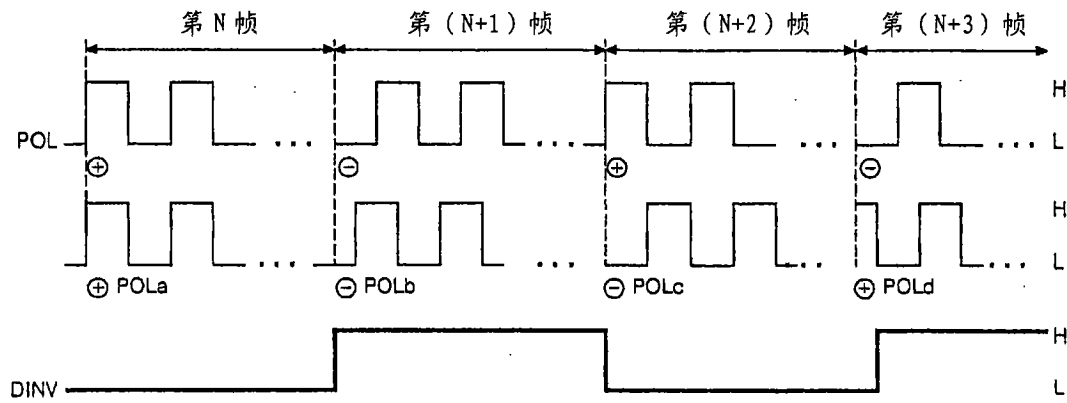


图 55

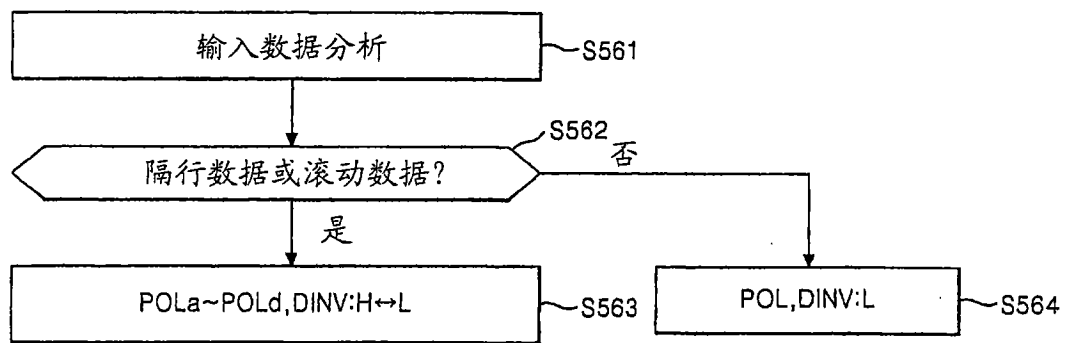


图 56

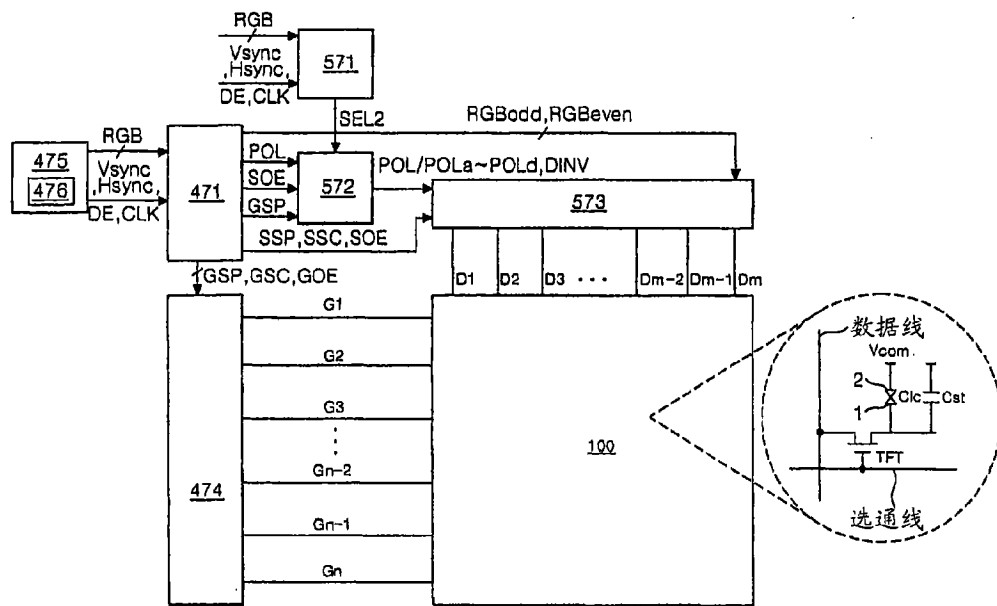


图 57

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN101226722B	公开(公告)日	2011-09-28
申请号	CN200710180082.2	申请日	2007-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	宋鸿声 李周映 闵雄基 崔善永 车东勳 张修赫		
发明人	宋鸿声 李周映 闵雄基 崔善永 车东勳 张修赫		
IPC分类号	G09G3/36 G06K9/00 G02F1/133 H03K19/0175		
代理人(译)	李辉		
审查员(译)	聂莹莹		
优先权	1020070053959 2007-06-01 KR 1020070008895 2007-01-29 KR 1020070004251 2007-01-15 KR 1020070052679 2007-05-30 KR 1020070004246 2007-01-15 KR 1020070047787 2007-05-16 KR		
其他公开文献	CN101226722A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了液晶显示器及其驱动方法。一种液晶显示装置包括：液晶显示板，该液晶显示板包括多条数据线、多条选通线以及多个液晶单元，所述多个液晶单元关联至第一液晶单元组和第二液晶单元组；数据驱动电路，用于响应于极性控制信号向所述多条数据线供应数据电压；选通驱动电路，用于向所述多条选通线供应扫描脉冲；以及极性控制电路，用于针对每个帧时段生成不同的极性控制信号，并将所述第一液晶单元组的数据电压频率与所述第二液晶单元组的数据电压频率控制为彼此不同。

