

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610171984.5

[43] 公开日 2007 年 12 月 12 日

[11] 公开号 CN 101086572A

[22] 申请日 2006.12.22

[21] 申请号 200610171984.5

[30] 优先权

[32] 2006.6.5 [33] KR [31] 10-2006-0050607

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 申正旭

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 李 辉

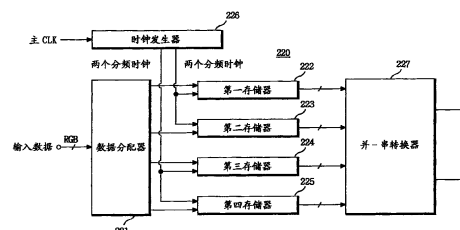
权利要求书 4 页 说明书 14 页 附图 6 页

[54] 发明名称

液晶显示装置及其驱动方法

[57] 摘要

本发明公开了一种液晶显示装置及其驱动方法，其用于把待提供给形成在液晶显示板处的多条数据线中的奇数号数据线或偶数号数据线的输入数据均等地分配并存储在至少两个存储器处，并且同时进行读取。在液晶显示装置中，液晶显示板包括多条数据线。数据分配器分配输入数据。第一存储器和第二存储器均等地存储在由数据分配器分配的数据中的待提供给奇数号数据线的的数据。第三存储器和第四存储器均等地存储在由数据分配器分配的数据中的待提供给偶数号数据线的的数据。并且，时钟发生器生成用于读取并且输出存储在第一存储器和第二存储器中的数据或存储在第三存储器和第四存储器中的数据的数据的分频时钟。



1、一种液晶显示装置，其包括：

液晶显示板，其设置有多条数据线；

数据分配器，其对输入数据进行分配；

第一存储器和第二存储器，其均等地存储在由所述数据分配器分配的数据中的待提供给奇数号数据线的的数据；

第三存储器和第四存储器，其均等地存储在由所述数据分配器分配的数据中的待提供给偶数号数据线的的数据；以及

时钟发生器，其生成用于对存储在所述第一存储器和第二存储器处的数据或者存储在第三存储器和第四存储器处的数据进行读取和输出的分频时钟。

2、根据权利要求1所述的液晶显示装置，其中，待提供给奇数号数据线的36位数据分别存储在所述第一存储器和第二存储器处。

3、根据权利要求2所述的液晶显示装置，其中，所述时钟发生器对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第一存储器和第二存储器。

4、根据权利要求3所述的液晶显示装置，其中，存储在所述第一存储器和第二存储器处的36位数据在提供两个分频时钟的情况下都被读取。

5、根据权利要求1所述的液晶显示装置，其中，待提供给偶数号数据线的36位数据分别存储在第三存储器和第四存储器处。

6、根据权利要求5所述的液晶显示装置，其中，所述时钟发生器对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第三存储器和第四存储器。

7、根据权利要求6所述的液晶显示装置，其中，存储在第三存储器和第四存储器处的36位数据在提供两个分频时钟的情况下都被读取。

8、一种液晶显示装置，其包括：

液晶显示板，其具有多条数据线，所述多条数据线被分成第一线组和第二线组，第一线组的数据线与第二线组的数据线相对称并且同时被

驱动;

定时控制器, 其均等地分配并存储待提供给奇数号数据线的输入数据, 随后在 n 分频时钟时段同时读取并输出存储的数据, 并且均等地分配并存储待提供给偶数号数据线的输入数据, 随后在 n 分频时钟时段同时读取并输出存储的数据; 以及

数据驱动器, 其根据定时控制器的控制, 均等地分配从定时控制器提供的数据, 以把所述数据提供给第一线组的奇数号数据线和第二线组的奇数号数据线, 并且均等地分配从定时控制器提供的数据, 以把所述数据提供给第一线组的偶数号数据线和第二线组的偶数号数据线。

9、根据权利要求 8 所述的液晶显示装置, 其中, 所述定时控制器包括:

数据分配器, 其对输入数据进行分配;

第一存储器和第二存储器, 其均等地存储在由所述数据分配器分配的数据中的待提供给奇数号数据线的的数据;

第三存储器和第四存储器, 其均等地存储在由所述数据分配器分配的数据中的待提供给偶数号数据线的的数据; 以及

时钟发生器, 其生成用于对存储在第一存储器和第二存储器处的数据或者存储在第三存储器和第四存储器处的数据进行读取和输出的分频时钟。

10、根据权利要求 9 所述的液晶显示装置, 其中, 待提供给奇数号数据线的 36 位数据分别存储在第一存储器和第二存储器处。

11、根据权利要求 10 所述的液晶显示装置, 其中, 所述时钟发生器对从系统输入的主时钟进行二分频, 以把两个分频时钟同时提供给第一存储器和第二存储器。

12、根据权利要求 11 所述的液晶显示装置, 其中, 存储在第一存储器和第二存储器处的 36 位数据在提供两个分频时钟的情况下都被读取。

13、根据权利要求 9 所述的液晶显示装置, 其中, 待提供给偶数号数据线的 36 位数据分别存储在第三存储器和第四存储器处。

14、根据权利要求 13 所述的液晶显示装置, 其中, 所述时钟发生器

对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第三存储器和第四存储器。

15、根据权利要求 14 所述的液晶显示装置，其中，存储在第三存储器和第四存储器处的 36 位数据在提供两个分频时钟的情况下都被读取。

16、一种液晶显示装置的驱动方法，在该液晶显示装置的驱动方法中，包括以下步骤：

分配从系统输入的数据；

把所分配的数据中的待提供给奇数号数据线的的数据均等地存储在第一存储器和第二存储器处；

把所分配的数据中的待提供给偶数号数据线的的数据均等地存储在第三存储器和第四存储器处；

在分频时钟提供时段，对从所述系统提供的主时钟进行分频，以同时读取第一存储器和第二存储器中的数据或同时读取第三存储器和第四存储器中的数据。

17、根据权利要求 16 所述的液晶显示装置的驱动方法，其中，分别在第一存储器和第二存储器处存储待提供给奇数号数据线的 36 位数据。

18、根据权利要求 17 所述的液晶显示装置的驱动方法，其中，将主时钟二分频为同时提供给第一存储器和第二存储器的两个分频时钟。

19、根据权利要求 18 所述的液晶显示装置的驱动方法，其中，在提供两个分频时钟的情况下，对存储在第一存储器和第二存储器处的 36 位数据都进行读取。

20、根据权利要求 16 所述的液晶显示装置的驱动方法，其中，分别在第三存储器和第四存储器处存储待提供给偶数号数据线的 36 位数据。

21、根据权利要求 20 所述的液晶显示装置的驱动方法，其中，将主时钟二分频为同时提供给第三存储器和第四存储器的两个分频时钟。

22、根据权利要求 21 所述的液晶显示装置的驱动方法，其中，在提供两个分频时钟的情况下，对存储在第三存储器和第四存储器处的 36 位数据都进行读取。

23、一种液晶显示装置的驱动方法，所述液晶显示装置包括具有多

条数据线的液晶显示板，所述多条数据线被分成第一线组和第二线组，第一线组的数据线与第二线组的数据线相对称并且同时被驱动，在所述液晶显示装置的驱动方法中，包括以下步骤：

均等地分配并存储待提供给奇数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据；

均等地分配所读取的数据，以把所述数据同时提供给第一线组的奇数号数据线和第二线组的奇数号数据线；

均等地分配并存储待提供给偶数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据；以及

均等地分配所读取的数据，以把所述数据同时提供给第一线组的偶数号数据线和第二线组的偶数号数据线。

24、根据权利要求 23 所述的液晶显示装置的驱动方法，其中，所述均等地分配并存储待提供给奇数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据的步骤，包括以下步骤：

均等地分配待提供给奇数号数据线的输入数据，以将其存储在第一存储器和第二存储器处；

对来自系统的主时钟进行二分频，以生成两个分频时钟；以及

在提供所述两个分频时钟的时段，同时读取存储在第一存储器和第二存储器处的数据。

25、根据权利要求 23 所述的液晶显示装置的驱动方法，其中，所述均等地分配并存储待提供给偶数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据的步骤，包括以下步骤：

均等地分配待提供给偶数号数据线的输入数据，以将其存储在第三存储器和第四存储器处；

对来自系统的主时钟进行二分频，以生成两个分频时钟；以及

在提供所述两个分频时钟的时段，同时读取存储在第三存储器和第四存储器处的数据。

液晶显示装置及其驱动方法

技术领域

本发明涉及液晶显示装置，更具体地说，涉及一种液晶显示装置及其驱动方法，其适于把待向形成在液晶显示板处的多条数据线之中的奇数号数据线或偶数号数据线提供的输入数据均等地分配并存储在至少两个存储器处，并且同时进行读取。

背景技术

通常，液晶显示装置根据视频信号来控制液晶单元的透光率，由此显示画面。具有针对各液晶单元设置的开关器件的有源矩阵型液晶显示装置因其允许对开关器件进行有源控制而对于活动图像的实现是有利的。用于有源矩阵型液晶显示装置的开关器件主要采用如图 1 所示的薄膜晶体管（下面，称为“TFT”）。

参照图 1，有源矩阵型 LCD 基于伽玛基准电压把数字输入数据转换成模拟数据电压，以把该模拟数据电压提供给数据线 DL，并且同时，把扫描脉冲提供给选通线 GL，由此对液晶单元 Clc 充电。

TFT 的栅极连接至选通线 GL，而其源极连接至数据线 DL。而且，TFT 的漏极连接至液晶单元 Clc 的像素电极并且连接至存储电容器 Cst 的一个电极。

液晶单元 Clc 的公共电极被提供有公共电压 Vcom。

存储电容器 Cst 用于在 TFT 导通时利用从数据线 DL 馈给的数据电压进行充电，由此，恒定地保持液晶单元 Clc 处的电压。

如果把扫描脉冲施加至选通线 GL，则 TFT 导通，以在其源极与漏极之间提供通道，由此，把数据线 DL 上的电压提供给液晶单元 Clc 的像素电极。在这种情况下，液晶单元的液晶分子具有根据像素电极与公共电极之间的电场而改变的配向，由此调节入射光。

下面，参照图 2，对包括具有上述结构的像素的现有技术 LCD 的构造进行描述。

图 2 是示出现有技术液晶显示装置的构造的框图。

参照图 2，现有技术液晶显示装置 100 包括：液晶显示板 110，其设置有薄膜晶体管（TFT），该薄膜晶体管对在数据线 DL1 到 DLm 与选通线 GL1 到 GLn 彼此交叉的交点处的液晶单元 Clc 进行驱动；数据驱动器 120，其向液晶显示板 110 的数据线 DL1 到 DLm 提供数据；选通驱动器 130，其向液晶显示板 110 的选通线 GL1 到 GLn 提供扫描脉冲；伽玛基准电压生成器 140，其生成伽玛基准电压以把该基准电压提供给数据驱动器 120；背光装置 150，其向液晶显示板 110 照射光；逆变器 160，其向背光装置 150 施加交流电压和电流；公共电压生成器 170，其生成公共电压 Vcom 以把该公共电压 Vcom 提供给液晶显示板 110 的液晶单元 Clc 的公共电极；选通驱动电压生成器 180，其生成选通高电压 VGH 和选通低电压 VGL 以把它们提供给选通驱动器 130；以及定时控制器 190，其控制数据驱动器 120 和选通驱动器 130。

液晶显示板 110 具有注入在两个玻璃基板之间的液晶。在液晶显示板 110 的下玻璃基板上，数据线 DL1 到 DLm 和选通线 GL1 到 GLn 彼此正交交叉。数据线 DL1 到 DLm 与选通线 GL1 到 GLn 之间的每个交点都设置有 TFT。TFT 响应于扫描脉冲向液晶单元 Clc 提供数据线 DL1 到 DLm 上的电压。TFT 的栅极连接至选通线 GL1 到 GLn，而其源极连接至数据线 DL1 到 DLm。而且，TFT 的漏极连接至液晶单元 Clc 的像素电极并且连接至存储电容器 Cst。

TFT 响应于经由选通线 GL1 到 GLn 向其栅极端子施加的扫描脉冲而导通。随着 TFT 的导通，数据线 DL1 到 DLm 上的视频数据被提供给液晶显示单元 Clc 的像素电极。

数据驱动器 120 响应于从定时控制器 190 提供的数据驱动控制信号 DDC，向数据线 DL1 到 DLm 提供数据。而且，数据驱动器 120 采样并锁存从定时控制器 190 馈给的数字视频数据 RGB，随后基于来自伽玛基准电压生成器 140 的伽玛基准电压，将其转换成能够显示液晶显示板 110

的液晶单元 Clc 处的灰度级的模拟数据电压，由此将该模拟数据电压提供给数据线 DL1 到 DLm。

选通驱动器 130 响应于从定时控制器 190 提供的选通驱动控制信号 GDC 和选通移位时钟 GSC，生成扫描脉冲，即，选通脉冲，以把该扫描脉冲提供给选通线 GL1 到 GLn。在这种情况下，选通驱动器 130 根据从选通驱动电压生成器 180 提供的选通高电压 VGH 和选通低电压 VGL 来确定扫描脉冲的高电平电压和低电平电压。

伽玛基准电压生成器 140 接收高电平提供电压 VDD，以生成正伽玛基准电压和负伽玛基准电压，并且把它们输出至数据驱动器 120。

背光装置 150 设置在液晶显示板 110 的后侧处，并且利用从逆变器 160 提供的交流电压和电流发光，以把光照射到液晶显示板 110 的每个像素上。

逆变器 160 把在其内部生成的方波信号转换成三角波信号，随后将该三角波信号与从所述系统提供的直流功率电压 VCC 相比较，由此生成与该比较的结果成比例的脉冲调光 (burst dimming) 信号。如果根据逆变器 160 内部的矩形波信号确定该脉冲调光信号，则用于控制在逆变器 160 内的 AC 电压和电流的生成的驱动集成电路 (IC) (未示出) 响应于该脉冲调光信号，控制待提供给背光装置 150 的 AC 电压和电流的生成。

公共电压生成器 170 接收高电平功率电压 VDD，以生成公共电压 Vcom，并且把该公共电压提供给设置在液晶显示板 110 的每个像素处的液晶单元 Clc 的公共电极。

向选通驱动电压生成器 180 提供高电平提供电压 VDD，以生成选通高电压 VGH 和选通低电压 VGL，并且将该选通高电压和选通低电压提供给选通驱动器 130。在此，选通驱动电压生成器 180 生成大于在液晶显示板 110 的每个像素处设置的 TFT 的阈值电压的选通高电压 VGH，和小于该 TFT 的阈值电压的选通低电压 VGL。按这种方式生成的选通高电压 VGH 和选通低电压 VGL 分别用于确定由选通驱动器 130 生成的扫描脉冲的高电平电压和低电平电压。

定时控制器 190 向数据驱动器 120 提供数字视频数据 RGB。在此，

数字视频数据 RGB 是从在诸如电视或计算机监视器等系统处设置的图像处理定标器（未示出）提供的。而且，定时控制器 190 响应于时钟信号 CLK，利用水平/垂直同步信号 H 和 V 生成数据驱动控制信号 DCC 和选通驱动控制信号 GDC，以把它们分别提供给数据驱动器 120 和选通驱动器 130。在此，数据驱动控制信号 DDC 包括：源移位时钟 SSC、源起始脉冲 SSP、极性控制信号 POL 以及源输出使能信号 SOE 等。选通驱动控制信号 GDC 包括选通起始脉冲 GSP 和选通输出使能信号 GOE 等。

具有这种功能的现有技术定时控制器 190 的内部构造和图 3 一样。

图 3 是示出在现有技术液晶显示装置处设置的定时控制器的内部构造的框图。

参照图 3，定时控制器 190 包括：第一存储器 191、第二存储器 192、时钟发生器 193，以及并-串转换器 194。在此，第一存储器 191 存储待提供给奇数号数据线的输入数据。第二存储器 192 存储待提供给偶数号数据线的输入数据。时钟发生器 193 生成对存储在第一存储器 191 处或存储在第二存储器 192 处的数据进行读取并输出的时钟。并且，并-串转换器 194 把从第一存储器 191 或第二存储器 192 读取的并行数据转换成串行数据，以把该串行数据提供给数据驱动器 120。

第一存储器 191 存储以 18 位为单位输入的数据，并且在时钟发生器 191 提供四个分频时钟的时段内存储 72 位数据的情况下，把存储的 72 位数据并行输出给并-串转换器 194。待提供给奇数号数据线的数据存储在第一存储器 191 中。

第二存储器 192 存储以 18 位为单位输入的数据，并且在时钟发生器 191 提供四个分频时钟的时段内存储 72 位数据的情况下，把存储的 72 位数据并行输出给并-串转换器 194。待提供给偶数号数据线的数据存储在第一存储器 192 中。

时钟发生器 193 对从系统输入的主时钟进行四分频，以把四个分频时钟另选地提供给第一存储器 191 和第二存储器 192，而该四个分频时钟用于读取存储在第一存储器 191 或第二存储器 192 处的 72 位数据。

并-串转换器 194 把从第一存储器 191 或第二存储器 192 读取的并行

数据转换成串行数据，以把该串行数据输出给数据驱动器 120。

由于包括定时控制器 190 的现有技术液晶显示装置总是利用四个分频时钟来读取存储在第一存储器 191 或第二存储器 192 处的 72 位数据，所以其不能缩减从系统提供的数据使能信号中的空白段。

发明内容

为了解决上述问题，公开了本发明。因此，本发明的一个目的是提供一种液晶显示装置及其驱动方法，其适于将向形成在液晶显示板处的多条数据线之中的奇数号数据线或偶数号数据线提供的输入数据均等地分配并存储在至少两个存储器处，并且同时进行读取。

本发明的另一目的是提供一种液晶显示装置及其驱动方法，其适于同时读取均等地分配并存储在至少两个存储器处的输入数据，由此基本上缩减输入数据的读取时间。

本发明的又一目的是提供一种液晶显示装置及其驱动方法，其适于基本上缩减输入数据的读取时间，由此减少从系统输入的数据使能信号的空白段。

为了实现本发明的这些和其它目的，提供了一种根据本发明的液晶显示装置，其包括：液晶显示板，其设置有多条数据线；数据分配器，其分配输入数据；第一存储器和第二存储器，其均等地存储在由所述数据分配器分配的数据中的待提供给奇数号数据线的的数据；第三存储器和第四存储器，其均等地存储在由所述数据分配器分配的数据中的待提供给偶数号数据线的的数据；以及时钟发生器，其生成对存储在第一存储器和第二存储器处的数据或者存储在第三存储器和第四存储器处的数据进行读取和输出的分频时钟。

在所述液晶显示装置中，待提供给奇数号数据线的 36 位数据分别存储在第一存储器和第二存储器处。

在所述液晶显示装置中，所述时钟发生器对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第一存储器和第二存储器。

在所述液晶显示装置中，存储在第一存储器和第二存储器处的 36 位

数据在提供两个分频时钟的情况下都被读取。

在所述液晶显示装置中，待提供给偶数号数据线的 36 位数据分别存储在第三存储器和第四存储器处。

在所述液晶显示装置中，所述时钟发生器对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第三存储器和第四存储器。

在所述液晶显示装置中，存储在第三存储器和第四存储器处的 36 位数据在提供两个分频时钟的情况下都被读取。

一种根据本发明的液晶显示装置，其包括：液晶显示板，其具有多条数据线，所述多条数据线被分成第一线组和第二线组，所述第一线组的数据线与第二线组的数据线相对称并且被同时驱动；定时控制器，其均等地分配并存储待提供给奇数号数据线的输入数据，随后在 n 分频时钟时段内同时读取并输出所述存储的数据，并且均等地分配并存储待提供给偶数号数据线的输入数据，随后在 n 分频时钟时段同时读取并输出所述存储的数据；以及数据驱动器，其根据定时控制器的控制均等地分配从定时控制器提供的数据，以把所述数据提供给第一线组的奇数号数据线和第二线组的奇数号数据线，并且根据定时控制器的控制均等地分配从定时控制器提供的数据，以把所述数据提供给第一线组的偶数号数据线和第二线组的偶数号数据线。

所述定时控制器包括：数据分配器；第一存储器和第二存储器；第三存储器和第四存储器；以及时钟发生器。在此，数据分配器分配输入数据。第一存储器和第二存储器均等地存储在由所述数据分配器分配的数据中的待提供给奇数号数据线的的数据。第三存储器和第四存储器均等地存储在由所述数据分配器分配的数据中的待提供给偶数号数据线的的数据。时钟发生器生成对存储在第一存储器和第二存储器处的数据或者存储第三存储器和第四存储器处的数据进行读取和输出的分频时钟。

待提供给奇数号数据线的 36 位数据分别存储在第一存储器和第二存储器处。

所述时钟发生器对从系统输入的主时钟进行划分，以把两个分频时钟同时提供给第一存储器和第二存储器。

存储在第一存储器和第二存储器处的 36 位数据在提供两个分频时钟的情况下都被读取。

待提供给偶数号数据线的 36 位数据分别存储在第三存储器和第四存储器处。

所述时钟发生器对从系统输入的主时钟进行二分频，以把两个分频时钟同时提供给第三存储器和第四存储器。

存储在第三存储器和第四存储器处的 36 位数据在提供两个分频时钟的情况下都被读取。

一种根据本发明的液晶显示装置的驱动方法，在该驱动方法中，包括以下步骤：分配来自系统的输入数据；把所分配的数据中的待提供给奇数号数据线的的数据均等地存储在所述第一存储器和第二存储器处；把所分配的数据中的待提供给偶数号数据线的的数据均等地存储在第三存储器和第四存储器处；在分频时钟提供时段内，对从所述系统提供的主时钟进行划分，以同时读取第一存储器和第二存储器中的数据或同时读取第三和第四存储器中的数据。

在该驱动方法中，分别在第一存储器和第二存储器处存储待提供给奇数号数据线的 36 位数据。

在该驱动方法中，将主时钟二分频为同时提供给第一存储器和第二存储器的两个分频时钟。

在该驱动方法中，在提供两个分频时钟的情况下，对存储在所述第一存储器和第二存储器处的 36 位数据都进行读取。

在该驱动方法中，分别在第三存储器和第四存储器处存储待提供给偶数号数据线的 36 位数据。

在该驱动方法中，将主时钟二分频为同时提供给第三存储器和第四存储器的两个分频时钟。

在该驱动方法中，在提供两个分频时钟的情况下，对存储在第三存储器和第四存储器处的 36 位数据都进行读取。

一种根据本发明的液晶显示装置的驱动方法，所述液晶显示装置包括具有多条数据线的液晶显示板，所述多条数据线被分成第一线组和第

二线组，第一线组的数据线与第二线组的数据线相对称并且被同时驱动，在该驱动方法中包括以下步骤：均等地分配并存储待提供给奇数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据；均等地分配所读取的数据，以把所述数据同时提供给第一线组的奇数号数据线和第二线组的奇数号数据线；均等地分配并存储待提供给偶数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据；以及均等地分配所读取的数据，以把所述数据同时提供给第一线组的偶数号数据线和第二线组的偶数号数据线。

在该驱动方法中，所述均等地分配并存储待提供给奇数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据的步骤，包括以下步骤：均等地分配待提供给奇数号数据线的输入数据以将其存储在第一存储器和第二存储器处；对来自系统的主时钟进行二分频，以生成两个分频时钟；以及在提供两个分频时钟时段的情况下，同时读取存储在第一存储器和第二存储器处的数据。

在该驱动方法中，所述均等地分配并存储待提供给偶数号数据线的输入数据，随后在 n 分频时钟时段同时读取所分配并存储的数据的步骤，包括以下步骤：均等地分配待提供给偶数号数据线的输入数据以将其存储在第三存储器和第四存储器处；对来自系统的主时钟进行二分频，以生成两个分频时钟；以及在提供两个分频时钟时段的情况下，同时读取存储在第三存储器和第四存储器处的数据。

附图说明

参照附图，在详细描述本发明实施例之后，可清晰地明了本发明的这些和其它目的，其中：

图 1 是在现有技术液晶显示装置中设置的像素的等效电路图；

图 2 是示出现有技术液晶显示装置的构造的框图；

图 3 是示出在现有技术液晶显示装置中设置的定时控制器的内部构造的框图；

图 4 是示出根据本发明实施例的液晶显示装置的构造的框图；

图 5 是示出图 4 中的定时控制器的内部构造的框图；以及
图 6 是示出根据本发明的液晶显示装置的操作过程的信号特征图。

具体实施方式

下面，参照附图，对本发明优选实施例进行详细描述。

图 4 是示出根据本发明实施例的液晶显示装置的构造的框图。

参照图 4，与图 2 中示出的液晶显示装置 100 类似，本发明的液晶显示装置 200 包括：选通驱动器 130、伽玛基准电压生成器 140、背光装置 150、逆变器 160、公共电压生成器 170 以及选通驱动电压生成器 180。

本发明的液晶显示装置 200 包括：液晶显示板 210、定时控制器 220，以及数据驱动器 230。在此，液晶显示板 210 具有分成第一线组和第二线组的多条数据线。定时控制器 220 均等地分配并存储待提供给奇数号数据线的输入数据 RGB，随后在两个分频时钟时段同时读取并输出所存储的数据，并且均等地分配并存储待提供给偶数号数据线的输入数据 RGB，随后在两个分频时钟时段同时读取并输出所存储的数据。数据驱动器 230 根据定时控制器 220 的控制均等地分配从定时控制器 220 提供的数据，以把该数据提供给第一线组和第二线组中的奇数号数据线，并且均等地分配从定时控制器 220 提供的数据，以把该数据提供给第一线组和第二线组中的偶数号数据线。

液晶显示板 210 由两个玻璃基板和注入两个玻璃基板之间的液晶组成，并且包括在液晶显示板 210 的一个玻璃基板上彼此正交地交叉的数据线 DL1 到 DLm 和选通线 GL1 到 GLn。数据线 DL1 到 DLm 与选通线 GL1 到 GLn 之间的每个交点都设置有 TFT 和液晶单元 Clc。

在此，把所述多条数据线 DL1 到 DLm 分成第一线组和第二线组，并且第一线组的数据线与第二线组的数据线相对称并且由数据驱动器 230 同时驱动。具体来说，同时驱动第一线组和第二线组的第一数据线，并且同时驱动第一线组和第二线组的最末数据线。

定时控制器 220 均等地分配待提供给奇数号数据线的输入数据 RGB，并把它们存储在至少两个存储区中，随后在两个分频时钟时段同

时读取存储在存储区中的数据并将其输出至数据驱动器 230, 并且均等地分配待提供给偶数号数据线的输入数据 RGB, 并把它们存储在至少两个存储区中, 随后在两个分频时钟时段同时读取存储在存储区中的数据并输出至数据驱动器 230。在此, 由于所读取的数据是并行数据, 所以定时控制器 220 把所读取的并行数据转换成串行数据以将其输出到数据驱动器 230。下面, 参照附图 5 对定时控制器 220 的具体构造和操作进行详细描述。

数据驱动器 230 均等地分配从定时控制器 220 提供的数据, 以把它们提供给第一线组和第二线组中的奇数号数据线, 并且均等地分配从定时控制器 220 提供的数据, 以把它们提供给第一线组和第二线组中的偶数号数据线。

例如, 如果从定时控制器 220 输入待提供给奇数号数据线的 72 位数据, 则数据驱动器 230 对该 72 位数据进行划分, 以向第一线组的奇数号数据线提供 36 位数据, 并且向第二线组的奇数号数据线提供另一 36 位数据。在此, 第一线组的奇数号数据线与第二线组的奇数号数据线相对称。在这种情况下, 第一线组和第二线组的奇数号数据线同时被提供有数据。

又例如, 如果从定时控制器 220 输入待提供给偶数号数据线的 72 位数据, 则数据驱动器 230 对该 72 位数据进行划分, 以向第一线组的偶数号数据线提供 36 位数据, 而向第二线组的偶数号数据线提供另一 36 位数据。在此, 同时提供有数据的第一线组和第二线组的偶数号数据线是排列在具有对称的位置处的数据线。

图 5 是示出图 4 中的定时控制器的内部构造的框图。

参照图 5, 定时控制器 220 包括: 数据分配器 221、第一存储器 222 和第二存储器 223、第三存储器 224 和第四存储器 225、时钟发生器 226、并-串转换器 227。在此, 数据分配器 221 对输入数据 RGB 进行分配。第一存储器 222 和第二存储器 223 均等地存储由数据分配器 221 分配的数据中的待提供给奇数号数据线的的数据。第三存储器 224 和第四存储器 225 均等地存储在由数据分配器 221 分配的数据中的待提供给偶数号数据线

的数据。时钟发生器 226 生成对存储在第一存储器 222 和第二存储器 223 处的数据进行读取和输出的分频时钟，以把该分频时钟同时提供给第一存储器 222 和第二存储器 223，并且生成对存储在第三存储器 224 和第四存储器 225 处的数据进行读取和输出的分频时钟，以把该分频时钟同时提供给第三存储器 224 和第四存储器 225。并-串转换器 227 把同时从第一存储器 222 和第二存储器 223 读取的并行数据转换成串行数据，以把该串行数据输出给数据驱动器 230，并且把同时从第三存储器 224 和第四存储器 225 读取的并行数据转换成串行数据，以把该串行数据输出给数据驱动器 230。

如果从系统输入待提供给奇数号数据线的的数据，则数据分配器 221 对该数据进行划分，以把它们分配给第一存储器 222 和第二存储器 223，并且如果从系统输入待提供给偶数号数据线的的数据，则数据分配器 221 对该数据进行划分，以把它们分配给第三存储器 224 和第四存储器 225。具体来说，如果从系统输入待提供给奇数号数据线的 72 位数据，则数据分配器 221 对该 72 位数据进行划分，以在第一存储器 222 和第二存储器 223 处分别存储 36 位数据。另外，如果从系统输入待提供给偶数号数据线的 72 位数据，则数据分配器 221 对该 72 位数据进行划分，以在第三存储器 224 和第四存储器 225 处分别存储 36 位数据。

第一存储器 222 存储通过数据分配器 221 以 18 位为单位分配的数据，并且在时钟发生器 226 提供两个分频时钟的时段存储 36 位数据的情况下，把存储的 36 位数据并行输出给并-串转换器 227。将待提供给奇数号数据线的的数据存储在第一存储器 222 中。

第二存储器 223 存储通过数据分配器 221 以 18 位为单位分配的数据，并且在时钟发生器 226 提供两个分频时钟的时段存储 36 位数据的情况下，把存储的 36 位数据并行输出给并-串转换器 227。将待提供给偶数号数据线的的数据存储在第二存储器 223 中。

对待提供给奇数号数据线的 72 位数据进行划分，以在第一存储器 222 和第二存储器 223 处分别存储 36 位数据，随后同时读取，使得与在四个分频时钟期间读取存储在一个存储器处的 72 位数据的现有技术相比，本

发明使得数据的读取时间缩减了一半。并且，把从第一存储器 222 输出的 36 位数据提供给第一线组的奇数号数据线，并且同时，把从第二存储器 223 输出的另一 36 位数据提供给第二线组的奇数号数据线。

第三存储器 224 存储通过数据分配器 221 以 18 位为单位分配的数据，并且在时钟发生器 226 提供两个分频时钟的时段存储 36 位数据的情况下，把存储的 36 位数据并行输出给并-串转换器 227。将待提供给奇数号数据线的数据存储在第一存储器 224 中。

第四存储器 225 存储通过数据分配器 221 以 18 位为单位分配的数据，并且在时钟发生器 226 提供两个分频时钟的时段存储 36 位数据的情况下，把存储的 36 位数据并行输出给并-串转换器 227。将待提供给偶数号数据线的数据存储在第一存储器 225 中。

对待提供给偶数号数据线的 72 位数据进行划分，以在第一存储器 224 和第四存储器 225 处分别存储 36 位数据，随后同时读取，使得与在四个分频时钟期间读取存储在一个存储器处的 72 位数据的现有技术相比，本发明使数据的读取时间缩减了一半。并且，把从第三存储器 224 输出的 36 位数据提供给第一线组的偶数号数据线，并且同时，把从第四存储器 225 输出的另一 36 位数据提供给第二线组的偶数号数据线。

时钟发生器 226 对从系统提供的主时钟进行二分频，以把两个分频时钟同时提供给第一存储器 222 和第二存储器 223，并且两个分频时钟用于同时分别读取存储在第一存储器 222 和第二存储器 223 处的 36 位数据。另外，时钟发生器 226 对从系统提供的主时钟进行二分频，以把两个分频时钟同时提供给第三存储器 224 和第四存储器 225，并且两个分频时钟用于同时分别读取存储在第三存储器 224 和第四存储器 225 处的 36 位数据。在此，时钟发生器 226 把两个分频时钟另选地提供给第一存储器 222 和第二存储器 223，和第三存储器 224 和第四存储器 225。

并-串转换器 227 把从第一存储器 222 和第二存储器 223 或从第三存储器 224 和第四存储器 225 读取的并行数据转换成串行数据，以把该串行数据输出给数据驱动器 120。

参照图 6 中示出的信号特征，对具有上述构造的本发明的液晶显示

装置进行描述。

图 6 是示出根据本发明的液晶显示装置的操作过程的信号特征图。

参照图 6, 根据从系统提供数据使能信号 DE 并且定时控制器 220 向数据驱动器 230 提供选通时钟 GCLK 的条件下的后续定时顺序, 读取待提供给数据线的 RGB 数据。在此, 假定把 32 位的 RGB 数据均等地存储在第一存储器 222 和第二存储器 223 处。

首先定时控制器 220 在 RT1 时段读取存储在第一存储器 222 和第二存储器 223 处的 R 数据, 随后, 数据驱动器 230 在 PT1 时段把读取的 R 数据提供给第一线组和第二线组的奇数号数据线。在此, 数据驱动器 230 在 RT1 时段之后的 CT 时段对设置在液晶显示板 110 上的像素进行预充电, 并且定时控制器 220 在预充电之后的 OT1 时段把高电平数据输出使能信号 SOE 提供给数据驱动器 230。数据驱动器 230 在 OT1 时段执行充电共享功能, 随后, 把读取的 R 数据提供给第一线组和第二线组的奇数号数据线。

针对提供的 R 数据, 定时控制器 220 在 RT2 时段读取存储在第一存储器 222 和第二存储器 223 处的 G 数据。接下来, 数据驱动器 230 在 PT2 时段把读取的 G 数据提供给第一线组和第二线组的奇数号数据线。在此, 定时控制器 220 在 RT1 时段和 PT1 时段之后的 OT2 时段把高电平数据输出使能信号 SOE 提供给数据驱动器 230。数据驱动器 230 在 OT2 时段执行充电共享功能, 随后在 PT2 时段把所读取的 G 数据提供给第一线组和第二线组的奇数号数据线。

针对提供的 G 数据, 定时控制器 220 在 RT3 时段读取存储在第一存储器 222 和第二存储器 223 处的 B 数据。接下来, 数据驱动器 230 在 PT3 时段把读取的 B 数据提供给第一线组和第二线组的奇数号数据线。在此, 定时控制器 220 在 RT3 时段和 PT2 时段之后的 OT3 时段把高电平数据输出使能信号 SOE 提供给数据驱动器 230。数据驱动器 230 在 OT3 时段执行充电共享功能, 随后在 PT3 时段把读取的 B 数据提供给第一线组和第二线组的奇数号数据线。

虽然把 36 位的 RBG 数据均等地存储在第三存储器 224 和第四存储

器 225 处，但是，液晶显示装置 200 通过参照图所述的过程读取数据，以把读取的数据提供给第一线组和第二线组的偶数号数据线。

另一方面，向图 6 中的数据使能信号 DE 的数据段提供数据，而未向数据使能信号 DE 的空白段提供数据。由此，本发明缩减了 RGB 数据的读取段 RT1、RT2，以及 RT3，使得能够缩减数据使能信号 DE 的空白段。

如上所述，本发明把待提供给奇数号数据线的输入数据均等地分配在至少两个存储器处，以存储它们，并同时读取它们，并且把待提供给偶数号数据线的输入数据均等地分配在至少两个存储器处，以存储它们，并同时读取它们，由此基本上缩减了输入数据的读取时间。因此，本发明缩减了从系统输入的数据使能信号的空白段。另外，本发明把多条数据线划分成两个组，以同时把经划分的数据提供给每个组的数据线。

尽管已经通过上述附图中所示的实施例对本发明进行了说明，但是，本领域普通技术人员应当明白，本发明不限于所述实施例，而是在不脱离本发明的精神的情况下，可以对本发明进行各种改变或修改。由此，本发明的范围仅通过所附权利要求及其等同物来确定。

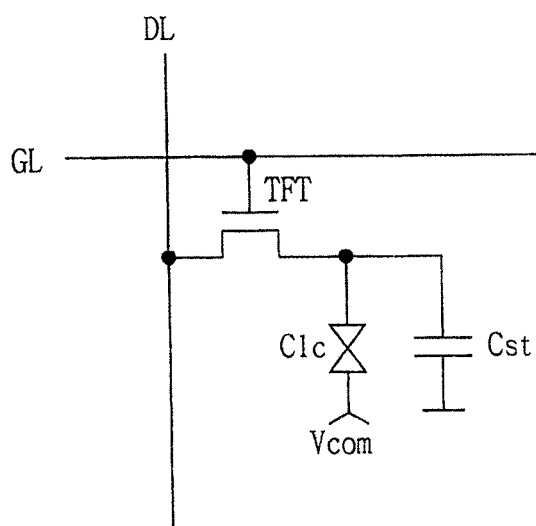


图 1
现有技术

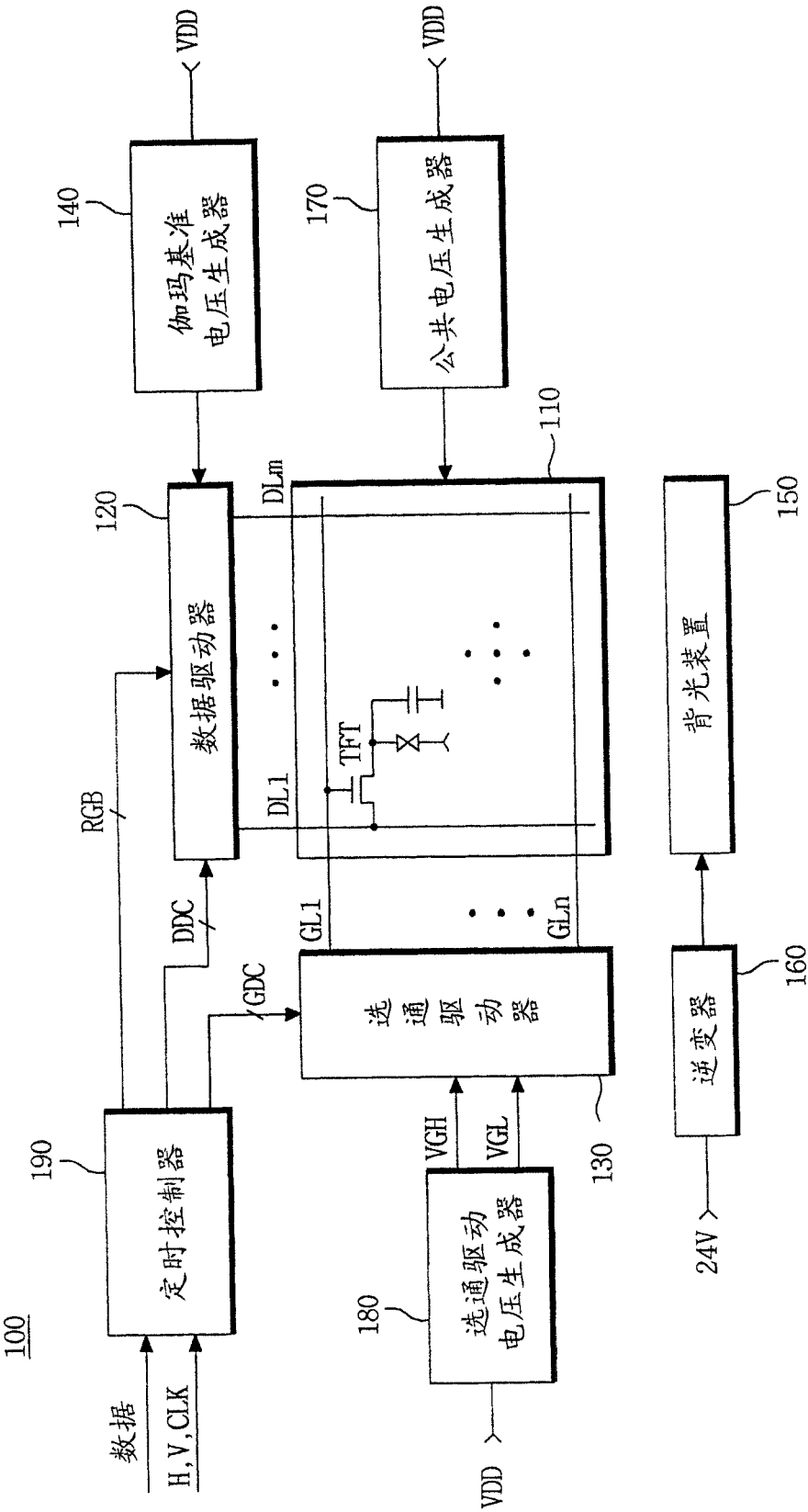


图2
现有技术

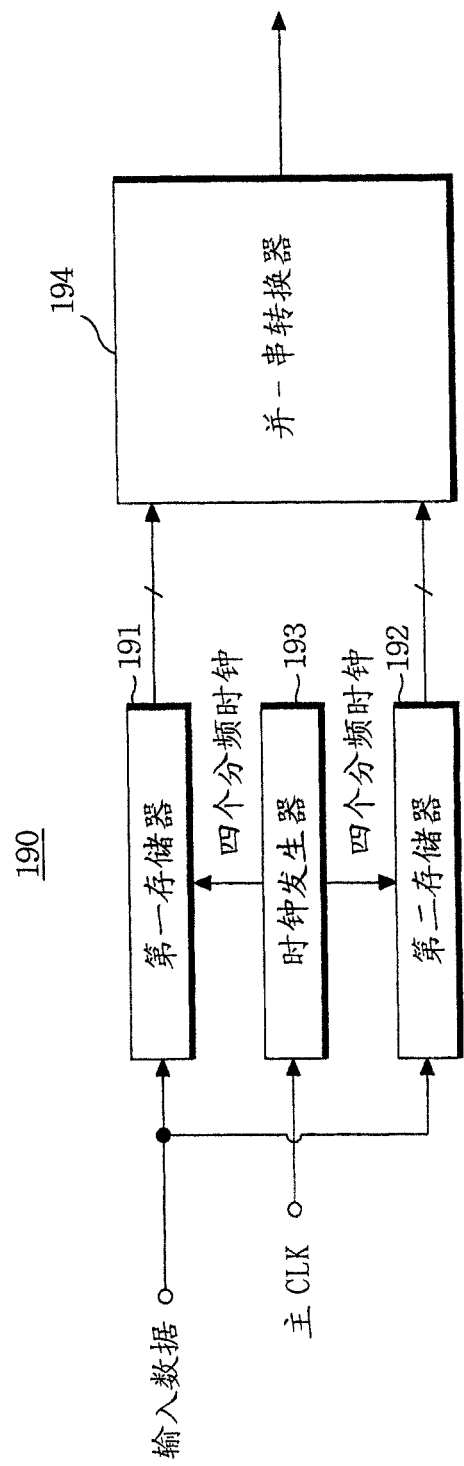


图 3
现有技术

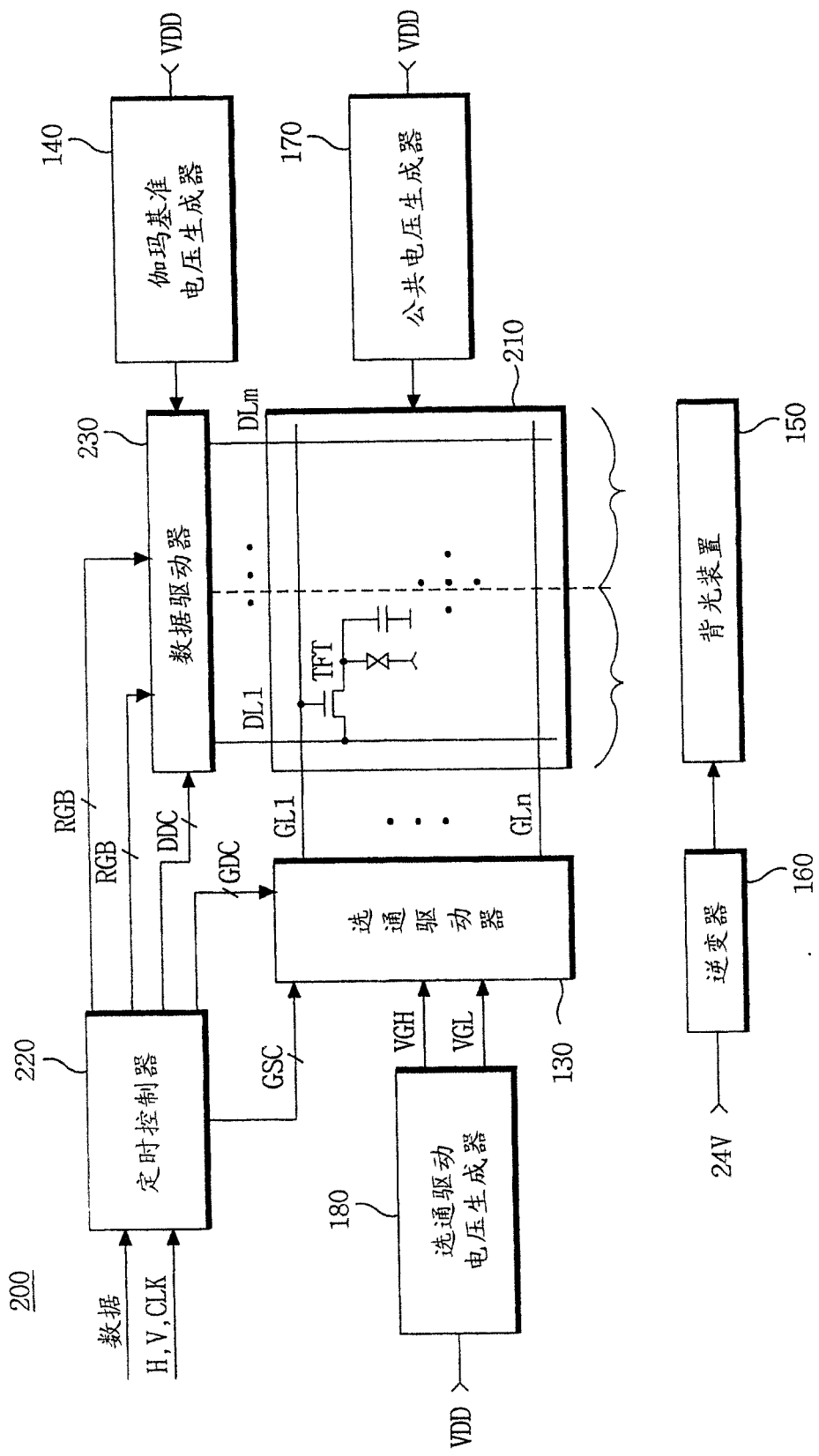


图 4

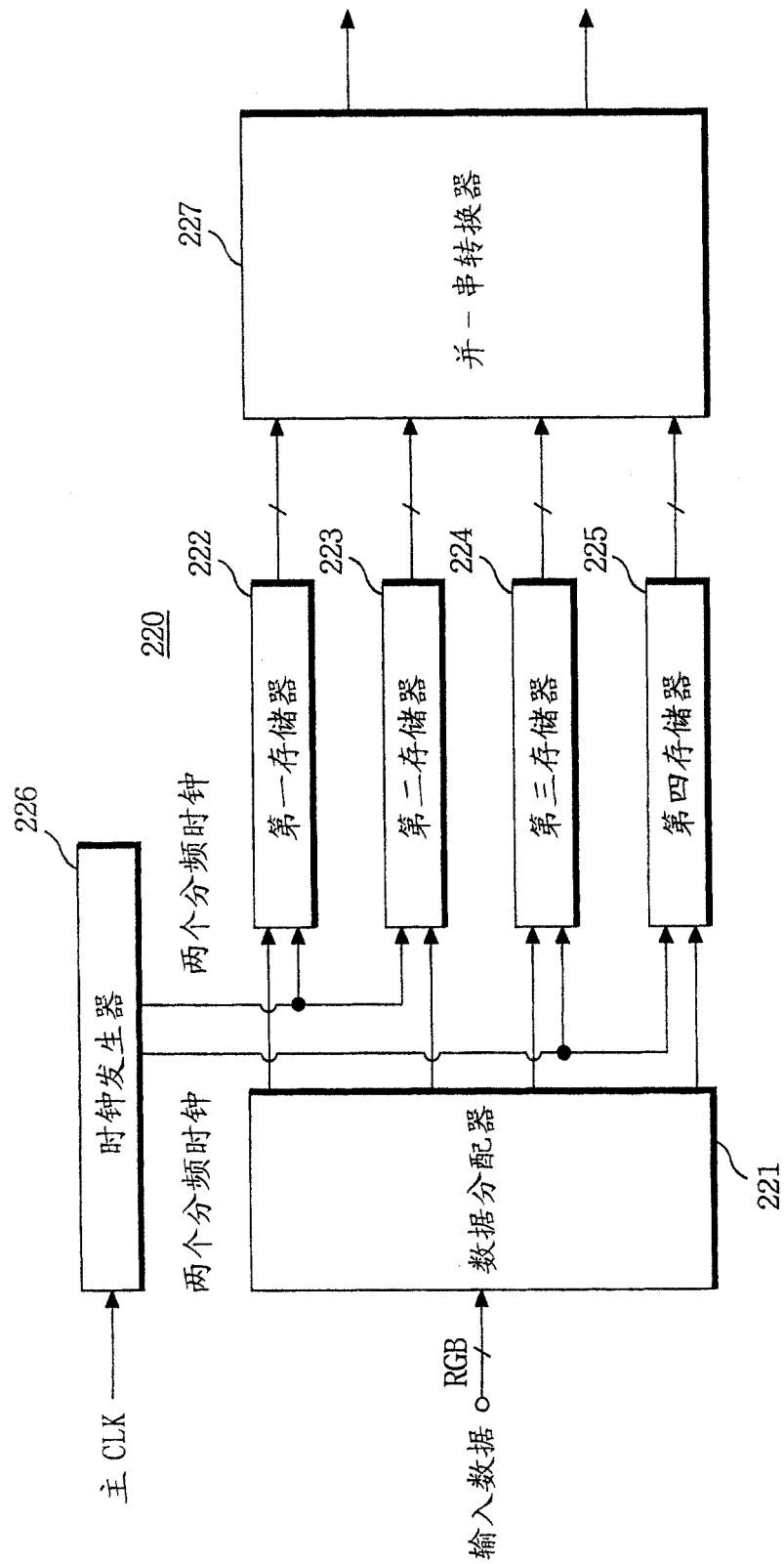


图 5

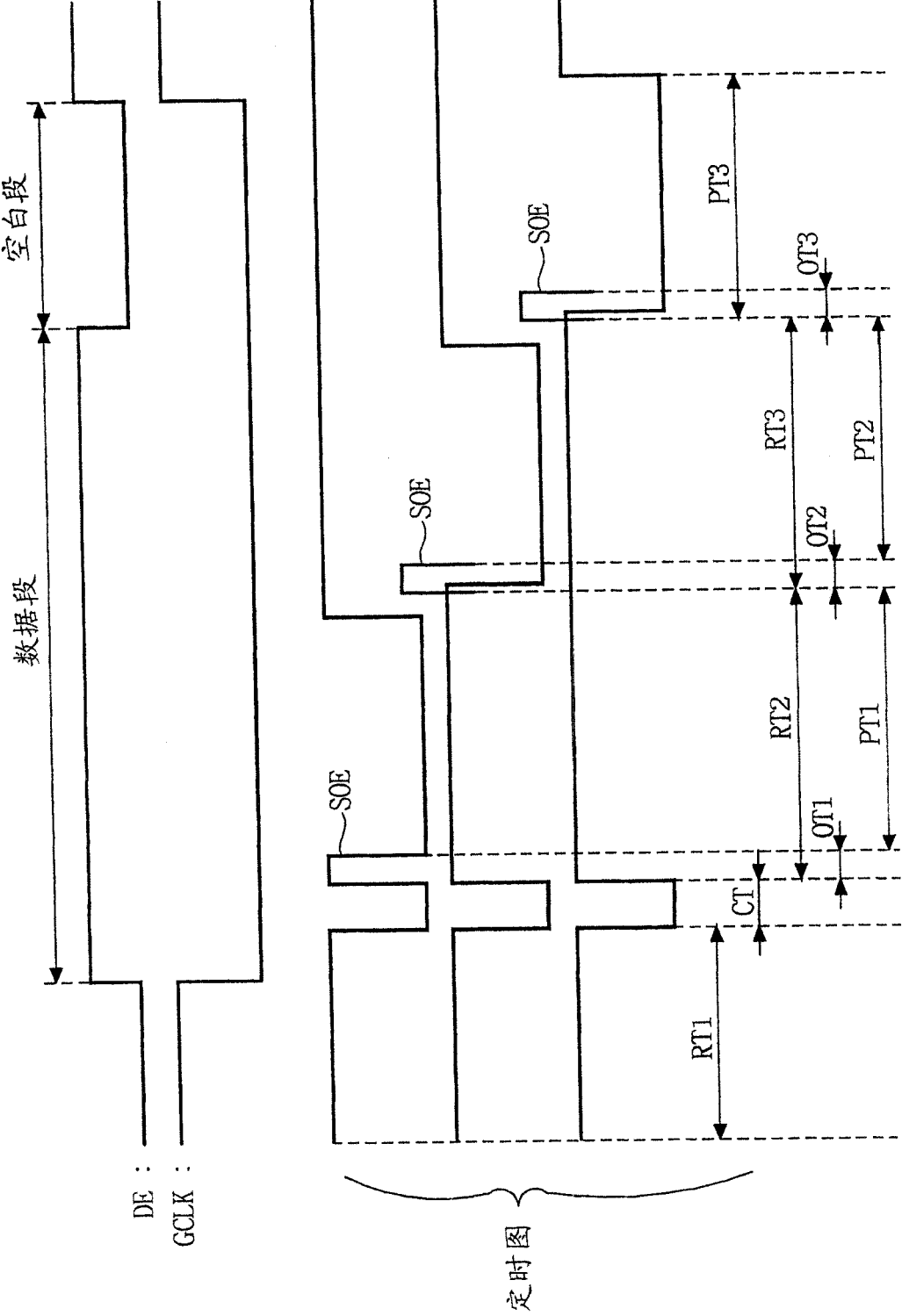


图 6

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	CN101086572A	公开(公告)日	2007-12-12
申请号	CN200610171984.5	申请日	2006-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	申正旭		
发明人	申正旭		
IPC分类号	G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G2310/08 G09G2310/0218 G09G3/2092 G09G3/3611		
代理人(译)	李辉		
优先权	1020060050607 2006-06-05 KR		
其他公开文献	CN100587556C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示装置及其驱动方法，其用于把待提供给形成在液晶显示板处的多条数据线中的奇数号数据线或偶数号数据线的输入数据均等地分配并存储在至少两个存储器处，并且同时进行读取。在液晶显示装置中，液晶显示板包括多条数据线。数据分配器分配输入数据。第一存储器和第二存储器均等地存储在由数据分配器分配的数据中的待提供给奇数号数据线的的数据。第三存储器和第四存储器均等地存储在由数据分配器分配的数据中的待提供给偶数号数据线的的数据。并且，时钟发生器生成用于读取并且输出存储在第一存储器和第二存储器中的数据或存储在第三存储器和第四存储器中的数据的数据的分频时钟。

