

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/133 (2006.01)
G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610090304.7

[45] 授权公告日 2008 年 10 月 8 日

[11] 授权公告号 CN 100424553C

[22] 申请日 2006.6.29

[21] 申请号 200610090304.7

[30] 优先权

[32] 2005.10.14 [33] KR [31] 10-2005-0097131

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 李锡雨 金楠熹

[56] 参考文献

CN1417769A 2003.5.14

CN1412737A 2003.4.23

CN1407531A 2003.4.2

CN1412736A 2003.4.23

CN1432990A 2003.7.30

JP2002-217734A 2002.8.2

US5495265A 1996.2.27

审查员 江鹏飞

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 梁 挥

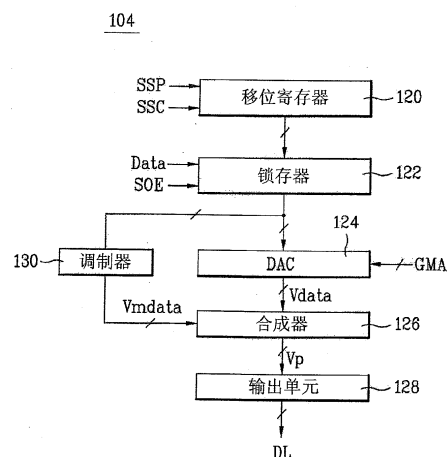
权利要求书 11 页 说明书 21 页 附图 19 页

[54] 发明名称

液晶显示器件的驱动装置及驱动方法

[57] 摘要

公开了一种驱动液晶显示器件的装置和方法，不用数字存储器就能提高液晶的响应速度。驱动装置包括具有彼此垂直布置的栅线和数据线的液晶面板，向栅线提供栅脉冲的栅驱动器，及一个数据驱动器。数据驱动器对输入的 N-位数字数据信号采样产生一个模拟数据电压，按照采样数字数据信号的 M-位数据值产生一个调制数据电压去加速液晶的响应速度，将调制数据电压与模拟数据电压合成，并将合成的数据电压提供给数据线。所述合成数据电压的幅值大于模拟数据电压。所述数据驱动器在栅脉冲的第一周期中向数据线提供通过合成调制数据电压和模拟数据电压形成的数据电压，并且在栅脉冲的第二周期中向数据线提供模拟数据电压。



1. 一种液晶显示器件的驱动装置，包括：

包括彼此垂直布置的多条栅线和多条数据线的液晶面板；

向栅线提供栅脉冲的栅驱动器； 以及

数据驱动器，用于对输入的 N-位数字数据信号采样产生模拟数据电压，其中 N 是正整数，按照采样数字数据信号的 M-位数据值产生调制数据电压，其中 M 是小于或等于 N 的正整数，将调制数据电压与模拟数据电压合成为合成数据电压，并将合成数据电压提供给数据线，

其中，所述合成数据电压的幅值大于模拟数据电压； 以及

所述数据驱动器在栅脉冲的第一周期中向数据线提供通过合成调制数据电压和模拟数据电压形成的数据电压，并且在栅脉冲的第二周期中向数据线提供模拟数据电压。

2. 按照权利要求 1 的装置，其特征在于，所述数据驱动器包括：

产生采样信号的移位寄存器；

锁存器，用于响应采样信号锁存 N-位数字数据信号，并响应数据输出使能信号输出锁存的 N-位数字数据信号；

数/模转换器，用于将来自锁存器的 N-位数字数据信号转换成模拟数据电压；

调制器，用于按照来自锁存器的 M-位数字数据信号产生调制数据电压； 以及

合成器，将调制数据电压与模拟数据电压合成，以形成合成数据电压并将合成数据电压输出到数据线。

3. 按照权利要求 2 的装置，其特征在于，所述调制数据电压具有电平和脉冲宽度，其中所述电平和脉冲宽度中至少之一是按照 M-位数字数据信号调制的。

4. 按照权利要求 2 的装置，其特征在于，所述调制器包括：

调制电压发生器，用于设置调制数据电压的电平；

开关控制信号发生器，用于产生开关控制信号以设置调制数据电压的脉冲宽度； 以及

开关，用于响应开关控制信号将来自调制电压发生器的调制数据电压提供给合成器。

5. 按照权利要求 4 的装置，其特征在于，所述调制电压发生器包括：
第一解码器，用于对 M-位数字数据信号解码以产生第一解码信号；
第一电阻，连接在驱动电压端和调制电压发生器的输出节点之间；以及
多个分压电阻，连接在调制电压发生器的输出节点和第一解码器之间，
用于响应第一解码信号对来自驱动电压端的驱动电压分压，以改变调制电压发生器的输出节点的电压电平。

6. 按照权利要求 4 的装置，其特征在于，所述调制电压发生器包括连接在驱动电压端与地电压源之间的第一和第二电阻，所述第一电阻和第二电阻按其电阻值将来自驱动电压端的驱动电压分压并将分压提供给开关。

7. 按照权利要求 4 的装置，其特征在于，所述开关控制信号发生器包括：

第二解码器，用于对 M-位数字数据信号解码产生第二解码信号；以及
计数器，用于按第二解码信号对输入时钟计数以产生具有不同脉冲宽度的开关控制信号，并将产生的开关控制信号提供给开关。

8. 按照权利要求 7 的装置，其特征在于，所述开关控制信号与数据输出使能信号或栅脉冲同步地提供给开关。

9. 按照权利要求 4 的装置，其特征在于，所述开关控制信号发生器包括计数器，用于按照预定值对输入时钟信号计数产生具有固定脉冲宽度的开关控制信号，并将产生的开关控制信号提供给开关。

10. 按照权利要求 9 的装置，其特征在于，开关控制信号与数据输出使能信号或栅脉冲同步地提供给开关。

11. 按照权利要求 4 的装置，其特征在于，所述开关控制信号发生器包括：

电阻，连接在调制电压发生器的输出节点和开关的控制端之间；
电容，连接在开关的控制端和地电压源之间，用于产生开关控制信号；
清除信号发生器，用于按照 M-位数字数据信号对通过开关输出的调制数据电压解码产生清除信号；以及
晶体管，设置在开关的控制端与地电压源之间，用于响应清除信号使储

存在电容中的电压放电。

12. 按照权利要求 11 的装置，其特征在于，所述清除信号发生器包括：
用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端与缓冲器之间的电阻；

并联连接到输出端的多个电容；以及

第二解码器，用于按照 M-位数字数据信号选择多个电容中至少之一。

13. 按照权利要求 12 的装置，其特征在于，所述清除信号发生器还包括连接在晶体管的输出端和控制端之间的反相器。

14. 按照权利要求 4 的装置，其特征在于，所述开关控制信号发生器包括：

连接在调制电压发生器的输出节点和开关的控制端之间的电阻；

连接在开关的控制端和地电压源之间的电容，用于产生开关控制信号；

清除信号发生器，用于利用通过开关输出的调制数据电压解码产生清除信号；以及

设置在开关的控制端与地电压源之间的晶体管，用于响应清除信号使储存在电容中的电压放电。

15. 按照权利要求 14 的装置，其特征在于，所述清除信号发生器包括：

用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端与缓冲器之间的电阻；以及

连接在输出端和地电压源之间的电容。

16. 按照权利要求 15 的装置，其特征在于，所述清除信号发生器还包括连接在晶体管的输出端和控制端之间的反相器。

17. 按照权利要求 1 的装置，其特征在于，所述数据驱动器包括：

产生采样信号的移位寄存器；

锁存器，用于响应采样信号锁存 N-位数字数据信号，并响应数据输出使能信号输出锁存的 N-位数字数据信号；

调制器，用于按照锁存器输出的 M-位数字数据信号产生调制数据电压；以及

数/模转换器，用于将来自锁存器的 N-位数字数据信号转换成模拟数据电压，通过合成模拟数据电压和调制数据电压产生正、负数据电压，并且按照极性控制信号向数据线输出产生的正、负数据电压。

18. 按照权利要求 17 的装置，其特征在于，所述调制数据电压具有按照 M-位数字数据信号的调制电压电平和脉冲宽度中至少之一。

19. 按照权利要求 17 的装置，其特征在于，所述调制器包括：

调制电压发生器，用于设置调制数据电压的电平；

开关控制信号发生器，用于产生开关控制信号以设置调制数据电压的脉冲宽度；以及

开关，用于响应开关控制信号将来自调制电压发生器的调制数据电压提供给合成器。

20. 按照权利要求 19 的装置，其特征在于，所述调制电压发生器包括：

第一解码器，用于对 M-位数字数据信号解码产生第一解码信号；

第一电阻，连接在驱动电压端和调制电压发生器的输出节点之间；以及

多个分压电阻，连接在调制电压发生器和第一解码器之间，用于响应第一解码信号对来自驱动电压端的驱动电压分压以改变调制电压发生器的输出节点的电压电平。

21. 按照权利要求 19 的装置，其特征在于，所述调制电压发生器包括连接在驱动电压端和地电压源之间的第一和第二电阻，所述第一电阻和第二电阻按照其电阻值将来自驱动电压端的驱动电压分压成固定电平的调制数据电压，并将分压电压提供给开关。

22. 按照权利要求 19 的装置，其特征在于，所述开关控制信号发生器包括：

第二解码器，用于对 M-位数字数据信号解码产生第二解码信号； 以及

计数器，用于按第二解码信号对输入时钟信号计数产生具有不同脉冲宽度的开关控制信号，并将产生的开关控制信号提供给开关。

23. 按照权利要求 22 的装置，其特征在于，开关控制信号与数据输出使能信号或栅脉冲同步地提供给开关。

24. 按照权利要求 19 的装置，其特征在于，所述开关控制信号发生器包括计数器，用于按照预定值对输入时钟信号计数产生具有固定脉冲宽度的开

关控制信号，并将产生的开关控制信号提供给开关。

25. 按照权利要求 24 的装置，其特征在于，所述开关控制信号与数据输出使能信号或栅脉冲同步地提供给开关。

26. 按照权利要求 19 的装置，其特征在于，所述开关控制信号发生器包括：

连接在调制电压发生器的输出节点和开关的控制端之间的电阻；

连接在开关的控制端和地电压源之间的电容，用于产生开关控制信号；

清除信号发生器，用于按照 M-位数字数据信号对通过开关输出的调制数据电压解码产生清除信号；以及

设置在开关的控制端与地电压源之间的晶体管，用于响应清除信号使储存在电容中的电压放电。

27. 按照权利要求 26 的装置，其特征在于，所述清除信号发生器包括：

用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端与缓冲器之间的电阻；

并联连接到输出端的多个电容；以及

按照 M-位数字数据信号选择多个电容当中至少之一的第二解码器。

28. 按照权利要求 27 的装置，其特征在于，所述清除信号发生器还包括连接在晶体管的输出端和控制端之间的反相器。

29. 按照权利要求 19 的装置，其特征在于，所述开关控制信号发生器包括：

连接在调制电压发生器的输出节点和开关的控制端之间的电阻；

连接在开关的控制端和地电压源之间的电容，用于产生开关控制信号；

清除信号发生器，用于利用通过开关输出的调制数据电压解码产生清除信号；以及

设置在开关的控制端与地电压源之间的晶体管，用于响应清除信号使储存在电容中的电压放电。

30. 按照权利要求 29 的装置，其特征在于，所述清除信号发生器包括：

用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端与缓冲器之间的

电阻；

连接在输出端和地电压源之间的电容。

31. 按照权利要求 30 的装置，其特征在于，所述清除信号发生器还包括连接在晶体管的输出端和控制端之间的反相器。

32. 按照权利要求 17 的装置，其特征在于，所述数/模转换器包括：

解码器，用于对来自锁存器的 N-位数字数据信号解码产生正、负极性模拟数据电压；

合成器，用于将正极性模拟数据电压、负极性模拟数据电压与调制数据电压合成； 以及

多路复用器，用于按照极性控制信号选择合成正、负极性数据电压中任意之一，并且输出选定的电压。

33.按照权利要求 32 的装置，其特征在于，所述合成器包括：

加部件，用于通过将调制数据电压与正模拟数据电压相加产生正数据电压； 以及

减部件，用于通过从负模拟数据电压中减去调制数据电压产生负数据电压。

34. 按照权利要求 32 的装置，其特征在于，所述合成器包括：

第一加部件，用于通过将调制数据电压与正模拟数据电压相加产生正数据电压；

反转部件，用于使调制数据电压极性反转； 以及

第二加部件，用于通过将反转极性的调制数据电压与负模拟数据电压相加产生负模拟数据电压。

35.按照权利要求 34 的装置，其特征在于，所述反转部件由反向放大器构成。

36. 一种液晶显示器件的驱动装置，包括：

液晶面板，包括彼此垂直布置的多条栅线和多条数据线；

栅驱动器，向栅线提供栅脉冲； 以及

数据驱动器，向数据线提供数据电压，所述数据电压在栅脉冲的第一周期中具有第一电压，在栅脉冲的第二周期中具有第二电压，其中第一电压的幅值和脉冲宽度不同于第二电压，

其中，所述数据驱动器包括：

合成器，用于将调制数据电压与第二电压合成以产生第一电压；

调制电压发生器，用于设置调制数据电压的幅值；

开关控制信号发生器，用于产生开关控制信号以设置调制数据电压的宽度；以及

开关，用于响应开关控制信号将来自调制电压发生器的调制数据电压提供给合成器。

37. 按照权利要求 36 的装置，其特征在于，所述调制电压发生器包括：

第一电阻，连接在第一电压端和调制电压发生器的输出节点之间；以及

多个分压电阻，选定所述多个分压电阻至少之一对第一电压端和第二电压端之间的电压分压。

38. 按照权利要求 37 的装置，其特征在于，所述调制电压发生器还包括第一解码器，用于对输入数字数据信号解码以产生第一解码信号，并且用第一解码信号选择所述至少一分压电阻。

39. 按照权利要求 36 的装置，其特征在于，所述调制电压发生器包括连接在驱动电压端和地电压源之间的第一和第二电阻，所述第一和第二电阻对来自驱动电压端的驱动电压分压，向开关提供固定电压。

40. 按照权利要求 36 的装置，其特征在于，所述开关控制信号发生器包括计数器，用于对输入时钟信号计数并产生开关控制信号，所述开关控制信号的宽度取决于计数器的输出。

41. 按照权利要求 40 的装置，其特征在于，所述开关控制信号发生器还包括解码器，用于对输入数字数据信号解码以产生解码信号，并且计数器根据解码信号产生开关控制信号。

42. 按照权利要求 36 的装置，其特征在于，所述开关控制信号发生器包括计数器，用于按预定值对输入时钟信号计数并产生固定脉冲宽度的开关控制信号。

43. 按照权利要求 36 的装置，其特征在于，所述开关控制信号发生器包括：

连接在调制电压发生器的输出节点和开关的控制端之间的电阻；

连接在开关的控制端和电压源之间的电容，用于产生开关控制信号；

清除信号发生器，用于接收通过开关输出的调制数据电压并产生清除信号；以及

设置在开关的控制端和电压源之间的晶体管，响应清除信号使储存在电容中的电压放电。

44. 按照权利要求 43 的装置，其特征在于，所述清除信号发生器对输入数字数据信号解码以产生清除信号。

45. 按照权利要求 44 的装置，其特征在于，所述清除信号发生器包括：
用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端与缓冲器之间的电阻；以及

并联连接到输出端多个电容，用于按照数字数据信号选择其中至少之一。

46. 按照权利要求 45 的装置，其特征在于，所述清除信号发生器还包括用于选择多个电容当中至少之一的解码器。

47. 按照权利要求 36 的装置，其特征在于，所述开关控制信号发生器包括：

连接在调制电压发生器的输出节点和开关的控制端之间的电阻；

连接在开关的控制端和地电压源之间的电容，用于产生开关控制信号；

清除信号发生器，用于利用通过开关输出的调制数据电压产生清除信号信号；以及

设置在开关的控制端和地电压源之间的晶体管，用于响应清除信号使电容中储存的电压放电。

48. 按照权利要求 47 的装置，其特征在于，所述清除信号发生器包括：
用于缓冲调制数据电压的缓冲器；

连接在连接到晶体管控制端的清除信号发生器的输出端和缓冲器之间的电阻；以及

连接在输出端和地电压源之间的电容。

49. 一种用于驱动液晶面板的方法，其中液晶面板包括彼此垂直布置的多条栅线和多条数据线，该方法包括：

对输入的 N-位数字数据信号采样产生模拟数据电压，其中 N 是正整

数;

按照采样数字数据信号的 M-位数据值产生调制数据电压,用于加速液晶的响应速度,其中 M 是小于或等于 N 的正整数;

向栅线提供栅脉冲; 并且

将调制数据电压与模拟数据电压合成以形成合成数据电压,并且与栅脉冲同步地向数据线提供合成数据电压,

其中,所述合成数据电压的幅值大于模拟数据电压; 以及

在栅脉冲的第一周期中向数据线提供合成数据电压,在栅脉冲的第二周期中向数据线提供模拟数据电压。

50. 按照权利要求 49 的方法,其特征在于,调制数据电压具有电平和脉冲宽度,其中所述电平和脉冲宽度中至少之一是按照 M-位数字数据信号调制的。

51. 按照权利要求 50 的方法,其特征在于,所述产生调制数据电压的步骤包括:

设置调制数据电压的电平;

产生开关控制信号以设置调制数据电压的脉冲宽度; 以及

响应开关控制信号控制开关以产生具有设定电平和脉冲宽度的调制数据电压。

52.按照权利要求 51 的方法,其特征在于,所述设置调制数据电压的电平的步骤包括:

响应 M-位数字数据信号选择性地连接多个电阻中的至少两电阻; 以及

用选择性连接的电阻对驱动电压进行分压以产生调制数据电压。

53. 按照权利要求 51 的方法,其特征在于,所述设置调制数据电压的电平的步骤包括利用连接在驱动电压和地电压源之间的第一和第二电阻将驱动电压分压成固定电平的调制数据电压以产生调制数据电压。

54. 按照权利要求 51 的方法,其特征在于,所述产生开关控制信号的步骤包括:

根据 M-位数字数据信号对输入时钟信号计数,产生具有不同脉冲宽度的开关控制信号,并将产生的开关控制信号提供给开关。

55. 按照权利要求 54 的方法,其特征在于,开关控制信号与栅脉冲同步

地提供给开关。

56. 按照权利要求 51 的方法，其特征在于，所述产生开关控制信号的步骤包括按预定值对输入时钟信号计数，产生具有固定脉冲宽度的开关控制信号，并将产生的开关控制信号提供给开关。

57. 按照权利要求 56 的方法，其特征在于，开关控制信号与栅脉冲同步地提供给开关。

58. 按照权利要求 51 的方法，其特征在于，所述产生开关控制信号的步骤包括：

在第一电容中储存输入到开关的调制数据电压，产生开关控制信号；

缓冲通过开关输出的调制数据电压，并且根据 M-位数字数据信号通过电阻将缓冲的电压储存在多个第二电容中的至少之一；以及

按照储存在第二电容中至少之一的电压产生清除信号，使储存在第一电容中的电压放电。

59. 按照权利要求 51 的方法，其特征在于，所述产生开关控制信号的步骤包括：

在第一电容中储存输入到开关的调制数据电压以产生开关控制信号；

缓冲通过开关输出的调制数据电压，并通过电阻在第二电容中储存缓冲的电压；以及

按照储存在第二电容中的电压产生清除信号，使储存在第一电容中的电压放电。

60. 按照权利要求 49 的方法，其特征在于，所述将调制数据电压与模拟数据电压合成的步骤包括：

对 N-位数字数据信号解码产生正、负模拟数据电压；

通过将调制数据电压与正、负模拟数据电压各自合成产生正、负数据电压；以及

按照极性控制信号向数据线选择提供正、负数据电压。

61. 按照权利要求 60 的方法，其特征在于，所述产生正、负数据电压的步骤包括：

通过将调制数据电压与模拟数据电压相加产生正数据电压；以及

从负模拟数据电压中减去调制数据电压产生负数据电压。

62. 按照权利要求 60 的方法，其特征在于，所述产生正、负数据电压的步骤包括：

将调制数据电压与模拟数据电压相加产生正数据电压：

将调制数据电压的极性反转；以及

将反转极性的调制数据电压与负模拟数据电压相加产生负数据电压。

63. 按照权利要求 62 的方法，其特征在于，用反向放大器使调制数据电压的极性反转。

液晶显示器件的驱动装置及驱动方法

本申请要求享 2005 年 10 月 14 日递交的韩国专利申请 P2005-97131 号的优先权，在此引用该申请的全部内容作为参考。

技术领域

本发明涉及液晶显示(LCD)器件，尤其涉及一种不用存储器也能提高液晶的响应速度防止图象质量恶化的液晶显示器件的驱动装置及驱动方法。

背景技术

在许多不同类型的电子设备中都使用液晶显示器件。液晶显示器件按照视频信号调节液晶单元的光透射比以显示图像。有源矩阵型液晶显示器件具有为每个液晶单元形成的开关元件并且适合用于显示运动图像。在有源矩阵型液晶显示器件中主要用薄膜晶体管(TFT)作为开关元件。

然而，从以下的公式 1 和 2 可以看出，由于诸如液晶特性粘度和弹性等特性，液晶显示器件具有相对慢的响应速度：

【公式 1】

$$\tau_r \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_F^2|}$$

其中 τ_r 是在对液晶施加电压时的上升时间， V_a 是施加的电压， V_F 是液晶分子开始倾斜的弗雷德里克 (Frederick) 转变电压， d 是液晶的盒间隙，而 γ 是液晶分子的旋转粘度。

【公式 2】

$$\tau_F \propto \frac{\gamma d^2}{K}$$

其中 τ_F 是在施加在液晶上的电压关断后由于弹性恢复力液晶返回其原始位置时的下降时间，而 K 是液晶的固有弹性模数。

按照扭曲向列模式，尽管液晶的响应速度会随液晶的物理特性和盒间隙

有所不同,通常其上升时间是 20 到 80ms,而下降时间是 20 到 30ms。由于这一液晶响应速度比运动图像的一帧周期要长(按照 National Television Standards Committee (NTSC)是 16.67ms),如图 1 所示,液晶的响应会在充入液晶的电压达到所需电平之前推进到下一帧,导致运动模糊,在视野中留下余象。

参见图 1,普通液晶显示器件不能为运动图像的显示提供理想的色彩和亮度,即当数据 VD 从一个电平变成另一电平时,由于液晶显示器件的响应慢,相应的亮度等级 BL 不能达到一个理想值。结果就会在运动图像中产生运动模糊,造成对比度恶化并进而影响显示质量。

为了解决液晶显示器件的低响应速度,美国专利 U.S.5,495,265 号和 PCT 国际申请 WO 99/09967 号提出了采用查找表按照其变化对数据进行调制的方法(以下称为“高速驱动方法”。这种高速驱动方法适合根据图 2 所示的原理来调制数据。

参见图 2,普通的高速驱动方法包括调制输入数据 VD 并将调制的数据 MVD 提供给液晶单元获得理想的亮度等级 MBL。按照这一高速驱动方法,一帧周期中为了获得对应着输入数据的亮度的理想亮度等级,液晶的响应被迅速加速,在输入数据的基础上在公式 1 中增加 $|V_a^2 - V_F^2|$ 。

因此,采用高速驱动方法的普通液晶显示器件能够通过数据值进行调制来补偿液晶的慢速响应,缓解运动图像的模糊,从而按照理想的色彩和亮度显示图像。

具体地说,为了减少硬件设备的存储容量负担,普通的高速驱动方法执行的调制是仅仅将前一帧 Fn-1 和当前帧 Fn 各自的最高有效位 MSB 相互比较,如图 3 所示。换句话说,普通的高速驱动方法将前一帧 Fn-1 和当前帧 Fn 各自的最高有效位数据 MSB 相互比较以确定两个最高有效位数据 MSB 之间有没有变化。如果在两个最高有效位 MSB 之间有变化,就从查找表中选择相应的调制数据 MRGB 作为当前帧 Fn 的最高有效位数据 MSB。

图 4 表示采用上述高速驱动方法的一种普通高速驱动装置的结构。

参见图 4,这种普通高速驱动装置包括连接到最高有效位总线 42 的帧存储器 43,以及同时连接到最高有效位总线 42 和帧存储器 43 的输出端的查找表 44。

帧存储器 43 存储一帧周期的最高有效位数据 MSB，并将存储的数据提供给查找表 44。此处，将最高有效位数据 MSB 设置成 8-位源数据 RGB 的四位最高有效位。

查找表 44 将从最高有效位总线 42 输入的当前帧 Fn 的最高有效位数据 MSB 与从帧存储器 43 输入的前一帧 Fn-1 的最高有效位数据 MSB 相比较，如表 1 所示，并且选择对应着比较结果的调制数据 MRGB。调制数据 MRGB 被添加给来自最低有效位总线 41 的最低有效位数据 LSB，然后提供给液晶显示器件。

如果将最高有效位数据 MSB 限制在四位，寄存在查找表 44 中的高速驱动装置和方法的调制数据 MRGB 如下：

【表 1】

	当前帧															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
前一帧	0	0	1	3	4	6	7	9	10	11	12	14	15	15	15	15
	1	0	1	2	4	5	7	9	10	11	12	13	14	15	15	15
	2	0	1	2	3	5	7	8	9	10	12	13	14	15	15	15
	3	0	1	2	3	5	6	8	9	10	11	12	14	14	15	15
	4	0	0	1	2	4	6	7	9	10	11	12	13	14	15	15
	5	0	0	0	2	3	5	7	8	9	11	12	13	14	15	15
	6	0	0	0	1	3	4	6	8	9	10	11	13	14	15	15
	7	0	0	0	1	2	4	5	7	8	10	11	12	14	14	15
	8	0	0	0	1	2	3	5	6	8	9	11	12	13	14	15
	9	0	0	0	1	2	3	4	6	7	9	10	12	13	14	15
	10	0	0	0	0	1	2	4	5	7	8	10	11	13	14	15
	11	0	0	0	0	0	2	3	5	6	7	9	11	12	14	15
	12	0	0	0	0	0	1	3	4	5	7	8	10	12	13	15
	13	0	0	0	0	0	1	2	3	4	6	8	10	11	13	14
	14	0	0	0	0	0	0	1	2	3	5	7	9	11	13	14
	15	0	0	0	0	0	0	0	1	2	4	6	9	11	13	14

在以上表 1 中, 最左一栏代表前一帧 F_{n-1} 的数据电压 VD_{n-1} , 而最上一行代表当前帧 F_n 的数据电压 VD_n 。同时, 表 1 还包括用十进制形式表示四个最高有效位获得的查找表信息。

按照上述高速驱动方法, 要将前一帧 F_{n-1} 和当前帧 F_n 的数据相互比较, 用数字存储器例如是查找表 44 产生调制数据 MRGB。使用数字存储器会增加芯片尺寸和制作成本。

发明内容

本发明涉及一种液晶显示器件的驱动装置及其驱动方法, 其可以避免由于现有技术的缺陷而引起的一个或多个问题。

本发明的目的是提供一种液晶显示器件的驱动装置及其驱动方法, 可以提高液晶的响应速度, 不必使用单独的存储器就能防止图像恶化。另外, 由于不用单独的存储器, 能够降低液晶显示器的成本。

本发明提供了一种液晶显示器件的驱动装置和方法, 在提供给栅线的栅脉冲的第一周期中, 向数据线提供包括调制数据电压的数据电压, 用高于对应着数字数据信号的模拟数据电压的调制数据电压预驱动液晶, 然后在栅脉冲的第二周期中向数据线提供理想灰度等级的模拟数据电压, 按理想状态驱动液晶。

本发明的目的和其他优点可通过书面描述及其权利要求以及附图来实现和得到。本发明的其它优点、目的以及特征将在后面的描述中得以阐明, 通过以下描述, 将使它们对于本领域普通技术人员在某种程度上显而易见, 或者可通过实践本发明来认识它们。

正如本发明所描述的, 为了实现上述优点并根据本发明的目的, 一种液晶显示器件的驱动装置, 包括: 包括彼此垂直布置的多条栅线和多条数据线的液晶面板; 向栅线提供栅脉冲的栅驱动器; 以及数据驱动器, 用于对输入的 N -位数字数据信号采样产生模拟数据电压, 其中 N 是正整数, 按照采样数字数据信号的 M -位数据值产生调制数据电压, 其中 M 是小于或等于 N 的正整数, 将调制数据电压与模拟数据电压合成为合成数据电压, 并将合成数据电压提供给数据线, 其中所述合成数据电压的幅值大于模拟数据电压; 以及所述数据驱动器在栅脉冲的第一周期中向数据线提供通过合成调制数据电压和模拟数据电压形成的数据电压, 并且在栅脉冲的第二周期中向数据线提供模拟数据电压。

根据本发明的另一方面，一种液晶显示器件的驱动装置，包括：液晶面板，包括彼此垂直布置的多条栅线和多条数据线；栅驱动器，向栅线提供栅脉冲；以及数据驱动器，向数据线提供数据电压，所述数据电压在栅脉冲的第一周期中具有第一电压，在栅脉冲的第二周期中具有第二电压，其中第一电压的幅值和脉冲宽度不同于第二电压，其中所述数据驱动器包括：合成器，用于将调制数据电压与第二电压合成以产生第一电压；调制电压发生器，用于设置调制数据电压的幅值；开关控制信号发生器，用于产生开关控制信号以设置调制数据电压的宽度；以及开关，用于响应开关控制信号将来自调制电压发生器的调制数据电压提供给合成器。

根据本发明的再一方面，一种用于驱动液晶面板的方法，其中液晶面板包括彼此垂直布置的多条栅线和多条数据线，该方法包括：对输入的 N -位数字数据信号采样产生模拟数据电压，其中 N 是正整数；按照采样数字数据信号的 M -位数据值产生调制数据电压，用于加速液晶的响应速度，其中 M 是小于或等于 N 的正整数；向栅线提供栅脉冲；并且将调制数据电压与模拟数据电压合成以形成合成数据电压，并且与栅脉冲同步地向数据线提供合成数据电压，其中所述合成数据电压的幅值大于模拟数据电压；以及在栅脉冲的第一周期中向数据线提供合成数据电压，在栅脉冲的第二周期中向数据线提供模拟数据电压。

附图说明

所包括的用于进一步解释本发明并作为说明书一个组成部分的附图表示了本发明的实施例，结合着说明用来解释本发明的原理，在附图中：

图 1 表示普通液晶显示器件中由数据决定的亮度变化的波形图；

图 2 表示液晶显示器件中按照普通高速驱动方法由数据调制决定的亮度变化的波形图；

图 3 表示按照液晶显示器件的普通高速驱动方法的最高有效位数据调制的示意图；

图 4 是普通高速驱动装置的方框图；

图 5 表示按照本发明实施例的液晶显示器件驱动装置的结构示意性框图；

图 6 是图 5 中数据驱动器的示意图；

图 7A 表示提供给图 6 中数/模转换器的伽玛电压的电平或是从图 6 中的

调制器输出的调制数据电压的电平；

图 7B 表示从图 6 中的调制器输出的调制数据电压的电平；

图 8 表示提供给图 5 中液晶显示面板的栅线和数据线的波形图；

图 9 表示图 6 中调制器的第一实施例；

图 10 表示图 6 中调制器的第二实施例；

图 11 表示图 6 中调制器的第三实施例；

图 12 表示图 11 中清除信号发生器的第一实施例；

图 13 表示存储在图 12 中各个电容器中电压的波形图；

图 14 表示图 11 中清除信号发生器的第二实施例；

图 15 表示图 6 中调制器的第四实施例；

图 16 表示图 15 中清除信号发生器的结构；

图 17 表示图 6 中调制器的第五实施例；

图 18 表示图 6 中调制器的第六实施例；

图 19 表示按照本发明第二实施例的数据驱动器的框图；

图 20A 表示调制数据电压和图 19 中所示正模拟数据电压的合成的波形图；

图 20B 表示调制数据电压和图 19 中所示负模拟数据电压的合成的波形图；

图 21 表示另一类型的数/模转换器的框图；

图 22 表示图 21 中的一个反转部分的电路图；以及

图 23 表示调制数据电压和图 21 中负模拟数据电压的合成的波形图。

具体实施方式

以下要具体描述本发明的实施例，附图中表示了这些例子。所有附图中尽可能用相同的符号代表相同或类似的部分。

图 5 表示按照本发明实施例的液晶显示器件驱动装置结构的示意性框图。

参见图 5，按照本发明实施例的液晶显示器件驱动装置包括：液晶面板 102，其包括彼此垂直布置限定单元区域的多条栅线 GL1 到 GLn 和多条数据线 DL1 到 DLm；用来驱动液晶面板 102 的栅线 GL1 到 GLn 的栅驱动器 106；以及数据驱动器 104，用于对输入的 N-位（其中 N 是正整数）数字数据信号 Data 采样，产生对应着采样的 N-位数字数据信号 Data 的模拟电压 Vdata，按照采样的 N-位数字数据信号 Data 的 M-位（其中 M 是小于或等于 N 的正整数）数据值产生用于加速液晶的响应速度的调制数据电压 Vmdata，

将调制的数据电压 V_{mdata} 与模拟数据电压 V_{data} 合成，并且将合成的数据电压提供给数据线 DL。液晶显示器件的驱动装置还包括时序控制器 108，用来控制数据和栅驱动器 104 和 106 的驱动时序，并且将数字数据信号 Data 提供给数据驱动器 104。

液晶面板 102 还包括各自形成在栅线 GL1 到 GLn 和数据线 DL1 到 DLm 的交叉处的多个薄膜晶体管 (TFT)，以及各自连接到 TFT 的多个液晶单元。各 TFT 响应来自相应的一条栅线 GL1 到 GLn 的栅脉冲从相应的一条数据线 DL1 到 DLm 向相应的一液晶单元提供模拟数据电压。因为液晶单元具有通过液晶面对的公共电极和连接到相应 TFT 的像素电极，所以可以用液晶电容 CLc 等效地表示各个液晶单元。该液晶单元包括存储电容 Cst，用于将充入液晶电容 CLc 的模拟数据电压维持到充入下一数据信号。

时序控制器 108 将外部提供给它的源数据 RGB 编排成适合驱动液晶面板 102 的数字数据信号 Data，并且将编排的数字数据信号 Data 提供给数据驱动器 104。时序控制器 108 还用从外部输入的主时钟 MCLK、数据使能信号 DE、以及水平和垂直同步信号 Hsync 和 Vsync 产生数据控制信号 DCS 和栅控制信号 GCS，并且将产生的数据控制信号 DCS 和栅控制信号 GCS 分别提供给数据和栅驱动器 104 和 106 以控制其驱动时序。

栅驱动器 106 响应来自时序控制器 108 的栅控制信号 GCS 依次产生栅脉冲并提供给栅线 GL1 到 GLn 去导通 / 关断 TFT。栅控制信号 GCS 主要包括栅起始脉冲 GSP、栅移位时钟 GSC、和栅输出使能信号 GOE。栅脉冲主要包括导通 TFT 的栅高电压 VGH 和关断 TFT 的栅低电压 VGL。

数据驱动器 104 响应控制信号 DCS 对来自时序控制器 108 的 N-位 (N 是正整数) 数字数据信号 Data 采样，产生对应着采样的 N-位数字数据信号 Data 的模拟数据电压 V_{data} ，按照采样的 N-位数字数据信号 Data 的 M-位 (其中 M 是小于或等于 N 的正整数) 数据值产生用于加速液晶的响应速度的调制数据电压 V_{mdata} ，将调制的数据电压 V_{mdata} 与模拟数据电压 V_{data} 合成，并且将合成的数据电压提供给数据线 DL。

为此，数据驱动器 104 如图 6 所示包括：依次产生采样信号的移位寄存器 120；响应采样信号锁存 N-位数字数据信号 Data 的锁存器 122；数 / 模转换器 124，根据锁存的 N-位数字数据信号 Data 从多个伽马电压 GMA 中选择

任意之一，并且产生选定的伽马电压 GMA 作为对应着数字数据信号 Data 的模拟数据电压 Vdata；调制器 130 按照锁存的 N-位数字数据信号 Data 的 M-位数据值产生调制数据电压 Vmdata 以加速液晶的响应速度；合成器 126 将调制数据电压 Vmdata 与模拟数据电压 Vdata 合成；以及输出单元 128 用于缓冲合成数据电压 Vp 并且将缓冲的数据电压提供给数据线 DL。

移位寄存器 120 响应来自时序控制器 108 的数据控制信号 DCS 中包括的源起始脉冲 SSP 和源移位时钟 SSC 产生采样信号并提供给锁存器 122。

锁存器 122 响应来自移位寄存器 120 的采样信号逐水平线锁存来自时序控制器 108 的 N-位数字数据信号 Data。锁存器 122 还响应来自时序控制器 108 的数据控制信号 DCS 中包括的源输出使能信号 SOE 将锁存的一条水平线的 N-位数字数据信号 Data 提供给数 / 模转换器 124。

数 / 模转换器 124 按照来自锁存器 122 的 N-位数字数据信号 Data 通过从由未示出的伽马电压发生器提供的多个伽马电压 GMA 中选择任意之一，将 N-位数字数据信号 Data 转换成模拟数据电压 Vdata，并且将转换的模拟数据电压 Vdata 提供给合成器 126。优选地，如果 N-位数字数据信号 Data 是 8 位的，如图 7A 所示，多个伽马电压 GMA 就有 256 个不同电平。在这种情况下，数 / 模转换器 124 对应于来自锁存器 122 的 N-位数字数据信号 Data 选择 256 个不同电平的伽马电压 GMA 中任意之一，并且产生选定的伽马电压作为模拟数据电压 Vdata。

调制器 130 按照从锁存器 122 输出的 N 位中的 M 位数字数据信号 Data 产生用来加速液晶响应速度的调制数据电压 Vmdata，并将产生的数据电压 Vmdata 提供给合成器 126。

具体地说，调制器 130 根据由锁存器 122 提供的 M-位数字数据信号 Data 产生具有不同电平和不同脉冲宽度的调制数据电压 Vmdata。

如果从锁存器 122 输入的 M-位数字数据信号 Data 是 8 位，调制器 130 就产生具有 256 个不同电平和脉冲宽度的调制数据电压 Vmdata。然而，如果输入到调制器 130 的 M-位数字数据信号 Data 是 8 位，调制器 130 的容量就要增大。为此，本发明中假定将锁存器 122 输出的 8 位中四个最高有效位 MSB1 到 MSB4 的数字数据信号 Data 提供给调制器 130。这样，如图 7B 所示，调制器 130 就会根据来自锁存器 122 的四个最高有效位 MSB1 到 MSB4

产生具有 16 个不同电平之一和 16 个不同脉冲宽度之一的调制数据电压 Vmdata。

合成器 126 将来自调制器 130 的调制数据电压 Vmdata 与来自数 / 模转换器 124 的模拟数据电压 Vdata 合成, 并将合成的数据电压 V_p 提供给输出单元 128。

输出单元 128 将来自合成器 126 的数据电压 V_p 提供给数据线 DL。

图 8 是在一个水平周期中提供给图 5 中液晶面板 102 的栅脉冲 GP 和数据电压 V_p 的波形图。

结合着图 6 参见图 8, 来自栅驱动器 106 的具有一定宽度 W 的栅脉冲 GP 提供给液晶面板 102 的栅线 GL。与该栅脉冲 GP 同步, 合成器 126 在向栅线提供栅高电压 VGH 的栅脉冲 GP 的第一周期 t_1 , 将来自数 / 模转换器 124 的模拟数据电压 Vdata 和来自调制器 130 的调制数据电压 Vmdata 的合成数据电压 V_p 提供给液晶面板 102 的数据线 DL。然后, 在向栅线提供栅高电压 VGH 的第一周期 t_1 之后的栅脉冲 GP 的第二周期 t_2 , 来自数 / 模转换器 124 的模拟数据电压 Vdata 提供给液晶面板 102 的数据线 DL。第一周期 t_1 最好是比第二周期 t_2 短。

按照本发明实施例的液晶显示器件驱动装置和方法, 通过在提供给栅线 GL 的栅脉冲 GP 的第一周期 t_1 中向数据线 DL 提供包括调制数据电压 Vmdata 的数据电压 V_p , 用高于模拟数据电压 Vdata 的电压预驱动液晶, 然后通过栅脉冲 GP 的第二周期 t_2 中向数据线 DL 提供理想灰度等级的模拟数据电压 V_p 来驱动液晶。换句话说, 按照本发明实施例的液晶显示器件驱动装置和方法, 在液晶面板 102 的扫描周期中的第一周期 t_1 , 用调制数据电压 Vmdata 和模拟数据电压 Vdata 的合成数据电压高速驱动液晶, 然后在接在第一周期 t_1 之后的第二周期 t_2 用模拟数据电压 Vdata 正常驱动液晶。

这里, 按照本发明实施例的液晶显示器件驱动装置和方法, 即使不用独立的存储器也能提高液晶的响应速度, 防止图像质量恶化。

图 9 表示按照图 5 和 6 中所示本发明实施例的液晶显示器件驱动装置中的调制器 130 的第一实施例。

参见图 9 和图 6, 按照第一实施例的调制器 130 包括: 调制电压发生器 132, 用于按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到

MSB4)产生具有不同电平的调制数据电压 V_{mdata} ；开关控制信号发生器 134，用于按照来自锁存器 122 的 4 个最高有效位数字数据信号(MSB1 到 MSB4)产生具有不同脉冲宽度的开关控制信号 SCS；以及开关 136，响应开关控制信号 SCS 将来自调制电压发生器 132 的输出节点 n1 的调制数据电压 V_{mdata} 提供给合成器 126。

调制电压发生器 132 包括：第一解码器 140，用于对来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到 MSB4)解码并在其多个输出端上输出解码信号；各自连接到第一解码器 140 的输出端的多个分压电阻 R1 到 R16；以及电连接在驱动电压端 VDD 和各个分压电阻 R1 到 R16 之间的第一电阻 R_v 。

分压电阻 R1 到 R16 具有不同的电阻，并且电连接在输出节点 n1 和第一解码器 140 相应的输出端之间。第一电阻 R_v 和多个分压电阻 R1 到 R16 构成分压电路，用来设置通过第一解码器 140 的解码进行调制的数据电压的电平。

第一解码器 140 对来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到 MSB4)解码，将多个分压电阻 R1 到 R16 中的任意一个选择性地连接到内部地电压源。由此用第一电阻 R_v 和选择性连接的分压电阻对驱动电压 VDD 分压，并且分压后的电压出现在输出节点 n1 上作为调制数据电压 V_{mdata} 。此时可以用以下公式 3 表示调制数据电压 V_{mdata} ：

【公式 3】

$$V_{mdata} = \frac{R_x}{R_v + R_x} \times VDD$$

在公式 3 中， R_x 是多个分压电阻 R1 到 R16 中的任意之一。

按照这种方式，通过按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到 MSB4)将多个分压电阻 R1 到 R16 中的任意之一选择性地连接到内部地电压源，调制电压发生器 132 向开关 136 提供具有不同电平的调制数据电压 V_{mdata} 。

开关控制信号发生器 134 包括：对来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到 MSB4)解码的第二解码器 142；以及计数器 144，用于对对应着来自第二解码器 142 的解码信号的时钟信号 CLK 计数，以产生具有

不同脉冲宽度的开关控制信号 SCS，并且与源输出使能信号 SOE 同步地将产生的开关控制信号 SCS 提供给开关 136。

第二解码器 142 对来自锁存器 122 的 4 位最高有效位数字数据信号 (MSB1 到 MSB4) 解码，并将所得的具有不同值的解码信号提供给计数器 144。

计数器 144 按来自第二解码器 142 的解码值对时钟信号 CLK 计数，以产生具有对应着解码值的脉冲宽度的开关控制信号 SCS。计数器 144 再将产生的开关控制信号 SCS 与源输出使能信号 SOE 同步地提供给开关 136。另外，计数器 144 也可以与栅脉冲 GP 而不是源输出使能信号 SOE 同步地向开关 136 提供所产生的开关控制信号。

开关 136 响应来自开关控制信号发生器 134 中计数器 144 的开关控制信号 SCS 导通，从调制数据电压发生器 132 的输出节点 n1 向合成器 126 提供调制数据电压 Vmdata。此时，开关 136 向合成器 126 提供的调制数据电压 Vmdata 用于对应着开关控制信号 SCS 的脉冲宽度的一个周期。

按照这种方式，第一实施例的调制器 130 按照来自锁存器 122 的 4 位最高有效位数字数据信号 (MSB1 到 MSB4) 产生调制数据电压 Vmdata 和开关控制信号 SCS，并且设置要提供给合成器 126 的调制数据电压 Vmdata 的电平和脉冲宽度。

按照包括第一实施例的调制器 130 的液晶显示器件驱动装置和方法，在液晶面板 102 的扫描周期中的第一周期 t1 中，用具有对应着 M-位数字数据信号 Data 的电平和脉冲宽度的调制数据电压 Vmdata 与模拟数据电压 Vdata 的合成数据电压高速驱动液晶，然后在紧接第一周期 t1 的第二周期 t2 用模拟数据电压 Vdata 正常驱动液晶。

优选地，按照第一实施例的调制器 130 还包括未示出的缓冲器，该缓冲器设置在调制电压发生器 132 的输出节点 n1 与开关 136 之间。缓冲器用来缓冲来自调制电压发生器 132 的输出节点 n1 的调制数据电压 Vmdata，并将缓冲的数据电压提供给开关 136。

另一方面，尽管按照第一实施例的调制器 130 已经公开了仅仅使用了锁存器 122 输出的 8-位数字数据信号 Data 的 4 位最高有效位，但是本发明还不仅限于此。例如调制器 130 可以按照 4 位最高有效位直至完整的 8-位数字数

据信号 Data 产生并向合成器 126 提供具有不同电平和脉冲宽度的调制数据电压 Vmdata。

图 10 表示图 5 和 6 所示本发明实施例中液晶显示器件驱动装置中的调制器 130 的第二实施例。

参见图 10 和图 6，除了开关控制信号发生器 134 之外，按照第二实施例的调制器 130 的结构均与图 9 中所示的第一实施例相同。因此省略了除开关控制信号发生器 134 的其它部件的说明。

按照第二实施例的开关控制信号发生器 134 包括计数器 146，该计数器用于对时钟信号 CLK 计数达到预定值时产生具有固定脉冲宽度的开关控制信号 SCS，并将产生的开关控制信号 SCS 与源输出使能信号 SOE 同步地提供给开关 136。

计数器 146 对时钟信号 CLK 计数达到预定值时产生开关控制信号 SCS。然后，计数器 146 将产生的开关控制信号 SCS 与源输出使能信号 SOE 同步地提供给开关 136。

另外，计数器 146 也可以将产生的开关控制信号 SCS 与栅脉冲 GP 而不是源输出使能信号 SOE 同步地提供给开关 136。

按照这种方式，按照第二实施例的调制器 130 中的开关控制信号发生器 134 利用计数器 146 产生具有固定脉冲宽度的开关控制信号 SCS 去控制开关 136。因此，提供给合成器 126 的具有与 M-位数字数据信号 Data 无关的固定脉冲宽度的调制数据电压 Vmdata。

在包括按照第二实施例的调制器 130 的液晶显示器件驱动装置和方法中，在液晶面板 102 的扫描周期中的第一周期 t1 中，用具有对应着 M-位数字数据信号 Data 的电平和固定脉冲宽度的调制数据电压 Vmdata 与模拟数据电压 Vdata 的合成数据电压高速驱动液晶，然后在紧接第一周期 t1 的第二周期 t2 用模拟数据电压 Vdata 正常驱动液晶。

图 11 表示图 5 和 6 所示本发明实施例中液晶显示器件驱动装置中的调制器 130 的第三实施例。

参见图 11 和图 6，除了开关控制信号发生器 134 之外，按照第三实施例的调制器 130 的结构均与图 9 中所示的第一实施例相同。因此省略了除开关控制信号发生器 134 的其它部件的说明。

按照第三实施例的开关控制信号发生器 134 包括：电连接在第一节点 $n1$ 即调制电压发生器 132 的输出节点与第二节点 $n2$ 即开关 136 的控制端之间的电阻 R_t ；并联连接在第二节点 $n2$ 与地电压源之间的第一电容 C_t 和晶体管 $M1$ ；以及清除信号发生器 244，用于按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 到 MSB4)对通过开关 136 输出的调制数据电压 V_{mdata} 解码，产生用于导通/关断晶体管 $M1$ 的清除信号 C_s 。

电阻 R_t 将第一节点 $n1$ 上的电压提供给第二节点 $n2$ 。第一电容 C_t 与电阻 R_t 构成一 RC 电路导通第二节点 $n2$ 即开关 136 上的电压。结果，当电压经第一电容 C_t 和电阻 R_t 构成的 RC 电路充电第一电容 C_t 时，开关 136 导通，将来自调制电压发生器 132 的调制数据电压 V_{mdata} 提供给合成器 126。

晶体管 $M1$ 响应来自清除信号发生器 244 的清除信号 C_s 将第二节点 $n2$ 电连接到地电压源，以使充入第一电容 C_t 的电压放电。

清除信号发生器 244 按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 to MSB4)对通过开关 136 提供给合成器 126 的调制数据电压 V_{mdata} 解码，以产生清除信号 C_s 。

为此，如图 12 所示，清除信号发生器 244 包括：缓冲器 245，用于缓冲提供给合成器 126 的调制数据电压 V_{mdata} ；电连接在清除信号发生器 244 的输出端 $n0$ 和缓冲器 245 之间的电阻 R_d ，节点 $n0$ 连接到晶体管 $M1$ 的控制端；并联连接到输出端 $n0$ 的多个第二电容 $C1$ 到 $C16$ ；以及第二解码器 242，用于按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 to MSB4)来选择第二电容 $C1$ 到 $C16$ 中的任意之一。

缓冲器 245 缓冲通过开关 136 提供给合成器 126 的调制数据电压 V_{mdata} ，并将缓冲的电压提供给电阻 R_d 。

各个第二电容 $C1$ 到 $C16$ 具有电连接到输出端 $n0$ 的第一电极，以及电连接到第二解码器 242 的第二电极。这些电容 $C1$ 到 $C16$ 具有不同的容量，使其具备图 13 中所示的充电特性。

第二解码器 242 对来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 to MSB4)解码，将多个第二电容 $C1$ 到 $C16$ 中任意之一的第二电极选择连接到内部地电压源。其结果由选择连接的第二电容和电阻 R_t 构成 RC 电路。

清除信号发生器 244 采用这种结构按照来自锁存器 122 的 4 位最高有效位数字数据信号(MSB1 to MSB4)选择第二电容 C1 到 C16 中的任意之一, 并且将选定的第二电容连接到地电压源, 将通过缓冲器 245 输入的电压充入选定的第二电容。从而, 清除信号发生器 244 产生清除信号 Cs, 该清除信号对应着充入由第二解码器 242 选择的那个第二电容的电压, 并将产生的清除信号 Cs 提供给晶体管 M1。

如果充入选定的一个第二电容 C1 到 C16 的电压低于晶体管 M1 的门限电压 V_{th} , 清除信号 Cs 具有第一逻辑状态, 如果充入选定的一个第二电容 C1 到 C16 的电压高于或等于晶体管 M1 的门限电压 V_{th} , 清除信号 Cs 具有第二逻辑状态。优选地, 第二逻辑状态具有能够导通晶体管 M1 的电压电平, 而第一逻辑状态应该具有能够关断晶体管 M1 的电压电平。

由于晶体管 M1 根据各个第二电容 C1 到 C16 的容量产生的清除信号 Cs 导通, 晶体管 M1 将第二节点 n2 上的电压对地电压源放电。因此, 开关控制信号发生器 134 随之根据按照 4 位最高有效位数字数据信号(MSB1 to MSB4)产生的清除信号 Cs 产生具有不同脉冲宽度的开关控制信号 SCS, 设置向合成器 126 提供调制数据电压 Vmdata 的时间 t1。

或是如图 14 所示, 清除信号发生器 244 还可以包括连接在输出端 n0 和晶体管 M1 的控制端之间的一个反相器 246。

反相器 246 将来自输出端 n0 的清除信号 Cs 反相, 并将反相的清除信号提供给晶体管 M1 的控制端。在这种情况下, 晶体管 M1 最好是 P 型的。

作为另一种变型, 清除信号发生器 244 还可以包括连接在输出端 n0 和晶体管 M1 的控制端之间的两个反相器, 将来自输出端 n0 的清除信号 Cs 反相两次, 并将同相的清除信号提供给晶体管 M1 的控制端。在这种情况下, 晶体管 M1 最好是 N 型的。

按照这种方式, 按照第三实施例的调制器 130 中的开关控制信号发生器 134 产生对应着 M-位数字数据信号 Data 的清除信号 Cs, 以控制开关 136。因此, 将具有取决于 M-位数字数据信号 Data 的不同电平和不同脉冲宽度的调制数据电压 Vmdata 提供给合成器 126。

换句话说, 按照第三实施例的调制器 130 中的开关控制信号发生器 134 利用第一电容 Ct 和电阻 Rt 使开关 136 导通, 在栅脉冲 GP 的第一周期 t1 中

向合成器 126 提供具有对应着 M-位数字数据信号 Data 的不同脉冲宽度和电平的调制数据电压 Vmdata。在栅脉冲 GP 的第二周期 t2 中, 开关控制信号发生器 134 还要产生对应着 M-位数字数据信号 Data 的清除信号 Cs 关断开关 136, 使储存在第一电容 Ct 中的电压放电。

因此, 在包括按照第三实施例的调制器 130 的这种液晶显示器件驱动装置和方法中, 在液晶面板 102 的扫描周期中的第一周期 t1 中, 用具有对应着 M-位数字数据信号 Data 的不同脉冲宽度和电平的调制数据电压 Vmdata 与模拟数据电压 Vdata 的合成数据电压高速驱动液晶, 然后在紧接第一周期 t1 的第二周期 t2 用模拟数据电压 Vdata 正常驱动液晶。

图 15 表示图 5 和 6 所示本发明实施例中液晶显示器件驱动装置中的调制器 130 的第四实施例。

参见图 15 和图 6, 除了开关控制信号发生器 134 之外, 按照第四实施例的调制器 130 的结构均与图 9 中所示的第一实施例相同。因此省略了除开关控制信号发生器 134 的其它部件的说明。

按照第四实施例的调制器 130 的开关控制信号发生器 134 包括电连接在第一节点 n1 即调制电压发生器 132 的输出节点与第二节点 n2 即开关 136 的控制端之间的电阻 Rt; 并联连接在第二节点 n2 与地电压源之间的第一电容 Ct 和晶体管 M1; 以及清除信号发生器 344, 用于利用通过开关 136 输出的调制数据电压 Vmdata 产生用于导通/关断晶体管 M1 的清除信号 Cs。

电阻 Rt 将第一节点 n1 上的电压提供给第二节点 n2。第一电容 Ct 与电阻 Rt 构成 RC 电路以导通第二节点 n2 即开关 136 上的电压。结果, 当电压经第一电容 Ct 和电阻 Rt 构成的 RC 电路充入第一电容 Ct 时, 开关 136 导通, 将来自调制电压发生器 132 的调制数据电压 Vmdata 提供给合成器 126。

晶体管 M1 响应来自清除信号发生器 344 的清除信号 Cs 电连接第二节点 n2 和地电压源, 使充入第一电容 Ct 的电压放电。

清除信号发生器 344 利用通过开关 136 提供给合成器 126 的调制数据电压 Vmdata 产生清除信号 Cs 使晶体管 M1 导通/关断。

为此, 如图 16 所示, 清除信号发生器 344 包括: 缓冲器 345, 用于缓冲调制数据电压 Vmdata; 电连接在连接到晶体管 M1 的控制端上的清除信号发生器 344 的输出端 n0 和缓冲器 345 之间的电阻 Rd; 以及电连接在输出端 n0

和地电压源之间的第二电容 C_d 。

缓冲器 345 缓冲提供给合成器 126 的调制数据电压 V_{mdata} ，并将缓冲的电压提供给电阻 R_d 。

电阻 R_d 和第二电容 C_d 按 RC 时间常数协作以延迟由缓冲器 345 提供的调制数据电压 V_{mdata} ，产生清除信号 C_s ，并将产生的清除信号 C_s 提供给晶体管 M1 的控制端。电阻 R_d 和第二电容 C_d 的 RC 时间常数设置在一定值，从而通过提供给栅线的栅脉冲 GP 的第二周期 t_2 产生清除信号 C_s 使晶体管 M1 导通。

另外，清除信号发生器 344 还可以包括连接在输出端 n_0 与晶体管 M1 的控制端之间的至少一反相器。

按照这种方式，按照第四实施例的调制器 130 中的开关控制信号发生器 134 在栅脉冲 GP 的第一周期 t_1 中利用第一电容 C_t 和电阻 R_t 导通开关 136 向合成器 126 提供具有固定脉冲宽度和对应着 M-位数字数据信号 Data 的电平的调制数据电压 V_{mdata} 。开关控制信号发生器 134 还在栅脉冲 GP 的第二周期 t_2 中利用清除信号发生器 344 和晶体管 M1 使储存在第一电容 C_t 上的电压放电，将开关 136 关断。

在包括按照第四实施例的调制器 130 的这种液晶显示器件驱动装置和方法中，在液晶面板 102 的扫描周期中的第一周期 t_1 中，用具有固定脉冲宽度和对应着 M-位数字数据信号 Data 的电平的调制数据电压 V_{mdata} 与模拟数据电压 V_{data} 的合成数据电压高速驱动液晶，然后在紧接第一周期 t_1 的第二周期 t_2 用模拟数据电压 V_{data} 正常驱动液晶。

图 17 表示图 5 和 6 所示本发明实施例中液晶显示器件驱动装置中的调制器 130 的第五实施例。

参见图 17 和图 6，除了调制电压发生器 132 之外，按照第五实施例的调制器 130 的结构均与图 9 中所示的第一实施例相同。因此省略了除调制电压发生器 132 的其它部件的说明。

按照第五实施例的调制器 130 的调制电压发生器 132 包括串联连接在驱动电压 V_{DD} 与地电压之间的第一和第二分压电阻 R_v 和 R_f ，以及设置在第一和第二分压电阻 R_v 和 R_f 之间并且电连接到开关 136 的输出节点 n_1 。

第一和第二分压电阻 R_v 和 R_f 按其电阻值分压驱动电压 V_{DD} ，并且将

固定电平的分压提供给开关 136。

按照这种方式，按照第五实施例的调制器 130 的调制电压发生器 132 利用第一和第二分压电阻 R_v 和 R_f 产生固定电平的调制数据电压 V_{mdata} ，并将产生的数据电压提供给开关 136。

在包括按照第五实施例的调制器 130 的这种液晶显示器件驱动装置和方法中，在液晶面板 102 的扫描周期中的第一周期 t_1 中，用具有与 M-位数字数据信号 $Data$ 无关的固定电平和基于 M-位数字数据信号 $Data$ 的脉冲宽度的调制数据电压 V_{mdata} 与模拟数据电压 V_{data} 的合成数据电压高速驱动液晶，然后在紧接第一周期 t_1 的第二周期 t_2 用模拟数据电压 V_{data} 正常驱动液晶。

图 18 表示图 5 和 6 所示本发明实施例中液晶显示器件驱动装置中的调制器 130 的第六实施例。

参见图 18 和图 6，除了调制电压发生器 132 之外，按照第六实施例的调制器 130 的结构均与图 11 中所示的第三实施例相同。因此省略了除调制电压发生器 132 的其它部件的说明。

按照第六实施例的调制器 130 的调制电压发生器 132 包括串联连接在驱动电压 VDD 与地电压之间的第一和第二分压电阻 R_v 和 R_f ，以及设置在第一和第二分压电阻 R_v 和 R_f 之间并且电连接到开关 136 的输出节点 $n1$ 。

第一和第二分压电阻 R_v 和 R_f 按其电阻值分压驱动电压 VDD ，并且将固定电平的分压提供给开关 136。

按照第六实施例的调制器 130 的调制电压发生器 132 利用第一和第二分压电阻 R_v 和 R_f 产生固定电平的调制数据电压 V_{mdata} ，并将产生的数据电压提供给开关 136。

在包括按照第六实施例的调制器 130 的这种液晶显示器件驱动装置和方法中，在液晶面板 102 的扫描周期中的第一周期 t_1 中，用具有与 M-位数字数据信号 $Data$ 无关的固定电平和基于 M-位数字数据信号 $Data$ 的脉冲宽度的调制数据电压 V_{mdata} 与模拟数据电压 V_{data} 的合成数据电压高速驱动液晶，然后在紧接第一周期 t_1 的第二周期 t_2 用模拟数据电压 V_{data} 正常驱动液晶。

图 19 表示按照本发明第二实施例的数据驱动器的框图。

参见图 19 和图 5，本发明第二实施例的数据驱动器 104 包括：依次产生采样信号的移位寄存器 120；响应采样信号锁存 N-位数字数据信号 (Data) 的锁存器 122；调制器 130，用于按照来自锁存的 N-位数字数据信号(data)的 M-位数据值产生产生用于加速液晶响应速度的调制数据电压(Vmdata)；数/模转换器 224，用于响应锁存的 N-位数字数据信号(data)选择多个伽马电压 (GMA) 中的任意之一，产生对应着数字数据信号(data)的模拟数据电压 (Vdata)，将产生的模拟数据电压 (Vdata) 与来自调制器 130 的调制数据电压 (Vmdata) 合成，并且输出合成的结果；以及输出单元 128，用于缓冲在数/模转换器 224 中合成的数据电压 (Vp) 并将缓冲的数据电压提供给数据线(DL)。

移位寄存器 120 响应来自时序控制器 108 的数据控制信号 (DCS) 中包括的源起始脉冲 (SSP) 和源移位脉冲(SSC)依次产生采样信号并且将采样信号提供给锁存器 122。

锁存器 122 响应来自移位寄存器 120 的基于逐水平线的采样信号，锁存来自时序控制器 108 的 N-位数字数据信号(Data)。锁存器 122 还响应来自时序控制器 108 的数据控制信号(DCS)中包括的源输出使能信号(SOE)向数/模转换器 224 提供锁存的一条水平线的 N-位数字数据信号(Data)。

调制器 130 按照锁存器 122 输出的 N-位中的 M-位数字数据信号(Data)产生用于加速液晶响应速度的调制数据电压(Vmdata)，并将产生的数据电压 (Vmdata) 提供给数/模转换器 224。可以按照第一到第六实施例中的任何一种构成调制器 130，以下省略对其的描述。

数/模转换器 224 包括：解码器 225、合成器 226 和多路复用器 227。解码器 225 对锁存器 122 提供的 N-位数字数据信号(Data)进行解码产生正(+)、负(-)极性模拟数据电压(Vdata_P, Vdata_N)。同时，合成器 226 将正(+)、负(-)极性模拟数据电压(Vdata_P, Vdata_N)与调制数据电压(Vmdata)合成。然后，多路复用器 227 按照极性控制信号(POL)从合成器 226 合成的正(+)、负(-)极性数据电压(Vp_P, Vp_N)中选择任意之一，并且将选定的那个数据电压提供给输出单元 128。

解码器 225 还包括产生正极性模拟数据电压 (Vdata_P) 的正极性解码器 225P， 和产生负极性模拟数据电压(Vdata_N)的负极性解码器 225N。

正极性解码器 225P 按照 N-位数字数据信号(Data)对多个正极性伽马电压

(GMA)之一解码产生正模拟数据电压(Vdata_P)，并将产生的正模拟数据电压(Vdata_P)提供给合成器 226。

负极性解码器 225N 按照 N-位数字数据信号(Data)对多个负极性伽马电压(GMA)之一解码产生负模拟数据电压(Vdata_N)，并将产生的负模拟数据电压(Vdata_N)提供给合成器 226。

合成器 226 包括用于产生正数据电压(Vp_p)的加部件 226A 和用于产生负数据电压(Vp_N)的减部件 226S。

如图 20A 所示，加部件 226A 将调制数据电压(Vmdata)与来自正极性解码器 225P 的正模拟数据电压(Vdata_P)相加产生正数据电压(Vp_p)。

如图 20B 所示，减部件 226S 从来自负极性解码器 225P 的负模拟数据电压(Vdata_N)中减去调制数据电压(Vmdata)产生负数据电压(Vp_N)。

多路复用器 227 按照时序控制器 108 所提供的极性控制信号(POL)从合成器 226 的加部件 226A 和减部件 226S 所提供的正、负数据电压(Vp_P, Vp_N)中选择任意之一，并且将选定的数据电压提供给输出单元 128。

输出单元 128 将数/模转换器 224 的多路复用器 227 所提供的数据电压(Vp)提供给相应的数据线(DL)。

图 21 是另一种类型的数/模转换器 24 的方框图。

参见图 21 和图 19，另一种类型的数/模转换器 24 包括：解码器 225、合成器 226 和多路复用器 227。解码器 225 通过对锁存器 122 提供的 N-位数字数据信号(Data)解码产生正(+)、负(-)极性模拟数据电压(Vdata_P, Vdata_N)。同时，合成器 226 将正(+)、负(-)极性模拟数据电压(Vdata_P, Vdata_N)与调制器 130 所提供的调制数据电压(Vmdata)合成。多路复用器 227 按照极性控制信号(POL)选择合成器 226 所提供的正(+)、负(-)极性数据电压(Vp_P, Vp_N)中的任意之一，并且将选定的数据电压提供给输出单元 128。

解码器 225 还包括产生正模拟数据电压(Vdata_P)的正极性解码器 225P 和产生负模拟数据电压(Vdata_N)的负极性解码器 225N。

正极性解码器 225P 按照 N-位数字数据信号(Data)对多个正极性伽马电压(GMA)中的任意之一解码产生正模拟数据电压(Vdata_P)，并将产生的正模拟数据电压(Vdata_P)提供给合成器 226。

负极性解码器 225N 按照 N-位数字数据信号(Data)对多个负极性伽马电压(GMA)中的任意之一解码产生负模拟数据电压(Vdata_N)，并将产生的负模拟数据电压(Vdata_N)提供给合成器 226。

合成器 226 包括：利用调制数据电压(Vmdata)产生正数据电压(Vp_p)的第一加部件 226A1；用于使调制数据电压(Vmdata)的极性反转的反转部件 226I，以及利用经反转部件 226I 反转后的调制数据电压(Vmdata)产生负数据电压(Vp_N)的第二加部分 226A2。

如图 20A 所示，第一加部件 226A1 通过将调制数据电压(Vmdata)与来自正极性解码器 225P 的正模拟数据电压(Vdata_P)相加产生正数据电压(Vp_p)。

反转部件 226I 通过将调制器 130 所提供的调制电压(Vmdata)的极性反转，并将反转极性的调制数据电压提供给第二加部件 226A2。为此，如图 22 所示的反转部件 226I 由反向放大器(OP)构成。

此时，调制数据电压(Vmdata)提供给反向放大器(OP)的反相端(-)，而地电压提供给反向放大器(OP)的同相端(+)。在反向放大器(OP)的同相端(+)和反相端(-)之间还设有反馈环。

如图 23 所示第二加部分 226A2 将反转部件 226I 所提供的反转极性的调制数据电压(BVmdata)与负极性解码器 225N 提供的负模拟数据电压(Vdata_N)相加产生负数据电压(Vp_N)。

多路复用器 227 按照时序控制器 108 提供的数据控制信号(DCS)中所包括的极性控制信号(POL)选择由第一和第二加部件 226A1 和 226A2 提供的正、负数据电压(Vp_P, Vp_N)之一，并将选定的数据电压提供给输出单元 128。

从以上的说明可见，本发明提供了一种液晶显示器件的驱动装置和方法，在提供给栅线的栅脉冲的第一周期中，向数据线提供包括调制数据电压的数据电压，用高于对应着数字数据信号的模拟数据电压的调制数据电压预驱动液晶，然后在栅脉冲的第二周期中向数据线提供理想灰度等级的模拟数据电压，按理想状态驱动液晶。

按照本发明的液晶显示器件驱动装置和方法可以提高液晶的响应速度，不必使用单独的存储器就能防止图像恶化。另外，由于不用单独的存储器，

能够降低液晶显示器的成本。

本领域的技术人员能够看出，在不脱离本发明原理和范围的情况下，本发明还可以有各种变型改进。因此，本发明意欲覆盖落入本发明所附权利要求及其等效物范围内的所有变型和改进。

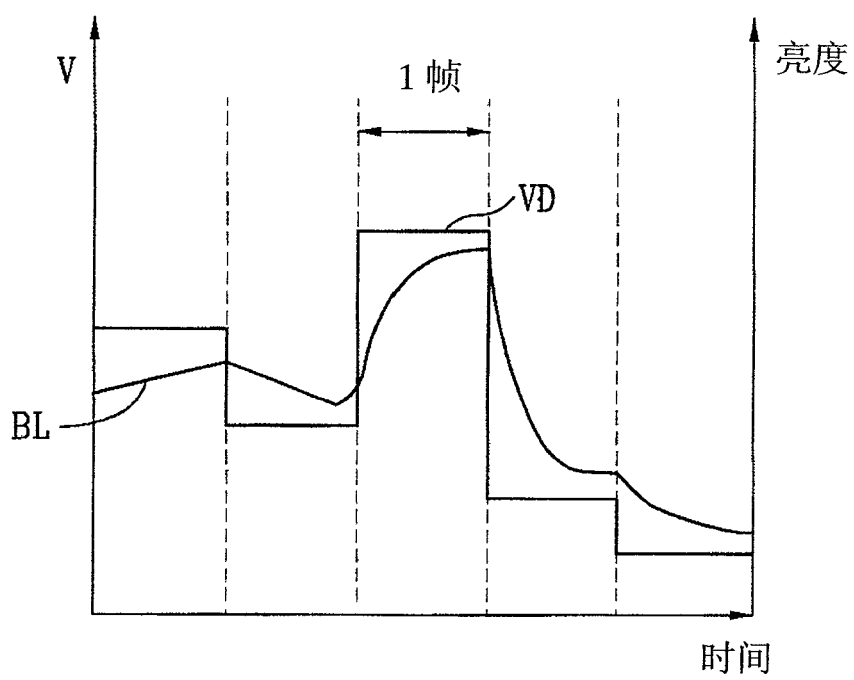


图 1

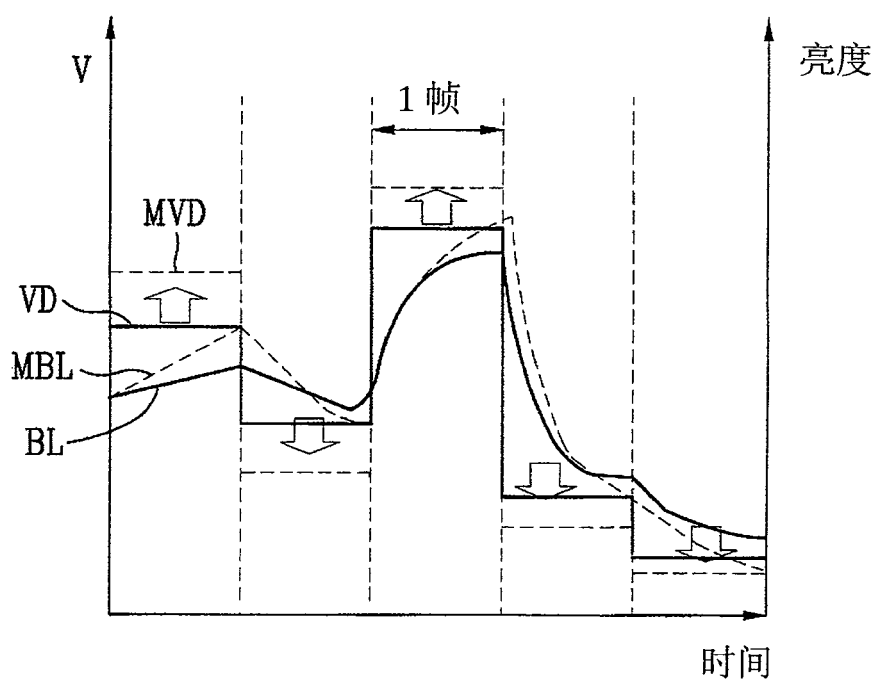


图 2

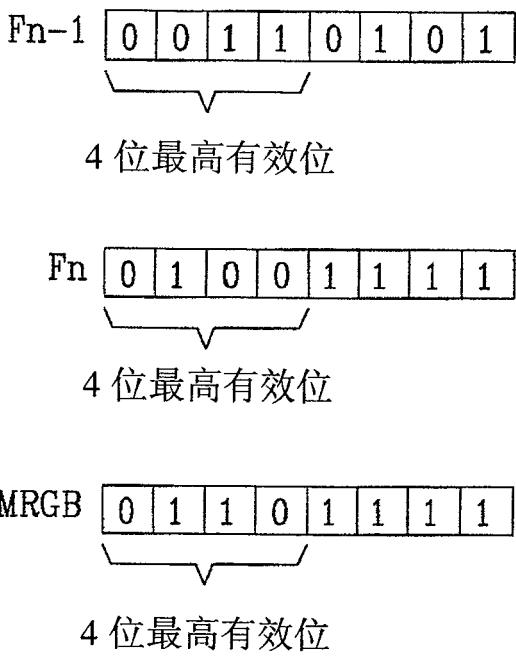


图 3

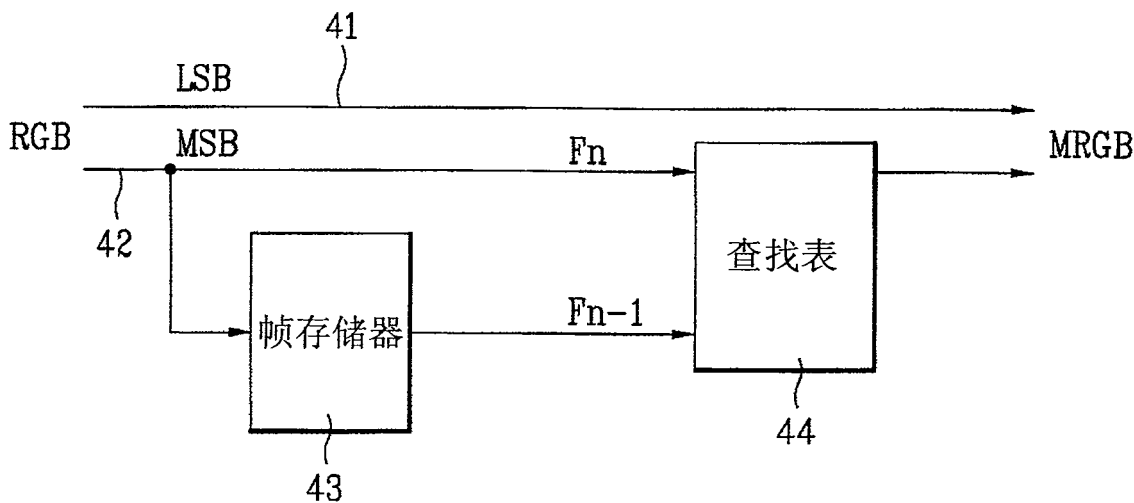


图 4

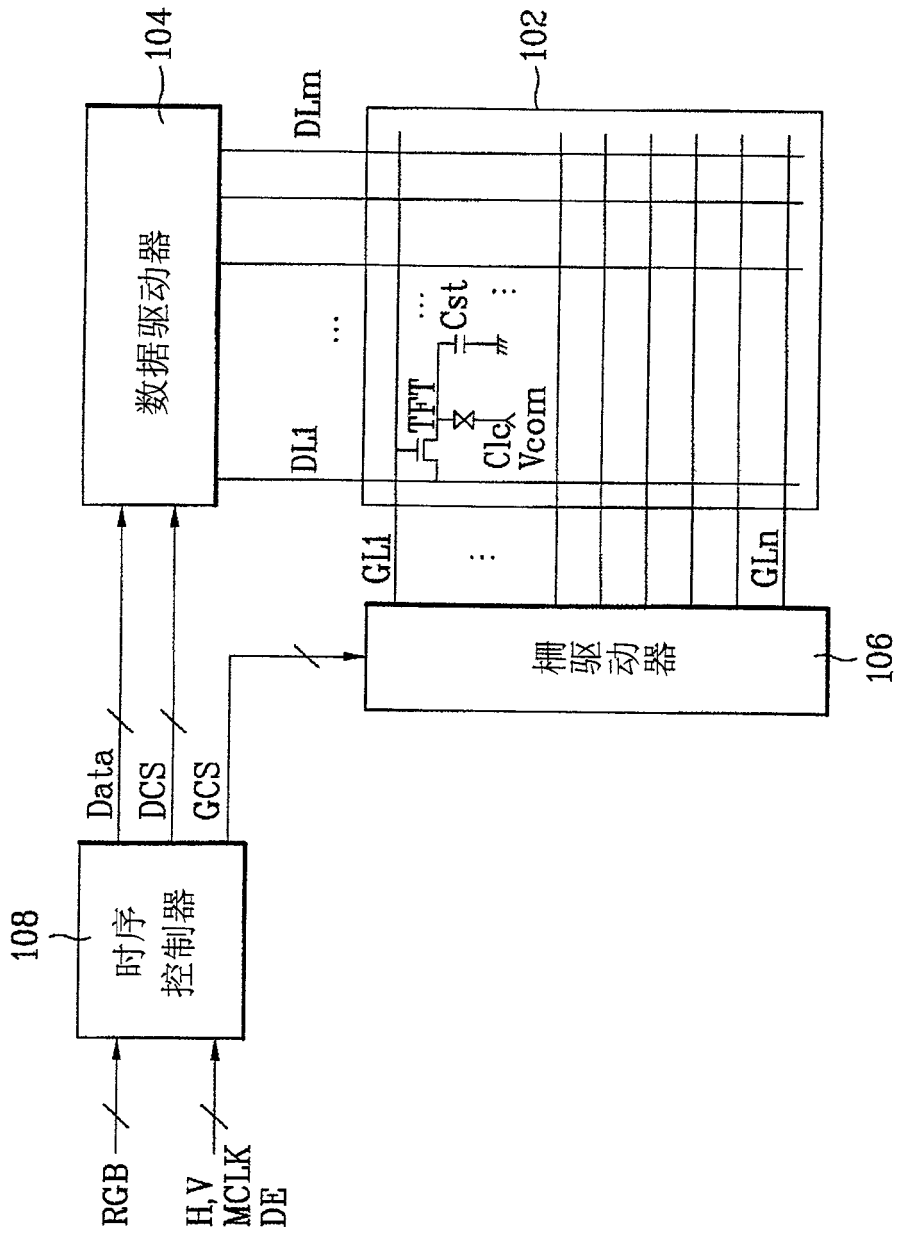


图 5

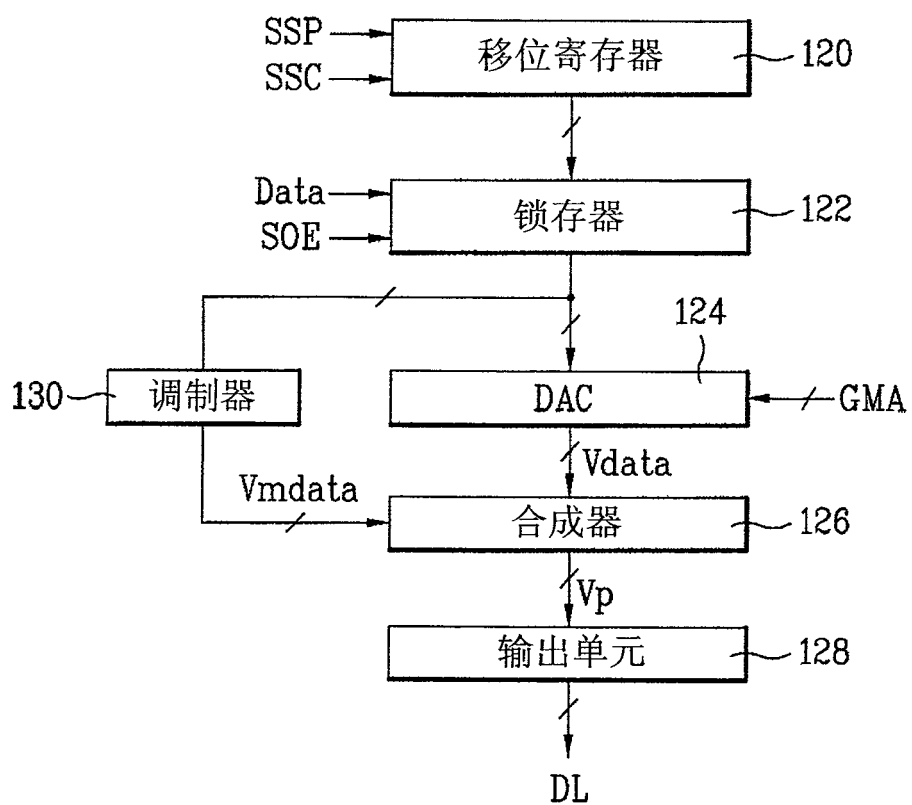
104

图 6

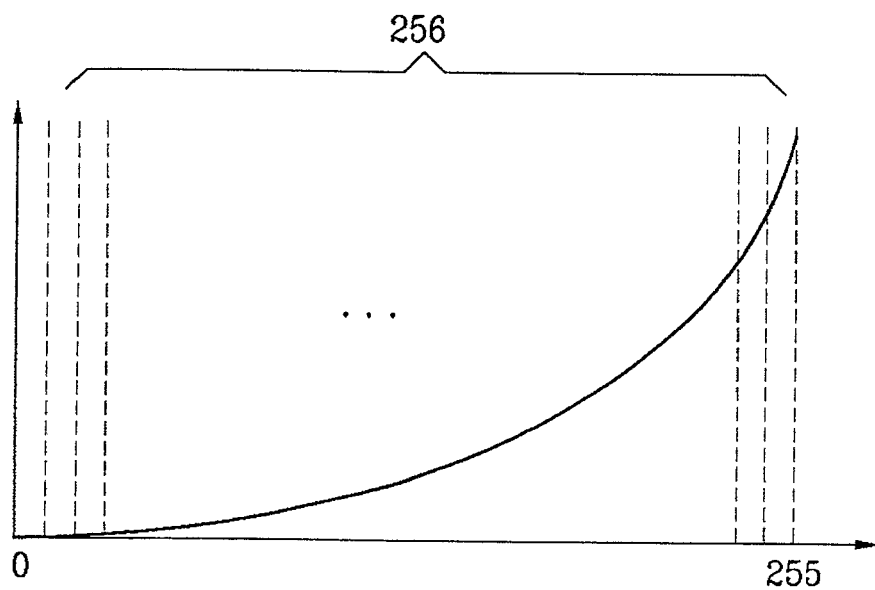


图 7A

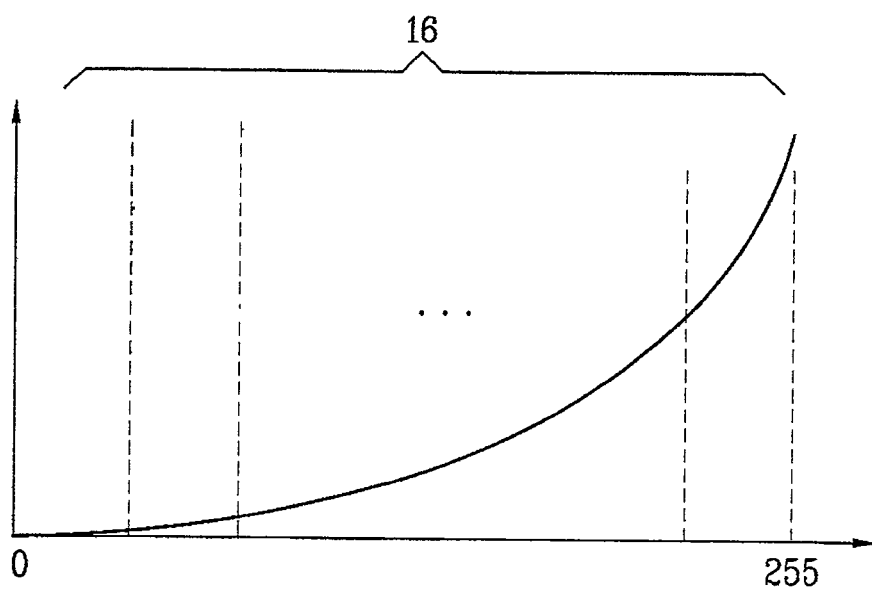


图 7B

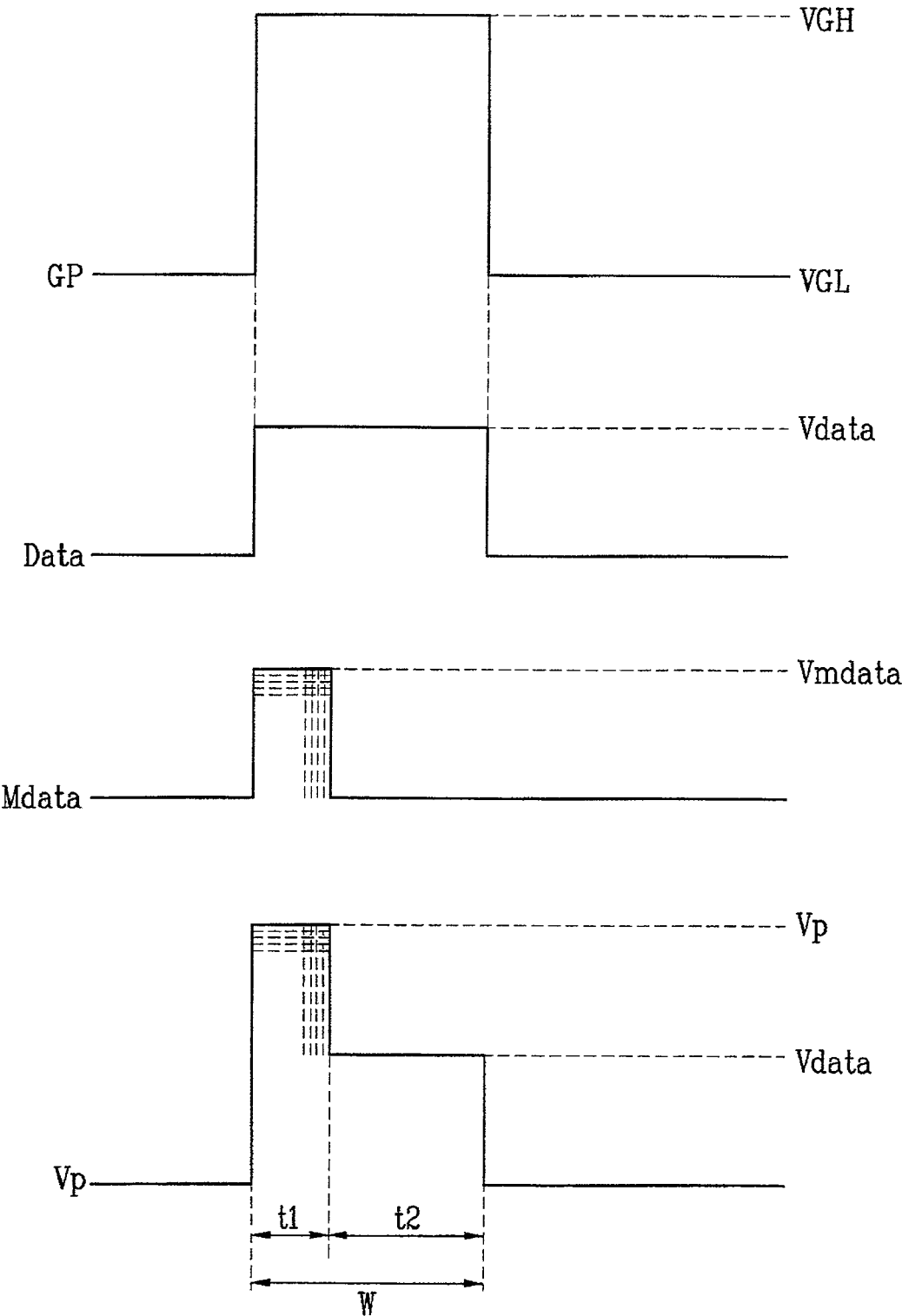


图 8

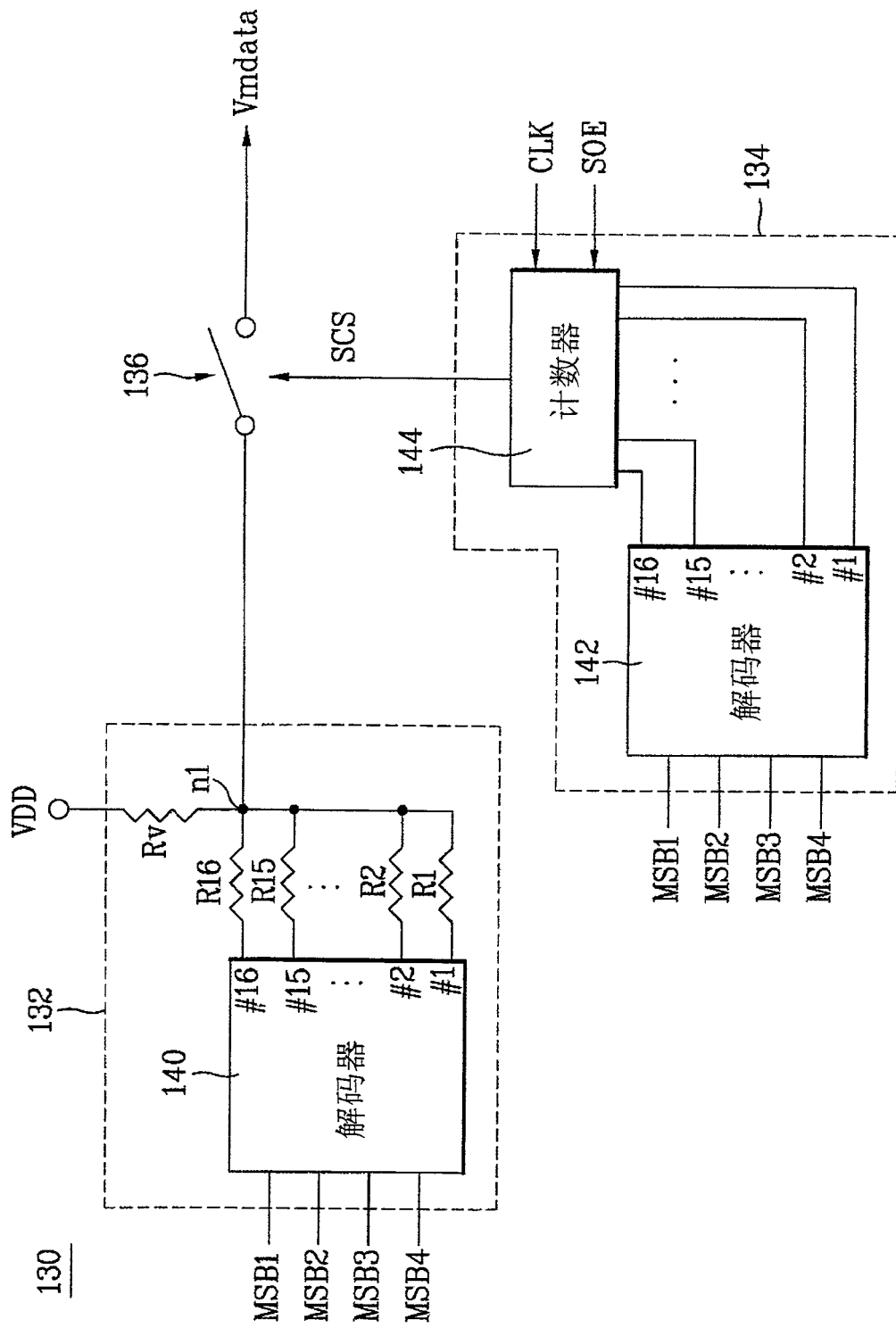


图 9

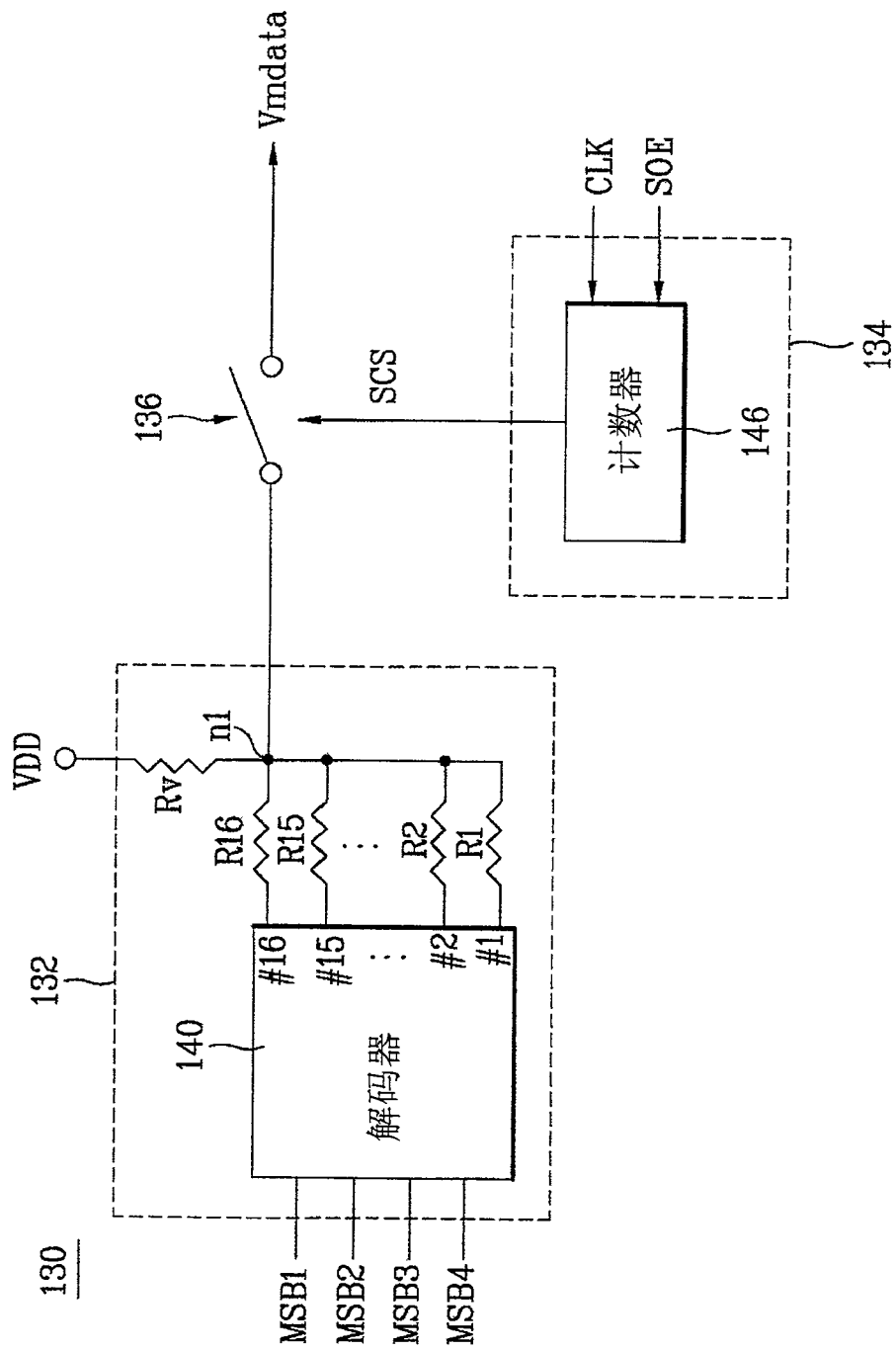


图 10

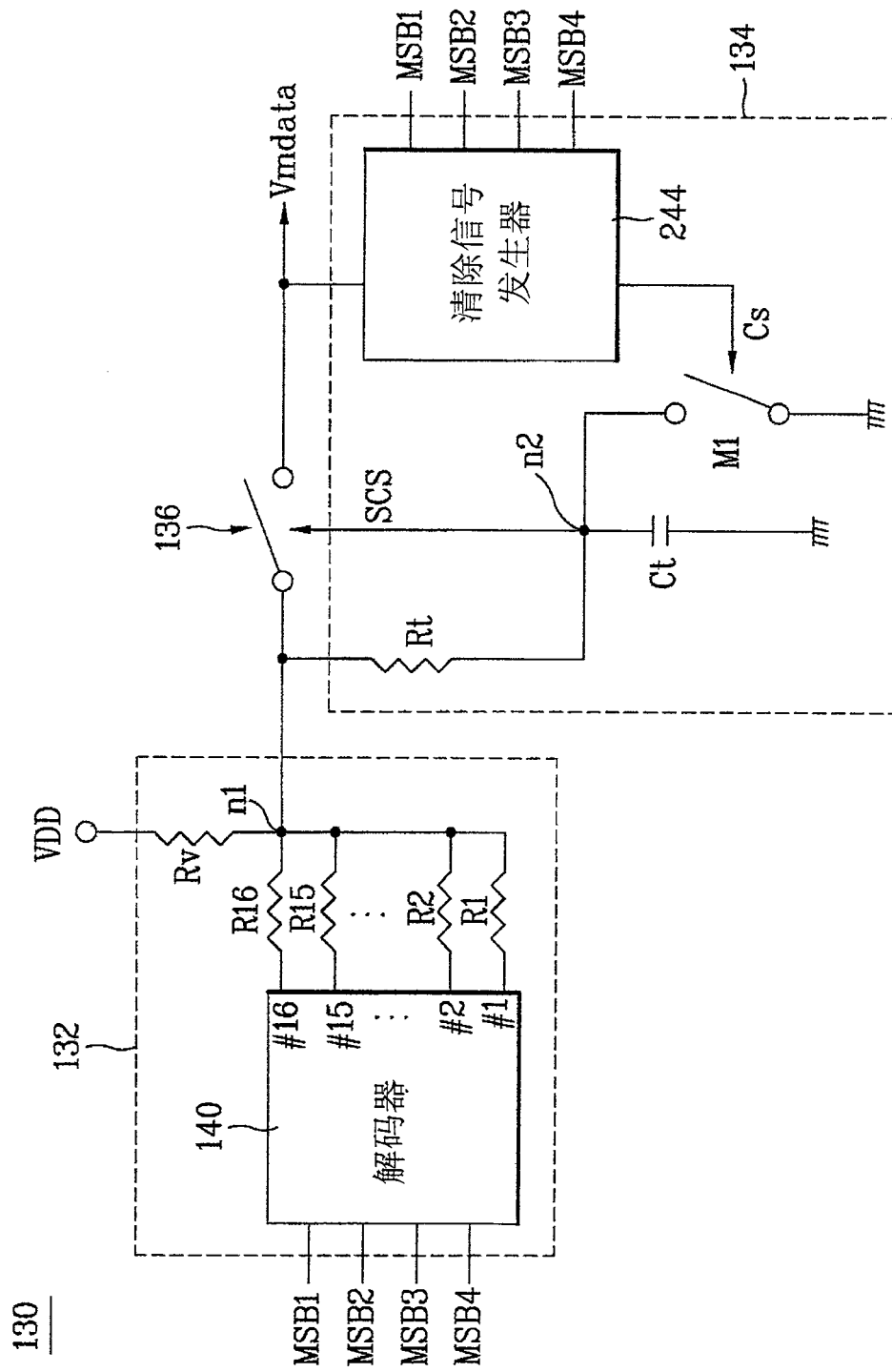


图 11

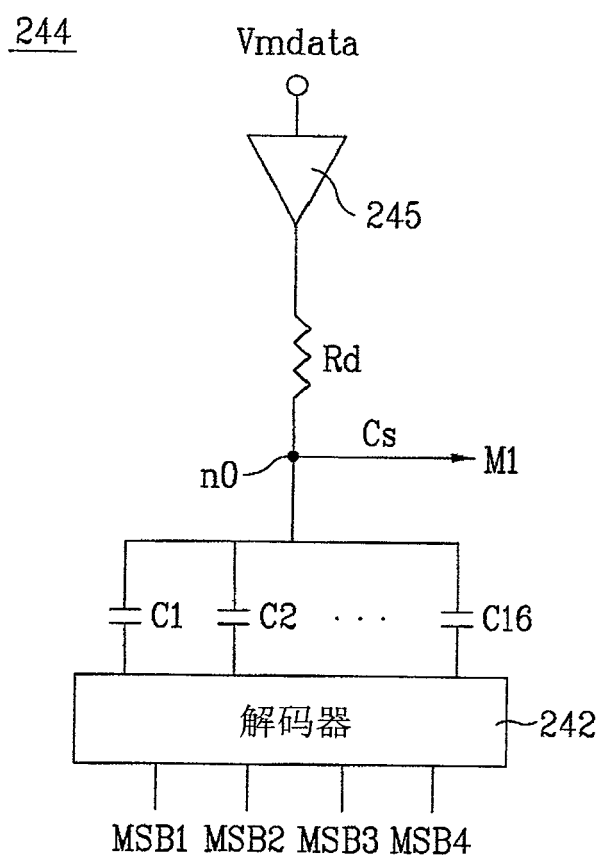


图 12

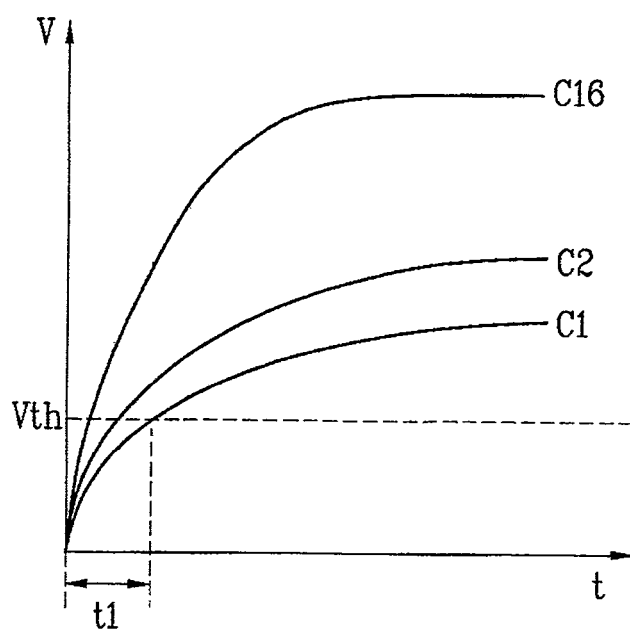


图 13

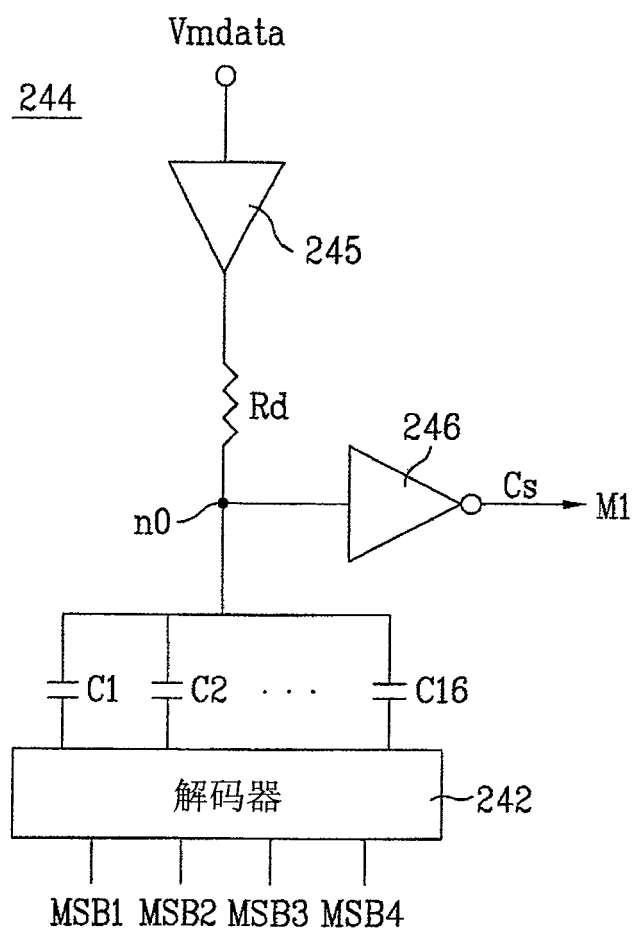
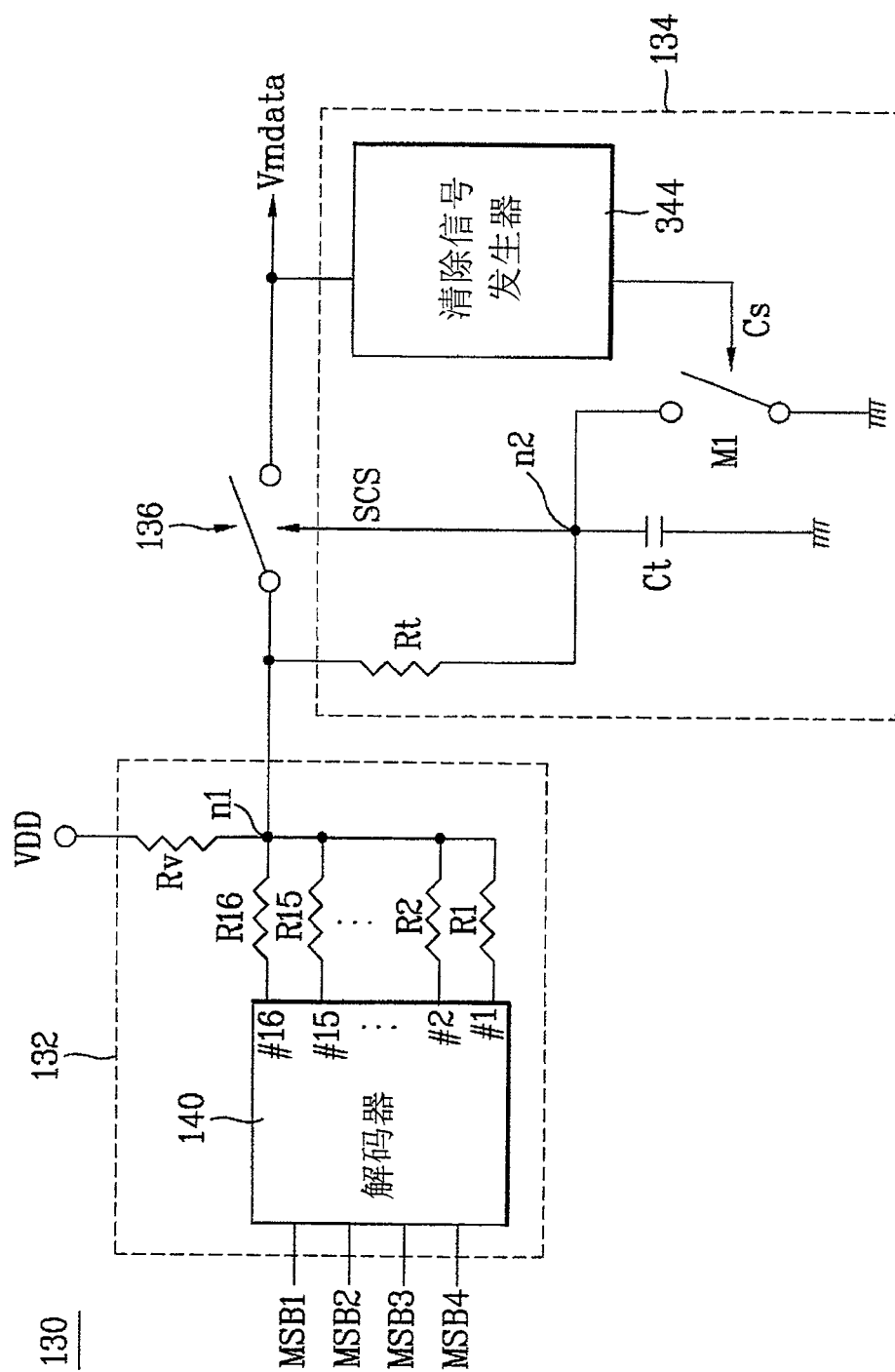
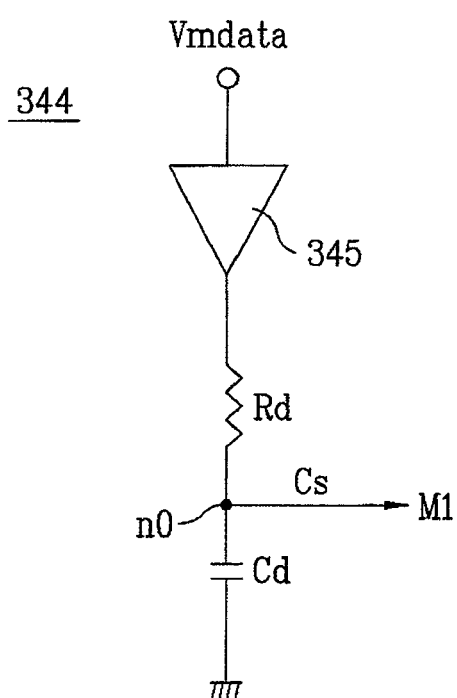


图 14



15

**图 16**

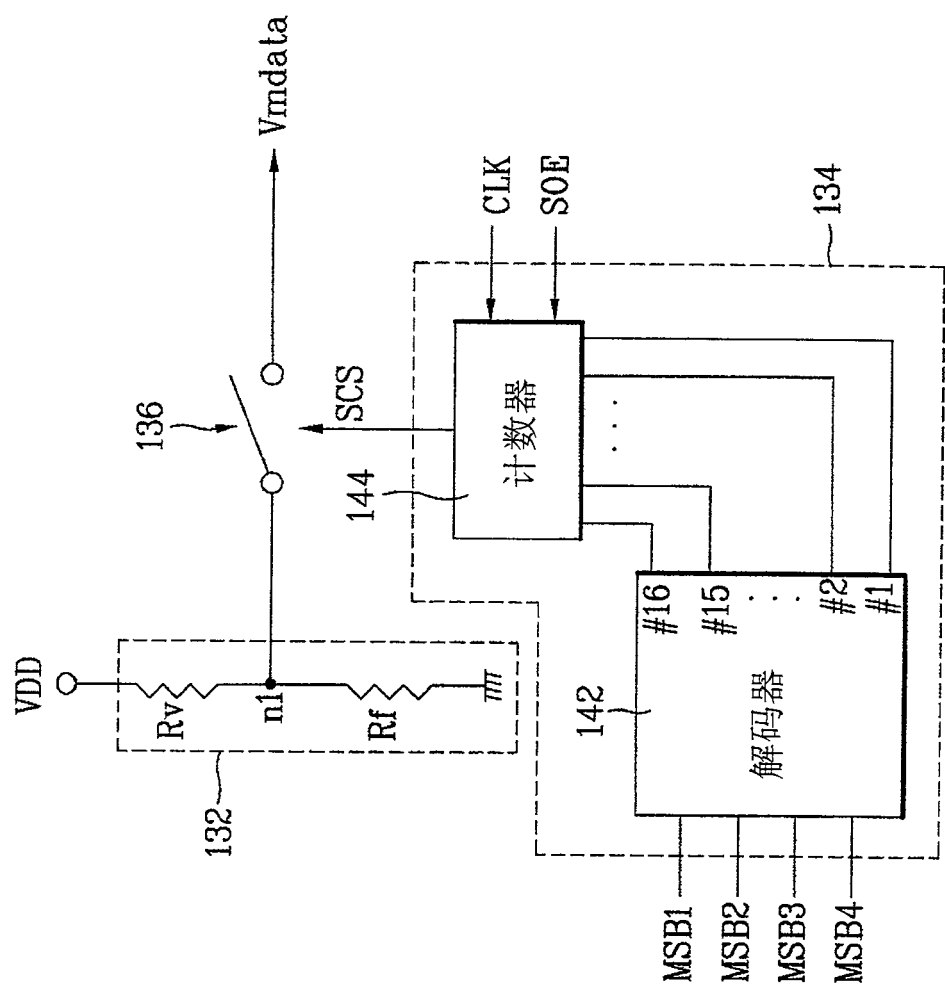
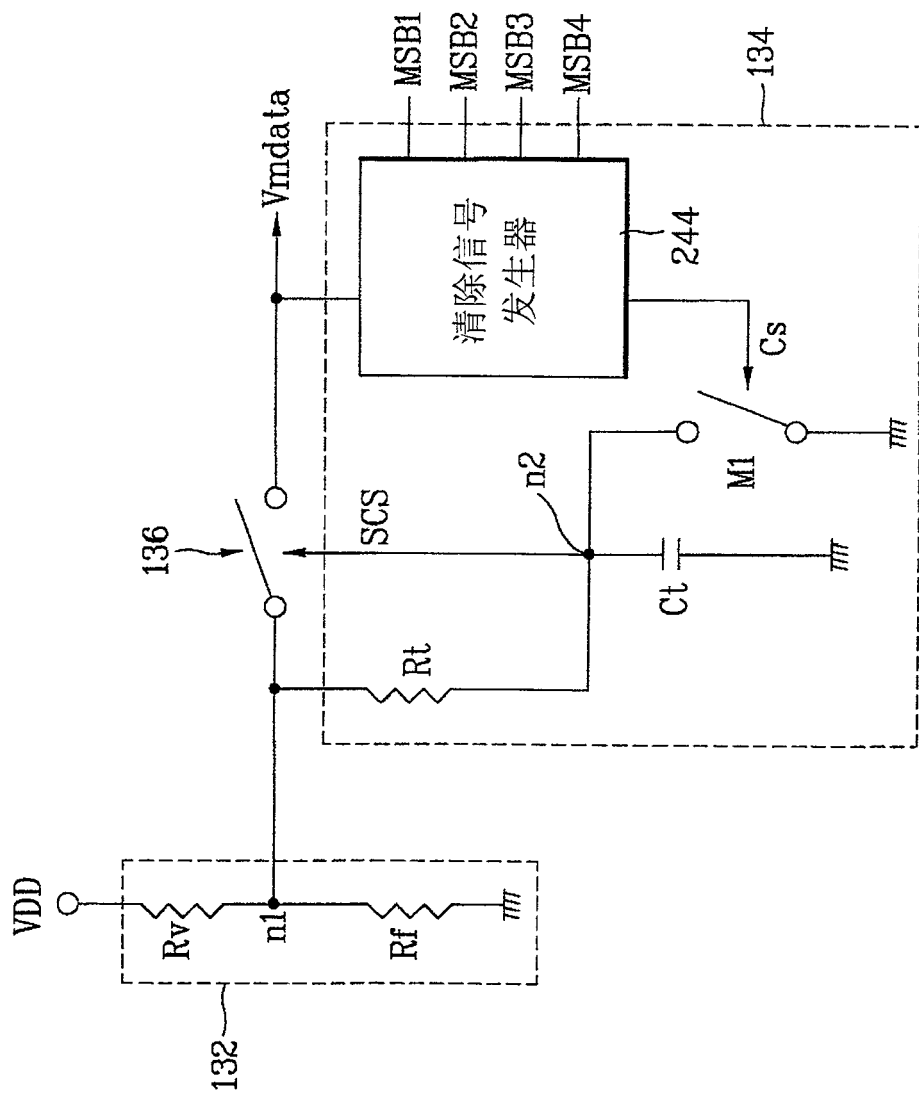


图 17

130

18


104

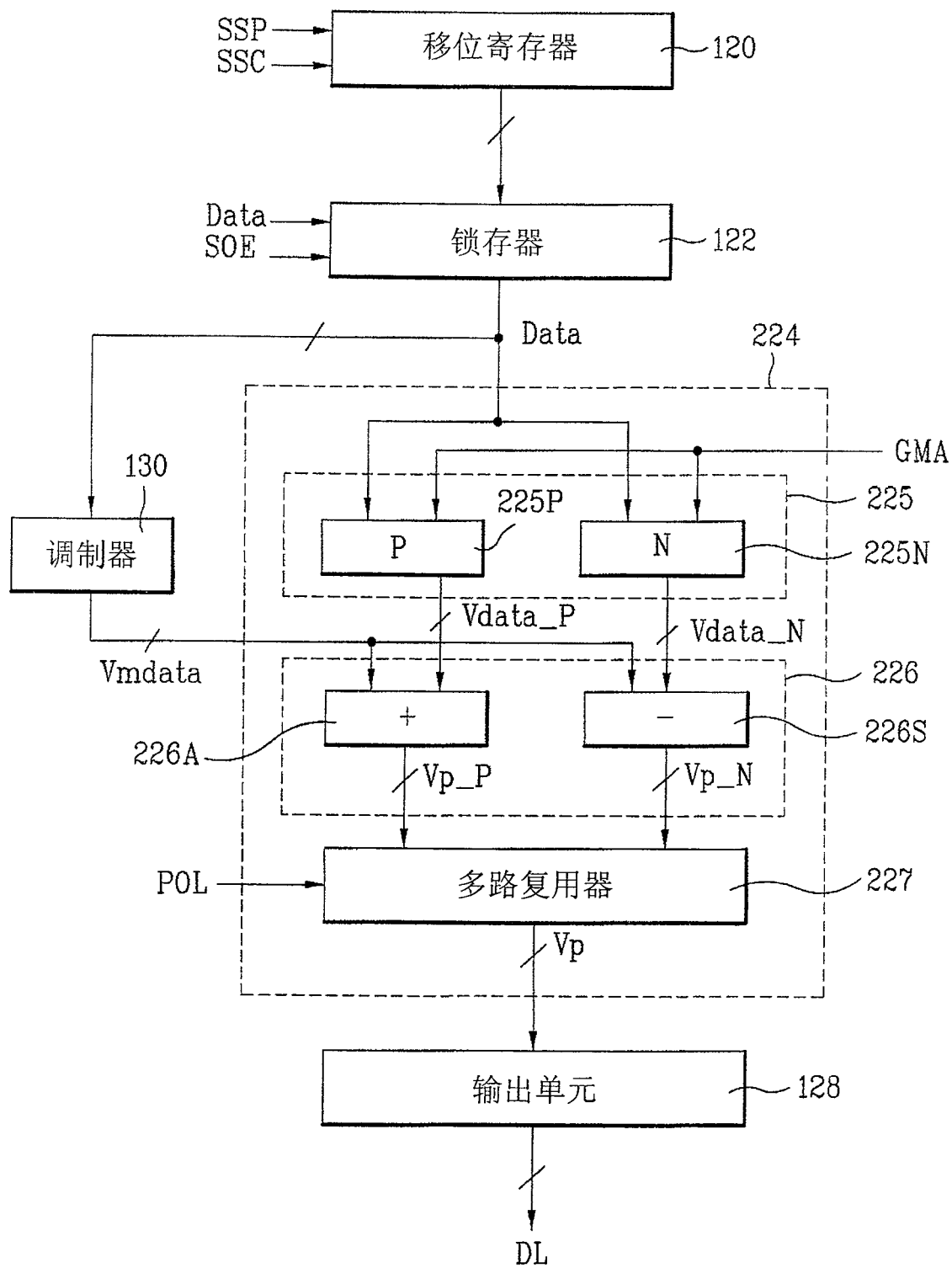


图 19

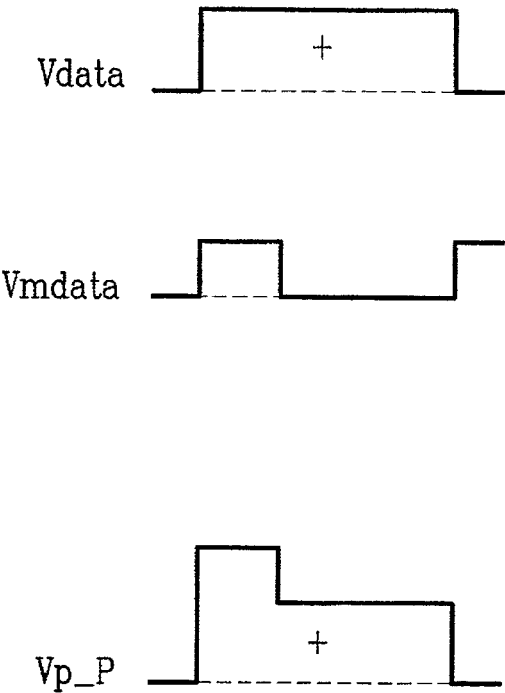


图 20A

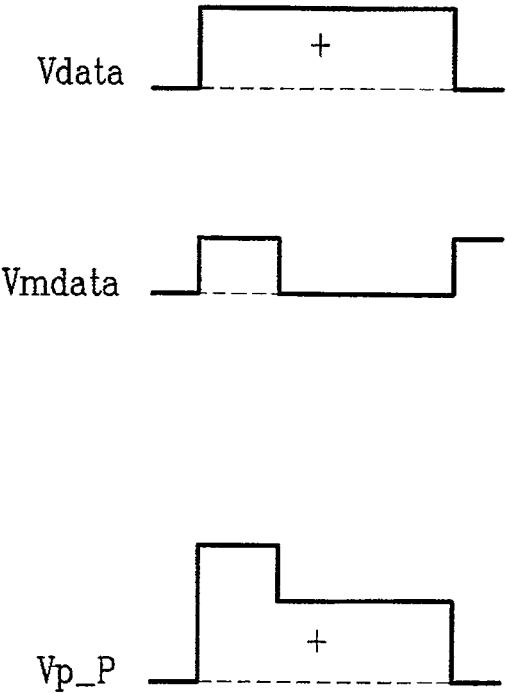


图 20B

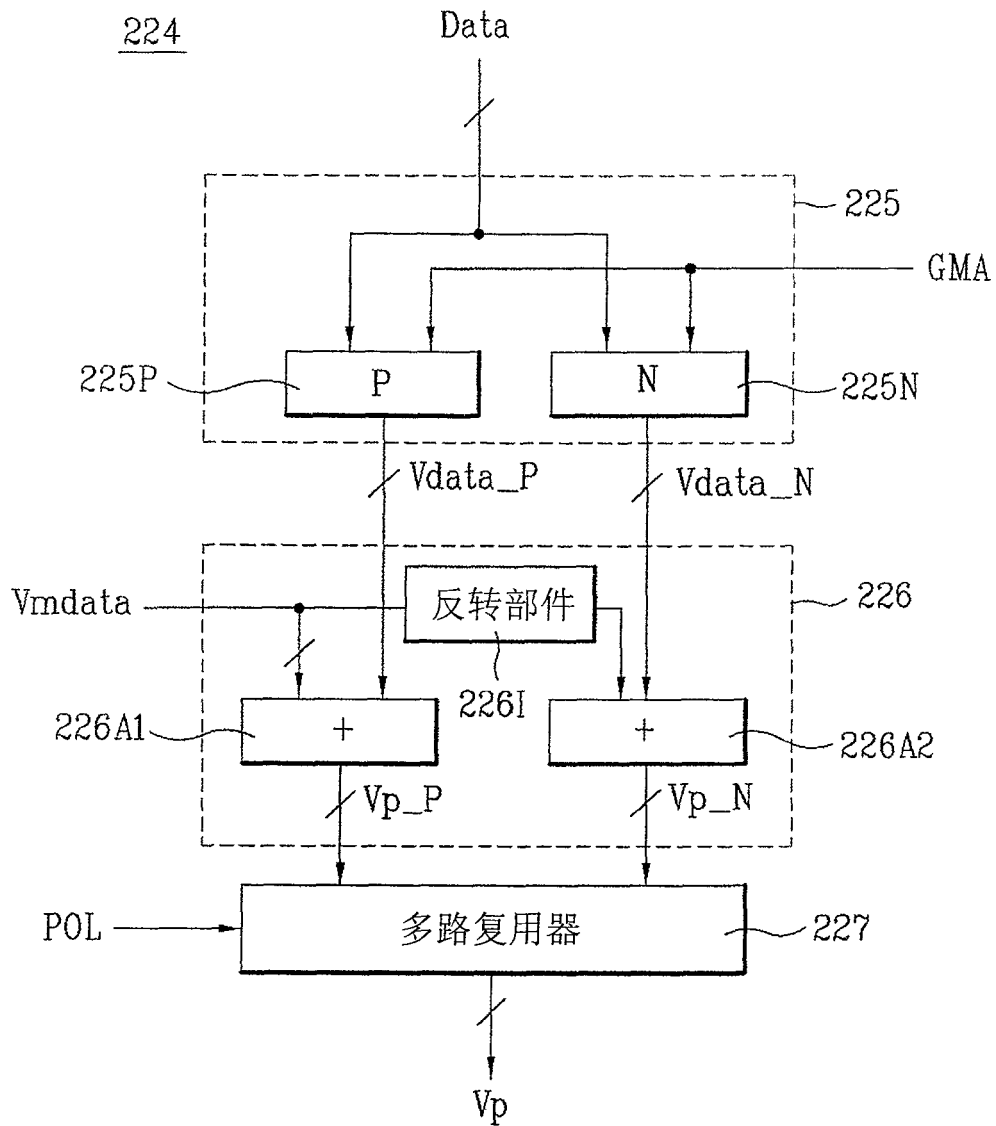


图 21

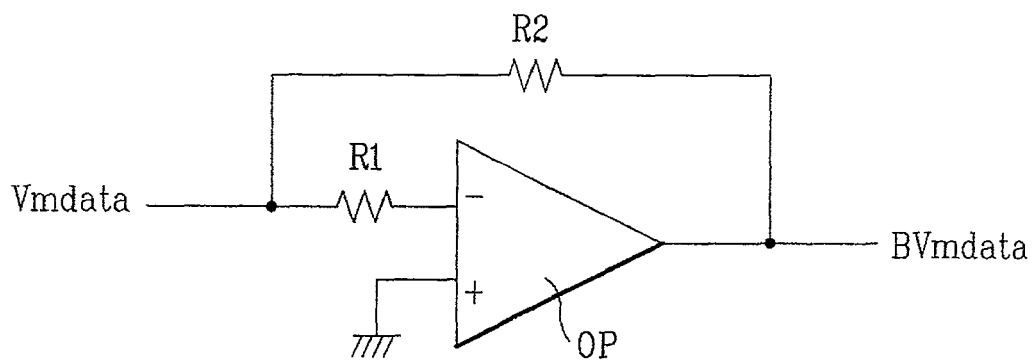
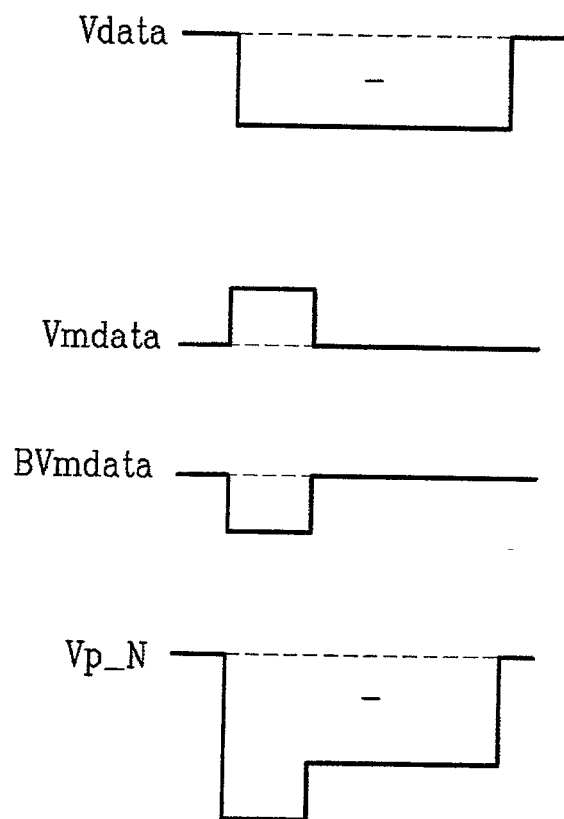


图 22

**图 23**

专利名称(译)	液晶显示器件的驱动装置及驱动方法		
公开(公告)号	CN100424553C	公开(公告)日	2008-10-08
申请号	CN200610090304.7	申请日	2006-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李锡雨 金楠熹		
发明人	李锡雨 金楠熹		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G2310/0251 G09G2320/0252 G09G2310/027 G09G3/2011 G09G3/3614 G09G3/3688 G09G3/3685 G09G3/3696		
代理人(译)	徐金国		
审查员(译)	江鹏飞		
优先权	1020050097131 2005-10-14 KR		
其他公开文献	CN1949035A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种驱动液晶显示器件的装置和方法，不用数字存储器就能提高液晶的响应速度。驱动装置包括具有彼此垂直布置的栅线和数据线的液晶面板，向栅线提供栅脉冲的栅驱动器，及一个数据驱动器。数据驱动器对输入的N-位数字数据信号采样产生一个模拟数据电压，按照采样数字数据信号的M-位数据值产生一个调制数据电压去加速液晶的响应速度，将调制数据电压与模拟数据电压合成，并将合成的数据电压提供给数据线。所述合成数据电压的幅值大于模拟数据电压。所述数据驱动器在栅脉冲的第一周期中向数据线提供通过合成调制数据电压和模拟数据电压形成的数据电压，并且在栅脉冲的第二周期中向数据线提供模拟数据电压。

