

1. 一种液晶显示器,包括:

显示面板,用于在其上显示图像;

多个栅驱动 IC,用于发送驱动所述显示面板上的栅线的扫描脉冲;

多个上数据驱动 IC,用于向所述显示面板的一侧上的数据线分别提供像素电压;

多个下数据驱动 IC,用于向所述显示面板的另一侧上的数据线分别提供像素电压;

第一时序控制器,用于产生控制该些所述上数据驱动 IC 的工作的上数据控制信号并将所述上数据控制信号提供至该些所述上数据驱动 IC;以及

第二时序控制器,用于产生控制该些所述下数据驱动 IC 的工作的下数据控制信号并将所述下数据控制信号提供至该些所述下数据驱动 IC。

2. 根据权利要求 1 所述的液晶显示器,其中所述第一时序控制器接收并重新排列来自系统的图像数据,并且匹配时序将所述图像数据提供至该些上数据驱动 IC,

该些所述上数据驱动 IC 基于来自所述第一时序控制器的图像数据产生像素电压,

所述第二时序控制器接收并重新排列来自系统的图像数据,并且匹配时序将所述图像数据提供至该些下数据驱动 IC,并且

该些所述下数据驱动 IC 基于来自所述第二时序控制器的图像数据产生像素电压。

3. 根据权利要求 2 所述的液晶显示器,其中所述第一时序控制器从位于所述显示面板的一侧边缘的上数据驱动 IC 开始至位于所述显示面板的另一侧边缘的上数据驱动 IC 接连提供所述图像数据,并且

所述第二时序控制器从位于所述显示面板的一侧边缘的下数据驱动 IC 开始至位于所述显示面板的另一侧边缘的下数据驱动 IC 接连提供所述图像数据。

4. 根据权利要求 2 所述的液晶显示器,其中根据外部模式控制信号,所述第一时序控制器和第二时序控制器的任一个以主模式或者从模式工作,

当所述第一时序控制器以主模式被驱动时,除了所述图像数据和上数据控制信号之外,所述第一时序控制器还产生用于控制该些栅驱动 IC 的工作的栅信号并发送至该些栅驱动 IC,

当所述第二时序控制器以主模式被驱动时,除了所述图像数据和上数据控制信号之外,所述第二时序控制器还产生用于控制该些栅驱动 IC 的工作的栅信号并发送至该些栅驱动 IC,

当所述第一时序控制器以从模式被驱动时,所述第一时序控制器发送所述图像数据和上数据控制信号至该些上数据驱动 IC,并且

当所述第二时序控制器以从模式被驱动时,所述第二时序控制器发送所述图像数据和上数据控制信号至该些下数据驱动 IC。

5. 根据权利要求 4 所述的液晶显示器,其中所述第一时序控制器和第二时序控制器以彼此相反的模式被驱动。

6. 根据权利要求 5 所述的液晶显示器,还包括在所述第一时序控制器与第二时序控制器之间连接的至少一条通信线,并且处于主模式的时序控制器部分地通过所述通信线控制处于从模式的时序控制器的工作。

7. 根据权利要求 6 所述的液晶显示器,其中所述处于主模式的时序控制器控制用于向数据线发送其像素电压的输出时序以及通过所述通信线控制用于向数据线发送处于从模

式的时序控制器的像素电压的输出时序。

8. 根据权利要求 7 所述的液晶显示器,还包括存储器,其具有存储在其中的各种校正数据,用以校正来自所述第一时序控制器和第二时序控制器的图像数据,

其中所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和所述处于从模式的时序控制器从该存储器获取校正数据的时间周期彼此不同,并且

所述处于主模式的时序控制器控制所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和控制所述处于从模式的时序控制器从该存储器获取校正数据的时间周期。

9. 根据权利要求 5 所述的液晶显示器,还包括存储器,其具有存储在其中的各种校正数据,用以校正来自所述第一时序控制器和第二时序控制器的图像数据,

其中所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和所述处于从模式的时序控制器从该存储器获取校正数据的时间周期彼此不同。

液晶显示器

[0001] 本申请要求在 2009 年 12 月 18 日提交的韩国专利申请 No. 10-2009-0126780 的权益, 据此通过参考的方式援引该专利申请, 如同在此完全阐明。

技术领域

[0002] 本发明涉及液晶显示器, 更特别地, 涉及一种能够提高像素充电率的液晶显示器。

背景技术

[0003] 由于液晶显示器变得更大, 所以液晶显示器的栅线和数据线的长度相对地增加。由于数据线的长度变得更长, 增加了数据线的电阻和电容, 使得远离数据驱动器的输出端的数据线部分与其它数据线部分相比接收到具有失真相对大的像素电压, 因此与该数据线部分连接的像素的充电率变低, 由此使图像质量变差。

发明内容

[0004] 因此, 本发明涉及一种液晶显示器。

[0005] 本发明的一个目的是提供一种液晶显示器, 其中图像数据从上数据驱动 IC 提供至数据线的一侧, 并且该图像数据从下数据驱动 IC 提供至该些数据线的另一侧, 用于增加该数据线和像素的充电率以提高图像质量。

[0006] 本发明的其它优点、目的和特征一部分将在以下的说明中阐明, 并且一部分对于本领域普通技术人员在研究下文时变得显而易见, 或者可以从本发明的实践中了解。本发明的目的和另外优点可以通过书面说明书和权利要求书以及附图中特别指出的结构实现和获得。

[0007] 为了获得这些目的和其它优点并根据本发明的意图, 如这里具体表示和广泛描述的, 一种液晶显示器包括: 显示面板, 用于在其上显示图像; 多个栅驱动 IC, 用于发送驱动所述显示面板上的栅线的扫描脉冲; 多个上数据驱动 IC, 用于向所述显示面板的一侧上的数据线分别提供像素电压; 多个下数据驱动 IC, 用于向所述显示面板的另一侧上的该些数据线分别提供像素电压; 第一时序控制器, 用于产生用于控制所述上数据驱动 IC 的工作的上数据控制信号并将所述上数据控制信号提供至该些所述上数据驱动 IC; 以及第二时序控制器, 用于产生用于控制所述下数据驱动 IC 的工作的下数据控制信号并将所述下数据控制信号提供至该些所述下数据驱动 IC。

[0008] 所述第一时序控制器接收并重新排列来自系统的图像数据, 并且匹配时序将所述图像数据提供至该些上数据驱动 IC, 该些所述上数据驱动 IC 基于来自所述第一时序控制器的图像数据产生像素电压, 所述第二时序控制器接收并重新排列来自系统的图像数据, 并且匹配时序将所述图像数据提供至该些下数据驱动 IC, 并且该些所述下数据驱动 IC 基于来自所述第二时序控制器的图像数据产生像素电压。

[0009] 所述第一时序控制器从位于所述显示面板的一侧边缘的上数据驱动 IC 开始至位于所述显示面板的另一侧边缘的上数据驱动 IC 接连提供所述图像数据, 并且所述第二时

序控制器从位于所述显示面板的一侧边缘的下数据驱动 IC 开始至位于所述显示面板的另一侧边缘的下数据驱动 IC 接连提供所述图像数据。

[0010] 根据外部模式控制信号,所述第一时序控制器和第二时序控制器的任一个以主模式或者从模式工作,当所述第一时序控制器以主模式被驱动时,除了所述图像数据和上数据控制信号之外,所述第一时序控制器还产生用于控制该些所述栅驱动 IC 的工作的栅信号并发送至栅驱动 IC,当所述第二时序控制器以主模式被驱动时,除了所述图像数据和上数据控制信号之外,所述第二时序控制器还产生用于控制该些栅驱动 IC 的工作的栅信号并发送至栅驱动 IC,当所述第一时序控制器以从模式被驱动时,所述第一时序控制器发送所述图像数据和上数据控制信号至该些所述上数据驱动 IC,并且当所述第二时序控制器以从模式被驱动时,所述第二时序控制器发送所述图像数据和上数据控制信号至该些所述下数据驱动 IC。

[0011] 所述第一时序控制器和第二时序控制器以彼此相反的模式被驱动。

[0012] 所述液晶显示器还包括在所述第一时序控制器与第二时序控制器之间连接的至少一条通信线,并且处于主模式的时序控制器部分地通过所述通信线控制处于从模式的时序控制器的工作。

[0013] 所述处于主模式的时序控制器控制用于将其像素电压向数据线发送的输出时序以及通过所述通信线控制用于将处于从模式的时序控制器的像素电压向数据线发送的输出时序。

[0014] 所述液晶显示器还包括存储器,其具有存储在其中的各种校正数据,用以校正来自所述第一时序控制器和第二时序控制器的图像数据,其中所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和所述处于从模式的时序控制器从该存储器获取校正数据的时间周期彼此不同,并且所述处于主模式的时序控制器控制所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和控制所述处于从模式的时序控制器从该存储器获取校正数据的时间周期。

[0015] 所述液晶显示器还包括存储器,其具有存储在其中的各种校正数据,用以校正来自所述第一时序控制器和第二时序控制器的图像数据,其中所述处于主模式的时序控制器从该存储器获取校正数据的时间周期和所述处于从模式的时序控制器从该存储器获取校正数据的时间周期彼此不同。

[0016] 应当理解,本发明前面的概括性描述和下面的详细描述都是示例性的和解释性的,意在对本发明提供进一步的解释。

附图说明

[0017] 给本发明提供进一步理解并结合在本申请中组成本申请一部分的附图图解了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0018] 图 1 示出根据本发明优选实施例的液晶显示器的电路图。

[0019] 图 2 详细示出图 1 中具有上数据驱动 IC 的上数据驱动器的方框图。

[0020] 图 3 示出读取控制信号被提供至时序控制器的时序图。

具体实施方式

[0021] 现在将参照本发明的实施方式进行详细描述,附图中图解了其实施例。在任何可能的地方,在整个附图中将使用相同的附图标记指代相同或相似的部件。

[0022] 图 1 示出根据本发明优选实施例的液晶显示器的电路图。

[0023] 参照图 1,液晶显示器包括:显示面板 PN,其具有由彼此交叉的多条栅线 GL 和多条数据线 DL 限定的多个像素;多个栅驱动器 IC GD1 ~ GDM,用于接连发送用于驱动该些栅线 GL 的扫描脉冲;多个上数据驱动 IC UDD1 ~ UDDn,用于向显示面板 PN 的一侧上的该些数据线分别提供像素电压;多个下数据驱动 IC BDD1 ~ BDDn,用于向显示面板 PN 的另一侧上的该些数据线分别提供像素电压;第一时序控制器 TC1,用于产生控制该些上数据驱动 IC UDD1 ~ UDDn 的工作的上数据控制信号并向该些上数据驱动 IC UDD1 ~ UDDn 提供该上数据控制信号;以及第二时序控制器 TC2,用于产生控制该些下数据驱动 IC UDD1 ~ UDDn 的工作的下数据控制信号并向该些下数据驱动 IC UDD1 ~ UDDn 提供该下数据控制信号。

[0024] 图 2 示出图 1 中具有上数据驱动 IC UDD1 ~ UDDn 的上数据驱动器 DD 的方框图,其包括移位寄存器阵列 101、锁存器阵列 102、MUX 阵列、数字/模拟转换器阵列(随后称 DAC 阵列)以及缓冲器阵列(buffer array)。

[0025] 移位寄存器阵列 101 响应源移位时钟而顺序地移动来自第一时序控制器 TC1 的源起始脉冲以产生取样时钟。

[0026] 锁存器阵列 102 响应来自移位寄存器阵列 101 的取样时钟,对来自第一时序控制器 TC1 18 的图像数据取样,并且锁存由此取样的一行部分的图像数据。锁存器阵列 102 还每次响应来自第一时序控制器 TC1 18 的源使能信号 SOE,发送由此锁存的多个一行部分的图像数据。

[0027] MUX 阵列 103 在水平周期单元中照原样发送来自锁存器阵列 102 的图像数据,或者在发送图像数据之前将来自锁存器阵列 102 的多个一行部分的图像数据向右侧输出行移动一行。如果来自锁存器阵列 102 的图像数据是奇数水平周期中的数据,则 MUX 阵列 103 照原样发送来自锁存器阵列 102 的多个一行部分的图像数据。与此不同地,如果来自锁存器阵列 102 的图像数据是偶数水平周期中的数据,则 MUX 阵列 103 在发送图像数据之前,分别将来自锁存器阵列 102 的多个一行部分的图像数据向右侧输出行移动一行。

[0028] DAC 阵列 104 将来自 MUX 阵列 103 的图像数据解码成模拟值,并响应来自第一时序控制器 TC1 18 的极性控制信号 POL,从由此解码的模拟值中选择正伽马补偿电压 GH 或负伽马补偿电压 GL。也就是说, DAC 阵列 104 将来自 MUX 阵列 103 的数字数据转换成正伽马补偿电压 GH 或负伽马补偿电压 GL,并且将由 MUX 阵列 103 移位的具有其输出行的数字数据转换成正伽马补偿电压 GH 或负伽马补偿电压 GL。

[0029] 具有在每个水平行被移位的输出行并且具有被 MUX 阵列 103 和 DAC 阵列 104 转换的极性的数据通过缓冲器阵列 105 提供至数据线 DL1 ~ DLi。

[0030] 同时,具有下数据驱动 IC BDD1 ~ BDDn 的下数据驱动器 DD 也具有与上数据驱动器 UDD 相似的结构,只是下数据驱动器 DD 由第二时序控制器 TC2 而非第一时序控制器 TC1 控制。

[0031] 具有多个栅驱动 IC GD1 ~ GDM 的栅驱动器 GD 通过使用来自第一和第二时序控制器 TC1 和 TC2 之一的栅起始脉冲 GSP、栅移位时钟 GSC 和栅输出使能 GOE,向该些栅线 GL 接连提供扫描脉冲。

[0032] 第一时序控制器 TC1 18 重新排列来自系统 SYS 的图像数据,并匹配时序将图像数据提供至该些上数据驱动 IC UDD1 ~ UDDn,并且该些上数据驱动 IC UDD1 ~ UDDn 基于来自第一时序控制器 TC1 的图像数据产生像素电压。第一时序控制器 TC1 18 还通过分别使用来自系统 SYS 的水平同步信号 Hsync、垂直同步信号 Vsync 和时钟信号 CLK,产生上数据控制信号和栅控制信号。

[0033] 上数据控制信号包括点时钟、源起始脉冲、源移位时钟、源使能和极性转换信号 POL。栅控制信号包括栅起始脉冲 GSP、栅移位时钟 GSP、和栅输出使能 GOE。

[0034] 第二时序控制器 TC2 重新排列来自系统 SYS 的图像数据,并匹配时序将图像数据提供至该些下数据驱动 IC BDD1 ~ BDDn,并且该些下数据驱动 IC BDD1 ~ BDDn 基于来自第二时序控制器 TC2 的图像数据产生像素电压。第二时序控制器 TC2 还通过分别使用来自系统 SYS 的水平同步信号 Hsync、垂直同步信号 Vsync 和时钟信号 CLK,产生下数据控制信号和栅控制信号。

[0035] 下数据控制信号包括点时钟、源起始脉冲、源移位时钟、源使能和极性转换信号 POL。栅控制信号包括栅起始脉冲 GSP、栅移位时钟 GSP、和栅输出使能 GOE。

[0036] 第一时序控制器 TC1 从位于显示面板 PN 的一侧边缘的上数据驱动 IC 开始到位于显示面板 PN 的另一侧边缘的上数据驱动 IC 接连提供图像数据。与此相对地,第二时序控制器 TC2 从位于显示面板 PN 的一侧边缘的下数据驱动 IC 开始到位于显示面板 PN 的另一侧边缘的下数据驱动 IC 接连提供图像数据。例如,第一时序控制器 TC1 从第一上数据驱动 IC 开始到第 n 上数据驱动 IC 接连提供图像数据,而第二时序控制器 TC2 从第一下数据驱动 IC 开始到第 n 下数据驱动 IC 接连提供图像数据。在该实例中,第一时序控制器 TC1 和第二时序控制器 TC2 按照彼此相反的顺序发送图像数据。也就是说,第一时序控制器 TC1 从第一上数据驱动 IC 的图像数据开始到第 n 上数据驱动 IC 的图像数据接连发送图像数据,而第二时序控制器 TC2 从第一下数据驱动 IC 的图像数据开始到第 n 下数据驱动 IC 的图像数据接连发送图像数据。或者,与此相反,使第二时序控制器 TC2 从第 n 下数据驱动 IC 的图像数据开始到第一下数据驱动 IC 的图像数据接连发送图像数据,而第一时序控制器 TC1 从第 n 上数据驱动 IC 的图像数据开始到第一上数据驱动 IC 的图像数据接连发送图像数据。

[0037] 根据外部模式控制信号,第一时序控制器 TC1 和第二时序控制器 TC2 的任一个以主模式或者从模式工作。

[0038] 详细地说,当第一时序控制器 TC1 以主模式被驱动时,除了图像数据和上数据控制信号之外,第一时序控制器 TC1 还产生用于控制栅驱动 IC GD1 ~ GDm 的工作的栅控制信号并发送至栅驱动 IC GD1 ~ GDm。与此相反,当第一时序控制器 TC1 以从模式被驱动时,第一时序控制器 TC1 发送图像数据和上数据控制信号至上数据驱动 IC UDD1 ~ UDDn。

[0039] 类似地,当第二时序控制器 TC2 以主模式被驱动时,除了图像数据和下数据控制信号之外,第二时序控制器 TC2 还产生用于控制栅驱动 IC GD1 ~ GDm 的工作的栅控制信号并发送至栅驱动 IC GD1 ~ GDm。与此相反,当第二时序控制器 TC2 以从模式被驱动时,第二时序控制器 TC2 发送图像数据和下数据控制信号至下数据驱动 IC BDD1 ~ BDDn。

[0040] 换句话说,第一或第二时序控制器 TC1 或 TC2 当以主模式被驱动时发送图像数据、数据控制信号和栅控制信号。但是,当以从模式被驱动时,第一或第二时序控制器 TC1 或 TC2 发送除了栅控制信号之外的信号,即,图像数据和数据控制信号。

[0041] 在该实例中,第一和第二时序控制器 TC1 和 TC2 以彼此相反的模式被驱动。也就是说,当第一时序控制器 TC1 以主模式被驱动时,第二时序控制器 TC2 以从模式被驱动,与此相反,当第一时序控制器 TC1 以从模式被驱动时,第二时序控制器 TC2 以主模式被驱动。

[0042] 在第一时序控制器 TC1 与第二时序控制器 TC2 之间,连接有至少一条通信线 CML。通过在第一时序控制器 TC1 与第二时序控制器 TC2 之间进行通信,能够使第一时序控制器 TC1 的输出与第二时序控制器 TC2 的输出同步。

[0043] 也就是说,处于主模式的时序控制器部分地通过通信线 CML 能够控制处于从模式的时序控制器的工作。例如,处于主模式的时序控制器控制用于向数据线 DL 发送其像素电压的输出时序以及通过通信线 CML 控制用于向数据线 DL 发送处于从模式的时序控制器的像素电压的输出时序。这样,处于主模式的时序控制器控制处于从模式的时序控制器,从而使得两个时序控制器同时向上数据驱动 IC UDD1 ~ UDDn 和下数据驱动 IC BDD1 ~ BDDn 分别提供源输出使能。

[0044] 图 1 示出的实例中,第一时序控制器 TC1 以主模式被驱动,而第二时序控制器 TC2 以从模式被驱动。与此相反,第一时序控制器 TC1 可以从模式被驱动,而第二时序控制器 TC2 可以主模式被驱动。

[0045] 根据本发明的优选实施例的液晶显示器可以包括存储器 MR,其具有存储在其中的各种校正数据,用以校正来自第一和第二时序控制器 TC1 和 TC2 的图像数据。在该实例中,处于主模式的时序控制器从存储器 MR 获取校正数据的时间周期和处于从模式的时序控制器从存储器 MR 获取校正数据的时间周期彼此不同。

[0046] 存储器 MR 可以是 EEPROM(电可擦除可编程只读存储器)。

[0047] 图 3 示出被提供至时序控制器的读取控制信号的时序图。

[0048] 参照图 3,当时序控制器以主模式被驱动时,时序控制器响应在 t_1 时间周期之后变成有效的第一读取控制信号 RS1,在 t_1 时间周期之后从存储器 MR 获取校正数据。与此相对地,当该同一时序控制器以从模式被驱动时,该时序控制器响应在 t_2 时间周期之后变成有效的第二读取控制信号 RS2,在 t_2 时间周期之后从存储器 MR 获取校正数据。例如,如果第一时序控制器 TC1 以主模式被驱动,第二时序控制器 TC2 以从模式被驱动,则第一时序控制器 TC1 响应从外部提供的第一读取控制信号 RS1,在 t_1 时间周期之后的读取时间周期期间与 I²C 通信系统中的存储器 MR 进行通信。与此相对地,第二时序控制器 TC2 响应从外部提供的第二读取控制信号 RS2,在 t_2 时间周期之后的读取时间周期期间与 I²C 通信系统中的存储器 MR 进行通信。在该实例中,第一时序控制器 TC1 的读取时间周期与第二时序控制器 TC2 的读取时间周期不重叠。SCL 表示源时钟信号,并且 SDA 表示源数据信号。第一和第二时序控制器 TC1 和 TC2 分别从存储器 MR 获取校正数据的源数据信号。

[0049] 或者,处于主模式的时序控制器控制同一时序控制器从存储器 MR 读取校正数据的读取时间周期,还通过通信线 CML 控制处于从模式的时序控制器的读取时间周期。

[0050] 同时,图 3 中的“reset”表示复位信号。在复位信号复位的逻辑从低变高的时刻,第一和第二时序控制器 TC1 和 TC2 变成准备读取存储器 MR。

[0051] 如前所述,本发明的液晶显示器具有下列优点。

[0052] 第一,向数据线的相对侧提供像素电压使得提高数据线和与其连接的像素的充电率。

[0053] 第二,第一时序控制器和第二时序控制器以主模式和从模式之一驱动允许平稳地驱动上驱动 IC 和下驱动 IC。

[0054] 第三,第一时序控制器和第二时序控制器通过通信线能够使输出时序同步。

[0055] 第四,将第一时序控制器和第二时序控制器的获取时间周期设定为彼此不同,允许两个时序控制器通过仅使用一个存储器来获取所需数据。

[0056] 在不脱离本发明的精神或范围的情况下,在本发明中可进行各种修改和变化,这对于本领域技术人员来说是显而易见的。因而,本发明意在覆盖落入所附权利要求及其等效范围内的本发明的修改和变化。

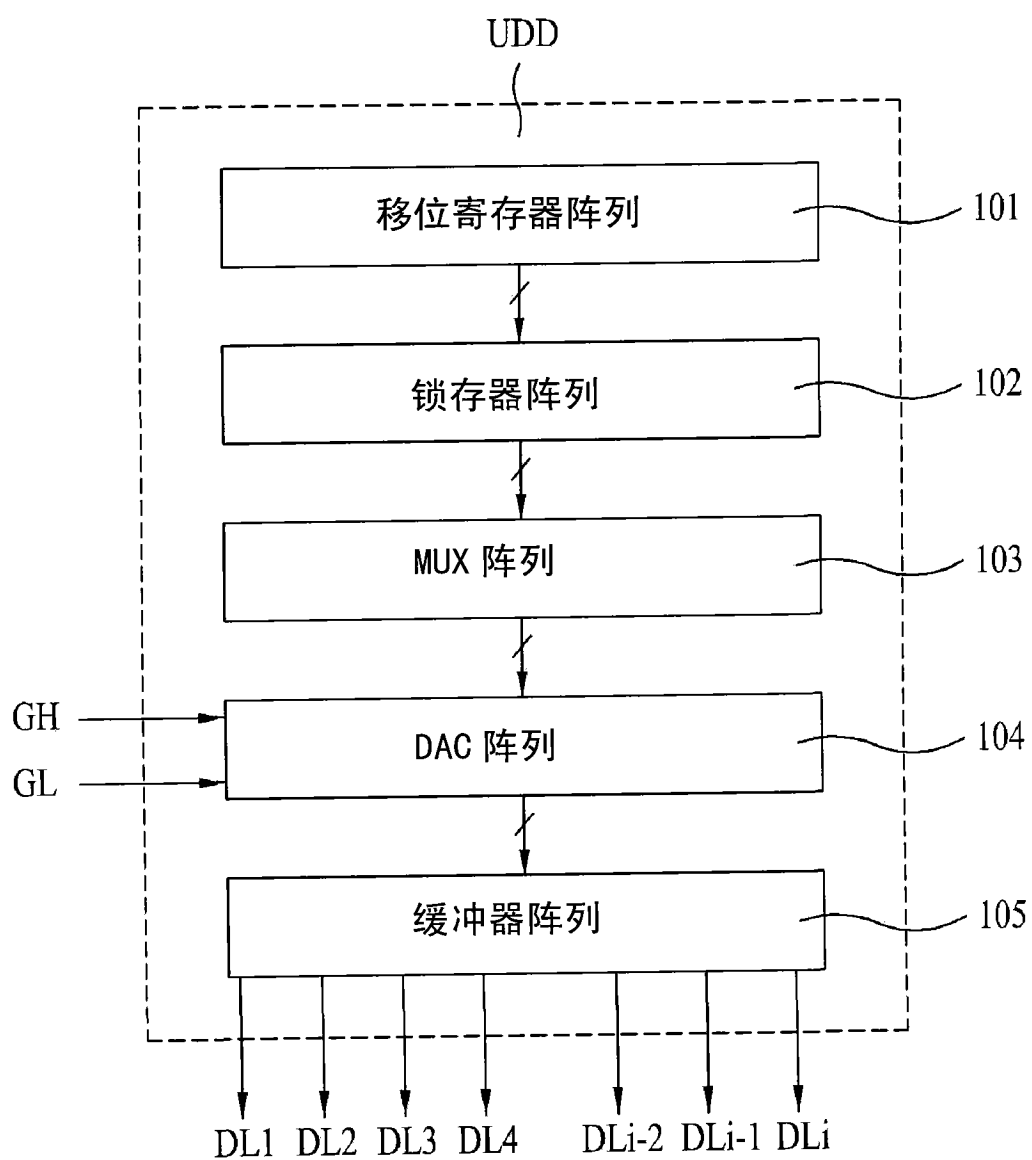


图 2

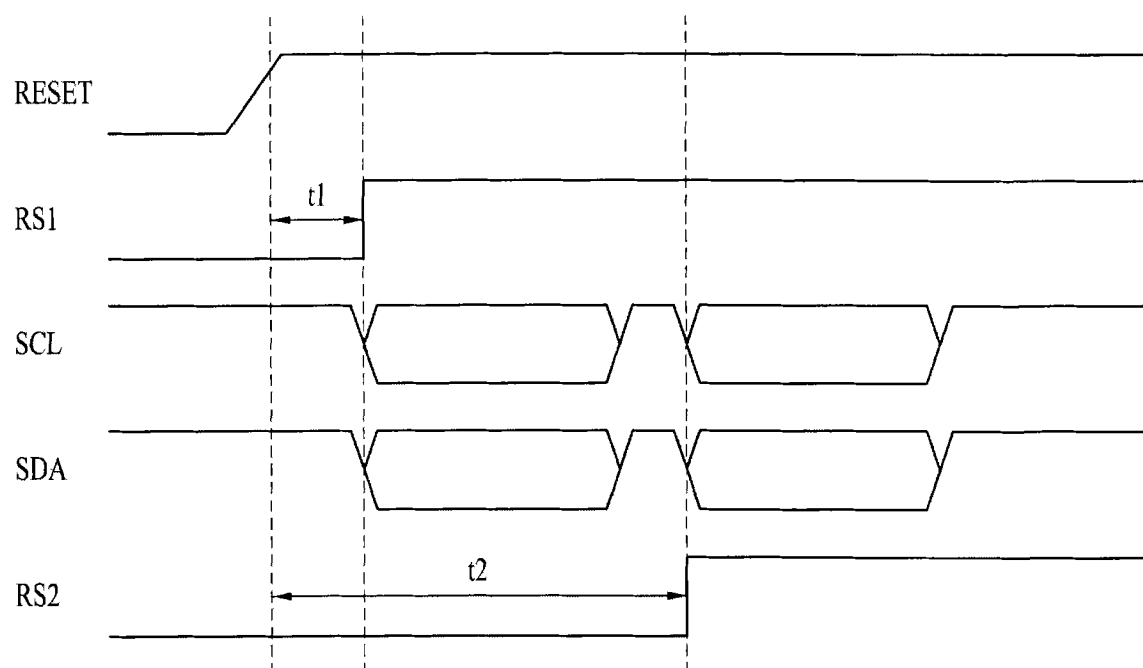


图 3

专利名称(译)	液晶显示器		
公开(公告)号	CN102103837A	公开(公告)日	2011-06-22
申请号	CN201010219224.3	申请日	2010-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金旼奎		
发明人	金旼奎		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0252 G09G2320/0223 G09G3/3685 G09G3/20 G09G2370/08 G09G2310/027		
代理人(译)	徐金国 王金宝		
优先权	1020090126780 2009-12-18 KR		
其他公开文献	CN102103837B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种能够提高像素充电率的液晶显示器。该液晶显示器包括：显示面板，用于在其上显示图像；多个栅驱动IC，用于发送驱动所述显示面板上的栅线的扫描脉冲；多个上数据驱动IC，用于向所述显示面板的一侧上的数据线分别提供像素电压；多个下数据驱动IC，用于向所述显示面板的另一侧上的数据线分别提供像素电压；第一时序控制器，用于产生控制这些上数据驱动IC的工作的上数据控制信号并将所述上数据控制信号提供至这些上数据驱动IC；以及第二时序控制器，用于产生控制这些下数据驱动IC的工作的下数据控制信号并将所述下数据控制信号提供至这些下数据驱动IC。

