(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101609234 B
(45)授权公告日 2011.08.03

(21)申请号 200810161454.1

(22)申请日 2008.09.27

(30)优先权数据
2007-257177 2007.10.01 JP
2008-156290 2008.06.16 JP

(73)专利权人 索尼公司
地址 日本东京都

(72)发明人 金子英树 堀口正宽 小林修

(74)专利代理机构 北京市柳沈律师事务所 11105
代理人 黄小临

(51)Int.Cl.
G02F 1/1362(2006.01)

(56)对比文件
JP 2004333643 A,2004.11.25, 全文.
US 2004189915 A1,2004.09.30, 全文.
CN 101038410 A,2007.09.19, 全文.
CN 1328268 A,2001.12.26, 全文.
CN 1662109 A,2005.08.31, 全文.

审查员 陈俊

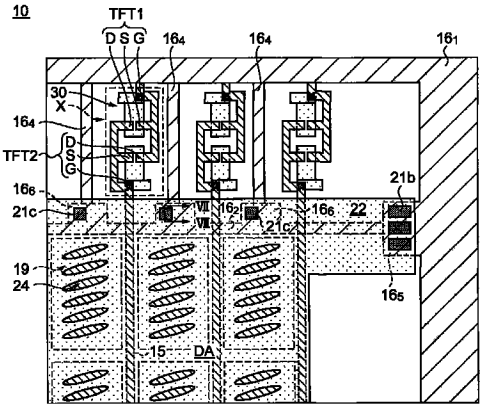
权利要求书 1 页 说明书 9 页 附图 6 页

(54)发明名称

液晶显示装置及电子设备

(57)摘要

本发明目的在于提供一种串扰少、显示画质良好、视角宽的液晶显示装置及电子设备。一种液晶显示装置，包括夹持了液晶层的一对透明基板，其中，在一对透明基板中的一个透明基板的液晶层侧包括：多个扫描线(12)及多个信号线(15)，在显示区域DA上被配置为矩阵状；作为第一电极的下电极(19)，形成于每个由扫描线(12)及信号线(15)划分的像素区域；作为第二电极的上电极(22)，隔着绝缘膜形成在下电极(19)上、至少横跨并形成在显示区域DA；以及公用配线(16_1)，形成于显示区域DA的外侧，其中，上电极(22)通过沿显示区域DA的至少一边形成的例如第一低电阻配线(16_2)与公用配线(16_1)电连接。



CN 101609234 B

1. 一种液晶显示装置，其特征在于，包括：

夹持了液晶层的一对透明基板，

其中，在所述一对透明基板中的一个透明基板的所述液晶层侧包括：

多个扫描线及多个信号线，在显示区域上被配置为矩阵状；

第一电极，形成于每个由所述扫描线及所述信号线划分的像素区域中；

第二电极，隔着绝缘膜形成在所述第一电极上，且至少横跨并形成在所述显示区域上；以及

公用配线，形成于所述显示区域的外侧，

并且，所述第二电极通过沿所述显示区域的至少一边部形成的低电阻配线与所述公用配线电连接，

其中所述低电阻配线的电阻比所述第二电极的电阻小得多。

2. 根据权利要求 1 所述的液晶显示装置，其特征在于，在俯视图中，所述低电阻配线形成于所述显示区域和所述公用配线之间。

3. 根据权利要求 1 或 2 所述的液晶显示装置，其特征在于，在俯视图中，所述低电阻配线与延伸到所述显示区域的外侧的所述第二电极重叠地形成。

4. 根据权利要求 1 至 3 中任一项所述的液晶显示装置，其特征在于，所述低电阻配线的两端与所述公用配线电连接。

5. 根据权利要求 1 至 4 中任一项所述的液晶显示装置，其特征在于，

所述公用配线在与所述显示区域分开的位置上平行地配置，并且

所述低电阻配线和所述公用配线通过连接配线电连接。

6. 根据权利要求 5 所述的液晶显示装置，其特征在于，所述低电阻配线及所述连接配线使用与所述扫描线或所述信号线相同的材料形成。

7. 根据权利要求 1 至 6 中任一项所述的液晶显示装置，其特征在于，

所述显示区域基本为长方形，

所述低电阻配线沿所述显示区域的长边方向形成。

8. 一种电子设备，其特征在于，包括权利要求 1 至 7 中任一项所述的液晶显示装置。

液晶显示装置及电子设备

技术领域

[0001] 本发明涉及串扰少、显示质量良好、宽视角的液晶显示装置及电子设备。

背景技术

[0002] 多使用这样的纵向电场方式的液晶显示装置：具有在表面形成电极等的一对透明基板以及该一对基板间夹持的液晶层，利用向两基板上的电极施加电压使液晶再排列从而显示各种信息。这样的纵向电场方式的液晶显示装置一般为 TN(Twisted Nematic：扭转向列型）模式的，但是由于存在视角窄带问题，正在开发 VA(VerticalAlignment：垂直配向）模式、MVA(Multidomain Vertical Alignment：多象限垂直配向）模式等各种被改良的纵向电场方式的液晶显示装置。

[0003] 另一方面，公知一种与上述的纵向电场方式的液晶显示装置不同，仅在一个基板上具有由像素电极和公用电极组成的一对电极的 IPS(In-Plane Switching：横向电场效应）模式或 FFS(Fringe FieldSwitching：边缘场切换）模式的液晶显示装置。

[0004] 其中，IPS 模式的液晶显示装置，一对电极配置在同一层，将施加于液晶的电场的方向作为几乎与基板平行的方向而将液晶分子再排列在与基板平行的方向上。因此，此 IPS 模式的液晶显示装置也称为横向电场方式的液晶显示装置，与所述的纵向电场方式的液晶显示装置比较，具有视角非常宽的优点。因此，IPS 模式的液晶显示装置在同一层设有一对电极，所以存在不能充分驱动位于像素电极上侧的液晶分子而导致透过率降低的问题。

[0005] 为解决这样的 IPS 模式的液晶显示装置的问题，开发了应该称为斜电场方式的 FFS 模式的液晶显示装置（参照下述专利文献 1 及 2)。此 FFS 模式的液晶显示装置通过各自的绝缘膜在不同的层配置用于向液晶层施加电场的像素电极及公用电极。

[0006] 此 FFS 模式的液晶显示装置具有如下特征：比 IPS 模式的液晶显示装置视角宽且对比度高，而且，可以低电压驱动并且由于透过率高则可以明亮的显示。另外，也有如下的优点：比起 IPS 模式的液晶显示装置，在俯视图中，FFS 模式的液晶显示装置像素电极与公用电极的重复面积大，所以附带地产生更大的保存容量，没有另外设计辅助容量线的必要。

[0007] 另一方面，也揭示了在 FFS 模式的液晶显示装置中，为了不在开关元件、像素电极的表面形成等级差别 (step difference)，而使用在上述 VA 方式或 MVA 方式的液晶显示装置中使用的平坦化膜，并且在此平坦化膜上设置像素电极、公用电极（参照下述专利文献 3)。

[0008] 专利文献 1：日本特开 2001-235763 号公报

[0009] 专利文献 2：日本特开 2002-182230 号公报

[0010] 专利文献 3：日本特开 2007-226199 号公报

[0011] 根据上述专利文献 3，在上述平坦化膜上形成像素电极、公用电极时，绝缘膜的上侧的电极（以下，称为“上电极”。）以及下侧的电极（以下，称为“下电极”。）的任何一个均可以作为像素电极及公用电极使用。然后，将下电极作为像素电极使用时，由于下电极可以延伸至作为开关元件的薄膜晶体管 (TFT) 的附近以及信号线和扫描线的附近，所以有可

以获得大开口度、明亮显示的液晶显示面板的优点。然后，在像素区域中，虽然有在上电极上形成多个缝隙的必要，但由于可以稳固地形成上电极，所以减小作为公用电极的上电极的电阻并稳定公用电极的电位，可以得到显示质量良好的 FFS 模式的液晶显示装置。

[0012] 另一方面，作为公用电极使用上电极时，由于在上电极上形成缝隙而导致有等级差别，并出现由此等级差别引起产生老化 (burn-in) 现象。为抑制此老化现象，减小上电极的等级差别是有效的。因此，考虑将上电极的厚度变薄至下电极的厚度的一半的程度（具体地讲，50nm 程度）。但是，由于上电极是由 ITO、IZO 等导电性材料形成的，故若将上电极的厚度变薄，上电极的电阻值会变得更高。然而，由于在上电极的每个像素区域形成多个缝隙，所以上电极的电阻值比稳固地形成了上电极时更高。如果上电极的电阻值升高，施加的信号会电力地变差 (electrically deteriorates)，不能合适地给予液晶层预定的驱动电位，继而造成发生串扰 (crosstalk)。特别是在称为宽尺寸的横长的液晶显示器中，明显地出现这样的串扰的问题。

发明内容

[0013] 本发明的目的是解决上述问题的至少一部分，可以通过以下的方式或适用例来实现。

[0014] [适用例 1] 本适用例涉及的液晶显示装置，包括夹持了液晶层的一对透明基板，其中，在所述一对透明基板中的一个透明基板的所述液晶层侧包括：多个扫描线及多个信号线，在显示区域上被配置为矩阵状；第一电极，形成于每个由所述扫描线及所述信号线划分的像素区域中；第二电极，隔着绝缘膜形成在所述第一电极上、至少横跨并形成在所述显示区域上；以及公用配线，形成于所述显示区域的外侧，并且，所述第二电极通过沿所述显示区域的至少一边部形成的低电阻配线与所述公用配线电连接。

[0015] 基于此构成，第二电极（例如，上电极），在像素区域的每列或每多列上，通过比第二电极的电阻小很多的低电阻配线与公用电极电连接。因此，由于第二电极的表观电阻减小，所以可以得到利用公用配线施加的第二电极的电位稳定、串扰少的液晶显示装置。

[0016] 另外，作为第一电极和第二电极，可以使用 ITO 或 IZO 等的导电性材料。此时，可以是与第一电极及第二电极相同组成，也可以不同组成。而且，作为连接这些电极的开关元件，可以使用以 p-Si（多晶硅）型的薄膜晶体管 (TFT：Thin Film Transistor) 元件、a-Si(amorphous silicon 非晶硅）型的 TFT 元件、低温多晶硅 (LTPS：Low Temperature Poly Silicon) 型的 TFT 元件等的三端元件、或薄膜二极管 (TFD：Thin Film Diode) 元件等为代表的二端非线性元件等。

[0017] [适用例 2] 在上述适用例涉及的液晶显示装置中，优选在俯视图中，所述低电阻配线形成于所述显示区域和所述公用配线之间。

[0018] 基于此构成，即使第二电极的面积不大于必要的面积（例如，至公用配线的外侧），也可以连接第二电极与低电阻配线。而且，显示区域与公用配线之间有空间时，可以利用此空间的一部分形成低电阻配线。因此，没有必要为了形成低电阻配线而减小显示区域的面积，所以可以有效地利用空间。

[0019] 如上所述，低电阻配线可以沿显示区域的至少一边形成。也就是说，液晶显示装置，在显示区域中公用配线存在的边上、在显示区域与公用配线之间设有低电阻配线，在不

存在公用配线的边上、在显示区域的外侧设有低电阻配线，以使第二电极与低电阻配线电连接，所以可以得到作为公用电极而发挥作用的第二电极的电位稳定且显示的画质良好的液晶显示装置。

[0020] [适用例 3] 在上述适用例涉及的液晶显示装置中，优选在俯视图中，所述低电阻配线与延伸到所述显示区域的外侧的所述第二电极重叠地形成。

[0021] 基于此构成，与在第二电极的外侧的区域设有低电阻配线相比，可以减小液晶显示装置的大小。

[0022] [适用例 4] 在上述适用例涉及的液晶显示装置中，优选所述低电阻配线的两端与所述公用配线电连接。

[0023] 基于此构成，与在低电阻配线的单侧与公用配线电连接相比，在两端部连接的第二电极的表观电阻更小，所以产生良好的效果。

[0024] [适用例 5] 在上述适用例涉及的液晶显示装置中，优选所述公用配线在与所述显示区域分开的位置上平行地配置，并且，所述低电阻配线和所述公用配线通过连接配线电连接。

[0025] 基于此构成，第二电极不仅利用（例如，行方向延伸）低电阻配线，也利用形成于公用配线与低电阻配线之间（例如，列方向）的连接配线，成为与公用配线连接的状态。因此，由于可以更加减小第二电极的表观电阻，所以产生良好的效果。另外，虽然连接配线可以在形成于显示区域的像素区域的每列形成，也可以在每多列形成，但是在形成于显示区域的像素区域的每列形成的连接配线这一方的第二电极的表面电阻更小，所以优选。

[0026] [适用例 6] 在上述适用例涉及的液晶显示装置中，优选所述低电阻配线及所述连接配线使用与所述扫描线或所述信号线相同的材料形成。

[0027] 基于此构成，可以在扫描线或信号线形成的同时，形成低电阻配线或连接配线，所以可以不改变制造工序且容易地形成低电阻配线及连接配线。

[0028] [适用例 7] 在上述适用例涉及的液晶显示装置中，优选所述显示区域基本为长方形，所述低电阻配线沿所述显示区域的长边方向形成。

[0029] 基于此构成，沿显示区域的长边方向形成低电阻配线，通过此低电阻配线，公用配线与第二电极电连接，所以与在显示区域的短边方向形成低电阻配线的情况相比较，可以抑制第二电极的一边的两端部的俯视的表观电阻变大。也就是说，在长边方向设有低电阻配线并与公用配线连接，可以更加减小第二电极的电阻。另外，虽然低电阻配线可以形成于作为长边方向的显示区域的外侧的列方向的上部或下部的至少一部分，但是形成于两侧者的第二电极的表面电阻更小，所以产生更好的效果。

[0030] [适用例 8] 本适用例涉及的电子设备，包括上述任何一项所述的液晶显示装置。

[0031] 基于上述构成，可以得到使用了串扰少、显示质量良好、视角宽的液晶显示装置的电子设备。

附图说明

[0032] 图 1 为实施例的液晶显示装置的阵列基板的 2 像素份的模式俯视图。

[0033] 图 2 为实施例的液晶显示装置的阵列基板的示意俯视图。

[0034] 图 3 为沿图 1 的 III-III 线的模式剖面图。

[0035] 图 4 为沿图 1 的 IV-IV 线的模式剖面图。

[0036] 图 5 为图 2 的 V 部分的放大俯视图。

[0037] 图 6 为图 5 的 X 部分的放大俯视图。

[0038] 图 7 为图 2 的 VI 部分的放大俯视图。

[0039] 图 8 为沿图 5 的 VII-VII 线的模式剖面图。

[0040] 图 9 为实施例的变形例的图 8 对应的模式剖面图。

[0041] 图 10(A) 为示出装载了液晶显示面板的个人电脑的图，图 10(B) 为示出装载了液晶显示面板的便携式电话机的图。

[0042] 符号说明

[0043] 10 液晶显示装置 11 透明基板

[0044] 12 扫描线 13 栅极绝缘膜

[0045] 14 半导体层 15 信号线

[0046] 16_1 公用配线 16_2 ～ 16_4 第一～第三低电阻配线

[0047] 17 钝化膜 18 平坦化膜

[0048] 19 作为第一电极的下电极

[0049] 19a 下侧透明导电层

[0050] 20 绝缘膜 21a ～ 21d 第一～第四的接触孔

[0051] 22 作为第二电极的上电极

[0052] 24 缝隙 30 静电保护电路

[0053] 70 作为电子设备的个人电脑

[0054] 75 作为电子设备的便携式电话机

[0055] DA 显示区域

具体实施方式

[0056] 以下，参照附图，利用实施例对本发明的具体实施方式进行说明。但是，以下示出的实施例是例示用于具体化本发明的技术思想的液晶显示装置的实施例。并不意味着本发明特定为此液晶显示装置。因此，也可以同等地应用于被本专利保护范围包含的其他实施方式的实施例中。而且，在说明书中的用于说明的各附图中，为了将各层、各部件达到附图中可识别的程度的大小，使每个层、部件按不同的缩小比例尺显示。也就是说，未必与实际尺寸成比例地显示。

[0057] 图 1 为实施例的液晶显示装置的阵列基板的两像素份的模式俯视图。图 2 为实施例的液晶显示装置的阵列基板的示意俯视图。图 3 为沿图 1 的 III-III 线的模式剖面图。图 4 为沿图 1 的 IV-IV 线的模式剖面图。而且，图 5 为图 2 的 V 部分的放大俯视图。图 6 为图 5 的 X 部分的放大俯视图。图 7 为图 2 的 VI 部分的放大俯视图。图 8 为沿图 5 的 VII-VII 线的模式剖面图。图 9 为对应于图 8 实施例的变形例的模式剖面图。图 10(A) 为示出装载了液晶显示面板的个人电脑的图，图 10(B) 为示出装载了液晶显示面板的便携式电话机的图。

[0058] [实施例 1]

[0059] 本实施例的 FFS 模式的液晶显示装置 10 是以把液晶层（图中未显示）挟在一对

对置的基板间的方式构成的。并且，一对基板中，将一个基板作为阵列基板 AR（参照图 3），将另一个基板作为滤色器等所形成的滤色器基板（图中未显示）。

[0060] 阵列基板 AR，首先横跨玻璃基板等的透明基板 11（参照图 3）的整个表面形成铝或铝合金等的导电层。然后，利用公知的照相平板法以及蚀刻法，在显示区域 DA 互相平行地形成多个扫描线 12。而且，在显示区域 DA 的周围（以下，称为“框（frame）区域”。）形成公用配线 16_1 以及栅极配线（图中未显示）。与公用配线 16_1 相比，此栅极配线设置为更靠近显示区域 DA。并且，形成第一低电阻配线 16_2、第二低电阻配线 16_3 以及第三低电阻配线 16_4，以形成图 2 所示的图案。

[0061] 此显示区域 DA 是根据用于从液晶显示装置 10 的外部输入的图像的信号来控制液晶层的液晶分子的区域。然后，显示区域 DA 与矩形的透明基板 11 的形状相同地形成横向长的显示区域 DA。

[0062] 具体地，比其他的配线更粗地形成公用配线 16_1，以围成除配置了驱动 IC、各种端子的框区域的一部分 TA 外的显示区域 DA 的外周部。也就是说，例如图 2 所示，沿矩形透明基板 11 的二条短边和一条长边，在显示区域 DA 的更外侧形成此公用配线 16_1。然后，在未形成公用配线 16_1 的透明基板 11 的一条边处配置驱动 IC、各种端子。

[0063] 然后，在第一～第三低电阻配线 16_2、16_3、16_4 中，第一及第二低电阻配线 16_2 及 16_3 分别形成“行方向的低电阻配线”，沿行方向在显示区域 DA 的外侧的列方向上部和下部形成。

[0064] 也就是说，第一低电阻配线 16_2 与沿透明基板 11 的长边形成的公用配线 16_1 平行地形成。而且，在显示区域 DA 的外侧区域，沿显示区域 DA 的长边方向形成。另外，第一低电阻配线 16_2 设在显示区域 DA 的外侧的区域，但优选尽可能靠近显示区域 DA。因此，在显示区域 DA 中，可以以与作为位于最外侧的第一电极的下电极 19（参照图 5）相邻的方式形成第一低电阻配线 16_2。

[0065] 然后，在显示区域 DA 的外侧区域，沿透明基板 11 的未形成公用配线 16_1 的显示区域 DA 的长边方向形成第二低电阻配线 16_3。另外，所谓列方向为与信号线 15 平行的方向，所谓行方向为与扫描线 12 平行地方向。

[0066] 然后，此第一及第二低电阻配线 16_2 及 16_3 均在行方向的两端部一体地连接于公用配线 16_1。也就是说，沿显示区域 DA 的长边方向延伸的第一及第二的低电阻配线 16_2 及 16_3 的两端，分别连接于形成于透明基板 11 的两条短边的公用配线 16_1。基于此，与在单侧和公用配线 16_1 连接相比，在两端连接时，作为第二电极的上电极 22 的表观电阻更小，所以能获得更好的效果。

[0067] 并且，如图 2 所示，在显示区域 DA 的外侧的上侧（图 2 的上侧）形成的第一低电阻配线 16_2 利用形成于像素区域的列方向的第三低电阻配线 16_4 电连接于公用配线 16_1。此第三低电阻配线 16_4 形成“列方向的低电阻配线”。而且，第三低电阻配线 16_4 在显示区域 DA 的外侧，由于在列方向的下侧未形成公用配线 16_1，所以仅在列方向的上侧形成第三低电阻配线 16_4。

[0068] 也就是说，第一低电阻配线 16_2 与形成于与此第一低电阻配线 16_2 平行地延伸的透明基板 11 的长边上的公用配线 16_1 通过连接两配线的连接配线电连接。然后，由第一低电阻配线 16_2 开始，例如垂直地延伸的连接配线形成作为列方向的低电阻配线的第三低电阻

配线 16_4。

[0069] 此第三低电阻配线 16_4 可以形成在形成于显示区域 DA 的像素区域的每列，或也可以形成在每多列，但是由于形成于显示区域 DA 的像素区域的每列，作为后述的第二电极的上电极 22 的表观电阻更小，所以优选。

[0070] 而且，如图 5 所示，在第一低电阻配线 16_2 与公用配线 16_1 之间的空间，设有静电保护电路 30。具体地，静电保护电路 30 一端与线号线 15 的端部连接，另一端与公用配线 16_1 连接。而且，在像素区域的每列设有静电保护电路 30。因此，在形成于信号线 15 的端部的静电保护电路 30 的横向（为避开静电保护电路 30）分别设有第三低电阻配线 16_4。

[0071] 此处，针对静电保护电路 30 的构成及功能进行简单地说明。静电保护电路 30 在信号线 15 的端部与公用配线 16_1 之间具有两个 TFT(TFT1、TFT2)。如图 6(A) 所示，在各制造工序中，如果公用配线 16_1 侧为高电压，则电荷跑向信号线 15 侧，相反，如果信号线 15 侧位高压电，如图 6(B) 所示，电荷跑向公用配线 16_1 侧。即，利用此静电保护电路 30，可以防止在液晶显示装置 10 的制造工序中产生的静电所造成的、形成于显示区域 DA 的开关元件的破坏等。

[0072] 这样，一般情况下，信号线 15 的端部、未图示的扫描线 12 的端部，一端与用于信号输入的驱动 IC 连接，另一端通过静电保护电路 30 与公用配线 16_1 连接。因此，在显示区域 DA 与公用配线 16_1 之间，由于存在静电保护电路 30 所以需要一定的距离。因此，在通过此静电保护电路 30 存在的公用配线 16_1 与第一低电阻配线 16_2 之间设有连接配线（第三低电阻配线 16_4）可以更加减小上电极 22 的电阻。

[0073] 而且，为形成与后述的上电极 22 的连接部，形成由公用配线 16_1 向内侧（显示区域 DA）突出的连接部 16_5。而且，部分的宽幅度 (partially wide portion) 的连接部 16_6 及 16_7 分别形成于第一低电阻配线 16_2 及第二低电阻配线 16_3（参照图 5 及图 7）。此处，这些形成于第一低电阻配线 16_2 及第二低电阻配线 16_3 的连接部 16_6 及 16_7 形成于在显示区域 DA 形成的像素区域的每列。

[0074] 接下来，在此整个表面上涂敷由氮化硅层或氧化硅层构成的栅极绝缘膜 13。之后，横跨栅极绝缘膜 13 的整个表面利用 CVD 法涂敷例如无定形硅（以下称为“a-Si”。）层之后，同样利用照相平板法以及蚀刻法，在 TFT 形成区域形成由 a-Si 层构成的半导体层 14。该半导体层 14 所形成的位置的扫描线 12 的区域形成 TFT 的栅电极 G（参照图 3）。

[0075] 接下来，横跨形成半导体层 14 的透明基板 11 的整个表面涂敷由铝或铝合金等构成的导电层。并且，利用照相平板法以及蚀刻法处理此导电层，以在显示区域 DA 中与扫描线 12 正交的方式形成含有源电极 S 的信号线 15，在 TFT 形成区域形成漏电极 D。并且，在框区域形成与信号线 15 连接的源极配线（图中未显示）。另外，信号线 15 的源电极 S 部分及漏电极 D 部分均与半导体层 14 的表面部分地重叠。

[0076] 之后，在上述工序得到的透明基板 11 的整个表面涂敷钝化膜 17。作为此钝化膜 17 可以使用由氮化硅层或氧化硅层构成的钝化膜，但是从绝缘性的观点考虑，优选氮化硅层的。并且，在钝化膜 17 的整个表面层叠例如由丙烯酸树脂或聚酰亚胺树脂构成的平坦化膜（又称为层间膜）18。接下来，同时形成 (1) 贯通平坦化膜 18 以及钝化膜 17 并到达漏电极 D 表面的第一接触孔 21a、(2) 贯穿平坦化膜 18、钝化膜 17 以及栅极绝缘膜 13 并到达公用配线 16_1 的连接部 16_5 的表面的第二接触孔 21b、到达第一低电阻配线 16_2 的连接部 16_6

的表面的第三接触孔 21c 以及到达第二低电阻配线 16_3 的连接部 16_7 的表面的第四接触孔 21d。在第一至第四的接触孔 21a 至 21d 的形成中，可以采用作为干式蚀刻法的一种的等离子蚀刻法。

[0077] 接下来，层叠由 ITO 或 IZO 构成的下侧的透明导电层。此时，下侧的透明导电层与漏电极 D、公用配线 16_1 的连接部 16_5、第一低电阻配线 16_2 的连接部 16_6 以及第二低电阻配线 16_3 的连接部 16_7 电连接。此后，对透明导电层利用照相平板法（又称光刻法）以及蚀刻法，在显示区域 DA 的每个像素区域形成下电极 19。而且，在公用配线 16_1 的连接部 16_5、第一低电阻配线 16_2 的连接部 16_6 以及第二低电阻配线 16_3 的连接部 16_7 形成如图 8 所示的规定的图案的下侧透明导电层 19a。另外，此处，在公用配线 16_1 的连接部 16_5、第一低电阻配线 16_2 的连接部 16_6 以及第二低电阻配线 16_3 的连接部 16_7 所形成的结构，可以与接触孔的形状或大小不同但实际上形成相同结构。然后，在实施例的液晶显示装置 10 中，该下电极 19 对应于像素电极。

[0078] 并且，横跨形成下电极 19 的透明基板 11 的整个表面以规定的厚度形成由氮化硅层或氧化硅层构成的绝缘膜 20。为了不损坏平坦化膜 18 或下电极 19 的表面，在比栅极绝缘膜 13、钝化膜 17 的形成条件更稳定的条件下，即在所谓的低温成膜条件下形成此绝缘膜 20。

[0079] 接下来，蚀刻从此绝缘膜 20 的表面向第二接触孔 21b、第三接触孔 21c 以及第四接触孔 21d 内形成的绝缘膜并除去。然后，使这些第二～第四的接触孔 21b ～ 21d 内的下侧透明导电层 19a 露出。之后，横跨透明基板 11 的整个表面形成由 ITO 或 IZO 构成的透明导电层。此时，利用透明导电层通过第二～第四的接触孔 21b ～ 21d，使公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 成为相互电连接状态。

[0080] 此后，利用照相平板法以及蚀刻法，蚀刻此透明导电层，用透明导电层涂敷显示区域 DA 的整体。然后在每个像素区域，利用此透明导电层形成具有多个缝隙 24 的上电极 22，该缝隙用于产生边缘场效果 (fringe field effect)。此时，如图 8 所示，上电极 22 成为通过下侧透明导电层 19a 与公用配线 16_1 的连接部 16_5、第一低电阻配线 16_2 的连接部 16_6 以及第二低电阻配线 16_3 的连接部 16_7 互相电连接的状态。在实施例的液晶显示装置 10 中，此上电极 22 对应于公用电极。

[0081] 另外，如果能减小上电极 22 的电阻，可考虑将构成上电极 22 的透明导电层延伸至沿透明基板 11 的长边形成的公用配线 16_1 上，并在此位置将上电极 22 与公用配线 16_1 电连接。但是，如上所述，在显示区域 DA 与公用配线 16_1 之间，存在静电保护电路 30。因此，在显示区域 DA 与公用配线 16_1 之间，必须存在一定的距离。此时，上电极 22 可以在尽可能靠近显示区域 DA 的位置，与由金属构成的作为配线的公用配线 16_1 电连接，所以可以通过第一低电阻配线 16_2 与上电极 22 和公用配线 16_1 电连接。而且，在俯视图中上电极 22 延伸地形成至形成第一低电阻配线 16_2 以及第二低电阻配线 16_3 的位置。基于此，与在上电极 22 的外侧区域设有第一低电阻配线 16_2 以及第二低电阻配线 16_3 的情况比较，可以减小液晶显示装置 10 的大小。

[0082] 而且，一般情况下，在公用配线 16_1 上设有用于贴合一对基板的密封材料（图中未显示）。由于众所周知构成上电极 22 的透明导电层与密封材料的粘着性不好，所以优选上电极 22 尽可能地远离密封材料。从这点考虑，上述的内容也是非常好的。

[0083] 所以，上电极 22 成为通过第二～第四的接触孔 21b ～ 21d 内与公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 互相电连接的状态。之后，通过在上电极 22 侧的整个表面设置取向膜（图中未显示），完成实施例的液晶显示装置 10 的阵列基板 AR。

[0084] 虽然图中省略了与上述阵列基板 AR 对置的滤色器基板，但是可以使用与现有的 FFS 模式的液晶显示面板用的滤色器基板实质上相同的基板。即，此滤色器基板在与作为各个像素电极发挥功能的下电极 19 对置的位置上，形成各种颜色的滤色器层，然后在滤色器层的表面设置取向膜。然后在滤色器层与透明基板间的与扫描线 12 及信号线 15 对置的位置、与 TFT 对置的位置上分别设有黑色矩阵 (black matrix)。接下来，分别使上述的阵列基板 AR 及滤色器基板对置，并在内部封入液晶，于是获得实施例的液晶显示装置 10。

[0085] 如上制造的实施例的液晶显示装置 10 中，上电极 22 成为通过第二～第四的接触孔 21b ～ 21d 与公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 成为相互电连接状态。因此，第一低电阻配线 16_2 以及第二低电阻配线 16_3 与公用配线 16_1 直接电连接，同时第一低电阻配线 16_2 成为通过第三低电阻配线 16_4 与公用配线 16_1 电连接的状态。因此，上电极 22 成为通过多个接触孔与公用配线 16_1 电连接的状态，所以尽管为防止老化 (burn-in) 而将上电极 22 变薄，但上电极 22 的表观电阻仍非常显著地减小。因此，根据实施例的液晶显示面板，由于向作为公用电极发挥作用的上电极 22 施加的信号不变差，所以例如即使在横长的液晶显示装置中，横方向的串扰少，成为显示品质良好的液晶显示装置。特别如果是小型的液晶显示装置，或许上电极 22 的电阻值的影响小，但是例如 6 英寸、7 英寸的中型或更大的大型的液晶显示装置，尺寸越大，上电极 22 的电阻值的影响越大。因此，涉及中型、大型的液晶显示装置，特别有效。

[0086] 另外，在上述实施例中，在形成上侧透明导电层前，具有蚀刻并除去第二接触孔 21b、第三接触孔 21c 以及第四接触孔 21d 内形成的绝缘膜的工序。因此，在液晶显示装置 10 的框区域的一部 TA 同时形成驱动 IC 装载用端子、检查用端子、外部连接用端子等（图中均未显示）时，此工序也是必要的工序，所以并不是追加新的工序。

[0087] 而且，公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 以及第三低电阻配线 16_4 可以用与扫描线 12 相同的材料形成，也可以用与信号线 15 相同的材料形成。这样，可以在扫描线 12 或信号线 15 形成的同时形成，所以可以不改变制造工序而容易地形成。此时的图 8 对应的模式剖面图如图 9 所示，公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 以及第三低电阻配线 16_4 形成于栅极绝缘膜 13 的表面。而且，公用配线 16_1、第一低电阻配线 16_2 以及第二低电阻配线 16_3 以及第三低电阻配线 16_4 的可以全部用与信号线 15 相同的材料形成，也可以仅一部分用与信号线 15 相同的材料形成。

[0088] 以上，对作为实施例的 FFS 模式的液晶显示装置的例子进行了说明。这样的液晶显示装置，可以使用在个人电脑、便携式电话机、便携式信息终端等的电子设备中。其中，图 10(A) 示出在个人电脑 70 中使用了显示部（液晶显示面板）71 的例子，同样地，图 10(B) 示出在便携式电话机 75 中使用了显示部（液晶显示面板）76 的例子。而且，由于此个人电脑 70 及便携式电话机 75 的基本构成为本领域技术人员公知，所以在此不作详细地说明。

[0089] 另外，实施方式不限于上述，也可以用以下的方式实施。

[0090] （变形例 1）

[0091] 如上所述，并不限定于围成显示区域 DA 的方式（沿显示区域 DA 的两条短边和一

条长边）形成公用配线 16_1，例如，可以仅在一条长边形成，也可以仅在两条长边形成。此时，如果在显示区域 DA 的形成了公用配线 16_1 的边上设有第一低电阻配线 16_2 以及第二低电阻配线 16_3，则可以用第三低电阻配线 16_4（连接配线）将这些第一低电阻配线 16_2 以及第二低电阻配线 16_3 与公用配线 16_1 连接。

[0092] （变形例 2）

[0093] 如上所述，并不限定于沿显示区域 DA 的长边形成第一低电阻配线 16_2 以及第二低电阻配线 16_3，例如，可以在显示区域 DA 的周围（全周或三边）连续地形成低电阻配线。此时，例如，可以是低电阻配线的几处与公用配线 16_1 电连接，也可以使用连接配线（第三低电阻配线 16_4）将低电阻配线与公用配线电连接。

[0094] （变形例 3）

[0095] 如上所述，显示区域 DA 为横长时，虽然在行方向上设有第一低电阻配线 16_2 以及第二低电阻配线 16_3，但是也可以在显示区域 DA 的长边方向上设有低电阻配线，例如，显示区域 DA 为纵长时，在列方向上设有低电阻配线。基于此，与在显示区域 DA 的短边方向上形成第一低电阻配线 16_2 以及第二低电阻配线 16_3 的情况相比，可以抑制在俯视图中上电极 22 的一边的两端部的表观电阻变大。

[0096] （变形例 4）

[0097] 如上所述，第一低电阻配线 16_2、第二低电阻配线 16_3、第三低电阻配线 16_4 的构成，并不限定于用于 FFS 模式的透过型的液晶显示装置 10，例如，也适用于反射半透过型的液晶显示装置及 IPS 模式、VA 模式的液晶显示装置。而且，如果是透过型的液晶显示装置，也可以以下电极 19 变成配置于上侧的电极、上电极 22 变成配置于下侧的电极的方式构成液晶显示装置。

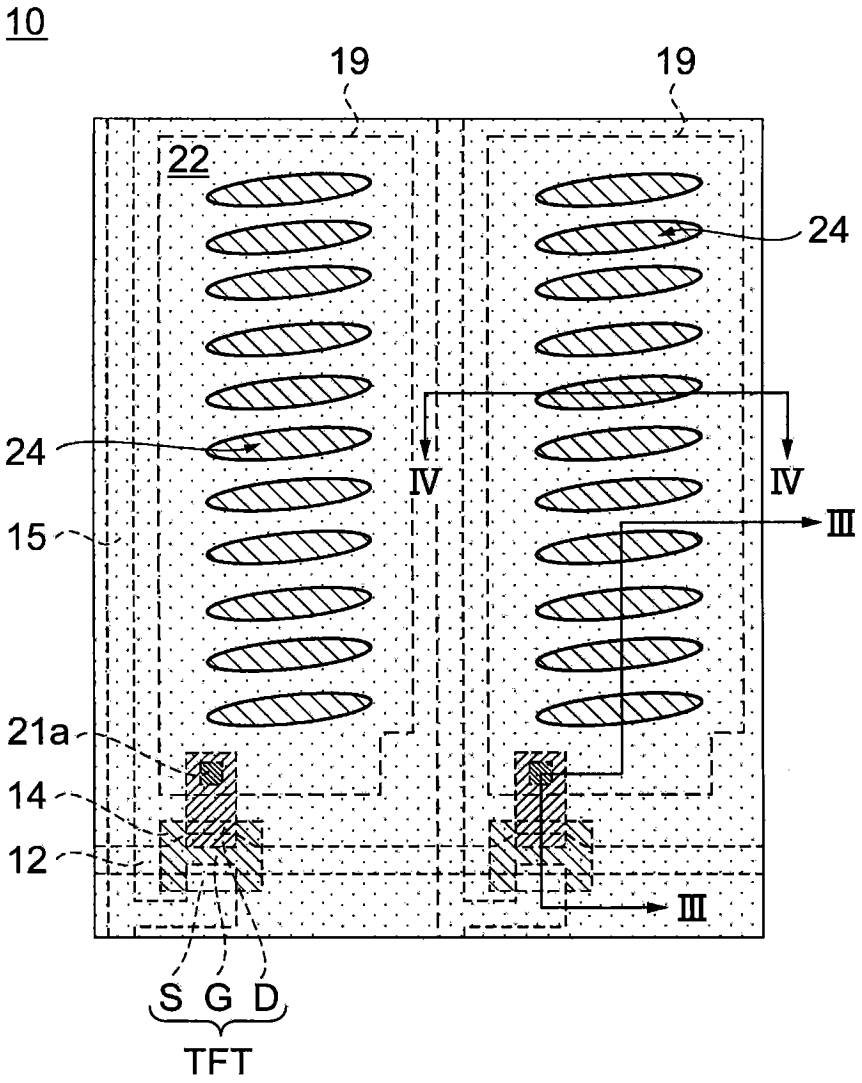


图 1

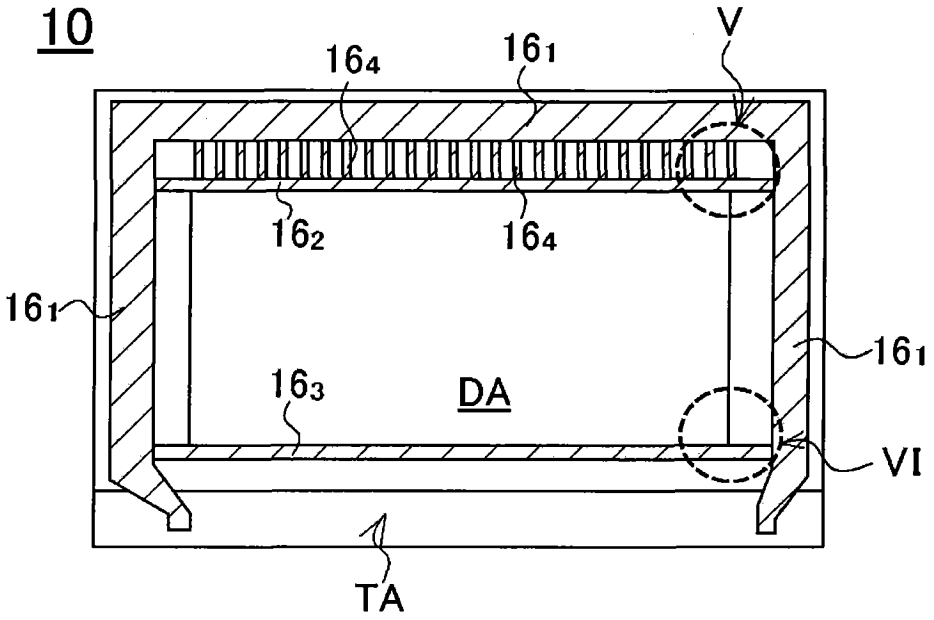

10
V
16_4
16_1
16_2
16_4
16_1
16_1
16_3
DA
VI
TA

图 2

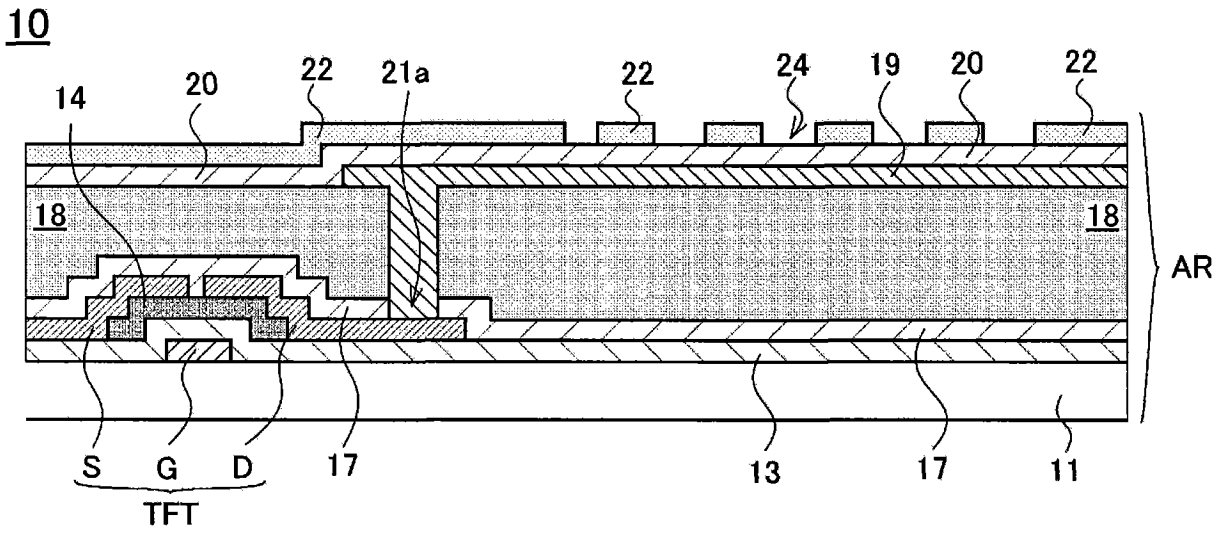

10
14
20
22
21a
22
24
19
20
22
18
18
AR
S
G
D
TFT
17
13
17
11

图 3

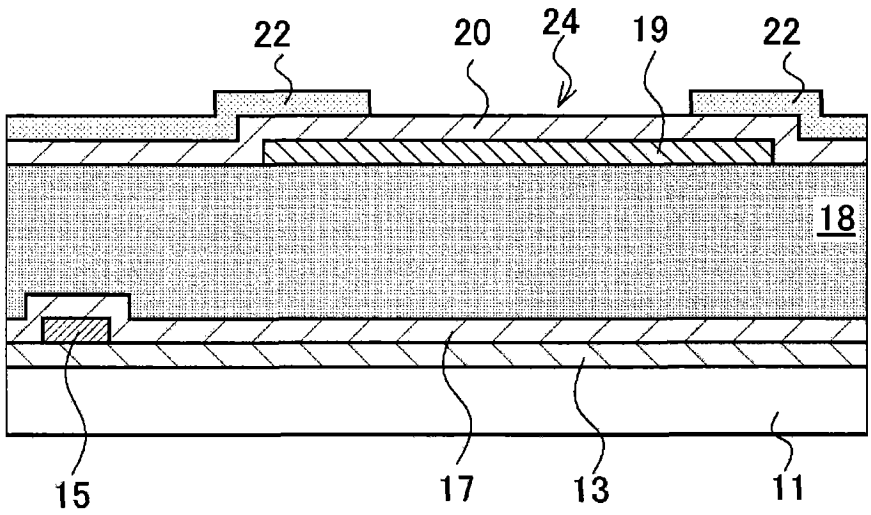

22
20
24
19
22
18
15
17
13
11

图 4

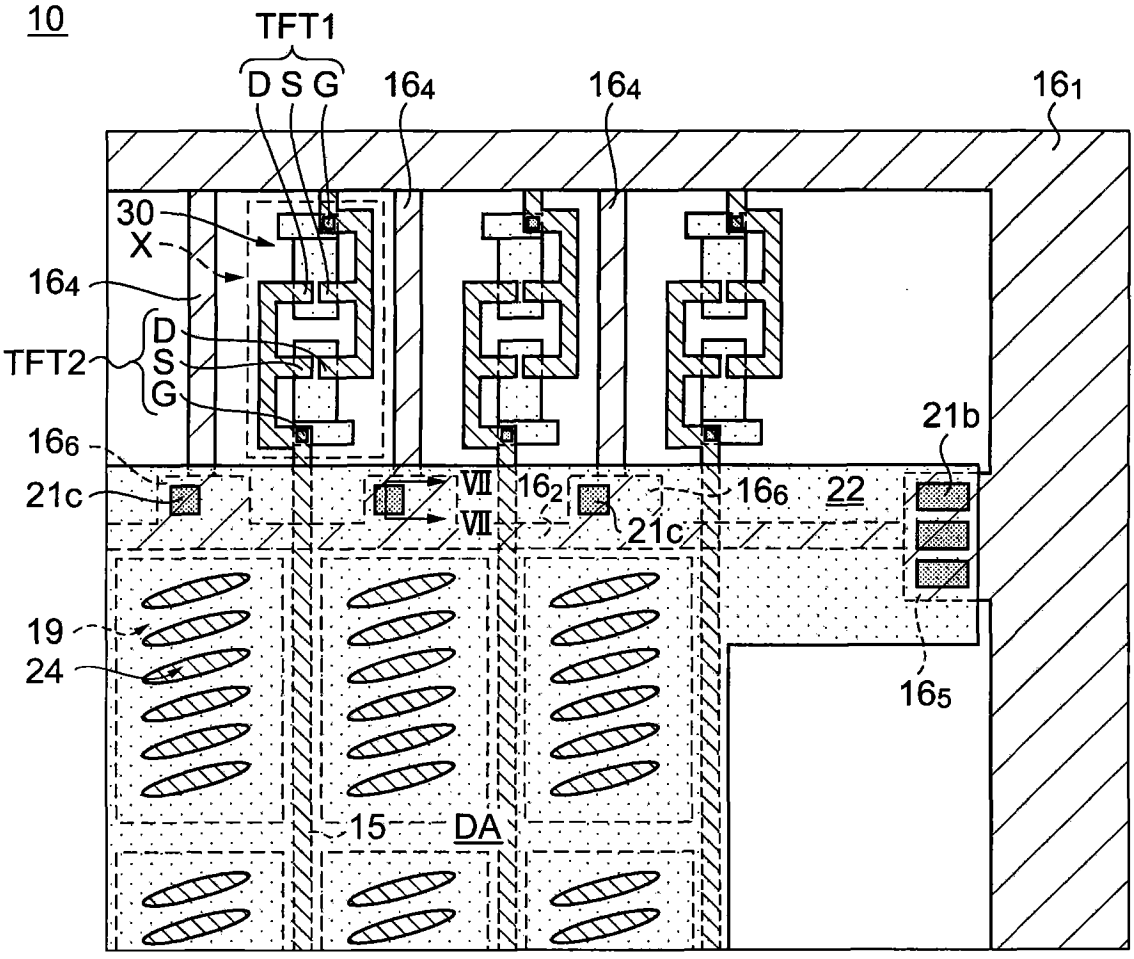

10
TFT1
D S G
16₄
16₄
16₁
30
X
16₄
D
S
G
TFT2
16₆
21c
Ⅶ
Ⅶ
16₂
21c
16₆
22
21b
19
24
16₅
15
DA

图 5

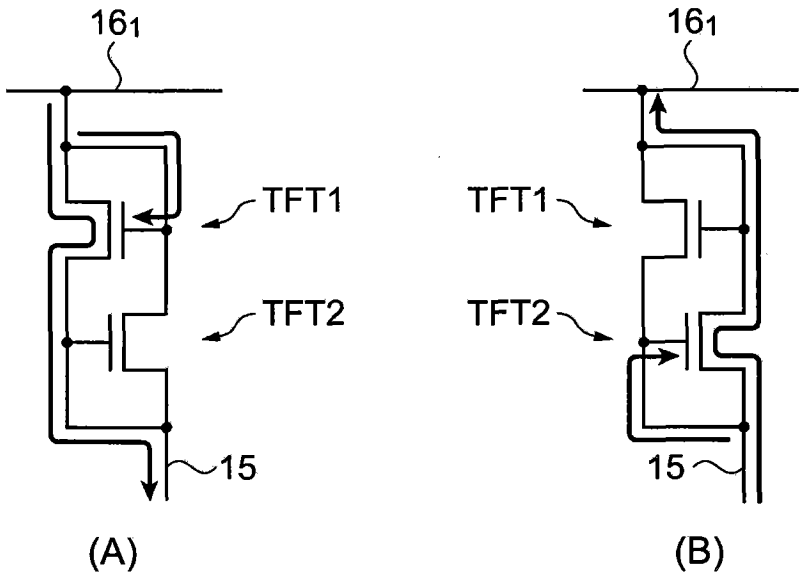

16₁
TFT1
TFT2
15
(A)
16₁
TFT1
TFT2
15
(B)

图 6

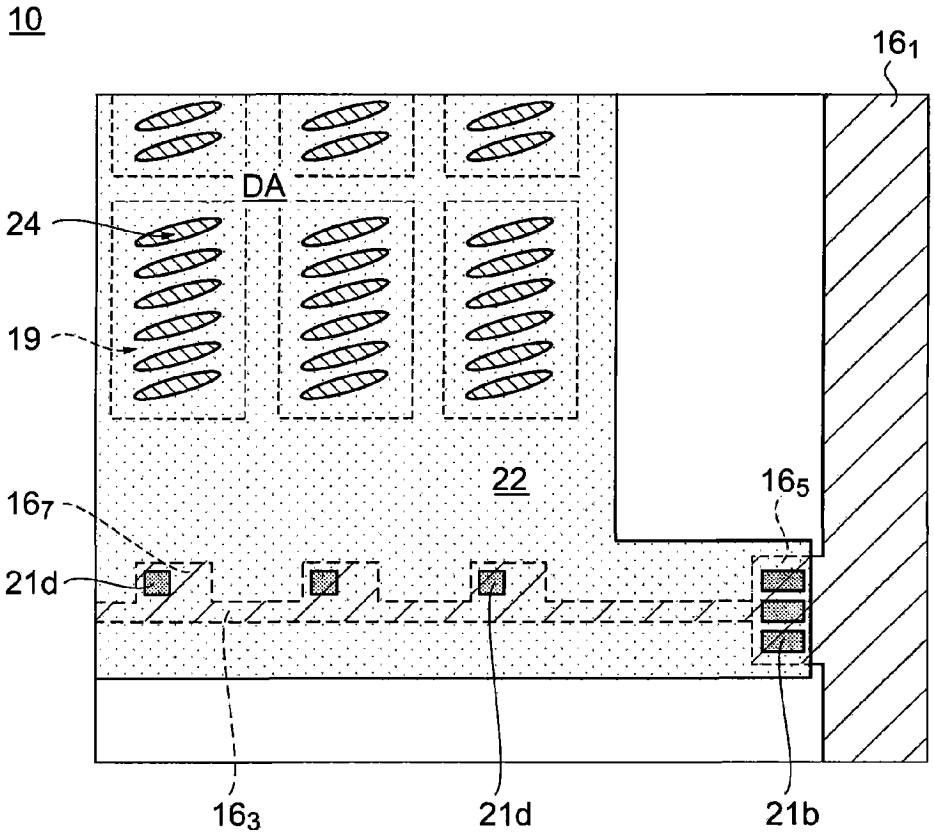

10
16₁
DA
24
19
22
16₅
16₇
21d
16₃
21d
21b

图 7

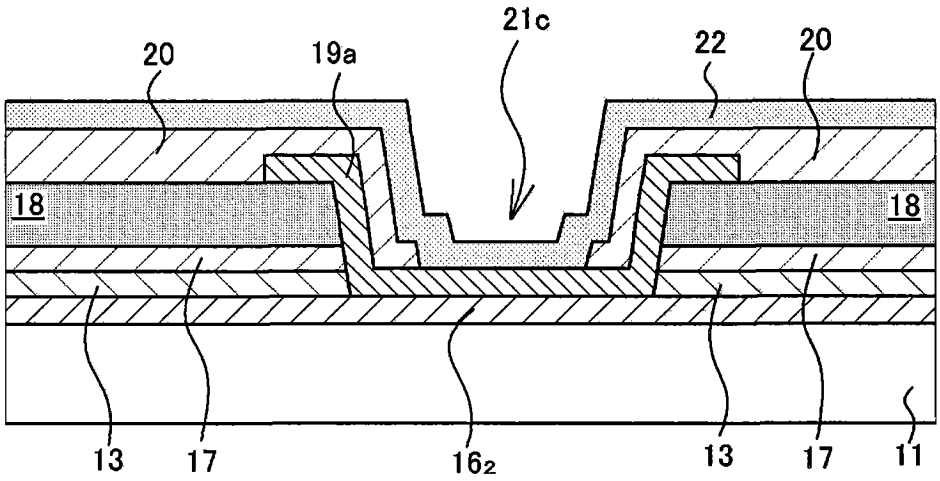

20
19a
21c
22
20
18
18
13
17
16₂
13
17
11

图 8

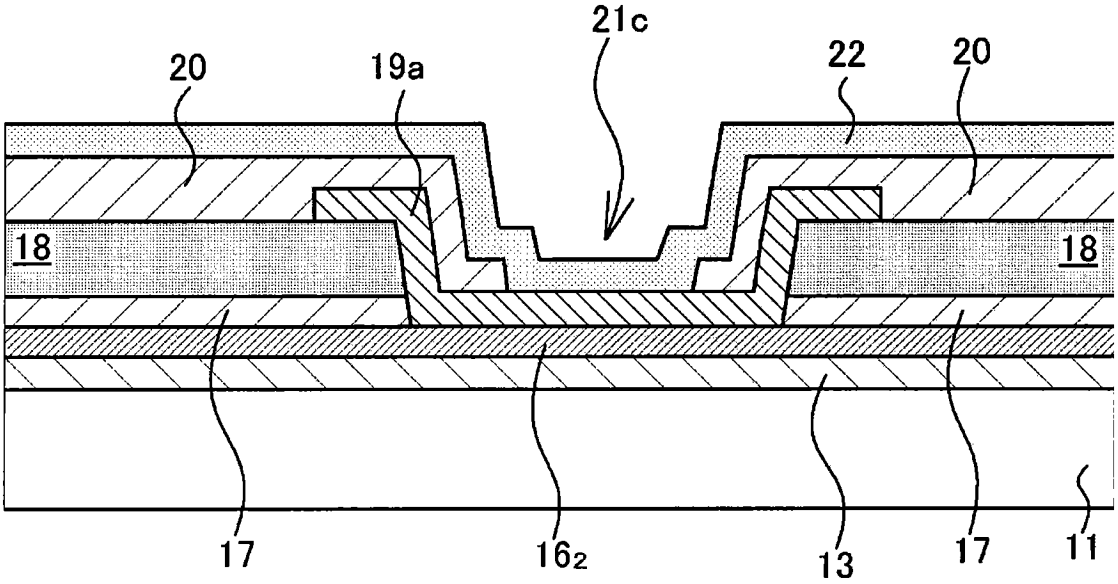

21c
20
19a
22
20
18
18
17
16₂
13
17
11

图 9

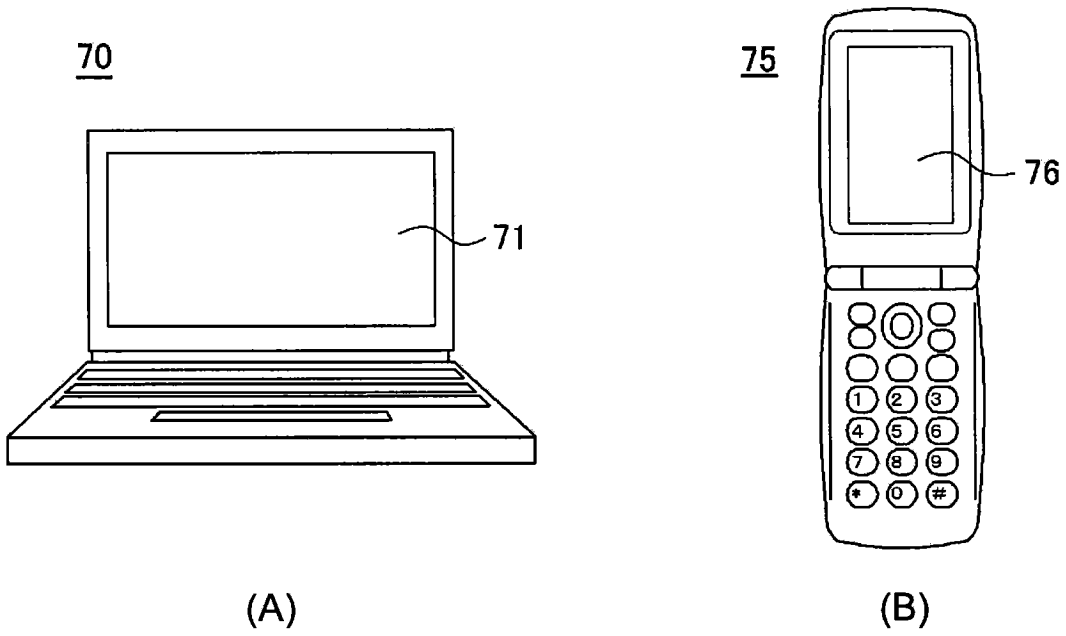
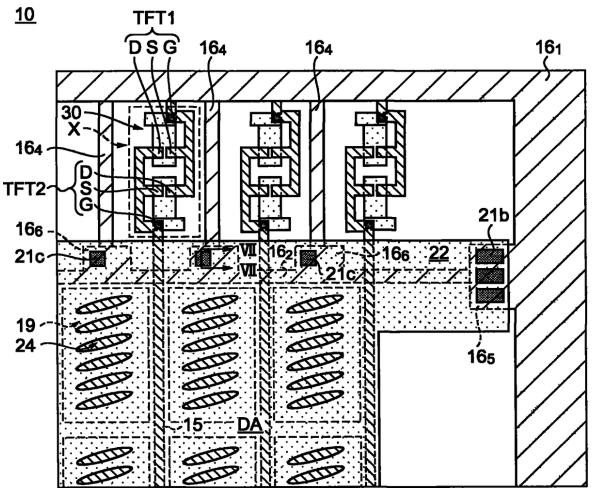


图 10

专利名称(译)	液晶显示装置及电子设备		
公开(公告)号	CN101609234B	公开(公告)日	2011-08-03
申请号	CN200810161454.1	申请日	2008-09-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生映像元器件有限公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	金子英树 堀口正宽 小林修		
发明人	金子英树 堀口正宽 小林修		
IPC分类号	G02F1/1362		
CPC分类号	G02F1/134309 G02F1/1368 G02F2201/121 G02F2201/123 H01L27/124		
审查员(译)	陈俊		
优先权	2007257177 2007-10-01 JP 2008156290 2008-06-16 JP		
其他公开文献	CN101609234A		
外部链接	Espacenet SIPO		

摘要(译)

本发明目的在于提供一种串扰少、显示画质良好、视角宽的液晶显示装置及电子设备。一种液晶显示装置，包括夹持了液晶层的一对透明基板，其中，在一对透明基板中的一个透明基板的液晶层侧包括：多个扫描线(12)及多个信号线(15)，在显示区域DA上被配置为矩阵状；作为第一电极的下电极(19)，形成于每个由扫描线(12)及信号线(15)划分的像素区域；作为第二电极的上电极(22)，隔着绝缘膜形成在下电极(19)上、至少横跨并形成在显示区域DA；以及公用配线(161)，形成于显示区域DA的外侧，其中，上电极(22)通过沿显示区域DA的至少一边形成的例如第一低电阻配线(162)与公用配线(161)电连接。