

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710091178.1

[43] 公开日 2007年10月17日

[11] 公开号 CN 101055388A

[22] 申请日 2007.4.12

[21] 申请号 200710091178.1

[30] 优先权

[32] 2006.4.12 [33] KR [31] 10-2006-0033355

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 尹相弼

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 梁 挥

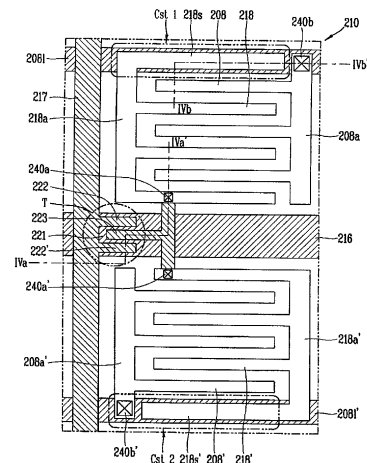
权利要求书 4 页 说明书 14 页 附图 12 页

[54] 发明名称

共平面开关模式液晶显示器件及其制造方法

[57] 摘要

本发明提供公开了一种共平面开关 (IPS) 模式的液晶显示器件 (LCD) 及其制造方法。在像素区域的上下部分形成公共线以减小公共线的电阻, 并且在像素区域的中心形成栅线以将该像素区域划分为两个区域, 在两个区域中, 像素电极连接线和公共电极连接线十字交叉设置, 从而由于寄生电容偏差提高了亮度特性。



- 1、一种共平面开关模式的液晶显示器件的制造方法，包括：
提供第一基板和第二基板；
在所述第一基板上形成栅极和栅线，并且在所述栅线的上侧和下侧分别形成上公共线和下公共线；
在所述第一基板上形成有源图案以及源极和漏极，并且形成与所述栅线交叉的数据线，从而限定出上像素区域和下像素区域；
在所述第一基板上形成第二绝缘膜；
在所述上像素区域处形成多个上公共电极和多个上像素电极，并且在所述下像素区域处形成多个下公共电极和多个下像素电极；以及
粘结所述第一基板和第二基板。
- 2、根据权利要求1所述的方法，其特征在于，所述上公共线和下公共线平行于所述栅线设置。
- 3、根据权利要求1所述的方法，其特征在于，所述栅极形成部分所述栅线。
- 4、根据权利要求1所述的方法，其特征在于，所述源极包括形成为“ \sqsubset ”型沟道形状的上源极和下源极两个部分，并且所述漏极设置在两者之间。
- 5、根据权利要求1所述的方法，其特征在于，所述公共电极和像素电极平行于所述栅线设置。
- 6、根据权利要求1所述的方法，其特征在于，所述公共电极和像素电极相对于所述栅线以特定角度 Θ 倾斜设置。
- 7、根据权利要求6所述的方法，其特征在于，所述公共电极和像素电极相对于所述栅线在 $0 < \Theta < 45^\circ$ 的范围内倾斜设置。
- 8、根据权利要求1所述的方法，其特征在于，所述公共电极和像素电极彼此平行设置。
- 9、根据权利要求1所述的方法，其特征在于，还包括：
去除所述第二绝缘膜的特定区域以形成暴露出部分所述漏极的第一上接触孔和第一下接触孔。
- 10、根据权利要求9所述的方法，其特征在于，所述漏极和所述上像素电极通过所述第一上接触孔电连接，并且所述漏极和所述下像素电极通过所述第

一下接触孔电连接。

11、根据权利要求1所述的方法，其特征在于，还包括：

形成连接所述多个上像素电极的第一上连接线，以及连接所述多个下像素电极的第一下连接线。

12、根据权利要求11所述的方法，其特征在于，还包括：

去除所述第一绝缘膜和第二绝缘膜的特定区域以形成暴露出部分所述上公共线的第二上接触孔和暴露出部分所述下公共线的第二下接触孔。

13、根据权利要求12所述的方法，其特征在于，还包括：

形成通过所述第二上接触孔与所述上公共线电连接的第二上连接线，以及通过所述第二下接触孔与所述下公共线电连接的第二下连接线。

14、根据权利要求13所述的方法，其特征在于，所述第一连接线和第二连接线平行于所述数据线设置。

15、根据权利要求13所述的方法，其特征在于，所述第一上连接线和第一下连接线以及所述第二上连接线和第二下连接线相对于所述上像素区域和下像素区域十字交叉设置。

16、根据权利要求13所述的方法，其特征在于，所述第一上连接线和第二上连接线分别形成于所述上像素区域的左侧和右侧，并且所述第二下连接线和第一下连接线分别形成于所述下像素区域的左侧和右侧。

17、根据权利要求13所述的方法，其特征在于，所述第二上连接线和第一上连接线分别形成于所述上像素区域的左侧和右侧，并且所述第一下连接线和第二下连接线分别形成于所述下像素区域的左侧和右侧。

18、根据权利要求1所述的方法，其特征在于，还包括：

形成与部分所述上公共线重叠的上存储电极，并且在两者之间设置有所述第一绝缘膜或所述第一绝缘膜和第二绝缘膜，从而形成第一存储电容。

19、根据权利要求1所述的方法，其特征在于，还包括：

形成与部分所述下公共线重叠的下存储电极，并且在两者之间设置有所述第一绝缘膜或所述第一绝缘膜和第二绝缘膜，从而形成第二存储电容。

20、一种共平面开关模式液晶显示器件，包括：

在第一基板上的栅极和栅线，以及分别在所述栅线上侧和下侧的上公共线和下公共线；

在所述第一基板上的第一绝缘膜；

在所述第一基板上的有源图案；

在所述基板上的源极和漏极，以及与所述栅线交叉以限定出上像素区域和下像素区域的数据线；

在所述第一基板上的第二绝缘膜；

在所述上像素区域处的多个上公共电极和多个上像素电极，以及在所述下像素区域处的多个下公共电极和多个下像素电极；

相对于所述上像素区域和下像素区域处十字交叉设置的第一上连接线和第一下连接线以及第二上连接线和第二下连接线；以及

与所述第一基板粘结的第二基板。

21、根据权利要求20所述的液晶显示器件，其特征在于，所述上公共线和下公共线平行于所述栅线设置。

22、根据权利要求20所述的液晶显示器件，其特征在于，所述源极包括上源极和下源极两个部分，并且所述漏极设置在两者之间，从而形成沟道形状。

23、根据权利要求20所述的液晶显示器件，其特征在于，所述公共电极和像素电极平行于所述栅线设置。

24、根据权利要求20所述的液晶显示器件，其特征在于，所述公共电极和像素电极相对于所述栅线以特定角度 Θ 倾斜设置。

25、根据权利要求24所述的液晶显示器件，其特征在于，所述公共电极和像素电极相对于所述栅线在 $0 < \Theta < 45^\circ$ 的范围内倾斜设置。

26、根据权利要求20所述的液晶显示器件，其特征在于，所述公共电极和像素电极彼此平行设置。

27、根据权利要求20所述的液晶显示器件，其特征在于，还包括：

在所述第二绝缘膜的特定区域处并暴露出部分所述漏极的第一上接触孔和第一下接触孔。

28、根据权利要求27所述的液晶显示器件，其特征在于，所述漏极和所述上像素电极通过所述第一上接触孔电连接，并且所述漏极和所述下像素电极通过所述第一下接触孔电连接。

29、根据权利要求20所述的液晶显示器件，其特征在于，所述多个上像素电极与第一上连接线相连接，以及所述多个下像素电极与第一下连接线相连

接。

30、根据权利要求20所述的液晶显示器件，其特征在于，所述第一连接线和第二连接线平行于所述数据线设置。

31、根据权利要求20所述的液晶显示器件，其特征在于，所述第一上连接线和第二上连接线分别形成于所述上像素区域的左侧和右侧，并且所述第二下连接线和第一下连接线分别形成于所述下像素区域的左侧和右侧。

32、根据权利要求20所述的液晶显示器件，其特征在于，所述第二上连接线和第一上连接线分别形成于所述上像素区域的左侧和右侧，并且所述第一下连接线和第二下连接线分别形成于所述下像素区域的左侧和右侧。

共平面开关模式液晶显示器件及其制造方法

技术领域

本发明涉及共平面开关模式液晶显示器件（LCD）及其制造方法，更具体地涉及能够通过提高亮度特性而改善图像质量并且也能够减小公共线电阻的共平面开关（IPS）模式 LCD 及其制造方法。

背景技术

随着消费者对信息显示兴趣的增长以及对便携（移动）信息设备需求的增加，既轻且薄的平面显示器（FPD）的研发和商业化也在增长。

在 FPD 中，液晶显示器件（LCD）是使用液晶分子的光学各向异性来显示图像的器件。LCD 器件展示了良好的分辨率和色彩及图像质量，所以其广泛地应用于笔记本电脑或桌面监视器等。

LCD 包括滤色片基板、阵列基板以及形成在该滤色片基板和阵列基板之间的液晶层。

滤色片基板包括滤色片，该滤色片包括实现红、绿和蓝色的多个子滤色片，用于划分该子滤色片并阻止通过液晶层的光透射的黑矩阵，以及用于对液晶层施加电压的透明的公共电极。

阵列基板包括垂直和水平排列以限定出多个像素区域的栅线和数据线、形成于栅线和数据线各自交叉处的开关元件 TFT，以及形成于像素区域的像素电极。

滤色片基板和阵列基板通过形成于图像显示区域的密封剂（未图示）以相对的方式粘结，从而形成液晶面板，并且滤色片基板和阵列基板的粘结通过形成于滤色片基板或阵列基板上的粘结键（attachment key）完成。

上述 LCD 为其中向列液晶分子在与基板垂直的方向上驱动的扭曲向列（TN）型 LCD，其缺点在于其视角非常窄。这是由于当对液晶显示面板施加电压时，已水平对准基板的液晶分子基本上在与基板垂直的方向上对准的液晶分子的折射各向异性造成。

因此，提出了其中液晶分子在水平方向上对准基板的共平面开关（IPS）模式 LCD，以下将对其进行描述。

图1为普通 IPS 模式 LCD 的部分阵列基板的平面图。实际上，在阵列基板上形成有 N 条栅线和 M 条数据线以彼此交叉从而限定出 $M \times N$ 个像素，而为了简要，图中仅示出一个像素。

图2为沿图1中阵列基板的 I-I' 线提取的截面图，其中一起示出了该阵列基板与与该阵列基板粘结的滤色片基板。

如图1和2所示，在透明的阵列基板10上垂直和水平地形成有栅线16和数据线17，从而限定出像素区域，并且开关元件 TFT（T）形成于栅线16和数据线17的交叉处。

TFT（T）包括与栅线16相连接的栅极21、与数据线17相连接的源极22以及通过像素电极线18I 与像素电极18相连接的漏极23。TFT 还包括用于将栅极21和源极22、漏极23绝缘的第一绝缘膜15a，以及用于通过施加给栅极21的栅电压在源极22和漏极23之间形成导电沟道的有源图案24。

为了参考，附图标记25表示用于在有源图案24的源、漏区域和源极22、漏极23之间进行欧姆接触的欧姆接触层。

在像素区域中，公共线8I 和存储电极18s 设置在与栅线16平行的方向上，并且多个公共电极8和多个像素电极18设置在与数据线17平行的方向上并产生共平面电场90以对液晶分子30进行开关转换。

该多个公共电极8与栅线16同时形成并且与公共线8I 相连接，并且该多个像素电极18与数据线17同时形成并且与像素电极线18I 和存储电极18s 相连接。

与像素电极线18I 相连接的像素电极18通过像素电极线18I 与 TFT（T）的漏极23电连接。

存储电极18s 与部分下公共线8I 重叠并与设置在两者之间的第一绝缘膜15a 形成存储电容 Cst。

在透明滤色片基板5上，形成有防止向 TFT（T）漏光的黑矩阵6、栅线16、数据线17以及用于实现红、绿和蓝色的滤色片7。

用于确定液晶分子30的初始排列方向的定向膜（未图示）涂覆在阵列基板10和滤色片基板5相对表面上。

在具有该结构的普通的共平面模式 LCD 中，在相同的阵列基板10上形成

有公共电极8和像素电极18以产生共平面电场，从而可提高视角。

然而，由于由非透明材料制成的公共电极8和像素电极18设置在用于图像显示的显示区域，孔径比降低，从而降低了亮度。

另外，由于数据线17和像素电极18之间的信号干扰，共平面电场不能正常地在像素区域中形成，所以，为了防止该缺陷，可增加与数据线17相邻的公共电极8的线宽，然而这进一步降低了孔径比。

发明内容

因此，为了解决上述问题，已构思在此描述的各种特征。本实施方式的技术方案提供了一种共平面开关（IPS）模式液晶显示器件（LCD）及其制造方法，其通过在与数据线垂直的方向上形成公共电极和像素电极，可减小在数据线和像素电极之间产生的寄生电容。

本实施方式的另一技术方案提供了一种 IPS 模式 LCD 器件及其制造方法，其通过使用透明导电材料形成公共电极和像素电极可提高孔径比。

本实施方式的再一技术方案提供了一种 IPS 模式 LCD 器件及其制造方法，其可以减小在数据线和像素电极之间产生的寄生电容的左右偏差。

本实施方式的再一技术方案提供了一种 IPS 模式 LCD 器件及其制造方法，其通过在像素区域的上下部分都形成公共线，可以减小公共线的电阻。

本实施方式的再一技术方案提供了一种 IPS 模式 LCD 器件及其制造方法，其通过增加薄膜晶体管的沟道宽度（W）可提高导通电流特性。

本说明书提供了一种共平面开关模式的液晶显示器件的制造方法，包括：提供第一基板和第二基板；在所述第一基板上形成栅极和栅线，并且在所述栅线的上侧和下侧分别形成上公共线和下公共线；在所述第一基板上形成有源图案以及源极和漏极，并且形成与所述栅线交叉的数据线，从而限定出上像素区域和下像素区域；在所述第一基板上形成第二绝缘膜；在所述上像素区域处形成多个上公共电极和多个上像素电极，并且在所述下像素区域处形成多个下公共电极和多个下像素电极；以及粘结所述第一基板和第二基板。

本说明书还提供了一种共平面开关（IPS）模式液晶显示器件（LCD），包括：在第一基板上的栅极和栅线，以及分别在所述栅线上侧和下侧的上公共线和下公共线；在所述第一基板上的第一绝缘膜；在所述第一基板上的有源图案；

在所述基板上的源极和漏极,以及与所述栅线交叉以限定出上像素区域和下像素区域的数据线;在所述第一基板上的第二绝缘膜;在所述上像素区域处的多个上公共电极和多个上像素电极,以及在所述下像素区域处的多个下公共电极和多个下像素电极;相对于所述上像素区域和下像素区域处十字交叉设置的第一上连接线和第一下连接线以及第二上连接线和第二下连接线;以及与所述第一基板粘结的第二基板。

本发明前述及其它目的、特征、技术方案和优点通过以下结合附图对本发明的详细说明将更加显而易见。

附图说明

包含用来提供本发明进一步理解并结合进来组成本申请一部分的附图,其示出了本发明的实施方式,并和与说明书一起用于解释本发明的原理。附图中:

图1为普通共平面开关(IPS)模式液晶显示器(LCD)的部分阵列基板的平面图;

图2为该普通IPS模式LCD结构的横截面图;

图3为根据本发明第一实施方式的IPS模式LCD的部分阵列基板的平面图;

图4为根据本发明第二实施方式的IPS模式LCD的部分阵列基板的平面图;

图5A到5D为沿图4中IVa-IVa'线和IVb-IVb'线提取的顺序示出阵列基板制造工序的横截面图;

图6A到6D为顺序示出图4中阵列基板的制造工序的平面图;

图7A到7E为详细示出图5B和图6B中第二掩模工序的横截面图;

图8为根据本发明第三实施方式的IPS模式LCD的部分阵列基板的平面图;

图9为根据本发明第四实施方式的IPS模式LCD的部分阵列基板的平面图;

具体实施方式

下面将参考附图详细描述共平面开关（IPS）模式液晶显示器件（LCD）及其制造方法。

图3为根据本发明第一实施方式的 IPS 模式 LCD 的部分阵列基板的平面图。实际上，在阵列基板上形成有 N 条栅线和 M 条数据线并彼此交叉从而限定出 M×N 个像素，而为了简要，图中仅示出一个像素。

如图所示，在本发明的第一实施方式中，在阵列基板110上垂直和水平地形成有栅线116和数据线117，从而限定出像素区域，并且开关元件（TFT）（T）形成于栅线116和数据线117的交叉处。

TFT（T）包括形成部分栅线116的栅极121、与数据线117相连接的一对源极122和122' 以及通过第一连接线118a 与像素电极118相连接的漏极123。TFT（T）还包括用于将栅极121和源极122和122'、漏极123绝缘的第一绝缘膜（未图示），以及用于通过施加给栅极121的栅电压在源极122和122' 以及漏极123之间形成导电沟道的有源图案（未图示）。

如上所述，源极122和122' 形成为“C”型的沟道形状，并且漏极123位于两者之间以增加 TFT 的沟道宽度。因此，可提高 TFT 的导通电流特性。

在像素区域的上侧，基本上与栅线116平行地形成有公共线108I 和存储电极118，并且在该显示区域中，交替形成产生共平面电场的多个公共电极108和像素电极118。在这种情况下，公共线108I 和存储电极118基本上与栅线116平行设置。

多个像素电极118与基本上平行于数据线117设置的第一连接线118a 相连接，并且该多个公共电极108与基本上平行于数据线117设置的第二连接线108a 相连接。也就是说，在像素区域的左边，多个像素电极118与基本上平行于数据线117设置的第一连接线118a 相连接，而在像素区域的右边，该多个公共电极108与基本上平行于数据线117设置的第二连接线108a 相连接。

第一连接线118a 通过形成于第二绝缘膜（未图示）的第一接触孔140a 与部分漏极123电连接，并且第二连接线108a 通过形成于第一绝缘膜和第二绝缘膜的第二接触孔140b 与公共线108I 电连接。

在本发明的第一实施方式中，第一连接线118a 形成在像素区域的左侧，而第二连接线108a 形成在像素区域的右侧，但是并非限于此，在本发明中，第一连接线118a 可形成在像素区域的右侧，而第二连接线108a 可形成在像素区

域的左侧。

部分公共线108I 与部分存储电极118s 重叠，并且两者之间设置有第一绝缘或第一和第二绝缘膜，从而形成存储电容 Cst。存储电容用于直到提供下一信号之前恒定保持施加给液晶电容的电压。

存储电容在保持信号的同时，具有稳定灰度级表现并且减少闪烁和残留图像的效果。

在根据本发明第一实施方式的 IPS 模式 LCD 中，因为公共电极108和像素电极118基本上与数据线117垂直形成，所以可减少数据线103和像素电极118之间的信号干扰。

另外，因为公共电极108和像素电极118由透明导电材料制成，所以可相对于现有技术提高孔径比。

并且，因为公共电极108和像素电极118形成于相同的平面，可以产生并且施加给公共电极108和像素电极118之间的液晶层比现有技术更强的共平面电场。因为液晶层中的液晶分子通过该较强的共平面电场可以更快地开关转换，所以可更容易地显示移动图像等。

在根据本发明的 IPS 模式 LCD 中，用于连接像素电极的第一连接线118a 仅形成于像素区域的左侧或右侧，所以其仅受到相应像素的数据线117或相邻像素的数据线的信号的影响。

以下将参照附图描述根据本发明第二实施方式的 IPS 模式 LCD，其中用于连接像素电极的第一连接线和用于连接公共电极的第二连接线在像素区域的上下两个区域处交叉设置，从而不会由相应像素的数据线或相邻像素的数据线完全影响第一和第二连接线，而仅由它们的一半影响，从而改善了亮度变化。

图4为根据本发明第二实施方式的 IPS 模式 LCD 的部分阵列基板的平面图。实际上，在阵列基板上形成有 N 条栅线和 M 条数据线并彼此交叉从而限定出 M×N 个像素，而为了简要，图中仅示出一个像素。

如图所示，在本发明的第二实施方式中，在阵列基板210上垂直和水平地形成有栅线216和数据线217，从而限定出像素区域，并且开关元件 (TFT) (T) 形成于栅线216和数据线217的交叉处。

栅线216形成于像素区域的中心，并将像素区域划分为上下两个区域。

TFT (T) 包括形成部分栅线216的栅极221、与数据线217相连接的一对源极222和222' 以及通过第一连接线218a 和218a' 与像素电极218和218' 相连接的漏极223。TFT (T) 还包括用于将栅极221和源极222和222' 、漏极223绝缘的第一绝缘膜(未图示), 以及用于通过施加给栅极221的栅电压在源极222和222' 以及漏极223之间形成导电沟道的有源图案(未图示)。

与如上所述的本发明的第一实施方式类似的, 源极222和222' 形成为“C”型的沟道形状, 并且漏极223位于两者之间以增加 TFT 的沟道宽度 (W)。结果, 可提高 TFT 的导通电流特性。

在由栅线216划分为两个区域的像素区域的上下侧, 形成有基本上与栅线216平行的公共线208I 和208I' 以及存储电极218s 和218s' 。另外, 在该像素区域中, 交替形成有产生共平面电场的多个公共电极208和208' 以及像素电极218和218' 。

在这种情况下, 公共电极208和208' 以及像素电极218和218' 基本上与栅线216平行设置。

在本发明的第二实施方式中, 因为公共线208I 和208I' 形成于像素区域的上下部分, 所以实质上增加了公共线208I 和208I' 的线宽从而减小了公共线208I 和208I' 的电阻。

多个像素电极218和218' 与基本上平行于数据线217设置的第一连接线218a 和218a' 相连接, 并且该多个公共电极208和208' 与基本上平行于数据线217设置的第二连接线208a 和208a' 相连接。

在本发明的第二实施方式中, 用于连接像素电极的第一连接线218a 和218a' 和用于连接公共电极的公共线208a 和208a' 在像素区域的上下部分处十字交叉设置。也就是说, 上像素电极218与基本上平行于数据线217设置的位于像素区域左边的第一上连接线218a 相连接, 而下像素电极218' 与基本上平行于数据线217设置的位于像素区域右边的第一下连接线218a' 相连接。上公共电极208与基本上平行于数据线217设置的位于像素区域右边的第二上连接线208a 相连接, 而下公共电极208' 与基本上平行于数据线217设置的位于像素区域左边的第二下连接线208a' 相连接。

因为栅线216形成于像素区域的中心并将像素区域划分为上下两个区域, 并且用于连接像素电极的第一连接线218a 和218a' 和用于连接公共电极的第

二公共线208a和208a'相对于两个划分区域十字交叉设置,所以可以减小左和右寄生电容的偏差。结果,可提高LCD的亮度变化。也就是说,相对于现有技术而言,第一连接线218a和218a'以及第二连接线208a和208a'不会由相应像素的数据线或相邻像素的数据线完全影响,而仅由它们的一半影响,从而改善了亮度特性。

第一上连接线218a和第一下连接线218a'通过分别形成于第二绝缘膜(未图示)的第一上接触孔240a和第一下接触孔240a'与部分漏极223电连接,并且第二上连接线208a和第二下连接线208a'通过分别形成于第一和第二绝缘膜的第二上接触孔240b和第二下接触孔240b'与上公共线208I和下公共线208I'电连接。

部分上公共线208I与部分上存储电极218s重叠,并且两者之间设置有第一绝缘膜或第一和第二绝缘膜,从而形成第一存储电容Cst1,并且部分下公共线208I'与部分下存储电极218s'重叠,并且两者之间设置有第一绝缘膜或第一和第二绝缘膜,从而形成第二存储电容Cst2。

图5A到5D为沿图4中IVa-IVa'线和IVb-IVb'线提取的顺序示出阵列基板制造工序的横截面图,并且图6A到6D为顺序示出图4中阵列基板的制造工序的平面图。

如图5A到6A所示,栅极221、栅线216以及公共线208I和208I'形成于由诸如玻璃的透明材料制成的基板210上。

在这种情况下,通过在基板210的整个表面上沉积第一导电膜并通过光刻工序(第一掩模工序)对其进行构图形成栅极221、栅线216以及公共线208I和208I'。

在此,第一导电膜可由诸如铝(AL)、铝合金、钨(W)、铜(Cu)、铬(Cr)和钼(Mo)等的低电阻不透明导电材料制成。另外,栅极221、栅线216以及公共线208I和208I'也可通过堆叠两个或更多低电阻导电材料形成为多层结构。

在这种情况下,栅极221形成部分栅线216,并且形成在像素区域上下部分的上下公共线208I和208I'可形成为与栅线216基本上平行。

接下来,如图5B和6B所示,在已形成栅线216以及公共线208I和208I'的基板210的整个表面上顺序沉积第一绝缘膜215a、非晶硅薄膜、n+非晶硅薄

膜以及第二导电膜，并且通过使用光刻工序（第二掩模工序）对非晶硅薄膜、n+非晶硅薄膜以及第二导电膜进行有选择地构图以形成由非晶硅薄膜构成的有源图案224'，以及同时在栅极221上部的一对源极222和222'以及漏极223。

由n+非晶硅薄膜构成并允许下有源图案224'、源极222、222'以及漏极223的特定区域进行欧姆接触的欧姆接触层225n以与源极222、222'以及漏极223相同的形状进行构图而形成。在这种情况下，部分源极222、222'与交叉栅线216以限定出像素区域的数据线217相连接。

以下将参照附图描述，在本发明的第二实施方式中，通过使用窄缝（衍射）掩模或半色调掩模的单个掩模工序（第二掩模工序）同时形成有源图案224'、源极222、222'以及漏极223。

图7A到7E为详细示出图5B和图6B中第二掩模工序的横截面图。

如图7A所示，在已经形成栅极221、栅线216以及公共线208I和208I'的基板210的整个表面上顺序沉积第一绝缘膜215a、非晶硅薄膜224、n+非晶硅薄膜225以及第二导电膜250。

在这种情况下，第二导电膜250可由诸如铝、铝合金、钨、铜、铬、钼以及钼合金等的低电阻不透明导电材料制成。

此后，在基板210的整个表面上形成由诸如光刻胶的感光材料构成的感光膜270，通过窄缝掩模（或半色调掩模）280将光可选择地照射到该基板210上。

在本发明第二实施方式中使用的窄缝掩模280包括允许照射的光完全透过的透射区（I）、仅允许某些光透过并阻止剩余光透过的窄缝区（II）以及完全阻止该照射光的遮蔽区（III）。只有透过窄缝掩模280的光可以照射到感光膜270上。

随后，如图7B所示，当对已经通过窄缝掩模280曝光的感光膜270进行显影时，具有特定厚度的感光膜图案270a到270d保留在由遮蔽区（III）和窄缝区（II）完全阻止或部分阻止光的区域处，并且全部去除光完全透过的透射区（I）处的感光膜以暴露出第二导电膜230的表面。

这时，形成于遮蔽区（III）处的感光膜图案270a到270c厚于通过窄缝区（II）形成的第四感光膜图案270d。另外，全部去除光完全透过的透射区（I）处的感光膜。这是由于使用了正型光刻胶，但不限于此，本发明中也可使用负型光刻胶。

此后，如图7C所示，通过使用因此形成的感光膜图案270a到270d作为掩模有选择地去除下非晶硅薄膜224、n+非晶硅薄膜225以及第二导电膜250，从而在栅线221的特定上部形成由非晶硅薄膜构成的有源图案224'，并且同时在与栅线216交叉的区域处形成由第二导电膜构成的数据线217。

这时，在有源图案224'的上部已经构图为与有源图案224'相同形状的n+非晶硅薄膜以及第二导电膜形成第一n+非晶硅薄膜图案225'以及第二导电膜图案250'。在数据线217的下部，形成有由非晶硅薄膜以及n+非晶硅薄膜构成的非晶硅薄膜图案224''以及第二n+非晶硅薄膜图案225''，并且构图为与数据线217相同的形状。

此后，进行灰化工序以去除感光膜图案270a到270d。随后，如图7D所示，完全去除有源图案224'的特定的上部，也就是，对窄缝区(II)处施加窄缝曝光的第四感光膜图案，从而暴露出第二导电膜图案250'的表面。

在这种情况下，通过仅去除与遮蔽区(III)对应的特定区域处的第四感光膜的厚度，将第一到第三感光膜图案保留为第五到第七感光膜图案270a'到270c'。

随后，如图7E所示，通过使用保留的第五到第七感光膜图案270a'到270c'对位于有源图案224'和第一n+非晶硅薄膜图案的上部特定区域(也即，沟道区域)处的第二导电膜图案进行有选择地蚀刻，从而在栅极221的上部形成由第二导电膜构成的一对源极222和222'以及漏极223。

在这种情况下，形成在有源图案224'上的第一n+非晶硅薄膜图案已经根据源极222和222'以及漏极223的形状进行构图，从而形成用于允许有源图案224'、源极222和222'以及漏极223进行欧姆接触的欧姆接触层225n。

接下来，如图5C和6C所示，在已经形成有源图案224'、源极222和222'以及漏极223的基板210上形成第二绝缘膜215b，并且通过使用光刻工序(第三掩模工序)去除部分第二绝缘膜215b，从而形成暴露出部分漏极223的上第一下接触孔240a和240a'，并且去除部分第一和第二绝缘膜215a和215b，从而形成上第二下接触孔240b和240b'。

并且随后，如图5D和6D所示，在基板210的整个表面上沉积第三导电膜并随后通过使用光刻工序(第四掩模工序)有选择的构图，从而形成由该第三导电膜构成的多个公共电极208和208'、像素电极218和218'、第一连接线

218a 和218a'、第二连接线208a 和208a' 以及存储电极218s 和218s'。

在这种情况下,第三导电膜可以由诸如氧化铟锡(ITO)或氧化铟锌(IZO)的透明导电材料构成。

像素电极218和218' 通过第一接触孔240a 和240a' 与漏极223电连接,并且第二连接线208a 和208a' 通过第二接触孔240b 和240b' 与公共线208I 和208I' 电连接。

在此,公共电极208和208' 以及像素电极218和218' 与栅线216基本平行设置,并且第一连接线218a 和218a' 以及第二连接线208a 和208a' 与数据线217基本平行设置。多个像素电极218和218' 与第一连接线218a 和218a' 相连接,并且多个公共电极208和208' 与第二连接线208a 和208a' 相连接。

上存储电极218s 与部分上公共线208I 重叠,并且第一和第二绝缘膜215a 和215b 设置在两者之间,从而形成第一存储电容 Cst1,并且下存储电极218s' 与部分下公共线208I' 重叠,并且第一和第二绝缘膜215a 和215b 设置在两者之间,从而形成第二存储电容 Cst2。

因此形成的阵列基板210通过形成于图像显示区域的边缘部分的密封剂(未图示)与滤色片基板(未图示)粘结,以形成液晶显示面板,并且在这种情况下,阵列基板210和滤色片基板的粘结通过形成于滤色片基板和阵列基板210的粘结键(未图示)完成。

在本发明第二实施方式的 IPS 模式 LCD 中,第一上和第二连接线形成于像素区域的左边和右边,并且第一下和第二连接线形成于像素区域的右边和左边。但是本发明并不限于此,并且只要第一和第二连接线相对于像素区域的上下两个区域十字交叉设置,第一上和第二连接线形成于像素区域的右边和左边,并且第一下和第二连接线形成于像素区域的左边和右边。这将在以下本发明的第三实施方式中详细描述。

图8为根据本发明第三实施方式的 IPS 模式 LCD 的部分阵列基板的平面图。

如图8所示,在本发明的第三实施方式中,在阵列基板310上垂直和水平地形成有栅线316和数据线317,从而限定出像素区域,并且开关元件(TFT)(T)形成于栅线316和数据线317的交叉处。

栅线316形成于像素区域的中心,并将像素区域划分为上下两个区域。

TFT (T) 包括形成部分栅线316的栅极321、与数据线317相连接的一对源极322和322' 以及通过第一连接线318a 和318a' 与像素电极318和318' 相连接的漏极323。TFT (T) 还包括用于将栅极321和源极322和322' 、漏极323绝缘的第一绝缘膜(未图示), 以及用于通过施加给栅极321的栅电压在源极322和322' 以及漏极323之间形成导电沟道的有源图案(未图示)。

在由栅线316划分为两个区域的像素区域的上下侧, 形成有基本上与栅线316平行的公共线308I 和308I' 以及存储电极318s 和318s' 。另外, 在该像素区域中, 交替形成有产生共平面电场的多个公共电极308和308' 以及像素电极318和318' 。在这种情况下, 公共电极308和308' 以及像素电极318和318' 基本上与栅线316平行设置。

多个像素电极318和318' 与基本上平行于数据线317设置的第一连接线318a 和318a' 相连接, 并且该多个公共电极308和308' 与基本上平行于数据线317设置的第二连接线308a 和308a' 相连接。

在本发明的第三实施方式中, 用于连接像素电极的第一连接线318a 和318a' 以及用于连接公共电极的公共线308a 和308a' 在像素区域的上下部分处十字交叉设置。也就是说, 上像素电极318与位于像素区域右边的第一上连接线318a 相连接, 而下像素电极318' 与位于像素区域左边的第一下连接线318a' 相连接。上公共电极308与位于像素区域左边的第二上连接线308a 相连接, 而下公共电极308' 与位于像素区域右边的第二下连接线308a' 相连接。

第一上连接线318a 和第一下连接线318a' 通过分别形成于第二绝缘膜(未图示)的第一上接触孔340a 和第一下接触孔340a' 与部分漏极323电连接, 并且第二上连接线308a 和第二下连接线308a' 通过分别形成于第一和第二绝缘膜的第二上接触孔340b 和第二下接触孔340b' 与上公共线308I 和下公共线308I' 电连接。

部分上公共线308I 与部分上存储电极318s 重叠, 并且两者之间设置有第一绝缘膜或第一和第二绝缘膜, 从而形成第一存储电容 Cst1, 并且部分下公共线308I' 与部分下存储电极318s' 重叠, 并且两者之间设置有第一绝缘膜或第一和第二绝缘膜, 从而形成第二存储电容 Cst2。

在本发明第一到第三实施方式的 IPS 模式 LCD 中, 在像素区域中产生共平面电场的公共电极和像素电极平行于栅线设置, 但是本发明不限于此, 并且

公共电极和像素电极可相对于栅线成一定角度倾斜设置。这将在本发明的第四实施方式中详细描述。

图9为根据本发明第四实施方式的 IPS 模式 LCD 的部分阵列基板的平面图。

如图9所示,在本发明的第四实施方式中,在阵列基板410上垂直和水平地形成有栅线416和数据线417,从而限定出像素区域,并且开关元件(TFT)(T)形成于栅线416和数据线417的交叉处。

栅线416形成于像素区域的中心,并将像素区域划分为上下两个区域。

TFT(T)包括形成部分栅线416的栅极421、与数据线417相连接的一对源极422和422'以及通过第一连接线418a和418a'与像素电极418和418'相连接的漏极423。TFT(T)还包括用于将栅极421和源极422和422'、漏极423绝缘的第一绝缘膜(未图示),以及用于通过施加给栅极421的栅电压在源极422和422'以及漏极423之间形成导电沟道的有源图案(未图示)。

在由栅线416划分为两个区域的像素区域的上下侧,形成有基本上与栅线416平行的公共线408I和408I'以及存储电极418s和418s'。另外,在该像素区域中,交替形成有产生共平面电场的多个公共电极408和408'以及像素电极418和418'。

在这种情况下,公共电极408和408'以及像素电极418和418'以与栅线416成一定角度(Θ)倾斜设置。在此,公共电极408和408'以及像素电极418和418'可以彼此平行设置,并且可在 $0 < \Theta < 45^\circ$ 的范围内倾斜。

虽然未图示,栅线401可以倾斜设置,从而基本平行于公共电极408和408'以及像素电极418和418'。

多个像素电极418和418'与基本上平行于数据线417设置的第一连接线418a和418a'相连接,并且该多个公共电极408和408'与基本上平行于数据线417设置的第二连接线408a和408a'相连接。

与本发明第二实施方式类似的,在本实施方式中,上像素电极418与位于像素区域左边与数据线417基本平行的第一上连接线418a相连接,而下像素电极418'与位于像素区域右边与数据线417基本平行的第一下连接线418a'相连接。上公共电极408与位于像素区域右边与数据线417基本平行的第二上连接线408a相连接,而下公共电极408'与位于像素区域左边与数据线417基本平

行的第二下连接线408a' 相连接。

第一上连接线418a 和第一下连接线418a' 通过分别形成于第二绝缘膜(未图示)的第一上接触孔440a 和第一下接触孔440a' 与部分漏极423电连接, 并且第二上连接线408a 和第二下连接线408a' 通过分别形成于第一和第二绝缘膜的第二上接触孔440b 和第二下接触孔440b' 与上公共线408I 和下公共线408I' 电连接。

部分上公共线408I 与部分上存储电极418s 重叠, 并且两者之间设置有第一绝缘膜或第一和第二绝缘膜, 从而形成第一存储电容 Cst1, 并且部分下公共线408I' 与部分下存储电极418s' 重叠, 并且两者之间设置有第一绝缘膜或第一和第二绝缘膜, 从而形成第二存储电容 Cst2。

在本发明第一到第四实施方式中, 将使用非晶硅薄膜的非晶硅 TFT 作为沟道层的示例, 但是本发明并不限于此, 也可使用多晶硅薄膜的多晶硅 TFT 作为沟道层。

本发明也可应用于使用 TFT 制造的不同的显示器件, 例如, OLED 与驱动晶体管相连接的 OLED (有机发光二极管) 显示器件。

由于本发明可在不偏离其构思或基本特征的情况下以多种形式实施, 所以应该理解上述实施方式除非具体说明, 否则并非由前述说明书的任何细节所限制, 而应该在所附权利要求书所限定的构思和范围内广泛构建, 并且因此所附的权利要求意欲概括落入权利要求边界和范围中的所有变化和修改。

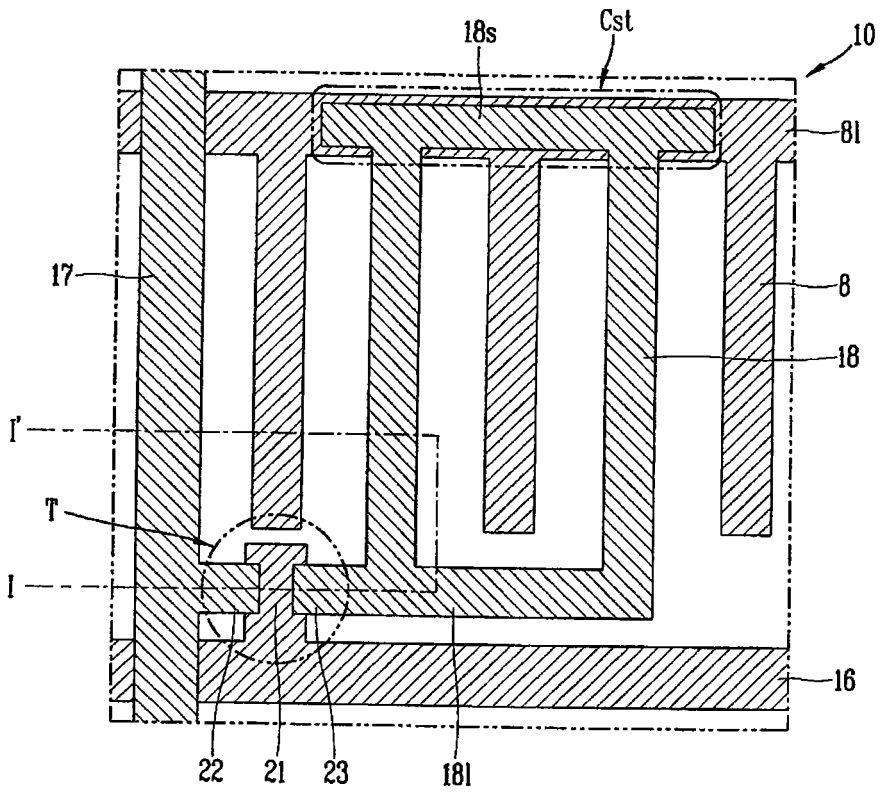


图 1

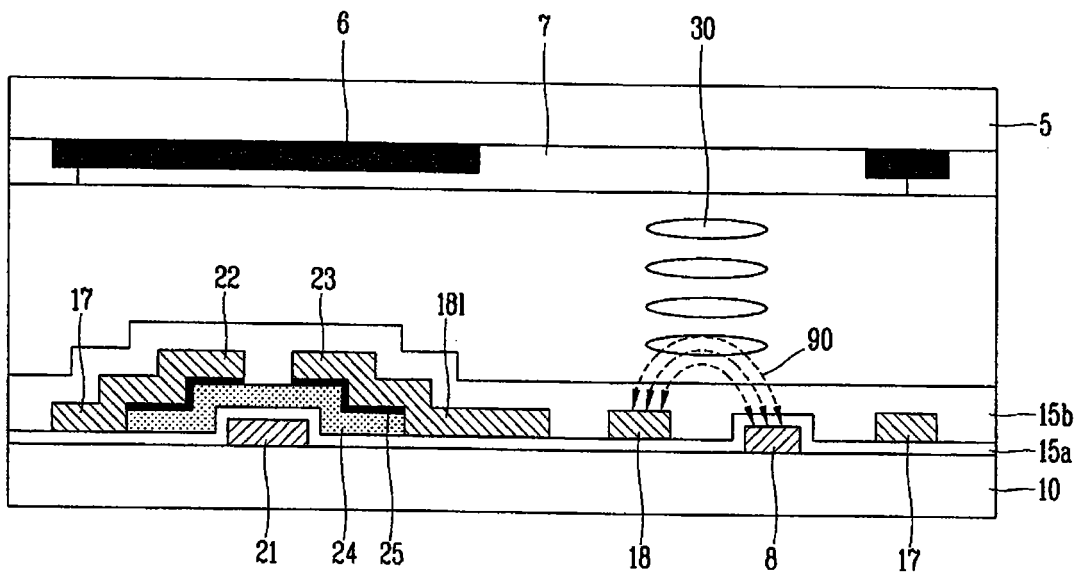


图 2

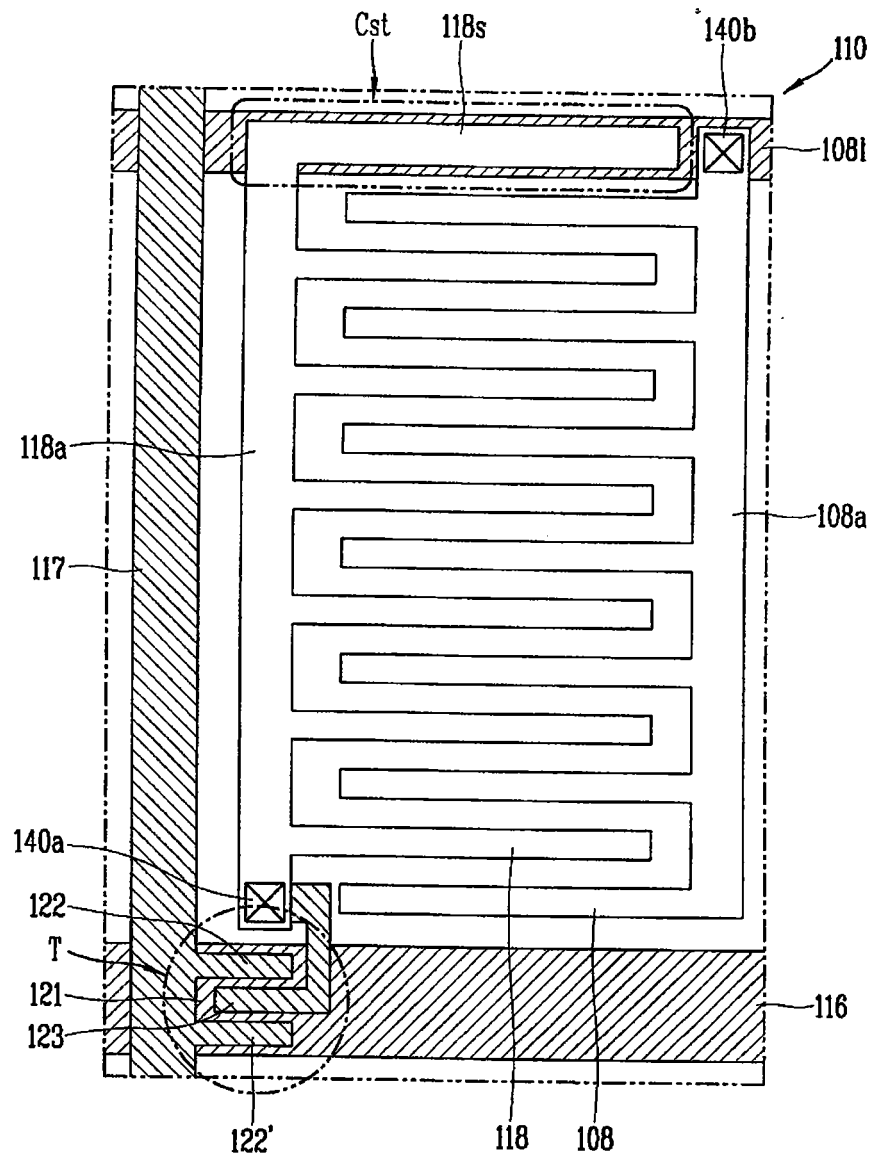


图 3

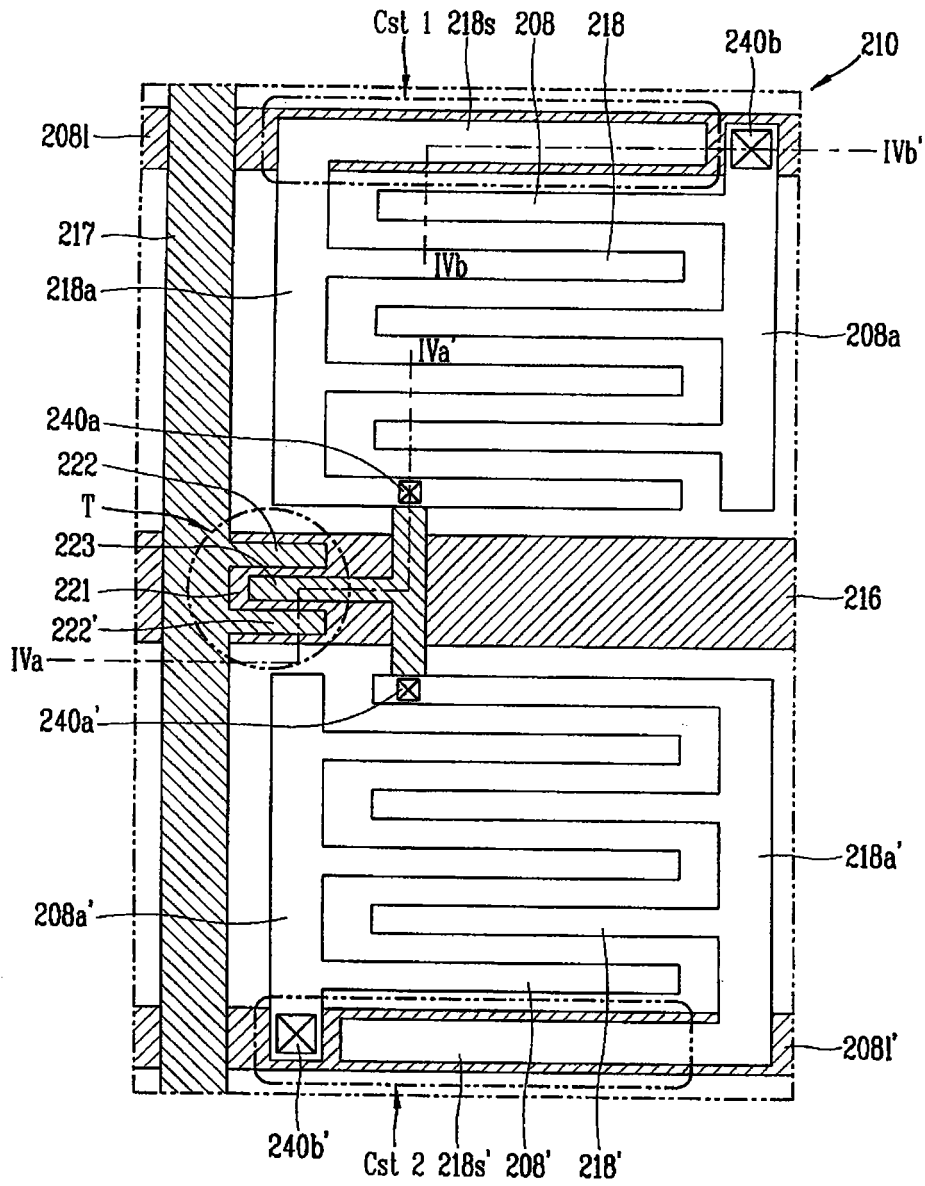


图 4

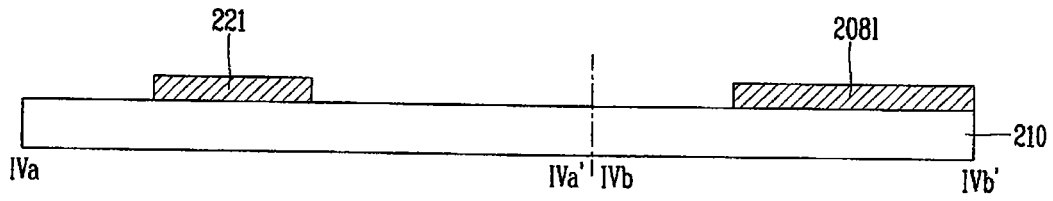


图 5A

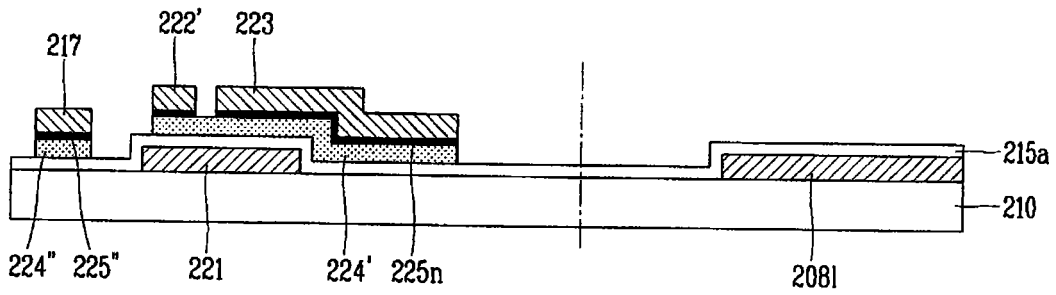


图 5B

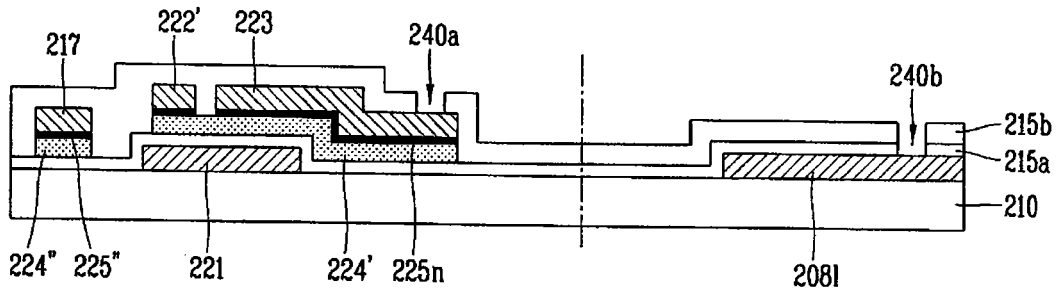


图 5C

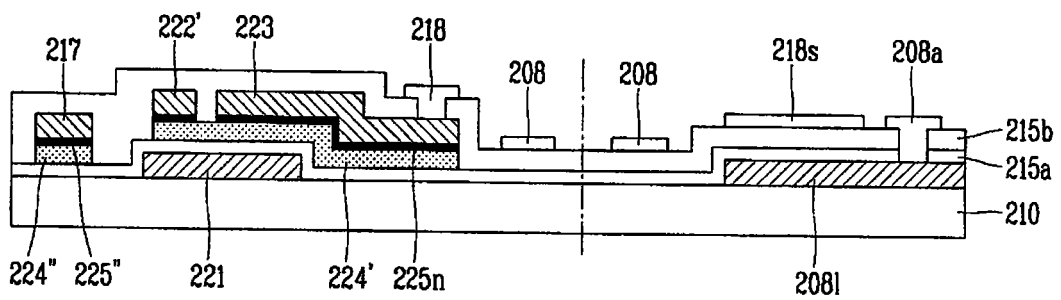


图 5D

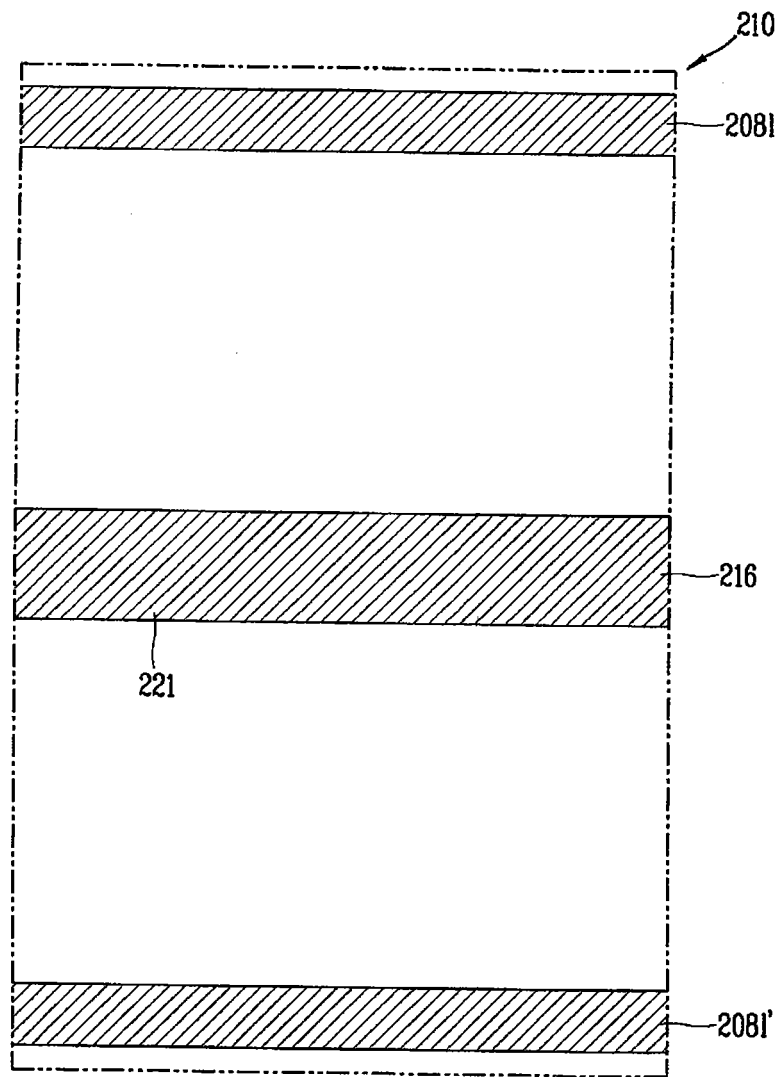


图 6A

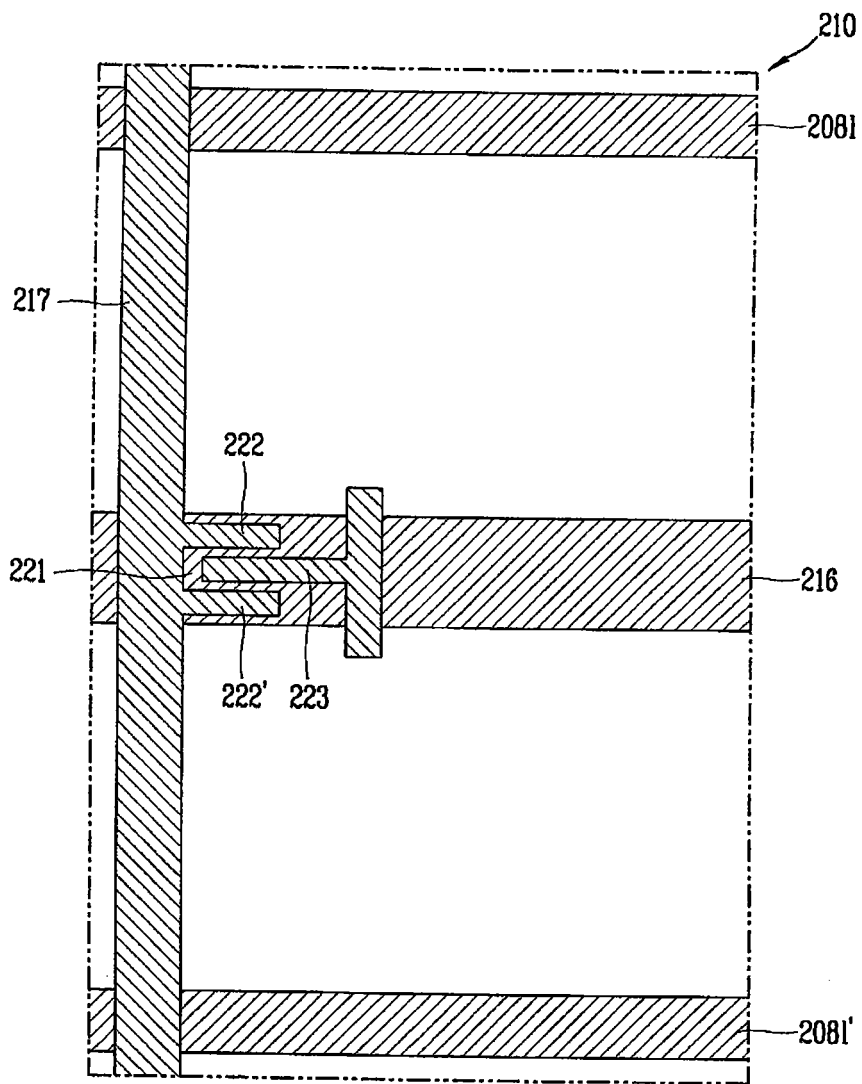


图 6B

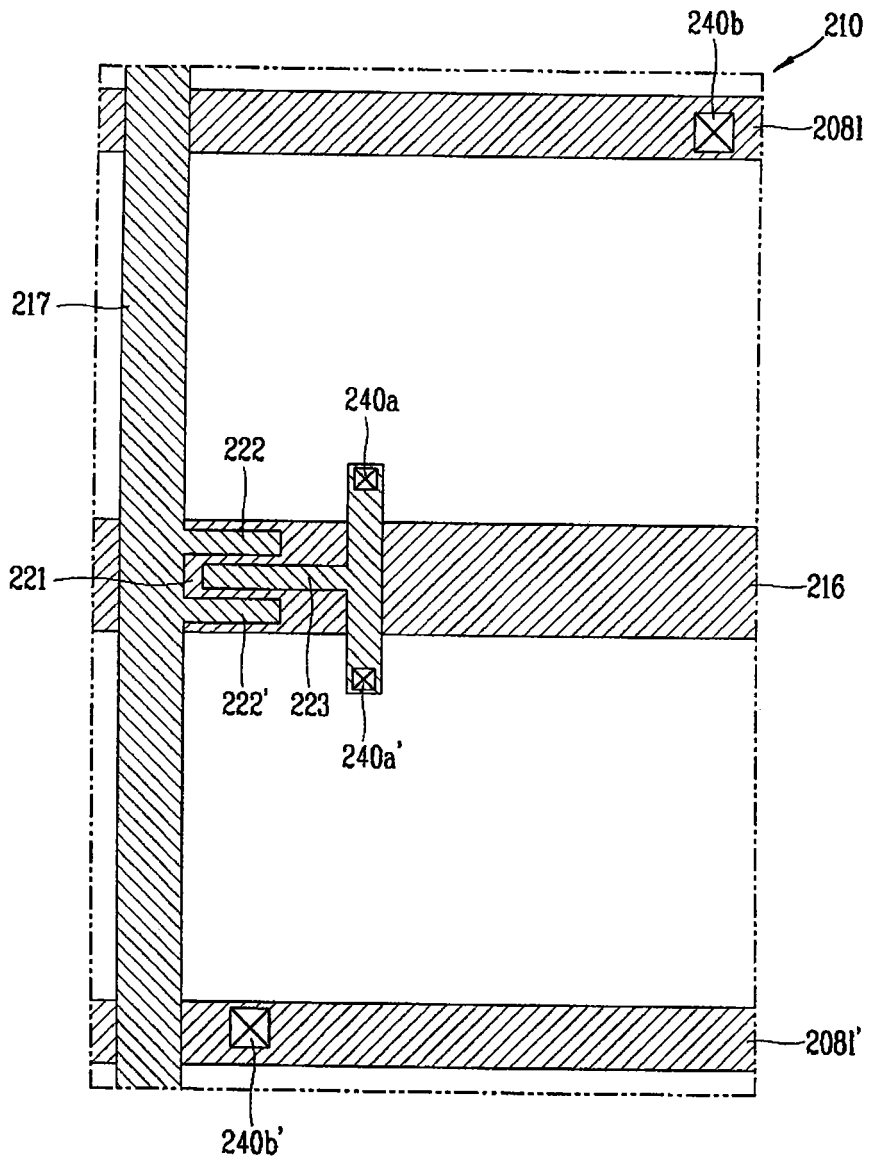


图 6C

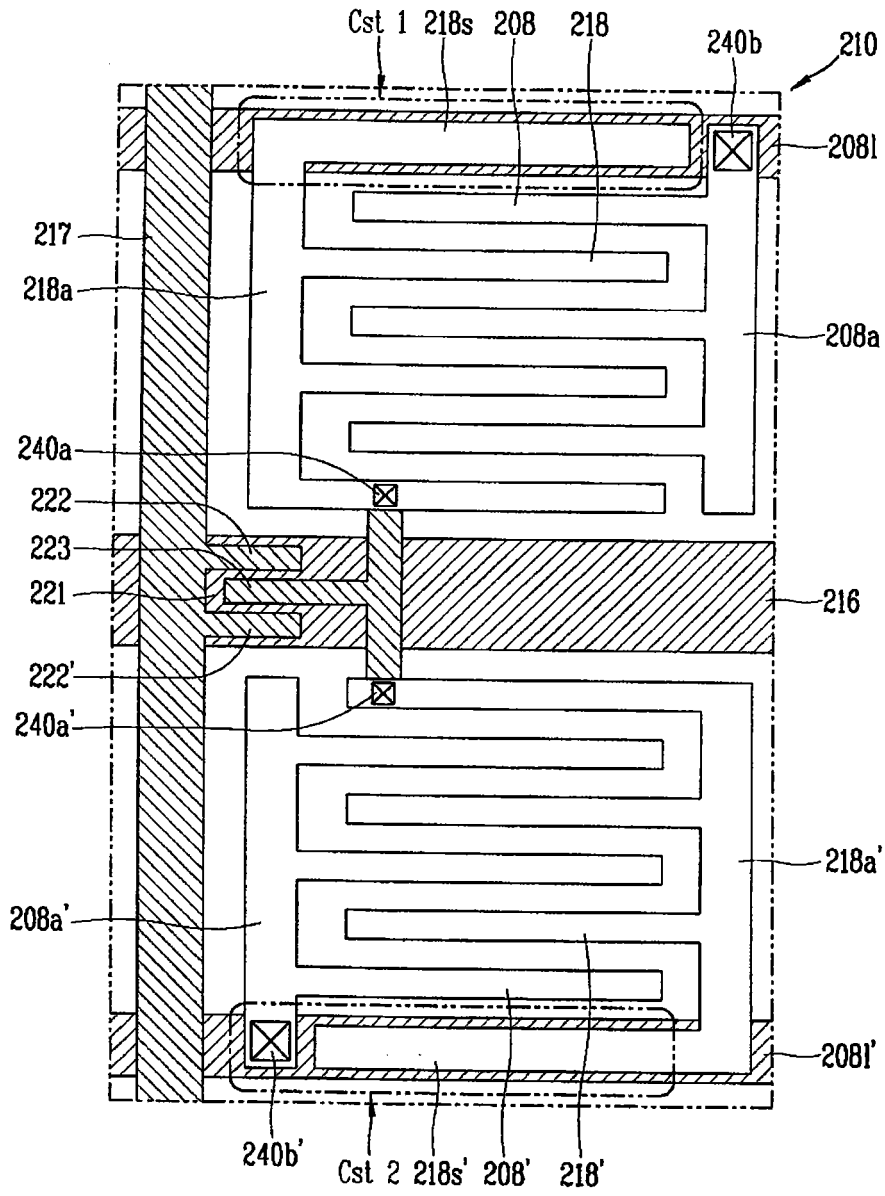


图 6D

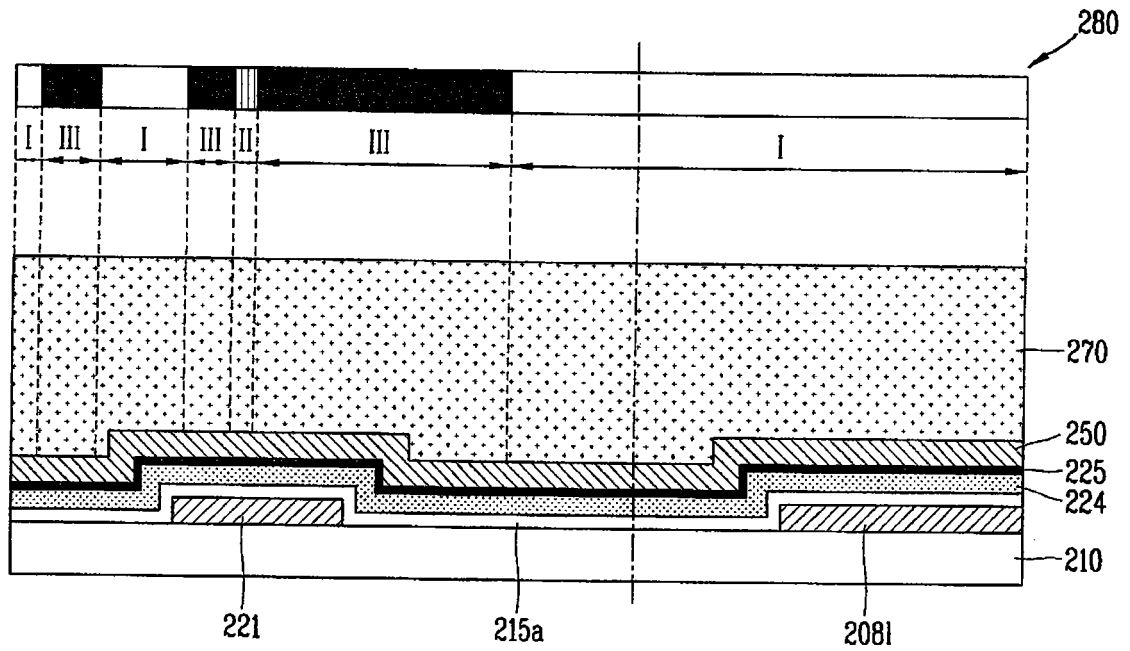


图 7A

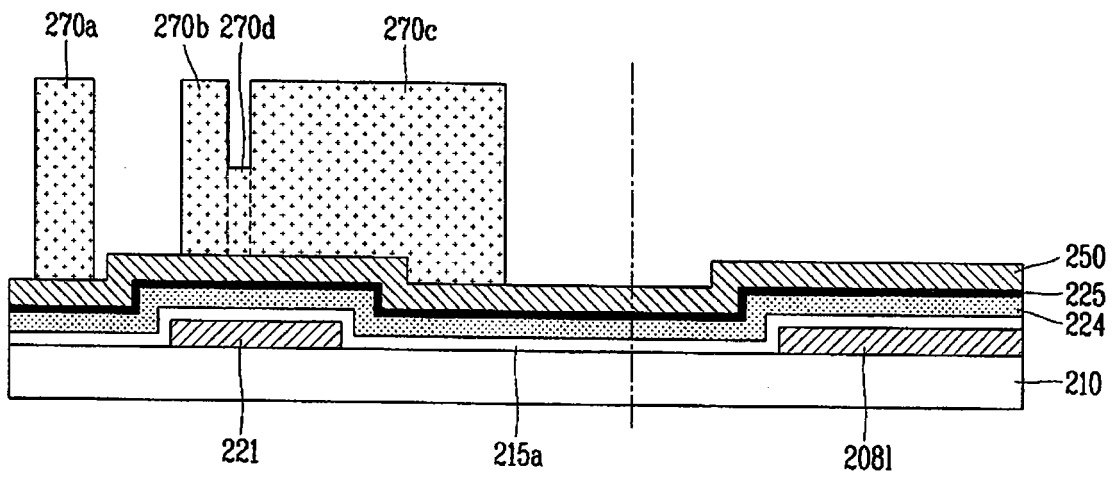


图 7B

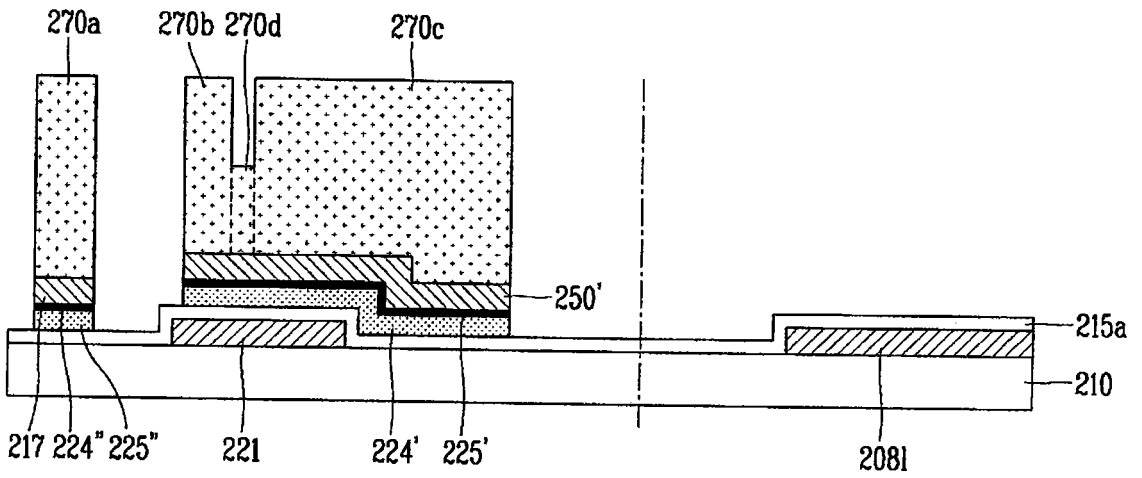


图 7C

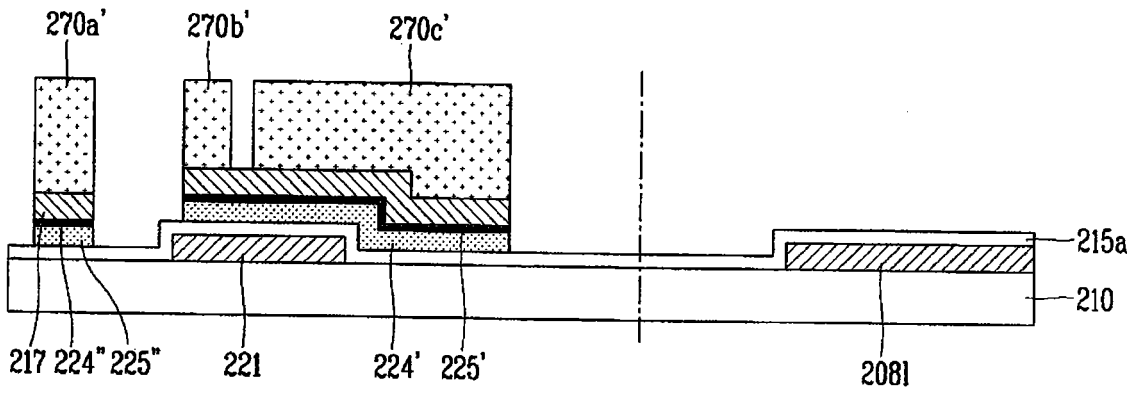


图 7D

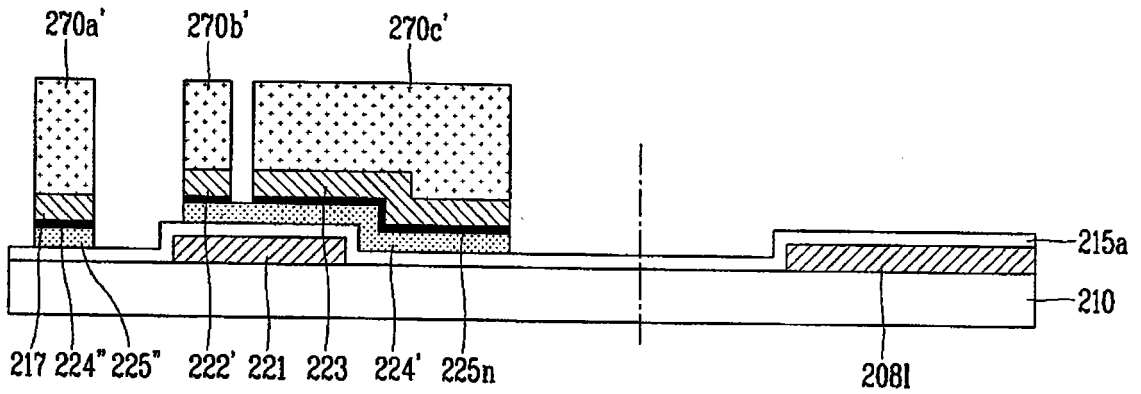


图 7E

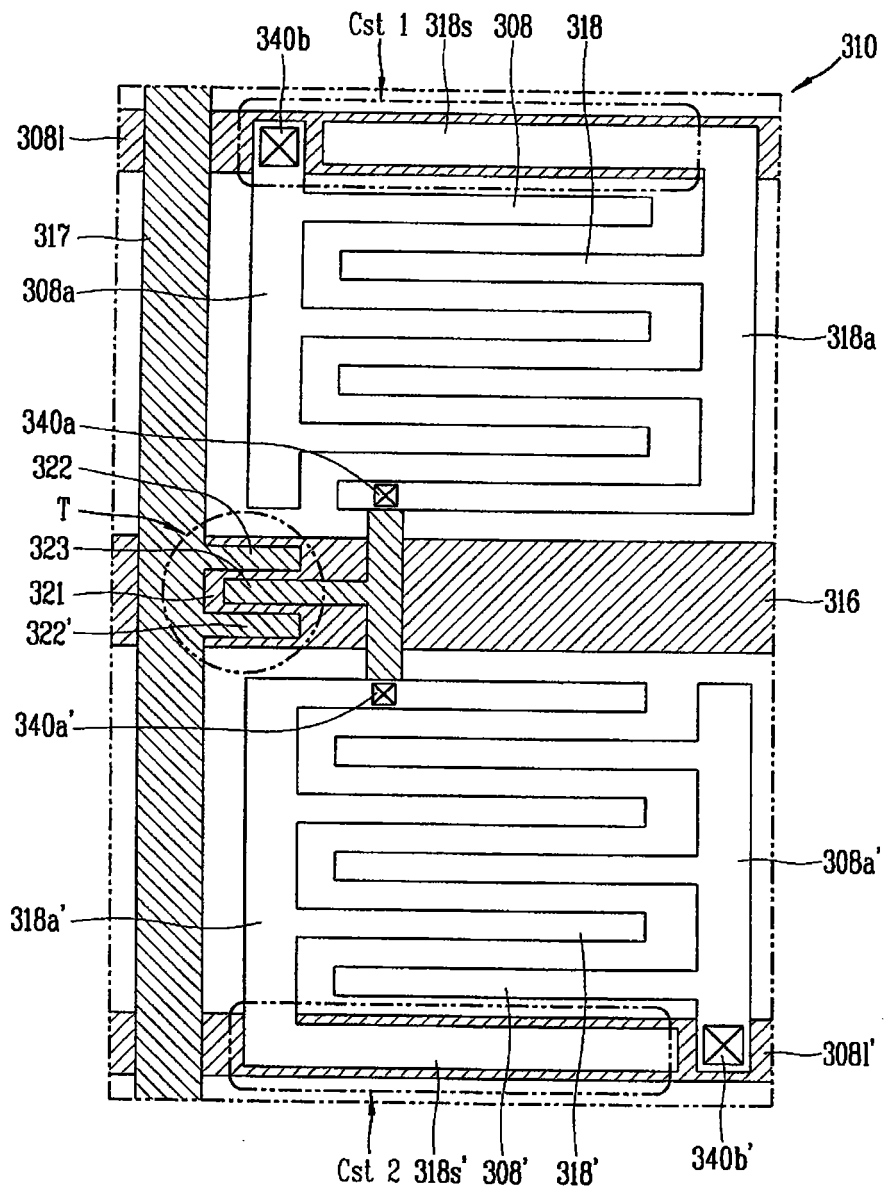


图 8

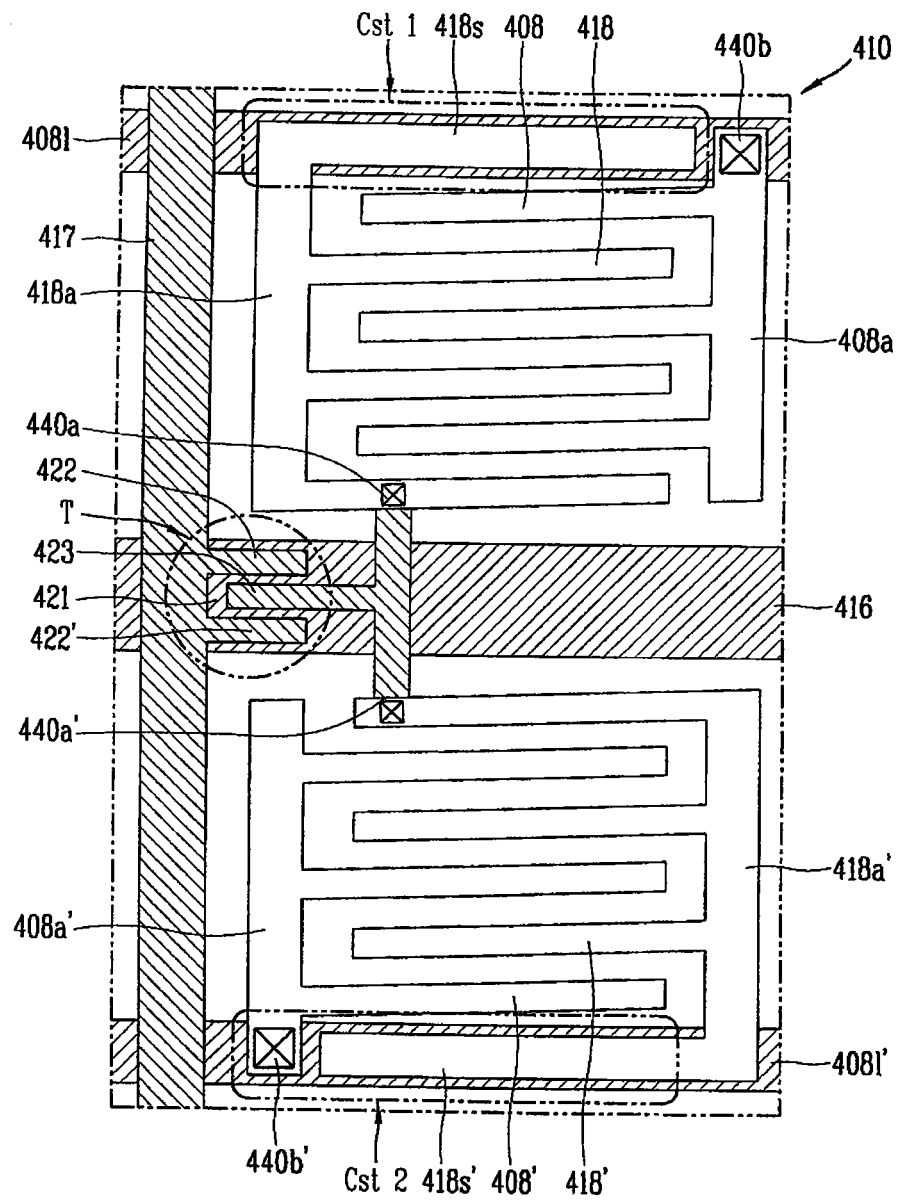


图 9

专利名称(译)	共平面开关模式液晶显示器件及其制造方法		
公开(公告)号	CN101055388A	公开(公告)日	2007-10-17
申请号	CN200710091178.1	申请日	2007-04-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	尹相弼		
发明人	尹相弼		
IPC分类号	G02F1/1362 G02F1/133		
CPC分类号	G02F1/134363 H01L27/1214 H01L27/1288 G02F2201/40 H01L27/124 G02F2001/13606		
代理人(译)	徐金国		
优先权	1020060033355 2006-04-12 KR		
其他公开文献	CN100485505C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供公开了一种共平面开关(IPS)模式的液晶显示器件(LCD)及其制造方法。在像素区域的上下部分形成公共线以减小公共线的电阻，并且在像素区域的中心形成栅线以将该像素区域划分为两个区域，在两个区域中，像素电极连接线和公共电极连接线十字交叉设置，从而由于寄生电容偏差提高了亮度特性。

