

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200510053784.5

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

[45] 授权公告日 2009 年 4 月 22 日

[11] 授权公告号 CN 100481195C

[22] 申请日 2005.3.11

[21] 申请号 200510053784.5

[30] 优先权

[32] 2004.3.12 [33] JP [31] 2004-070988

[73] 专利权人 精工爱普生株式会社

地址 日本东京

[72] 发明人 矢岛秀彦

[56] 参考文献

JP2003022062A 2003.1.24

CN1387177A 2002.12.25

JP11346473A 1999.12.14

CN1265782A 2000.9.6

US2002190938A1 2002.12.19

CN1148433A 1997.4.23

CN1195920A 1998.10.14

JP2002153046A 2002.5.24

EP0738997A2 1996.10.23

审查员 杨雪

[74] 专利代理机构 北京康信知识产权代理有限公司

代理人 余刚

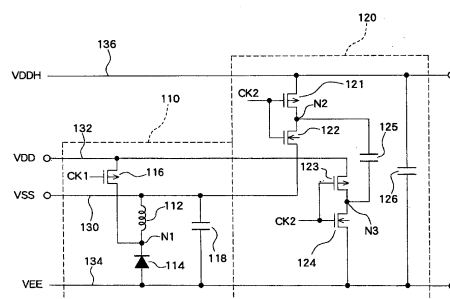
权利要求书 4 页 说明书 16 页 附图 10 页

[54] 发明名称

电源电路、用其的驱动器 IC、液晶显示装置
及电子设备

[57] 摘要

本发明提供了一种生成高电压、降低分步成本并适于 IC 化的电源电路。电源电路(100)包括降压电路(110)和其后续的升压电路(120)。降压电路(110)与提供第一电位 VSS 和第二电位 VDD 的第一电源线(130)和第二电源线(132)连接,以第一电位 VSS 为基准,向第三电源线(134)提供基于第一电位和第二电位之间的差($VDD - VSS$)降压的负极性的第三电位 VEE。升压电路(120)与第一电源线(130)~第三电源线(134)连接,以第二电位 VDD 为基准,向第四电源线(136)提供基于第一电位和第三电位之间的差($VSS - VEE$)升压的正极性的第四电位 VDDH。并且,降压电路(110)由开关调整器构成。



1. 一种电源电路，其特征在于，包括：

降压电路，其与提供第一电位的第一电源线和提供第二电位的第二电源线连接，并以所述第一电位为基准向第三电源线提供基于所述第一电位和所述第二电位之间的差降压的负极性的第三电位；

升压电路，其与所述第一电源线至第三电源线连接，以所述第二电位为基准向第四电源线提供基于所述第一电位和所述第三电位之间的差升压的正极性的第四电位；

所述降压电路由开关调整器构成。

2. 根据权利要求1所述的电源电路，其特征在于，所述开关调整器包括：

感应元件，其一端连接至所述第一电源线；

二极管，其阴极连接至所述感应元件的另一端，其阳极连接至所述第三电源线；

第一开关元件，连接至所述感应元件和所述二极管之间的节点和所述第二电源线，基于时钟信号被开/关控制；以及

第一电容器，设置在所述第一电源线和所述第三电源线之间，与所述感应元件和所述二极管并联连接。

3. 根据权利要求2所述的电源电路，其特征在于：

所述第一开关元件是形成在具有三重势阱结构的P型半导体衬底的P型晶体管；

所述 P 型半导体衬底的最深部的第一层势阱是高耐压 N 型势阱，在所述第一层势阱内形成的第二层势阱是低耐压 N 型势阱，在所述第二层势阱内形成 P 型晶体管的源极逻辑势阱和漏极逻辑势阱。

4. 根据权利要求 3 所述的电源电路，其特征在于：在所述低耐压 N 型势阱内还设置有 N 型触点，所述第二电源线与所述源极逻辑势阱和所述 N 型触点连接。

5. 根据权利要求 4 所述的电源电路，其特征在于，所述 P 型半导体衬底包括：

高耐压 P 型势阱，与所述高耐压 N 型势阱邻接设置；

N 型势阱，设置在所述高耐压 P 型势阱内；

所述二极管由所述高耐压 P 型势阱和所述 N 型势阱之间的 PN 结形成。

6. 根据权利要求 5 所述的电源电路，其特征在于：在所述高耐压 P 型势阱内还设置有 P 型触点，所述 P 型触点与所述第三电源线连接。

7. 根据权利要求 5 所述的电源电路，其特征在于：所述 N 型势阱通过配线与所述漏极逻辑势阱连接。

8. 根据权利要求 1 所述的电源电路，其特征在于：所述升压电路是电荷泵。

9. 根据权利要求 8 所述的电源电路，其特征在于，所述电荷泵包括：

第二开关元件和第三开关元件，串联连接至所述第一电源线和第四电源线之间，被互补驱动；

第四开关元件和第五开关元件，串联连接在所述第二电源线和第三电源线之间，被互补驱动；

第二电容器，连接至所述第二开关元件和第三开关元件之间的节点以及所述第四开关元件和第五开关元件的节点；以及

第三电容器，连接在所述第三电源线和第四电源线之间。

10. 根据权利要求 1 至 9 中任一项所述的电源电路，其特征在于：

所述第一电位是接地电源电位，所述第二电位是逻辑电源电路电源电位。

11. 根据权利要求 1 至 9 中任一项所述的电源电路，其特征在于，还包括设置在所述降压电路的前级的前置升压电路和用于供给第五电位的第五电源线；

所述第一电位是接地电源电位，所述第五电位是逻辑电源电路电源电位；

所述前置升压电路与所述第一电源线和第五电源线连接，以所述第一电位为基准，将基于所述第一电位和所述第五电位之间的差升压的所述第二电位提供给所述第二电源线。

12. 根据权利要求 11 所述的电源电路，其特征在于：所述前置升压电路由开关调整器或电荷泵构成。

13. 一种驱动器 IC，其特征在于，包括：

权利要求 1 所述的电源电路；

扫描线驱动部，基于来自所述电源电路的电压驱动扫描线。

-
14. 一种液晶显示装置，其特征在于，包括权利要求 13 所述的驱动器 IC 和液晶显示部，所述液晶显示部包括：

多条扫描线；

多条数据线；

薄膜二极管和液晶元件，串联连接在所述多条扫描线的一条和所述多条数据线的一条之间；

所述驱动器 IC 连接在所述多条扫描线。

15. 一种电子设备，其特征在于，包括权利要求 14 所述的液晶显示装置。

电源电路、用其的驱动器 IC、液晶显示装置及电子设备

技术领域

本发明涉及一种例如生成 40 ~ 60V 左右的高电压的电源电路、用其的驱动器 IC、液晶显示装置、以及电子设备。

背景技术

近年来，在手机、便携信息终端或游戏装置等电子设备中，组装显示装置以及用于显示驱动的电源电路。

这种用于驱动显示装置的电源电路，生成比电池提供的电源电压高的电压。

例如，将薄膜二极管 (TFD) 如金属层 - 绝缘层 - 金属层 (MIM) 作为有源矩阵型液晶装置的开关元件的时候，需要向连接至薄膜二极管的扫描线提供 40V ~ 60V 左右的电压。

在特开 2003 - 22062 号公报中，披露了具有作为像素开关的薄膜晶体管 (TFT) 的有源矩阵型液晶显示装置的电源电路。该电源电路内置于数据线 (源线) 驱动器 IC，对扫描线 (栅极线) 驱动器 IC 提供 0 ~ 16 的电压。并且，需要在数据线和线号线驱动器 IC 的外部设置变压电路。该变压电路包括负电源生成电路，其基于电源电路的电压生成 -15 ~ 0V 的负极性电位。向扫描线 (栅极线) 驱

动器 IC 提供变压电路的负极性电位，作为结果提供约 30V (- 15 ~ + 16V) 的电压。

在特开 2003 - 22062 号公报中，在驱动器 IC 的外部设置变压电路，生成的电压也只有 30V 左右。因此，该变压电路不能作为将上述的薄膜二极管 (TFD) 用作像素开关的有源矩阵型液晶显示装置的电源电路。将生成电压作为 60V 左右的高电压，使用特开 2003 - 22062 号公报记载的电荷泵的时候，就会导致升压级数增加、电路规模增大。

总之，很难将生成 60V 左右的高电压的电源电路进行 IC 化。即使为了 IC 化在半导体衬底采用高电压 (HV) 型三重势阱结构，也难以形成高耐压势阱，纵使可以形成，其分步成本也会增加。

发明内容

本发明的目的是提供一种生成高电压、降低分步成本并适于 IC 化的电源电路，还提供使用该电源电路的驱动器 IC、液晶显示装置、以及电子设备。

根据本发明的一个方面的电源电路，包括降压电路和其后级的升压电路。降压电路与提供第一电位和第二电位的第一电源线和第二电源线连接，以所述第一电位为基准，向第三电源线提供基于所述第一电位和所述第二电位之间的差降压的负极性的第三电位。升压电路与所述第一电源线 ~ 第三电源线连接，以所述第二电位为基准，向第四电源线提供基于所述第一电位和所述第三电位之间的差升压的正极性的第四电位。并且，所述降压电路由开关调整器构成。

根据本发明的一个方面，降压电路基于第一电位和第二电位之间的差，以第一电位为基准，生成降压的负极性的第三电位。向升压电路提供降压电路生成的第三电位、以及第一电位和第二电位。

升压电路基于上述第一电位和上述第三电位之间的差，以第二电位为基准，生成升压的正极性的第四电位。因此，在该电源电路中，生成正极性的第四电位和负极性的第三电位之间的电位差即高电压。降压电路由开关调整器构成，与将降压电路由多级电荷泵构成时比较，由于减少了电容器部件的件数，因此，IC 内置电源电路时的外设部件数减少，用低成本实现 IC 化。另外，开关元件数也比多级电荷泵减少，可以降低消耗电流。

根据本发明的另一个方面，所述开关调整器可以包括：感应元件，其一端连接至所述第一电源线；二极管，其阴极连接至所述感应元件的另一端，阳极连接至所述第三电源线；第一开关元件，所述感应元件和所述二极管之间的节点和所述第二电源线连接，基于时钟信号被开/关控制；第一电容器，在所述第一电源线和第三电源线之间，与所述感应元件和所述二极管并联连接。

在该开关调整器中，当第一开关元件接通时，在感应元件形成电流，用于在线圈生成感应电动势的能量（电荷）蓄积在感应元件中。当第一开关晶体管断开时，基于第一电位和第二电位之间的差的电压蓄积在感应元件中的电荷通过第一电源线移动至第一电容器。这样，在第一电容器的第三电源线侧的端子上，生成以第一电位为基准的负极性的第三电位。另外，由于存在二极管，感应元件中不会产生逆电流，在第三电源线维持负极性的第三电位。

根据本发明的另一个方面，所述第一开关元件是形成在具有三重势阱结构的 P 型半导体衬底的 P 型晶体管。P 型半导体衬底的最深部的第一层势阱是高耐压 N 型势阱，在所述第一层势阱内形成的第二层势阱是低耐压 N 型势阱，在所述第二层势阱内形成 P 型晶体管的源极逻辑势阱和漏极逻辑势阱。

由于第二层势阱是低耐压势阱，成为低电压（LV）型三重势阱结构，与高电压（HV）型三重势阱结构比较，可以降低分步成本，减少元件的布置面积，因此，适用于IC化。

在所述低耐压N型势阱内还设置有N型触点。并且，所述第二电源线与所述源极逻辑势阱和所述N型触点连接。

所述P型半导体衬底包括：高耐压P型势阱，与所述高耐压N型势阱邻接设置；N型势阱，设置在所述高耐压P型势阱内。此时，通过所述高耐压P型势阱和所述N型势阱之间的PN结，形成所述二极管。二极管可以设置在半导体衬底外部。

在所述高耐压P型势阱内还设置有P型触点，所述P型触点与所述第三电源线连接。并且，所述N型势阱通过配线与所述漏极逻辑势阱连接。

这样，在P型半导体衬底上形成第一开关元件和二极管。此时，第二层势阱（低耐压N型势阱）作为第二电位，高耐压P型势阱和P型半导体衬底被设置为负极性的第三电位，第二层势阱和P型半导体衬底之间以及第二层势阱和高耐压P型势阱之间存在第一层势阱（高耐压N型势阱）。因此，第一层势阱和第二层势阱之间不施加高电压，可以将第二层势阱成为低耐压型。

根据本发明的另一个方面，所述升压电路可以由电荷泵构成。所述电荷泵包括：第二开关元件和第三开关元件，串联连接至所述第一电源线和第四电源线之间，被互补驱动；第四开关元件和第五开关元件，串联连接至所述第二电源线和第三电源线之间，被互补驱动；第二电容器，连接至所述第二开关元件和第三开关元件之间的节点、以及所述第四开关元件和第五开关元件的节点；第三电容器，连接至所述第三电源线和第四电源线之间。

第三开关晶体管和第五开关晶体管成为接通时,在第二电容器蓄积基于第一电位和第三电位的差的电荷。第二开关晶体管和第四开关晶体管成为接通时,由于第二电容器的一端移位至第二电位,因此,在第二电容器的另一端、即第四电源线显现升压的第四电位。并且,在第三电容器蓄积基于第三电位和第四电位的差的电荷。

根据本发明的另一个方面,所述第一电位是接地电源电位(VSS),所述第二电位是逻辑电源电路电源电位(VDD)。

根据本发明的另一个方面,电源电路还包括设置在所述降压电路的前级的前置升压电路和第五电源线;所述前置升压电路与所述第一电源线和第五电源线连接,以所述第一电位为基准,将基于所述第一电位和所述第五电位之间的差升压的所述第二电位提供给所述第二电源线。所述前置升压电路由开关调整器或电荷泵构成。此时,所述第一电位是接地电源电位(VSS),所述第五电位是逻辑电源电路电源电位(VDD),第二电位比VDD高。

根据本发明的另一个方面的驱动器IC,包括上述任一种电源电路;扫描线驱动部,基于来自所述电源电路的电压驱动扫描线。

根据本发明的另一个方面的液晶显示装置,包括上述驱动器IC和液晶显示部,所述液晶显示部包括:多条扫描线;多条数据线;薄膜二极管和液晶元件,串联连接至所述多条扫描线的一条和所述多条数据线的一条之间;所述驱动器IC连接至所述多条扫描线。

根据本发明的另一个方面的电子设备,包括上述的液晶显示装置。

附图说明

图 1 示出了液晶显示装置的一例。

图 2 示出了图 1 的内置于扫描线驱动器 IC 的电源电路的框图。

图 3 是说明提供给图 2 的电源电路的第一电位和第二电位、以及由电源电路生成的第三电位和第四电位的图。

图 4 示出了图 2 的电源电路的电路图。

图 5 示出了向图 4 的电源电路的时钟提供系的电路图。

图 6 是图 4 和图 5 的电源电路中的降压电路（开关调整器）的工作时序图。

图 7 是提供给图 5 的升压电路的升压时钟的波形图。

图 8 示出了图 4 和图 5 所示的构成开关调整器的元件形成的低电压（LV）型三重势阱剖面结构。

图 9 示出了高电压（HV）型三重势阱剖面结构的比较例。

图 10 示出了作为本发明的电子设备的一例的手机。

图 11 示出了附加前置升压电路的电源电路的框图。

图 12 说明了提供给图 11 所示的电源电路的第一电位和第五电位，由电源电路生成的第二电位、第三电位、以及第四电位。

图 13 是示出构成图 11 所示的前置升压电路的开关调整器的电路图。

具体实施方式

以下，参照附图对本发明的实施例进行说明。

(液晶显示装置以及扫描线驱动器)

图1示出了液晶显示装置的一例。在一对衬底的一方，形成横向延伸的多条扫描线10，另一方形成纵向延伸的多条数据线20，在两个衬底之间封入液晶30。在一方衬底上的多个像素区域40中的每个，形成一端连接至扫描线10、另一端连接至液晶30的作为像素开关的例如薄膜二极管(TFD)50。作为该薄膜二极管50，例如可以使用MIM(金属-绝缘膜-金属)元件。

在图1中，示出了用于驱动多条扫描线10的扫描线驱动器IC60和用于驱动多条数据线20的数据线驱动器IC70。本发明的电源电路，例如安装在需要提供50V以上的高电压的扫描线驱动器IC60。如图1所示，扫描线驱动器IC60包括电源电路100和扫描线驱动部80，该扫描线驱动部80根据该电源电路100的电压驱动多条扫描线10。

(电源电路)

图2示出了图1的内置于扫描线驱动器IC60的电源电路100的一例。图2所示的电源电路100包括降压电路110和升压电路120。另外，电源电路100与第一电源线130、第二电源线132、第三电源线134、以及第四电源线136连接。图3示出了第一电源线~第四电源线130~136的电位的一例。提供给第一电源线130的第一电位是接地电源电位(VSS)，提供给第二电源线132的电位是逻辑电源电路电源电位(VDD)。

降压电路 110 与提供第一电位 VSS 的第一电源线 130 和提供第二电位 VDD 的第二电源线 132 连接，以第一电位 VSS 为基准，向第三电源线 134 提供基于第一电位和上述第二电位之间的差 ($VDD - VSS$) 降压的负极性的第三电位 VEE。

升压电路 120 与上述第一电源线 ~ 第三电源线 130 ~ 134 连接，以第二电位 VDD 为基准，向第四电源线 136 提供基于上述第一电位和上述第三电位之间的差 ($VSS - VEE$) 升压的正极性的第四电位 VDDH。

在本实施形式中， $VSS = 0V$ 、 $VDD = +5V$ 、 $VEE = -25V$ 、 $VDDH = +55V$ ，但各电位只是一个实施例。

图 4 示出了在开关调整器中形成降压电路 110、在电荷泵中形成升压电路 120 的电路图。该开关调整器 110 包括线圈 (感应元件) 112、二极管 114、第一开关晶体管 (第一开关元件) 116、以及第一电容器 118。线圈 112 的一端连接至第一电源线 130。二极管 114 在第一电源线 130 和第三电源线 134 之间与线圈 112 串联地逆向连接。即，二极管 114 的阴极连接至线圈 112 的另一端，阳极连接至第三电源线 134。第一开关晶体管 116 连接至感应元件 112 和二极管之间的节点 N1 和第二电源线 132，是根据第一时钟信号 CK1 被开 / 关控制的 P 型晶体管。第一电容器 118 在第一电源线 130 和第三电源线 134 之间，与感应元件 112 和二极管 114 并联连接。第三电源线 136 的第三电位 VEE 由第一电容器 118 进行平滑化。

电荷泵 120 包括第二开关晶体管 121 ~ 第五开关晶体管 (第二开关元件 ~ 第五开关元件) 124、第二电容器 125 和第三电容器 126。第二开关晶体管 121 和第三开关晶体管 122 串联连接至第一电源线 130 和第四电源线 136 之间，被互补驱动。第四开关晶体管 123 和第五开关晶体管 124 串联连接至第二电源线 132 和第三电源线 134

之间,被互补驱动。第二开关晶体管 121 和第四开关晶体管 123 是 P 型晶体管,第三开关晶体管 122 和第五开关晶体管 124 是 N 型晶体管。

第二电容器 125 连接至第二开关晶体管 121 和第三开关晶体管 122 之间的节点 N2、以及第四开关晶体管 123 和第五开关晶体管 124 的节点 N3。第三电容器 126 连接至第三电源线 134 和第四电源线 136 之间。

在图 5 中,示出了向上述降压电路 110、升压电路 120 提供第一时钟信号 CK1、第二时钟信号 CK2 的时钟提供系。时钟信号生成电路 140 根据第一电位 VSS、第二电位 VDD 生成第一时钟信号 CK1、第二时钟信号 CK2。第一电平移位器 141 将第一时钟信号 CK1 电平移位至第二电位和第三电位之间的电压 ($VDD - VEE$),提供给第一开关晶体管 116 的栅极。第二电平移位器 142 和第三电平移位器 143 将第二时钟信号 CK2 电平移位至第一电位和第四电位之间的电压 ($VDDH - VSS$),提供给第二开关晶体管 121 和第三开关晶体管 122 的栅极。第四电平移位器 144 和第五电平移位器 145 将第二时钟信号 CK2 电平移位至第二电位和第三电位之间的电压 ($VDD - VEE$),提供给第四开关晶体管 123 和第五开关晶体管 124 的栅极。并且,可以删除第三电平移位器 143 和第五电平移位器 145,将第二电平移位器 142 兼用为第二开关晶体管 121 和第三开关晶体管 122,将第四电平移位器 144 兼用为第四开关晶体管 123 和第五开关晶体管 124。

(降压电路的工作说明)

图 6 是图 4 和图 5 的电源电路中的降压电路(开关调整器)110 工作时序图。图 6 示出的第一时钟信号 CK1 被电平移位输入至图 5

所示的第一开关晶体管 **116** 的栅极。由于该第一开关晶体管 **116** 是 P 型晶体管，当第一时钟信号 CK1 为 LOW 时接通，HIGH 时断开。

当第一开关晶体管 **116** 接通时，节点 N1 的电位成为第二电位 VDD。因此，通过第一开关晶体管 **116**，在线圈 **112** 形成电流 $I(L)$ （参照图 6）。此时，用于在线圈 **112** 生成感应电动势的能量（电荷）蓄积在线圈 **112** 中。并且，在该电源电路 **100** 的驱动开始前，由于 $VDD = VSS = 0V$ ，初始状态的第三电源线 **134** 的电位是接地电位。由于当第一开关晶体管 **112** 接通时，二极管 **114** 中施加逆电压，因此，二极管 **114** 成为非接通。

其后，当第一时钟信号 CK1 的电位为 HIGH 时，第一开关晶体管 **116** 断开。此时，通电流 $I(L)$ 直至蓄积在线圈 **112** 的电荷移动至第一电容器 **118**（参照图 6）。在线圈 **112** 中，由于在防止电流 $I(L)$ 的流动的方向生成感应电动势，根据该感应电动势，在第三电源线 **134** 出现降压电位（反转升压电位）VEE，该降压电位 VEE 是以第一电源线 **130** 的第一电位（VSS）为基准的负极性电位。二极管 **114** 只在通电流 $I(L)$ 的期间接通，将节点 N1 的电位设定为第三电位 VEE（参照图 6），而其他时候成为非接通，不产生电流 $I(L)$ 的逆电流。

并且，通过反复第一开关晶体管 **116** 的接通和断开动作，第三电源线 **134** 的第三电位 VEE 由第一电容器 **116** 被平滑化。

如上所述，降压电路（开关调整器）**110** 以第一电位 VSS 为基准，基于第一电位和第二电位之间的差（ $VDD - VSS$ ）降压的负极性的第三电位 VEE 提供给第三电源线 **134**。

(升压电路的动作)

图 7 是图 5 所示的第二时钟信号 (升压时钟) CK2 的波形图。在第二时钟信号 CK2 成为 HIGH 的第一期间, 第二开关晶体管 121 和第四开关晶体管 123 成为断开, 第三开关晶体管 122 和第五开关晶体管 124 成为接通。因此, 第二电容器 125 的一端通过第三开关晶体管 122 连接至第一电源线 130, 其另一端通过第五开关晶体管 124 连接至第三电源线 134。就这样, 在第二电容器 125 的两端施加电位差 ($V_{SS} - V_{EE}$) 的电压, 并蓄积与其相当的电荷。

在第一期间之后的第二期间, 第二时钟信号 CK2 成为 LOW。因此, 第二开关晶体管 121 和第四开关晶体管 123 成为接通, 第三开关晶体管 122 和第五开关晶体管 124 成为断开。

因此, 第二电容器 125 的一端通过第二开关晶体管 121 连接至第四电源线 136, 其另一端通过第四开关晶体管 123 连接至第二电源线 132。

在第二期间中, 由于蓄积相当于电位差 ($V_{SS} - V_{EE}$) 的电荷的第二电容器 125 的另一端的电位从第三电位 V_{EE} 移位至第二电位 V_{DD} , 因此, 第二电容器 125 的一端的电位也进行相同的移位。

因此, 作为连接至第二电容器 125 的一端的第四电源线 136 的第四电位 V_{DDH} , 出现所谓电位 ($V_{SS} - V_{EE} + V_{DD}$) 的升压电位。例如, 当 $V_{SS} = 0V$ 、 $V_{DD} = +5V$ 、 $V_{EE} = -25V$ 时, 第三电位 $V_{DDH} = +30V$ 。另外, 第三电源线 134 和第四电源线 136 的电位差成为电位差 ($V_{DDH} - V_{EE}$) = $30 - (-25) = +55V$ 。通过反复该第一期间和第二期间, 在第三电容器 126 的两端维持电位差 ($V_{DDH} - V_{EE}$) 的电压。

(电源电路的剖面结构)

在图 5 所示的元件中,线圈 112、第一电容器~第三电容器 118、125、126 的各元件成为扫描线驱动器 IC 60 的外设部件,其他元件可以形成在半导体衬底上。

图 8 示出了图 5 所示的第一开关晶体管(P 型晶体管)116 和二极管 114 的剖面结构。P 型晶体管 116 形成在具有低电压(LV)型三重势阱结构的 P 型半导体衬底 150 上。

P 型半导体衬底 150 上的晶体管形成区域的最深部的第一层势阱 152 是高耐压 N 型势阱。在第一层势阱 152 内形成的第二层势阱 154 是低耐压 N 型势阱。在第二层势阱 154 内形成 P 型晶体管 116 的源极逻辑势阱 156 和漏极逻辑势阱 158,在中间的通过沟道区域和栅极绝缘层对置的位置形成栅极 159。另外,在第二层势阱 154 内形成 N 型触点(contact)160。该 N 型触点 160 和逻辑势阱 156 连接有第二电源线 132。

在 P 型半导体衬底 150 中,设置有与高耐压 N 型势阱邻接的高耐压 P 型势阱 170。在该高耐压 P 型势阱 170 内形成 N 型势阱 172。并且,通过高耐压 P 型势阱 170 和 N 型势阱 172 的 PN 结(接合),形成二极管 114。

另外,在高耐压 P 型势阱 170 内形成 P 型触点 174,该 P 型触点与第三电源线 134 连接。并且,N 型势阱 172 通过配线 176 与漏极逻辑势阱 158 连接。

在此,由 N 型触点 160 设定在第二电位 VDD(例如 +5V)的第二层势阱 154 通过第一层势阱(高耐压 N 型势阱)152 与由 P 型触点 174 设定在第三电位 VEE(例如 -25V)的高耐压 P 型势阱 170

隔离。因此，第二层势阱 **154** 可以形成不是高耐压 N 型势阱的低耐压 N 型势阱。

与此相对，在高电压（HV）型三重势阱结构中，如图 9 所示，由于 P 型半导体衬底 **180** 设定在第一电位（VSS），因此，第一层势阱 **182** 设定在比 P 型半导体衬底 **180** 高的第四电位 VDDH（例如 +30V），在其第一层势阱 **182** 内形成的第二层势阱 **184** 成为第三电位 VEE（例如 -25V）。因此，需要将第一层势阱 **182** 形成高耐压 N 型势阱的同时，形成在其中的第二层势阱 **184** 形成高耐压 P 型势阱。

在本实施形式中，由于第二层势阱 **154** 形成低耐压势阱，因此可以节省分步成本。

作为本实施形式的其他效果，由于由开关调整器构成降压电路 **110**，与将降压电路 **110** 由多级（段）电荷泵构成的时候比较，可以缩小布置面积。例如，在获得供给电压的 4 倍电压的多级电荷泵中，在 IC 内部至少需要 4 个开关晶体管，而在开关调整器 **110** 中，如图 4 所示，只需在 IC 内部设置一个开关晶体管 **116** 和一个二极管 **114**。

作为 IC 的外设部件，在开关调整器 **110** 中需要一个线圈 **112** 和一个电容器 **118**，而在 4 倍降压的多级电荷泵中需要至少 4 个电容器，外设部件数也少。并且，将如图 4 所示的二极管 **114** 作为外设部件，也可以减少外设部件数。

在本实施形式的电源电路 **100** 中，消耗电流也少。即，在开关调整器 **110** 中只需要一个开关晶体管 **116**。而在 4 倍降压的多级电荷泵中由于需要至少 4 个开关晶体管，因此，充电电流大，消耗电流也多。

因此,可以减少具有本实施形式的显示装置的电子设备的消耗电流。特别是,适合在用电池驱动的便携设备例如图 10 所示的手机 190 中使用本实施形式的显示装置。

并且,本发明并不限于上述的实施形式,在本发明的主旨范围内可以有多种变形形式。例如,设置在降压电路 110 的后级的升压电路 120 不限于图 4 和图 5 的结构,而例如可以将升压电路 120 作为多级电荷泵,增加升压倍数。

图 11 是示出在降压电路 110 的前级附加前置升压电路 210 的电源电路 200 的框图。在此,在图 11 中,与图 2 具有相同功能的部件标上相同符号。在图 11 中,提供给前置升压电路 210 的两种电位作为第一电位 VSS 和第五电位 VDD。另外,在图 11 中,第二电位是 VDDH1、第四电位是 VDDH2。

在图 12 中,说明了提供给图 11 所示的电源电路的第一电位 VSS 和第五电位 VDD,由电源电路 200 生成的第二电位 VDDH1、第三电位 VEE、以及第四电位 VDDH2。例如,第一电位 $VSS = 0V$ (接地电源电位),第五电位 $VDD = 5V$ (逻辑电源电路电源电位)。

图 11 所示的前置升压电路 210 与第一电源线 130 和第五电源线 138 连接,以第一电位 VSS 为基准,将基于第一电位 VSS 和第五电位 VDD 之间的差升压的第二电位 VDDH1 提供给第二电源线 132。降压电路 110 和升压电路 120 具有上述的结构。此时,由于提供给降压电路 110 和升压电路 120 的第二电位 VDDH1 比逻辑电源电路电源电位 VDD 大,可以使第三电位 VEE 和第四电位 VDDH2 的绝对值比图 3 大。

前置升压电路 210 可以由开关调整器或电荷泵的任一种构成。图 13 是示出构成前置升压电路 210 的开关调整器的一例的电路图。

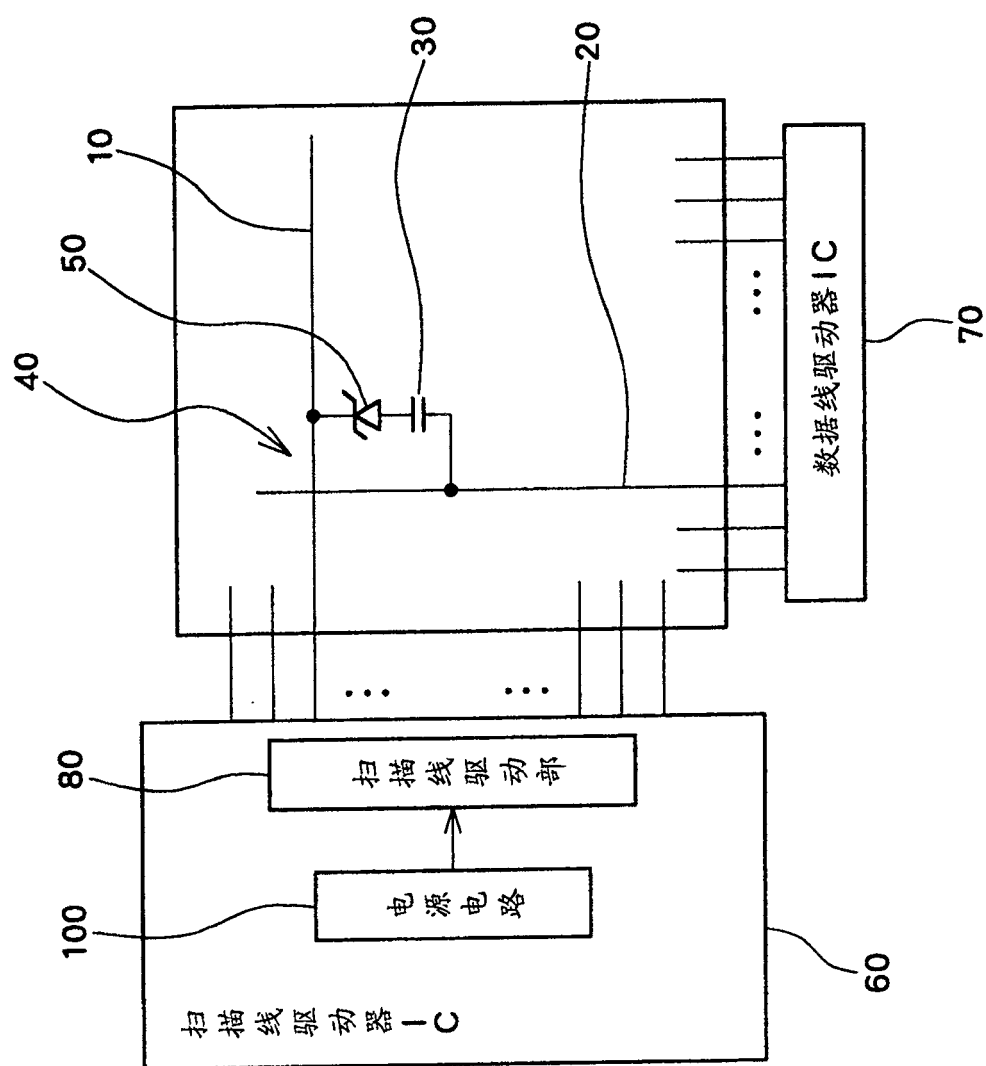
该开关调整器 210 包括感应元件(线圈) 212、二极管 214、开关晶体管 216、以及电容器 218。线圈 212 的一端与第五电源线 138 连接。二极管 214 的阳极与线圈 212 的另一端连接,二极管 214 的阴极与第二电源线 132 连接。开关晶体管 216 是 N 型晶体管,其源极与第一电源线 130 连接,其漏极与线圈 212 和二极管 214 之间的节点连接。电容器 218 连接至第一电源线 130 和第二电源线 132 之间。

在该开关调整器 210 中,当输入至开关晶体管 216 的栅极的时钟信号成为 HIGH 时,开关晶体管 210 成为接通,按第五电源线 138 → 线圈 212 → 开关晶体管 216 → 第一电源线 130 的顺序通电流。通过此时的电流,用于生成感应电动势的能量(电荷)蓄积在线圈 212。时钟信号成为 LOW 时开关晶体管 216 断开,二极管 214 导通,蓄积在线圈 212 的电荷移动至电容器 218,在第二电位线 132 出现作为升压电位的第二电位 VDDH1。并且,在接通电源后的初始状态中,由于第二电位线 132 的电位是 0V,直至进行升压动作第二电位 VDDH1 成为 VDD 以上,无论开关晶体管 216 的接通、断开,二极管 214 都处于导通状态。

以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

符号说明

10 扫描线、**20** 数据线、**30** 液晶、**40** 像素、**50** 像素开关（薄膜二极管）、**60** 扫描线驱动器 IC、**70** 数据线驱动器 IC、**80** 扫描线驱动部、**100** 电源电路、**110** 降压电路（开关调整器）、**112** 感应元件（线圈）、**114** 二极管、**116** 第一开关晶体管、**118** 第一电容器、**120** 升压电路（电荷泵）、**121** 第二开关晶体管、**122** 第二开关晶体管、**123** 第三开关晶体管、**124** 第四开关晶体管、**125** 第二电容器、**126** 第三电容器、**130** 第一电源线、**132** 第二电源线、**134** 第三电源线、**136** 第四电源线、**138** 第五电位、**140** 时钟信号生成电路、**141** 第一电平移位器、**142** 第二电平移位器、**143** 第三电平移位器、**144** 第四电平移位器、**145** 第五电平移位器、**150** P 型半导体衬底、**152** 第一层势阱（高耐压 N 型势阱）、**154** 第二层势阱（低耐压 N 型势阱）、**156** 源极逻辑势阱、**158** 漏极逻辑势阱、**159** 栅极、**160** N 型触点、**170** 高耐压 P 型势阱、**172** N 型势阱、**174** P 型触点、**176** 配线、**180** P 型半导体衬底、**182** 高耐压第一层势阱、**184** 高耐压第二层势阱、**190** 手机、**200** 电源电路、**210** 前置升压电路、**212** 感应元件（线圈）、**214** 二极管、**216** 开关晶体管、**218** 电容器



一
四

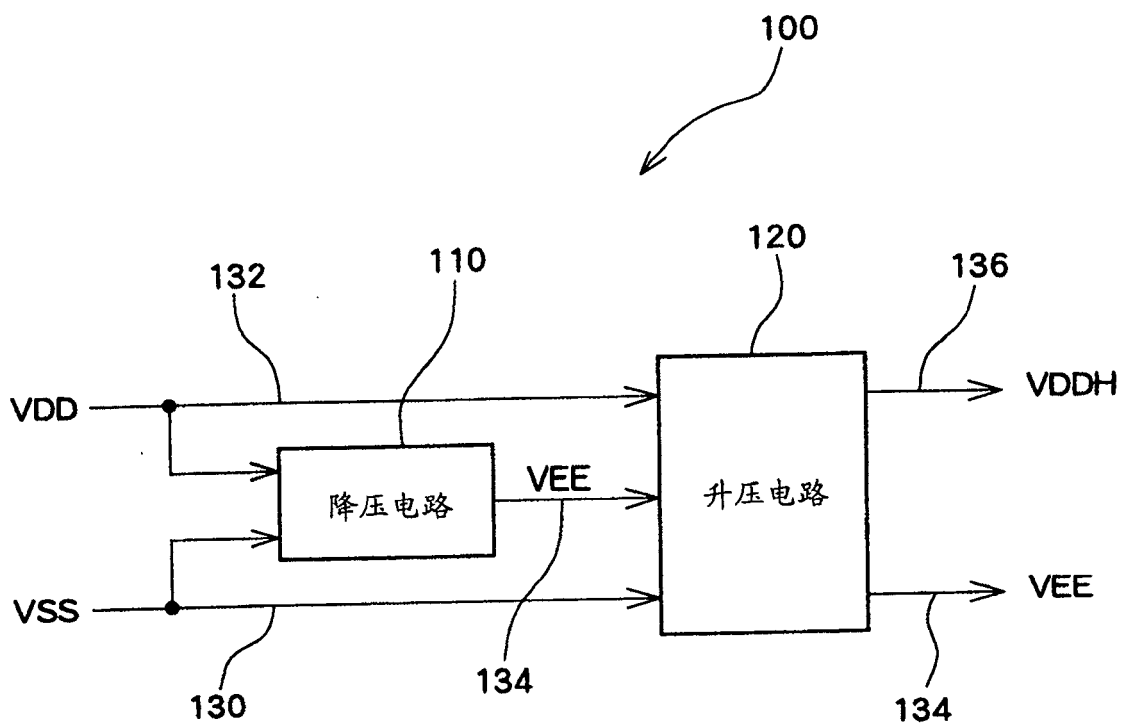


图 2

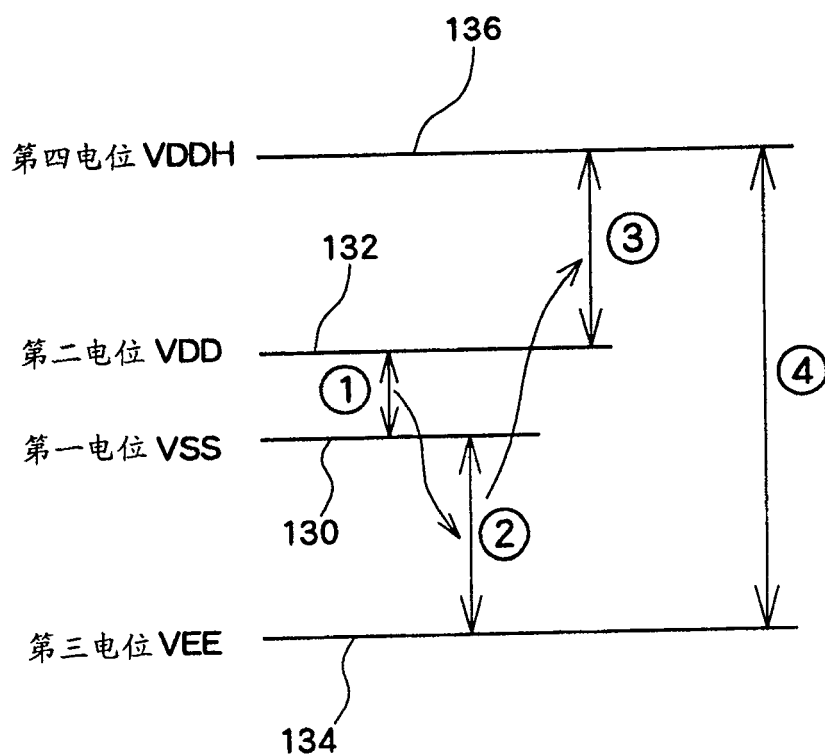


图 3

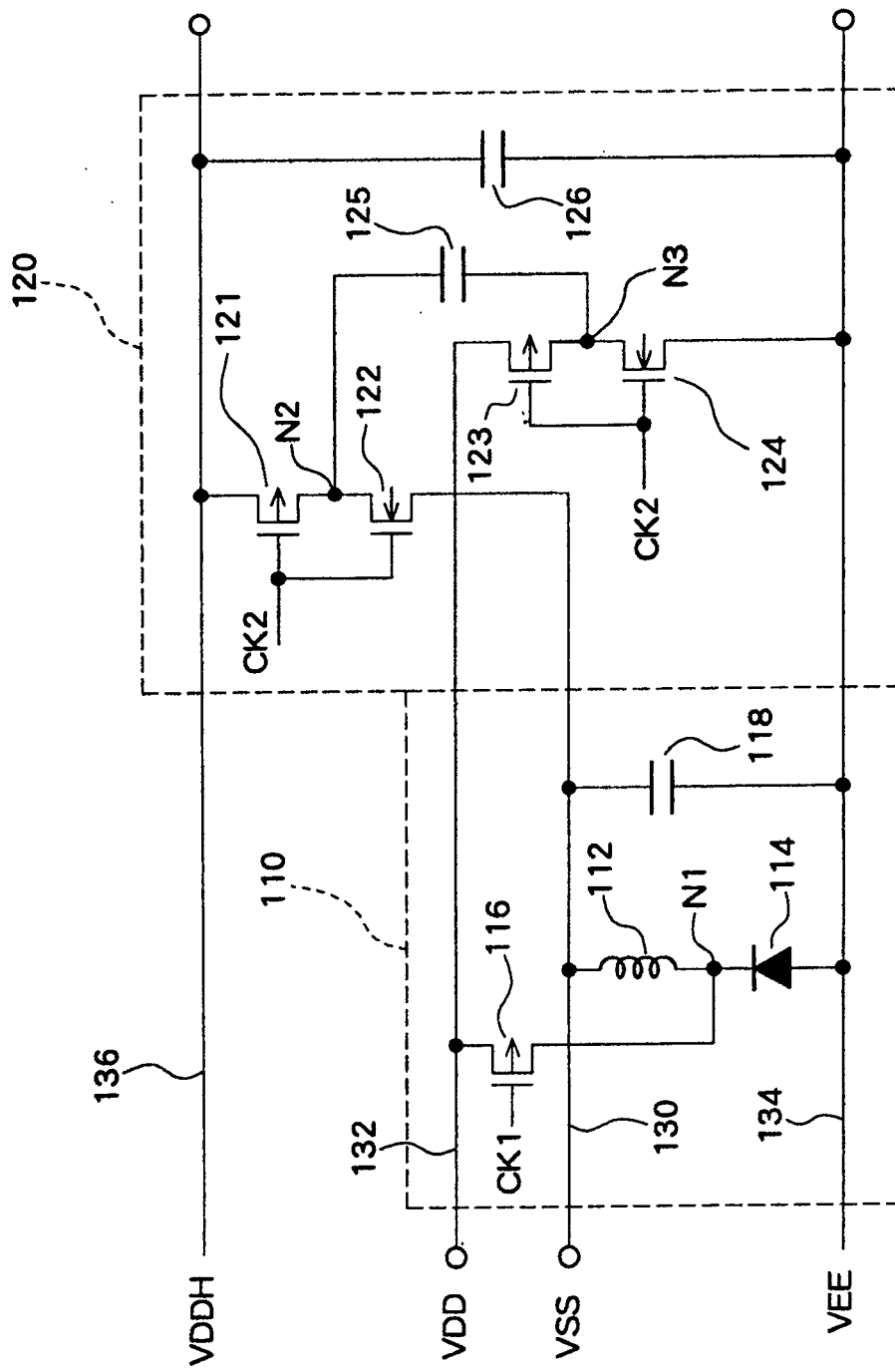


图 4

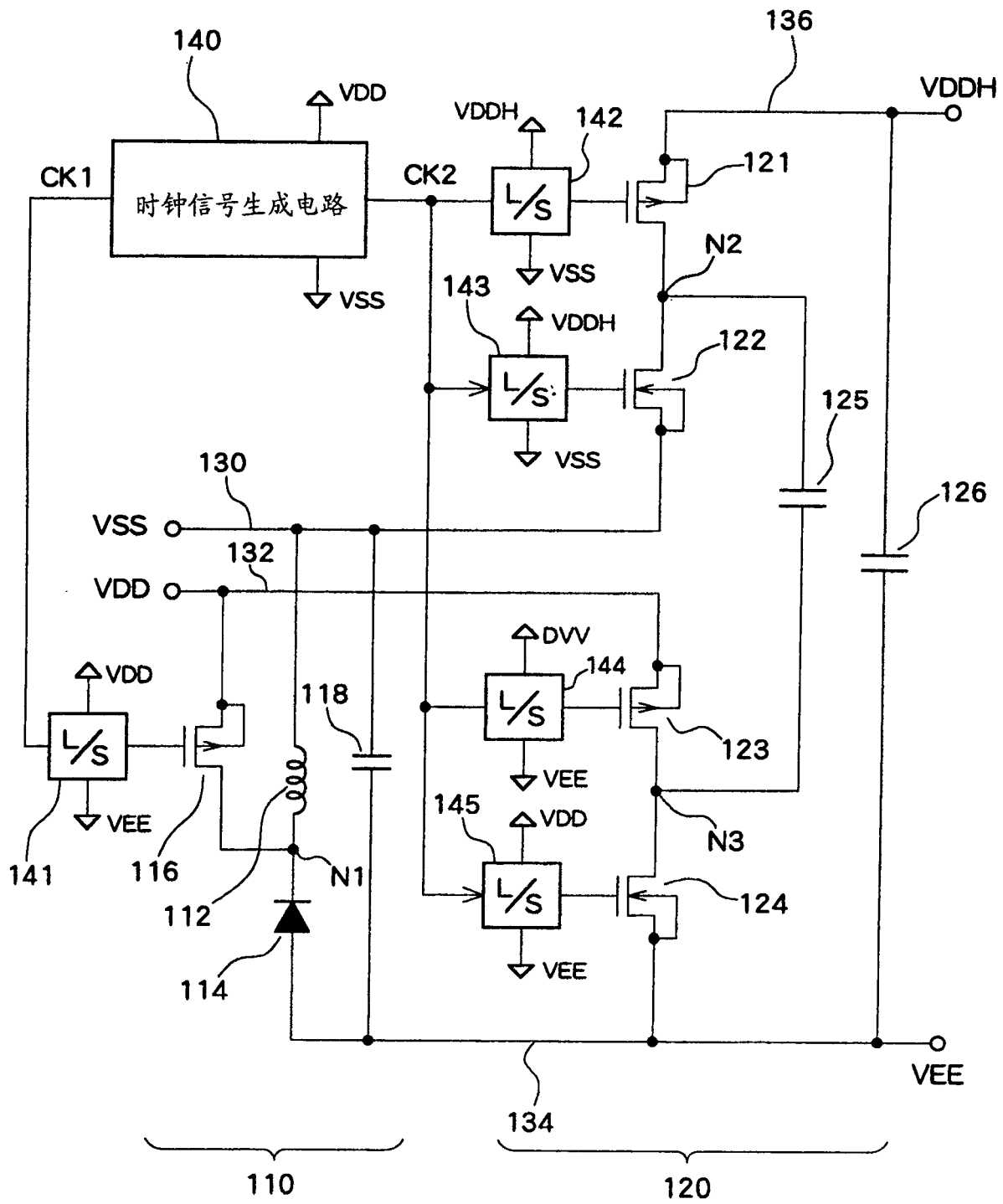


图 5

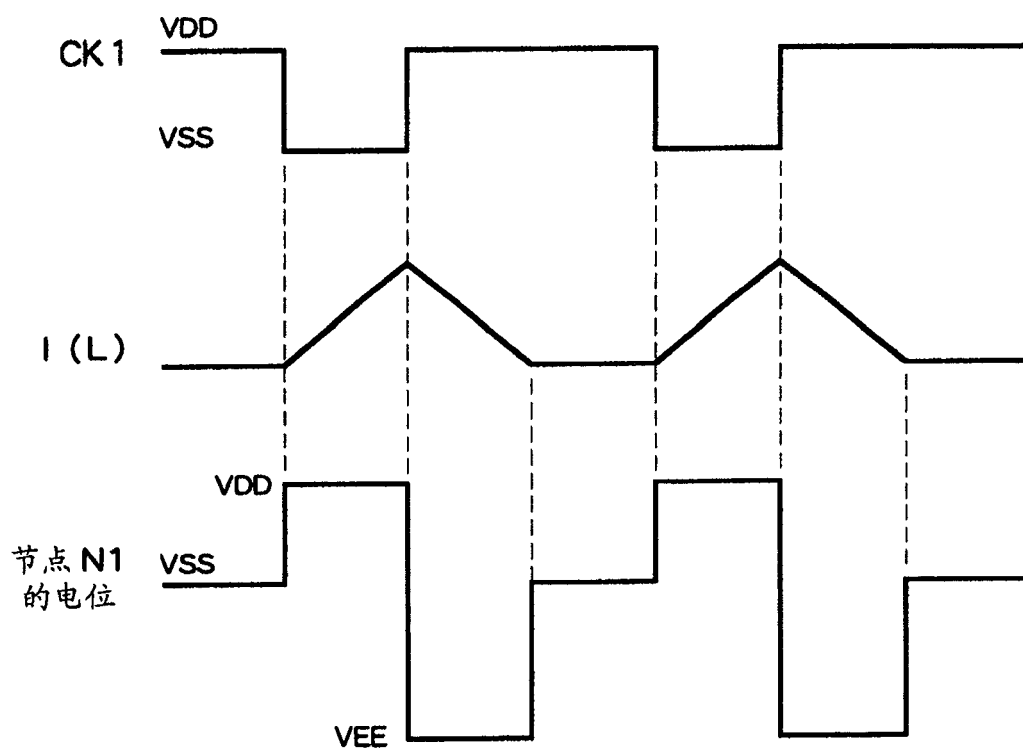


图 6

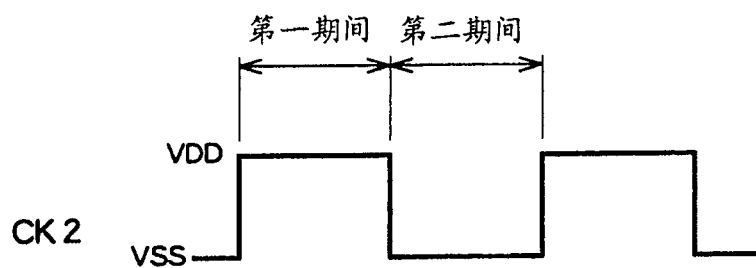


图 7

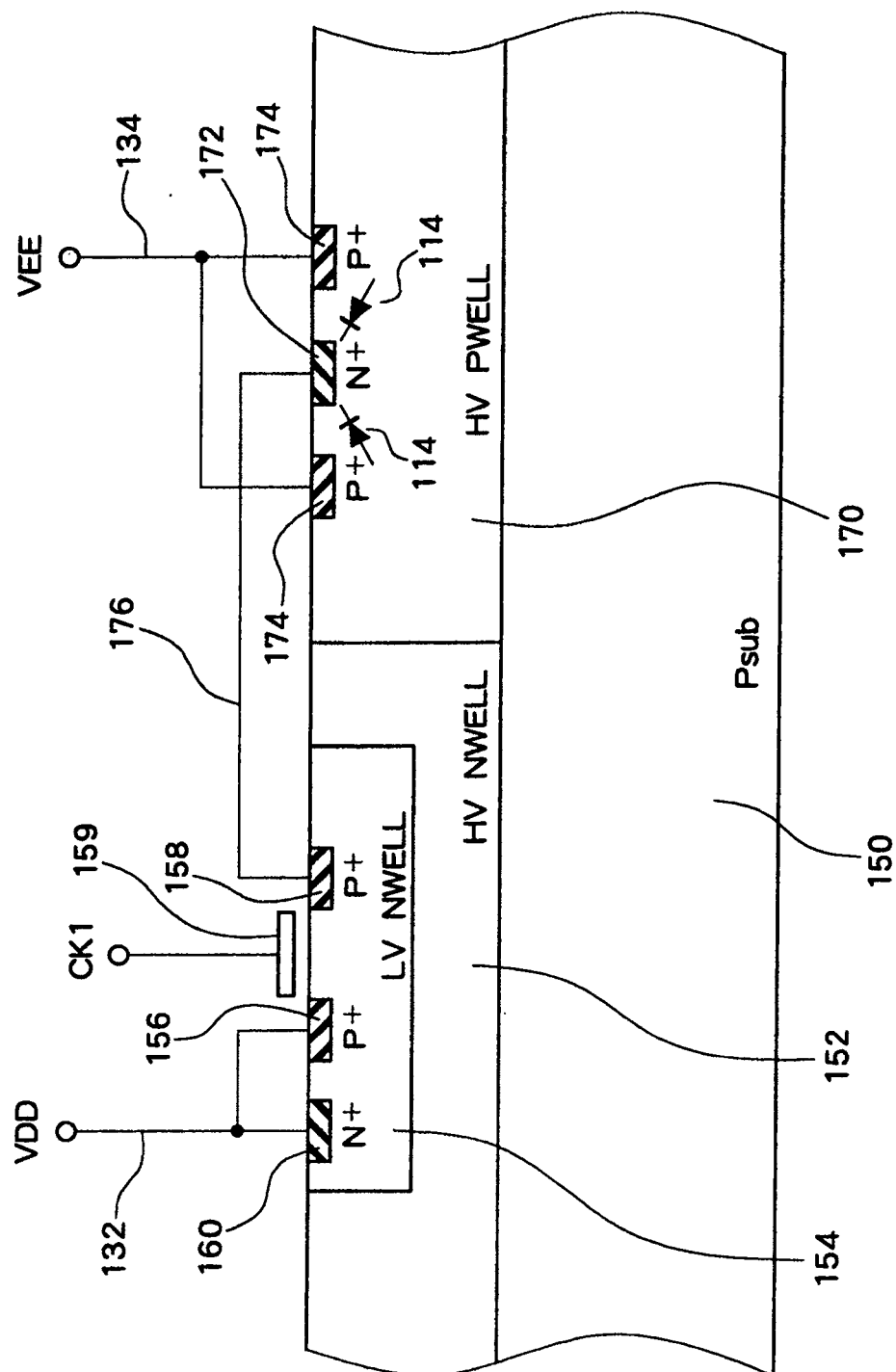


图 8

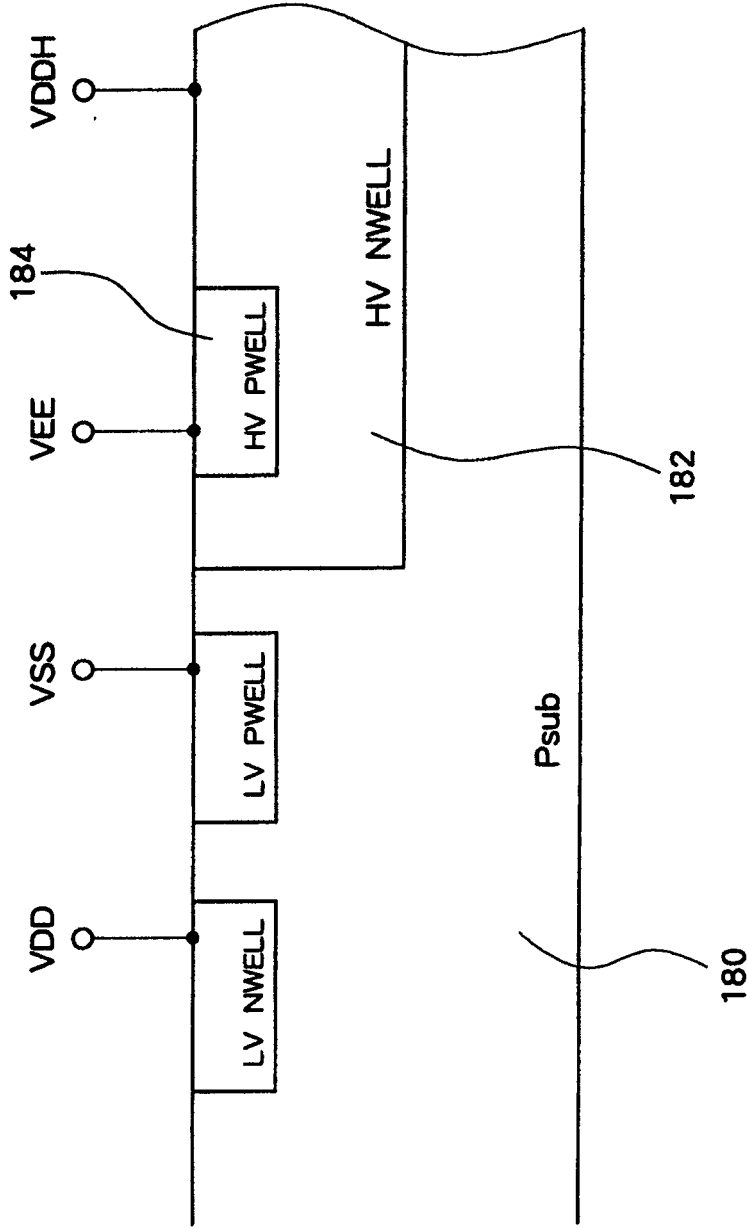


图 9

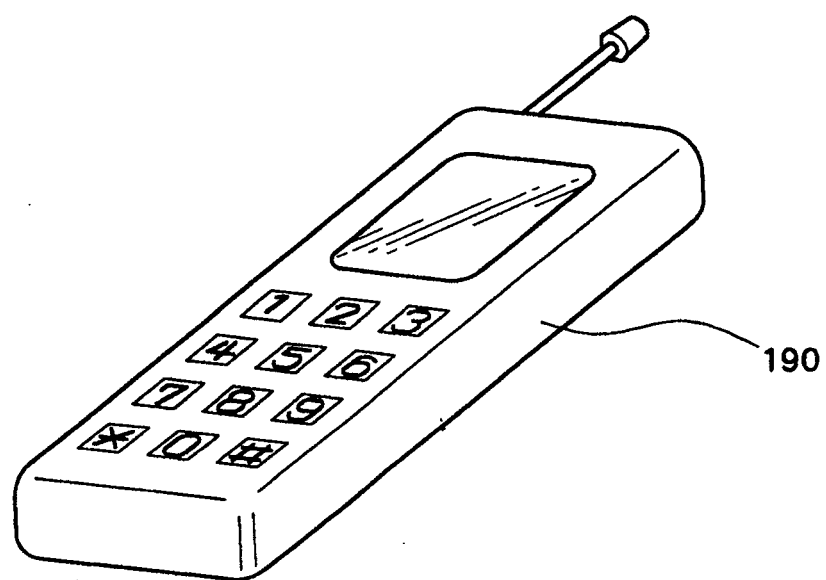


图 10

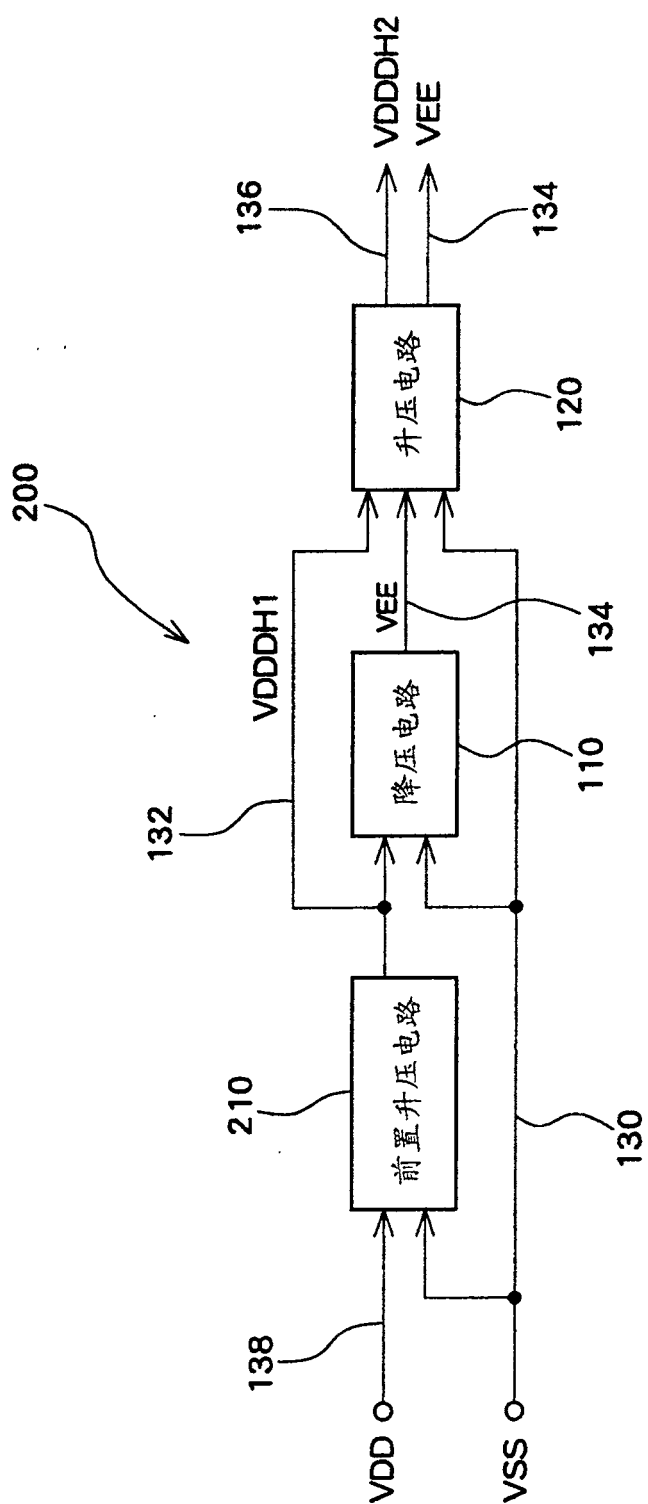


图 11

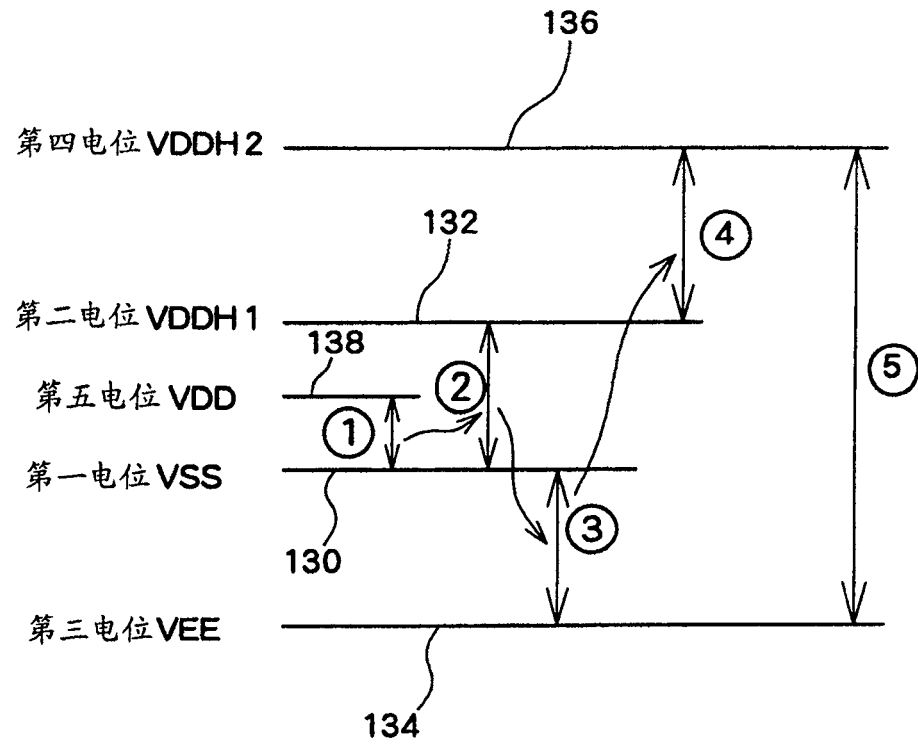


图 12

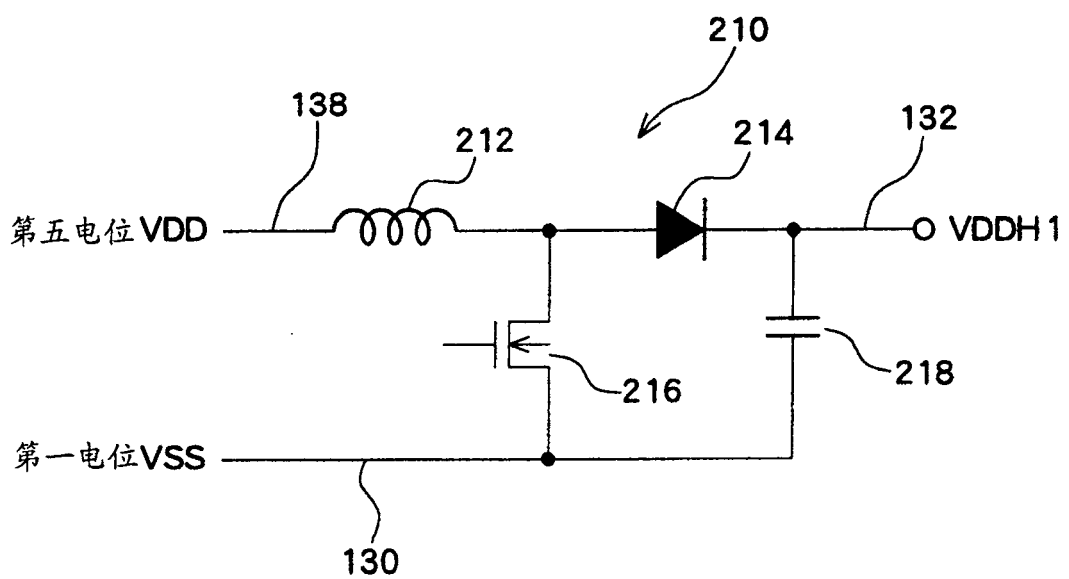


图 13

专利名称(译)	电源电路、用其的驱动器IC、液晶显示装置及电子设备		
公开(公告)号	CN100481195C	公开(公告)日	2009-04-22
申请号	CN200510053784.5	申请日	2005-03-11
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	矢岛秀彦		
发明人	矢岛秀彦		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1345 G09G5/00 H01L21/822 H01L27/04 H02M3/07 H02M3/155		
CPC分类号	H02M2001/0006 G09G3/3696 H01L27/0629 H01L21/761		
代理人(译)	余刚		
审查员(译)	杨雪		
优先权	2004070988 2004-03-12 JP		
其他公开文献	CN1667688A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种生成高电压、降低分步成本并适于IC化的电源电路。电源电路(100)包括降压电路(110)和其后续的升压电路(120)。降压电路(110)与提供第一电位VSS和第二电位VDD的第一电源线(130)和第二电源线(132)连接，以第一电位VSS为基准，向第三电源线(134)提供基于第一电位和第二电位之间的差(VDD-VSS)降压的负极性的第三电位VEE。升压电路(120)与第一电源线(130)~第三电源线(134)连接，以第二电位VDD为基准，向第四电源线(136)提供基于第一电位和第三电位之间的差(VSS-VEE)升压的正极性的第四电位VDDH。并且，降压电路(110)由开关调整器构成。

