

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510065122.X

[45] 授权公告日 2008 年 11 月 5 日

[11] 授权公告号 CN 100430989C

[22] 申请日 2005.4.8

[21] 申请号 200510065122.X

[30] 优先权

[32] 2004. 6. 30 [33] JP [31] 2004 - 192910

[73] 专利权人 夏普株式会社

地址 日本大阪

[72] 发明人 山崎浩

[56] 参考文献

JP2002 - 215081A 2002. 7. 31

CN1251191A 2000. 4. 19

JP2003 - 66911A 2003. 3. 5

US20030020683A1 2003. 1. 30

CN1293806A 2001. 5. 2

CN1372241A 2002. 10. 2

审查员 罗 强

[74] 专利代理机构 隆天国际知识产权代理有限公司

代理人 张龙哺 张浴月

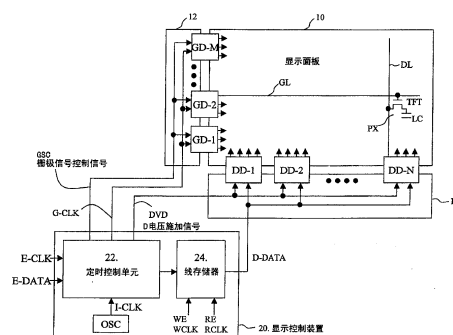
权利要求书 3 页 说明书 9 页 附图 9 页

[54] 发明名称

液晶显示设备的显示控制装置和有该装置的
液晶显示设备

[57] 摘要

本发明提供一种显示控制装置，外部时钟信号和图像数据提供至该显示控制装置，并且该显示控制装置提供定时控制信号以控制该液晶显示面板的数据驱动器和栅极驱动器的驱动定时，该显示控制装置包括：内部时钟产生单元，其不依赖于该外部时钟产生内部时钟；缓冲存储器，所提供的图像数据与该外部时钟同步地被写入至该缓冲存储器；以及定时控制单元，其与该内部时钟同步地将写入至该缓冲存储器中的该图像数据提供至该数据驱动器，并且与该内部时钟同步地产生定时控制信号，该定时控制信号至少包括：电压施加信号，以控制数据电压施加于数据线的定时，以及栅极时钟信号，以控制栅极线的驱动定时。



1、一种显示控制装置，外部时钟信号和图像数据提供至该显示控制装置，并且该显示控制装置将控制驱动定时的定时控制信号提供至液晶显示面板的数据驱动器和栅极驱动器，该显示控制装置包括：

内部时钟产生单元，其不依赖于该外部时钟信号产生内部时钟信号；

缓冲存储器，所提供的图像数据与该外部时钟信号同步地写入至该缓冲存储器；以及

定时控制单元，其与该内部时钟信号同步地将写入至该缓冲存储器中的该图像数据提供至该数据驱动器，并且与该内部时钟信号同步地产生用于该数据驱动器和该栅极驱动器的该定时控制信号；其中，

该定时控制单元与该内部时钟信号同步地控制数据保持时间，以使该数据保持时间恒定，在该数据保持时间内，在对栅极线施加电压结束之后数据电压持续施加至数据线上。

2、根据权利要求1所述的显示控制装置，其中，该定时控制信号包括：数据电压施加信号，其控制该数据驱动器将对应于该图像数据的数据电压施加于数据线的定时；以及栅极时钟信号，其控制该栅极驱动器对栅极线的驱动定时。

3、根据权利要求1所述的显示控制装置，其中，该定时控制单元与该内部时钟信号同步地控制一电荷共享时间，在该电荷共享时间期间，在数据电压施加至该数据线之前，相邻的数据线被短路。

4、根据权利要求1所述的显示控制装置，其中，该内部时钟信号具有不依赖于该外部时钟信号的频率的恒定频率。

5、根据权利要求1或权利要求4所述的显示控制装置，还包括计数器，其响应内部同步信号而将计数值复位，其中，该内部同步信号响应外部提供的显示同步信号且与该内部时钟信号同步地产生，并且该计数值与该内部时钟信号同步地增加或者减小；以及其中

该定时控制单元基于该计数器的计数值来产生该定时控制信号。

6、根据权利要求1所述的显示控制装置，其中，该缓冲存储器是存储相当于一行的图像数据的行存储器。

7、根据权利要求1所述的显示控制装置，其中，该缓冲存储器是多个

分开的行存储器，其将相当于一行的图像数据分开并存储；以及

该定时控制单元与该外部时钟信号同步地将该图像数据连续地写入该多个分开的行存储器，与该内部时钟信号同步地平行读取存储在该多个分开的行存储器中的该图像数据，并且将该图像数据提供至该数据驱动器。

8、一种显示控制装置，外部时钟信号和对应于显示同步信号的图像数据提供至该显示控制装置，并且该显示控制装置将控制驱动定时的定时控制信号提供至液晶显示面板的数据驱动器和栅极驱动器，该显示控制装置包括：

内部时钟产生单元，其不依赖于该外部时钟信号产生具有恒定频率的内部时钟信号；

第一和第二行存储器，所提供的图像数据与该外部时钟信号同步地连续写入至所述第一和第二行存储器；以及

定时控制单元，其与该内部时钟信号同步地平行读取写入至该第一和第二行存储器的该图像数据，并将该图像数据提供至该数据驱动器，并且该定时控制单元与该内部时钟信号同步地产生用于该数据驱动器和该栅极驱动器的该定时控制信号。

9、根据权利要求8所述的显示控制装置，其中，该定时控制信号包括：数据电压施加信号，其控制该数据驱动器将对应于该图像数据的数据电压施加于数据线的定时；以及栅极时钟信号，其控制该栅极驱动器对栅极线的驱动定时。

10、根据权利要求8所述的显示控制装置，其中，该定时控制单元与该内部时钟信号同步地控制栅极线驱动结束之后数据电压持续施加至数据线上的数据保持时间。

11、根据权利要求8所述的显示控制装置，其中，该定时控制单元与该内部时钟信号同步地控制一电荷共享时间，在该电荷共享时间期间，在数据电压施加至数据线之前，相邻的数据线被短路。

12、一种液晶显示设备，包括显示控制装置，外部时钟信号和图像数据提供至该显示控制装置，并且该显示控制装置将控制驱动定时的定时控制信号提供至液晶显示面板的数据驱动器和栅极驱动器，其中，该显示控制装置包括：

内部时钟产生单元，其不依赖于该外部时钟信号产生内部时钟信号；

缓冲存储器，所提供的图像数据与该外部时钟信号同步地写入至该缓冲存储器；以及

定时控制单元，其与该内部时钟信号同步地将写入至该缓冲存储器中的该图像数据提供至该数据驱动器，并且其与该内部时钟信号同步地产生用于该数据驱动器和该栅极驱动器的该定时控制信号；其中

该定时控制单元与该内部时钟信号同步地控制数据保持时间，以使该数据保持时间恒定，在该数据保持时间内，在对栅极线施加电压结束之后数据电压持续施加至数据线上。

13、一种液晶显示设备，包括显示控制装置，外部时钟信号和对应于显示同步信号的图像数据提供至该显示控制装置，并且该显示控制装置将控制驱动定时的定时控制信号提供至液晶显示面板的数据驱动器和栅极驱动器，该显示控制装置包括：

内部时钟产生单元，其不依赖于该外部时钟信号产生具有恒定频率的内部时钟信号；

第一和第二行存储器，所提供的图像数据与该外部时钟信号同步地连续写入至所述第一和第二行存储器；以及

定时控制单元，其与该内部时钟信号同步地平行读取写入至该第一和第二行存储器的该图像数据，并且其与该内部时钟信号同步地产生用于该数据驱动器和该栅极驱动器的该定时控制信号。

液晶显示设备的显示控制装置和有该装置的液晶显示设备

相关申请的交叉参考

本申请基于并要求 2004 年 6 月 30 日递交的在先日本专利申请 No. 2004-192910 的优先权的权益，在此通过参考并入其全部内容。

技术领域

本发明涉及一种液晶显示设备的显示控制装置和具有该装置的液晶显示设备，尤其涉及一种能够不依赖外部时钟信号来确保液晶面板的定时容限（timing margin）的显示控制装置，以及具有该装置的液晶显示设备。

背景技术

液晶显示设备具有显示面板，该显示面板包括：液晶层、驱动显示面板的栅极驱动器、数据驱动器、以及控制栅极驱动器和数据驱动器的显示控制装置；来自个人计算机或者其它显示信号提供设备的图像数据和时钟信号提供给液晶显示设备，从而液晶显示设备显示对应于该图像数据的图像。

液晶显示设备锁存与外部提供的输入时钟同步提供的被提供的图像数据，与该输入时钟同步地产生用于驱动的外部面板的定时控制信号，并且通过该定时控制信号，来控制由数据驱动器和栅极驱动器进行的驱动数据线和栅极线的操作。因此，与输入自显示信号提供设备的输入时钟同步地输入该输入图像数据，以产生显示面板控制信号。

例如，在日本专利待审 No.2003-66911 中提出了一种用于液晶显示设备的显示控制装置。这个专利描述了这样一种方法，其中，图像数据与输入时钟同步地被写入一对左行存储器单元和右行存储器单元，然后从该对左、右行存储器单元中平行读出该数据并提供至数据驱动器。根据此专利，与内部产生的时钟同步地从多个行存储器单元中平行读出图像数据并提供至数据驱动器，因此，能够可靠地执行图像数据到数据驱动器的提供。但是，并没有描述控制数据驱动器和栅极驱动器的定时的定时控制信号。

如上所述，排除某些例外，传统液晶显示设备的显示控制装置与输入时钟同步地控制显示面板的驱动定时。但是，液晶显示面板的更大的尺寸以及近年来像素数目的增加已经伴随用于栅极线的驱动定时和用于数据线的驱动定时的更严格的容限。而且，对于这种驱动，比过去更复杂的驱动控制更为必要，从而有各种定时容限变得更加严格也就是更小的趋势。

另一方面，在个人计算机或者其它显示信号提供设备端的时钟速率零星地增长，并且显示信号常常以超过预先规定范围的时钟速率被提供，从而加上上述定时容限的减小的因素，便出现了仅仅通过与外部时钟信号同步地控制显示面板的驱动定时已经不能稳定显示控制的问题。

发明内容

因此，本发明的目的在于提供一种不依赖外部时钟信号的频率而能够稳定显示控制的用于液晶显示设备的显示控制装置，以及使用该显示控制装置的液晶显示设备。

为了实现上述目的，本发明的第一方案是一种显示控制装置，外部时钟信号和图像数据提供至该显示控制装置，并且其提供定时控制信号以控制该液晶显示面板的数据驱动器和栅极驱动器的驱动定时，包括：内部时钟产生单元，其不依赖于该外部时钟信号，产生内部时钟信号；缓冲存储器，所提供的图像数据与该外部时钟信号同步地写入至该缓冲存储器；以及定时控制单元，其与该内部时钟信号同步地将写入至该缓冲存储器中的该图像数据提供至该数据驱动器，并且与该内部时钟信号同步地产生定时控制信号，该定时控制信号至少包括：电压施加信号，以控制数据驱动器将对应于该图像数据的数据电压施加于数据线的定时，以及栅极时钟信号，控制上述栅极驱动器对栅极线的驱动定时。

在上述第一方案的优选实施例中，该定时控制单元的特征在于将数据保持时间和电荷共享时间控制为与内部时钟同步，其中，在该数据保持时间内，在栅极线的驱动结束之后，数据电压于继续施加至数据线，在该电荷共享时间期间，在数据电压施加至数据线之前，相邻的数据线被短路。

为了实现上述目的，本发明的第二方案是一种液晶显示设备，其包括第一方案的显示控制装置、数据驱动器，以及栅极驱动器。

通过本发明的上述第一方案，不是与外部提供的输入时钟地同步地，而是与不依赖于输入时钟的内部时钟同步地来产生用于液晶显示面板的驱动电路的定时控制信号，通过满足驱动电路的各种驱动容限的定时控制信号，可以实现稳定的显示控制。

附图说明

- 图 1 显示一个方案的液晶显示设备的配置；
- 图 2 显示栅极驱动器和数据驱动器的配置；
- 图 3 显示当与外部时钟同步时显示控制装置中的工作波形；
- 图 4 显示当与外部时钟同步时显示控制装置中的工作波形；
- 图 5 显示该方案中显示控制装置中的定时控制单元的配置；
- 图 6 显示一方案中显示控制装置的工作波形；
- 图 7 显示该方案中显示控制装置的工作波形；
- 图 8 显示一方案的修改实例中液晶显示设备的配置；
- 图 9 显示图 8 的显示控制装置的工作波形。

具体实施方式

下面使用附图解释本发明的方案。但是，本发明的技术范围不限于这些方案，而是延伸到权利要求书的范围内所描述的发明，以及与其等效的发明。

图 1 显示一个方案的液晶显示设备的配置。该液晶显示设备包括：液晶显示面板 10；多个栅极驱动器 GD-1 至 GD-M，其与水平同步信号同步地驱动在显示面板的水平方向上排列的栅极线 GL；多个数据驱动器 DD-1 至 DD-N，其与水平同步信号同步地将对应于图像数据的数据电压施加至在显示面板的垂直方向上排列的数据线 DL；以及控制这些驱动器的操作定时的显示控制装置 20。在显示面板 10 上，多个栅极线 GL 在水平方向上排列，并且多个数据线 DL 在垂直方向上排列；在这些线的交叉位置处安置像素 PX，每个像素 PX 具有单元(cell)晶体管 TFT 和液晶像素 LC。多个栅极驱动器 GD 设置在栅极驱动器基板 12 上，并且驱动各自的多条栅极线。多个数据驱动器 DD 设置在数据驱动器基板 14 上，并且将数据电压施加至各自的多条数据线。

此外，与来自个人计算机或者其它显示信号提供设备的输入时钟 E-CLK 同步地提供图像数据 E-DATA 至显示控制装置 20，并且显示控制装置 20 产生用于驱动器的上述定时控制信号和内部图像数据 D-DATA，然后将它们提供至驱动器 GD 和 DD，其中，这些定时控制信号是栅极信号控制信号 GSG、栅极时钟 G-CLK 和数据线电压施加信号 DVD。显示控制装置 20 具有：内部时钟产生振荡电路 OSC，其不依赖该输入时钟产生具有恒定频率的内部时钟 I-CLK；定时控制单元 22，其产生定时控制信号；以及行存储器 24，其作为用于临时存储输入图像数据 E-DATA 的缓冲存储器。

定时控制单元 22 与该输入时钟 E-CLK 同步地将所提供的图像数据 E-DATA 写入至行存储器 24，并且与该内部时钟 I-CLK 同步地产生上述定时控制信号，同时也与该内部时钟 I-CLK 同步地读取写入至行存储器 24 中的数据，并将该数据提供至数据驱动器 DD。此操作的细节将在下文中描述。

图 2 显示栅极驱动器 and 数据驱动器的配置。栅极驱动器 GD 具有：移位寄存器 30，其与栅极时钟 G-CLK 同步地将数据移位；栅极驱动器电路 32，其响应来自该移位寄存器 30 的输出，将预定的栅极电压波形施加至相应的栅极线 GL。该栅极驱动器电路 32 响应栅极信号控制信号 GSC 的定时，将栅极电压波形形成如下所述的预定形状。数据驱动器 DD 具有：数据驱动器电路 34，其产生用于数据线的对应于内部数据 D-DATA 的数据电压，并将此数据电压施加至数据线；数据线短路电路 SC，其在数据电压施加至数据线之前将相邻的数据线短路。

为延长液晶寿命的目的，液晶显示面板通常使用反转（inverted）驱动方法来驱动，其中，在每个水平同步间隔处，反转施加至相邻数据线的电压的极性。在此情形下，在临近的水平同步间隔中，在当前的水平同步间隔中产生用于施加的数据电压，该数据电压的极性与在前一水平同步间隔中所施加的电压的极性相反。为了不浪费在前一水平同步间隔中施加的电，将相邻数据线短路，共享两条数据线上的电荷，并且此后施加极性相反的数据电压。通过优化短路时间，能够减少电能消耗而不浪费数据线上的电荷。因此，通过数据线电压施加信号 DVD 来控制对短路相邻数据线的控制的定时。因此，此数据线电压施加信号 DVD 的定时影响电能消耗。

图 3 和图 4 显示当与外部时钟同步时显示控制装置中的工作波形。在现

有技术中，用于显示面板的定时控制信号与外部时钟 E-CLK 同步地产生。个人计算机和其它显示信号提供设备将用于同步的时钟 E-CLK 和图像数据 E-DATA（其中嵌入显示同步信号信息），提供至液晶显示设备的显示控制装置 20。基于嵌入在图像数据中的显示同步信号信息，显示控制装置 20 与输入时钟 E-CLK 同步地产生启动信号 ENABLE。该启动信号是显示同步信号，以控制水平同步间隔和垂直同步间隔。在其它情形下，个人计算机或者其它显示信号提供设备可以提供用于同步的时钟 E-CLK 和启动信号 ENABLE，以及图像数据 E-DATA。在这些情形下，该启动信号和该图像信号都与该输入时钟 E-CLK 同步。

栅极时钟 G-CLK 比启动信号 ENABLE 的上升沿早上升一预定时间，并且响应该启动信号 ENABLE 的上升沿而下降，以控制栅极线的扫描定时。也就是说，与栅极时钟 G-CLK 的上升沿同步地顺次扫描和驱动栅极线 GL-1、GL-2 和 GL-3。栅极信号控制信号 GSC 是定时控制信号，其响应栅极时钟 G-CLK 的上升沿而下降，并且在一预定时间之后上升，并被控制为：栅极线 GL-1、GL-2 的驱动波形响应栅极信号控制信号 GSC 的上升沿而从 H 电平逐渐下降。使该栅极线驱动波形下降，以便施加于栅极线（其在显示面板的水平方向上延伸）的电压波形在栅极驱动器的相反侧不被减弱（blunt）。

在启动信号 ENABLE 的下降沿处上升而在其上升沿处下降的数据电压施加信号 DVD，是用于短路电路（其使相邻的数据线短路）的定时控制信号；在数据电压施加信号 DVD 处于 H 电平的时间 t_{SC} 期间内，相邻的数据线被短路。这样，在从水平同步间隔 H_{syncd} 开始的短路时间 t_{SC} （或者电荷共享时间）期间内，相邻的数据线被短路，随后，在数据电压施加信号 DVD 处于 L 电平时，数据线 DL 被对应于图像数据 D-DATA 的数据电压驱动。也就是说，该数据电压施加信号 DVD 控制对数据线 DL 的电压施加的定时。即使在栅极电压已经施加至栅极线 GL-1 和 GL-2 之后，数据电压在预定数据保持时间 DH 内还继续施加至数据线 DL。

上述数据保持时间 DH 会影响液晶显示面板的驱动特性，因此必须被定义在预定时间之内。类似地，为了有效利用在前一水平同步间隔期间积累的电荷而不浪费驱动电能，必须确保用于短路时间（电荷共享时间） t_{GS} 的预定时间，由此能够优化电能守恒。

图 4 显示当该输入时钟是快速时钟信号时显示控制装置中的工作波形。在这些工作波形中，也与输入时钟 E-CLK 同步地产生驱动显示面板的定时控制信号 G-CLK, GSC 和 DVD。但是，因为该输入时钟 E-CLK 比较快，与该时钟同步地不同的定时控制信号也比较快，因此由这些定时控制信号产生的短路间隔（电荷共享时间） t_{SC} 和数据保持间隔 DH 也就变短，不能再保证在设计显示器时假定的定时容限，并且不可能有稳定的显示面板操作。由于更大的显示面板尺寸和像素数量的增加，此定时容限问题在近年来变得更为严重。因此，由于更加严格的定时容限，有这样的趋势，即方法（输入时钟用来同步用于液晶显示面板的定时控制）对于尺寸更大或者像素数目更多的显示面板来说趋于不相适宜。

图 5 显示该方案中显示控制装置中的定时控制单元 22 的配置。在该图中，除了定时控制单元 22 的配置外，还显示了行存储器 22。该定时控制单元 22 具有信号分离电路 44，其分离来自输入图像数据 E-DATA 的同步信息和图像数据；基于所分离的同步信息，该信号分离电路 44 与该输入时钟 E-CLK 同步地产生启动信号 ENABLE，并且还将分离所得的图像数据 D-DATA 提供至行存储器 22。该行存储器 22 例如是具有写输入端和读输出端的双端口存储单元，以启动同步的写入和读取；通过行存储器控制电路 48 产生的写入启动信号 WE 和写入时钟 WCLK，来控制将图像数据写入至行存储器的操作，并且通过该行存储器控制电路 48 产生的读取启动信号 RE 和读取时钟 RCLK，来控制读取图像数据的操作。行存储器控制电路 48 与启动信号 ENABLE、输入时钟 E-CLK 同步地来产生写入启动信号 WE 和写入时钟 WCLK，以与该输入时钟同步地将所提供的图像数据 E-DATA 写入至行存储器 22。

基于启动信号 ENABLE 的定时，定时控制电路 22 内的同步信号产生电路 46 与内部时钟 I-CLK 同步地产生内部同步信号 I-SYNC，并且将此信号作为复位信号 RST 提供至计数器 40。计数器 40 一旦被复位信号 RST 复位后就与内部时钟 I-CLK 同步地执行计数操作。该计数器的计数值 COUNT 被提供至定时控制信号产生电路 42，由后者利用当前计数值的定时，产生来自（from）栅极时钟 G-CLK、栅极信号控制信号 GSC、和数据电压施加信号 DVD 的定时控制信号。定时控制单元 22 内的行存储器控制电路 48 输入该计

数值 COUNT，并且利用当前计数值的定时产生读取启动信号 RE 和读取时钟 RCLK，以控制对行存储器 22 的读取操作。

图 6 显示该方案中显示控制装置的工作波形。响应启动信号 ENABLE，与输入时钟 E-CLK 同步地产生写入启动信号 WE，并且基于此写入启动信号 WE，输入图像数据 E-DATA 被写入至行存储器 22。另一方面，基于计数器 40 的计数值 COUNT（其与内部时钟 I-CLK、内部同步信号 I-SYNC 同步地产生），产生读取启动信号 RE、栅极时钟 G-CLK、栅极信号控制信号 GSC、和数据电压施加信号 DVD，该内部同步信号 I-SYNC 是与该内部时钟 I-CLK 同步地产生的。也就是说，这些定时控制信号提供与设计一致的定时，其与内部时钟 I-CLK 同步且恒定周期，以及其独立于外部时钟 E-CLK。

首先，响应该读取启动信号 RE，读取行存储器 22 中的图像数据 D-DATA 并提供至数据驱动器。另一方面，响应栅极时钟 G-CLK，顺次驱动栅极线至 H 电平，并且响应栅极信号控制信号 GSC，栅极电压下降。然后，响应数据电压施加信号 DVD，数据驱动器将对应于图像数据 D-DATA 的数据电压施加至数据线。这样，内部定时控制信号全被同步在内部时钟 I-CLK 上，因此具有与设计一致的定时，以便跨过数据线的短路间隔（电荷共享间隔） t_{SC} 和数据保持间隔 DH （在该数据保持间隔 DH 内，在电压施加至栅极线之后数据电压继续施加至数据线上）能够被保持与设计一致的持续时间。

图 7 显示该方案中显示控制装置的工作波形。在与输入时钟 E-CLK 同步的启动信号 ENABLE 的上升沿，与内部时钟 I-CLK 同步地产生内部同步信号 I-SYNC，并且由此内部同步信号 I-SYNC 复位的计数器与内部时钟 I-CLK 同步地向上计数（或者向下计数）。基于此计数器的计数值 COUNT，产生定时控制信号，即读取启动信号 RE、栅极时钟信号 G-CLK、栅极信号控制信号 GSC、和数据电压施加信号 DVD。例如，在计数值 COUNT 下一次变为“2”时，栅极时钟信号 G-CLK 转到 H 电位，在计数值下一次变为“6”时，栅极时钟信号 G-CLK 转到 L 电位。其它控制信号也在计数值处被驱动到 H 或者 L 电平，如图 7 所示。

图 8 显示该方案的修改实例中液晶显示设备的配置。如日本专利待审 No. 2003-66911 所记载的，在该修改实例中将行存储器分为多个部分，将输入图像数据连续写入多个行存储器部分中，并且从该多个行存储器部分中平

行读出图像数据，并提供至数据驱动器。在此情形下，输入图像数据到行存储器部分的写入，是与输入时钟 E-CLK 同步执行的，并且从多个行存储器部分的读取的定时控制和显示面板驱动器的定时控制，是与内部时钟 I-CLK 同步的。

如图 8 所示，显示控制装置 20 具有定时控制单元 22、左行存储器 24L，和右行存储器 24R。定时控制单元 22 利用写入启动信号 WE-L 的定时，与输入时钟 E-CLK 同步地将一行的左侧的图像数据 D-DATA-L 写入至左行存储器 24L，并且利用写入启动信号 WE-R 的定时，与输入时钟 E-CLK 同步地将一行的右侧的图像数据 D-DATA-R 写入至右行存储器 24R。图像数据 D-DATA 与输入时钟 E-CLK 同步地连续提供至显示信号提供设备中的像素单元中，以便定时控制单元 22 与输入时钟 E-CLK 同步地将图像数据 E-DATA-L 和 E-DATA-R 连续写入至左行存储器 24L 和右行存储器 24R。

另一方面，定时控制单元 22 利用与内部时钟 I-CLK 同步的读取启动信号 RE 的定时，平行地来读取写入至左行存储器 24L 和右行存储器 24R 的图像数据 I-DATA-L、I-DATA-R，并且将该数据提供至相应的数据驱动器 DD。此时，读取时钟 RCLK 被与内部时钟 ICLK 同步，并且优选的是该读取时钟比例如输入时钟 E-CLK 更快。由此，在左、右行存储器中的图像数据能够在短时间内被传送到数据驱动器。如上述方案一样，与内部时钟 I-CLK 同步地产生用于栅极驱动器 GD 的栅极时钟 G-CLK、栅极信号控制信号 GSC，和用于数据驱动器 DD 的数据电压施加信号 DVD。

图 9 显示图 8 的显示控制装置的工作波形。基于输入时钟 E-CLK 和启动信号 ENABLE 产生写入启动信号 WE-L、WE-R，并且基于这些信号，输入图像数据 E-DATA-L、E-DATA-R 分别被写入至左、右行存储器 24L、24R 中。另一方面，内部同步信号 I-SYNC 被与内部时钟 I-CLK 同步地产生，并用于复位定时控制单元 22 中的计数器，从而计数器与内部时钟 I-CLK 与内部时钟 I-CLK 同步地向上计数。基于此计数器的计数值 COUNT，产生读取启动信号 RE 和数据电压施加信号 DVD。如上所述，响应读取启动信号 RE，从左、右行存储器 24L、24R 中平行地读出图像数据，并且提供至数据驱动器。为了缩短该读取间隔，优选的是该读取操作是与读取时钟 RCLK 同步地执行，其中，该读取时钟 RCLK 与内部时钟 I-CLK 同步并且比外部时钟 E-CLK

更快。借助平行读取和快速读取时钟，能够缩短将来自行存储器的图像数据传送至数据驱动器的时间。而且，从行存储器到数据驱动器的图像数据传送被与内部时钟同步，因此不依赖被所提供的输入时钟的频率，所以能够执行稳定的图像数据传送。

此外，双端口存储器被采用作为左、右行存储器，以便能够在平行读取数据的同时执行连续写入图像数据。如图 9 所示，在写入至左、右行存储器结束之前，平行读取开始。

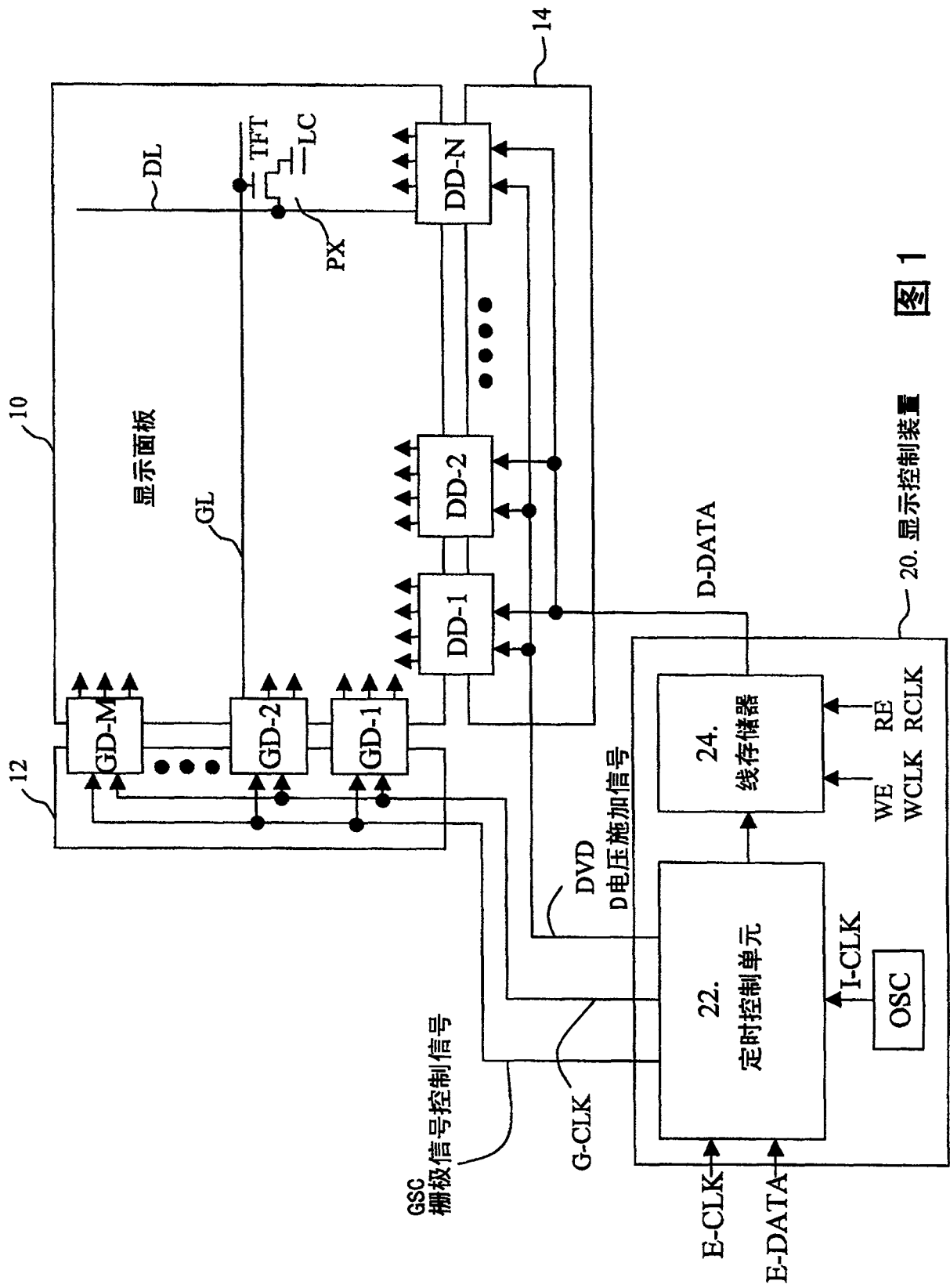


图 1

20. 显示控制装置

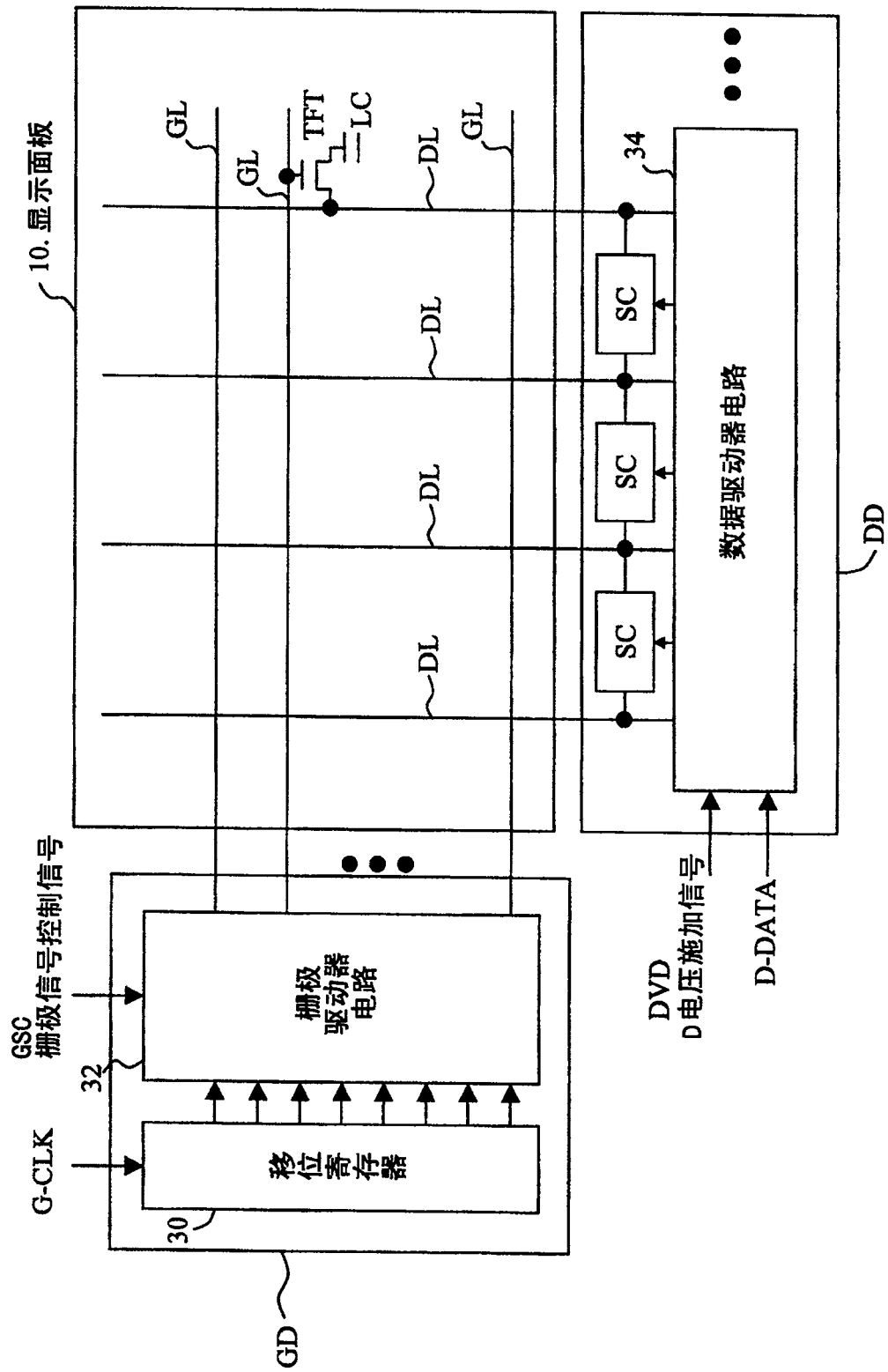


图 2

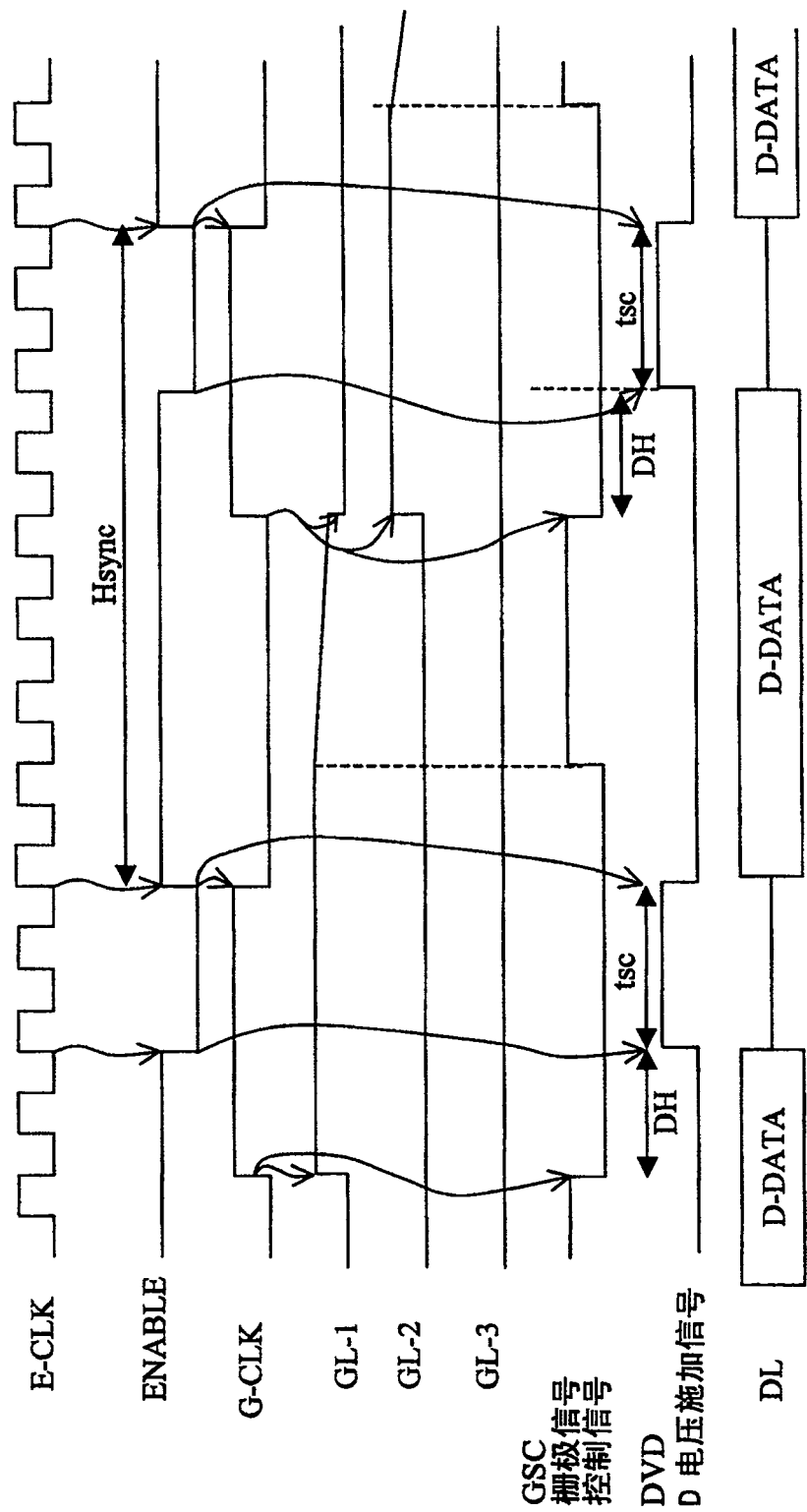


图 3

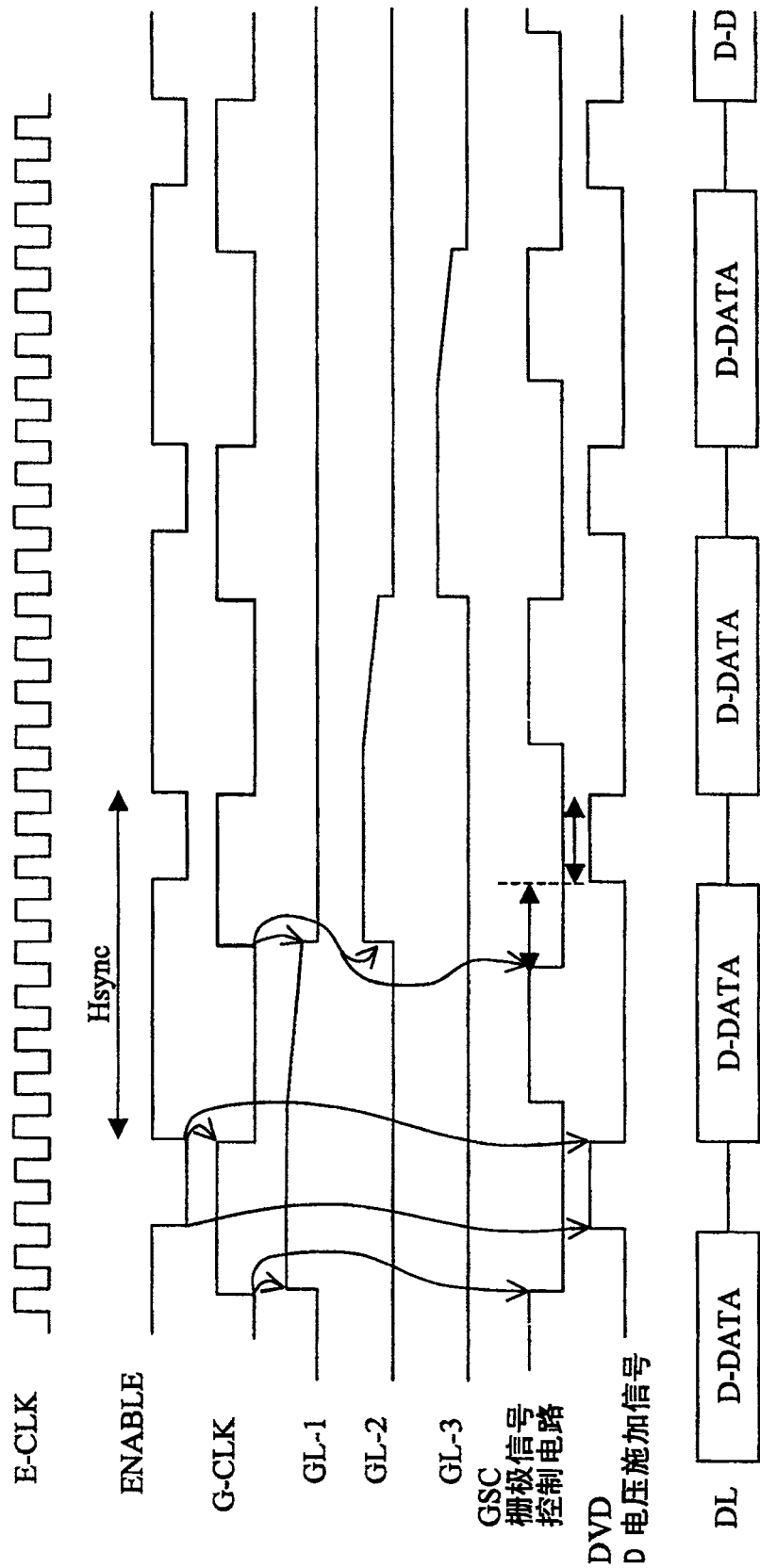
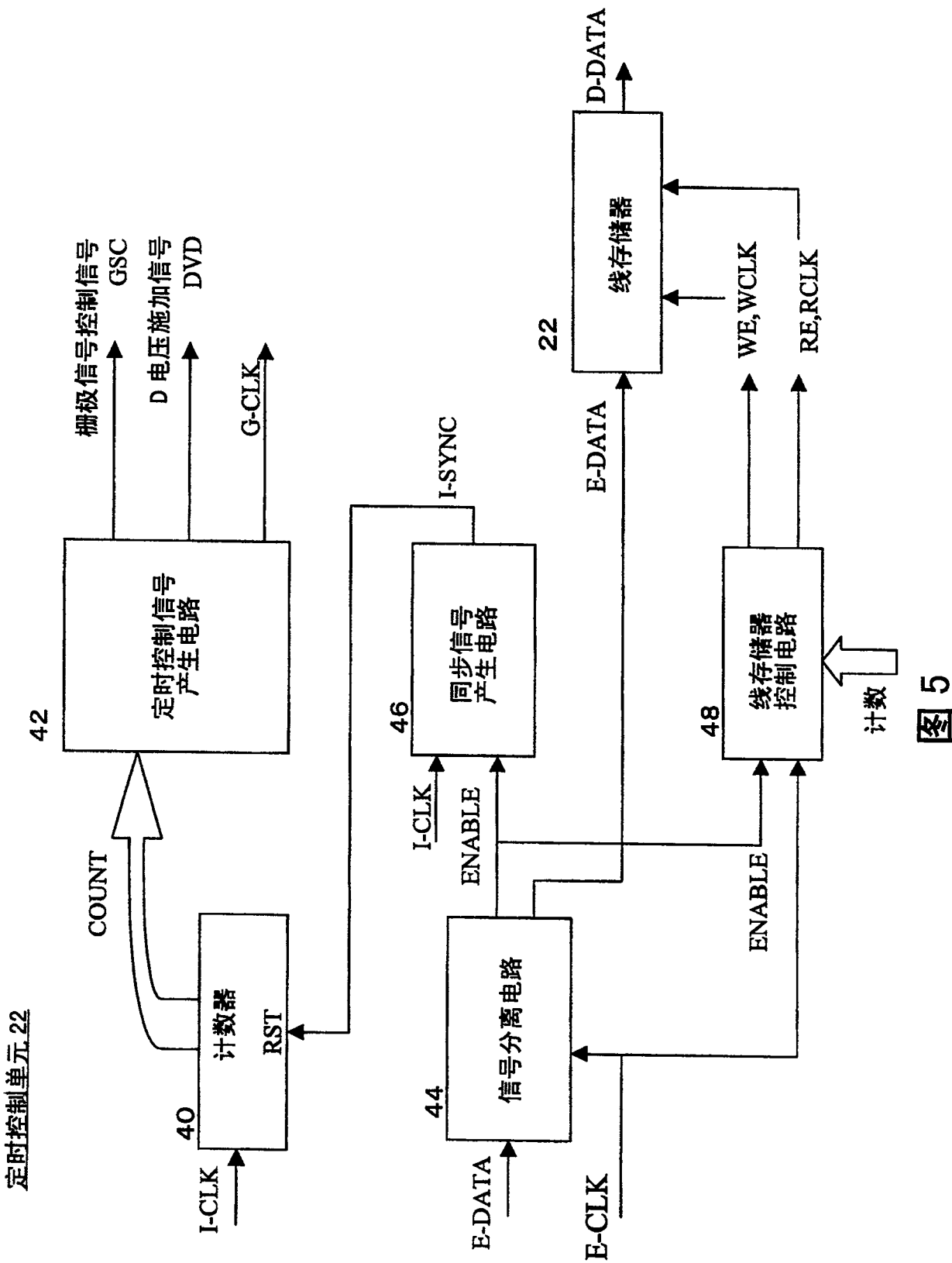


图 4



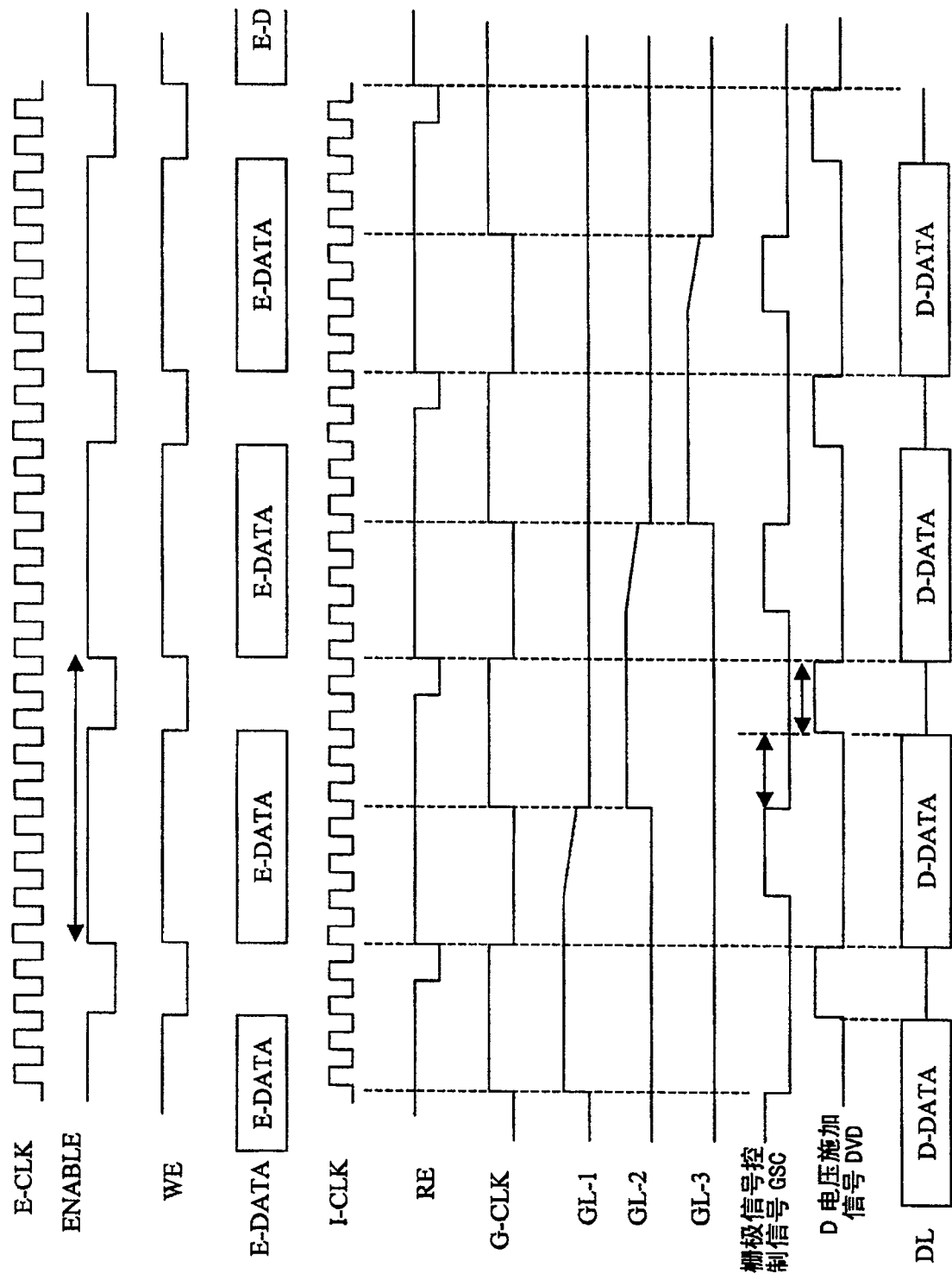


图 6

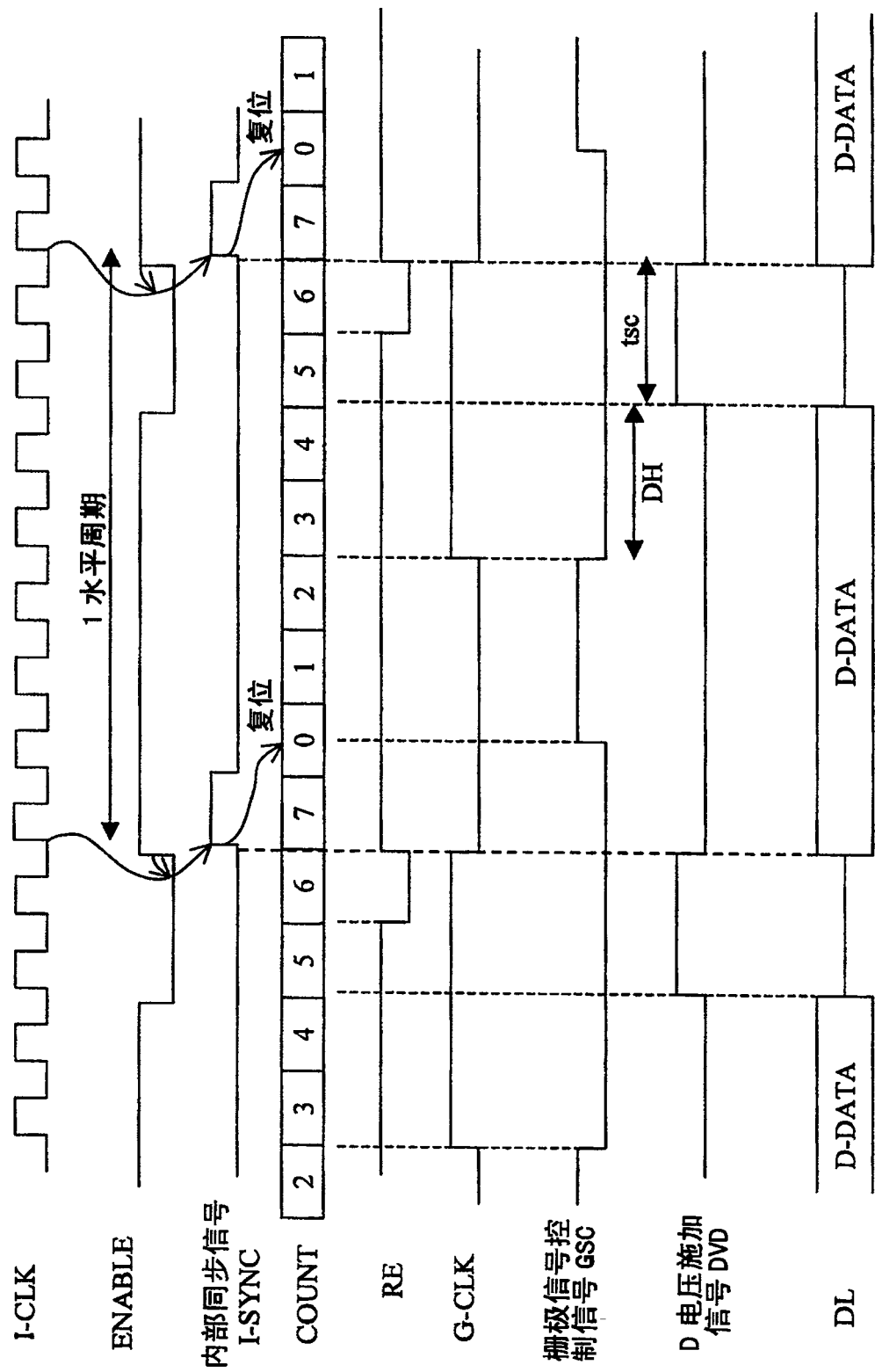
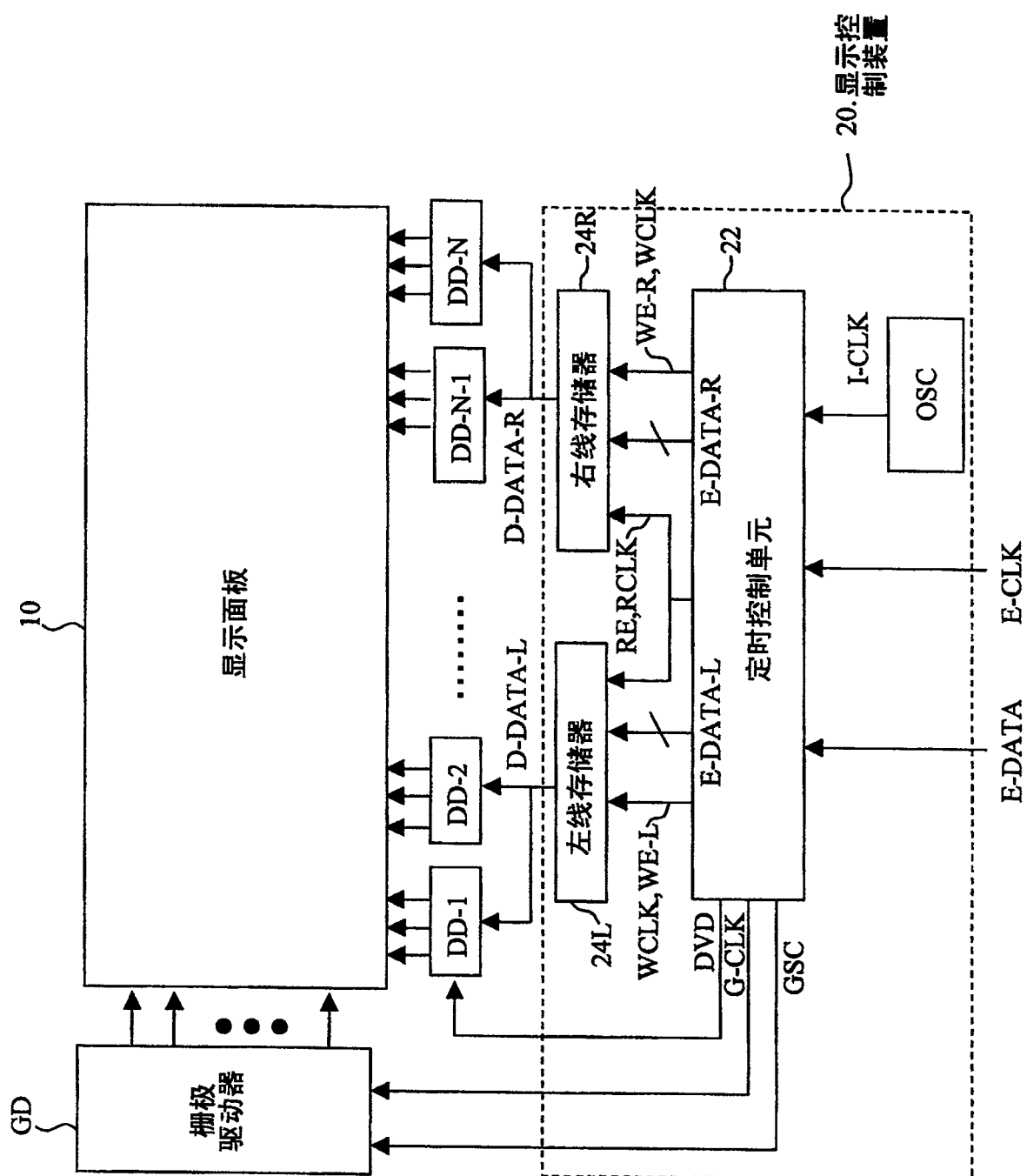


图 7



8
四

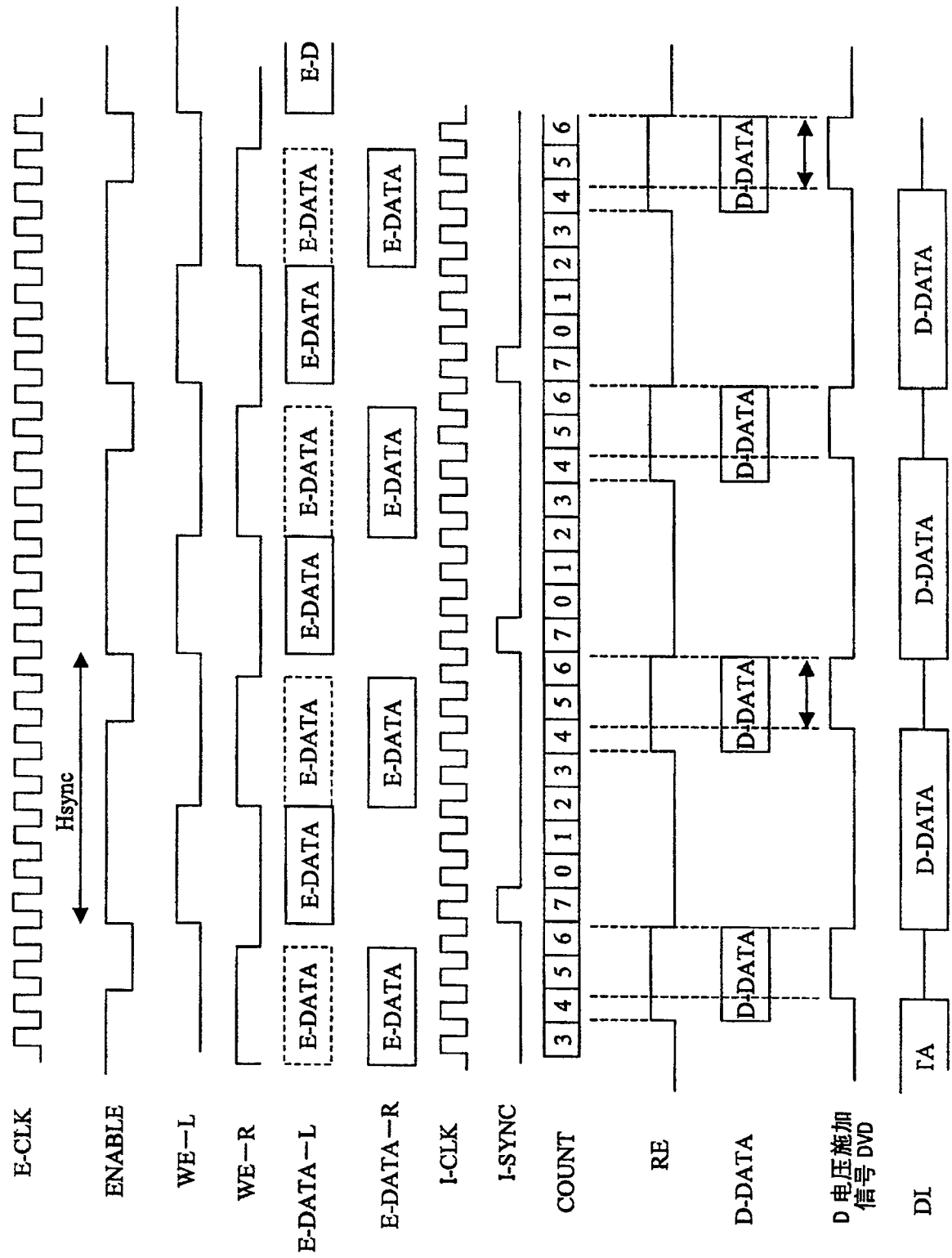


图 9

专利名称(译)	液晶显示设备的显示控制装置和有该装置的液晶显示设备		
公开(公告)号	CN100430989C	公开(公告)日	2008-11-05
申请号	CN200510065122.X	申请日	2005-04-08
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	山崎浩		
发明人	山崎浩		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G2352/00 G09G2370/08 G09G3/20 G09G3/3611 G09G2310/08 E01C5/06 E01C9/004 E01C13/08		
代理人(译)	张龙哺		
审查员(译)	罗强		
优先权	2004192910 2004-06-30 JP		
其他公开文献	CN1716371A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种显示控制装置，外部时钟信号和图像数据提供至该显示控制装置，并且该显示控制装置提供定时控制信号以控制该液晶显示面板的数据驱动器和栅极驱动器的驱动定时，该显示控制装置包括：内部时钟产生单元，其不依赖于该外部时钟产生内部时钟；缓冲存储器，所提供的图像数据与该外部时钟同步地被写入至该缓冲存储器；以及定时控制单元，其与该内部时钟同步地将写入至该缓冲存储器中的该图像数据提供至该数据驱动器，并且与该内部时钟同步地产生定时控制信号，该定时控制信号至少包括：电压施加信号，以控制数据电压施加于数据线的定时，以及栅极时钟信号，以控制栅极线的驱动定时。

