

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1337 (2006.01)



[12] 发明专利说明书

专利号 ZL 02802501.6

[45] 授权公告日 2008 年 3 月 26 日

[11] 授权公告号 CN 100376985C

[22] 申请日 2002.7.4 [21] 申请号 02802501.6

[30] 优先权

[32] 2001.7.5 [33] KR [31] 2001/39912

[86] 国际申请 PCT/KR2002/001265 2002.7.4

[87] 国际公布 WO2003/005108 英 2003.1.16

[85] 进入国家阶段日期 2003.3.25

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 宋长根 金京贤 柳在镇 韩银姬

朴乘范

[56] 参考文献

CN1275722A 2000.12.6

JP11-242225A 1999.9.7

US4,252,417 1981.2.24

CN1211745A 1999.3.24

JP2001-100211A 2001.4.13

JP2001-83523 2001.3.30

审查员 曾毅

[74] 专利代理机构 北京市柳沈律师事务所

代理人 李晓舒 魏晓刚

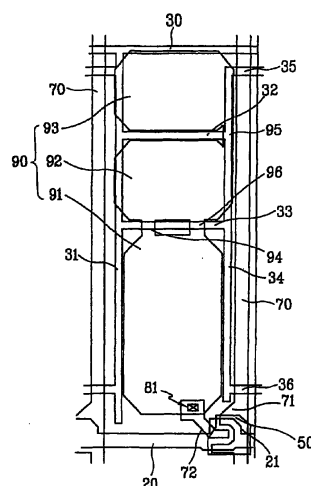
权利要求书 2 页 说明书 9 页 附图 9 页

[54] 发明名称

垂直排列模式的液晶显示器

[57] 摘要

在上基板和下基板之间夹置一种液晶材料。下基板包括含有栅极线和数据线的信号传输线，连结到信号传输线的薄膜晶体管和连结到薄膜晶体管的像素电极，并且上基板包括滤光片、黑色矩阵和公共电极。像素电极和公共电极具有把像素电极隔成几个畴的孔径。另外，在像素电极和公共电极之间不存在电场的情况下，包含在液晶材料中的液晶分子的指向与上、下基板垂直排列。液晶材料的介电各向异性具有 $-4.0 \sim -5.5$ 范围的值。



1. 一种液晶显示器, 包括:

一个第一绝缘衬底;

形成在第一绝缘衬底上的多条第一信号线;

形成在第一绝缘衬底上并与第一信号线绝缘且交叉的多条第二信号线;

形成在由第一信号线和第二信号线的交叉限定的象素区上的象素电极;

连结到一条第一信号线、一条第二信号线和象素电极的薄膜晶体管;

与第一绝缘衬底相对的第二绝缘衬底;

形成在第二绝缘衬底上的公共电极; 以及

夹置在第一绝缘衬底和第二绝缘衬底之间的液晶材料,

其特征在于, 在象素电极和公共电极之间不存在电场时, 包含在液晶材料中的液晶分子如此排列, 使得其指向基本上垂直于第一和第二衬底, 并且液晶材料的介电各向异性处于-4.0~-5.5 的范围。

2. 如权利要求 1 所述的液晶显示器, 其特征在于, 液晶材料的介电各向异性处于-4.5~-5.0 的范围。

3. 如权利要求 1 所述的液晶显示器, 还包括:

形成在第一绝缘衬底和第二绝缘衬底上的第一畴隔离元件, 用于将象素区分隔成多个畴; 和

形成在第一绝缘衬底和第二绝缘衬底之一上的第二畴隔离元件,

其中, 第一和第二畴隔离元件将象素区分成多个畴。

4. 如权利要求 3 所述的液晶显示器, 其特征在于, 第一畴隔离元件包括设置在象素电极上的孔径图案, 而第二畴隔离元件包括设置在第二绝缘衬底上的介电凸起。

5. 如权利要求 3 所述的液晶显示器, 其特征在于, 第一畴隔离元件和第二畴隔离元件包括分别设置在象素电极和公共电极上的孔径图案。

6. 如权利要求 3 所述的液晶显示器, 其特征在于, 第一畴隔离元件和第二畴隔离元件分类为纵向长畴和横向长畴, 并且横向长畴比纵向长畴占据更大的面积。

7. 如权利要求 3 所述的液晶显示器，其特征在于，两个相邻的第二信号线之间的距离周期性地以预定长度单位改变，并且与第二信号线相邻的像素电极的边缘沿第二信号线弯曲，使得像素电极有一个较窄的部分和一个较宽的部分。

垂直排列模式的液晶显示器

技术领域

本发明涉及一种液晶显示器，并尤其涉及一种垂直排列模式的液晶显示器，具有分成多畴的像素区以获得较宽的视角。

背景技术

典型的液晶显示器（“LCD”）包括一个设置有公共电极和滤光片阵列的上基板，一个设置有多个薄膜晶体管（“TFT”）和多个像素电极的下基板，并且在上下基板之间夹置液晶层。对象素电极和公共电极施加电压，二者之间的压差产生电场。电场的变化改变液晶层中液晶分子的取向，并且因而改变光透过液晶层的透过率。结果，LCD 通过调节像素电极和公共电极之间的压差而显示所需的图象。

LCD 的一个主要缺点在于它有较小的视角，为增大视角已开发了多项技术。在这些技术当中，正在预期提出这样的方案，即在沿着相对于上、下基板垂直排列的液晶分子彼此相对的像素电极和公共电极上设置孔径图案或多个凸起。

设置在像素电极和公共电极上的孔径图案通过产生弥散场以调节液晶分子的倾斜方向而给出较宽的视角。

提供到像素电极和公共电极上的凸起使电场发生变形，从而调节液晶分子的倾斜方向。

还通过在像素电极上提供孔径图案以及在公共电极上提供凸起而实现调节液晶分子倾斜方向以形成多畴的弥散场。

这种垂直排列（“VA”）模式的 LCD 需要高于扭曲向列相（“TN”）模式的 LCD 的驱动电压，在扭曲向列相模式中液晶分子具有扭曲的排列。具体地说，TN 模式的 LCD 所需的模拟驱动电压 V_{dd} 的大小等于或小于 9V，而 VA 模式的 LCD 的驱动电压 V_{dd} 处于 10V ~ 13V 的范围。因此，TN 模式的 LCD 可以采用 10V 的带载封装（“TAP”）集成电路（“IC”）作为驱动 IC，而 VA 模式的 LCD 被迫使用 13V 的 TAP IC 或 15V 的 TAP IC。13V 的

TAPIC 或 15V 的 TAPIC 相对于 10V 的 TAPIC 的昂贵价格减弱了价格竞争力。

发明内容

本发明的目的在于降低垂直排列模式的液晶显示器的驱动电压。

为了实现这一目的,本发明采用介电各向异性等于或小于-4.0 的液晶材料。

具体地说,提供了一种液晶显示器,该显示器包括:一个第一绝缘衬底;形成在第一绝缘衬底上的多条第一信号线;形成在第一绝缘衬底上并与第一信号线绝缘且交叉的多条第二信号线;形成在由第一信号线和第二信号线的交叉限定的象素区上的象素电极;连结到一条第一信号线、一条第二信号线和象素电极的薄膜晶体管;与第一绝缘衬底相对的第二绝缘衬底;形成在第二绝缘衬底上的公共电极;和夹在第一绝缘衬底和第二绝缘衬底之间的液晶材料,其中,在象素电极和公共电极之间不存在电场时,包含在液晶材料中的液晶分子如此排列,使得其指向基本上垂直于第一和第二衬底,并且液晶材料的介电各向异性处于-4.0~-5.5 的范围内。

优选液晶材料的介电各向异性处于-4.5~-5.0 的范围。

液晶显示器还可以包括形成在第一绝缘衬底和第二绝缘衬底上的多个畴隔离元件,用于将象素区分隔成多个畴。畴隔离元件包括设置在象素电极上的孔径图案与设置在第二绝缘衬底上的介电凸起的组合,或包括一对设置在象素电极和公共电极上的孔径图案。

由畴隔离元件分隔将畴分类成纵向长畴和横向长畴,横向长畴可能占据比纵向长畴更大的面积。另外,优选地,两个相邻的第二信号线之间的距离以预定长度单位周期性地改变,并且与第二信号线相邻的象素电极的边缘沿第二信号线弯曲,使得象素电极可以有一个较窄的部分和一个较宽的部分。

附图说明

图 1 是根据本发明的第一实施例的 LCD 的 TFT 阵列轮廓图;

图 2 是根据本发明第一实施例的 LCD 设置在公共电极处的孔径框图;

图 3 是根据本发明的第一实施例的 LCD 的象素电极和公共电极的正视

图;

图 4 是沿图 3 中所示线条 IV-IV'的截面图;

图 5 是依据液晶材料介电各向异性的电压-透射率 (“V-T”) 曲线;

图 6 是表示作为液晶材料介电各向异性的函数的电压 V_{10} 的曲线;

图 7 是根据本发明的第二实施例的 LCD 的 TFT 阵列轮廓图;

图 8 是根据本发明第二实施例的 LCD 设置在公共电极处的孔径框图;

图 9 是根据本发明的第二实施例的 LCD 的像素电极和公共电极的正视图;

图 10 是沿图 9 中所示线条 X-X'的截面图。

具体实施方式

下面参考附图对根据本发明实施例的垂直排列模式的 LCD 进行描述。

图 1 是根据本发明的第一实施例的 LCD 的 TFT 阵列轮廓图, 图 2 是根据本发明第一实施例的 LCD 设置在公共电极处的孔径框图, 图 3 是根据本发明的第一实施例的 LCD 的像素电极和公共电极的正视图, 图 4 是沿图 3 中所示线条 IV-IV'的截面图。

首先参见图 1 和 4, 下面描述根据本发明第一实施例的 LCD 的 TFT 阵列板。

在优选地由透明玻璃制成的绝缘衬底 10 上形成沿横向延伸的多条栅极线 20 和基本上平行于栅极线 20 的多条存储电容线 30。从每条栅极线 20 伸出多个栅电极 21, 多组第一至第四存储电极 31-34 和两个存储电极连线 35 和 36 从每条存储电容线 30 分路并相连。第一存储电极 31 直接连结到存储电容线 30 并在纵向延伸, 而第二和第三存储电极 32 和 33 连结到第一存储电极 31 并在横向延伸。第四存储电极 34 连结到第二和第三存储电极 32 和 33 并在纵向延伸。存储电极连线 35 和 36 将第四存储电极 34 连结到相邻像素的第一存储电极 31。栅极绝缘层 40 形成在栅极线 20 和栅电极 21 上以及存储电容线 30、存储电极 31-34 和存储电极连线 35、36 上, 并且在栅极绝缘层 40 上形成优选由非晶硅制成的半导体层 50。在半导体层 50 上形成优选由重掺杂有 N 型杂质如 P 的非晶硅制成的接触层 61 和 62。在接触层 61 和 62 的各个部分上形成多对源电极 71 和漏电极 72, 并且源电极 71 连结到在纵向延伸并位于栅极绝缘层 40 上的多条数据线 70。在数据线 70-72 上形

成一个钝化层 80，该钝化层 80 具有多个暴露漏电极 72 的接触孔 81，并且在钝化层 80 上形成多个经接触孔 81 连结到漏电极 72 的像素电极 90。像素电极 90 优选地由透明导体材料如氧化铟锡（“ITO”）或氧化铟锌（“IZO”）制成。

每个像素电极 90 被分成第一至第三分区 91-93，而这些分区 91-93 经多条连线 94-96 彼此连接。第一分区 91 具有矩形形状，带四个倒角，位于由两条栅极线 20 和两条数据线 70 交叉限定的像素区的下半部。第一分区 91 经接触孔 81 直接连接到漏电极 72。第二和第三每个分区 92 和 93 也具有矩形形状，带四个倒角，位于像素区的上半部。第二分区 92 经第一和第二连线 94 和 96 连接到第一分区 91，第三分区 93 经第三连线 95 连接到第二分区 92。此处，第二存储电极 32 设置在第一分区 91 和第二分区 92 之间，第三存储电极 33 设置在第二分区 92 和第三分区 93 之间，并且第一和第四存储电极 31 和 34 设置在像素电极 90 和数据线 70 之间。第一分区 91 平行于数据线 70 的边缘比平行于栅极线 20 的边缘长，而第二及第三分区 92 和 93 平行于数据线 70 的边缘比平行于栅极线 20 的边缘短。第二和第三分区 92 和 93 覆盖第一和第四存储电极 31 和 34，而第一分区 91 不与它们重叠。存储电容线 30 设置在栅极线 20 和第三分区 93 之间。通常存储电容线 30、存储电极 31-34 和存储连线 35 和 36 被施以将施加给滤光片板上公共电极的电压，后面有叙。

设置在数据线和像素电极之间以及栅极线和像素电极之间的被施加公共电压的存储电容线或存储电极阻挡数据线和栅极线的电压对象素区中电场的影响，由此使畴稳定。

下面参见图 2 和 4 对根据本发明第一实施例的 LCD 的滤光板进行描述。

在优选地由玻璃制成的透明衬底 100 上形成优选包含双层 Cr 和 CrOx 的黑色矩阵 200。黑色矩阵 200 限定多个像素区。在各个像素区中形成多个滤光片 300，在滤光片 300 上形成优选由透明导体制成的公共电极 400。在公共电极 400 上形成多个凸起 510-530 的图案，这些图案优选地由一种介电常数不同于液晶材料 900 的电介质制成。每个凸起图案 510、520 和 530 包括第一至第三凸起 510-530。第一凸起 510 在横向平分像素区的下半部，而第二和第三凸起 520 和 530 在纵向平分像素区的上半部。每个凸起 510、520 或 530 的两端逐渐扩大，形成等腰三角形，并且凸起 510-530 彼此分

开。显然，凸起 510-530 是将像素区分成多个畴的畴隔离元件。

黑色矩阵 200 可以由一种有机材料制成，滤光片可以设置在 TFT 阵列板上。

下面参考图 3 和图 4 对根据本发明第一实施例的 LCD 进行描述。

首先，通过如下步骤来制备根据本发明第一实施例的 LCD：即，对齐并合并图 1 所示的 TFT 阵列板与图 2 所示的滤光片，将液晶材料 900 注入各板之间的间隙中，使得包含在其中的液晶分子在垂直方向排列，并且在衬底 10 和 100 的外表面上增加两个偏振片 11 和 101，使得两个偏振片 11 和 101 的偏振轴彼此垂直。

对齐两个衬底 10 和 100 之后，TFT 阵列板中每个像素电极 90 的分区 91-93 以及滤光板中公共电极 400 上的第一至第三凸起 510-530 重叠，从而将像素区分成几个子区。像素电极 90 的每个分区 91-93 包括两个长边和两个短边，每个分区 91-93 的长边平行于数据线 70 或栅极线 20，并且与偏振片 10 和 101 的偏振轴成 45 度（如图 3 所示）。此处，当每个分区 91-93 的长边接近数据线 70 和栅极线 20 时，存储电容线 30 或存储电极 31-34 设置在数据线 70 和长边以及栅极线 20 和长边之间。同时，存储电容线 30、存储电极 31-34 不接近分区 91-93 的短边设置，或者如果设置得接近分区 91-93 的短边，它们优选地用像素电极 80 完全覆盖或与像素电极 90 分开 3 微米或更多。上述设置存储电容线 30-34 的原因在于接近分区 91-93 的长边的数据线 70 和栅极线 20 阻碍畴的形成，而接近分区 91-93 的短边的数据线和栅极线增进畴的形成。液晶材料的介电各向异性 $\Delta\epsilon$ 具有 -4.0~-5.5 范围内的值，并且尤其优选 -4.5~-5.5 范围的值，这是因为电压 V_{10} （表示使透射率为最大透射率的 10% 的电压）可以降到 2.2V 或更低。

下面参考图 5 和 6 描述优选液晶材料 900 的介电各向异性处于 -4.0~-5.5 的原因。图 5 是依据液晶材料 900 的介电各向异性的电压-透射率（“V-T”）曲线的变化，图 6 是表示作为液晶材料 900 介电各向异性的函数的电压 V_{10} 的曲线。

如图 5 所示，介电各向异性变得越大，V-T 曲线升高得越快。因此，给出最大透射率的电压随介电各向异性的增大而降低。附图标记 4 代表的曲线是关于常规液晶的，对应于约具有 -3.8 介电各向异性的 LC4。如图 5 所示，LC4 适于 5.5V 的驱动电压（考虑到 A_{vdd} ，为 11V），但不适于 4.5V 的驱动

电压（考虑到 A_{vdd} ，为 9V），这是因为透射率急剧降低。

如图 6 所示，介电各向异性的绝对值变得越大（即，从曲线 4 到曲线 1），电压 V_{10} 变得越低。LC4 的电压 V_{10} 处于 2.4V~2.5V 的范围，而以 9V 或更低 A_{vdd} 电压驱动的电压 V_{10} 优选地比 LC4 低 0.5V。在透射率下降较小期间， V_{10} 电压比 LC4 低约 0.3V，即等于和低于 2.2V 的 V_{10} 电压能够以 9V A_{vdd} 的低压驱动。图 6 表示等于或小于 -4.5 的介电各向异性 $\Delta\epsilon$ 使 V_{10} 电压等于或小于 2.2V，并因而适于低压驱动。但是，当介电各向异性 $\Delta\epsilon$ 变得小于 -5.5 时，响应速度变低，并且由于液晶粘滞性的极度增大，残留图象很显著。考虑到通过调节其它的盒变量、如盒间隙、液晶的弹性系数、液晶的折射各向异性将驱动电压补偿到一定程度，适于低压驱动的介电各向异性 $\Delta\epsilon$ 增大到 -5.5~-4.0。

图 7 是根据本发明的第二实施例的 LCD 的 TFT 阵列轮廓图，图 8 是根据本发明第二实施例的 LCD 设置在公共电极处的孔径框图，图 9 是根据本发明的第二实施例的 LCD 的像素电极和公共电极的正视图，图 10 是沿图 9 中所示线条 X-X' 的截面图。

首先，参考图 8 和图 9 描述 TFT 阵列板。

在绝缘衬底 10 上形成多条在横向延伸的栅极线 20 和多条基本上在相同方向延伸的存储电容线 30，而多个栅电极 21 从每条栅极线 20 伸出。在此实施例中，存储电容线 30 不是精确的直线。具体地说，每个存储电容线 30 包括多个具有较大宽度的横条，横条沿横向延伸的虚构直线对齐，使得横条稍微纵向偏离虚构线条，并且具有较小宽度的多个连线连结横条。在纵向延伸的多对第一和第二分叉电极 33 和 31 连结到各个电容线 20，在横向延伸的多条第三分叉电极 32 连结到相应的第二分叉电极 31。

在栅极线 20 和存储电容线 30、电极 31、32 上形成一个栅极绝缘层 40。

在栅极绝缘层 40 上形成一个优选地由氢化的非晶硅制成的半导体层 50。半导体层 50 叠盖栅电极 21。

在半导体层 50 上形成一个接触层（未示出），该接触层优选地由重掺杂有 n 型杂质的 n^+ 型氢化非晶硅制成。接触层包括多个成对部分，每对中的部分彼此分开并相对于栅电极 21 对置。

在接触层上形成数据线 70-72。多条数据线 70 在纵向延伸并放置在栅极绝缘层 40 上。数据线不是精确的直线。具体地说，每条数据线 70 包括

多个沿纵向延伸的虚构直线对齐的纵条，使得纵条稍微横向偏离虚构直线，并且多条连线连结纵条。考虑到横向长子区域和纵向长子区域的占空比，调节纵条之间的偏离距离。两条相邻数据线 70 的偏离方向彼此相反，并且由此设置在相邻数据线 70 的相对纵条之间的区域布置成使得较窄的区域和较宽的区域在横向和纵向交替出现。数据线 70 与存储电容线 30 和栅极线 20 交叉，并且在此实施例中，数据线 70 和存储电容线 30 通过它们的连线互连。

在数据线 70 上形成一个钝化层 80。

在钝化层 80 上，在由两条相邻的数据线 20 和两条相邻的数据线 70 交叉限定的各个像素区中形成多个优选由 ITO 或 IZO 制成的像素电极 90。像素电极 90 经各个接触孔 141 连结到各自的漏电极 72。每个像素电极 90 有一个较窄部分和一个类似像素区的较宽部分。在较窄部分设置一个在纵向延伸的第一孔径 98，而在较宽部分设置两个在横向延伸的第二孔径 99。第一孔径 98 在横向将像素电极 90 的较窄部分一分为二，而第二孔径 99 将较宽部分平分为在纵向分布的三个分区。较宽部分的三个分区中的中间分区的宽度至少是其它两个分区宽度的两倍。第一孔径 98 与存储电容线 30 的第一分叉电极 33 重叠，而第二孔径 99 与第三分叉电极 32 重叠。显然，第一孔径 98 和第二孔径 99 是将像素区分成多个畴的畴隔离元件。

接下来，参考图 8 和图 10 描述与 TFT 阵列板相对的上基板。

在绝缘衬底 100 上形成一个黑色矩阵 200，在黑色矩阵 200 上形成多个红、绿和蓝色滤光片 300。在滤光片 300 上形成一个外涂层 600，并且在外涂层 600 上形成一个由透明导电材料如 ITO 或 IZO 制成的公共电极 400。在公共电极 400 上设置多组第三至第五孔径，并且孔径分布成图 8 所示的图案。具体地说，第三孔径 410 在纵向延伸，而第四孔径 420 和第五孔径 430 在横向延伸。第四和第五孔径 420 和 430 设置在第三孔径 410 的左右，第五孔径 430 设置在两个第四孔径 420 之间。另外，与第四和第五孔径 420 及 430 相邻的边界弯曲成与第四和第五孔径 420 和 430 的端部分开。显然，第三孔径 410、第四孔径 420 和第五孔径 430 是将像素区分成多个畴的畴隔离元件。

下面参考图 9 和图 10 描述本发明第二实施例的 LCD。

本发明第二实施例的 LCD 通过以预定的间隙对齐 TFT 阵列板 10 和上

基板 100 并将液晶材料注入和密封到间隙中而制造。包含在液晶材料中的液晶分子排列成在像素电极 90 和公共电极 400 之间不存在电场时其指向垂直于 TFT 阵列板 10 和上基板 100。

液晶材料 900 的介电各向异性 $\Delta\epsilon$ 具有-4.0~-5.5 范围内的值,这是因为可以将 V10 电压(表示使透射率为最大值的 10% 的电压)降到 2.2V 或更低。

下面描述将 TFT 阵列板 10 和上基板 100 合并后导线、像素电极和孔径的轮廓。

第三孔径 410 与像素电极 90 较窄部分的左、右边重叠,并且第四孔径 420 与像素电极 90 较宽部分的上、下边重叠。第五孔径 530 设置成将像素电极 90 的较宽部分平分为上、下两半。因此,像素电极 90 的较窄部分被第一孔径 98 和第三孔径 410 隔成两个子区,而像素电极 90 的较宽部分被第二、第四和第五孔径 99、420 和 430 隔成四个子区。此处,考虑到横向长子区 B 和纵向长子区 A 的占空比,决定子区的宽度最好处于 20 ± 5 微米。子区太窄宽度将降低占空比,而太宽的宽度将导致弥散场的强度较弱,并因而使得控制液晶分子的倾斜方向很困难。横向长子区 B 的占空比可以大于纵向长子区 A 的占空比。优选地是横向长子区 B 的占空比是整个像素区的约 60%~90%。

上述结构的像素电极 90 和孔径图案 98、99、410、420 和 430 极大地提高了孔径比。根据本发明的 LCD 显示出 48% 的孔径比,这是通过改进像素电极 90 本身的形状、进而调节横向长子区和纵向长子区的宽度而获得的。另外,在最初由黑色矩阵 200 遮挡的像素区的周围设置公共电极 400 上的大部分孔径 410-430,由此将孔径比的降低减到最小。即,将第三孔径 410 设置成与像素电极 90 较窄部分的左、右边重叠,并且将第四孔径 420 设置成与像素电极 90 较宽部分的上、下边重叠,即被黑色矩阵遮挡的区域,从而防止像素区之间边界处的光泄漏,或是设置用于存储电容的存储电容线 30。于是,设置在这些区域上的第三和第四孔径 410 和 420 不会降低孔径比。

另外,还可以通过使横向长子区 B 大于纵向长子区 A 来增大可视性。

另外,因为根据本发明第二实施例的 LCD 中所有衬底具有矩形形状,所以从响应速度和使子区角部附近的变形(texture)最小化两方面都有利。

根据本发明,可以通过利用介电各向异性处于-4.0~-5.5 范围的液晶材料以低于常规LCD的驱动电压驱动。可以通过利用介电各向异性处于-4.0~-5.5 范围的液晶材料将 V10 电压(使透射率为最大透射率的 10% 的电压)降到 2.2V 或更低。因此,可以用便宜的低压驱动 IC 代替昂贵的高压驱动 IC。

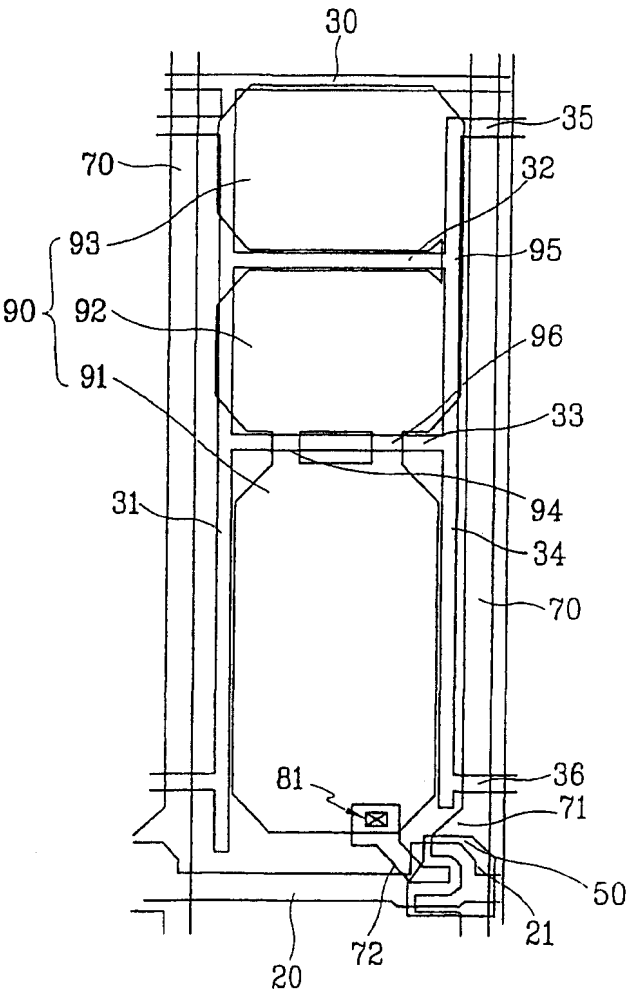


图 1

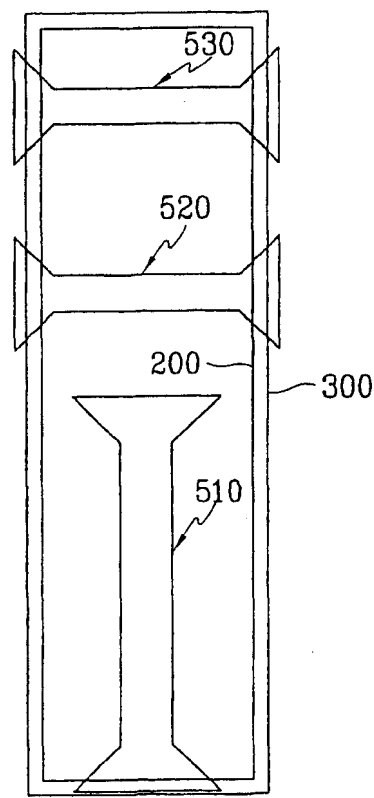


图 2

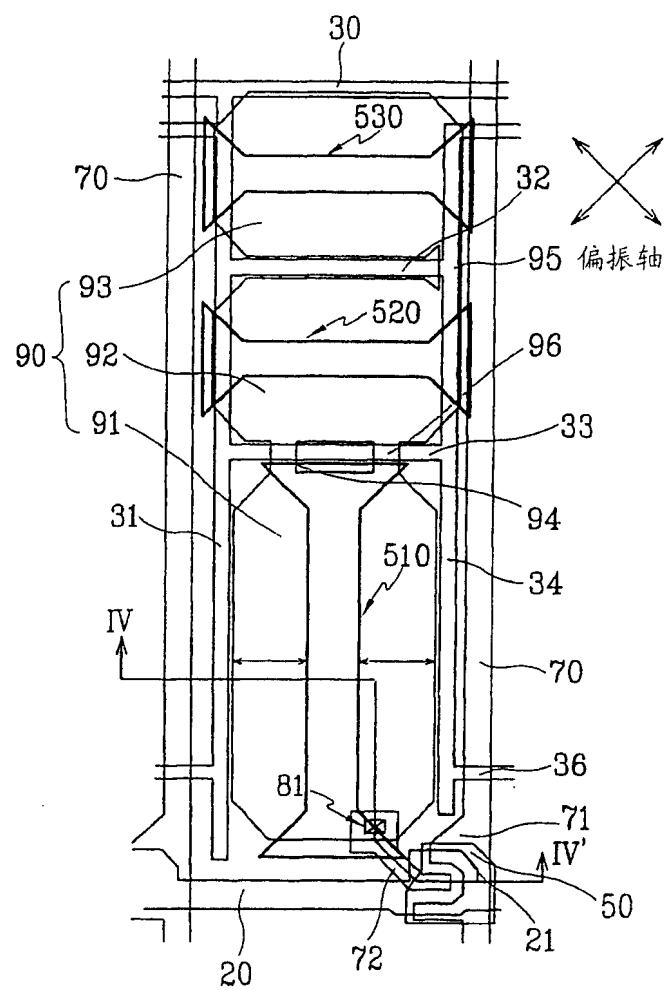


图 3

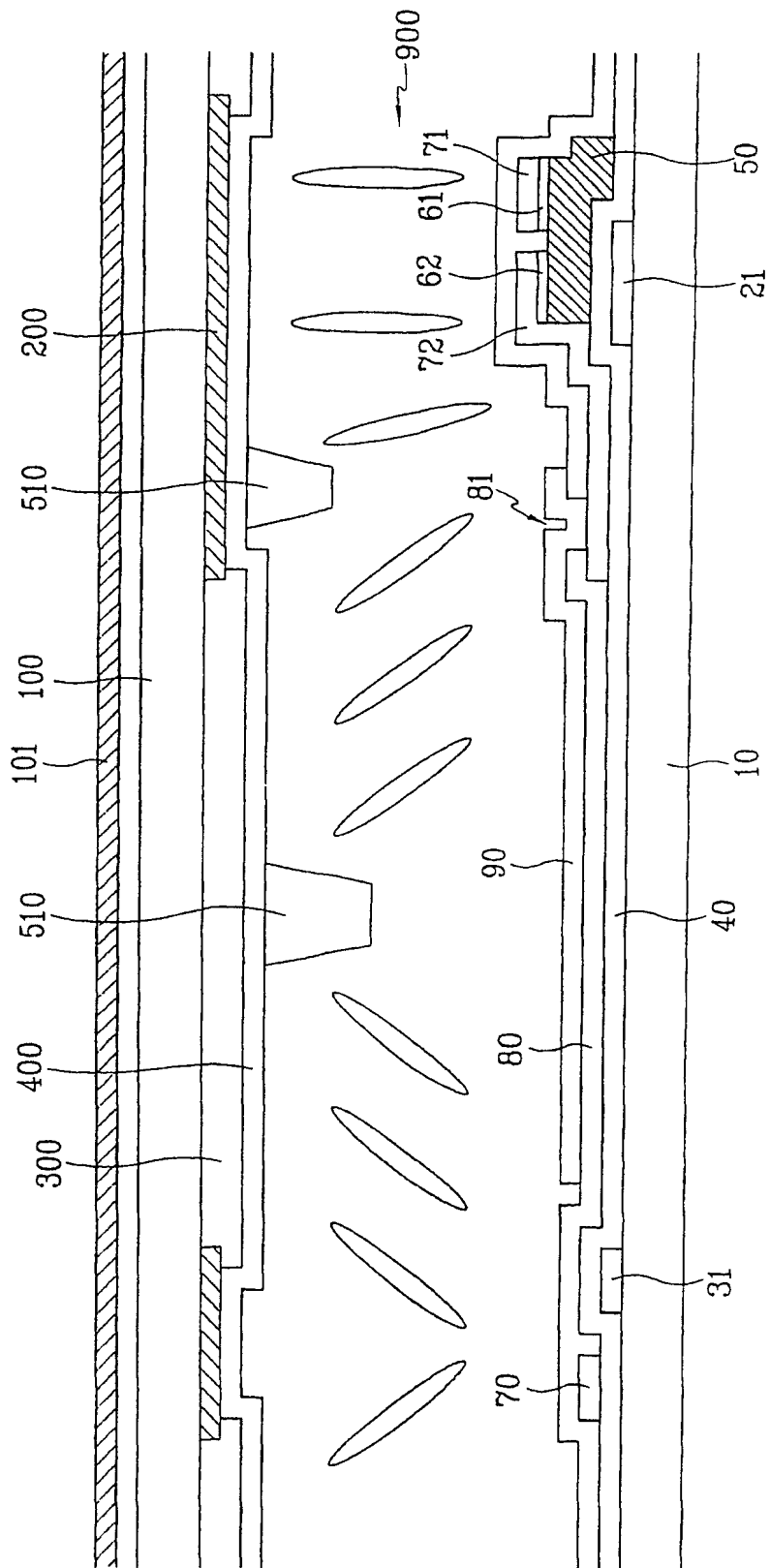


图 4

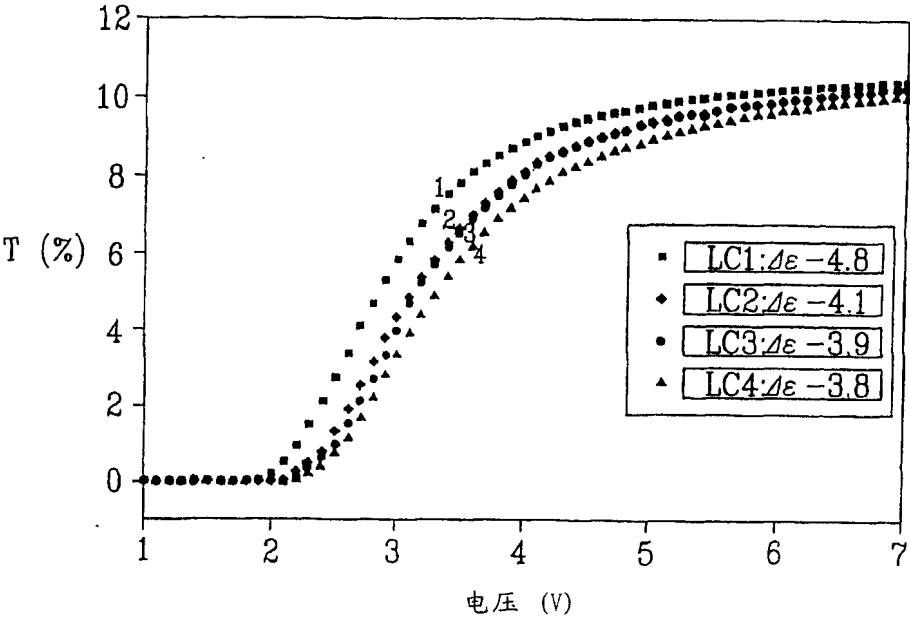


图 5

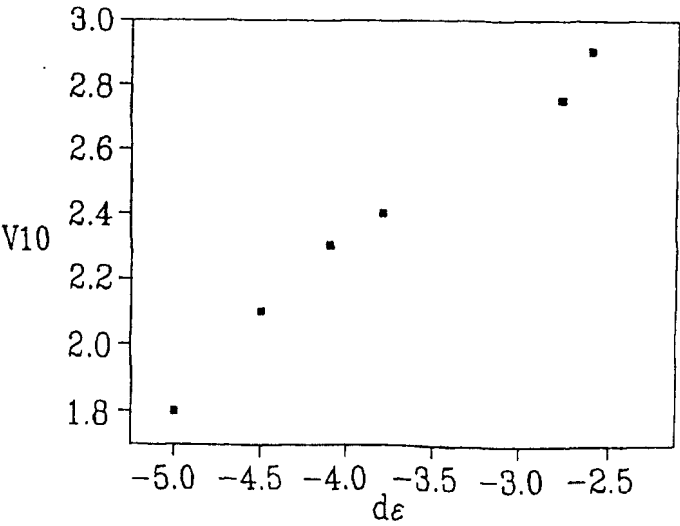


图 6

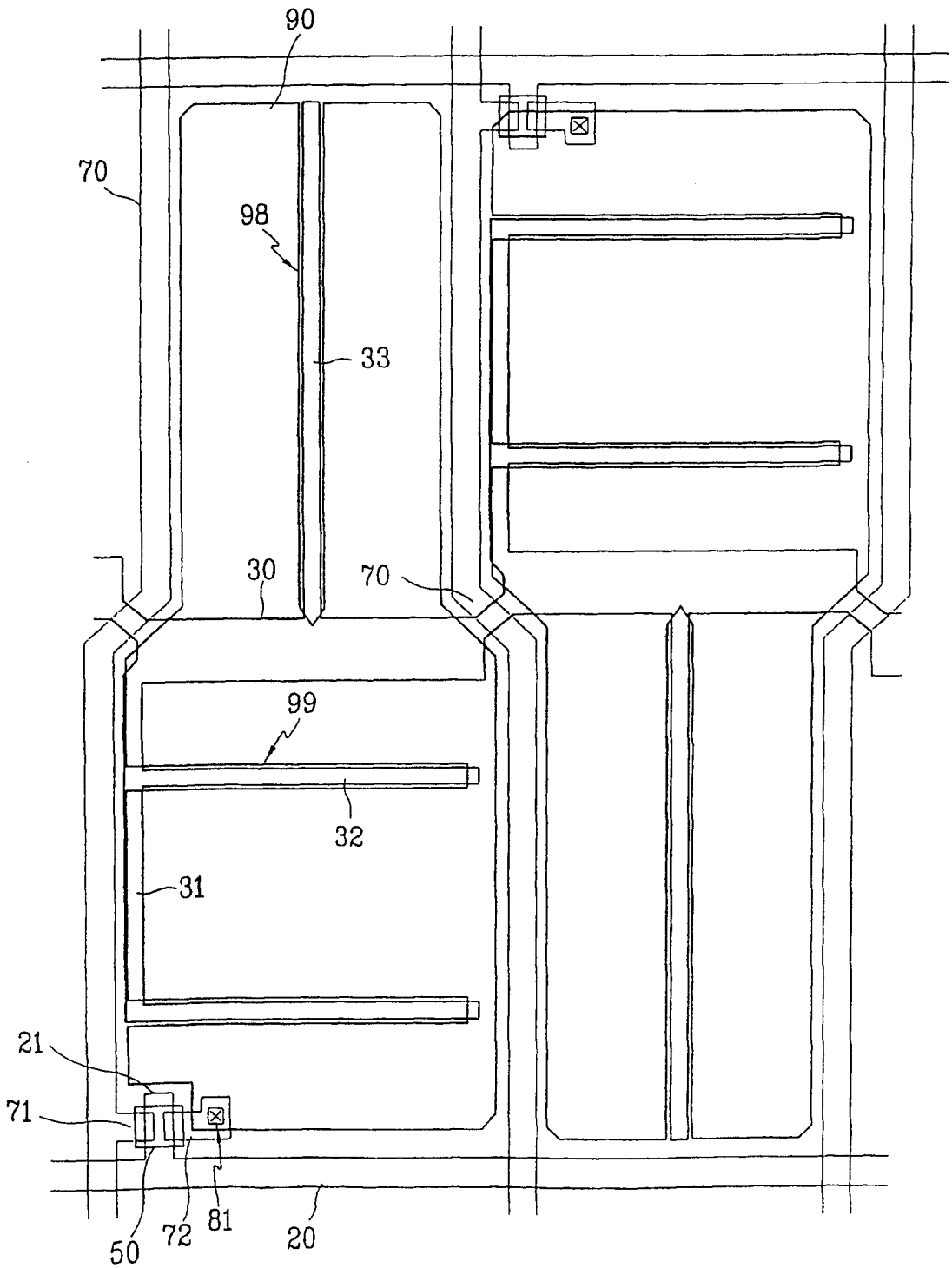


图 7

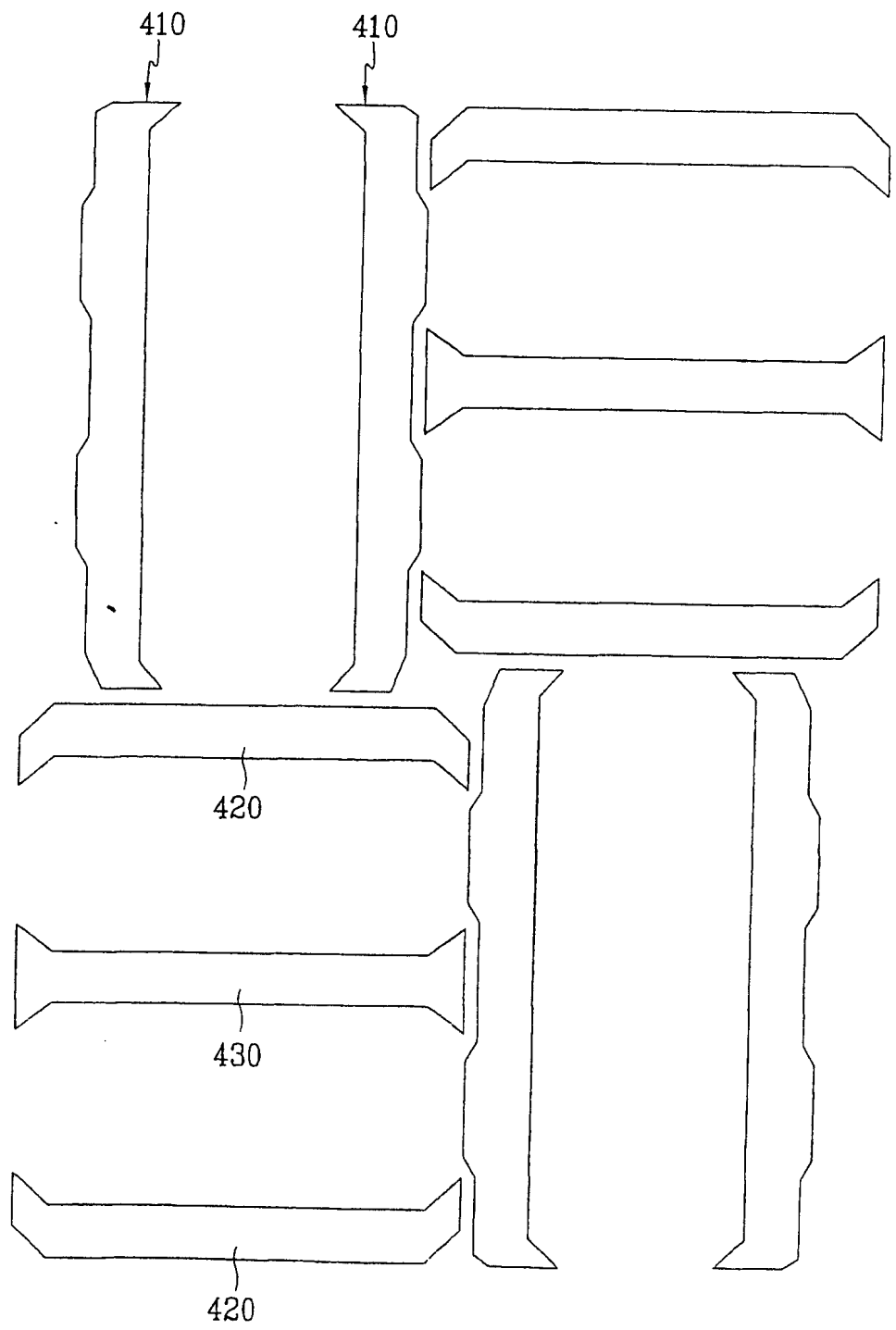


图 8

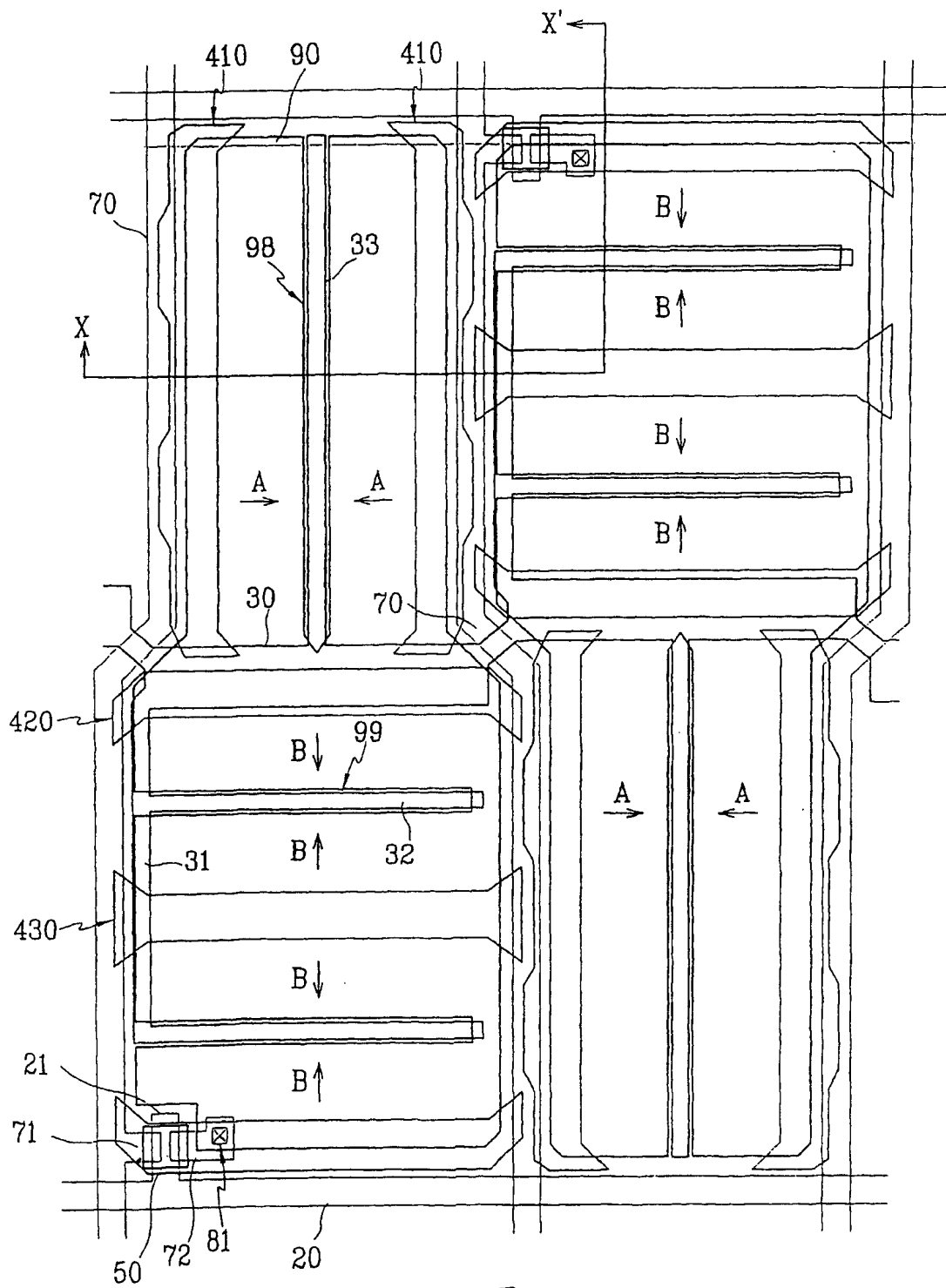


图 9

专利名称(译)	垂直排列模式的液晶显示器		
公开(公告)号	CN100376985C	公开(公告)日	2008-03-26
申请号	CN02802501.6	申请日	2002-07-04
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋长根 金京贤 柳在镇 韩银姬 朴乘范		
发明人	宋长根 金京贤 柳在镇 韩银姬 朴乘范		
IPC分类号	G02F1/1337 G02F1/1333 G02F1/1343 G02F1/1368 G02F1/137 G02F1/139		
CPC分类号	G02F2001/13712 G02F1/133707 G02F1/1393 G02F2202/42		
代理人(译)	李晓舒 魏晓刚		
审查员(译)	曾毅		
优先权	1020010039912 2001-07-05 KR		
其他公开文献	CN1505772A		
外部链接	Espacenet SIPO		

摘要(译)

在上基板和下基板之间夹置一种液晶材料。下基板包括含有栅极线和数据线的信号传输线，连接到信号传输线的薄膜晶体管和连接到薄膜晶体管的像素电极，并且上基板包括滤光片、黑色矩阵和公共电极。像素电极和公共电极具有把像素电极隔成几个畴的孔径。另外，在像素电极和公共电极之间不存在电场的情况下，包含在液晶材料中的液晶分子的指向与上、下基板垂直排列。液晶材料的介电各向异性具有 $-4.0 \sim -5.5$ 范围的值。

