



(12) 发明专利

(10) 授权公告号 CN 1959480 B

(45) 授权公告日 2010.05.12

(21) 申请号 200610143140.X

(56) 对比文件

(22) 申请日 2006.11.01

CN 1620628 A, 2005.05.25, 全文.

CN 1637532 A, 2005.07.13, 全文.

(30) 优先权数据

10-2005-0104176 2005.11.02 KR

审查员 焦丽宁

(73) 专利权人 三星电子株式会社

地址 韩国京畿道水原市灵通区梅滩洞 416

(72) 发明人 金圣万 李奉俊 姜信宅

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 郭鸿禧 李云霞

(51) Int. Cl.

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

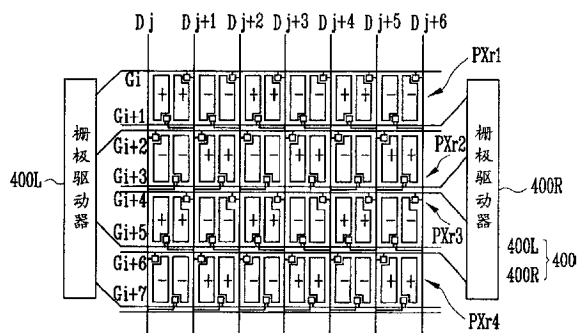
权利要求书 2 页 说明书 13 页 附图 9 页

(54) 发明名称

液晶显示器

(57) 摘要

一种液晶显示器,包括:基底(110);第一像素行(PXr1)和第二像素行(PXr2),形成在基底上并包括多个像素(PX);第一栅极线(G_i),在基底上沿着行方向延伸,与第一像素行连接;第二栅极线(G_{i+1}),在基底上沿着行方向延伸,与第一像素行连接;第三栅极线(G_{i+2}),在基底上沿着行方向延伸,与第二像素行连接,并邻近于第二栅极线;第四栅极线(G_{i+3}),在基底上沿着行方向延伸,与第二像素行连接;多条数据线(D_j - D_{j+6}),在基底上沿着列方向延伸,其中,每两个像素设置一条数据线;第一栅极驱动器(400L),与第一栅极线和第四栅极线连接,将栅极信号施加到第一栅极线和第四栅极线;第二栅极驱动器(400R),与第二栅极线和第三栅极线连接,将栅极信号施加到第二栅极线和第三栅极线。



1. 一种液晶显示器,包括:

基底 (110);

第一像素行 (PXr1) 和第二像素行 (PXr2),形成在所述基底上并包括多个像素 (PX);

第一栅极线 (G_i),在所述基底上沿着行方向延伸,与所述第一像素行连接;

第二栅极线 (G_{i+1}),在所述基底上沿着行方向延伸,与所述第一像素行连接;

第三栅极线 (G_{i+2}),在所述基底上沿着行方向延伸,与所述第二像素行连接,并邻近于所述第二栅极线;

第四栅极线 (G_{i+3}),在所述基底上沿着行方向延伸,与所述第二像素行连接;

多条数据线 (D_j - D_{j+6}),在所述基底上沿着列方向延伸,其中,每两个像素设置一条数据线;

第一栅极驱动器 (400L),与所述第一栅极线和所述第四栅极线连接,用于将栅极信号施加到所述第一栅极线和所述第四栅极线;

第二栅极驱动器 (400R),与所述第二栅极线和所述第三栅极线连接,用于将栅极信号施加到所述第二栅极线和所述第三栅极线。

2. 如权利要求 1 所述的液晶显示器,其中,

所述第一栅极线 (G_i) 设置在所述第一像素行 (PXr1) 的上方,所述第二栅极线 (G_{i+1}) 设置在所述第一像素行的下方,所述第一像素行设置在所述第一栅极线和所述第二栅极线之间,

所述第三栅极线 (G_{i+2}) 设置在所述第二像素行 (PXr2) 的上方,所述第四栅极线 (G_{i+3}) 设置在所述第二像素行的下方,所述第二像素行设置在所述第三栅极线和所述第四栅极线之间。

3. 如权利要求 1 所述的液晶显示器,其中,所述第一栅极驱动器 (400L) 和所述第二栅极驱动器 (400R) 集成在所述基底 (110) 上。

4. 如权利要求 1 所述的液晶显示器,其中,所述第一栅极驱动器 (400L) 和所述第二栅极驱动器 (400R) 在行方向上位于相对侧。

5. 一种液晶显示器,包括:

基底 (110);

多个第一像素行 (PXr1) 和第二像素行 (PXr2),形成在所述基底上并包括多个像素 (PX);

一组第一栅极线,与所述第一像素行连接,包括第一上栅极线 (G_i) 和第一下栅极线 (G_{i+1});

一组第二栅极线,与所述第二像素行连接,包括第二上栅极线 (G_{i+2}) 和第二下栅极线 (G_{i+3});

多条数据线 (D_j - D_{j+6}),在所述基底上沿着列方向延伸,其中,每两个像素设置一条数据线;

第一栅极驱动器 (400L),与所述第一上栅极线和所述第二下栅极线连接;

第二栅极驱动器 (400R),与所述第一下栅极线和所述第二上栅极线连接。

6. 如权利要求 5 所述的液晶显示器,其中,所述第一栅极驱动器 (400L) 和所述第二栅极驱动器 (400R) 集成在所述基底 (110) 上。

7. 如权利要求 5 所述的液晶显示器,其中,所述第一栅极驱动器(400L)和所述第二栅极驱动器(400R)在行方向上位于相对侧。

8. 如权利要求 5 所述的液晶显示器,其中,每一行或多行重复所述第一栅极线组,同时每一行或多行重复所述第二栅极线组。

9. 如权利要求 5 所述的液晶显示器,其中,所述第一栅极线组和所述第二栅极线组交替地相邻。

10. 如权利要求 5 所述的液晶显示器,其中,在行方向上相邻地布置在两条相邻的数据线之间的两个像素(PX)连接到所述数据线(D_j-D_{j+6})中相同的一条。

11. 如权利要求 5 所述的液晶显示器,其中,在列方向上相邻的两个像素(PX)连接到所述数据线(D_j-D_{j+6})中的不同的数据线。

12. 如权利要求 11 所述的液晶显示器,其中,用于在行方向上相邻地布置在两条数据线之间的两个像素(PX)的开关元件分别与所述第一栅极线(G_i, G_{i+1})和所述第二栅极线(G_{i+2}, G_{i+3})连接。

13. 如权利要求 5 所述的液晶显示器,其中,用于在行方向上相邻地布置在两条相邻数据线之间的两个像素(PX)的开关元件的位置基本上相同。

14. 一种形成液晶显示面板的方法,包括:

形成基底(110);

在所述基底上形成第一行像素(PXr1);

在所述第一行像素的上方形成第一栅极线(G_i),在所述第一行像素的下方形成第二栅极线(G_{i+1}),其中,所述第一栅极线和所述第二栅极线各连接到所述第一行像素;

在所述基底上形成第二行像素(PXr2);

在所述第二行像素的上方形成第三栅极线(G_{i+2}),在所述第二行像素的下方形成第四栅极线(G_{i+3}),其中,所述第三栅极线和所述第四栅极线各连接到所述第二行像素;

在所述基底上形成成列的多条数据线(D_j-D_{j+6}),其中,对所述第一行像素的每两个像素设置所述数据线的一条;

形成与所述第一栅极线和所述第四栅极线连接的第一栅极驱动器(400L);

形成与所述第二栅极线和所述第三栅极线连接的第二栅极驱动器(400R)。

15. 如权利要求 14 所述的方法,其中,所述第二栅极线(G_{i+1})和所述第三栅极线(G_{i+2})彼此邻近地形成。

16. 如权利要求 14 所述的方法,其中,当所述第一栅极驱动器(400L)将第一栅极信号施加到所述第一栅极线(G_i)和所述第四栅极线(G_{i+3})且所述第二栅极驱动器(400R)将第二栅极信号施加到所述第二栅极线(G_{i+1})和所述第三栅极线(G_{i+2})时,液晶显示器被驱动。

17. 如权利要求 14 所述的方法,其中,所述第一栅极驱动器(400L)和所述第二栅极驱动器(400R)集成在所述基底(110)上。

液晶显示器

[0001] 本申请要求于 2005 年 11 月 2 日在韩国知识产权局提交的第 10-2005-0104176 号韩国专利申请的优先权,其公开通过引用全部包含于此。

技术领域

[0002] 本发明涉及一种液晶显示器 (LCD),更具体地讲,涉及一种减少 LCD 在显示期间闪烁和模糊的装置和方法。

背景技术

[0003] LCD 是最常用的平板显示器中的一种,它包括具有场发生电极的两个显示面板和形成在所述两个显示面板之间的液晶层,场发生电极例如为形成在所述两个显示面板上的像素电极和公共电极。在 LCD 中,电压被施加到场发生电极,以在液晶层上产生电场,来确定液晶层的液晶分子的取向并控制入射光的偏振,从而能够显示图像。

[0004] LCD 还包括:开关元件,与像素电极连接;多条信号线,例如栅极线和数据线,用于控制开关元件将电压施加到像素电极。栅极线传输由栅极驱动电路生成的栅极信号,数据线传输由数据驱动电路生成的数据电压,开关元件根据栅极信号将数据电压传输到像素电极。

[0005] 栅极驱动电路和数据驱动电路可作为多个 IC 芯片直接安装在显示面板上,或安装在附于显示面板的柔性电路膜上。IC 芯片占 LCD 制造成本的很大比例。对于高分辨率的大规模 LCD,因为数据驱动器 IC 芯片与栅极驱动电路芯片贵,所以需要减少数据驱动器 IC 的数量。

[0006] 可通过将栅极驱动电路与栅极线、数据线和开关元件集成在一起来降低栅极驱动电路的成本。然而,数据驱动电路的复杂结构使得难以集成数据驱动电路与显示面板,所以重要的是减少数据驱动电路的数量。

[0007] 当信号线叠置时,LCD 的像素包含寄生电容。在施加数据电压之后,当栅极导通电压变为栅极截止电压时寄生电容引起回扫电压。回扫电压导致数据电压的电平略微降低。当下一栅极导通电压改变为栅极截止电压时,由回扫电压引起数据电压进一步降低。这引起正极性像素电压和负极性像素电压之间的差的出现,导致屏幕闪烁和显示模糊。因此,需要具有减少闪烁和模糊的 LCD。

发明内容

[0008] 本发明的示例性实施例提供了一种液晶显示器 (LCD),该液晶显示器包括:基底;第一像素行和第二像素行,形成在基底上并包括多个像素;第一栅极线,在基底上沿着行方向延伸,与第一像素行连接;第二栅极线,在基底上沿着行方向延伸,与第一像素行连接;第三栅极线,在基底上沿着行方向延伸,与第二像素行连接,并邻近于第二栅极线;第四栅极线,在基底上沿着行方向延伸,与第二像素行连接;多条数据线,在基底上沿着列方向延伸,其中,每两个像素设置一条数据线;第一栅极驱动器,与第一栅极线和第四栅极线连接,

将栅极信号施加到第一栅极线和第四栅极线；第二栅极驱动器，与第二栅极线和第三栅极线连接，将栅极信号施加到第二栅极线和第三栅极线。

[0009] 第一栅极线和第二栅极线可布置成在其间设置有第一像素行，第三栅极线和第四栅极线可布置成在其间设置有第二像素行。

[0010] 第一栅极驱动器和第二栅极驱动器可集成在基底上。

[0011] 第一栅极驱动器和第二栅极驱动器在行方向上可位于相对侧。

[0012] 本发明的示例性实施例提供了一种 LCD，该 LCD 包括：基底；多个第一像素行和第二像素行，形成在基底上并包括多个像素；一组第一栅极线，与第一像素行连接，包括第一上栅极线和第一下栅极线；一组第二栅极线，与第二像素行连接，包括第二上栅极线和第二下栅极线；多条数据线，在基底上沿着列方向延伸，其中，每两个像素设置一条数据线；第一栅极驱动器，与第一上栅极线和第二下栅极线连接；第二栅极驱动器，与第一下栅极线和第二上栅极线连接。

[0013] 第一栅极驱动器和第二栅极驱动器可集成在基底上。

[0014] 第一栅极驱动器和第二栅极驱动器在行方向上可位于相对侧。

[0015] 可每一行或多行重复第一栅极线组，随后可每一行或多行重复第二栅极线组。

[0016] 第一栅极线组和第二栅极线组可交替地相邻。

[0017] 在行方向上相邻地布置在两条相邻的数据线之间的两个像素可各连接到数据线中相同的一条。

[0018] 在列方向上相邻的两个像素可各连接到数据线中的不同的数据线。

[0019] 用于在行方向上相邻地布置在两条数据线之间的两个像素的开关元件可与第一栅极线和第二栅极线连接。

[0020] 用于在行方向上相邻地布置在两条相邻数据线之间的两个像素的开关元件的位置可以基本上相同。

[0021] 本发明的示例性实施例提供了一种形成液晶显示面板的方法，该方法包括如下步骤：形成基底；在基底上形成第一行像素；在第一行像素的上方形成第一栅极线，在第一行像素的下方形成第二栅极线，其中，第一栅极线和第二栅极线各连接到第一行像素；在基底上形成第二行像素；在第二行像素的上方形成第三栅极线，在第二行像素的下方形成第四栅极线，其中，第三栅极线和第四栅极线各连接到第二行像素；在基底上形成成列的多条数据线，其中，第一行像素的每两个像素设置数据线的一条；形成与第一栅极线和第四栅极线连接的第一栅极驱动器；形成与第二栅极线和第三栅极线连接的第二栅极驱动器。

附图说明

[0022] 图 1 是示出根据本发明示例性实施例的液晶显示器 (LCD) 的框图。

[0023] 图 2 是根据本发明示例性实施例的 LCD 的等效电路图。

[0024] 图 3A 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示意图。

[0025] 图 3B 和图 3C 示出如何驱动图 3A 中的 LCD。

[0026] 图 4 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示意图。

[0027] 图 5A 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示意图。

[0028] 图 5B 和图 5C 示出如何驱动图 5A 中的 LCD。

[0029] 图 6 是示出根据本发明示例性实施例的 LCD 的布局图。

[0030] 图 7 至图 9 是图 6 中的 LCD 沿着线 VII-VII、VIII-VIII 和 IX-IX 截取的剖视图。

[0031] 图 10 是示出根据本发明示例性实施例的 LCD 的剖视图。

具体实施方式

[0032] 在下文中,将参照附图来详细描述本发明的示例性实施例。然而,可以以许多不同的形式来实施本发明,本发明不应该被解释为局限于在这里阐述的实施例。

[0033] 将参照图 1、图 2 和图 3A 来描述本发明示例性实施例的 LCD。

[0034] 图 1 是示出根据本发明示例性实施例的液晶显示器 (LCD) 的框图,图 2 是根据本发明示例性实施例的 LCD 的等效电路图,图 3A 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示意图。

[0035] 参照图 1 和图 2, LCD 包括:液晶面板组件 300;一对栅极驱动器 400R 和 400L 以及数据驱动器 500,与液晶面板组件 300 连接;灰度电压发生器 800,与数据驱动器 500 连接;信号控制器 600,用于控制以上组件。

[0036] 液晶面板组件 300 包括多条信号线 G_1-G_{2n} 、 D_1-D_m 和与信号线连接并基本上以矩阵布置的多个像素 PX。参照图 2,液晶面板组件 300 包括下面板 100、上面板 200 和液晶层 3。

[0037] 信号线包括用于传输栅极信号(也称作扫描信号)的多条栅极线 G_1-G_{2n} 和用于传输数据信号的多条数据线 D_1-D_m 。栅极线 G_1-G_{2n} 基本上在行方向上延伸且几乎彼此平行,数据线 D_1-D_m 基本上在列方向上延伸且也几乎彼此平行。

[0038] 各像素 PX 包括与信号线连接的开关元件 Q、连接到开关元件 Q 的液晶电容器 C1c 和存储电容器 Cst。存储电容器 Cst 是可选的。

[0039] 开关元件 Q 是设置在下面板 100 中的三端子元件,例如薄膜晶体管。对于开关元件 Q,控制端与栅极线 G_i 连接,输入端与数据线 D_j 连接,输出端与液晶电容器 C1c 和存储电容器 Cst 连接。

[0040] 液晶电容器 C1c 包括作为两个端子的下面板 100 的像素电极 191 和上面板 200 的共电极 270,两个电极 191 和 270 之间的液晶层 3 用作电介质。像素电极 191 与开关元件 Q 连接,共电极 270 形成在上面板 200 的整个表面上并接收共电压 Vcom。虽然在图 2 中未示出,但是共电极 270 可设置在下面板 100 上,两个电极 191 和 270 中的至少一个可具有线形形状或条形形状。

[0041] 用作液晶电容器 C1c 的辅助件的存储电容器 Cst 形成为设置在下面板 100 上的单独的信号线(未示出)。存储电容器 Cst 和像素电极 191 与置于它们之间的绝缘体叠置。预定的电压例如共电压 Vcom 被施加到单独的信号线。通过像素电极 191 与在绝缘体介质中紧挨着的前面的栅极线叠置,可以形成存储电容器 Cst。

[0042] 如图 3A 中所示,栅极线 G_i 和 G_{i+1} 、 G_{i+2} 和 G_{i+3} 、... 中的每对设置在一行像素电极 191 的上方和下方。 D_j 、 D_{j+1} 、...、 D_{j+6} 中的每条设置在两列像素电极 191 之间。一条数据线设置在一对像素阵列之间。设置在两条相邻的数据线之间的两个像素被称作一对单位像素。

[0043] 位于像素电极 191 的上方和下方的栅极线对 G_i 和 G_{i+1} 、...、 G_{i+6} 和 G_{i+7} 通过设置在像素电极 191 的上方或下方的开关元件 Q 与对应的像素电极 191 连接。

[0044] 在奇数行像素 PXR1 和 PXR3 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 中的每条为中心,左开关元件 Q 与上栅极线 G_i 、 G_{i+4} 连接,右开关元件 Q 与下栅极线 G_{i+1} 、 G_{i+5} 连接。在偶数行像素 PXR2 和 PXR4 中,上栅极线 G_{i+2} 、 G_{i+6} 和下栅极线 G_{i+3} 、 G_{i+7} 以与奇数行像素中的方式相反的方式与开关元件 Q 连接。而以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 中的每条为中心,右开关元件 Q 与上栅极线 G_{i+2} 、 G_{i+6} 连接,左开关元件 Q 与下栅极线 G_{i+3} 、 G_{i+7} 连接。

[0045] 在奇数行像素 PXR1 和 PXR3 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与相邻的数据线连接。在偶数行像素 PXR2 和 PXR4 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧挨着的前面的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接。

[0046] 参照图 3A,在各像素行中开关元件 Q 的位置改变。在奇数行像素 PXR1 和 PXR3 中,对位于数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 的每条的左侧的像素而言,开关元件 Q 形成在右侧的上端部,对位于数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 的每条的右侧的像素而言,开关元件 Q 形成在右侧的下端部。

[0047] 在偶数行像素 PXR2 和 PXR4 中,像素的开关元件 Q 的位置与相邻的奇数行像素的开关元件 Q 的位置相反。在偶数行像素 PXR2 和 PXR4 中,开关元件 Q 形成在位于数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 的每条的左侧的像素的左侧的下端部,开关元件 Q 形成在位于数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 的每条的右侧的像素的左侧的上端部。

[0048] 开关元件 Q 的位置在每个像素行 PXR1-PXR4 改变,以尽可能地缩短形成在像素中的开关元件 Q 和数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 之间的连接的长度。

[0049] 对于如图 3A 所示的像素电极 191 和数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 之间的连接,单位像素对的开关元件在各行像素中与相同的数据线连接。在奇数行像素中,单位像素对的开关元件 Q 与位于右侧的数据线连接,在偶数行像素中,单位像素对的开关元件 Q 与位于左侧的数据线连接。

[0050] 图 3A 中示出的布置仅仅是一个示例。偶数行与奇数行中的像素电极 191 与数据线之间的连接可改变,它们之间的其它连接关系也是可能的。

[0051] 对于彩色显示器,各像素 PX 显示原色中的一种(空分),或者随着时间像素 PX 交替地显示原色(时分),使得可由原色的空间和或时间和生成期望的颜色。例如,原色可以是红色、绿色和蓝色。图 2 示出了空分的示例,其中,各像素 PX 包括滤色器 230,滤色器 230 在上面板 200 的对应于像素电极 191 的区域显示原色中的一种。虽然在图 2 中未示出,但是滤色器可形成在下面板的像素电极 191 的上方或下方。

[0052] 另外,用于使光偏振的至少一个偏振器(未示出)附在液晶面板组件 300 的外表面上。

[0053] 回头参照图 1,灰度电压发生器 800 生成与像素 PX 的透光率相关的两对灰度电压(或一组基准灰度电压)。一对灰度电压相对于共电压 V_{com} 具有正值,另一对具有负值。

[0054] 栅极驱动器 400L 和 400R 是分别设置在液晶面板组件 300 的左侧和右侧的第一栅极驱动器 400L 和第二栅极驱动器 400R。栅极驱动器 400L 和 400R 与栅极线 G_1 - G_{2n} 连接,并将包括栅极导通电压 V_{on} 和栅极截止电压 V_{off} 的组合的栅极信号施加到栅极线 G_1 - G_{2n} 。

[0055] 参照图 3A,位于第一行像素 PXR1 上方的栅极线 G_1 与第一栅极驱动器 400L 连接,位于第一行像素 PXR1 下方的栅极线 G_{i+1} 与第二栅极驱动器 400R 连接。第二行像素 PXR2 的

栅极线 G_{i+2} 、 G_{i+3} 与第一栅极驱动器 400L 和第二栅极驱动器 400R 之间的连接与第一行像素 P_{Xr1} 的栅极线与第一栅极驱动器 400L 和第二栅极驱动器 400R 之间的连接相同。

[0056] 第三行像素 P_{Xr3} 的栅极线 G_{i+4} 、 G_{i+5} 与第四行像素 P_{Xr4} 的栅极线 G_{i+6} 、 G_{i+7} 的连接和第一行像素 P_{Xr1} 的栅极线与第二行像素 P_{Xr2} 的栅极线的连接相反。位于第三行像素 P_{Xr3} 上方的栅极线 G_{i+4} 和位于第四行像素 P_{Xr4} 上方的栅极线 G_{i+6} 与第二栅极驱动器 400R 连接,位于第三行像素 P_{Xr3} 下方的栅极线 G_{i+5} 和位于第四行像素 P_{Xr4} 下方的栅极线 G_{i+7} 与第一栅极驱动器 400L 连接。

[0057] 参照图 3A, 第一行像素 P_{Xr1} 和第二行像素 P_{Xr2} 以及第一栅极驱动器 400L 和第二栅极驱动器 400R 被称作第一组像素行, 第三行像素 P_{Xr3} 和第四行像素 P_{Xr4} 以及栅极驱动器 400L 和 400R 被称作第二组像素行。

[0058] 图 3A 中的液晶面板具有这样的结构, 即, 第一组的两行像素重复, 接连地, 第二组的两行像素重复。虽然在图 3A 中未示出, 但是该结构在从第五行像素开始的像素的行中重复。

[0059] 在图 3A 中, 第一组的像素行和第二组的像素行重复两次, 但是本发明并不局限于此, 例如, 第一组的像素行和第二组的像素行可重复三次或四次。当栅极线的总数为 $2n$ ($n = 1, 1.2, 3, 4, \dots$) 时, 第一组的像素行可连续地重复最大次数 n 次, 接着, 第二组的像素行可重复最大次数 n 次。

[0060] 栅极驱动器 400L 和 400R 与在液晶面板组件 300 上的信号线 G_1 - G_{2n} 、 D_1 - D_m 和 TFT 开关元件 Q 等集成在一起。栅极驱动器 400L 和 400R 可作为集成电路 (IC) 芯片直接安装在面板组件 300 上, 可安装在柔性印刷电路 (未示出) 上以作为 TCP (载带封装) 附在液晶面板组件 300 上, 或者可安装在印刷电路板 (未示出) 上。

[0061] 数据驱动器 500 与液晶面板组件 300 的数据线 D_1 - D_m 连接, 选择来自灰度电压发生器 800 的灰度电压, 并将选择的灰度电压作为数据信号施加到数据线 D_1 - D_m 。当灰度电压发生器 800 不提供相对于每个灰度级的所有灰度电压, 而只提供预定数目的基准灰度电压时, 数据驱动器 500 通过将基准灰度电压分压并在它们中选择数据信号来生成相对于所有灰度级的灰度电压。

[0062] 信号控制器 600 控制栅极驱动器 400L 和 400R 以及数据驱动器 500。

[0063] 驱动器, 即数据驱动器 500、信号控制器 600 和灰度电压发生器 800, 分别可作为至少一个 IC 芯片直接安装在液晶面板组件 300 上, 可安装在柔性印刷电路膜 (未示出) 上以作为 TCP 附在液晶面板组件 300 上, 或者可以安装在 PCB (未示出) 上。可选地, 驱动器 500、600 和 800 可与在液晶面板组件 300 上的信号线 G_1 - G_{2n} 、 D_1 - D_m 和 TFT 开关元件 Q 集成在一起。另外, 驱动器 400、500、600 和 800 可集成为单个的 IC 芯片, 这些电路中的至少一个可位于该单个的 IC 芯片的外部。

[0064] 信号控制器 600 从外部图形控制器 (未示出) 接收输入图像信号 R、G 和 B 和用于控制输入图像信号的显示的输入控制信号。例如, 输入控制信号可包括垂直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK 或数据使能信号 DE。

[0065] 信号控制器 600 基于输入图像信号 R、G 和 B 及输入控制信号根据液晶面板组件 300 的操作条件来适当地处理输入图像信号 R、G 和 B, 生成栅极控制信号 CONT1 和数据控制信号 CONT2, 并将栅极控制信号 CONT1 发送到栅极驱动器 400L 和 400R, 将数据控制信号

CONT2 和处理的图像信号 DAT 发送到数据驱动器 500。

[0066] 栅极控制信号 CONT1 包括:扫描起始信号 STV,用于引导扫描的开始;至少一个时钟信号,用于控制栅极导通电压 V_{on} 的输出周期。栅极控制信号 CONT1 可另外地包括用于限制栅极导通电压 V_{on} 的持续时间的输出使能信号 OE。

[0067] 数据控制信号 CONT2 包括:水平同步起始信号 STH,用于表明图像数据已开始发送到一行像素 PX;加载信号 LOAD,用于表明数据信号被施加到数据线 D_1-D_m ;数据时钟信号 HCLK。数据控制信号 CONT2 可另外地包括用于将数据信号的电压相对于共电压 V_{com} 的极性(也称作“数据信号的极性”)反转的反转信号 RVS。

[0068] 数据驱动器 500 根据从信号控制器 600 接收的数据控制信号 CONT2 接收相对于一行像素 PX 的数字图像信号 DAT,选择对应于各数字图像信号 DAT 的灰度电压,将数字图像信号 DAT 转换为模拟数据信号,并将它施加到对应的数据线 D_1-D_m 。

[0069] 栅极驱动器 400L 和 400R 根据从信号控制器 600 接收的栅极控制信号 CONT1 将栅极导通电压 V_{on} 施加到栅极线 G_1-G_{2n} ,以导通与栅极线 G_1-G_{2n} 连接的开关元件 Q。随后,已被施加到数据线 D_1-D_m 的数据信号通过已经导通的开关元件 Q 被施加到对应的像素 PX。

[0070] 施加到像素 PX 的数据信号的电压和共电压 V_{com} 之间的差作为液晶电容器 C_{lc} 的充电电压,即,像素电压。根据像素电压的大小来改变液晶分子的排列,从而改变穿过液晶层 3 的光的偏振。所述偏振的改变通过附在显示面板组件 300 上的偏振器表现为光的透过率的变化。

[0071] 以一个水平周期(即,1H,等于水平同步信号 Hsync 和数据使能信号 DE 的一个周期)为单元来重复执行这个过程,由此,栅极导通电压 V_{on} 可顺序地被施加到所有的栅极线 G_1-G_{2n} ,以将数据信号施加到所有的像素 PX,从而显示一帧的图像。

[0072] 当一帧结束时,下一帧开始,施加到数据驱动器 500 的反转信号 RVS 的状态被控制(帧反转),使得施加到各像素 PX 的数据信号的极性可以与前一帧的极性相反。即使在一帧中,流过一条数据线的数据信号的极性也可根据反转信号 RVS 的特性来改变(例如,行反转、点反转),或者施加到一行像素的数据信号的极性可以不同(例如,列反转、点反转)。

[0073] 将参照图 3B 和图 3C 来详细描述根据本发明示例性实施例的 LCD 的驱动操作。

[0074] 图 3B 和图 3C 示出图 3A 中的 LCD 的交互反转操作。

[0075] 在图 3B 和图 3C 中的 LCD 中,图 3A 中的像素的单元被设置成 2×2 。

[0076] 当栅极导通电压 V_{on} 根据从信号控制器 600 接收的栅极控制信号 CONT1 被施加到栅极驱动器 400L 和 400R 时,栅极导通电压 V_{on} 被施加到栅极线 G_1-G_{2n} 中的一对中的一条,连接到栅极线 G_1-G_{2n} 中的一对中的一条的开关元件 Q 被导通。随后,栅极导通电压 V_{on} 也被施加到栅极线 G_1-G_{2n} 中的另一对,连接到栅极线的开关元件也被导通。随后,已被施加到数据线 D_1-D_m 的数据信号通过导通的开关元件 Q 被施加到对应的像素 PX。

[0077] 然而,由于在栅极线 G_1-G_{2n} 和像素电极 191 之间存在寄生电容,所以当栅极导通电压降低至栅极截止电压时,数据电压略微地降低,生成第一回扫电压 V_{kb} 。

[0078] 随后,当下一栅极导通电压降低至栅极截止电压时,生成第二回扫电压 V_{kb} 。

[0079] 在第二回扫电压 V_{kb} 生成的像素 191 中,在从负(-)极性反转为正(+)极性的部分,像素电极电压被调节为接近于共电压 V_{com} ,使得相应的像素 PX 变得比正常状态更亮。

[0080] 在第二回扫电压 V_{kb} 生成的像素 191 中,在从正(+)极性反转为负(-)极性的部

分,像素电极电压被调节为远离共电压 V_{com} ,使得相应的像素变得比正常状态更暗。

[0081] 参照图 3B,在第二回扫电压生成的像素中,虚线表示的像素 PX1 被从负 (-) 极性反转为正 (+) 极性,因此像素比正常状态变得更亮,而实线表示的像素 PXb 被从正 (+) 极性反转为负 (-) 极性,因此变得比正常状态更暗。当帧被反转时,图 3B 中示出的状态变为图 3C 中示出的状态,图 3B 中亮的像素 PX1 在图 3C 中变暗,图 3B 中暗的像素 PXb 在图 3C 中变亮。随着帧被重复,图 3A 中的 LCD 经历如图 3B 和 3C 所示的状态的变化。

[0082] 如果比正常状态亮的像素 PX1 和比正常状态暗的像素 PXb 在行方向上连续地出现,则出现具有不同亮度的垂直线模糊。另外,虽然帧被反转,但是如果用户改变他们头的位置或移动他们的眼睛,则出现垂直模糊,使得垂直线看起来在移动。比较起来,在根据本发明示例性实施例的 LCD 中,如图 3B 和 3C 所示,随着变得比正常状态更亮或更暗而具有不同亮度的像素 PX1 和 PXb 被合适地混合,以显示在显示面板中。因此,在水平方向上和垂直方向上不出现显示模糊。

[0083] 图 4 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示图。

[0084] 参照图 4,在该 LCD 中,栅极线对 G_i 和 G_{i+1} 、 G_{i+2} 和 G_{i+3} 、...、 G_{i+6} 和 G_{i+7} 布置在一行像素 191 的上方或下方。数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 中的每条布置两列像素电极 191 之间。位于像素电极 191 上方和下方的栅极线对 G_i 和 G_{i+1} 、...、 G_{i+6} 和 G_{i+7} 通过设置在像素电极 191 的上方或者下方的开关元件 Q 与对应的像素电极 191 连接。在奇数行像素 PXr1 和 PXr3 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,左开关元件 Q 与上栅极线 G_i 、 G_{i+4} 连接,右开关元件 Q 与下栅极线 G_{i+1} 、 G_{i+5} 连接。在偶数行像素 PXr2 和 PXr4 中,上栅极线 G_{i+2} 、 G_{i+6} 与下栅极线 G_{i+3} 、 G_{i+7} 以与奇数行像素中的方式相反的方式与开关元件 Q 连接。在奇数行的像素电极 191 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与相邻的数据线连接。在偶数行的像素电极 191 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧挨着的前面的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接。在每行像素中,单位像素对的开关元件 Q 与相同的数据线连接。

[0085] 然而,与图 3A 中示出的 LCD 不同,在图 4 中示出的 LCD 中,第一组像素行和第二组像素行彼此邻近地设置,其中,在所述第一组像素行中,位于一行像素上方的栅极线与第一栅极驱动器 400L 连接,位于一行像素下方的栅极线与第二栅极驱动器 400R 连接,在所述第二组像素行中,位于一行像素上方的栅极线与第二栅极驱动器 400R 连接,位于一行像素下方的栅极线与第一栅极驱动器 400L 连接。另外的第二组像素行与第二组像素行邻近地设置,接着,重复设置在第一组像素行和第二组像素行中两种不同类型的像素行。

[0086] 在图 4 中,虽然第一组像素行设置在最高的位置,但是第二组像素行也可设置在最高的位置,或者在整个显示面板中第一组像素行和第二组像素行的位置可改变。另外,第一组像素行和第二组像素行以两个像素行为单元来重复,但是本发明并不局限于此,例如,第一组像素行和第二组像素行可以以在栅极线的总数范围内的更多的像素行为单元来重复。

[0087] 图 5A 是示出根据本发明示例性实施例的 LCD 的像素和信号线的空间布置的示图,图 5B 和图 5C 示出如何驱动图 5A 中的 LCD。

[0088] 在如图 5 所示的 LCD 中,栅极线 G_i 和 G_{i+1} 、 G_{i+2} 和 G_{i+3} 、... 中的各对设置在一行像素电极 191 的上方和下方。

[0089] 数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 中的每条设置在两列像素电极 191 之间。

[0090] 位于像素电极 191 上方和下方的栅极线对 G_i 和 G_{i+1} 、...、 G_6 和 G_{i+7} 通过设置在像素电极 191 上方或下方的开关元件 Q 与对应的像素电极 191 连接。

[0091] 在奇数行像素 PXr1 和 PXr3 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 中的各条为中心,左开关元件 Q 与上栅极线 G_i 、 G_{i+4} 连接,右开关元件 Q 与下栅极线 G_{i+1} 、 G_{i+5} 连接。

[0092] 在偶数行像素 PXr2 和 PXr4 中,上栅极线 G_{i+2} 、 G_{i+6} 和下栅极线 G_{i+3} 、 G_{i+7} 以与奇数行像素中的方式相反的方式与开关元件 Q 连接。

[0093] 在奇数行的像素电极 191 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与相邻的数据线连接。

[0094] 在偶数行的像素电极 191 中,以数据线 D_j 、 D_{j+1} 、...、 D_{j+6} 为中心,位于各数据线左侧的像素电极 191 通过开关元件 Q 与紧挨着的前面的数据线连接,位于各数据线右侧的像素电极 191 通过开关元件 Q 与紧邻的数据线连接。

[0095] 在各行像素中,单位像素对的开关元件 Q 与相同的数据线连接。

[0096] 然而,与图 3A 和图 4 中示出的 LCD 不同,在图 5A 中示出的 LCD 中,第一组像素行和第二组像素行彼此邻近地设置,其中,在第一组像素行中,位于一行像素上方的栅极线与第一栅极驱动器 400L 连接,位于一行像素下方的栅极线与第二栅极驱动器 400R 连接,在第二组行像素中,位于一行像素上方的栅极线与第二栅极驱动器 400R 连接,位于一行像素下方的栅极线与第一栅极驱动器 400L 连接。

[0097] 参照图 5B 和图 5C,在第二回扫电压生成的像素中,用虚线表示的像素 PX1 从负(-)极性反转为正(+)极性,因此变得比正常状态更亮,而用实线表示的 PXb 从正(+)极性反转为负(-)极性,因此变得比正常状态更暗。

[0098] 在图 5B 中,在一行中,比正常状态更亮的像素 PX1 和比正常状态更暗的像素 PXb 相邻地重复。

[0099] 当帧被反转时,如图 5B 所示的状态变为如图 5C 所示的状态。

[0100] 在图 5B 中亮的像素 PX1 在图 5C 中变暗,在图 5B 中暗的像素 PXb 在图 5C 中变亮。

[0101] 随着帧被重复,图 5A 中的 LCD 经历如图 5B 和图 5C 中所示的状态的改变。

[0102] 由于各具有不同亮度的像素在一个像素阵列中相邻地设置,所以亮度的差被适当地抵消,以防止垂直模糊或水平模糊的产生。

[0103] 图 6 是示出根据本发明示例性实施例的 LCD 的布局图,图 7 至图 9 是图 6 中的 LCD 沿着线 VII-VII、VIII-VIII 和 IX-IX 截取的剖视图。

[0104] 参照图 6 至图 9,根据本发明示例性实施例的液晶面板组件包括 TFT 阵列面板 100、公共电极面板 200 和置于两个面板 100 与 200 之间的液晶层 3。

[0105] 多个栅极导体和多条存储电极线 131 形成在绝缘基底 110 上,所述多个栅极导体包括成对的第一栅极线 121a 和第二栅极线 121b,绝缘基底 110 由例如透明玻璃或塑料制成。

[0106] 第一栅极线 121a 和第二栅极线 121b 传输栅极信号并主要在水平方向上延伸。第

一栅极线 121a 位于第二栅极线 121b 的上方。

[0107] 第一栅极线 121a 包括：多个第一栅电极 124a，向下凸出；大端部 129，用于与不同的层或栅极驱动器 400L 和 400R 连接。

[0108] 第二栅极线 121b 包括：多个第二栅电极 124b，向上凸出；大端部 129，用于与不同的层或栅极驱动器 400L 和 400R 连接。

[0109] 当栅极驱动器 400L 和 400R 集成在基底 100 上时，栅极线 121a 和 121b 可延伸为直接连接到栅极驱动器 400L 和 400R。

[0110] 存储电极线 131 接收预定电压例如共电压 V_{com} ，并与栅极线 121a 和 121b 分开。

[0111] 存储电极线 131 的每条包括：一组多个存储电极 133a、133b、133c 和 133d，彼此连接，以形成一对矩形形状；一对存储电极连接部分 135a 和 135b。

[0112] 一组存储电极 133a-133d 包括：一对第一存储电极 133a 和第二存储电极 133b，主要在水平方向上延伸；一对第三存储电极 133c 和第四存储电极 133d，第三存储电极 133c 主要在垂直方向上延伸，第四存储电极 133d 位于第三存储电极 133c 之间并在垂直方向上延伸。

[0113] 以第四存储电极 133d 为中心，第一存储电极 133a 至第三存储电极 133c 设置在第四存储电极 133d 的两侧，通过共用第四存储电极 133d 来形成矩形形状。所述两个矩形形状以第四存储电极 133d 为中心具有 180 度旋转对称关系。

[0114] 存储电极连接部分 135a 和 135b 连接两组相邻的存储电极 133a-133d 中的相邻的存储电极 133c，存储电极 133a 在第一栅电极 124a 附近弯曲。

[0115] 存储电极 133a 和 133b 及存储电极线 131 的形状和布置可被改变成各种形式。

[0116] 例如，可由金属诸如铝 (Al)、银 (Ag)、铜 (Cu)、钼 (Mo)、铬 (Cr)、钽 (Ta)、钛 (Ti) 及它们的合金制成栅极导体 121a、121b 和 131。

[0117] 栅极导体 121a、121b 和 131 还可具有多层结构，所述多层结构包括各具有不同的物理特性的两层或三层导电层（未示出）。

[0118] 可由电阻率低的材料例如 Al、Ag、Cu 及它们的合金来制成所述导电层中的一层，以减小信号延迟或电压降。

[0119] 例如，可由具有良好的物理、化学特性且与不同的材料例如 IT0（氧化铟锡）和 IZO（氧化铟锌）的电接触特性良好的材料例如 Mo、Cr、Ta、Ti 及它们的合金来制成另外的导电层。

[0120] 这种组合的示例可包括：下面为铬层，上面为铝（合金）层的组合；下面为铝（合金）层，上面为钼（合金）层的组合；下面为钼（合金）层，中间为铝（合金）层，上面为钼（合金）层的组合。

[0121] 另外，可由各种其他金属或导体制成栅极导体 121a、121b 和 131。

[0122] 栅极导体 121a、121b 和 131 的侧面向基底 110 的表面倾斜，倾斜角可在大约 30° 至大约 80° 的范围内。

[0123] 由氮化硅 (SiN_x)、氧化硅 (SiO_x) 或氮氧化硅 (SiON_x) 制成的栅极绝缘层 140 形成在栅极导体 121a、121b 和 131 上。

[0124] 由例如氢化的非晶硅 (a-Si:H) 或多晶硅制成的多个半导体岛 152、154a 和 154b 形成在栅极绝缘层 140 上。

[0125] 半导体岛 154a 和 154b 分别位于栅电极 124a 和 124b 上,以覆盖栅电极 124a 和 124b,并延伸为还覆盖栅极线 121a 和存储电极连接部分 135a。

[0126] 另外,半导体岛 152 覆盖存储电极连接部分 135b。

[0127] 多个欧姆接触岛 163a 和 165a 形成在第一半导体岛 154a 上。

[0128] 可由高密度地掺杂有 n 型杂质例如磷的 n⁺ 氢化的非晶硅或硅化物制成欧姆接触岛 163a 和 165a。

[0129] 欧姆接触岛 163a 和 165a 成对设置在半导体岛 154a 上,其他的欧姆接触岛(未示出)成对设置在半导体岛 154b 上。

[0130] 半导体岛 154a 和 154b 及欧姆接触岛 163a 和 165a 的侧面也向基底 110 的表面倾斜,倾斜角可在大约 30° 至大约 80° 的范围内。

[0131] 包括多条数据线 171 和一对第一漏电极 175a、第二漏电极 175b 的数据导体形成在欧姆接触岛 163a 和 165a 以及栅极绝缘层 140 上。

[0132] 数据线 171 传输数据信号并主要在垂直方向上延伸,以与栅极线 121a 和 121b 及存储电极线 131 交叉。数据线 171 包括:一对 C 形的第一源电极 173a 和第二源电极 173b,向第一栅电极 124a 和第二栅电极 124b 延伸;大端部 179,用于与不同的层或栅极驱动器 500 连接。

[0133] 第一漏电极 175a 和第二漏电极 175b 彼此隔开,且还与数据线 171 隔开。以第一栅电极 124a 和第二栅电极 124b 为中心,第一漏电极 175a 和第二漏电极 175b 面向第一源电极 173a 和第二源电极 173b。第一漏电极 175a 和第二漏电极 175b 各包括一个条形的端部。

[0134] 延伸部分 177a 和 177b 分别与存储电极 133a 和 133b 叠置。

[0135] 漏电极 175a 和 175b 的条形端部局部地被源电极 173a 和 173b 环绕。

[0136] 第一栅电极 124a 和第二栅电极 124b、第一源电极 173a 和第二源电极 173b、第一漏电极 175a 和第二漏电极 175b 与第一半导体岛 154a 和第二半导体岛 154b 一起构成第一 TFT 和第二 TFT。第一 TFT 和第二 TFT 的沟道形成在源电极 173a 和 173b 与第一漏电极 175a 和第二漏电极 175b 之间的第一半导体岛 154a 和第二半导体岛 154b 中。

[0137] 数据导体 171、175a 和 175b 可由难熔金属例如钼、铬、钽、钛及它们的合金来制成,并可具有包括难熔金属层(未示出)和低电阻导电层(未示出)的多层结构。

[0138] 所述多层结构的示例可包括:下面为铬层或钼(合金)层,上面为铝(合金)层的双层结构;下面为钼(合金)层,中间为铝(合金)层,上面为钼(合金)层的三层结构。

[0139] 可由各种其他的金属或导体制成数据导体 171、175a 和 175b。

[0140] 数据导体 171、175a 和 175b 的侧面可向基底 110 的表面倾斜,倾斜角在大约 30° 至大约 80° 的范围内。

[0141] 欧姆接触岛 163a、165a 出现在下面的半导体岛 154a、154b 和上面的数据导体 171、175a 和 175b 之间,以降低它们之间的接触电阻。

[0142] 半导体岛 154a、154b 的包括源电极 173a、173b 和漏电极 175a、175b 之间的部分的一些部分暴露,而不被数据导体 171、175a 和 175b 覆盖。

[0143] 钝化层 180 形成在数据导体 171、175a 和 175b 上,并形成在半导体岛 154a、154b 的暴露部分上。

[0144] 钝化层 180 可由例如无机绝缘体或有机绝缘体来制成,并可具有平面化的表面。

[0145] 所述有机绝缘体可具有 4.0 或更低的介电常数,并可具有感光性。

[0146] 钝化层 180 还可具有下面为无机层、上面为有机层的双层结构,使得它在保持有机层的绝缘特性的同时可不损伤半导体岛 154a、154b 的暴露部分。

[0147] 在钝化层 180 上,形成有:多个接触孔 182,暴露数据线 171 的端部 179;成对的接触孔 185a 和 185b,暴露第一漏电极 175a、第二漏电极 175b 的延伸部分 177a、177b。

[0148] 在钝化层 180 和栅极绝缘层 140 上,形成有暴露栅极线 121a、121b 的端部 129 的多个接触孔 181。

[0149] 多个像素电极 191 和多个接触辅助件 81、82 形成在钝化层 180 上,并可由透明导电材料例如 ITO 或 IZO 或者反射材料例如铝、银、铬或它们的合金来制成。

[0150] 像素电极 191 通过接触孔 185 物理地与漏电极 175a、175b 电连接,并从漏电极 175a、175b 接收数据电压。

[0151] 已被施加数据电压的像素电极 191 与接收共电压的共电极面板 200 的共电极 270 一起产生电场,从而确定置于两个电极 191 和 270 之间的液晶层 3 中的液晶分子的方向。

[0152] 穿过液晶层 3 的光的偏振根据液晶分子的确定的方向来变化。

[0153] 像素电极 191 和共电极 270 形成电容器(在下文中被称作“液晶电容器”),以在即使 TFT 截止之后也可维持施加的电压。

[0154] 像素电极 191 与包括存储电极 133a-133d 的存储电极线 131 叠置。与像素电极 191 连接并与存储电极线 131 叠置的电容器被称作存储电容器,存储电容器增强了液晶电容器的电压存储能力。

[0155] 像素电极 191 覆盖从漏电极 175a、175b 和存储电极 133a 伸出的端部,并局部地与存储电极 133b、133c 和 133d 叠置,使得像素电极 191 的边界线位于存储电极 133b、133c 和 133d 上。

[0156] 存储电极 133b 暴露在栅极线 121a、121b 和像素电极 191 的边界线之间,可减小由出现在像素电极 191 和栅极线 121a 之间的寄生电容引起的像素电极 191 的电压改变。

[0157] 接触辅助件 81、82 分别通过接触孔 181、182 与栅极线 121a、121b 的端部 129 和数据线 171 的端部 179 连接。

[0158] 接触辅助件 81、82 有助于栅极线 121a、121b 的端部 129 和数据线 171 的端部 179 与外部器件的附着,并保护它们。

[0159] 光阻挡构件 220 形成在绝缘基底 210 上,并可由例如透明玻璃或塑料的材料来制成。

[0160] 光阻挡构件 220 可包括与像素电极 191 的弯曲面对应的弯曲部分(未示出)和与 TFT 对应的矩形部分(未示出)。光阻挡构件 220 防止像素电极 191 之间的光泄漏,并限定面向像素电极 191 的开口。

[0161] 多个滤色器 230 形成在基底 210 和光阻挡构件 220 上。

[0162] 滤色器 230 主要出现在被光阻挡构件 220 环绕的区域内,并可沿着像素电极 191 的行延伸。滤色器 230 的每个可显示红色、绿色和蓝色三个原色中的一种颜色。

[0163] 覆盖件 250 形成在滤色器 230 和光阻挡构件 220 上。覆盖件 250 可由(有机)绝缘体来制成,防止滤色器 230 的暴露,并提供平滑的表面。覆盖件 250 是可选的。共电极

270 形成在覆盖件 250 上。

[0164] 取向层 11、21 分别形成在显示面板 100、200 的内表面上,并可以是垂直取向层。偏振器 12、22 分别设置在显示面板 100、200 的外表面上。

[0165] LCD 可包括向偏振器 12、22 提供光的背光单元(未示出)、相位延迟层、显示面板 100、200 和液晶层 3。

[0166] 液晶层具有负的介电各向异性,液晶层 3 中的液晶分子取向为当没有电场时它们的长轴垂直于两个显示面板 100、200 的表面。

[0167] 图 10 是根据本发明示例性实施例的 LCD 的剖视图。

[0168] 如图 10 所示,根据本发明示例性实施例的液晶面板组件还包括彼此面对的下面板 100 和上面板 200 以及置于这两个面板之间的液晶层 3。

[0169] 参照下面板 100,多个包括一对第一栅极线 and 第二栅极线的栅极导体(未示出)及多条存储电极线(未示出)形成在绝缘基底 110 上。

[0170] 栅极线中的每条包括栅电极 124a 和端部(未示出),各存储电极线包括存储电极 133a 和 133b。

[0171] 栅极绝缘层 140 形成在栅极导体上。

[0172] 多个半导体岛 154a 形成在栅极绝缘层 140 上,多个欧姆接触岛 163a 和 165a 形成在半导体岛 154a 上。

[0173] 包括多条数据线(未示出)和第一漏电极 175a、第二漏电极(未示出)的数据导体形成在欧姆接触岛 163a、165a 和栅极绝缘层 140 上。

[0174] 数据线包括多个源电极 173a 和端部(未示出),漏电极 175a 包括大端部(未示出)。

[0175] 钝化层 180 形成在数据导体 175a 和半导体岛 154a 的暴露部分上,多个接触孔 185 形成在钝化层 180 和栅极绝缘层 140 中。

[0176] 多个像素电极 191 和多个接触辅助件(未示出)形成在钝化层 180 上。

[0177] 取向层 11 形成在像素电极 191、接触辅助件和钝化层 180 上。

[0178] 参照上面板 200,光阻挡构件 220、覆盖件 250、共电极 270 和取向层 21 形成在绝缘基底 210 的下部。

[0179] 如图 10 所示的液晶面板组件与如图 6 至图 9 所示的液晶面板组件不同之处在于,根据本示例性实施例的 LCD 被构造为共电极面板 200 不具有滤色器 230,但是多个滤色器 230 形成在 TFT 阵列面板 100 的钝化层 180 的下部。

[0180] 滤色器 230 沿着像素电极 191 的列以带状延伸,两个相邻的滤色器 230 叠置在数据线的上部。

[0181] 叠置的滤色器 230 由有机层来形成,以将像素电极 191 与数据线绝缘。

[0182] 虽然绝缘层 180 不是由有机层来形成,但是在像素电极 191 和数据线 171 叠置的部分没有寄生电容产生。

[0183] 滤色器 230 还可用作防止像素电极 191 之间的光泄漏的光阻挡构件。当滤色器 230 用作光阻挡构件时,没有必要在共电极面板 200 上形成光阻挡构件,从而简化了制造 LCD 的工艺。

[0184] 滤色器 230 的每个包括允许接触孔 185 穿过的通孔 235,通孔 235 大于接触孔 185。

[0185] 栅极线 121 的端部 129 和数据线的端部所在的外围区域不存在滤色器 230。

[0186] 钝化层（未示出）可形成在滤色器 230 的下部。

[0187] 已经描述了本发明的示例性实施例，应该理解，本发明并不局限于公开的实施例，相反，本发明意在覆盖包含在权利要求的精神和范围内的各种更改和等同布置。

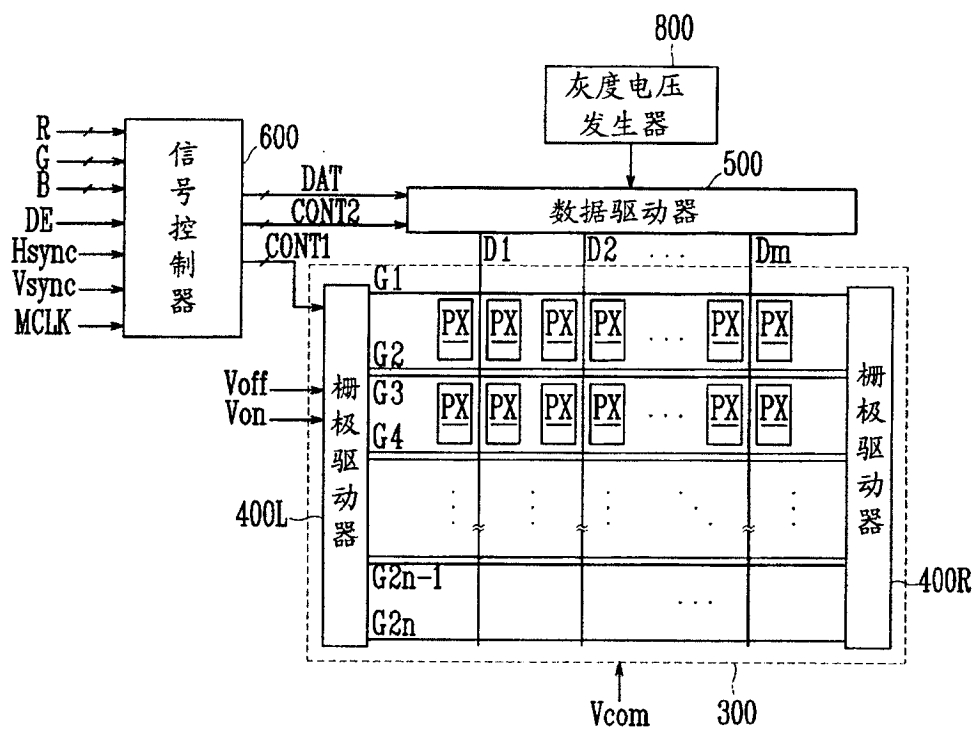


图 1

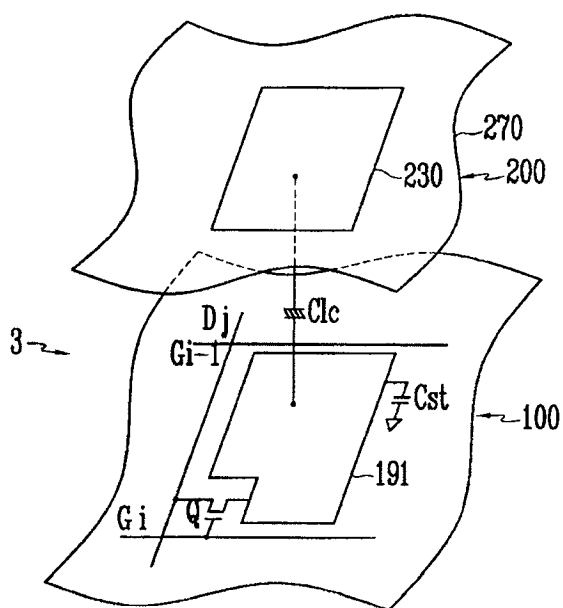


图 2

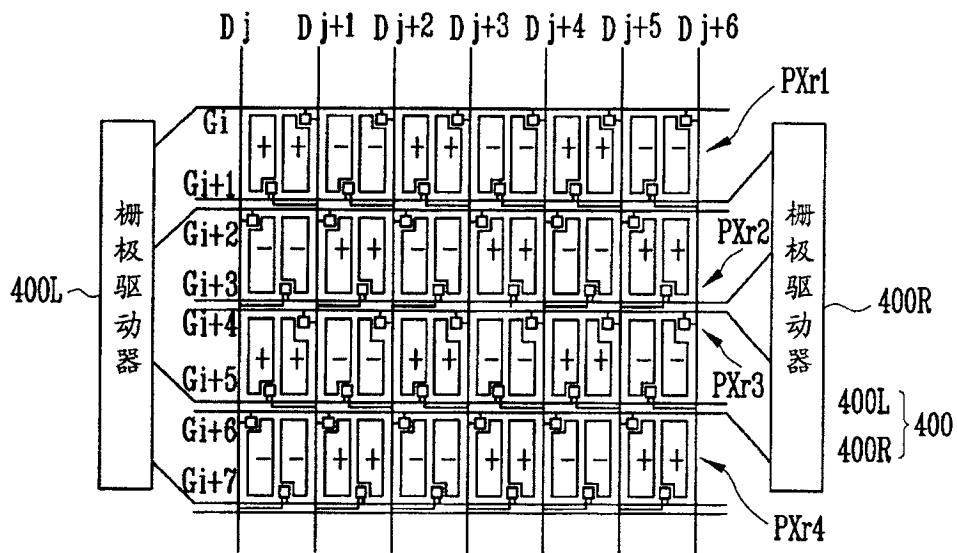


图 3A

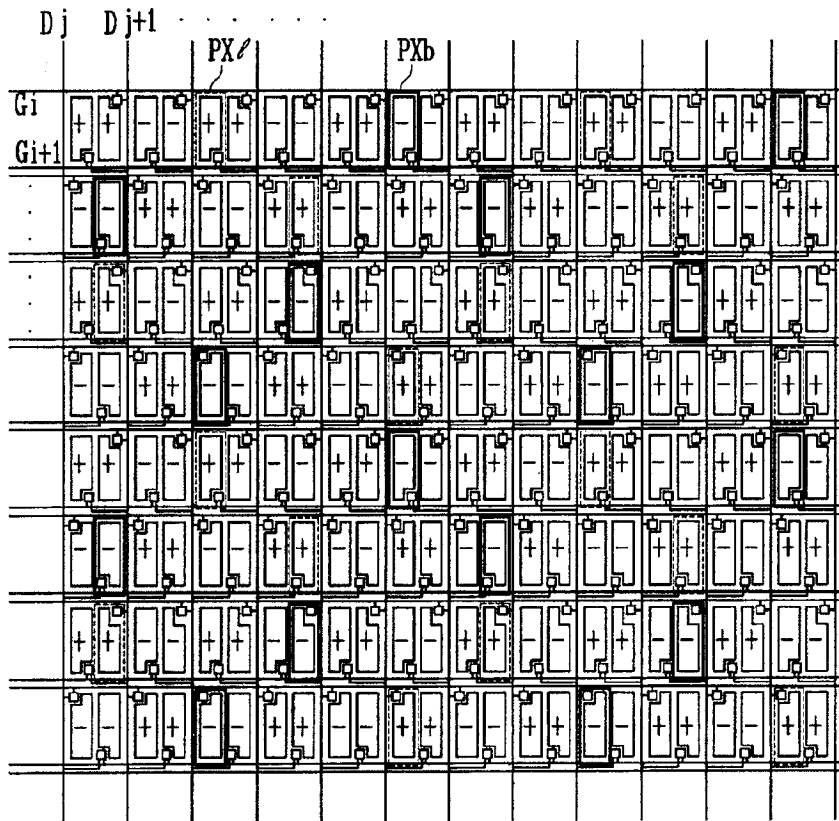


图 3B

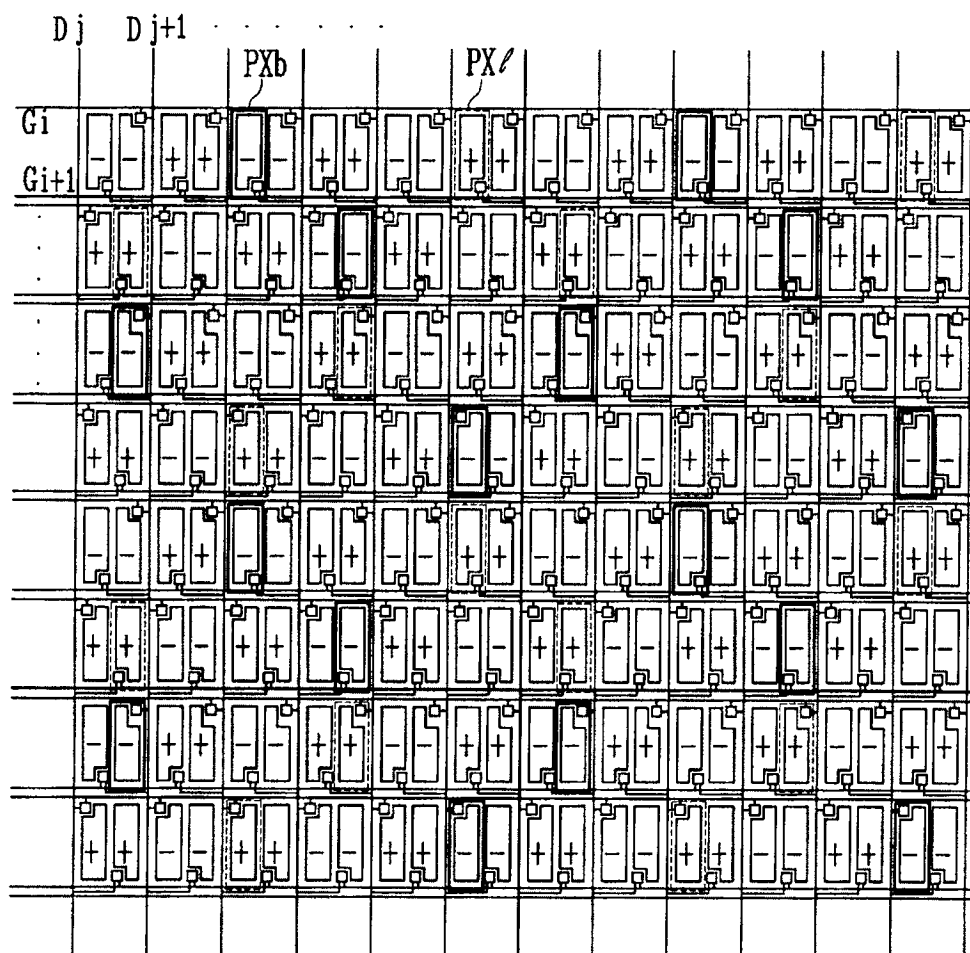


图 3C

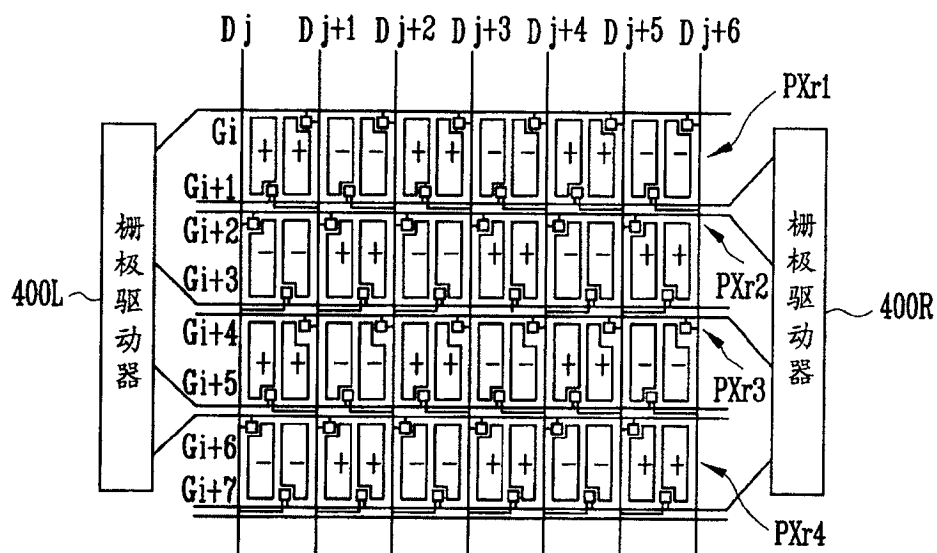


图 4

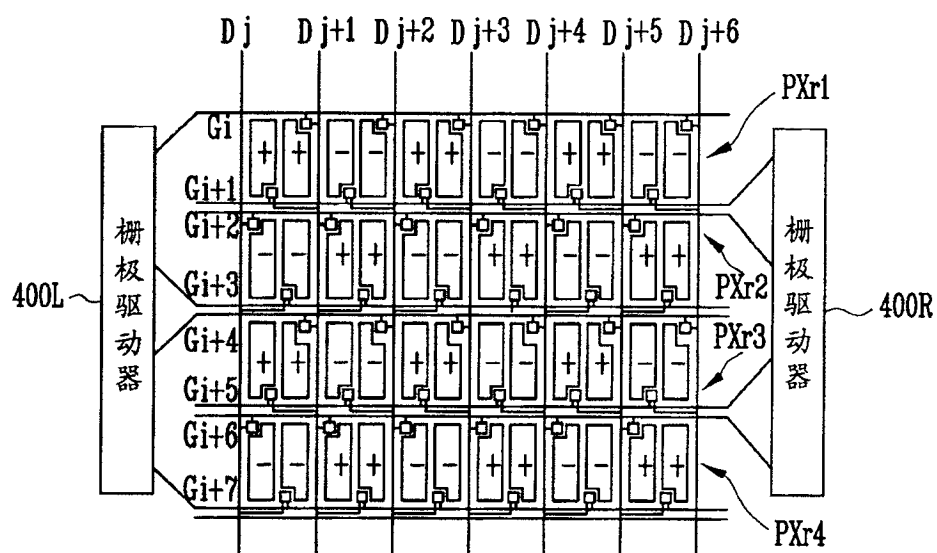


图 5A

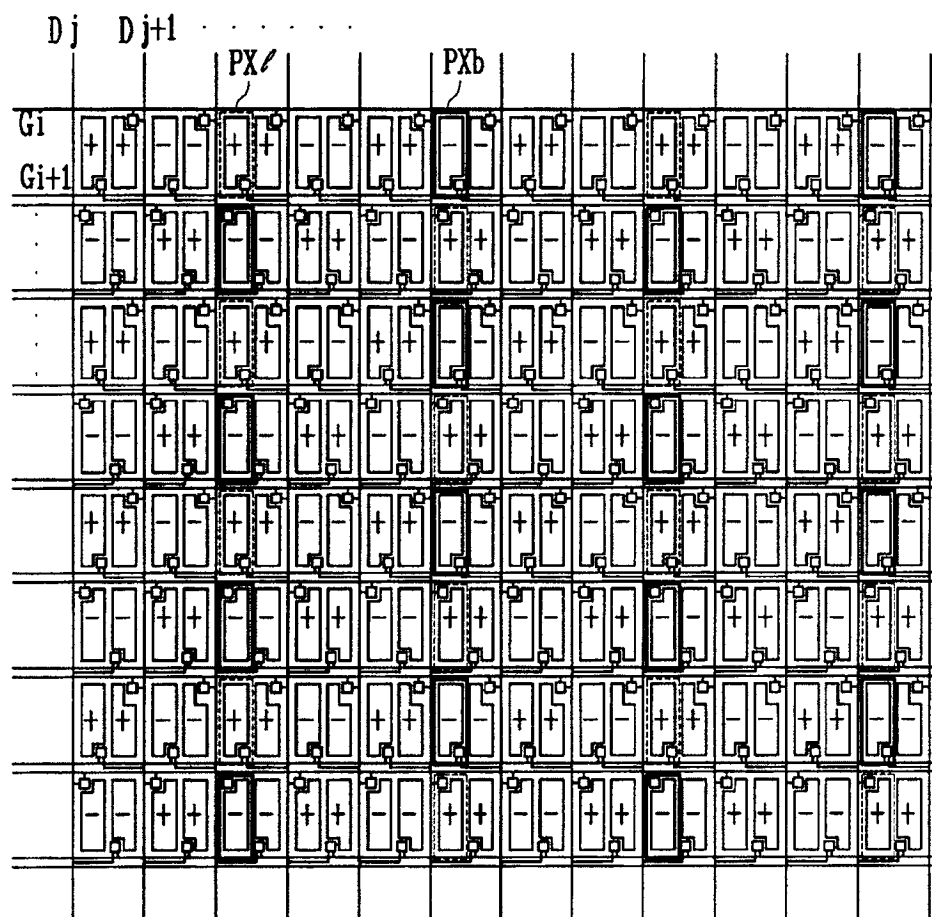


图 5B

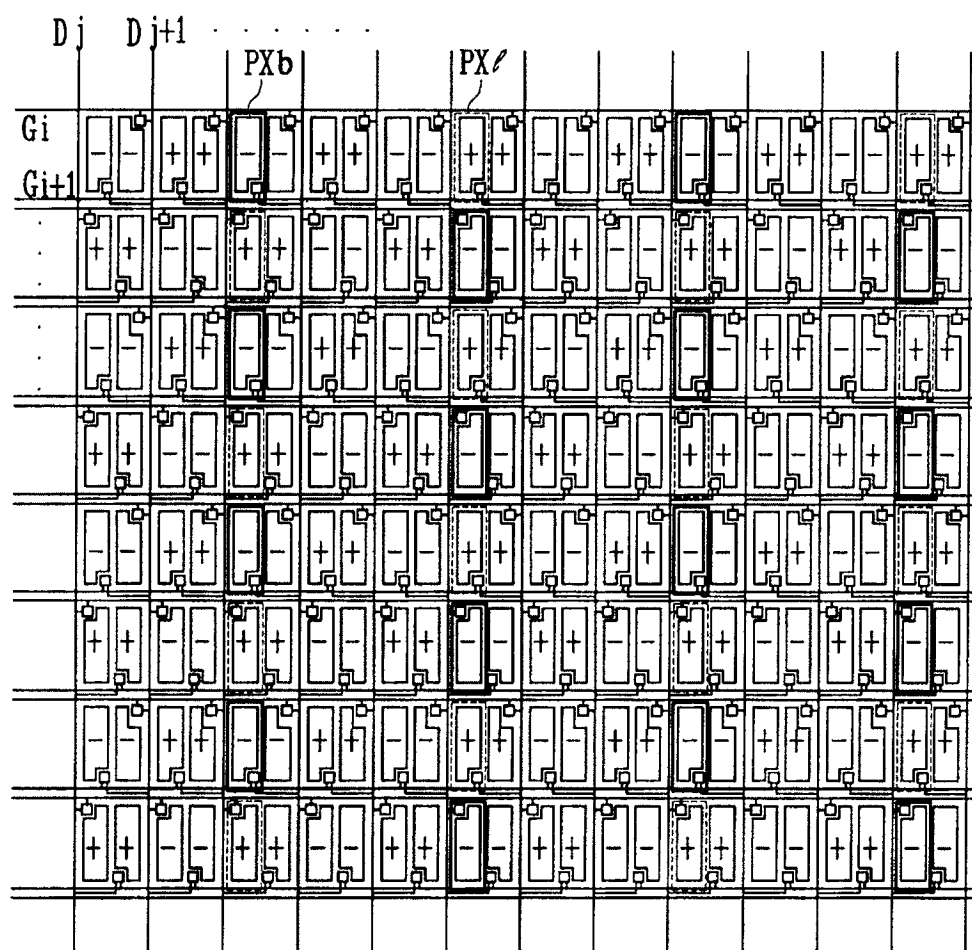


图 5C

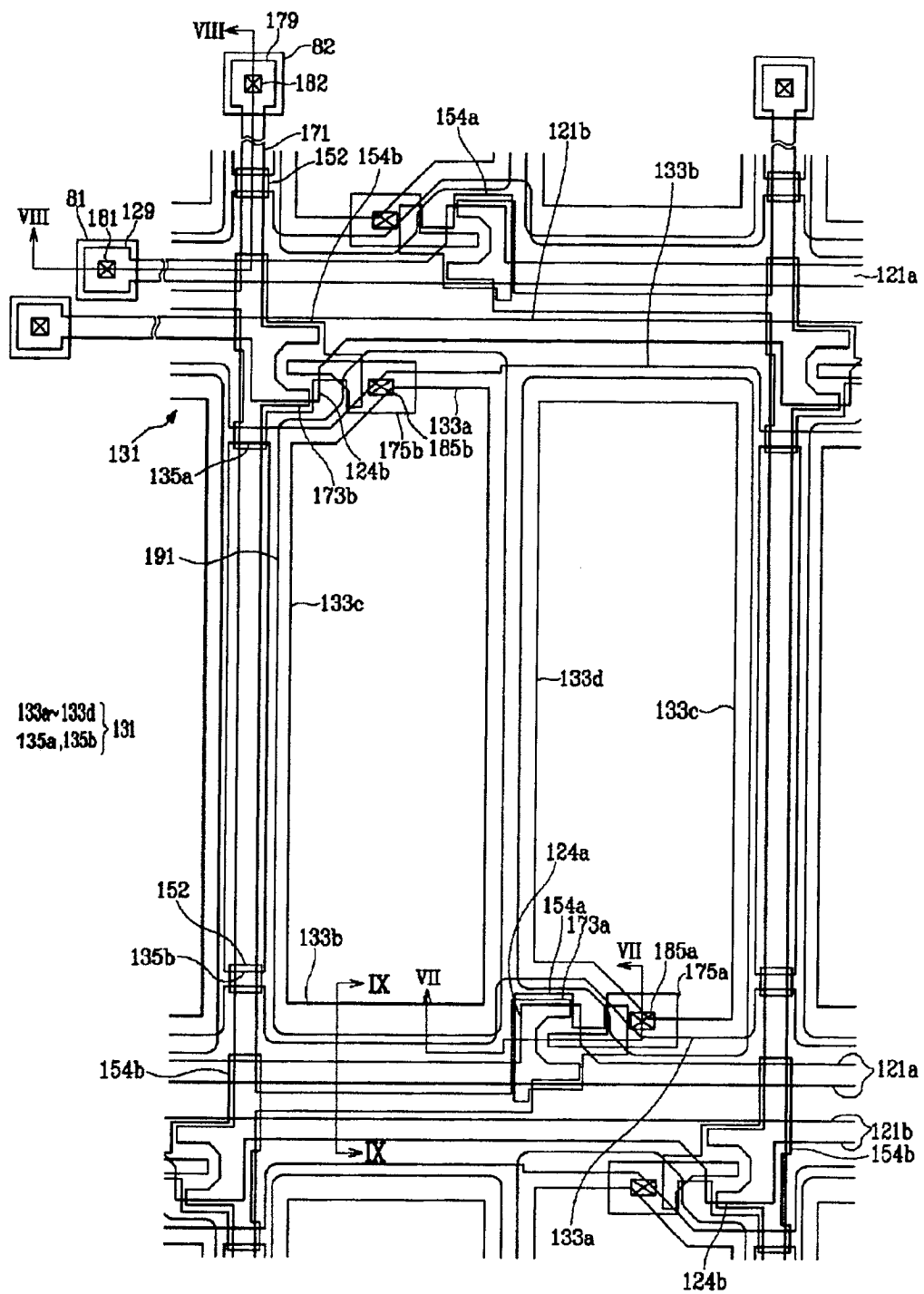


图 6

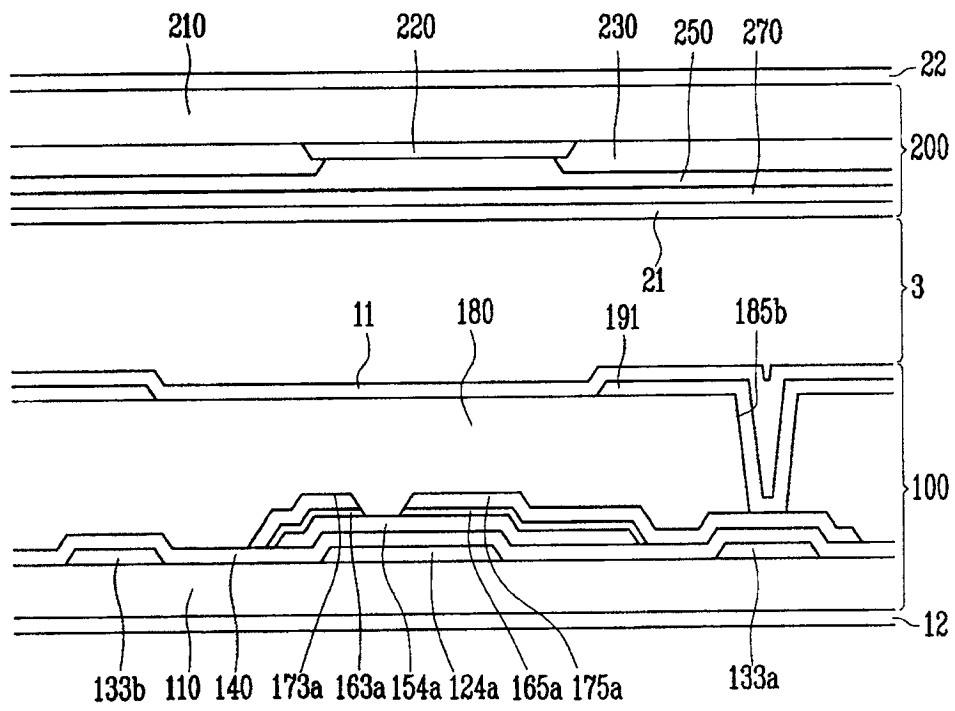


图 7

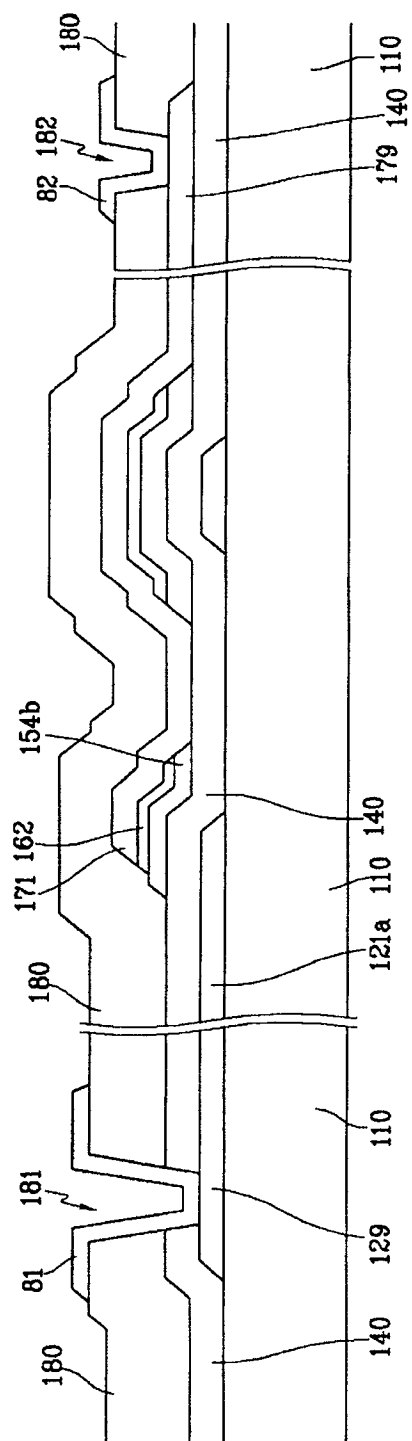


图 8

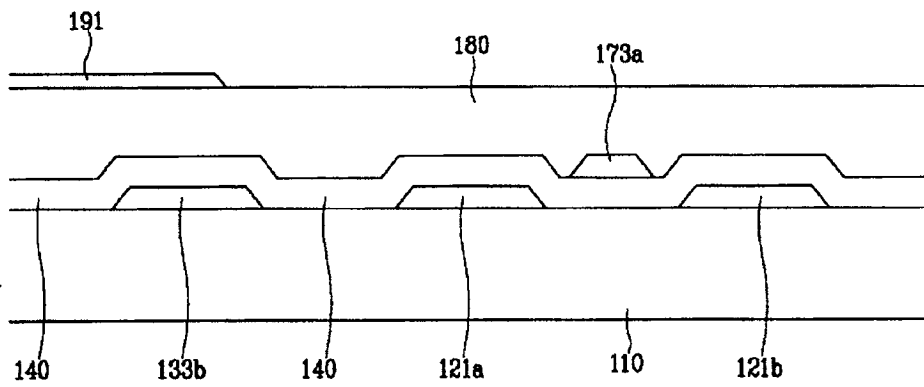


图 9

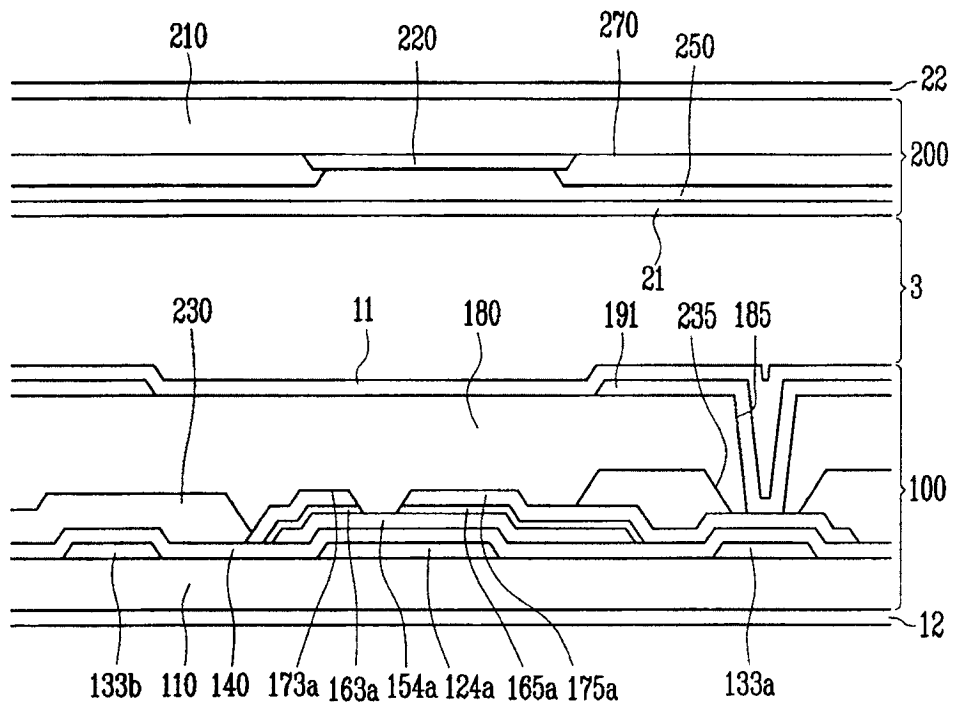


图 10

专利名称(译)	液晶显示器		
公开(公告)号	CN1959480B	公开(公告)日	2010-05-12
申请号	CN200610143140.X	申请日	2006-11-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金圣万 李奉俊 姜信宅		
发明人	金圣万 李奉俊 姜信宅		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G2320/0247 G02F1/134336 G09G2320/0219 G02F1/136286 G09G3/3677 G09G3/3614 G09G2310/0218 G09G2300/0426 G09G3/3659		
代理人(译)	李云霞		
优先权	1020050104176 2005-11-02 KR		
其他公开文献	CN1959480A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器，包括：基底(110)；第一像素行(PXr1)和第二像素行(PXr2)，形成在基底上并包括多个像素(PX)；第一栅极线(Gi)，在基底上沿着行方向延伸，与第一像素行连接；第二栅极线(Gi+1)，在基底上沿着行方向延伸，与第一像素行连接；第三栅极线(Gi+2)，在基底上沿着行方向延伸，与第二像素行连接，并邻近于第二栅极线；第四栅极线(Gi+3)，在基底上沿着行方向延伸，与第二像素行连接；多条数据线(Dj-Dj+6)，在基底上沿着列方向延伸，其中，每两个像素设置一条数据线；第一栅极驱动器(400L)，与第一栅极线和第四栅极线连接，将栅极信号施加到第一栅极线和第四栅极线；第二栅极驱动器(400R)，与第二栅极线和第三栅极线连接，将栅极信号施加到第二栅极线和第三栅极线。

