

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610115985.8

[43] 公开日 2007年2月28日

[11] 公开号 CN 1920933A

[22] 申请日 2006.8.22

[21] 申请号 200610115985.8

[30] 优先权

[32] 2005.8.22 [33] KR [31] 10-2005-0076614

[71] 申请人 三星电子株式会社

地址 韩国京畿道水原市灵通区梅滩3洞416

[72] 发明人 李弦洙 河在玟

[74] 专利代理机构 北京铭硕知识产权代理有限公司

代理人 韩明星 韩素云

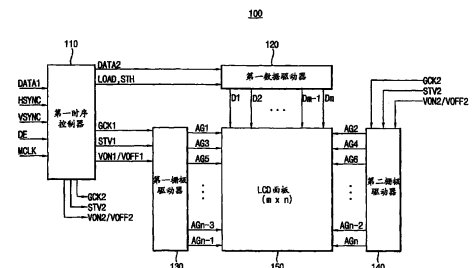
权利要求书4页 说明书15页 附图11页

[54] 发明名称

液晶显示装置及其驱动方法

[57] 摘要

液晶显示(LCD)装置包括LCD面板、数据驱动器和栅极驱动器。LCD面板包括第一像素部分和第二像素部分,其中,第一像素部分和第二像素部分形成在由相邻的栅极线和相邻的数据线限定的区域中。第一像素部分在第一时间点被电学充电,而第二像素部分在晚于第一时间点的第二时间点被电学充电。数据驱动器向数据线提供数据电压。栅极驱动器对第一像素部分施加第一栅极信号,对第二像素部分施加第二栅极信号,其中,第二栅极信号具有至少一个与第一栅极信号不同的特性。因此,在LCD装置中可防止垂直闪烁。



1、一种液晶显示装置，包括：

液晶显示面板，具有第一像素部分和第二像素部分，其中，所述第一像素部分和所述第二像素部分形成在由多条彼此相邻的栅极线和多条彼此相邻的数据线限定的区域中，所述第一像素部分在第一时间点被电学充电，而所述第二像素部分在晚于所述第一时间点的第二时间点被电学充电；

数据驱动器，向所述数据线提供数据电压；

栅极驱动器。对所述第一像素部分施加第一栅极信号，对所述第二像素部分施加第二栅极信号，其中，所述第二栅极信号具有至少一个与所述第一栅极信号不同的特性。

2、如权利要求1所述的液晶显示装置，其中，所述数据驱动器可对所述第一像素部分施加第一数据信号，对所述第二像素部分施加第二数据信号，其中，所述第二数据信号的极性与所述第一数据信号的极性相反。

3、如权利要求2所述的液晶显示装置，其中，所述第一栅极信号的幅值大于所述第二栅极信号的幅值。

4、如权利要求2所述的液晶显示装置，其中，所述第一栅极信号的脉冲宽度比所述第二栅极信号的脉冲宽度宽。

5、如权利要求1所述的液晶显示装置，其中，所述数据驱动器对所述第一像素部分施加第一数据信号，对所述第二像素部分施加第二数据信号，其中，所述第二数据信号的极性与所述第一数据信号的极性相同。

6、如权利要求5所述的液晶显示装置，其中，所述第一栅极信号的幅值小于所述第二栅极信号的幅值。

7、如权利要求5所述的液晶显示装置，其中，所述第一栅极信号的脉冲宽度比所述第二栅极信号的脉冲宽度窄。

8、如权利要求1所述的液晶显示装置，其中，所述第一像素部分包括第一开关元件和电连接到所述第一开关元件的第一液晶电容器，

所述第二像素部分包括第二开关元件和电连接到所述第二开关元件的第二液晶电容器，

所述第一像素部分和所述第二像素部分公共地连接到存储电容器。

9、如权利要求1所述的液晶显示装置，其中，所述栅极驱动器包括：

第一栅极驱动器，响应第一栅极导通电压向电连接到所述第一像素部分的栅极线输出具有第一电平的第一栅极信号；

第二栅极驱动器，响应第二栅极导通电压向电连接到所述第二像素部分的栅极线输出具有第二电平的第二栅极信号。

10、如权利要求9所述的液晶显示装置，还包括：

时序控制器，向所述第一栅极驱动器输出所述第一栅极导通电压，向所述第二栅极驱动器输出所述第二栅极导通电压。

11、如权利要求9所述的液晶显示装置，其中，所述第一电平比所述第二电平高。

12、如权利要求9所述的液晶显示装置，其中，所述第一栅极驱动器通过第一竖直起始信号激活，所述第二栅极驱动器通过不同于所述第一竖直起始信号的第二竖直起始信号激活。

13、如权利要求12所述的液晶显示装置，其中，所述竖直起始信号中的每个隔开1H时间间隔。

14、如权利要求1所述的液晶显示装置，其中，所述栅极驱动器包括：

第一栅极驱动器，响应第一输出使能信号向电连接到所述第一像素部分的栅极线输出具有第一脉冲宽度的第一栅极信号；

第二栅极驱动器，响应第二输出使能信号向电连接到所述第二像素部分的栅极线输出具有第二脉冲宽度的第二栅极信号。

15、如权利要求14所述的液晶显示装置，其中，所述第一脉冲宽度比所述第二脉冲宽度相对要宽。

16、如权利要求14所述的液晶显示装置，其中，所述第一栅极驱动器通过第一竖直起始信号激活，所述第二栅极驱动器通过不同于所述第一竖直起始信号的第二竖直起始信号激活。

17、如权利要求16所述的液晶显示装置，其中，所述竖直起始信号隔开1H时间间隔。

18、如权利要求14所述的液晶显示装置，还包括时序控制器，所述时序控制器向所述第一栅极驱动器输出所述第一输出使能信号，向所述第二栅极驱动器输出所述第二输出使能信号。

19、如权利要求1所述的液晶显示装置，其中，所述第一像素部分的第一充电量与所述第二像素部分的第二充电量基本相同。

20、一种驱动液晶显示装置的方法，所述液晶显示装置具有液晶显示面板，所述液晶显示面板具有在由多条彼此相邻的栅极线和多条彼此相邻的数据线限定的区域内形成的第一像素部分和第二像素部分，所述方法包括：

将数据电压施加到数据线；

将第一栅极信号施加到电连接到所述第一像素部分的栅极线；

在将所述第一栅极信号施加到电连接到所述第一像素部分的栅极线之后，将具有至少一个与所述第一栅极信号的特性不同的特性的第二栅极信号施加到电连接到所述第二像素部分的栅极线。

21、如权利要求 20 所述的方法，其中，将所述数据电压施加到所述数据线的步骤包括：

将第一数据信号施加到所述第一像素部分；

将第二数据信号施加到所述第二像素部分，其中，所述第二数据信号的极性与所述第一数据信号的极性相反。

22、如权利要求 21 所述的方法，其中，所述施加第二栅极信号的步骤包括将所述第二栅极信号施加到电连接到所述第二像素部分的所述栅极线，其中，所述第二栅极信号的幅值小于所述第一栅极信号的幅值。

23、如权利要求 21 所述的方法，其中，所述施加第二栅极信号的步骤包括将所述第二栅极信号施加到电连接到所述第二像素部分的所述栅极线，其中，所述第二栅极信号的脉冲宽度小于所述第一栅极信号的脉冲宽度。

24、如权利要求 20 所述的方法，其中，所述将数据电压施加到所述数据线的步骤包括：

将第一数据信号施加到所述第一像素部分；

将第二数据信号施加到所述第二像素部分，其中，所述第二数据信号的极性与所述第一数据信号的极性相同。

25、如权利要求 24 所述的方法，其中，所述施加第二栅极信号的步骤包括将所述第二栅极信号施加到电连接到所述第二像素部分的所述栅极线，其中，所述第二栅极信号的幅值大于所述第一栅极信号的幅值。

26、如权利要求 24 所述的方法，其中，所述施加第二栅极信号的步骤包括将所述第二栅极信号施加到电连接到所述第二像素部分的所述栅极线，其中，所述第二栅极信号的脉冲宽度大于所述第一栅极信号的脉冲宽度。

27、如权利要求 20 所述的方法，其中，所述施加第一栅极信号和第二栅

极信号的步骤包括提供比所述第二栅极信号的电平高的所述第一栅极信号的电平。

28、如权利要求 27 所述的方法，还包括通过第一栅极导通电压和第一栅极截止电压来限定所述第一栅极信号，及通过第二栅极导通电压和第二栅极截止电压来限定所述第二栅极信号，其中，所述第二栅极导通电压和所述第二栅极截止电压不同于所述第一栅极导通电压和所述第一栅极截止电压。

29、如权利要求 27 所述的方法，其中，包括通过第一栅极导通电压和第一栅极截止电压来限定所述第一栅极信号，并通过与所述第一栅极导通电压不同的第二栅极导通电压和与所述第一栅极截止电压基本相同的第二栅极截止电压来限定所述第二栅极信号。

30、如权利要求 20 所述的方法，其中，所述施加第一栅极信号的步骤包括施加具有比所述第二栅极信号的脉冲宽度宽的脉冲宽度的第一栅极信号。

液晶显示装置及其驱动方法

技术领域

本发明涉及一种液晶显示(LCD)装置和驱动该 LCD 装置的方法。更具体地讲,本发明涉及一种能够提高显示质量的 LCD 装置和驱动该 LCD 装置的方法。

背景技术

通常,液晶显示(LCD)装置利用液晶的光学和电学特性例如各向异性折射率、各向异性介电常数等来显示图像。与显示装置例如阴极射线管(CRT)、等离子体显示面板(PDP)等相比,LCD 装置具有以下特点,例如结构重量轻、功耗低、驱动电压低等。

在 LCD 装置中,通过由栅电极施加的栅极电压来控制通过数据线传输到 LCD 装置的液晶面板中的液晶分子的信号电压的幅值。数据电压改变液晶分子的排列,从而在 LCD 装置中显示各种灰度等级。

LCD 装置包括源极驱动集成电路(IC)、驱动源极驱动 IC 的源极印刷电路板(PCB)、栅极驱动 IC 和驱动栅极驱动 IC 的栅极 PCB。随着 LCD 装置的用量增大,正在进行各种用于减少源极驱动 IC 的数量的努力以降低制造成本并提高驱动效率。

例如,为了减少源极驱动 IC 的数量,可将减少半数数据线的结构用于 LCD 装置。减少半数数据线的结构包括在由彼此相邻的数据线和彼此相邻的栅极线划分的一个区域中形成的第一像素和第二像素。第一像素和第二像素彼此相关地在不同的时间被充电。

在 LCD 装置的减少半数数据线的结构中,当在第一像素充电后第二像素充电时,第二像素的充电量由于第一像素和第二像素之间的耦合电容而被改变。

充电量的差异减少了在液晶面板的显示区中显示的竖直闪烁。

发明内容

本发明提供了一种在减少半数的数据线结构中通过防止因充电量的改变导致的闪烁而能够改进显示质量的液晶显示(LCD)装置。

本发明还提供了一种驱动上述 LCD 装置的方法。

在本发明的示例性实施例中，LCD 装置包括 LCD 面板、数据驱动器和栅极驱动器。LCD 面板包括第一像素部分和第二像素部分，其中，第一像素部分和第二像素部分分别形成在由多条彼此相邻的栅极线和多条彼此相邻的数据线限定的相应的区域中。第一像素部分在第一时间点被电学充电，而第二像素部分在晚于第一时间点的第二时间点被电学充电。数据驱动器向数据线提供数据电压。栅极驱动器对第一像素部分施加第一栅极信号，对第二像素部分施加第二栅极信号，其中，第二栅极信号具有至少一个与第一栅极信号的特性不同的特性。

数据驱动器可对第一像素部分施加第一数据信号，对第二像素部分施加第二数据信号，其中，第二数据信号的极性与第一数据信号的极性相反，在这种情况下，第一栅极信号的幅值可大于第二栅极信号的幅值。可选择地，第一栅极信号的脉冲宽度可比第二栅极信号的脉冲宽度宽。

数据驱动器可对第一像素部分施加第一数据信号，对第二像素部分施加第二数据信号，其中，第二数据信号的极性与第一数据信号的极性相同，在这种情况下，第一栅极信号的幅值可小于第二栅极信号的幅值。可选择地，第一栅极信号的脉冲宽度可比第二栅极信号的脉冲宽度窄。

在本发明的另一示例性实施例中，提供了一种驱动 LCD 装置的方法，例如驱动上述 LCD 装置的方法。在该方法中，将数据电压输出到数据线。将第一栅极信号输出到电连接到第一像素部分的栅极线。然后，在将第一栅极信号施加到电连接到第一像素部分的栅极线之后，将具有至少一个与第一栅极信号不同的特性的第二栅极信号输出到电连接到第二像素部分的栅极线。

数据电压可包括施加到第一像素部分的第一数据信号和施加到第二像素部分的第二数据信号，其中，第二数据信号的极性与第一数据信号的极性相反。然后，第一栅极信号的幅值可大于第二栅极信号的幅值。可选择地，第一栅极信号的脉冲宽度可比第二栅极信号的脉冲宽度宽。

数据电压可包括施加到第一像素部分的第一数据信号和施加到第二像素部分的第二数据信号，其中，第二数据信号的极性与第一数据信号的极性相同。然后，第一栅极信号的幅值可小于第二栅极信号的幅值。可选择地，第

一栅极信号的脉冲宽度可比第二栅极信号的脉冲宽度窄。

根据所述 LCD 装置和驱动所述 LCD 装置的方法,可在 LCD 装置中防止
竖直闪烁。

附图说明

通过参照以下结合附图时的详细描述,本发明的上述和其他优点将会变得易于明白,在附图中:

图 1 是根据本发明示例性实施例的示例性液晶显示(LCD)装置的方框图;

图 2 是示出从图 1 中的示例性第一栅极驱动器和第二栅极驱动器输出的示例性栅极信号的波形图;

图 3 是示出图 1 中的示例性 LCD 面板上形成的示例性像素部分的布局图;

图 4 是示出图 1 中的示例性 LCD 面板的示例性像素部分的等效电路图;

图 5 是示出图 1 中的示例性 LCD 装置的示例性像素部分的电路图;

图 6 是示出图 5 中的示例性栅极电压和示例性数据电压的波形图;

图 7 是示出图 5 中的示例性数据电压的充电量特性的波形图;

图 8 是示出根据本发明另一示例性实施例的示例性 LCD 装置的方框图;

图 9 是示出从图 8 中的示例性第一栅极驱动器和第二栅极驱动器输出的示例性栅极信号的波形图;

图 10 是示出图 8 中的示例性 LCD 装置的示例性像素元件部分的电路图;

图 11 是示出图 10 中的示例性栅极电压和示例性数据电压的波形图;

图 12 是示出图 10 中的示例性数据电压的充电量特性的波形图。

具体实施方式

以下,参照附图来更充分地描述本发明,在附图中示出了本发明的实施例。然而,本发明可以以许多不同的形式来实施,并且不应该被理解为局限于在此阐述的实施例。当然,提供这些实施例使得本公开彻底且完全,这些实施例会充分地将本发明的范围传达给本领域的技术人员。在附图中,为了清晰起见,会夸大层和区域的尺寸和相对尺寸。

要明白,当元件或层被称作“在另一元件或层上”、“与另一元件或层连接”或“与另一元件或层结合”时,该元件或层可直接在另一元件或层上、

直接与另一元件或层连接、直接与另一元件或层结合，或者也可存在中间元件或层。相反，当元件被称作“直接在另一元件或层上”、“直接与另一元件或层连接”或“直接与另一元件或层结合”时，不存在中间元件或层。相同的标号始终表示相同的元件。如这里所用的，术语“和/或”包括相关的所列项的一个或多个的任意组合和全部组合。

要明白，尽管在这里会用第一、第二、第三等术语来描述各种元件、组件、区域、层和/或部分，但是这些元件、组件、区域、层和/或部分不应局限于这些术语。这些术语仅用来将一个元件、组件、区域、层或部分与另一元件、组件、区域、层或部分区分开来。因此，在不脱离本发明教导的情况下，下面所讨论的第一元件、组件、区域、层或部分可被称为第二元件、组件、区域、层或部分。

为了便于描述，在这里会用空间关系术语例如“在...之下”、“在...的下面”、“下面的”、“在...之上”“上面的”等来描述如图中示出的一个元件或部件与另外的元件或部件的关系。要明白，除了图中描述的方位之外，空间关系术语用来包括使用着的或工作中的装置的不同方位。例如，如果将图中的装置翻转，则被描述为在其它元件或部件“下面”或“之下”的元件将随后会位于其它元件或部件“之上”。因而，示例性术语“在...之下”可包含在...之上和之下两种方位。装置可用不同的方法定位(旋转 90 度或在其它方位)，并在这里用空间关系的描述信息相应地说明该装置。

这里所用的术语仅是为了描述具体的实施例，而不是用来限制本发明。如这里所用的，除非上下文明确地指明，否则单数形式“一个”和“这个”也用来包括复数形式。还要明白，术语“包括”和/或“组成”用在本说明书中时说明所述部件、整体、步骤、操作、元件和/或组件的存在，而不排除一个或多个其它部件、整体、步骤、操作、元件、组件和/或它们的组的存在或添加。

在这里参照剖视图来描述本发明的实施例，剖视图是本发明的理想化实施例(和中间结构)的示意性图示。同样，结果所图示的形状的变化，例如制造技术和/或公差的变化是在预料之中的。因而，本发明的实施例不应被理解为局限于这里图示的区域的特定形状，而是包括例如由制造所造成的形状上的偏差。例如，图示为矩形的注入区一般会具有成圆形的或弯曲的特征和/或在其边缘具有注入浓度的梯度，而不是从注入区到非注入区具有二元的变化

(binary change)。同样，由注入形成的埋区(buried region)会导致注入发生的表面和埋区之间区域中的一些注入。因而，图中示出的区域实质上是示意性的，它们的形状并不用来说明装置的区域的实际形状，因而不用来限制本发明的范围。

这里所用的所有术语(包括技术和科学术语)除非另行定义，否则具有本发明所属领域中一名普通技术人员通常所理解的意思。还要明白，术语，例如通常使用的词典中定义的术语，应被解释为与相关领域的范围中的含义相一致的含义，除非这里特别地如此限定，否则不要以理想化的或过于正式的意义来解释术语。

在下文中，将参照附图来详细地说明本发明。将基于第一像素元件和第二像素元件的结构来说明本发明的一些示例性实施例，其中，向第一像素元件部分和第二像素元件部分施加相同极性的数据信号。当向第一像素元件部分和第二像素元件部分施加相反极性的数据信号时，施加到第一像素元件部分和第二像素元件部分的栅极信号相反。

图 1 是示出根据本发明示例性实施例的液晶显示(LCD)装置的方框图。图 2 是示出从图 1 中的示例性第一栅极驱动器和第二栅极驱动器输出的示例性栅极信号的波形图。

参照图 1 和图 2，LCD 装置 100 包括第一时序控制器 110、第一数据驱动器 120、第一栅极驱动器 130、第二栅极驱动器 140 和 LCD 面板 150。

第一时序控制器 110 从外部装置接收第一数据信号 DATA1、各种同步信号 HSYNC 和 VSYNC、数据使能信号 DE 和主时钟信号 MCLK。第一时序控制器 110 向第一数据驱动器 120 输出第二数据信号 DATA2 和数据驱动信号。数据驱动信号包括加载信号 LOAD 和水平起始信号 STH。

第一时序控制器 110 还向第一栅极驱动器 130 输出第一栅极驱动信号和第一栅极电压，向第二栅极驱动器 140 输出第二栅极驱动信号和第二栅极电压。第一栅极驱动信号包括第一栅极时钟信号 GCK1 和第一竖直起始信号 STV1。第一栅极电压包括第一栅极导通电压 VON1 和第一栅极截止电压 VOFF1。第二栅极驱动信号包括第二栅极时钟信号 GCK2 和第二竖直起始信号 STV2。第二栅极电压包括第二栅极导通电压 VON2 和第二栅极截止电压 VOFF2。第一竖直起始信号 STV1 先于第二竖直起始信号 STV2。因此，第二栅极驱动器 140 在第一栅极驱动器 130 激活之后激活。第一竖直起始信号

STV1 的上升边缘和第二竖直起始信号 STV2 的上升边缘隔开大约 1H 时间间隔，或者第一竖直起始信号 STV1 的下降边缘和第二竖直起始信号 STV2 的下降边缘隔开大约 1H 时间间隔。

第二栅极导通电压 V_{ON2} /截止电压 V_{OFF2} 可以是 LCD 面板 150 的开关元件被正常导通或截止的电平。薄膜晶体管(TFT)可用作开关元件。

在一个例子中，第一栅极截止电压 V_{OFF1} 基本等于第二栅极截止电压 V_{OFF2} ，第一栅极导通电压 V_{ON1} 高于第二栅极导通电压 V_{ON2} 。在这样的例子中，第一栅极导通电压 V_{ON1} 的电平比要导通 LCD 面板 150 的 TFT 所需的电平高。

可选择地，第一栅极导通电压 V_{ON1} 比第二栅极导通电压 V_{ON2} 相对要高，第一栅极截止电压 V_{OFF1} 比第二栅极截止电压 V_{OFF2} 相对要低。例如，当第二栅极截止电压 V_{OFF2} 为大约 $-6V$ 时，第一栅极截止电压 V_{OFF1} 可以为大约 $-7V$ ；当第二栅极导通电压 V_{ON2} 为大约 $20V$ 时，第一栅极导通电压 V_{ON1} 可以为大约 $25V$ 。

当第一数据驱动器 120 从第一时序控制器 110 接收第二数据信号 DATA2 时，第一数据驱动器 120 将第二数据信号 DATA2 改变成与灰阶电压相对应的数据电压。然后，第一数据驱动器 120 向 LCD 面板 150 的数据线提供改变后的数据电压 $D1$ 、 $D2$ 、 \dots 、 D_m ，其中， m 表示整数。

第一栅极驱动器 130 响应第一栅极驱动信号 GCK1 和 STV1 顺序地向 LCD 面板 150 的奇数栅极线提供激活奇数栅极线的奇数栅极信号 $AG1$ 、 $AG3$ 、 \dots 、 AG_{n-3} 和 AG_{n-1} ，其中， n 表示偶数。

第二栅极驱动器 140 响应第二栅极驱动信号 GCK2 和 STV2 顺序地向 LCD 面板 150 的偶数栅极线提供偶数栅极信号 $AG2$ 、 $AG4$ 、 \dots 、 AG_{n-2} 和 AG_n ，从而激活偶数栅极线。奇数栅极信号 $AG1$ 、 $AG3$ 、 \dots 、 AG_{n-3} 和 AG_{n-1} 及偶数栅极信号 $AG2$ 、 $AG4$ 、 \dots 、 AG_{n-2} 和 AG_n 被交替地输出到 LCD 面板 150。

在一个示例性实施例中，奇数栅极信号 $AG1$ 、 $AG3$ 、 \dots 、 AG_{n-3} 和 AG_{n-1} 的电平比偶数栅极信号 $AG2$ 、 $AG4$ 、 \dots 、 AG_{n-2} 和 AG_n 的电平高。另外，在一个示例性实施例中，施加到对应于偶数栅极信号 $AG2$ 、 $AG4$ 、 \dots 、 AG_{n-2} 和 AG_n 的第二像素元件部分的电荷与先前存储在对应于奇数栅极信号 $AG1$ 、 $AG3$ 、 \dots 、 AG_{n-3} 和 AG_{n-1} 的第一像素元件部分中的电荷相反。即，第二像

素元件部分与第一像素元件部分可具有相反的极性。结果，容易地将电荷存储在对应于偶数栅极信号 AG2、AG4、 \dots 、AGn-2 和 AGn 的第二像素元件部分中。因此，偶数栅极信号 AG2、AG4、 \dots 、AGn-2 和 AGn 的电平比奇数栅极信号 AG1、AG3、 \dots 、AGn-3 和 AGn-1 的电平低。

相反，在可选择的实施例中，当施加到对应于偶数栅极信号 AG2、AG4、 \dots 、AGn-2 和 AGn 的第二像素元件部分的电荷与先前存储在对应于奇数栅极信号 AG1、AG3、 \dots 、AGn-3 和 AGn-1 的第一像素元件部分的电荷基本相同时，例如通过具有相同的极性，不容易将电荷存储在对应于偶数栅极信号 AG2、AG4、 \dots 、AGn-2 和 AGn 的第二像素元件部分中。因此，在该实施例中，偶数栅极信号 AG2、AG4、 \dots 、AGn-2 和 AGn 的电平比奇数栅极信号 AG1、AG3、 \dots 、AGn-3 和 AGn-1 的电平高。

LCD 面板 150 包括：多条栅极线(或扫描线)，在第一方向上延伸并传输栅极信号(或扫描信号)AG1、AG2、 \dots 、AGn-1 和 AGn；多条数据线(或源极线)，在与第一方向基本垂直的第二方向上延伸，并传输数据电压 D1、D2、 \dots 、Dm。LCD 面板 150 具有减少半数的数据线结构，使得 LCD 面板 150 具有数量增加的栅极线和数量减少的数据线。

具有减少半数的数据线结构的 LCD 面板包括在由彼此相邻的多条栅极线和彼此相邻的多条数据线限定的区域上形成的第一像素元件部分和第二像素元件部分。

例如，如将在下面所进一步描述的，第一像素元件部分包括第一 TFT 和与第一 TFT 的漏电极电连接的第一液晶电容器。第二像素元件部分包括第二 TFT 和与第二 TFT 的漏电极电连接的第二液晶电容器。存储电容器与第一液晶电容器和第二液晶电容器电连接，从而第一像素元件部分和第二像素元件部分共用存储电容器。

图 3 是示出在图 1 中的示例性 LCD 面板上形成的示例性像素元件部分的布局图。

参照图 3，第一像素元件部分 P1 电连接到第一栅极线 GL1，第二像素元件部分 P2 电连接到第二栅极线 GL2。第一像素元件部分 P1 还电连接到第一数据线 DL1，第二像素元件部分 P2 还电连接到第二数据线 DL2。

第一像素元件部分 P1 包括第一 TFT TR1 和第一像素电极 210。第一 TFT TR1 包括：栅电极，从第一栅极线 GL1 延伸；源电极，从第一数据线 DL1

延伸；漏电极。第一 TFT TR1 的漏电极通过第一接触孔 215 电连接到第一像素电极 210。

第二像素元件部分 P2 包括第二 TFT TR2 和第二像素电极 220。第二 TFT TR2 包括：栅电极，从第二栅极线 GL2 延伸；源电极，从第二数据线 DL2 延伸；漏电极。第二 TFT TR2 的漏电极通过第二接触孔 225 电连接到第二像素电极 220。

此外，第一存储线 240a 形成在第一像素元件部分 P1 和第二像素元件部分 P2 处，并与第一栅极线 GL1 平行且相邻地延伸。第二存储线 240b 形成在第一像素元件部分 P1 和第二像素元件部分 P2 处，并与第二栅极线 GL2 平行且相邻地延伸。

与第一数据线 DL1 基本平行的第三存储线 240c 形成在第一像素元件部分 P1 处，第三存储线 240c 将第一存储线 240a 的第一端部电连接到第二存储线 240b 的第一端部。例如，形成第三存储线 240c 使得第三存储线 240c 与第一像素电极 210 局部叠置。

另外，与第三存储线 240c 和第二数据线 DL2 平行的第四存储线 240d 形成在第二像素元件部分 P2 处，第四存储线 240d 将第一存储线 240a 的第二端部电连接到第二存储线 240b 的第二端部。例如，形成第四存储线 240d 使得第四存储线 240d 与第二像素电极 220 局部叠置。

第五存储线 240e 形成在第一像素元件部分 P1 和第二像素元件部分 P2 之间的邻接区域处。第五存储线 240e 将第一存储线 240a 的中心部分连接到第二存储线 240b 的中心部分。第五存储线 240e 沿着与第一数据线 DL1 和第二数据线 DL2 基本平行的方向延伸，并基本平行于第三存储线 240c 和第四存储线 240d。例如，第五存储线 240e 与第一像素电极 210 和第二像素电极 220 局部叠置。因此，第一像素元件部分 P1 和第二像素元件部分 P2 共用第五存储线 240e。

通过第一存储线 240a 和第二存储线 240b 的一部分、第三存储线 240c 的一部分和第五存储线 240e 的一部分来限定存储电容器 Cst 的用于第一像素元件部分 P1 的下电极。另外，通过第一存储线 240a 和第二存储线 240b 的一部分、第四存储线 240d 的一部分和第五存储线 240e 的一部分来限定存储电容器 Cst 的用于第二像素元件部分 P2 的下电极。

第一存储线 240a 至第五存储线 240e、第一 TFT TR1 的源电极和漏电极

与第二 TFT TR2 的源电极和漏电极包含基本相同的金属。另外，通过基本相同的工艺来形成第一存储线 240a 至第五存储线 240e、第一 TFT TR1 的源电极和漏电极与第二 TFT TR2 的源电极和漏电极。

因此，第一存储线 240a 至第五存储线 240e 形成在栅极绝缘层上，从而第一存储线 240a 至第五存储线 240e 限定存储电容器 Cst 的下电极。绝缘层(未示出)形成在第一存储线 240a 至第五存储线 240e 上，从而绝缘层限定存储电容器 Cst 的介电物质。形成在绝缘层(未示出)上的第一像素电极 210 和第二像素电极 220 限定存储电容器 Cst 的上电极。

图 4 是示出图 1 中的示例性 LCD 面板的示例性像素部分的等效电路图。

参照图 4，像素元件部分形成在由第一数据线 DL1、第二数据线 DL2、第一栅极线 GL1 和第二栅极线 GL2 围绕的区域内。像素元件部分包括第一 TFT TR1、电连接到第一 TFT TR1 的第一像素 P1、第二 TFT TR2 和电连接到第二 TFT TR2 的第二像素 P2。

第一 TFT TR1 的栅电极、源电极和漏电极分别电连接到第一栅极线 GL1、第一数据线 DL1 和第一像素 P1。第二 TFT TR2 的栅电极、源电极和漏电极分别电连接到第二栅极线 GL2、第二数据线 DL2 和第一像素 P2。

在图 4 中，像素元件部分的结构对应于具有第一像素 P1 和第二像素 P2 的减少半数的数据线结构，并电连接到彼此相邻的第一数据线 DL1 和第二数据线 DL2。在减少半数的数据线结构中，第一耦合电容器 Cdp1 在第一数据线 DL1 和第一像素 P1 之间感应，第二耦合电容器 Cdp2 在第一像素 P1 和第二像素 P2 之间感应，第三耦合电容器 Cdp3 在第二像素 P2 和数据线 DL2 之间感应。

根据传统的驱动方法，当第一栅极线 GL1 激活时第一像素 P1 充电，然后当第二栅极线 GL2 激活时第二像素 P2 充电。

在传统的驱动方法中，第二像素 P2 由于先前已充电的第一像素 P1 中存储的电荷而导致被不正常地充电。结果，电连接到奇数数据线的像素和电连接到偶数数据线的像素之间的充电量的差异产生了在 LCD 面板 150 的显示区中显示的竖直闪烁。

然而，根据本发明的示例性实施例，相对先充电的第一像素 P1 被比相对普通电平相对要高的电平的第一栅极信号充电，相对后充电的第二像素 P2 被相对普通电平的第二栅极信号充电。因此，可防止竖直闪烁。

图 5 是示出图 1 中的示例性 LCD 装置的示例性像素部分的电路图。图 6 是示出图 5 中的示例性栅极电压和示例性数据电压的波形图。

参照图 5 和图 6, 施加到第一数据线 DL1 的第一数据电压 VD1 响应第一电平的第一栅极信号 AG1 被充到第一像素部分 PX1。第一像素部分 PX1 包括第一 TFT TR1、第一液晶电容器 Clc1 和第一存储电容器 Cst1。

第一数据电压 VD1 相对于共电压 VCOM 具有正极性。将第一栅极信号 AG1 施加到第一栅极线 GL1, 从而激活电连接到第一栅极线 GL1 的第一 TFT TR1。第一数据电压 VD1 通过第一 TFT TR1 在第一液晶电容器 Clc1 和第一存储电容器 Cst1 中充电。第一液晶电容器 Clc1 和第一存储电容器 Cst1 相互电连接。第一存储电容器 Cst1 的第一端电连接到第一 TFT TR1 的漏电极, 第一存储电容器 Cst1 的第二端电连接到接收存储电压 VST 的 VST 端。

施加到第二数据线 DL2 的第二数据电压 VD2 响应具有第二电平的第二栅极信号 AG2 被充在第二像素部分 PX2 中, 其中, 第二栅极信号 AG2 的第二电平不同于第一栅极信号 AG1 的第一电平。第二像素部分 PX2 包括第二 TFT TR2、第二液晶电容器 Clc2 和第二存储电容器 Cst2。第二存储电容器 Cst2 的第一端电连接到第二 TFT TR2 的漏电极, 第二存储电容器 Cst2 的第二端电连接到 VST 端, VST 端也连接到第一存储电容器 Cst1。VST 端接收存储电压 VST。

第二数据电压 VD2 相对于共电压 VCOM 可具有负极性。将第二栅极信号 AG2 施加到第二栅极线 GL2, 从而激活电连接到第二栅极线 GL2 的第二 TFT TR2。第二数据电压 VD2 通过第二 TFT TR2 在第二液晶电容器 Clc2 和第二存储电容器 Cst2 中充电。第二液晶电容器 Clc2 和第二存储电容器 Cst2 相互电连接。

例如, 具有第二电平的第二栅极信号 AG2 的高电平基本等于第二 TFT TR2 的导通电压, 而具有第一电平的第一栅极信号 AG1 的高电平比第二栅极信号 AG2 的高电平相对要高。如图 6 中所示, 当第二栅极信号 AG2 的电平为“A”时, 第一栅极信号 AG1 的电平为“A+ Δ ”, 其中, “ Δ ”表示正值, 电平“A+ Δ ”的绝对值大于电平“A”的绝对值。例如, 当第二栅极信号 AG2 的低电平和高电平分别为大约-6V 和大约 20V 时, 第一栅极信号 AG1 的低电平和高电平分别为大约-7V 和大约 25V。

在图 5 和图 6 中, 将相对于共电压 VCOM 具有相反极性的数据电压施加

到彼此相邻的数据线。可选择地,可将相对于共电压 VCOM 具有相同极性的数据电压施加到彼此相邻的数据线。当将相同极性的数据电压施加到彼此相邻的数据线时,先前已被充电的第一像素电极的电荷排斥相同极性的电荷。因此,第二栅极信号 AG2 的低电平和高电平之差可大于第一栅极信号 AG1 的低电平和高电平之差,以防止竖直闪烁。例如,当第二栅极信号 AG2 的低电平和高电平分别为大约-7V 和大约 25V 时,第一栅极信号 AG1 的低电平和高电压分别为大约-6V 和大约 20V。

在下文中,将参照图 7 来描述被充在第一像素 PX1 和第二像素 PX2 中的数据电压的充电量特性。

图 7 是示出图 5 中的示例性数据电压的充电量特性的波形图。

参照图 7,当激活具有较高电压间隙的第一栅极信号 AG1 时,将第一数据电压 VD1 施加到第一像素部分 PX1,以对第一像素部分 PX1 充电。

然后,当随后激活具有较低电压间隙的第二栅极信号 AG2 时,将与第一数据电压 VD1 的极性相反的第二数据电压 VD2 施加到第二像素部分 PX2,以对第二像素部分 PX2 充电。因为第二像素部分 PX2 被充以与第一像素部分 PX1 的极性相反的电荷,所以第二像素部分 PX2 由于第一像素部分 PX1 的吸引力而易于被充电。结果,当其电压间隙小于第一栅极信号 AG1 的电压间隙的第二栅极信号 AG2 施加到第二像素部分 PX2 时,第二像素部分 PX2 的第二充电量 QC2 变得基本与第一像素部分 PX1 的第一充电量 QC1 基本相同。当第二充电量 QC2 与第一充电量 QC1 基本相同时,可防止竖直闪烁。

虽然没有示出,但是应该明白,在第一数据电压 VD1 和第二数据电压 VD2 具有相同的极性且第二栅极信号 AG2 的电压间隙相对高于第一栅极信号 AG1 的电压间隙的示例性实施例中,第一充电量 QC1 和第二充电量 QC2 也可基本相同。

图 8 是示出根据本发明另一示例性实施例的示例性 LCD 装置的方框图。图 9 是示出从图 8 中的示例性第一栅极驱动器和第二栅极驱动器输出的示例性栅极信号的波形图。

参照图 8 和图 9, LCD 装置 300 包括第一时序控制器 310、第一数据驱动器 320、第一栅极驱动器 330、第二栅极驱动器 340 和 LCD 面板 350。

第一时序控制器 310 从外部装置接收第一数据信号 DATA1、各种同步信号 HSYNC 和 VSYNC、数据使能信号 DE 和主时钟信号 MCLK。

第一时序控制器 310 向第一数据驱动器 320 输出第二数据信号 DATA2 和用于输出第二数据信号 DATA2 的第二数据驱动信号。第二数据驱动信号包括加载信号 LOAD 和水平起始信号 STH。第一时序控制器 310 向第一栅极驱动器 330 输出第一栅极驱动信号，向第二栅极驱动器 340 输出第二栅极驱动信号。第一栅极驱动信号包括第一栅极时钟信号 GCK1、第一竖直起始信号 STV1 和第一输出使能信号 OE1。第二栅极驱动信号包括第二栅极时钟信号 GCK2、第二竖直起始信号 STV2 和第二输出使能信号 OE2。

第一竖直起始信号 STV1 的上升边缘和第二竖直起始信号 STV2 的上升边缘隔开大约 1H 时间间隔，或者第一竖直起始信号 STV1 的下降边缘和第二竖直起始信号 STV2 的下降边缘隔开大约 1H 时间间隔。第一竖直起始信号 STV1 先于第二竖直起始信号 STV2。因此，第二栅极驱动器 340 在第一栅极驱动器 330 激活之后激活。

第一输出使能信号 OE1 和第二输出使能信号 OE2 具有互不相同的脉冲宽度。第一输出使能信号 OE1 控制奇数栅极信号 BG1、BG3、 \dots 、BG $n-1$ 中的每个，其中，“n”表示偶数。在示例性实施例中，第一输出使能信号 OE1 控制奇数栅极信号 BG1、BG3、 \dots 、BG $n-1$ 中的每个，以具有相对宽的脉冲宽度。在这样的实施例中，第二输出使能信号 OE2 控制偶数栅极信号 BG2、BG4、 \dots 、BG $n-2$ 、BG n 中的每个，以具有相对窄的脉冲宽度。

当将第二数据信号 DATA2 从第一时序控制器 310 传输到第一数据驱动器 320 时，第一数据驱动器 320 将第二数据信号 DATA2 改变成与灰阶电压相对应的数据电压。然后，第一数据驱动器 320 向 LCD 面板 350 的数据线提供改变后的数据电压 D1、D2、 \dots 、D m ，其中，m 表示正数。

第一栅极驱动器 330 响应第一栅极驱动信号 GCK1 和 STV1 顺序地向 LCD 面板 350 的奇数栅极线提供激活奇数栅极线的奇数栅极信号 BG1、BG3、 \dots 、BG $n-3$ 和 BG $n-1$ ，其中，n 表示偶数。

第二栅极驱动器 340 响应第二栅极驱动信号 GCK2 和 STV2 顺序地向 LCD 面板 350 的偶数栅极线提供偶数栅极信号 BG2、BG4、 \dots 、BG $n-2$ 和 BG n 。偶数栅极信号 BG2、BG4、 \dots 、BG $n-2$ 和 BG n 激活 LCD 面板 350 的偶数栅极线。奇数栅极信号 BG1、BG3、 \dots 、BG $n-3$ 和 BG $n-1$ 及偶数栅极信号 BG2、BG4、 \dots 、BG $n-2$ 和 BG n 被交替地输出到 LCD 面板 350。

在一个例子中，例如在图 9 中所示，奇数栅极信号 BG1、BG3、 \dots 、BG $n-3$

和 BGn-1 的脉冲宽度比偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的脉冲宽度相对要宽。施加到对应于偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的第二像素元件部分的电荷与先前存储在对应于奇数栅极信号 BG1、BG3、 \dots 、BGn-3 和 BGn-1 的第一像素元件部分的电荷相反。结果，容易地将电荷存储在对应于偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的第二像素元件部分中。因此，偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的脉冲宽度比奇数栅极信号 BG1、BG3、 \dots 、BGn-3 和 BGn-1 的脉冲宽度窄。

相反，虽然未示出，但是当施加到对应于偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的第二像素元件部分的电荷与先前存储在对应于奇数栅极信号 BG1、BG3、 \dots 、BGn-3 和 BGn-1 的第一像素元件部分中的电荷基本相同时，例如通过具有相同的极性，不容易将电荷存储在对应于偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的第二像素元件部分中。因此，偶数栅极信号 BG2、BG4、 \dots 、BGn-2 和 BGn 的脉冲宽度比奇数栅极信号 BG1、BG3、 \dots 、BGn-3 和 BGn-1 的脉冲宽度宽。

LCD 面板 350 包括：多条栅极线(或扫描线)，在第一方向上延伸并传输多个栅极信号(或扫描信号) BG1、BG2、 \dots 、BGn-1 和 BGn；多条数据线(或源极线)，在与第一方向基本垂直的第二方向上延伸，并传输多个数据电压 D1、D2、 \dots 、Dm。LCD 面板 350 具有减少半数的数据线结构。减少半数的数据线结构包括数量增加的栅极线和数量减少的数据线。在图 3 和图 4 中描述了减少半数的数据线结构。

图 10 是示出图 8 中的示例性 LCD 装置的示例性像素元件部分的电路图。图 11 是示出图 10 中的示例性栅极电压和示例性数据电压的波形图。本实施例的 LCD 装置与图 5 中的 LCD 装置基本相同。因此，将用相同的标号来表示与图 5 中描述的相同或相似的部分，并将省略对上述元件的进一步的说明。

参照图 10 和图 11，施加到第一数据线 DL1 的第一数据电压 VD1 通过第一栅极信号 BG1 被充在第一像素部分 PX1 中。

第一数据电压 VD1 相对于共电压 VCOM 具有正极性。将第一栅极信号 BG1 施加到第一栅极线 GL1，从而激活电连接到第一栅极线 GL1 的第一 TFT TR1。第一数据电压 VD1 通过第一 TFT TR1 在第一液晶电容器 Clc1 和第一存储电容器 Cst1 中充电。第一液晶电容器 Clc1 和第一存储电容器 Cst1 相互

电连接。第一存储电容器 Cst1 的第一端电连接到第一 TFT TR1 的漏电极，第一存储电容器 Cst1 的第二端电连接到 VST 端。

施加到第二数据线 DL2 的第二数据电压 VD2 响应第二栅极信号 BG2 被充在第二像素部分 PX2 中。第二数据电压 VD2 相对于共电压 VCOM 具有负极性。将第二栅极信号 BG2 施加到第二栅极线 GL2，从而激活电连接到第二栅极线 GL2 的第二 TFT TR2。第二数据电压 VD2 通过第二 TFT TR2 被充在第二液晶电容器 Clc2 和第二存储电容器 Cst2 中。第二液晶电容器 Clc2 和第二存储电容器 Cst2 相互电连接。第二存储电容器 Cst2 的第一端电连接到第二 TFT TR2 的漏电极，第二存储电容器 Cst2 的第二端电连接到 VST 端。

例如，如图 11 中所示，第二栅极信号 BG2 的脉冲宽度基本等于第二 TFT TR2 的导通电压，而第一栅极信号 BG1 的脉冲宽度比第二栅极信号 BG2 的脉冲宽度相对要宽。通过第一输出使能信号 OE1 来控制第一栅极信号 BG1 的脉冲宽度。通过第二输出使能信号 OE2 来控制第二栅极信号 BG2 的脉冲宽度。

在图 10 和图 11 中，将相对于共电压 VCOM 具有相反极性的数据电压施加到彼此相邻的数据线。然而，在选择的实施例中，可将相对于共电压 VCOM 具有相同极性的数据电压施加到彼此相邻的数据线。当将相同极性的数据电压施加到彼此相邻的数据线时，先前已被充电的第一像素电极的电荷排斥相同极性的电荷。因此，第二栅极信号 BG2 的脉冲宽度大于第一栅极信号 BG1 的脉冲宽度，以防止竖直闪烁。

在下文中，将参照图 12 来描述被充在第一像素 PX1 和第二像素 PX2 中的数据电压的充电量特性。

图 12 是示出图 10 中的示例性数据电压的充电量特性的波形图。

参照图 12，当激活具有较宽脉冲宽度的第一栅极信号 BG1 时，将第一数据电压 VD1 施加到第一像素部分 PX1，以对第一像素部分 PX1 充电。

然后，当随后激活具有较窄脉冲宽度的第二栅极信号 BG2 时，将与第一数据电压 VD1 的极性相反的第二数据电压 VD2 施加到第二像素部分 PX2，以对第二像素部分 PX2 充电。因为第二像素部分 PX2 被充以与第一像素部分 PX1 的极性相反的电荷，所以第二像素部分 PX2 由于第一像素部分 PX1 的吸引力而容易被充电。

结果，当其脉冲宽度窄于第一栅极信号 BG1 的脉冲宽度的第二栅极信号

BG2 施加到第二像素部分 PX2 时，第二像素部分 PX2 的第二充电量 QC2 变得与第一像素部分 PX1 的第一充电量 QC1 基本相同。结果，可防止竖直闪烁。

虽然没有示出，但是应该明白，在第一数据电压 VD1 和第二数据电压 VD2 具有相同的极性且第二栅极信号 BG2 的脉冲宽度相对宽于第一栅极信号 BG1 的脉冲宽度的示例性实施例中，第一充电量 QC1 和第二充电量 QC2 也可基本相同。

如上所述，根据所述 LCD 装置和驱动所述 LCD 装置的方法，在驱动具有减少半数的数据线结构的 LCD 装置中，相对先充电的第一像素响应电平相对较高的栅极信号或者脉冲较宽的栅极信号来执行充电操作。可选择地，相对后充电的第二像素响应普通电平的栅极信号或者普通脉冲宽度的栅极信号来执行充电操作。因此，可防止竖直闪烁。

虽然已经描述了本发明的示例性实施例，但是要明白，本发明不局限于这些示例性实施例，在所要求的本发明的精神和范围内，本领域的普通技术人员可进行各种改变和修改。

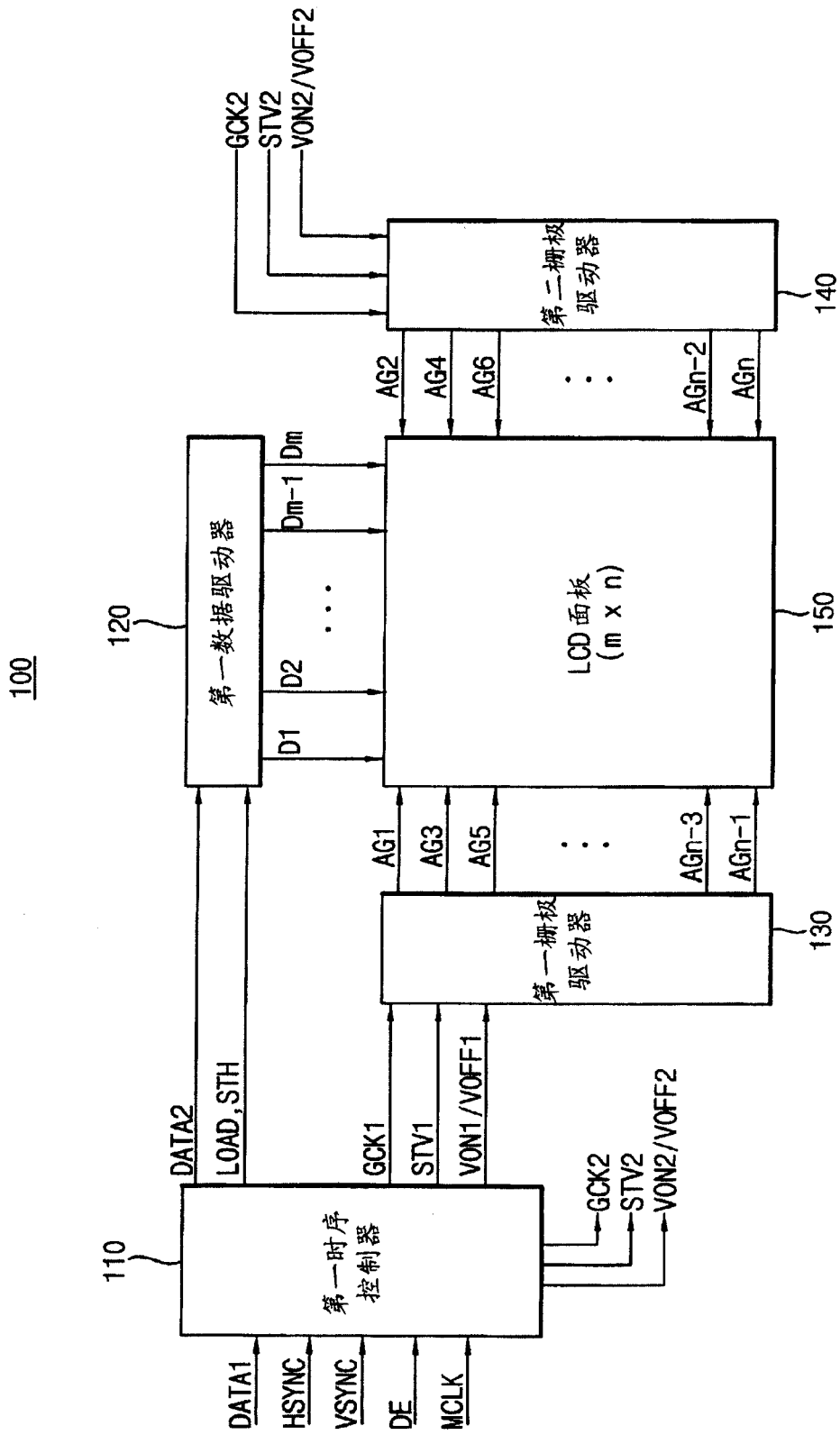


图1

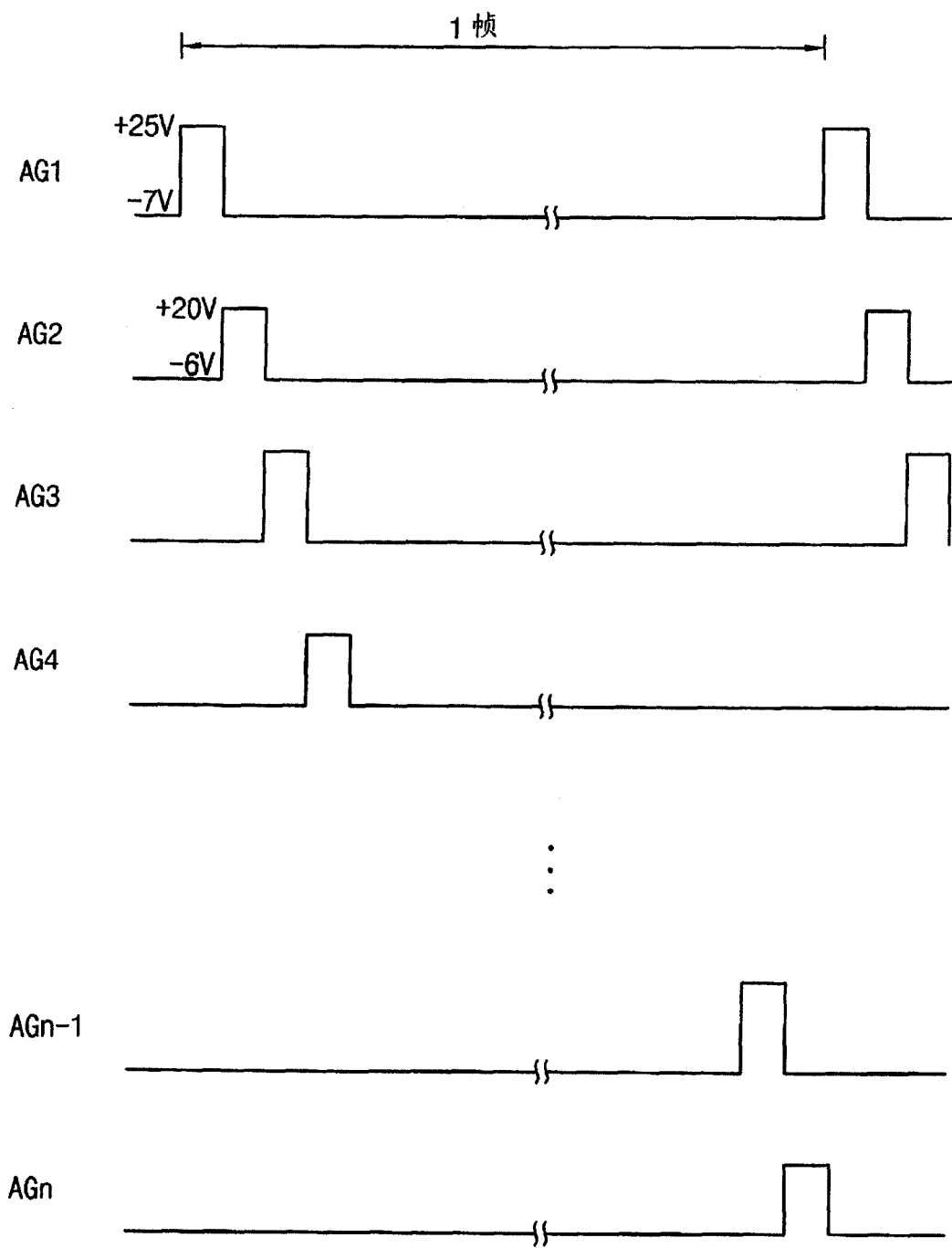


图2

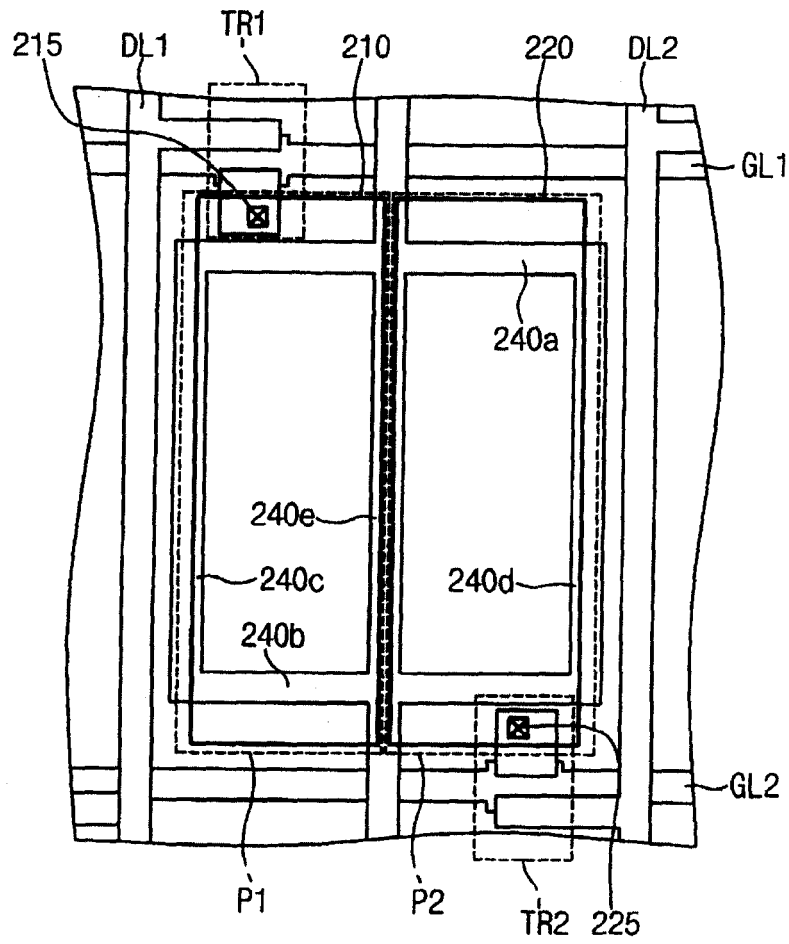


图3

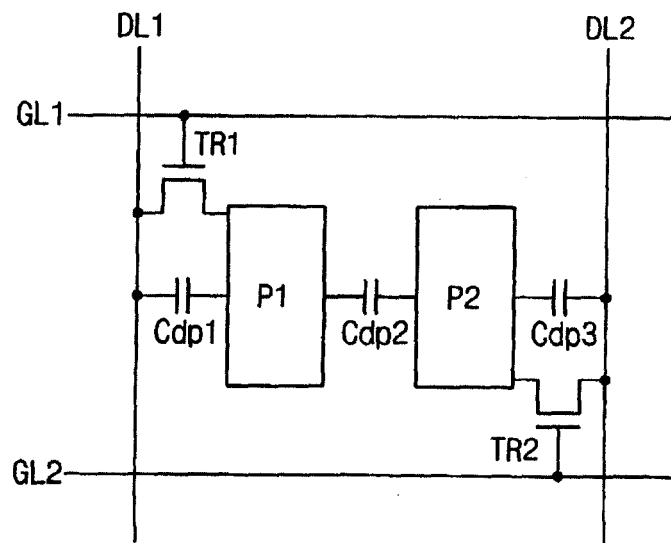


图4

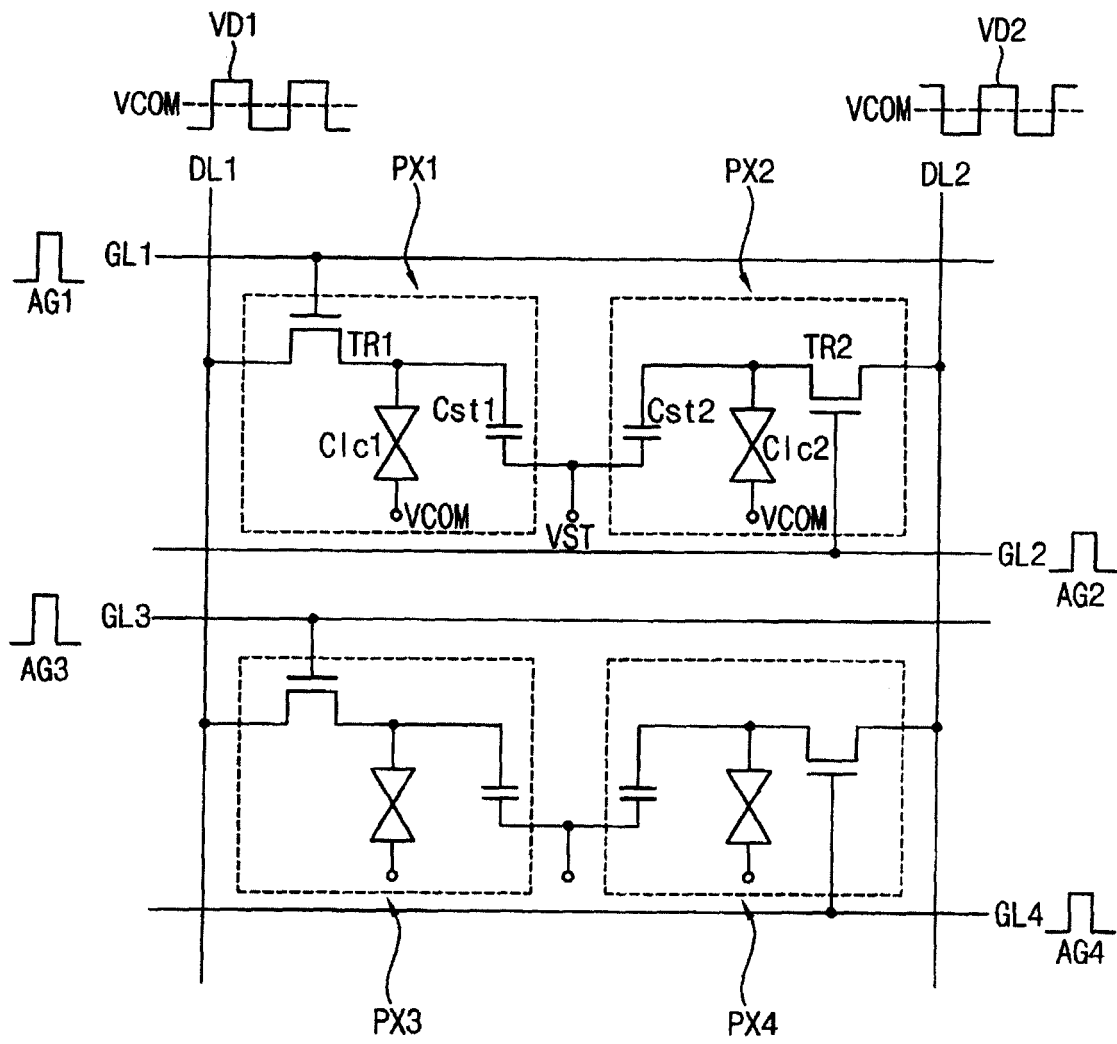


图5

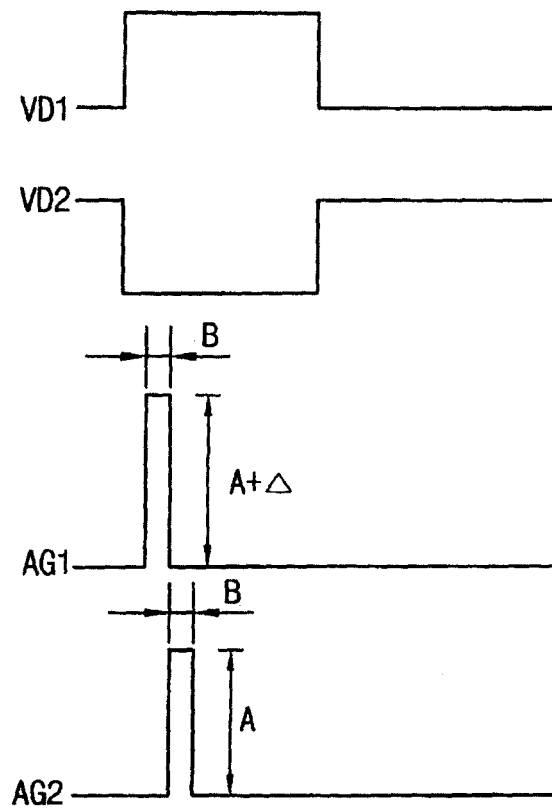


图6

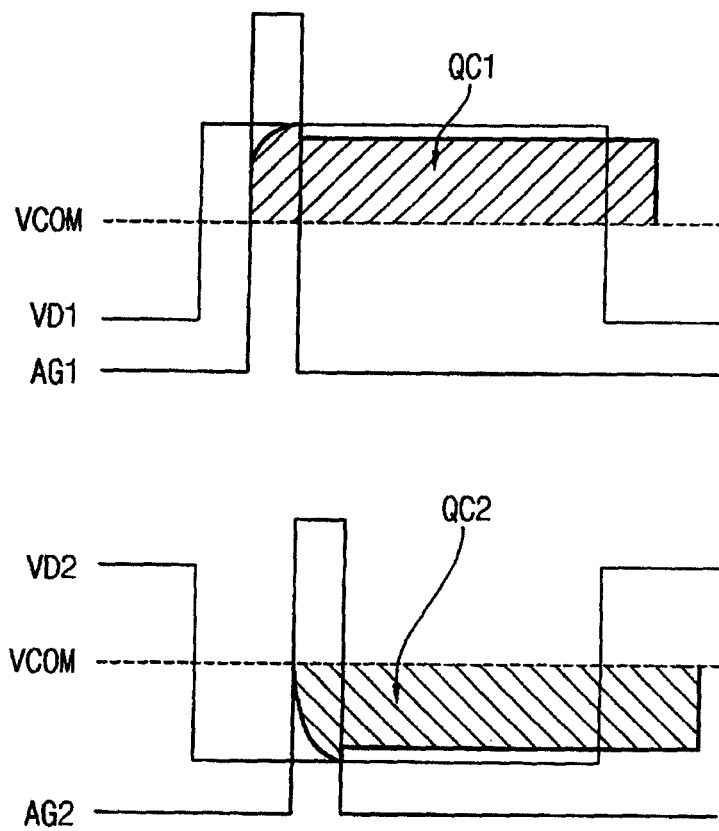


图7

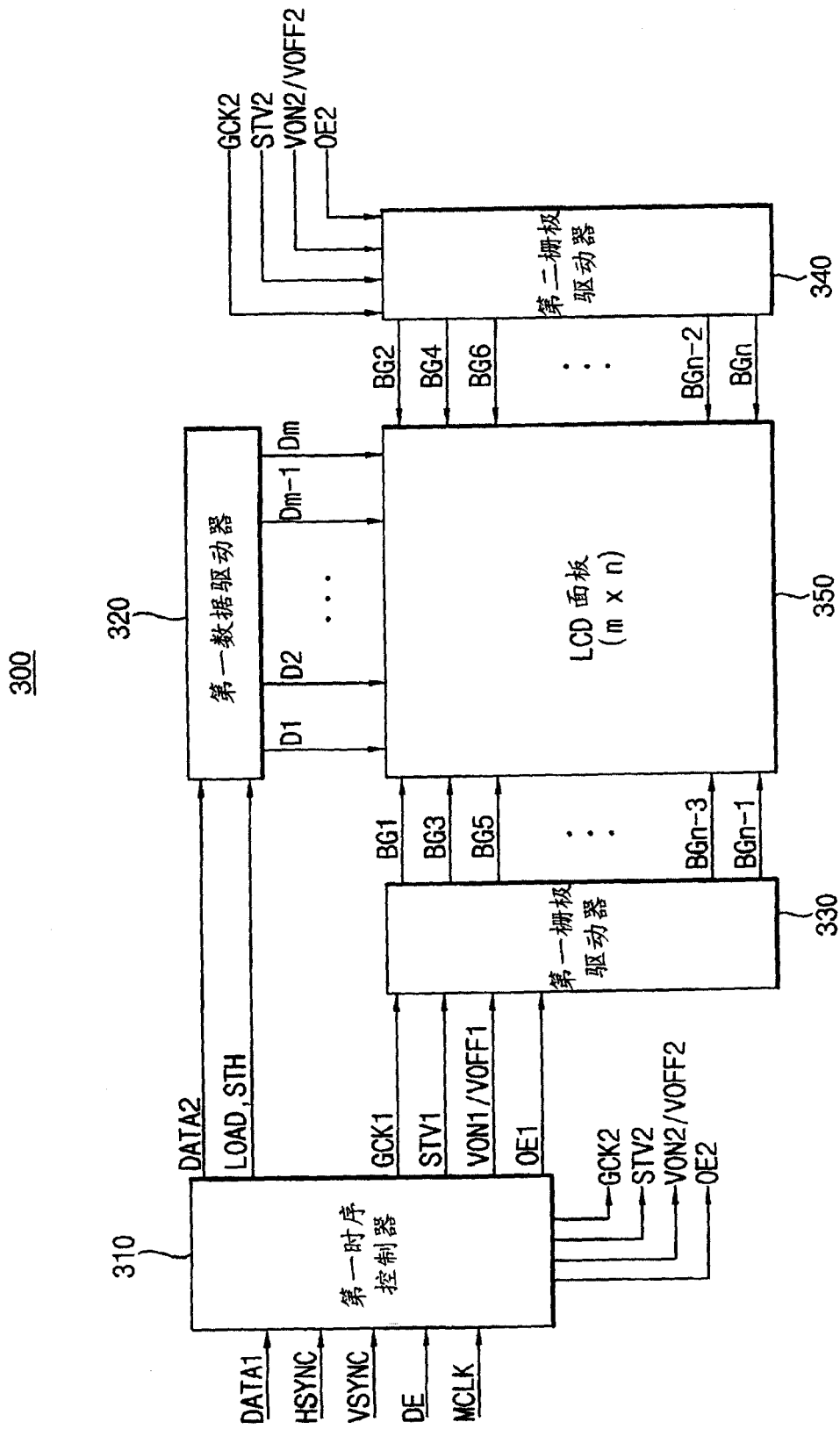


图8

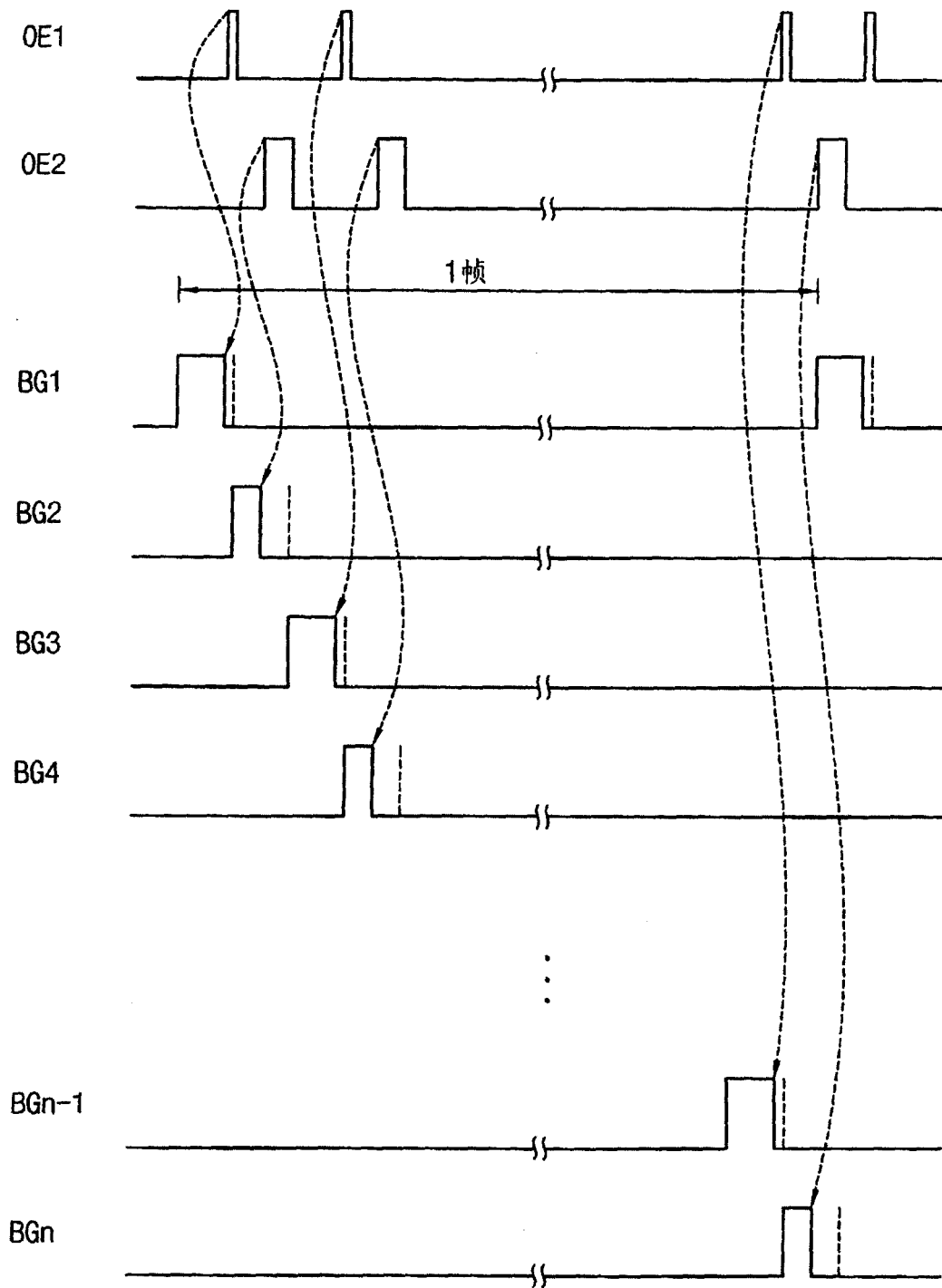


图9

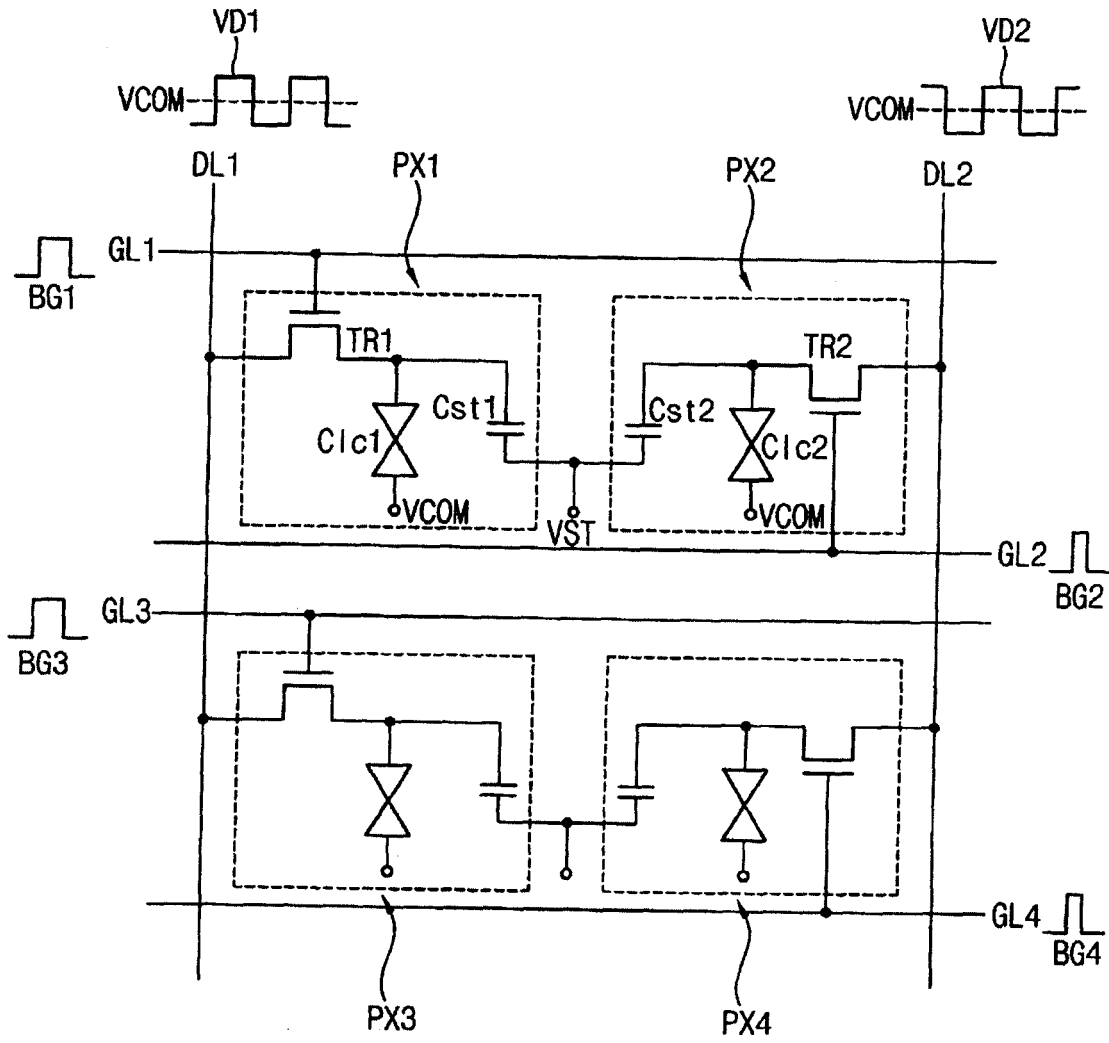


图10

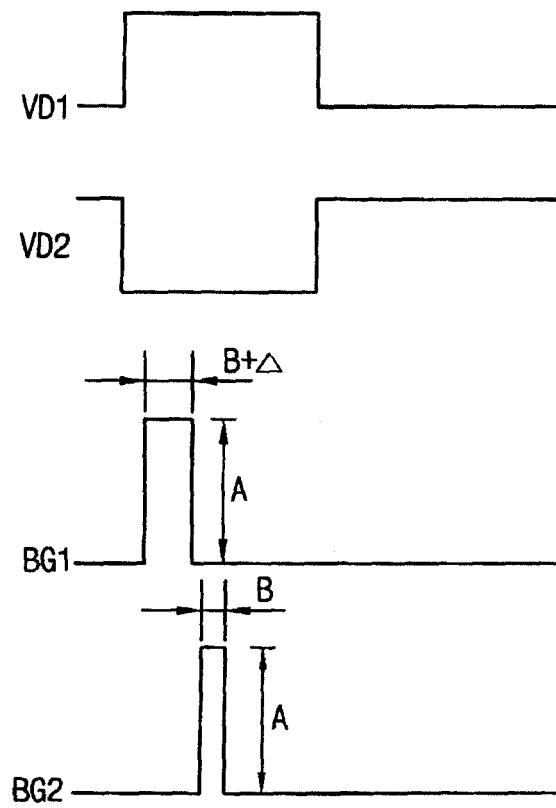


图11

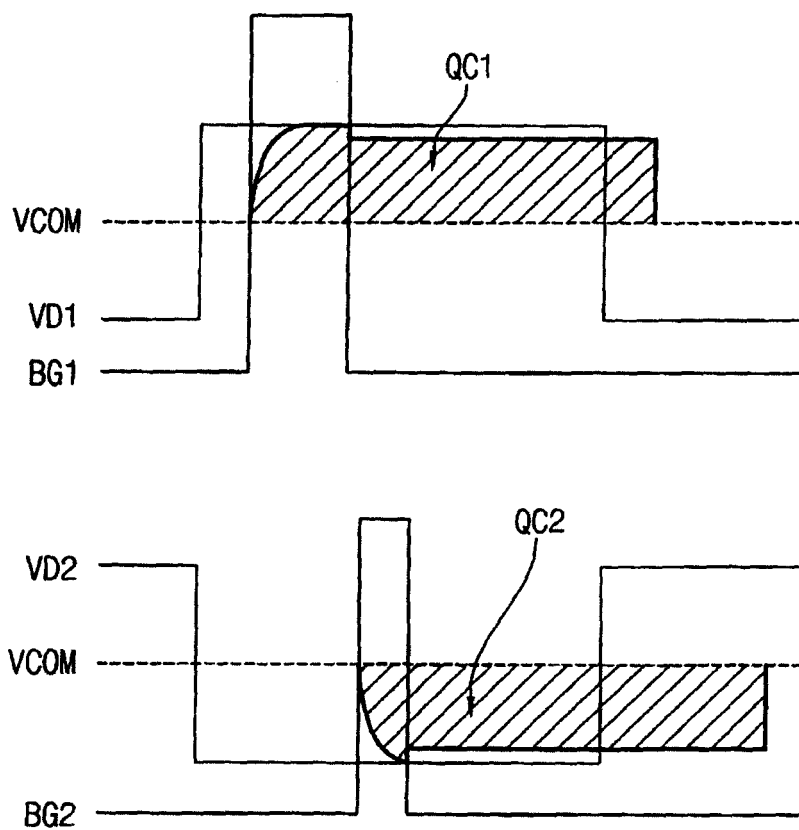


图12

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	CN1920933A	公开(公告)日	2007-02-28
申请号	CN200610115985.8	申请日	2006-08-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李弦洙 河在玟		
发明人	李弦洙 河在玟		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2320/0247 G09G2300/0852 G09G3/3648 G09G3/3677 G09G3/3607 G09G2300/0426		
代理人(译)	韩明星		
优先权	1020050076614 2005-08-22 KR		
其他公开文献	CN1920933B		
外部链接	Espacenet SIPO		

摘要(译)

液晶显示(LCD)装置包括LCD面板、数据驱动器和栅极驱动器。LCD面板包括第一像素部分和第二像素部分，其中，第一像素部分和第二像素部分形成在由相邻的栅极线和相邻的数据线限定的区域中。第一像素部分在第一时间点被电学充电，而第二像素部分在晚于第一时间点的第二时间点被电学充电。数据驱动器向数据线提供数据电压。栅极驱动器对第一像素部分施加第一栅极信号，对第二像素部分施加第二栅极信号，其中，第二栅极信号具有至少一个与第一栅极信号不同的特性。因此，在LCD装置中可防止垂直闪烁。

