



(12) 发明专利申请

(10) 申请公布号 CN 102591079 A

(43) 申请公布日 2012. 07. 18

(21) 申请号 201110391234. X

(22) 申请日 2011. 11. 25

(30) 优先权数据

2010-262791 2010. 11. 25 JP

(71) 申请人 NLT 科技股份有限公司

地址 日本神奈川县

(72) 发明人 伊藤英毅 西田真一 渡边贵彦

山本笃

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 吕雁葭

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/1339 (2006. 01)

H01L 27/12 (2006. 01)

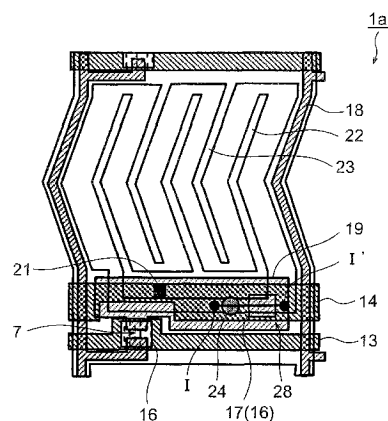
权利要求书 1 页 说明书 13 页 附图 11 页

(54) 发明名称

液晶显示设备

(57) 摘要

本发明提供了一种柱形隔离物的电学上稳定的台阶膜的结构,所述台阶膜可以形成在存储电容器的区域中而不增加台阶的数目。本发明的液晶显示设备还包括:在所有像素中,在存储电容器形成部分内,由半导体层形成的具有相同面积的台阶膜。像素包括以下类型:柱形隔离物设置在与台阶膜形成部分相抵靠的位置的类型,以及柱形隔离物设置在与台阶膜形成部分远离的位置的类型。



1. 一种液晶显示设备,包括:

第一基板;

第二基板,与第一基板相对;

柱形隔离物,设置在第二基板上,用于相对于第一基板保持特定的间隙;

液晶材料,填充在所述间隙中;

第一金属层,部分地设置在第一基板上;

绝缘膜,设置在包括第一金属层的第一基板上;

半导体层,部分地设置在绝缘膜上;

第二金属层,设置在包括半导体层的绝缘膜上;

第一配线,由第一金属层形成;

第二配线,由第二金属层形成;

像素,形成在由第二配线和第一配线划分出的多个区域当中的每个区域中;以及

存储电容器,由第一金属层、绝缘膜和第二金属层形成,其中,

液晶显示设备还包括:台阶膜,由存储电容器的形成部分中的半导体层形成,从而在所有像素中都具有相同的面积,并且

所述像素包括以下类型:柱形隔离物设置在与台阶膜形成部分相抵靠的位置的类型,以及柱形隔离物设置在与台阶膜形成部分远离的位置的类型。

2. 根据权利要求1所述的液晶显示设备,其中,

在所有像素中,台阶膜被形成在相同的位置。

3. 根据权利要求1所述的液晶显示设备,其中,

在布置有柱形隔离物的所有像素中,柱形隔离物被形成在相同的位置。

4. 根据权利要求1所述的液晶显示设备,其中,

第一基板是 TFT 基板;

第二基板是对侧基板;

绝缘膜是栅极绝缘膜;

第一配线是扫描线和公共配线;

第二配线是视频信号配线和源极像素电极;

所述像素是由扫描线和视频信号配线划分出的;以及

存储电容器由第一金属层、栅极绝缘膜和源极像素电极形成。

5. 根据权利要求4所述的液晶显示设备,其中,

用于形成存储电容器的第一金属层是公共配线。

6. 根据权利要求4所述的液晶显示设备,其中,

用于形成存储电容器的第一金属层是扫描线。

液晶显示设备

[0001] 相关申请的交叉引用

[0002] 本申请基于并要求 2010 年 11 月 25 日提交的日本专利申请 No. 2010-262791 的优先权权益,其全部公开一并在此作为参考。

技术领域

[0003] 本发明涉及一种液晶显示设备,包括:第一基板和第二基板;柱形隔离物,用于在第一基板和第二基板之间保持间隙;以及液晶材料,填充在所述间隙中。

背景技术

[0004] 在液晶显示设备中,在两个基板之间插入隔离物,以使两个基板之间的液晶层的厚度一致。柱形隔离物是柱形形状的隔离物,所述柱形形状的隔离物被提供给两个基板中任一基板,并且端部抵靠对侧的基板,以使两个基板之间保持特定的间隙。当减小根据每单位面积的柱形隔离物的数目与单个柱形隔离物的面积的乘积确定的柱形区域密度时,会出现以下问题。由于两个基板之间的抗负荷特性变得不足,所以尤其在局部地施加强力时,在该部分的柱形隔离物中发生弹性变形。因此,柱形隔离物的形状(如,柱形隔离物的高度)发生变化,从而引起局部间隙不均匀(unevenness),这种局部间隙不均匀在一些情况下可以看起来像是显示不均匀。

[0005] 同时,提前向柱形隔离物施加指定量的弹性变形。这么做的目的是,当液晶的体积随着温度的升高而膨胀时,防止柱形隔离物从对侧的基板脱离。当柱形区域密度在这种状态下增大时,由于弹性变形而在柱形隔离物与基板之间产生的摩擦力增大。因此,即使在两个基板之间产生移位应力(用于使两个基板彼此平行地移位的力)时,由于摩擦力,在两个基板之间也不会产生移位。因此,变形在基板(例如,玻璃基板)内累积,并且由于变形而引起的弹性光学效应使黑色显示变得不一致。

[0006] 为了减轻上述缺点,提出了一种技术,该技术在显示面板上布置以下像素:在与柱形隔离物相对的基板侧分别具有台阶膜的像素,以及在与柱形隔离物相对的基板侧不具有台阶膜的像素(例如,参见日本未审专利公开 2005-338770(专利文献 1))。对于具有台阶膜的像素,提前向柱形隔离物施加指定量的弹性变形(即,使柱形隔离物的端部相对强地抵靠台阶膜形成部分),使得即使液晶的体积由于温度的升高而膨胀,也可以保持弹性变形。同时,对于不具有台阶膜的像素,几乎不对柱形隔离物施加弹性变形(即,在柱形隔离物的端部与对侧的基板之间设置间隙,或者使柱形隔离物的端部相对弱地抵靠对侧的基板),使得仅当在两个基板之间施加强力以用于支撑具有台阶膜的像素的柱形隔离物时,不具有台阶膜的像素的柱形隔离物的端部才相对强地抵靠对侧的基板。不具有台阶膜的像素的这种柱形隔离物及其外围结构一起称作辅助柱结构。

[0007] 下文中,将专利文献 1 中描述的技术称作是“相关技术”。图 10A 和 10B 示出了根据相关技术的具有台阶膜的像素,图 11A 和 11B 示出了根据相关技术的不具有台阶膜的像素。

[0008] 根据相关技术,在 TFT(薄膜晶体管)基板 1201 上,如图 10A 和 10B 所示在 TFT 基板 1201 侧与柱形隔离物 1304 相对地形成像素 1001,像素 1001 具有台阶膜 1100 作为台阶膜形成部分;如图 11A 和 11B 所示在 TFT 基板 1201 侧与柱形隔离物 1305 相对地形成不具有台阶膜的像素 1002。柱形隔离物 1304 和 1305 被设置在对侧基板 1202 上,以在 TFT 基板 1201 和对侧基板 1202 之间保持间隙。以公知的方法在 TFT 基板 1201 和对侧基板 1202 之间密封液晶。柱形隔离物 1304 和 1305 都固定(形成)在对侧基板 1202 的内表面上,即,与 TFT 基板 1201 相对表面上。此外,如图 10A 和 10B 所示,在 TFT 基板 1201 的内表面上,在与柱形隔离物 1304 相对应的位置,形成作为台阶膜形成部分的台阶膜 1100。柱形隔离物 1304 的端部始终抵靠对应的台阶膜。如图 11A 和 11B 所示,在正常状态下(即,在没有从外部施加外力的状态下),在柱形隔离物 1305 的端部与 TFT 基板 1201 中的对应部分之间存在与台阶膜 1100 的厚度相对应的间隙。

[0009] 图 10A 是像素 1001 的放大平面图,在像素 1001 中形成了柱形隔离物 1304。在像素 1001 中设置有:扫描线 1011、公共配线 1012、无机绝缘膜 1021、晶体管(非晶硅:a-Si)1032、信号线 1040、像素配线 1044、保护膜 1405、像素电极 1071、公共电极 1072a、屏蔽公共电极 1702b、台阶膜 1100、公共电极接触孔 1101a、像素电极接触孔 1101b、以及柱形隔离物 1304。

[0010] 图 10B 是图 10A 的包括柱形隔离物 1304 的部分的截面图。在图 10B 中,在 TFT 基板 1201 的内表面(即,图中的顶面)上设置:扫描线 1011a,例如包含 Al(铝)作为主要成分;扫描线 1011b,例如包含 Cr(铬)作为主要成分;公共配线 1012a,例如包含 Al 作为主要成分;公共电极 1012b,例如包含 Cr 作为主要成分;无机绝缘膜 1021;保护膜 1051;有机膜 1061;以及台阶膜 1100,形成在与柱形隔离物 1304 相对应的位置。台阶膜 1100 由依次形成在最下面的 a-Si 层(台阶膜)1031 上的第一 Cr 层 1041、Al 层 1042 和第二 Cr 层 1043 构成。

[0011] 同时,在对侧基板 1202 的内表面(即,图中的底面)上,形成具有遮光功能的黑矩阵 1301、颜色层 1302 和保护层 1303,在保护层 1303 上形成并附着指定高度的柱形隔离物 1304。此外,液晶层 1500 夹在或插入(密封)在 TFT 基板 1201 和对侧基板 1202 之间。

[0012] 图 11A 和 11B 是与柱形隔离物 1305 相对应的像素 1002 的局部放大图,图 11A 是平面图,而图 11B 是图 11A 的包含柱形隔离物 1305 的部分的截面图。图 11A 类似于图 10A,不同之处在于图 11A 中没有形成台阶膜 1100。此外,图 11B 类似于图 10B,不同之处在于:形成了柱形隔离物 1305 来代替图 10B 的柱形隔离物 1304,并且在与柱形隔离物 1305 相对应的位置处,在 TFT 基板 1201 中,没有形成台阶膜 1100。因此,柱形隔离物 1305 的端部与保护层 1051 隔离。

[0013] 如上所述,图 10A 和 10B 所示的柱形隔离物 1304 是始终与相对的 TFT 基板 1201 侧形成的台阶膜 1100 抵靠的柱形隔离物。同时,图 11A 和 11B 所示的柱形隔离物 1305 是仅当 TFT 基板 1201 与对侧基板 1202 之间的间隙变窄时才抵靠 TFT 基板 1201 的柱形隔离物,因为在相对的 TFT 基板 1201 侧没有台阶膜 1100。

[0014] 在图 11A 和 11B 中,在与柱形隔离物 1305 的端部相对应的部分中没有形成台阶膜 1100。因此,在柱形隔离物 1305 和 TFT 基板 1201 之间存在间隙。仅当施加挤压面板的外力时,柱形隔离物 1305 才会与 TFT 基板 1201 相接触,以在 TFT 基板 1201 与对侧基板 1202

之间保持间隙。

[0015] 如图 10A 和 10B 所示,利用相关技术,在扫描线 1011a 上形成柱形隔离物 1304 的台阶膜 1100。在这种情况下,将半导体层置于两个金属层之间,所述两个金属层形成配线以形成两种像素,其中一部分像素具有半导体层(台阶膜)而一部分像素不具有半导体层。在具有半导体层的像素中,柱形隔离物抵靠台阶膜形成部分,以支撑两个基板之间的间隙。同时,在不具有半导体层的像素中,柱形隔离物并不抵靠对侧的基板,而是变成浮置的,仅当局部施加强负荷时,柱形隔离物才抵靠对侧的基板,以起到辅助柱的作用,从而减轻负荷。

[0016] 如上所述,在相关技术中提出了辅助柱,其中,组合一种或多种无机层(Cr 层、Al 层、a-Si 等)作为台阶膜形成部分。在相关技术中,在扫描线上没有形成存储电容器的区域中形成柱形隔离物的台阶膜。此外,预先假定并不针对所有像素都形成台阶膜,而是仅针对一部分像素形成台阶膜。

[0017] 对于液晶显示设备,有必要使除了用于形成存储电容器的配线以外的其他配线都被形成尽可能细,以获得高数值孔径。例如,当在用于提供公共电位的公共配线上形成存储电容器时,在数值孔径方面,希望将没有形成存储电容器的扫描线形成尽可能细。当在这种条件下要在扫描线上形成台阶膜时,台阶膜变得比柱形隔离物小得多。因此,可以稳固地支撑柱形隔离物。

[0018] 因此,为了满足获得更高数值孔径的需求,需要在相对粗的用于形成存储电容器的公共配线上形成台阶膜。然而,形成在公共配线上的存储电容器占据公共配线区域的大部分,因此需要在存储电容器部分中形成台阶膜。同时,当在除了存储电容器部分以外的区域中形成台阶膜时,需要特殊区域。这引起了数值孔径的劣化。

[0019] 类似地,即使当存储电容器形成在扫描线上时,也有必要将公共配线形成尽可能细。因此,台阶膜需要形成在扫描线上的存储电容器部分中。

[0020] 如所述的,为了追求更高的数值孔径,希望将台阶膜形成在存储电容器部分中。当如相关技术的情况下一样要仅针对指定的像素来形成台阶膜时,在要利用构成存储电容器的电极来形成台阶膜的情况下,需要利用形成在第二金属层上的钝化绝缘膜来形成台阶膜或利用另一无机膜层来形成台阶膜。在前一种情况下,有必要消除钝化膜而不是台阶膜,因此不可能确保形成存储电容器的区域中的足够的面积。此外,电极以较大的面积外露,因此在可靠性方面会产生问题。在后一种情况下,台阶的数目有所增加。

[0021] 因此,本发明的示例目的是提供一种电学上稳定的台阶膜结构,所述台阶膜结构可以形成在存储电容器的区域中而不增加台阶的数目。

发明内容

[0022] 为了实现前述目的,根据本发明示例方面的液晶显示设备是这样一种液晶显示设备,包括:第一基板;第二基板,与第一基板相对;柱形隔离物,设置在第二基板上,用于相对于第一基板保持特定的间隙;液晶材料,填充在所述间隙中;第一金属层,部分地设置在第一基板上;绝缘膜,设置在包括第一金属层的第一基板上;半导体层,部分地设置在绝缘膜上;第二金属层,设置在包括半导体层的绝缘膜上;第一配线,由第一金属层形成;第二配线,由第二金属层形成;像素,形成在由第二配线和第一配线划分出的多个区域当中的每个区域中;以及存储电容器,由第一金属层、绝缘膜和第二金属层形成,其中,液晶显示设备

的特征在于还包括：台阶膜，由存储电容器的形成部分中的半导体层形成，从而在所有像素中都具有相同的面积，并且所述多个像素包括以下类型：柱形隔离物设置在与台阶膜形成部分相抵靠的位置的类型，以及柱形隔离物设置在与台阶膜形成部分远离的位置的类型。

[0023] 本发明中使用的术语“像素”是针对像素而言的一般术语，包括子像素。

[0024] 利用本发明，针对所有像素用半导体层来形成具有相同面积的台阶膜，而与柱形隔离物的存在和位置无关。

附图说明

[0025] 图 1A 是示出了根据第一示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在不同的位置，图 1B 是沿着图 1A 的线 I-I' 而截取的截面图；

[0026] 图 2A 是示出了根据第一示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在相同的位置，图 2B 是沿着图 2A 的线 II-II' 而截取的截面图；

[0027] 图 3 示出了对根据第一示例实施例的台阶膜形成部分中存储电容器的动作加以描述的截面图，其中，图 3A 是针对源极像素电极由第一金属层构成的电极为正电位的情况，图 3B 是针对源极像素电极由第一金属层构成的电极为负电位的情况；

[0028] 图 4A 是示出了根据第二示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在不同的位置，图 4B 是沿着图 4A 的线 IV-IV' 而截取的截面图；

[0029] 图 5A 是示出了根据第二示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在相同的位置，图 5B 是沿着图 5A 的线 V-V' 而截取的截面图；

[0030] 图 6A 是示出了根据第三示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在不同的位置，图 6B 是沿着图 6A 的线 VI-VI' 而截取的截面图；

[0031] 图 7A 是示出了根据第三示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在相同的位置，图 7B 是沿着图 7A 的线 VII-VII' 而截取的截面图；

[0032] 图 8A 是示出了根据第四示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在不同的位置，图 8B 是沿着图 8A 的线 VIII-VIII' 而截取的截面图；

[0033] 图 9A 是示出了根据第四示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在相同的位置，图 9B 是沿着图 9A 的线 IX-IX' 而截取的截面图；

[0034] 图 10A 是示出了根据相关技术的具有台阶膜的像素的平面图，图 10B 是图 10A 的局部截面图；

[0035] 图 11A 是示出了根据相关技术的不具有台阶膜的像素的平面图，图 11B 是图 11A 的局部截面图。

具体实施方式

[0036] 下文中，将参考附图来描述实施本发明的方式（下文中称作“示例实施例”）。在本说明书和附图中，相同的参考数字用于实质上相同的结构组件，省略了重复的说明。

[0037] （第一示例实施例）

[0038] 图 1 是示出了根据第一示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在不同的位置，图 1B 是沿着图 1A 的线 I-I' 而截取的截面图。图 2A 是示出了根据第一示例实施例的像素的平面图，其中柱形隔离物和台阶膜被放置在相同的位置，图 2B 是沿

着图 2A 的线 II-II' 而截取的截面图。下文中将参考这些图来提供说明。

[0039] 根据第一示例实施例的液晶显示设备包括：第一基板 (11)；第二基板 (12)，与第一基板 (11) 相对；柱形隔离物 24，设置在第二基板 (12) 上，以相对于第一基板 (11) 保持特定的间隙；液晶材料 27，填充在间隙中；第一金属层 (13,14)，部分地设置在第一基板 (11) 上；绝缘膜 (15) 设置在包括第一金属层 (13,14) 的第一基板 (11) 上；半导体层 16，部分地设置在绝缘膜 (15) 上；第二金属层 (18,19)，设置在包括半导体层 16 的绝缘膜 (15) 上；第一配线 (13,14)，由第一金属层形成；第二配线 (18,19)，由第二金属层形成；像素 1a, 1b...，分别形成在由第二配线 (18,19) 和第一配线 (13,14) 划分出的多个区域中；以及存储电容器 28，由第一金属层 (13,14)、绝缘膜 (15) 和第二金属层 (18,19) 形成。

[0040] 在所有像素 1a, 1b... 中，根据第一示例实施例的液晶显示器还包括面积相同的台阶膜 17，所述台阶膜 17 由存储电容器形成部分 5 内的半导体层 16 形成。像素 1a, 1b... 包括像素 1b 和像素 1a，在像素 1b 中，柱形隔离物 24 设置在与台阶膜形成部分 6 相抵靠的位置处，在像素 1a 中，柱形隔离物 24 设置在远离台阶膜形成部分 6 的位置处。

[0041] 根据第一示例实施例，可以通过利用半导体层 16 在所有像素 1a, 1b... 中形成面积相等的台阶膜 17，来将电学上稳定的台阶膜 17 设置在存储电容器形成部分 5 中，而不考虑柱形隔离物 24 的存在和位置，也不增加台阶的数目。因此，可以获得高数值孔径和高画面质量的显示器。

[0042] 在第一示例实施例中，第一基板是 TFT 基板 11，第二基板是对侧基板 12，绝缘膜是栅极绝缘膜 15，第一配线是扫描线 13 和公共配线 14，第二配线是视频信号配线 18 和源极像素电极 19，多个像素 1a, 1b... 由扫描线 13 和视频信号线 18 划分出，存储电容器 28 由公共配线 14、栅极绝缘膜 15 和源极像素电极 19 形成。

[0043] 如图 1B 和图 2B 所示，存储电容器形成部分 5 是三个层（公共配线 14、栅极绝缘膜 15 和源极像素电极 19）叠加的区域，存储电容器形成部分 5 还包括台阶膜形成部分 6。台阶膜形成部分 6 是向对侧基板 12 侧伸出的区域，这是因为在存储电容器形成部分 5 内的栅极绝缘膜 15 上设置了台阶膜 17（半导体层 16）。存储电容器 28 是与像素 1a, 1b... 中的每个像素的液晶元件平行地设置的电容器，用于保持 (hold) 信号电压。

[0044] 换言之，根据第一示例实施例的液晶显示设备是包括 TFT 基板 11 和对侧基板 12 的有源矩阵型的，其中：利用设置在对侧基板 12 上的柱形隔离物 24 来相对于 TFT 基板 11 保持特定的间隙；液晶材料 27 夹在间隙中；扫描线 13 和公共配线 14 由放置在 TFT 基板 11 上的第一金属层构成；栅极绝缘膜 15 形成在第一金属层上；半导体层 16 设置在栅极绝缘膜 15 上；视频信号配线 18 和源极像素电极 19 由放置在半导体层 16 上的第二金属层构成；像素 1a, 1b 分别形成在由扫描线 13 和视频信号配线 18 划分出的多个区域中；在像素 1a, 1b... 中形成使用半导体层 16 的 TFT 作为开关；利用源极像素电极 19、公共配线 14 和栅极绝缘膜 15 来形成存储电容器 28。在所有像素 1a, 1b... 中，在存储电容器形成部分 5 中，在源极像素电极 19 和公共配线 14 之间形成由与源极像素电极 19 相连的半导体层 16 构成的相同面积的台阶膜 17。关于像素 1a, 1b...，存在像素 1b 和像素 1a，在像素 1b 中柱形隔离物 24 设置在与所提供的台阶膜形成部分 6 相抵靠的位置处，在像素 1a 中柱形隔离物 24 设置在远离台阶膜形成部分 6 的位置处。

[0045] 在所有像素 1a, 1b... 中都存在由半导体层 16 形成的相同面积的台阶膜 17，使得伴

随台阶膜 17 的电容在所有像素 1a, 1b... 中均表现出相同的特性。因此, 在写入时根据扫描线 13 中的电位变化而产生的像素电位变化 (称作“馈通电压”) 在所有像素 1a, 1b... 中相等。因此可以有效地形成电学上稳定的台阶膜 17。同时, 在柱形隔离物 24 通过台阶膜形成部分 6 与 TFT 基板 11 相抵靠的像素 1b 中, 形成台阶膜 17, 使得柱形隔离物 24 与台阶膜 17 相匹配。在柱形隔离物 24 与台阶膜 17 处于不同位置的像素 1a 中, 柱形隔离物 24 几乎不会表现出弹性变形。因此, 柱形隔离物 24 起到辅助柱的作用。因此, 可以在存储电容器形成部分 5 中形成电学上稳定的台阶膜 17, 而不增加台阶的数目, 使得可以获得高数值孔径和高质量的显示器。

[0046] 接下来, 将更详细描述第一示例实施例的结构。

[0047] 通过将栅极绝缘膜 15 夹在源极像素电极 19 和由第一金属层构成的公共配线 14 之间来形成存储电容器 28。在存储电容器形成部分 5 中, 将利用作为半导体层 16 的 a-Si 层形成的台阶膜 17 放置在源极像素电极 19 和公共配线 14 之间。台阶膜 17 电连接至源极像素电极 19, 并且在所有像素 1a, 1b... 中被形成为具有相同的面积并且形成在相同的位置。

[0048] 如图 2A 和 2B 所示, 在柱形隔离物 24 通过台阶膜形成部分 6 与 TFT 基板 11 相抵靠的像素 1b 中, 由于台阶膜 17, TFT 基板 11 在台阶膜形成部分 6 中变高。柱形隔离物 24 与台阶膜形成部分 6 相抵靠, 以在 TFT 基板 11 和对侧基板 12 之间形成单元间隙 (cell gap)。像素 1b 中的柱形隔离物 24 称作“主柱”。

[0049] 同时, 如图 1A 和 1B 所示, 在柱形隔离物 24 被设置在远离台阶膜形成部分 6 的位置处的像素 1a 中, 图 2B 所示的柱形隔离物 24 以台阶膜 17 的高度远离 TFT 基板 11, 而不像像素 1b 的情况那样柱形隔离物 24 通过台阶膜形成部分 6 与 TFT 基板 11 相抵靠。像素 1a 中的柱形隔离物 24 称作“辅助柱”。

[0050] 因此, 在正常状态下, 柱形隔离物 24 (辅助柱) 并不起到支撑 TFT 基板 11 和对侧基板 12 之间的间隙的作用, 只有柱形隔离物 24 (主柱) 起到支撑该间隙的作用。然而, 当局部施加了较大的负荷时, 即, 当 TFT 基板 11 和对侧基板 12 之间的距离变窄并且柱形隔离物 24 (主柱) 进一步弹性变形时, 柱形隔离物 24 (辅助柱) 才抵靠 TFT 基板 11。因此, 柱形隔离物 24 (辅助柱) 起到了防止由于不均匀的间隙而导致显示不均匀的作用。引起这种显示不均匀的原因在于, 柱形隔离物 24 (主柱) 过度变形以具有弹性变形, 并且柱形隔离物 24 (主柱) 的高度局部地改变。

[0051] 使用压克力 (acryl) 材料将根据第一示例实施例的柱形隔离物 24 放置在所有蓝色像素中。其中, 为所有蓝色像素当中的 1/12 放置像素 1b, 针对所有蓝色像素当中的 11/12 放置像素 1a, 在像素 1b 中, 如图 2A 所示, 柱形隔离物 24 被放置在抵靠台阶膜形成部分 6 的位置, 而在像素 1a 中, 如图 1A 所示, 柱形隔离物 24 被放置在远离台阶膜形成部分 6 的位置。将具有柱形隔离物 24 (主柱) 的蓝色像素和具有柱形隔离物 24 (辅助柱) 的蓝色像素以 1 : 11 的比率一致地放置在平面内。当从柱的上方来看时, 将柱形隔离物 24 的抵靠表面形成成为直径为 $12\mu\text{m}$ 的圆面。以 a-Si 层作为半导体层 16 来形成台阶膜 17。在第一示例实施例中, a-Si 层的膜厚度是 200nm。台阶膜 17 被形成为略大于柱形隔离物 24 的抵靠面, 并且采用直径为 $13\mu\text{m}$ 的圆形形式。下层源极像素电极 19 和上层像素电极 22 经由接触孔 21 电连接。公共配线 14 和公共电极 23 也电连接。

[0052] 接下来将描述第一示例实施例的制造方法。

[0053] 首先,将由铝合金和钼构成的第一金属层以厚度 300nm 通过溅射沉积在玻璃基板上,并处理成扫描线 13 的图案和公共配线 14 的图案,其中所述玻璃基板将是 TFT 基板 11。

[0054] 然后,在沉积了 100nm 的氧化硅之后,通过 PCVD(等离子化学气相沉积)方法依次沉积 300nm 的氮化硅、170nm 的 i-a-Si(本征非晶硅)、30nm 的 n-a-Si(n 型非晶硅),作为栅极绝缘膜 15。通过留下要成为 TFT 7(TFT 7 是像素开关)的半导体层 16 的部分以及要成为台阶膜 17 的半导体层 16 的部分,来以蚀刻去除由 i-a-Si 和 n-a-Si 组成的叠层膜。

[0055] 然后,沉积 300nm 的膜作为第二金属层,所述膜具有由钼合金、铝合金和钼合金组成的三层,将第二金属层处理为视频信号配线 18、漏极电极(视频信号配线 18 的一部分)、源极电极(源极像素电极 19 的一部分)和源极像素电极 19 的图案。由半导体层 16 形成的台阶膜 17 被由第二金属层形成的源极像素电极 19 覆盖。从而台阶膜 17 连接至源极像素电极 19。此外,通过上述步骤,台阶膜 17 的膜厚度变成 200nm,这是 i-a-Si 和 n-a-Si 的总厚度。TFT 7 由栅极电极(扫描线扫描线 13 的一部分)、栅极绝缘膜 15、半导体层 16、漏极电极(视频信号配线 18 的一部分)和源极电极(源极像素电极 19 的一部分)构成。

[0056] 然后,通过以第二金属层作为掩模,来蚀刻 TFT 7 的半导体层 16 的 n-a-Si 层的非必要部分。此时,不蚀刻要成为台阶膜 17 的半导体层 16,因为其被第二金属层覆盖。然后沉积 300nm 的氧化硅作为钝化膜 20。

[0057] 然后,形成像素的接触孔 21,蚀刻掉钝化膜 20 的一部分和栅极绝缘膜 15 的一部分,以使扫描线 13、视频信号配线 18 和公共配线 14 的引出到外围中的端子部分的金属层外露。

[0058] 然后,在形成视频信号配线 18 的部分中,在钝化膜 20 上以 800nm 的厚度形成由酚醛清漆树脂(novolac resin)制成的中间层膜(interlayer film)(未示出),其中中间层膜相对于视频信号配线 18 在两侧分别展开 2 μ m。

[0059] 然后,通过使用诸如 ITO(氧化铟锡)之类的透明导电膜,以梳状电极的形式彼此平行地形成公共电极 23 和像素电极 22。

[0060] 在以上述方式形成的 TFT 基板 11 上,涂覆并焙烧配向膜 26。同时,在对侧基板 12 上形成黑矩阵 25 和滤色器(未示出),在黑矩阵 25 和滤色器上形成柱形隔离物 24,还在柱形隔离物 24 上涂覆和焙烧配向膜 26。然后,在与扫描线 13 的延伸方向垂直的方向上,对两个基板上的配向膜 26 均应用研磨工艺(rubbing processing),层压这两个基板,利用密封部件来固定基板的外围,在两个基板之间插入液晶材料 27,并密封孔。

[0061] 将液晶单元间隙设置为 3.0 μ m,使用的是折射率各向异性($\Delta n = 0.10$)并且介电常数各向异性($\Delta \epsilon = 10$)的液晶材料 27。当插入液晶材料 27 时,使用足够的插入时间,使得将液晶材料 27 充分地插入单元内。此外,通过施加压力使液晶单元内部具有指定的压力,来密封孔。

[0062] 在以上述方式形成的液晶显示器面板两侧均层压交叉 Nicole 极化板,使得极化轴之一与液晶的研磨方向相匹配。此外,在外围加载所需的驱动器,以合适的形式组装背光和信号处理基板,以制造有源矩阵型液晶显示设备。屏幕尺寸是对角 15 英寸,像素的数目被设置为:横向为 1024 $\times$ RGB 以及纵向为 768。

[0063] 在第一示例实施例中,在源极像素电极 19 和公共配线 14 之间形成存储电容器

28。与由第一金属层形成的其他配线（如，扫描线 13）相比，稳定地提供公共配线 14 的电位，使得可以获得稳定的显示而不受外围选路（routing）的影响。因此，第一实施例甚至可以应用于这样一种结构，该结构可以降低液晶模块的部件（如，玻璃上芯片（COG, Chip On Glass）或膜上芯片（COF, Chip On Film））的成本。在第一示例实施例中，采用 COF 来形成液晶模块。

[0064] 在稍后描述的第二示例实施例中，在扫描线 13 和源极像素电极 19 之间形成存储电容器 28。在这种情况下，当由于显示屏尺寸较大或者存在大量像素而使得液晶显示器面板的电容器负荷较大时，由于提供扫描线 13 的截止电压的信号的延迟等，在显示器上可能出现由扫描线 13 的每个驱动器产生的块不均匀（block unevenness）。因此，在这种情况下很难采用 COF。

[0065] 在根据第一示例实施例的液晶显示设备中，通过台阶膜形成部分 6 与 TFT 基板 11 相抵靠的柱形隔离物 24（主柱）的数目被设置为是所有柱形隔离物 24 的数目的 1/12，以减少单位面积上始终直接接收负荷的柱形隔离物 24 的数目。因此，可以减小柱形隔离物 24 和 TFT 基板 11 之间的摩擦，使得在该状态下，当触摸液晶面板时在 TFT 基板 11 和对侧基板 12 之间产生的变形不固定。这使得可以获得良好的黑色显示。

[0066] 此外，在第一示例实施例中，主柱在常温下可以保持大约 $0.2\ \mu\text{m}$ 的弹性变形。因此，即使在将液晶面板直立放置在高温中的状态下（在显示器垂直于地面放置的状态下），由于主柱保持弹性变形，所以可以防止由于重力将液晶下拉而在间隙中引起不均匀问题。

[0067] 此外，以不同方式形成主柱的像素 1b 和辅助柱的像素 1a 所需的台阶膜 17 可以形成在形成存储电容器 28 的位置，使得可以将像素设计为具有高数值孔径。通过在存储电容器形成部分 5 中提供台阶膜 17，可以将数值孔径提高大约 8% 的相对值。

[0068] 在第一示例实施例中，柱形隔离物 24 的主柱占有所有柱的比例被设置为 1/12。然而，期望将该比例设置为大约 1/30 到 1/5，尽管最优值根据诸如柱形隔离物 24 的材料、尺寸和高度等略微有所改变。

[0069] 此外，尽管在第一实施例中将柱形隔离物 24 放置在所有蓝色像素中，然而可以将柱形隔离物 24 仅放置在大约 1/2 至 1/4 的蓝色像素中。在这种情况下，期望改变主柱和辅助柱的比例并相应地提高主柱的比例。期望最后将主柱放置在所有蓝色像素的 1/30 至 1/5 的比例中。当然，可以以其他取值范围来使用本发明。

[0070] 在第一示例实施例中，液晶显示设备是平面内切换（IPS, In-Plane Switching）模式。在 IPS 模式下，电场使沿液晶的摩擦（rubbing）方向均质（homogeneously）排列的液晶分子在平面内扭曲变形（twist deform），以控制针对每个像素的传输光量，其中所述电场实质上与以梳状电极形式形成的像素电极 22 和公共电极 23 之间形成的基板平行。

[0071] 图 3A 和 3B 示出了描述根据第一示例实施例的台阶膜形成部分中的存储电容器的动作的截面图，其中，图 3A 是针对源极像素电极由第一金属层构成的电极为正电位的情况，图 3B 是针对源极像素电极由第一金属层构成的电极为负电位的情况。下文中，将参考图 1A 至图 3B 来提供说明。

[0072] 对于实际驱动，执行的是所谓的反转驱动，所述反转驱动针对每一帧将与公共电位的电位差反转成为正和负。将白色显示时的驱动电压设置为 $\pm 6\text{V}$ 。由于存在由半导体层 16 形成的台阶膜 17，所以存储电容器 28 的电容值根据像素电极 22 和公共配线 14 之间的

电位差而变得不同。图 3 示出了它们之间的关系。半导体层 16 由 i-a-Si 层 161 和 n-a-Si 层 162 这两层构成。例如,如图 3B 所示,在源极像素电极 19 保持白色显示的正侧电位(正帧)时,公共配线 14(公共配线 14 是形成存储电容器 28 的对侧电极)的电位(即,公共电位)相对于源极像素电极 19 的电位变成 -6V。同时,如图 3A 所示,在源极像素电极 19 保持白色显示的负侧电位(负帧)的情况下,公共电位相对于源极像素电极 19 的电位变成 +6V。

[0073] 在负帧的情况下,将面对半导体层 16 并且与半导体层 16 之间插入栅极绝缘膜 15 的公共配线 14 偏置为正。因此,在 i-a-Si 层 16 相对于栅极绝缘膜 15 的界面中产生电累积层 163。假定栅极绝缘膜 15 的厚度为 d ,栅极绝缘膜 15 的介电常数为 ϵ ,并且台阶膜 17 的面积为 S ,则可以如下表示此时台阶膜形成部分 6 的电容值 C^- 。

$$[0074] \quad C^- = \epsilon \cdot S/d$$

[0075] 同时,在正帧的情况下,反向地将公共配线 14 偏置为负。因此,在 i-a-Si 层 161 相对于栅极绝缘膜 15 的界面中产生厚度为 d' 的耗尽层 164。假定 i-a-Si 层的介电常数是 ϵ' ,则可以如下表示此时台阶膜形成部分 6 的电容值 C^+ 。

$$[0076] \quad C^+ = \epsilon \cdot \epsilon' \cdot S/(\epsilon' \cdot d + \epsilon \cdot d')$$

[0077] 如所述的,通过比较负帧时的电容值 C^- 和正帧时的电容值 C^+ ,二者之间的关系变成“ $C^+ < C^-$ ”。因此,负帧时的电容值 C^- 和正帧时的电容值 C^+ 之间产生差异。正帧和负帧之间的这种电容变化不仅仅发生在白色显示中,还发生在显示中间色调(halftone)时。

[0078] 在第一示例实施例中,在所有像素 1a,1b...中,在形成存储电容器 28 的位置,均布置相同面积的台阶膜 17。因此,正帧和负帧之间的电容变化变得在所有像素 1a,1b...中都相等,使得在写入时由于扫描线 13 的电位波动而引起的馈通电压在所有像素 1a,1b...中都均等地变化。因此,通过针对根据电压变化的电压量来移位所有像素 1a,1b...中的公共电位或像素电位,可以解决这样的问题。

[0079] 在第一示例实施例中,采用 IPS 模式液晶显示设备。然而,本发明可以用于具有以下像素结构的各种有源矩阵型液晶显示设备:在该像素结构中,在第二金属层(例如,源极像素电极 19)和第一金属层之间形成存储电容器 28,而不对液晶驱动模式设置特定的限制。

[0080] 因此,根据本发明的示例优点在于,可以在形成存储电容器的区域中提供电学上稳定的台阶膜,而不增加台阶的数目。因此,可以获得高数值孔径和高画面质量的显示器。

[0081] (第二示例实施例)

[0082] 图 4A 是示出了根据第二示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在不同的位置,图 4B 是沿着图 4A 的线 IV-IV' 而截取的截面图。图 5A 是示出了根据第二示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在相同的位置,图 5B 是沿着图 5A 的线 V-V' 而截取的截面图。

[0083] 下文中将参考这些附图来提供说明。

[0084] 在第一示例实施例中,在源极像素电极 19 和以第一金属层构成的公共配线 14 之间形成存储电容器 28,将半导体层 16 构成的台阶膜 17 形成为夹在它们之间。同时,在第二示例实施例中,在源极像素电极 19 和以第一金属层构成的扫描线 13 之间形成存储电容器 28。除此之外,第二示例实施例与第一示例实施例的情况相同。在图 4 所示的像素 2a 中,柱形隔离物 24 和台阶膜 17 被布置在不同的位置。在图 5 所示的像素 2b 中,柱形隔离物 24

和台阶膜 17 被布置在相同的位置。

[0085] 在第一示例实施例的情况下,通过夹着半导体层 16 的源极像素电极 19 和公共配线 14 之间的电位差引起电容变化。同时,在第二示例实施例中,通过夹着半导体层 16 的源极像素电极 19 和扫描线 13 之间的电位差引起电容变化。在大多数时间向扫描线 13 提供用于关断 TFT 7 的电位,仅在非常短的时间内提供用于接通 TFT 7 的电位,其中在所述非常短的时间期间选择扫描线 13。通常将扫描线 13 的关断电压设置为负电压,在第二实施例中将该关断电压设置为 -8V。通常将扫描线 13 的接通电位设置为正电压,在第二实施例中将该接通电位设置为 20V。

[0086] 在保持时间段 (holding period) 内,始终向扫描线 13 施加 -8V,使得扫描线 13 的电位相对于源极像素电极 19 的电位始终为负。然而在这种情况下,源极像素电极 19 和扫描线 13 之间的电位差在正帧和负帧中也有变化。因此,由半导体层 16 构成的要夹在存储电容器 28 的两个电极之间的台阶膜 17 被形成为在所有像素 2a, 2b...中都具有相同的面积。其他结构、制造方法和操作等与第一示例实施例的相同。

[0087] 在第二示例实施例中,在源极像素电极 19 和扫描线 13 之间形成存储电容器 28。即,由形成存储电容器 28 的第一金属层形成的电极和源极像素电极 19 一起用作扫描线 13。从而可以减小公共配线 14 的宽度,使得可以进一步增大数值孔径。通过采用这样的像素结构,与第一示例实施例的情况相比,可以将透射率改进大约 1% 的相对值。

[0088] 同时,当由于显示屏尺寸较大或者存在大量像素而使得液晶显示器面板的电容器负荷较大时,由于提供扫描线 13 的截止电压的信号延迟等,在显示器上可能出现由扫描线 13 的每个驱动器产生的块不均匀 (block unevenness)。在这种情况下,很难采用 COF。因此,通过使用带自动化焊接 (TAB, Tape Automated Bonding) 将扫描线驱动器连接到端子。

[0089] (第三示例实施例)

[0090] 图 6A 是示出了根据第三示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在不同的位置,图 6B 是沿着图 6A 的线 VI-VI' 而截取的截面图。图 7A 是示出了根据第三示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在相同的位置,图 7B 是沿着图 7A 的线 VII-VII' 而截取的截面图。

[0091] 下文中将参考这些附图来提供说明。

[0092] 在第三示例实施例中,如第一示例实施例的情况一样,在源极像素电极 19 和公共配线 14 之间形成存储电容器 28。在第一示例实施例中,台阶膜 17 被形成为具有相同的面积并且在所有像素 1a, 1b...中处于相同的位置,柱形隔离物 24 的位置对于像素 1a 和对于像素 1b 是不同的,以实现主柱和辅助柱。同时,在第三示例实施例中,在所有像素 3a, 3b...中将柱形隔离物 24 布置在相同的位置,台阶膜 17 的位置针对像素 3a 和针对像素 3b 而不同,以实现主柱和辅助柱。即,在所有蓝色像素 3a、3b 中将柱形隔离物 24 布置在相同的位置,台阶膜 17 被设计为在所有蓝色像素 3a、3b...中具有相同的面积,但是在形成主柱的像素 3b 中放置台阶膜 17 的位置不同于在形成辅助柱的像素 3a 中放置台阶膜 17 的位置。因此,具有主柱的像素 3b 中的柱形隔离物 24 抵靠台阶膜形成部分 6 中的 TFT 基板 11,具有辅助柱的像素 3a 中的柱形隔离物 24 被形成在远离台阶膜形成部分 6 的位置。在这种情况下,可以将台阶膜 17 布置在没有放置柱的红色像素和绿色像素中的任意位置,只要台阶膜 17 被形成为具有相同的面积即可。

[0093] 如所述的,通过在所有像素 3a,3b...中都布置具有相同面积的台阶膜 17,存储电容器 28 表现出相同的特性。在第三示例实施例中,与第一示例实施例的情况不同,不将台阶膜 17 布置在相同的位置。因此,可以将柱形隔离物 24 布置在相同的位置。这使得可以以一致的高度和尺寸来制造柱形隔离物 24,使得可以容易地保证间隙的一致性。在其他方面,结构和制造方法以及操作与第一示例实施例的情况相同。

[0094] 在第三示例实施例中,形成在对侧基板 12 上的柱形隔离物 24 在所有蓝色像素 3a,3b...中都被形成在相同的位置。然而,柱形隔离物 24 不必须被形成在相同的位置,只要将柱形隔离物 24 形成在远离台阶膜形成部分 6 的位置即可。还可以改变台阶膜 17 和柱形隔离物 24 在形成有主柱的蓝色像素 3b 中和在形成有辅助柱的蓝色像素 3a 中的位置。在这种情况下,可以将柱形隔离物 24 和台阶膜 17 有效地放置在较窄的区域中,尤其是在具有高清晰度的液晶显示设备中。

[0095] (第四示例实施例)

[0096] 图 8A 是示出了根据第四示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在不同的位置,图 8B 是沿着图 8A 的线 VIII-VIII' 而截取的截面图。图 9A 是示出了根据第四示例实施例的像素的平面图,其中柱形隔离物和台阶膜被放置在相同的位置,图 9B 是沿着图 9A 的线 IX-IX' 而截取的截面图。下文中将参考这些附图来提供说明。

[0097] 在第四示例实施例中,如第二示例实施例的情况一样,在源极像素电极 19 和扫描线 13 之间形成存储电容器 28。在第二示例实施例中,台阶膜 17 被形成为具有相同的面积并且在所有像素 2a,2b...中处于相同的位置,柱形隔离物 24 对于形成有主柱的蓝色像素 2b 和对于形成有辅助柱的蓝色像素 2a 是不同的。同时,在第四示例实施例中,在所有蓝色像素 4a,4b...中将柱形隔离物 24 布置在相同的位置,而台阶膜 17 被设计为在所有蓝色像素 4a,4b...中具有相同的面积,然而台阶膜 17 的位置针对具有主柱的像素 4b 和对于具有辅助柱的像素 4a 是不同的。因此,具有主柱的像素 4b 中的柱形隔离物 24 通过台阶膜形成部分 6 抵靠 TFT 基板 11,具有辅助柱的像素 4a 中的柱形隔离物 24 被形成在远离台阶膜形成部分 6 的位置处。在这种情况下,台阶膜 17 可以在没有布置柱的红色像素和绿色像素中的任意位置,只要台阶膜 17 被形成为具有相同的面积即可。

[0098] 在其他方面,结构和制造方法以及操作与第二示例实施例的情况相同。尽管在所有蓝色像素 4a,4b...中将柱形隔离物 24 布置在相同的位置,然而辅助柱不必须被形成在相同的位置,只要将辅助柱布置在远离台阶膜形成部分 6 的位置即可。如果通过在设置中针对具有主柱的蓝色像素 4b 和具有辅助柱的蓝色像素 4a 来改变台阶膜 17 和柱形隔离物 24 的位置可以实现更有效的布局,则可以在设置中针对每个像素来移位台阶膜 17 和柱形隔离物 24 的位置。

[0099] 尽管以上关于各个实施例描述了本发明,然而本发明不仅限于这些实施例中的每一个。本领域技术人员可以想到的各种改变和修改均可以应用到本发明的结构和细节。此外,本发明包括上述实施例中每个实施例的结构的一部分或全部。

[0100] 通过以下补充注释中描述的内容可以适当地表达以上公开的示例实施例的一部分或全部。然而应注意,实施本发明的方式以及本发明的技术精神并不限于这些内容。

[0101] (补充注释 1)

[0102] 一种有源矩阵型液晶显示设备,包括:第一基板和第二基板,表现出透明绝缘特

性；柱形隔离物，设置在第二基板上，以相对于第一基板保持特定的间隙；液晶材料，保持在间隙中；扫描线和公共配线，由设置在第一基板中的第一金属层形成；栅极绝缘膜，设置在所述扫描线和公共配线上；半导体层，设置在栅极绝缘膜上；视频信号配线和源极像素电极，由设置在半导体层上的第二金属层形成；像素，形成在由扫描线和视频信号配线划分出的多个区域当中的每个区域中；作为开关的 TFT，使用像素中形成的半导体层；以及存储电容器，由源极像素电极、以第一金属层形成的电极以及栅极绝缘膜形成，其中，在所有像素中，在存储电容器的形成部分中，在源极像素电极的一部分和第一金属层之间，形成与源极像素电极相连的台阶膜，所述台阶膜由半导体层构成并且具有相同的面积；并且存在其中柱形隔离物设置在与台阶膜形成部分相抵靠的位置的像素，以及其中柱形隔离物被设置在与台阶膜形成部分远离的位置的像素。

[0103] 由半导体层形成的具有相同面积的台阶膜存在于所有像素中，使得伴随台阶膜的电容在所有像素中都表现出相同的特性。因此，在写入时根据扫描线中的电位变化而产生的像素电位变化（馈通电压）在所有像素中相等。因此可以有效地形成电学上稳定的台阶膜。同时，在柱形隔离物通过台阶膜形成部分与第一基板 11 相抵靠的像素中，柱形隔离物被形成为与台阶膜相匹配。在柱形隔离物与台阶膜处于不同位置的像素中，柱形隔离物几乎不会产生弹性变形。因此，柱形隔离物起到辅助柱的作用。因此，可以在形成存储电容器的部分中提供电学上稳定的台阶膜，而不增加台阶的数目。因此，可以获得高数值孔径和高画面质量的显示器。

[0104] （补充注释 2）

[0105] 如补充注释 1 所述的有源矩阵型液晶显示设备，其中，在所有像素中台阶膜被形成在相同的位置。

[0106] 通过在所有像素中在相同的位置形成半导体层的台阶膜，可以提高写入保持动作在所有像素中的一致性。因此，可以获得更稳定的显示器。

[0107] （补充注释 3）

[0108] 如补充注释 1 所述的有源矩阵型液晶显示设备，其中，在布置有柱形隔离物的所有像素中，柱形隔离物被形成在相同的位置。

[0109] 通过在布置有柱形隔离物的所有像素中，在相同的位置形成设置在第二基板上的柱形隔离物，可以以一致的高度和尺寸来制造柱形隔离物。这提供的优点是使得可以容易地保证单元间隙的一致性。

[0110] （补充注释 4）

[0111] 如补充注释 1 至 3 中任一项所述的有源矩阵型液晶显示设备，其中，形成源极像素电极和存储电容器的第一金属层所形成的电极是公共配线。

[0112] 通过将形成源极像素电极和存储电容器的第一金属层所形成的电极成为公共配线，形成存储电容器的对侧电极的电位可以变得稳定。因此，所述对侧电极的电位不易受到由于外围配线的选路等而引起的延迟的影响，使得可以容易地降低诸如 COF 和 COG 等液晶模块的成本。

[0113] （补充注释 5）

[0114] 如补充注释 1 至 3 中任一项所述的有源矩阵型液晶显示设备，其中，形成源极像素电极和存储电容器的第一金属层所形成的电极是扫描线。

[0115] 通过将形成源极像素电极和存储电容器的第一金属层所形成的电极形成为扫描线,可以减小公共配线的宽度。因此,可以进一步增大数值孔径。

[0116] (补充注释 6)

[0117] 一种液晶显示设备,包括:第一基板;第二基板,与第一基板相对;柱形隔离物,设置在第二基板上,用于相对于第一基板保持特定的间隙;液晶材料,填充在所述间隙中;第一金属层,部分地设置在第一基板上;绝缘膜,设置在包括第一金属层的第一基板上;半导体层,部分地设置在绝缘膜上;第二金属层,设置在包括半导体层的绝缘膜上;第一配线,由第一金属层形成;第二配线,由第二金属层形成;像素,形成在由第二配线和第一配线划分出的多个区域当中的每个区域中;以及存储电容器,由第一金属层、绝缘膜和第二金属层形成,其中,液晶显示设备还包括:台阶膜,由半导体层形成,以在存储电容器的形成部分中,在所有像素中都具有相同的面积,并且像素包括以下类型:柱形隔离物设置在与台阶膜形成部分相抵靠的位置的类型,以及柱形隔离物设置在与台阶膜形成部分远离的位置的类型。

[0118] (补充注释 7)

[0119] 如补充注释 6 所述的液晶显示设备,其中,在所有像素中台阶膜被形成在相同的位置。

[0120] (补充注释 8)

[0121] 如补充注释 6 所述的液晶显示设备,其中,在布置有柱形隔离物的所有像素中柱形隔离物被形成在相同的位置。

[0122] (补充注释 9)

[0123] 如补充注释 6 至 8 中任一项所述的液晶显示设备,其中,第一基板是 TFT 基板;第二基板是对侧基板;绝缘膜是栅极绝缘膜;第一配线是扫描线和公共配线;第二配线是视频信号配线和源极像素电极;所述多个像素是由扫描线和视频信号配线划分出的;以及存储电容器由第一金属层、栅极绝缘膜和源极像素电极形成。

[0124] (补充注释 10)

[0125] 如补充注释 9 所述的液晶显示设备,其中,用于形成存储电容器的第一金属层是公共配线。

[0126] (补充注释 11)

[0127] 如补充注释 9 所述的液晶显示设备,其中,用于形成存储电容器的第一金属层是扫描线。

[0128] 工业应用

[0129] 本发明用于一种液晶显示设备,所述液晶显示设备包括第一基板、第二基板、用于在第一基板和第二基板之间保持间隙的柱形隔离物、以及填充在间隙中的液晶材料。

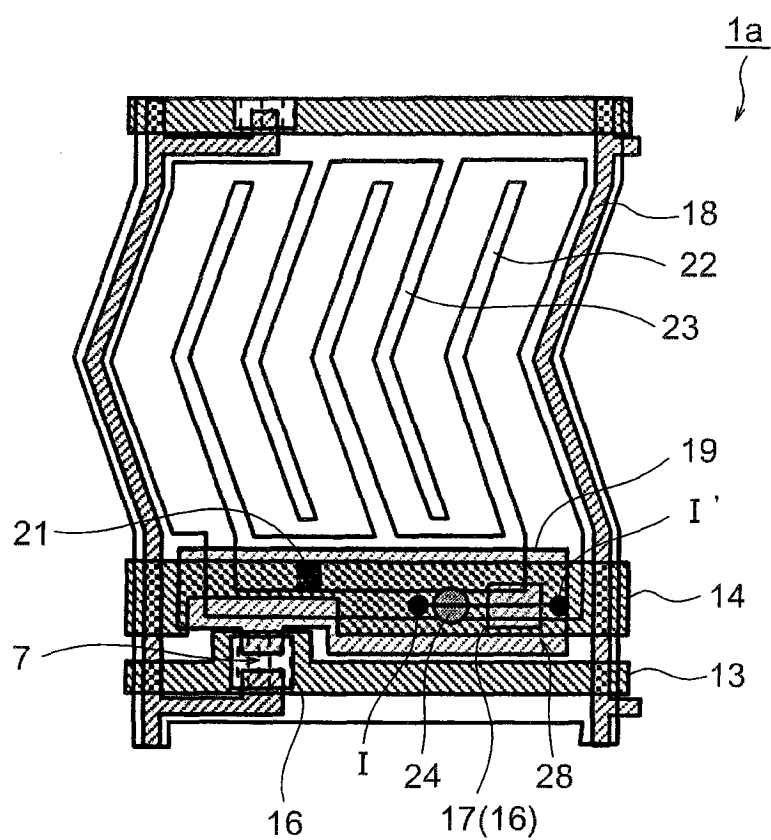


图 1A

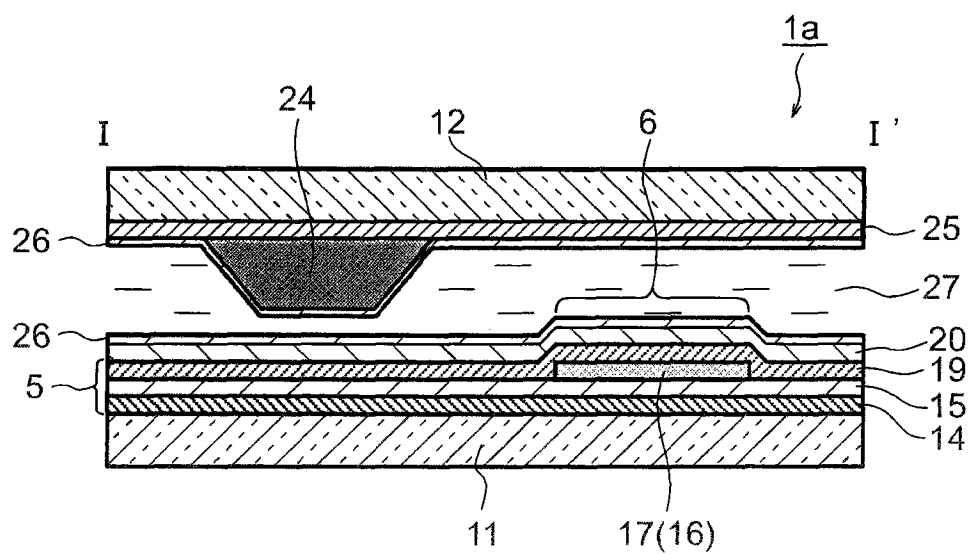


图 1B

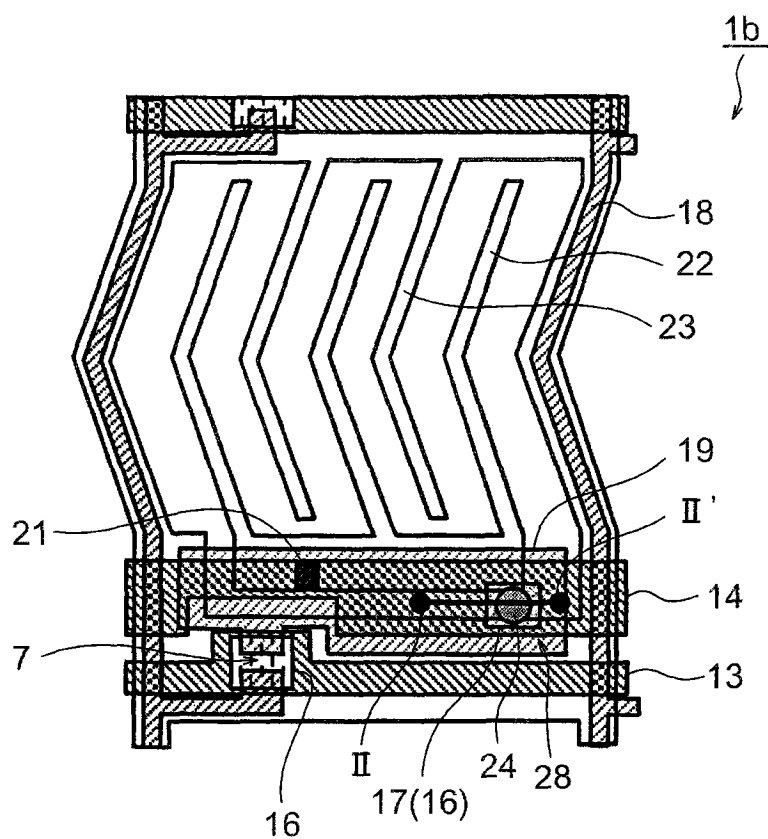


图 2A

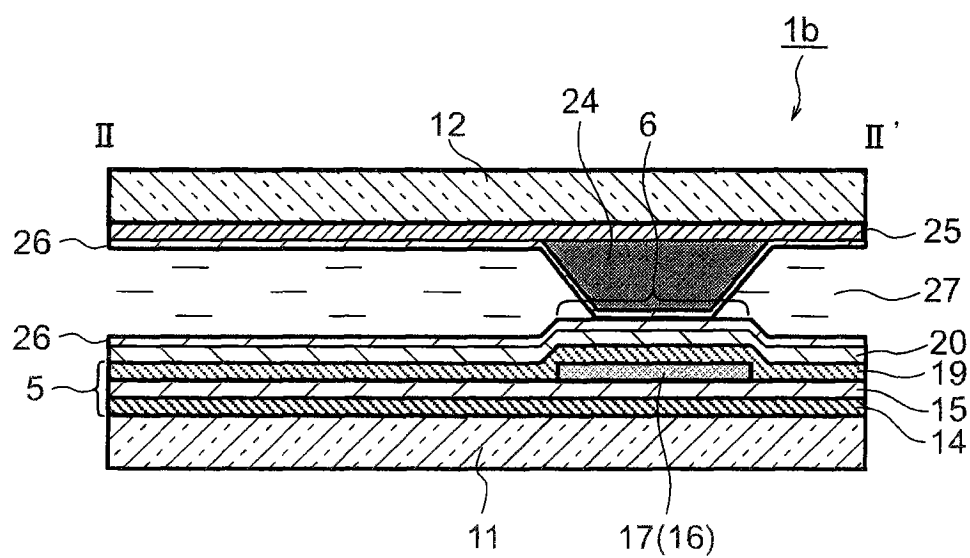


图 2B

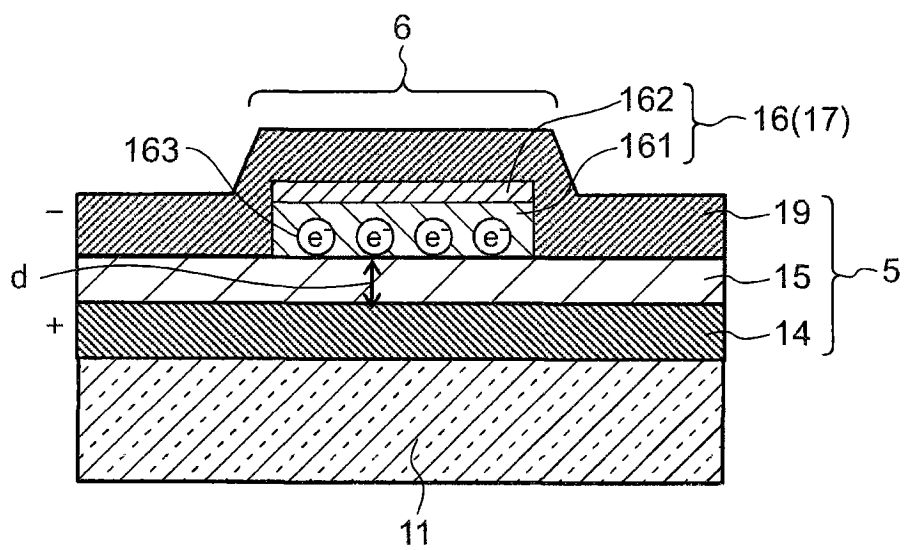


图 3A

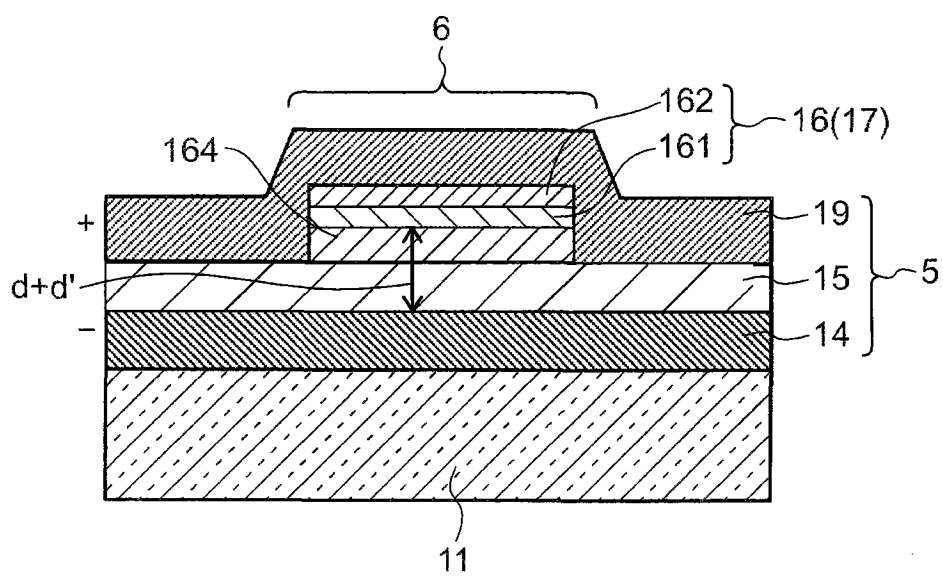


图 3B

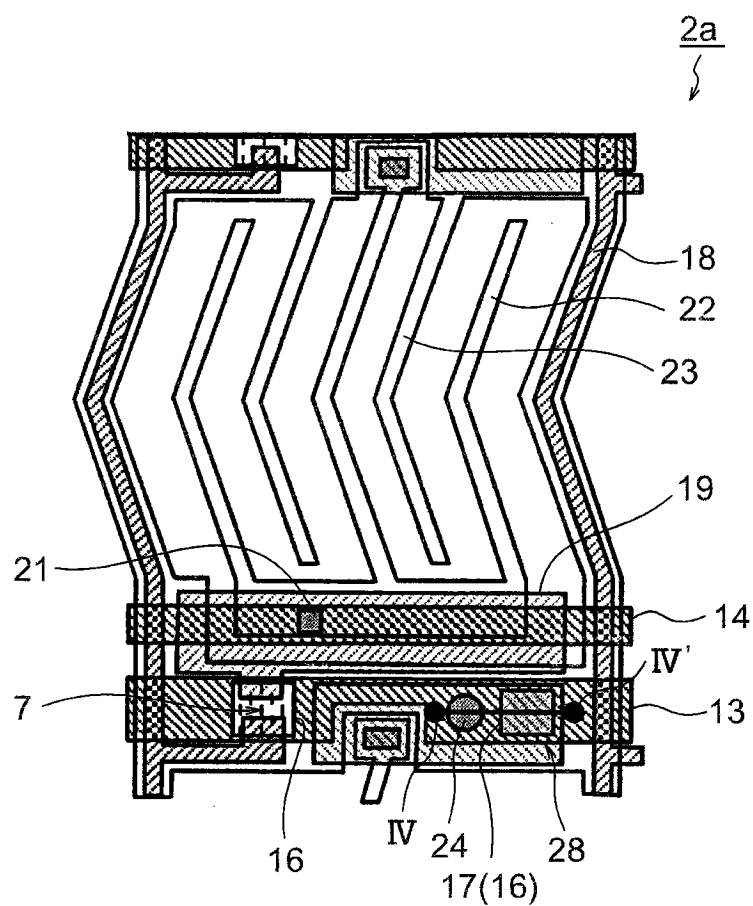


图 4A

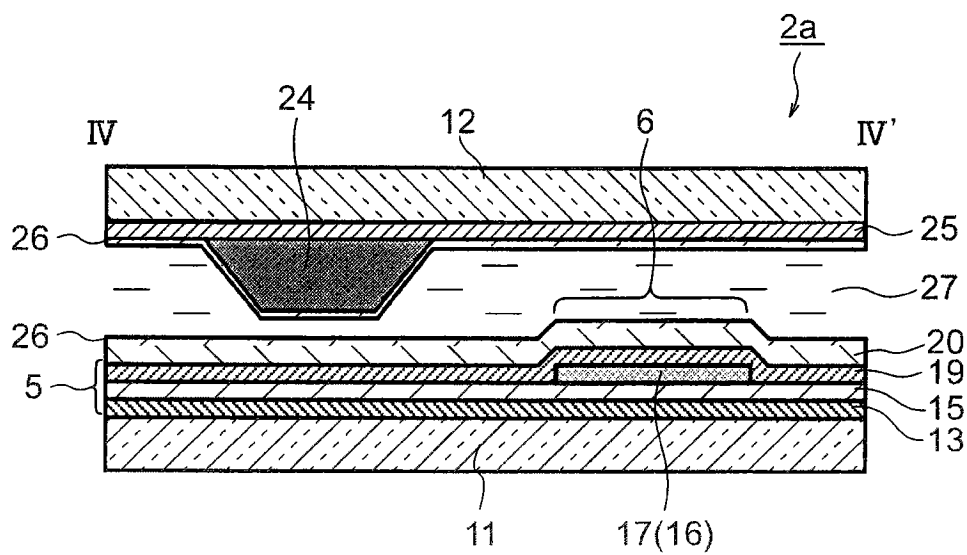


图 4B

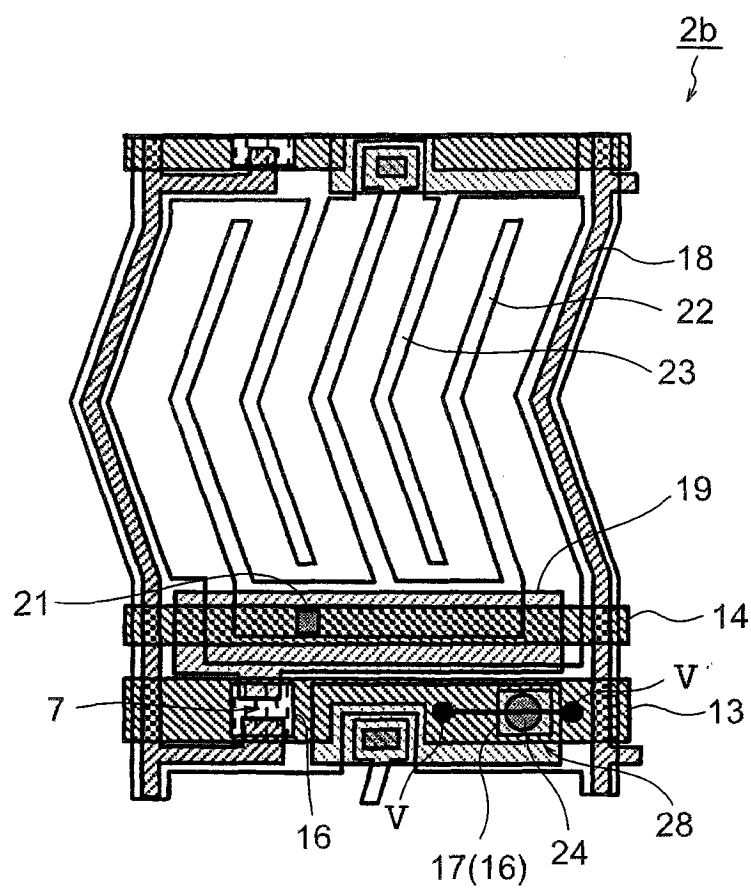


图 5A

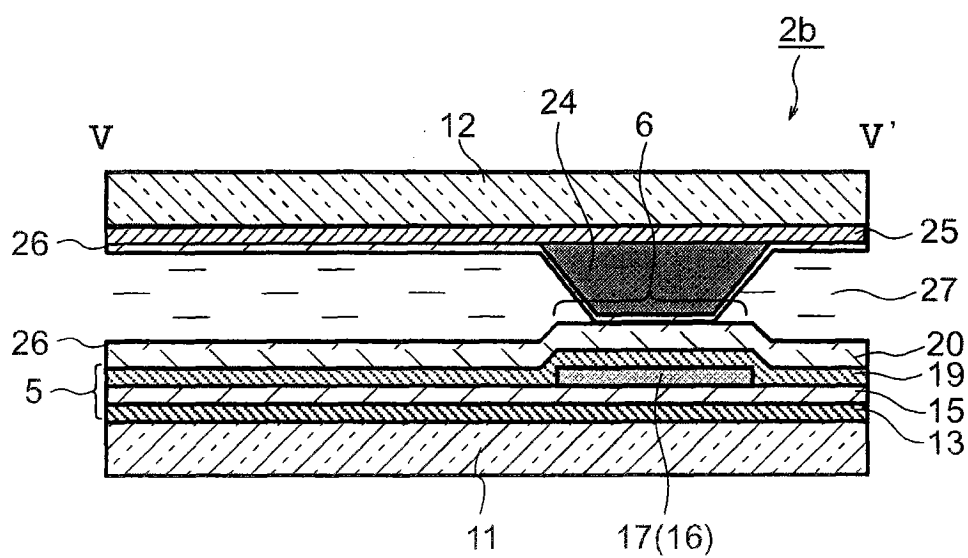


图 5B

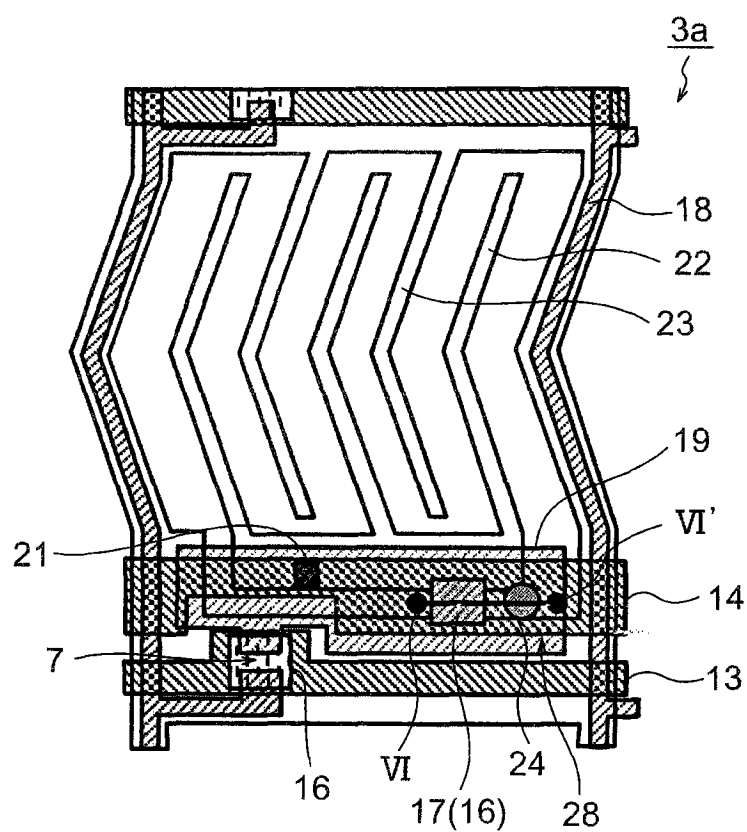


图 6A

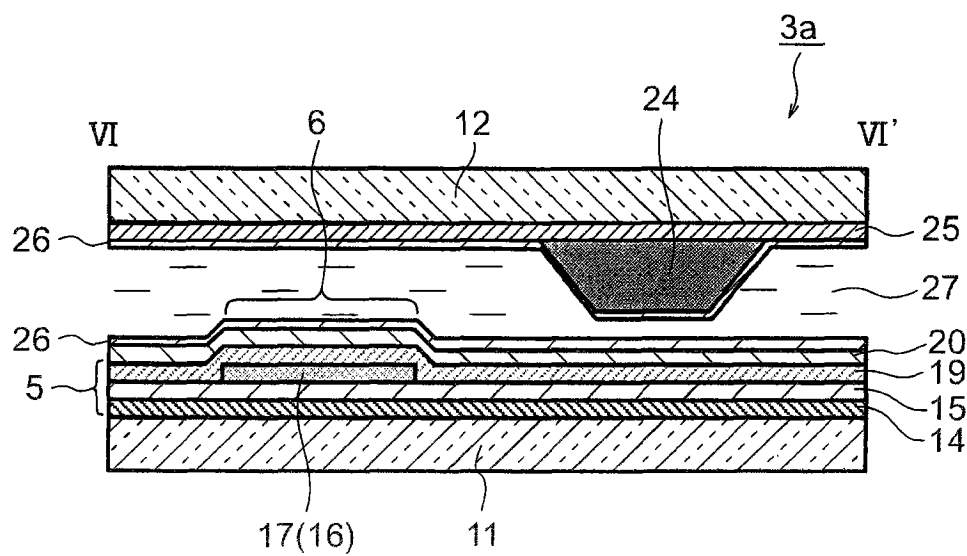


图 6B

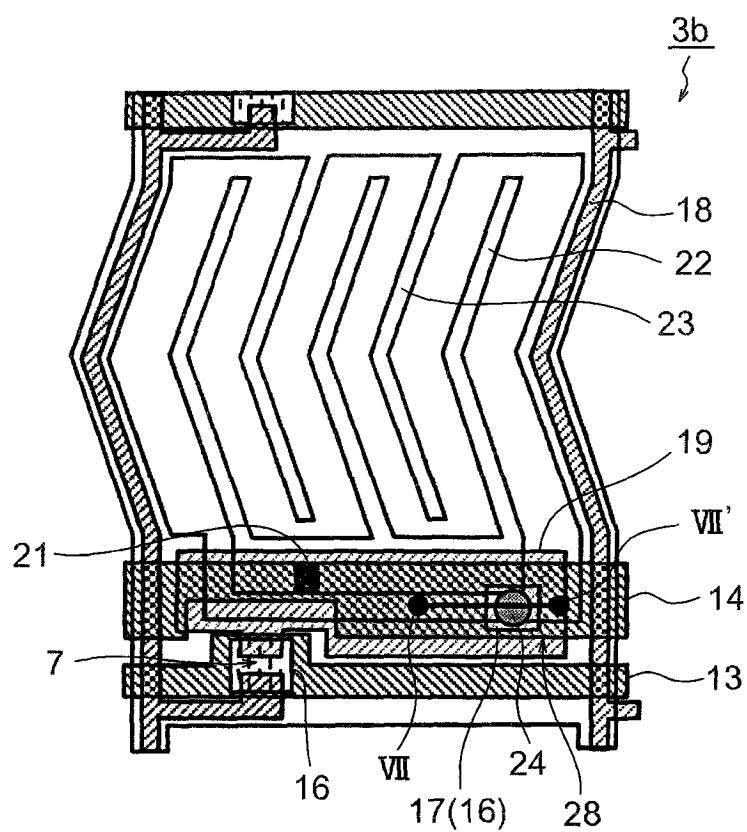


图 7A

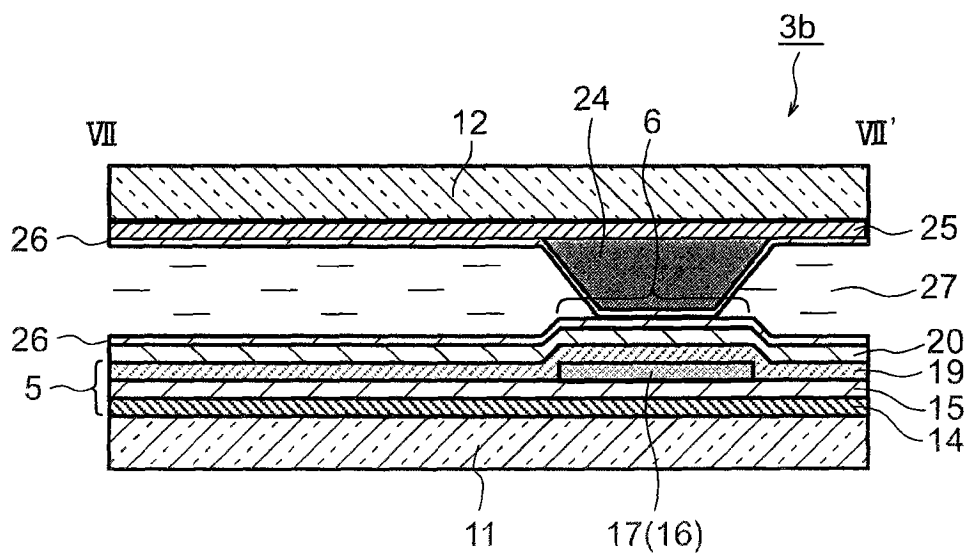


图 7B

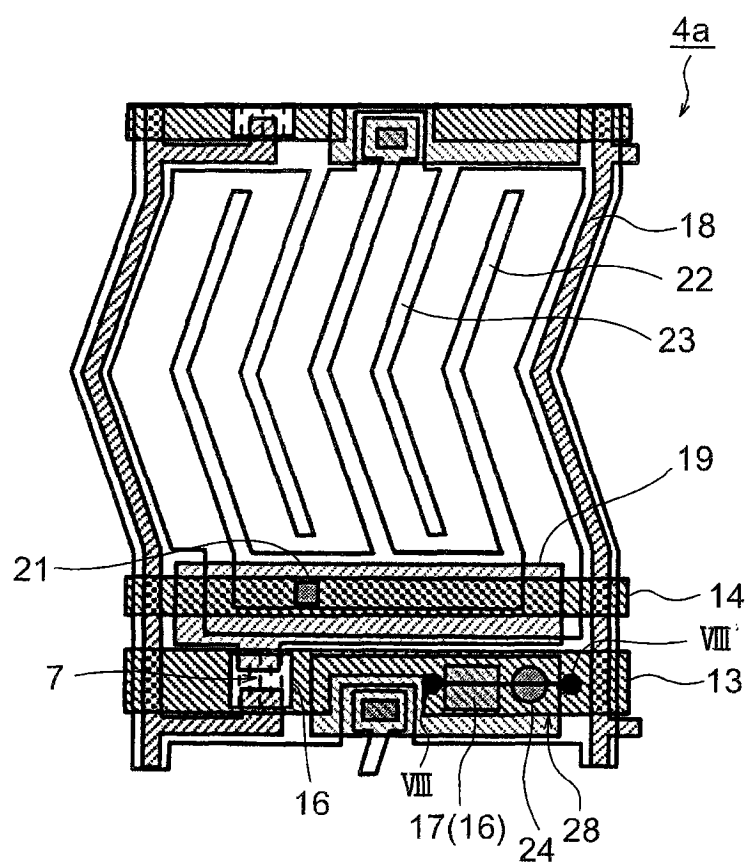


图 8A

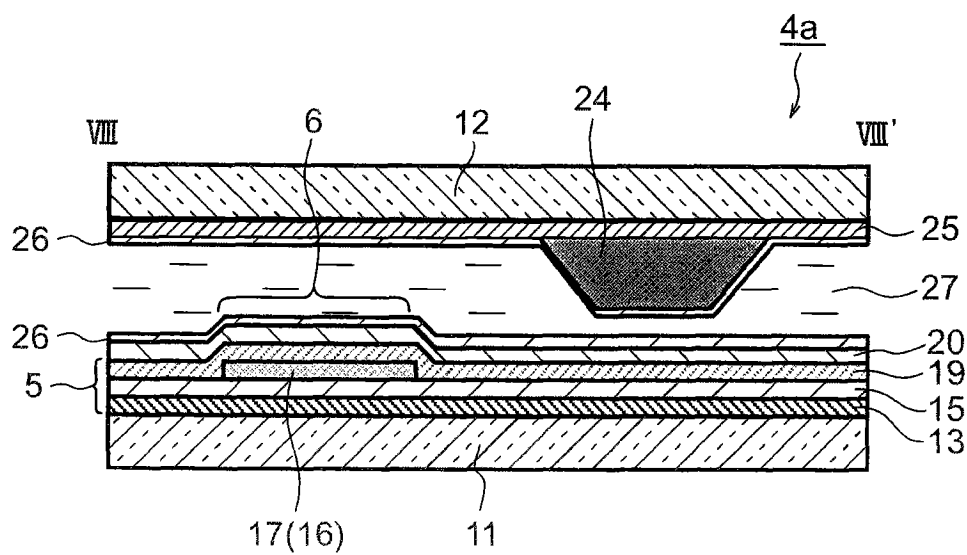


图 8B

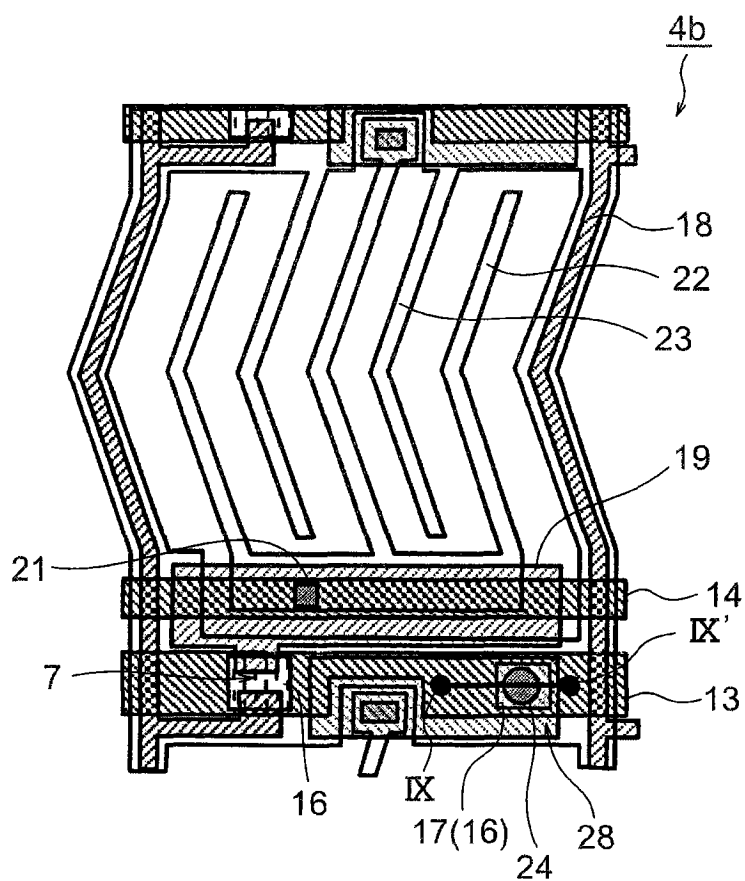


图 9A

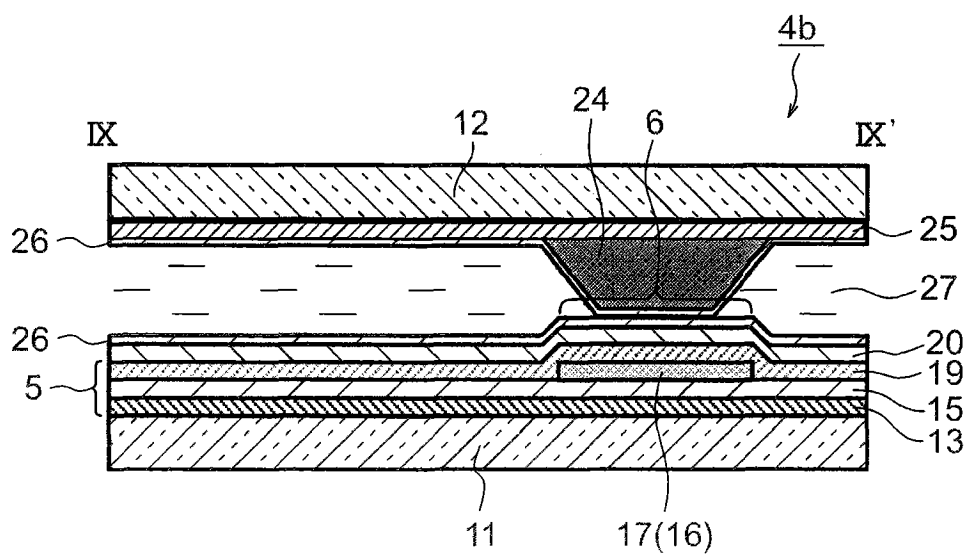


图 9B

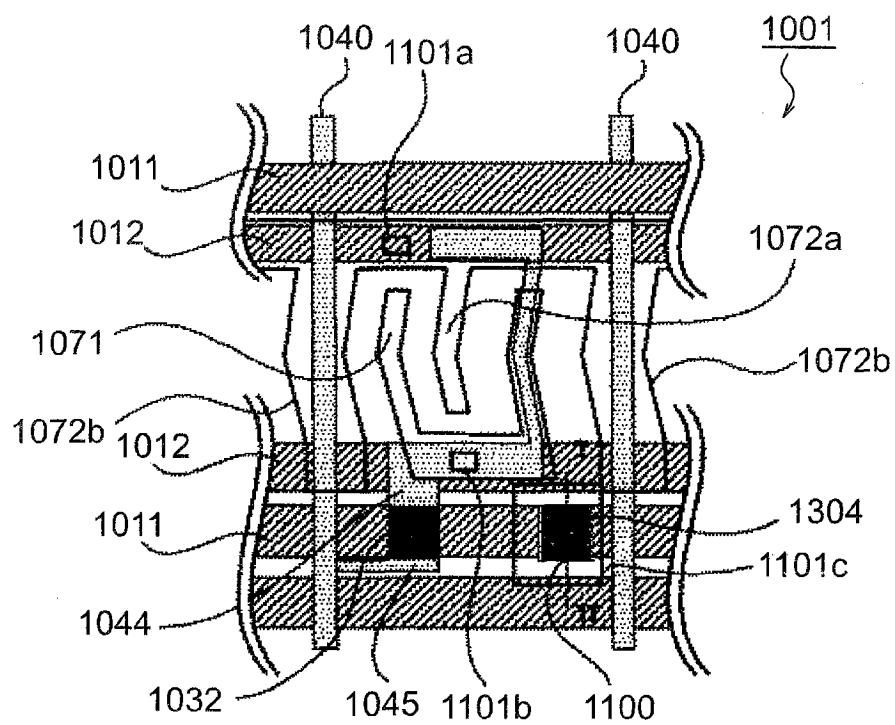


图 10A

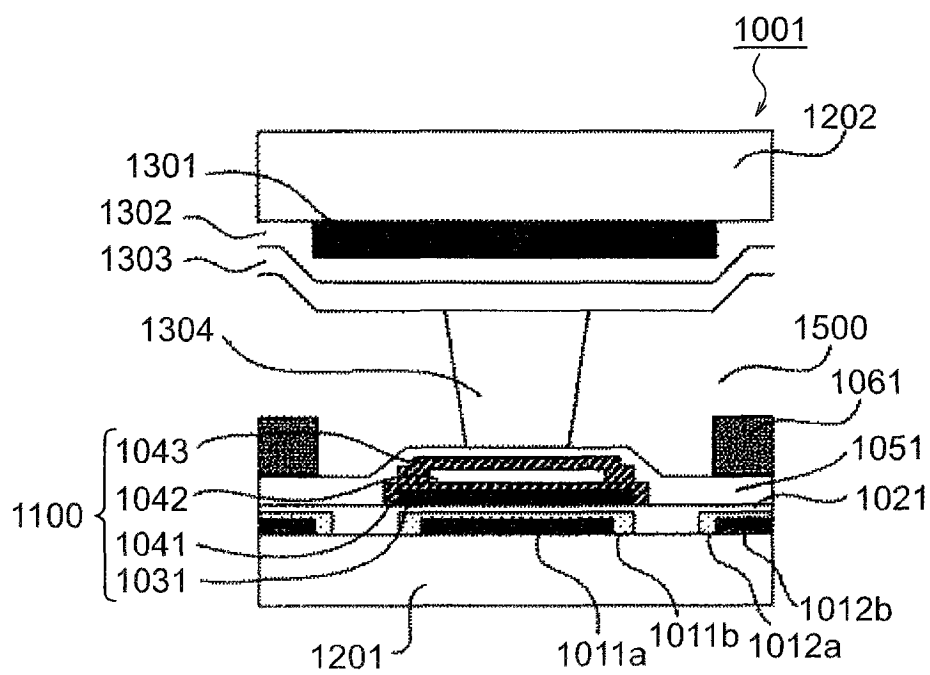


图 10B

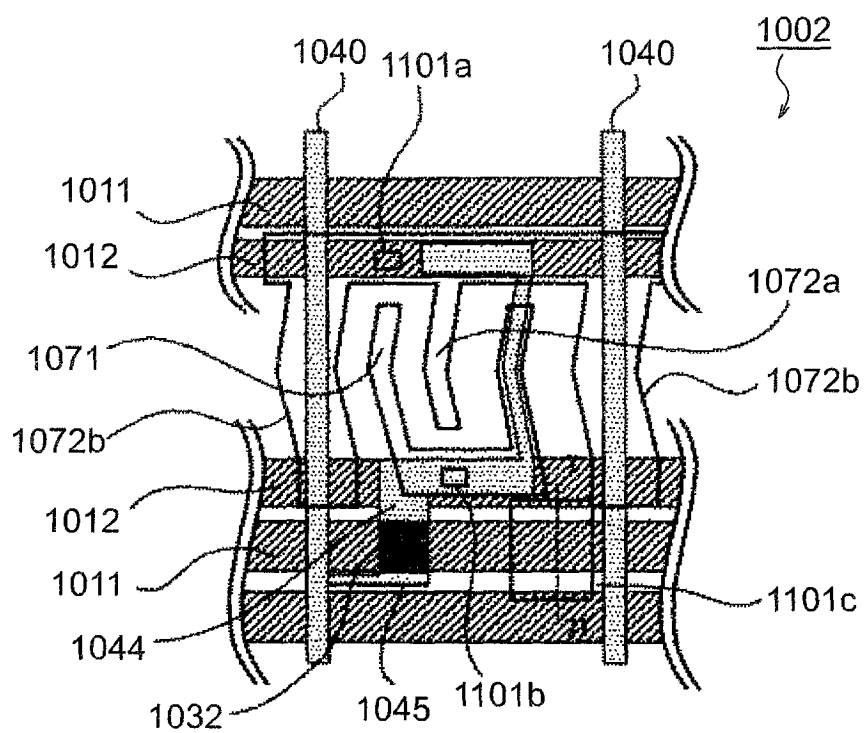


图 11A

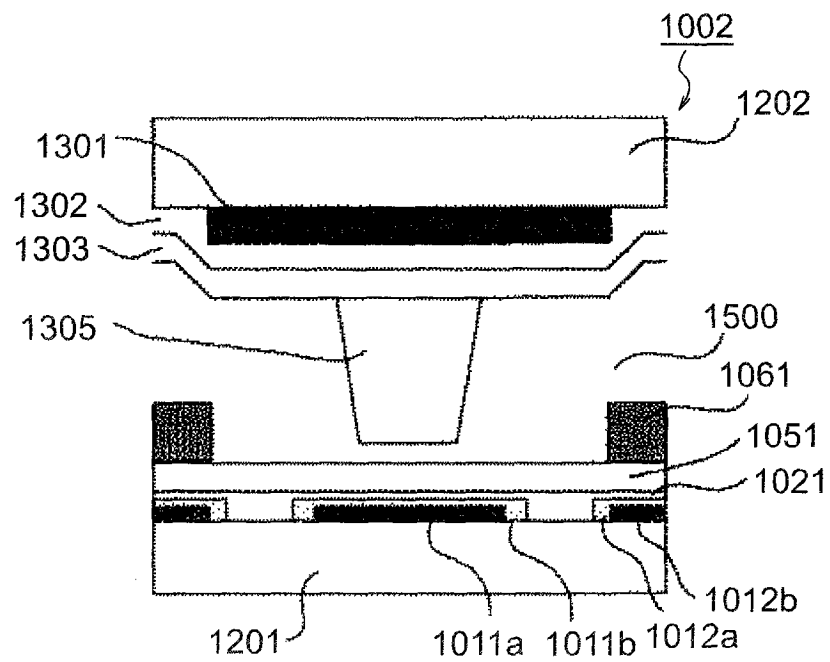


图 11B

专利名称(译)	液晶显示设备		
公开(公告)号	CN102591079A	公开(公告)日	2012-07-18
申请号	CN201110391234.X	申请日	2011-11-25
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NLT科技股份有限公司		
当前申请(专利权)人(译)	NLT科技股份有限公司		
[标]发明人	伊藤英毅 西田真一 渡边贵彦 山本笃		
发明人	伊藤英毅 西田真一 渡边贵彦 山本笃		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1339 H01L27/12		
CPC分类号	G02F1/13394 G02F1/136213		
优先权	2010262791 2010-11-25 JP		
其他公开文献	CN102591079B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种柱形隔离物的电学上稳定的台阶膜的结构，所述台阶膜可以形成在存储电容器的区域中而不增加台阶的数目。本发明的液晶显示设备还包括：在所有像素中，在存储电容器形成部分内，由半导体层形成的具有相同面积的台阶膜。像素包括以下类型：柱形隔离物设置在与台阶膜形成部分相抵靠的位置的类型，以及柱形隔离物设置在与台阶膜形成部分远离的位置的类型。

