

(12) 发明专利申请

(10) 申请公布号 CN 10245553 A

(43) 申请公布日 2012. 05. 16

(21) 申请号 201010523135. 8

(22) 申请日 2010. 10. 22

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 孙阳 黄应龙 吕敬

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

H01L 27/12(2006. 01)

H01L 21/77(2006. 01)

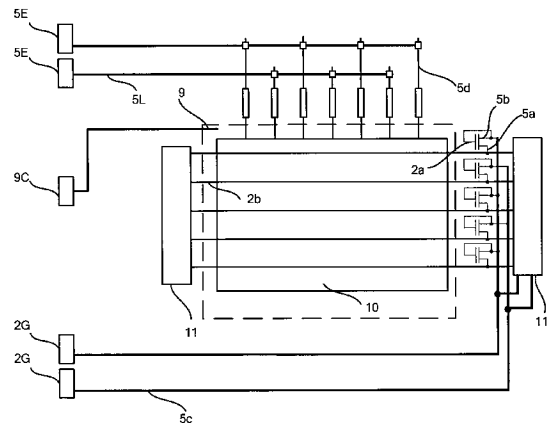
权利要求书 2 页 说明书 7 页 附图 10 页

(54) 发明名称

TFT-LCD、阵列基板及其制造方法

(57) 摘要

本发明提供一种 TFT-LCD、阵列基板及其制造方法，其中阵列基板包括栅线、栅线测试线、栅线测试端子和 GOA 电路，所述 GOA 电路与所述栅线连接，其特征在于，还包括多个测试 TFT，每个测试 TFT 的栅极和漏极与所述栅线测试线连接，各个测试 TFT 的漏极分别与一条栅线连接；所述栅线测试端子与所述栅线测试线连接。本发明提供的液晶显示器阵列基板及其制造方法，通过测试 TFT 将栅线与栅线测试线连接，测试 TFT 的栅极和漏极分别与栅线测试线连接，测试 TFT 的源极与栅线连接，只需要通过栅线测试端子输入所需的测试信号即可，无需复杂的控制信号，节省了测试成本。



1. 一种 TFT-LCD 阵列基板,包括栅线、栅线测试线、栅线测试端子和 GOA 电路,所述 GOA 电路与所述栅线连接,其特征在于,还包括多个测试 TFT,每个测试 TFT 的栅极和漏极与所述栅线测试线连接,各个测试 TFT 的漏极分别与一条栅线连接;所述栅线测试端子与所述栅线测试线连接。

2. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 设置在所述 GOA 电路和栅线之间。

3. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 的栅极通过第一连接电极与所述栅线测试线连接。

4. 根据权利要求 3 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 的栅极上方形成有第一连接过孔,所述栅线测试线上方形成有第二连接过孔,所述第一连接电极分别通过所述第一连接过孔和第二连接过孔将所述测试 TFT 的栅极与所述栅线测试线连接。

5. 根据权利要求 4 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 的漏极与所述栅线测试线同层设置。

6. 根据权利要求 5 所述的 TFT-LCD 阵列基板,其特征在于,所述第一连接电极与显示区域的 TFT 的像素电极同层设置。

7. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 的源极通过第二连接电极与所述栅线连接。

8. 根据权利要求 7 所述的 TFT-LCD 阵列基板,其特征在于,所述测试 TFT 的源极上方形成有第三连接过孔,所述栅线上方形成有第四连接过孔,所述第二连接电极分别通过所述第三连接过孔和所述第四连接过孔将所述测试 TFT 的源极与所述栅线连接。

9. 根据权利要求 8 所述的 TFT-LCD 阵列基板,其特征在于,所述第二连接电极与显示区域的 TFT 的像素电极同层设置。

10. 根据权利要求 1-9 中任一权利要求所述的 TFT-LCD 阵列基板,其特征在于,所述栅线测试端子数目为两个;第奇数条栅线与所述其中一个栅线测试端子连接,第偶数条栅线与另一个栅线测试端子连接。

11. 一种 TFT-LCD,其特征在于,包括如权利要求 1-10 中任一权利要求所述的 TFT-LCD 阵列基板,所述栅线测试线与 GOA 电路中的第一端子连接,所述第一端子用于输出使所述测试 TFT 保持截止的信号。

12. 根据权利要求 11 所述的 TFT-LCD,其特征在于,所述第一端子为 GOA 电路的接地端。

13. 一种如权利要求 1-10 中任一权利要求所述的 TFT-LCD 阵列基板的制造方法,其特征在于,包括:

步骤 11,在阵列基板上形成栅线和测试 TFT 的栅极;

步骤 12,在所述阵列基板上形成所述测试 TFT 的有源层、源极、漏极和沟道,并形成栅线测试线和栅线测试端子,所述测试 TFT 的漏极和栅极与所述栅线测试线连接,所述测试 TFT 的源极与所述栅线连接,所述栅线测试端子与所述栅线测试线连接。

14. 根据权利要求 13 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述步骤 12 包括:

步骤 121,在阵列基板上形成测试 TFT 的有源层、源极、漏极和沟道,并形成栅线测试线

和栅线测试端子,所述栅线测试端子与所述栅线测试线连接;

步骤 122,在阵列基板上形成钝化薄膜,通过构图工艺,在栅线上方形成第一连接过孔,在栅线测试线上方形成第二连接过孔,在测试 TFT 的源极上方形成第三连接过孔,在栅线上方形成第四连接过孔;

步骤 123,在阵列基板上形成透明导电薄膜,通过构图工艺,形成第一连接电极和第二连接电极,第一连接电极分别通过第一连接过孔和第二连接过孔将测试 TFT 的栅极与栅线测试线连接,第二连接电极分别通过第三连接过孔和第四连接过孔将测试 TFT 的源极与栅线连接。

15. 根据权利要求 14 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述步骤 121 包括:

步骤 121a,在阵列基板上形成栅绝缘层薄膜、半导体薄膜、掺杂半导体薄膜和源漏金属薄膜,在源漏金属薄膜上涂覆光刻胶;

步骤 121b,对光刻胶进行曝光,测试 TFT 的源极和漏极的图形、栅线测试线的图形以及栅线测试端子的图形,对应于光刻胶完全保留区域;测试 TFT 的沟道的图形对应于光刻胶半保留区域;不需要保留源漏金属薄膜的其他区域对应于光刻胶完全去除区域;

步骤 121c,去掉光刻胶完全去除区域的半导体薄膜、掺杂半导体薄膜和源漏金属薄膜

步骤 121d,进行光刻胶灰化,去除测试 TFT 的沟道处的光刻胶,去除沟道处的掺杂半导体薄膜,形成测试 TFT 的源极、漏极、沟道和有源层,并形成栅线测试线和栅线测试端子,栅线测试端子与栅线测试线连接,漏极与栅线测试线连接。

16. 根据权利要求 13-15 中任一权利要求所述的 TFT-LCD 阵列基板的制造方法,其特征在于,在步骤 11 中形成所述测试 TFT 的栅极的同时,还形成显示区域的 TFT 的栅极。

17. 根据权利要求 13-15 中任一权利要求所述的 TFT-LCD 阵列基板的制造方法,其特征在于,在步骤 12 中形成所述测试 TFT 的有源层、源极、漏极和沟道的同时,还形成显示区域的 TFT 的有源层、源极、漏极和沟道。

18. 根据权利要求 14 或 15 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,在形成第一连接电极和第二连接电极的同时,还形成显示区域的 TFT 的像素电极。

TFT-LCD、阵列基板及其制造方法

技术领域

[0001] 本发明实施例涉及液晶显示器技术领域,尤其涉及一种薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display,简称 TFT-LCD)、阵列基板及其制造方法。

背景技术

[0002] TFT-LCD 包括阵列基板和彩膜基板,阵列基板和彩膜基板分别形成在两张大尺寸的玻璃基板上,并且是对应形成在每张玻璃基板的液晶面板区域,一块玻璃基板包括多个液晶面板区域,玻璃基板上液晶面板区域之间的区域通常称为空白区域。将阵列基板和彩膜基板对盒后中间填充液晶,再经过切割等后续的加工处理,便可形成 TFT-LCD 成品。在阵列基板和彩膜基板进行对盒之前,需要对阵列基板进行测试,测试通过的阵列基板可以进入对盒的工艺,测试没有通过的阵列基板则需要进行检修。

[0003] 为了对阵列基板进行测试,通常阵列基板上形成有各种测试线。如图 1 所示为现有技术中 TFT-LCD 阵列基板的结构示意图,包括栅线 2b、数据线 5d 和公共电极线 9,栅线 2b 与显示区域 10 内的薄膜晶体管的栅极连接,数据线 5d 与显示区域 10 内的薄膜晶体管的源极连接。为了测试栅线 2b、数据线 5d 和公共电极线 9,还设有栅线测试端子 2G、公共电极线测试端子 9C 和数据线测试端子 5E。栅线测试端子 2G 可以包括多个,各个栅线测试端子 2G 分别与一条栅线测试线 5c 连接,各条栅线测试线 5c 分别与一部分栅线 2b 连接。数据线测试端子 5E 也可以包括多个,各个数据线测试端子 5E 分别与一条数据线测试线 5L 连接,各条数据线测试线 5L 分别与一部分数据线连接。其中,各测试端子形成在玻璃基板的空白区域,经过对盒、切割工序后,液晶面板仅包括图中虚线所示区域,形成有测试端子和部分数据线、栅线、公共电极线引出端的空白区域则被切割掉。

[0004] 目前,在一些液晶显示器中,将栅线驱动电路做到了阵列基板上,这种栅线驱动电路称为 GOA(Gate On Array,简称 GOA) 电路。GOA 电路用于驱动栅线,因此,GOA 电路与各条栅线连接。

[0005] 对于包含有 GOA 电路的 TFT-LCD 阵列基板,可以将测试线与 GOA 电路连接,通过向 GOA 电路中输入控制信号来测试栅线,这样就需要输入较为复杂的控制信号,增加了测试成本。

发明内容

[0006] 本发明提供一种 TFT-LCD、阵列基板及其制造方法,用以解决现有技术中包含有 GOA 电路的阵列基板上的栅线测试输入控制信号复杂,测试成本高的问题。

[0007] 本发明实施例提供一种 TFT-LCD 阵列基板,包括栅线、栅线测试线、栅线测试端子和 GOA 电路,所述 GOA 电路与所述栅线连接,还包括多个测试 TFT,每个测试 TFT 的栅极和漏极与所述栅线测试线连接,各个测试 TFT 的漏极分别与一条栅线连接;所述栅线测试端子与所述栅线测试线连接。

[0008] 本发明还提供了一种 TFT-LCD,包括如前所述的 TFT-LCD 阵列基板,其中栅线测试线与 GOA 电路中的第一端子连接,所述第一端子用于输出使所述测试 TFT 保持截止的信号。

[0009] 本发明还提供了一种如前所述的 TFT-LCD 阵列基板的制造方法,包括:

[0010] 步骤 11,在阵列基板上形成栅线和测试 TFT 的栅极;

[0011] 步骤 12,在所述阵列基板上形成所述测试 TFT 的有源层、源极、漏极和沟道,并形成栅线测试线和栅线测试端子,所述测试 TFT 的漏极和栅极与所述栅线测试线连接,所述测试 TFT 的源极与所述栅线连接,所述栅线测试端子与所述栅线测试线连接。

[0012] 本发明提供的 TFT-LCD、阵列基板及其制造方法,通过测试 TFT 将栅线与栅线测试线连接,测试 TFT 的栅极和漏极分别与栅线测试线连接,测试 TFT 的栅极与栅线连接,只需要通过栅线测试端子输入所需的测试信号即可,无需复杂的控制信号,节省了测试成本。

附图说明

[0013] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0014] 图 1 所示为现有技术中 TFT-LCD 阵列基板的结构示意图;

[0015] 图 2 所示为本发明 TFT-LCD 阵列基板的结构示意图;

[0016] 图 3a 所示为图 2 中测试 TFT 与栅线以及栅线测试线的连接示意图;

[0017] 图 3b 为图 3a 中 A4-A4 方向的截面图;

[0018] 图 3c 为图 3a 中 B4-B4 方向的截面图;

[0019] 图 3d 为图 3a 中 C4-C4 方向的截面图;

[0020] 图 4a 所示为本发明 TFT-LCD 阵列基板第一次构图工艺后的平面示意图;

[0021] 图 4b 为图 4a 中 A1-A1 方向的截面图;

[0022] 图 4c 为图 4a 中 B1-B1 方向的截面图;

[0023] 图 4d 为图 4a 中 C1-C1 方向的截面图;

[0024] 图 5a 所示为本发明 TFT-LCD 阵列基板第二次构图工艺后的平面示意图;

[0025] 图 5b 为图 5a 中 A2-A2 方向的截面图;

[0026] 图 5c 为图 5a 中 B2-B2 方向的截面图;

[0027] 图 5d 为图 5a 中 C2-C2 方向的截面图;

[0028] 图 6a 所示为本发明 TFT-LCD 阵列基板第三次构图工艺后的平面示意图;

[0029] 图 6b 为图 6a 中 A3-A3 方向的截面图;

[0030] 图 6c 为图 6a 中 B3-B3 方向的截面图;

[0031] 图 6d 为图 6a 中 C3-C3 方向的截面图;

[0032] 图 7 所示为本发明 TFT-LCD 阵列基板的制造方法的流程图。

具体实施方式

[0033] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是

本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 如图 2 所示为本发明 TFT-LCD 阵列基板的结构示意图,包括栅线 2b、栅线测试线 5c、栅线测试端子 2G 和 GOA 电路 11,GOA 电路 11 与各条栅线 2b 连接,还包括多个测试 TFT, n 为栅线条数。每个测试 TFT 的栅极 2a 和漏极 5a 与栅线测试线 5c 连接,各个测试 TFT 的源极 5b 分别与一条栅线 2b 连接;栅线测试端子 2G 与栅线测试线 5c 连接。

[0035] 其中,测试 TFT 设置在 GOA 电路 11 和栅线 2b 之间,即测试 TFT 连接在 GOA 电路 11 和栅线 2b 之间,通常测试 TFT 是位于 GOA 电路 11 与栅线 2b 所在的区域之间的区域。之所以将测试 TFT 的如此设置,是由于测试 TFT 相当于一个开关,栅线测试线 5c 上施加信号就可以驱动测试 TFT 打开,同时向栅线上施加信号;将测试 TFT 设置在 GOA 电路 11 与栅线 2b 之间,就无需通过 GOA 电路来向栅线施加信号,而是可以直接向栅线施加信号。施加到栅线上的信号既可以作为栅线的测试信号又可以作为测试 TFT 的驱动信号。另外,由于施加到栅线上的信号无需经过 GOA 电路,这样可以减小施加的信号的复杂性,降低测试成本。

[0036] 栅线测试线 5c 的条数可以是多个,各个栅线测试线 5c 通过各个测试 TFT 与部分栅线 2b 连接,使得各个栅线 2b 都能被测试,为了便于描述,图 2 中示出了两条栅线测试线 5c。每个栅线测试线 5c 与一个栅线测试端子 2G 连接。

[0037] 较佳地,测试端子可以包括两个,第奇数条栅线与其中一个测试端子连接,第偶数条测试端子与另一个测试端子连接。如果向与第奇数条栅线连接的测试端子施加信号时检测出不良,则可以检测第奇数条栅线,而无需检测第偶数条栅线。如果向与第偶数条栅线连接的测试端子施加信号时检测出不良,则可以检测第偶数条栅线,而无需检测第奇数条栅线。这样,当检测出不良时,可以缩小待检测栅线的范围,提高检测效率。

[0038] 如图 2 所示的阵列基板中,各条栅线测试线通过测试 TFT 与栅线连接。测试 TFT 的栅极和漏极均与栅线测试线连接,当一条栅线测试线上施加电压时,与该栅线测试线连接的测试 TFT 导通,与测试 TFT 连接的栅线上也被施加了电压,从而能够进行栅线的测试。当栅线测试线上没有施加电压时,与该栅线测试线连接的测试 TFT 截止,各条栅线之间互不影响,能够正常工作。

[0039] 如图 2 所示的阵列基板中,在测试完毕之后,玻璃板的空白区域切除掉,各条栅线测试端子被切掉,一条栅线测试线将多个测试 TFT 连接,如果在对盒、切割工序形成液晶盒之后,留在液晶盒内的栅线测试线末端接收到了如干扰信号等电信号,则有可能导致液晶显示器的各条栅线连通,导致无法正常显示。

[0040] 为了避免上述问题,如图 2 所示的阵列基板中,栅线测试线除了与栅线测试端子连接之外,还可以与 GOA 电路中的第一端子连接(图 2 中未示出第一端子),该第一端子可以是一个用于输出使测试 TFT 保持截止的信号的端子。例如,可以是接地端,或者,如果测试 TFT 是 N 型 TFT 的话,第一端子还可以是低电压端。

[0041] 需要说明的是,在图 2 所示的 TFT-LCD 阵列基板的测试阶段,GOA 电路不上电,相当于第一端子上没有输出低电压信号或接地信号,这样,当通过栅线测试端子向测试 TFT 施加测试信号时,第一端子不会影响测试。但是,在成盒后,GOA 电路上电,第一端子输出低电压信号或接地信号,可以使得测试 TFT 在栅线测试端子被切去之后,可靠地保持截止。

[0042] 本发明提供的阵列基板,在测试阶段,在栅线测试线上施加电压,能够使得测试

TFT 导通,进而分别向各个栅线施加电压。在制成成品后,栅线测试线上不再施加电压,各个测试 TFT 截止,各个栅线之间没有连通,互不影响,从而可以正常工作。

[0043] 本发明提供的液晶显示器阵列基板,通过测试 TFT 将栅线与栅线测试线连接,测试 TFT 的栅极和漏极分别与栅线测试线连接,测试 TFT 的栅极与栅线连接,使得在含有 GOA 电路的阵列基板上可以进行栅线的测试,只需要通过栅线测试端子输入所需的测试信号即可,无需复杂的控制信号,节省了测试成本。

[0044] 图 2 中,阵列基板上还形成有数据线 5d 和公共电极线 9,对于数据线 5d 和公共电极线 9 可以采用现有的测试方法进行测试。

[0045] 如图 3a 所示为图 2 中测试 TFT 与栅线以及栅线测试线的连接示意图,图 3b 为图 3a 中 A4-A4 方向的截面图,图 3c 为图 3a 中 B4-B4 方向的截面图,图 3d 为图 3a 中 C4-C4 方向的截面图。

[0046] 图 3a 中主要示出了测试 TFT 的平面结构,测试 TFT 可以和显示区域的 TFT 同时形成。本发明提供的 TFT-LCD 阵列基板中,测试 TFT 的栅极 2a、栅线 2b 和显示区域的 TFT 的栅极形成在基板上 1。测试 TFT 的有源层形成在栅极 2a 上,显示区域的 TFT 的有源层形成在其栅极上,测试 TFT 的有源层可以包括半导体层 4a 和掺杂半导体层 4b,显示区域的 TFT 的有源层也可以包括半导体层和掺杂半导体层。测试 TFT 的源极 5b 和漏极 5a 形成在有源层上,源极 5b 和漏极 5a 之间形成沟道。显示区域的 TFT 的源极和漏极形成在显示区域的有源层上,源极和漏极之间形成沟道。显示区域的 TFT 的源极与数据线连接,漏极通过过孔与像素电极连接。

[0047] 对于测试 TFT 而言,漏极 5a 和栅线测试线 5c 可以是同层设置,即由同一层金属形成,漏极 5a 和栅线测试线 5c 直接连接(如图 3a 所示)。或者,漏极 5a 和栅线测试线 5c 也可以不同层设置,可以通过连接电极和过孔将漏极 5a 和栅线测试线连接。

[0048] 测试 TFT 的栅极 2a 通过第一连接电极 7a 与栅线测试线 5c 连接。由于栅极 2a 和栅线测试线 5c 是设置在不同的金属层,因此需要通过过孔将二者连接。具体地,在栅极 2a 上方形成有第一连接过孔 6a,栅线测试线 5c 上方形成有第二连接过孔 6b,第一连接电极 7a 分别通过第一连接过孔 6a 和第二连接过孔 6b 将测试 TFT 的栅极 2a 与栅线测试线 5c 连接。

[0049] 测试 TFT 的源极 5b 通过第二连接电极 7b 与栅线 2b 连接。由于栅线 2b 和源极 5b 是设置在不同的金属层,因此需要通过过孔将二者连接。具体地,源极 5b 上方形成有第三连接过孔 6c,在栅线 2b 的上方形成有第四连接过孔 6d,第二连接电极 7b 分别通过第三连接过孔 6c 和第四连接过孔 6d 将源极 5b 与栅线 2b 连接。

[0050] 测试 TFT 中第一连接电极 7a 和第二连接电极 7b 可以与显示区域的 TFT 同层设置,即,可以采用同一层透明导电薄膜形成。

[0051] 下面结合具体的例子来说明本发明液晶显示器的制造工艺。在以下说明中,本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀等工艺。

[0052] 如图 4a 所示为本发明 TFT-LCD 阵列基板第一次构图工艺后的平面示意图,图 4b 为图 4a 中 A1-A1 方向的截面图,图 4c 为图 4a 中 B1-B1 方向的截面图,图 4d 为图 4a 中 C1-C1 方向的截面图。采用溅射或热蒸发的方法,在基板 1(如玻璃基板或石英基板)上沉积一层栅金属薄膜。栅金属薄膜可以使用 Cr、W、Ti、Ta、Mo、Al、Cu 等金属及其合金,栅金属薄膜也可以由多层金属薄膜组成。采用普通掩模板,通过第一次构图工艺对栅金属薄膜进

行刻蚀,在基板 1 上形成测试 TFT 的栅极 2a 和栅线 2b 图形。在第一次构图工艺中,同时还可以形成显示区域的 TFT 的栅极。

[0053] 如图 5a 所示为本发明 TFT-LCD 阵列基板第二次构图工艺后的平面示意图,图 5b 为图 5a 中 A2-A2 方向的截面图,图 5c 为图 5a 中 B2-B2 方向的截面图,图 5d 为图 5a 中 C2-C2 方向的截面图。通过等离子体增强化学气相沉积(简称 PECVD)方法连续沉积栅绝缘薄膜,形成栅绝缘层 3。栅绝缘薄膜可以选用氧化物、氮化物或者氧氮化合物,对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体。之后,在形成有栅绝缘薄膜的基板上形成有源层薄膜,有源层薄膜可以包括半导体薄膜和掺杂半导体薄膜。之后,在掺杂半导体薄膜上通过溅射或热蒸发的方法,沉积源漏金属薄膜,源漏金属薄膜可以选用 Cr、W、Ti、Ta、Mo、Al、Cu 等金属及其合金。在沉积完源漏金属薄膜后,通过第二次构图工艺进行刻蚀,形成测试 TFT 的有源层、源极 5b、漏极 5a、栅线测试线 5c、栅线测试端子(图 5a-5d 中没有示出栅线测试端子)以及测试 TFT 的沟道的图形,漏极 5a 与栅线测试线 5c 连接,栅线测试端子与栅线测试线 5c 连接,沟道处的掺杂半导体薄膜被刻蚀掉,半导体层薄膜被部分刻蚀掉。有源层包括半导体层 4a 和掺杂半导体层 4b。在第二次构图工艺中,还可以一并形成显示区域的 TFT 的栅绝缘层、有源层、源极、漏极、沟道以及数据线的图形。

[0054] 第二次构图工艺可以是一个多次刻蚀的工艺,可以采用半色调或灰色调掩模板。

[0055] 具体地,在沉积完源漏金属薄膜后,涂覆光刻胶,然后曝光。测试 TFT 的源极 5b、漏极 5a、栅线测试线 5c 以及栅线测试端子的图形对应于光刻胶完全保留区域,测试 TFT 的沟道处对应于光刻胶半保留区域,其他区域可以对应于光刻胶完全去除区域。需要说明的是,由于在显示区域也需要形成 TFT,显示区域的 TFT 可以与测试 TFT 同步形成,显示区域的源极、漏极和数据线也可以对应于光刻胶完全保留区域,沟道处对应于光刻胶半保留区域,其他的不需要保留源漏金属薄膜的区域可以对应于光刻胶完全去除区域。

[0056] 第一次刻蚀后,去掉光刻胶完全去除区域的半导体薄膜、掺杂半导体薄膜和源漏金属薄膜。

[0057] 进行光刻胶灰化工艺,去除测试 TFT 和显示区域的 TFT 的沟道处的光刻胶。然后通过第二次刻蚀,去除沟道部分的掺杂半导体薄膜,去除部分半导体薄膜,形成测试 TFT 和显示区域的 TFT 的源极和漏极,并且形成栅线测试线、栅线测试端子和数据线的图形。

[0058] 如图 6a 所示为本发明 TFT-LCD 阵列基板第三次构图工艺后的平面示意图,图 6b 为图 6a 中 A3-A3 方向的截面图,图 6c 为图 6a 中 B3-B3 方向的截面图,图 6d 为图 6a 中 C3-C3 方向的截面图。在阵列基板上通过 PECVD 方法沉积钝化层薄膜,钝化层薄膜可采用氧化物、氮化物或者氧氮化合物,对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体。然后采用普通掩模板,通过第三次构图工艺,在栅极 2a 上方的钝化层 6 形成第一连接过孔 6a,在栅线测试线 5c 上方的钝化层 6 形成第三连接过孔 6b,在源极 5b 上方的钝化层 6 形成第三连接过孔 6c,在栅线 2b 上方的钝化层 6 形成第四连接过孔 6d。在第三次沟通工艺中,还可以形成显示区域的 TFT 的漏极对应的过孔。

[0059] 在形成各个过孔之后的基板上,通过溅射或热蒸发的方法,沉积透明导电薄膜,透明导电薄膜可以为氧化铟锡(Indium Tin Oxide,简称 ITO),采用普通掩模板,通过第四次构图工艺形成第一连接电极 7a 和第二连接电极 7b 的图形。第一连接电极 7a 分别通过第一连接过孔 6a 和第二连接过孔 6b 将栅极 2a 与栅线测试线 5c 连接,第二连接电极 7b 分别

通过第三连接过孔 6c 和 6d 将源极 5b 与栅线 2b 连接起来。第四次构图工艺后的平面图和截面图如图 4a、4b、4c 和 4d 所示。在第四次构图工艺中,还可以一并形成显示器区域的 TFT 的像素电极。

[0060] 本发明的 TFT-LCD 阵列基板,不限于前述提及的制造工艺,还可以采用五次构图工艺等其他构图工艺。例如,可以不采用半色调和灰色调掩模板,将测试 TFT 的有源层和源漏极分别通过两次构图工艺形成。具体地,可以在第一次沟通工艺之后,通过第二次构图工艺,采用普通掩模板,形成测试 TFT 的有源层。再沉积源漏金属薄膜,通过第三次沟通工艺,采用普通掩模板,形成测试 TFT 的源极、漏极和沟道,并形成栅线测试线和栅线测试端子。各个过孔以及两个连接电极,分别可以通过另外两次构图工艺形成。本发明的各个实施例中,测试 TFT 的结构不限于前述提及的 TFT 结构,如可以是底栅结构,也可以是顶栅结构。

[0061] 本发明还提供一中 TFT-LCD,该 TFT-LCD 包括如前述各个实施例中所述的 TFT-LCD 阵列基板,其中,栅线测试线与 GOA 电路中的第一端子连接,该第一端子可以是用于输出使测试 TFT 保持截止的信号的端子。例如,该第一端子可以是 GOA 电路的接地端,或者,对于 N 型 TFT 而言,该第一端子可以是低电压端。

[0062] 在前述实施例中提及,在对盒后,栅线测试端子需要被切掉。在对盒后,TFT-LCD 进行正常的显示。由于栅线测试线与测试 TFT 连接,如果栅线测试线不与第一端子连接,则处于悬空状态,容易受到其他信号的干扰,一旦栅线测试线上的信号触发测试 TFT 打开,则会影响显示区域的正常显示。为了避免栅线测试线对显示造成干扰,可以将栅线测试线与第一端子连接,液晶显示器正常工作时,GOA 电路上电,第一端子输出低电压信号或接地信号,使得各个测试 TFT 可靠地保持在低电平,这样各个栅线就不会受到栅线测试线上的信号的影响,能够正常工作。

[0063] TFT-LCD 可以采用扭曲向列 (Twisted Nematic,简称 TN) 型,也可以采用边缘场开关 (Fringe Field Switching,简称 FFS) 型等各种类型的液晶显示器。

[0064] 如图 7 所示为本发明 TFT-LCD 阵列基板的制造方法的流程图,包括:

[0065] 步骤 11,在阵列基板上形成栅线和测试 TFT 的栅极。在该步骤中还可以形成显示区域的 TFT 的栅极。在该步骤中可以同时形成显示区域的 TFT 的栅极。

[0066] 步骤 12,在阵列基板上形成测试 TFT 的有源层、源极、漏极和沟道,并形成栅线测试线和栅线测试端子,测试 TFT 的漏极和栅极与栅线测试线连接,测试 TFT 的源极与栅线连接,栅线测试端子与栅线测试线连接。在该步骤中,还可以形成显示区域的 TFT 的有源层、源极、漏极和数据线。

[0067] 其中,步骤 12 具体可以包括:

[0068] 步骤 121,在阵列基板上形成测试 TFT 的有源层、源极、漏极和沟道,并形成栅线测试线和栅线测试端子,栅线测试端子与栅线测试线连接。

[0069] 步骤 122,在阵列基板上形成钝化薄膜,通过构图工艺,在栅线上方形成第一连接过孔,在栅线测试线上方形成第二连接过孔,在测试 TFT 的源极上方形成第三连接过孔,在栅线上方形成第四连接过孔。

[0070] 步骤 123,在阵列基板上形成透明导电薄膜,通过构图工艺,形成第一连接电极和第二连接电极,第一连接电极分别通过第一连接过孔和第二连接过孔将测试 TFT 的栅极与栅线测试线连接,第二连接电极分别通过第三连接过孔和第四连接过孔将测试 TFT 的源极

与栅线连接。

[0071] 其中,步骤 121 可以包括:

[0072] 步骤 121a,在阵列基板上形成栅绝缘层薄膜、半导体薄膜、掺杂半导体薄膜和源漏金属薄膜,在源漏金属薄膜上涂覆光刻胶。

[0073] 步骤 121b,对光刻胶进行曝光,测试 TFT 的源极和漏极的图形,栅线测试线的图形以及栅线测试端子的图形,对应于光刻胶完全保留区域;测试 TFT 的沟道的图形对应于光刻胶半保留区域;其他区域可以对应于光刻胶完全去除区域。

[0074] 步骤 121c,通过刻蚀去掉光刻胶完全去除区域的半导体薄膜、掺杂半导体薄膜和源漏金属薄膜。

[0075] 步骤 121d,进行光刻胶灰化,去除测试 TFT 的沟道处的光刻胶,去除沟道处的掺杂半导体薄膜,形成测试 TFT 的源极、漏极、沟道和有源层,并形成栅线测试线和栅线测试端子,栅线测试端子与栅线测试线连接,漏极与栅线测试线连接。

[0076] 本发明提供的 TFT-LCD 阵列基板的制造方法,可以在形成显示区域的 TFT 的同时,形成测试 TFT,测试 TFT 的栅极和漏极分别与栅线测试线连接,测试 TFT 的栅极与栅线连接,使得在含有 GOA 电路的阵列基板上可以进行栅线的测试,只需要通过栅线测试端子输入所需的测试信号即可,无需复杂的控制信号,节省了测试成本。

[0077] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

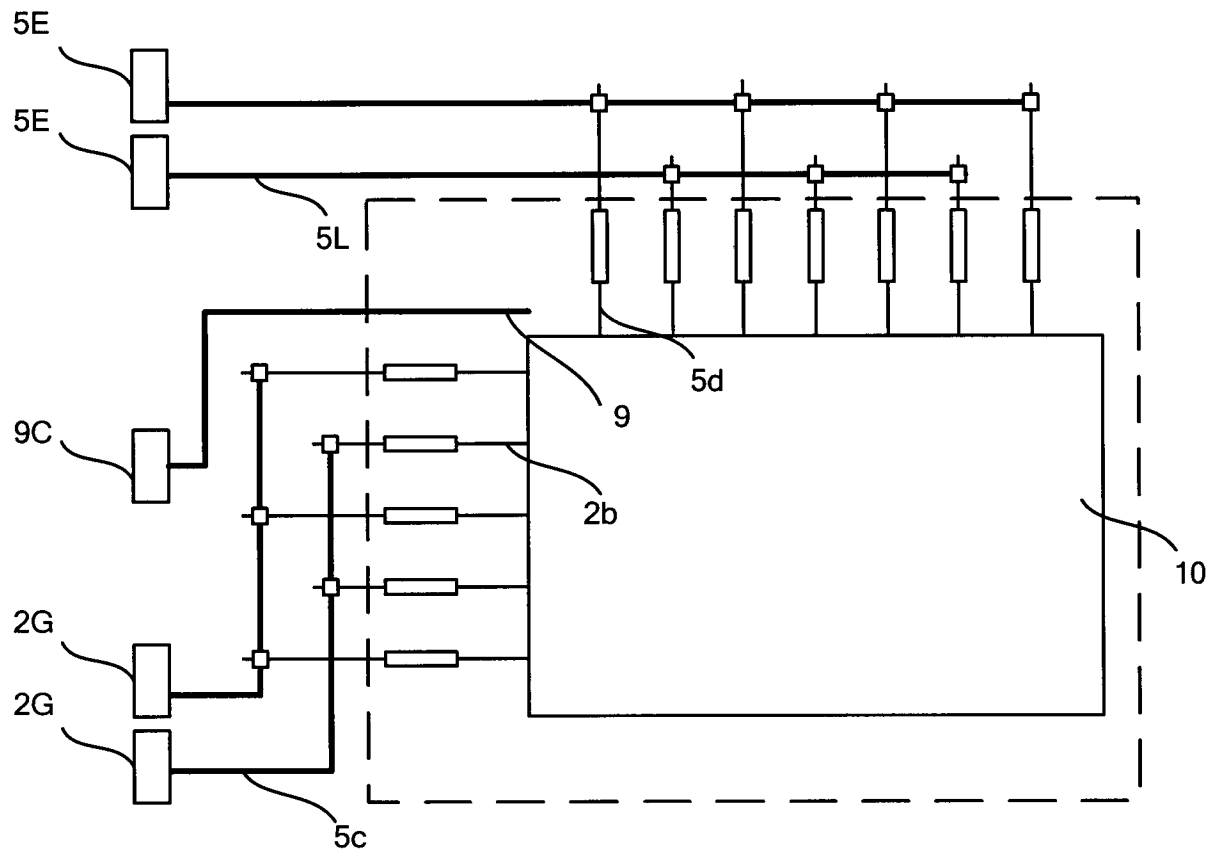


图 1

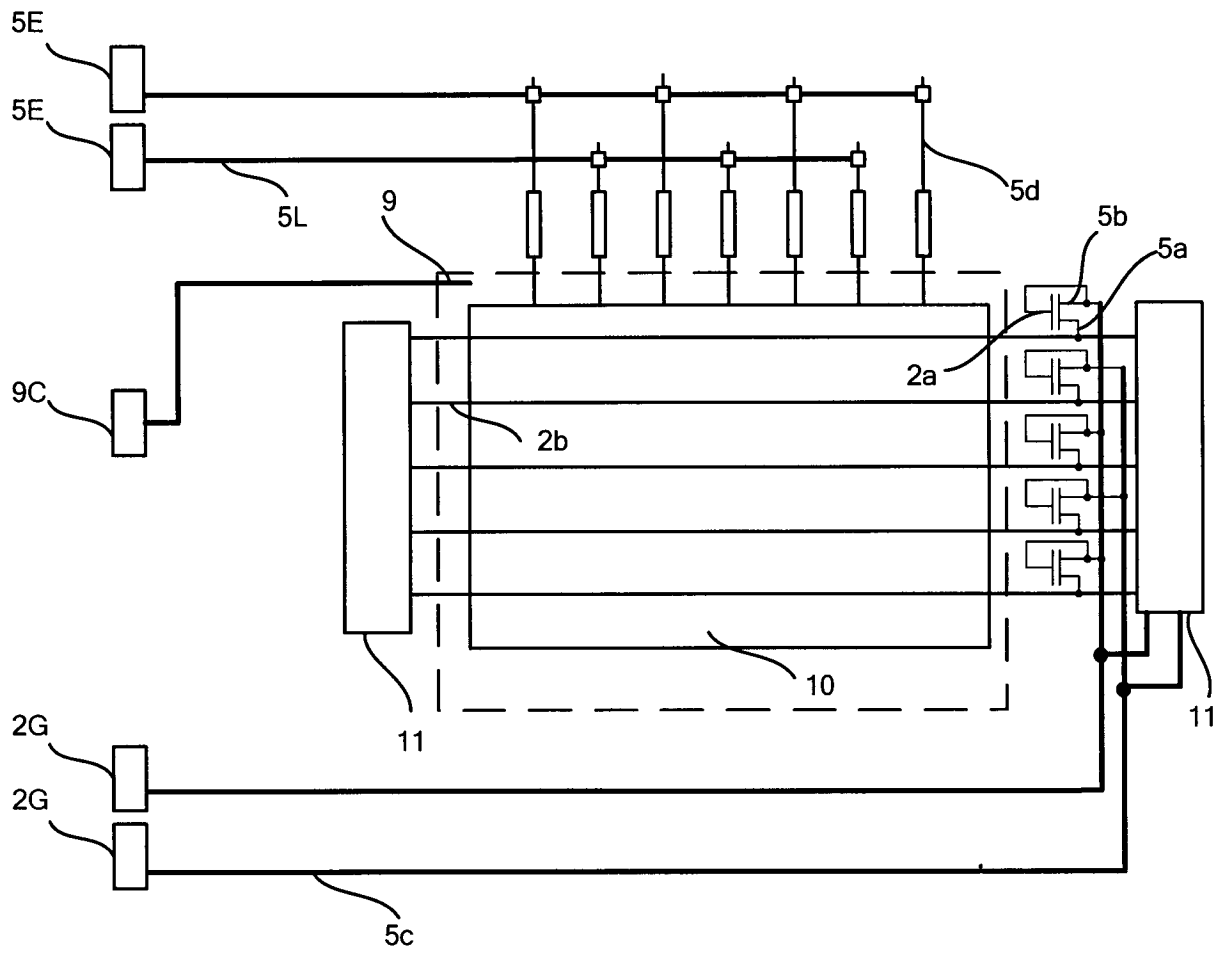


图 2

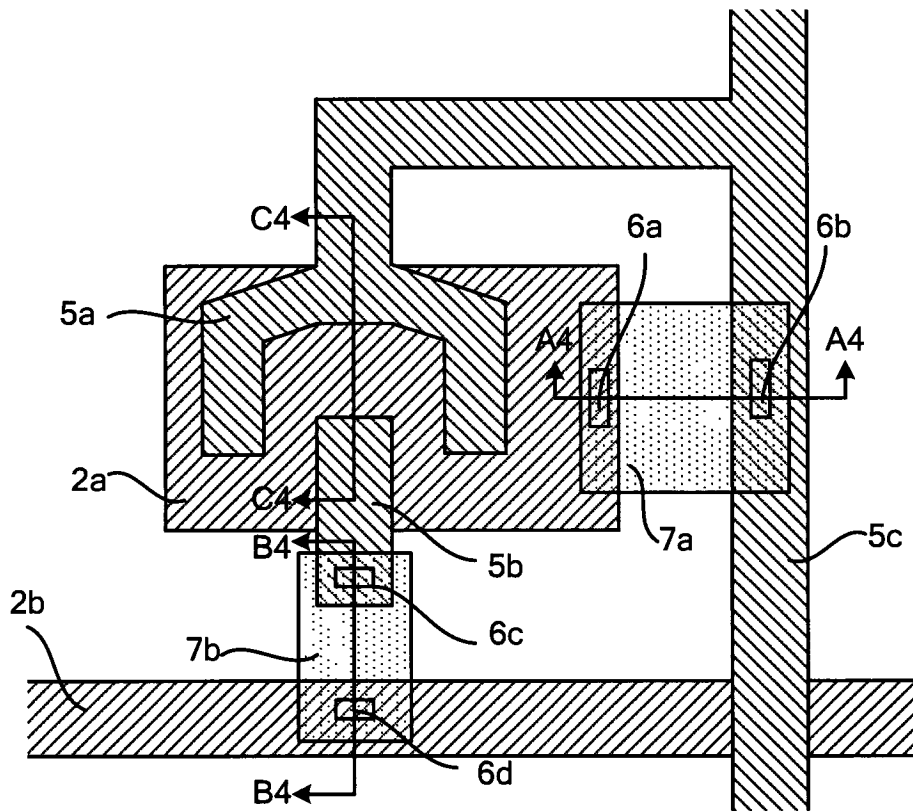


图 3a

A4-A4

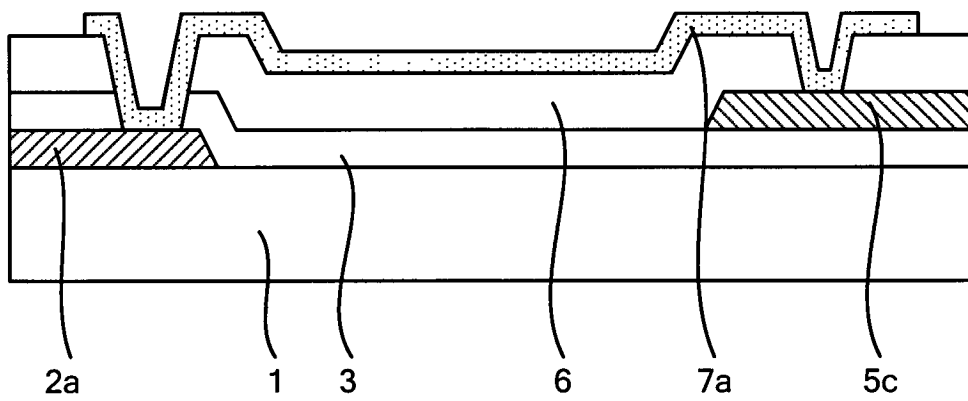


图 3b

B4-B4

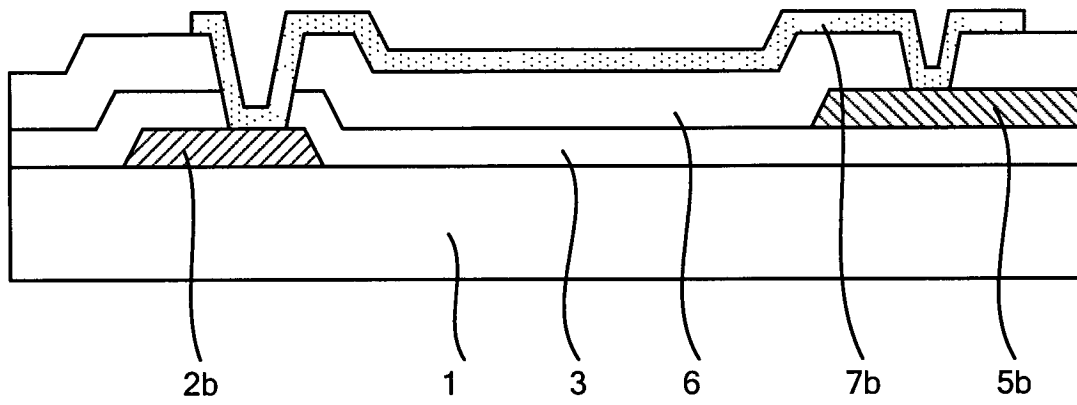


图 3c

C4-C4

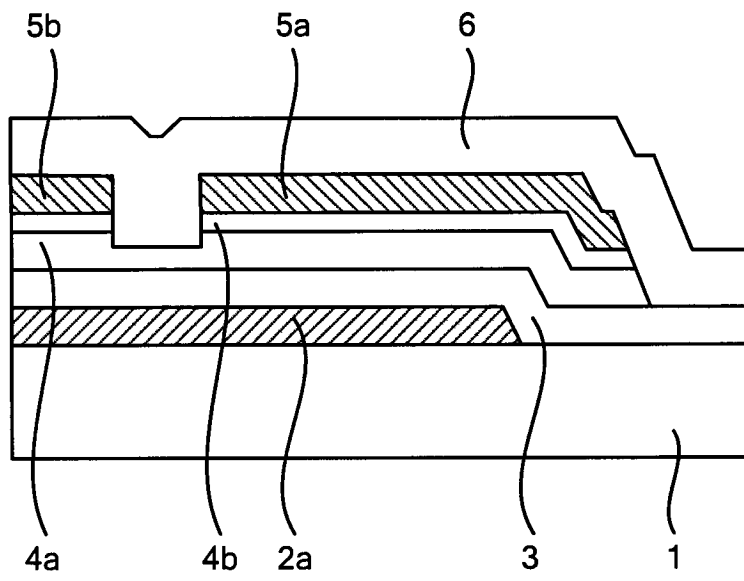


图 3d

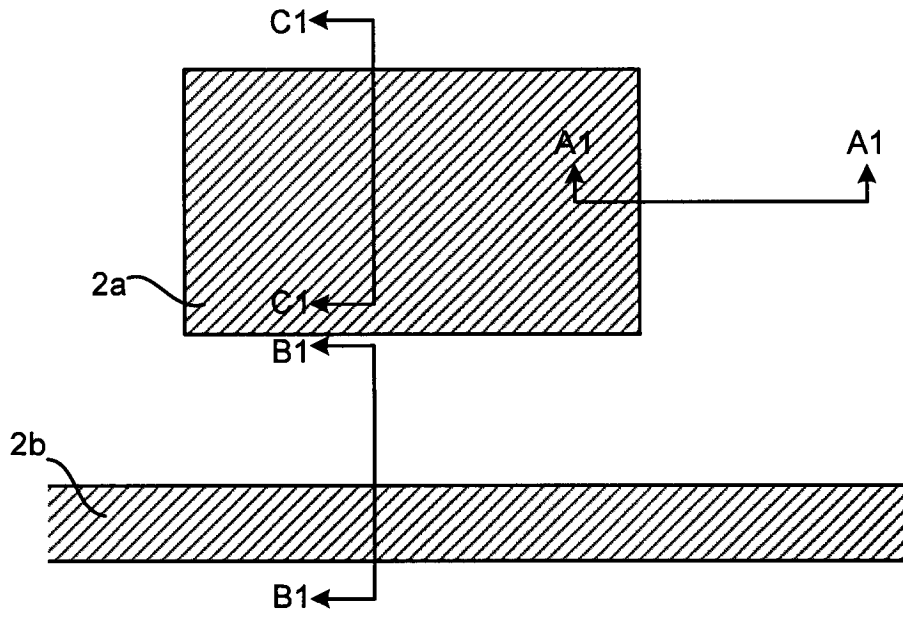


图 4a

A1-A1

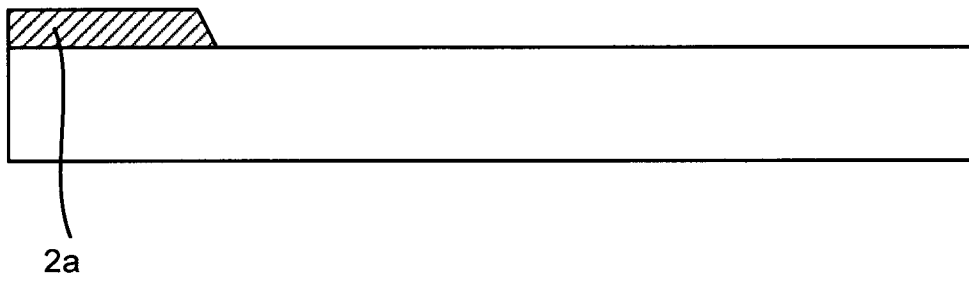


图 4b

B1-B1

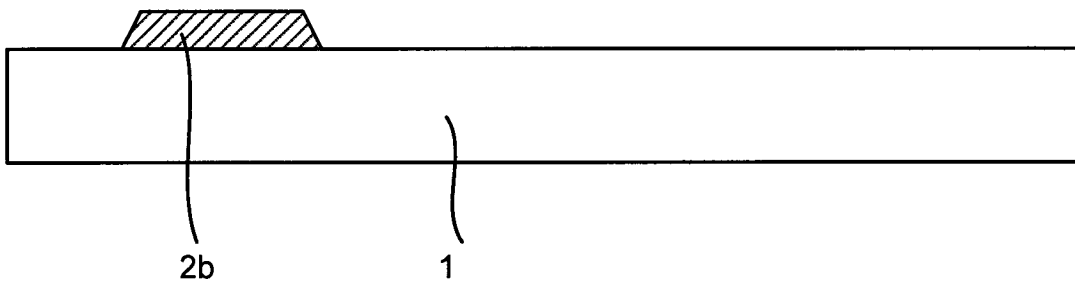


图 4c

C1-C1

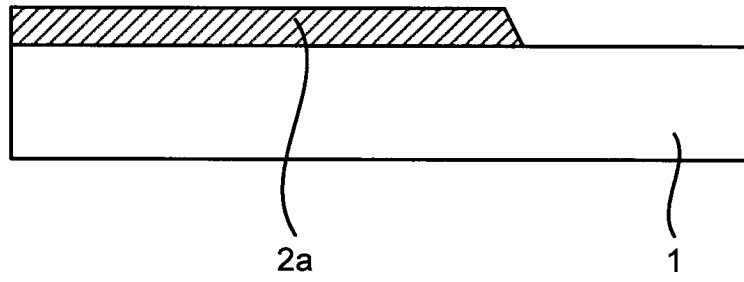


图 4d

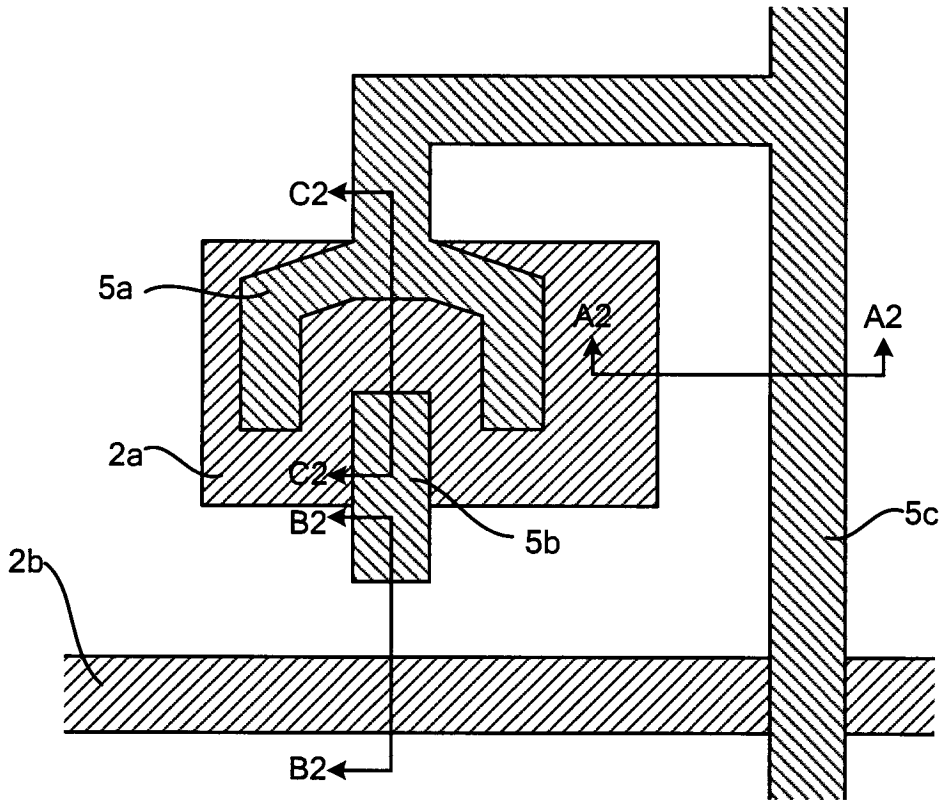


图 5a

A2-A2

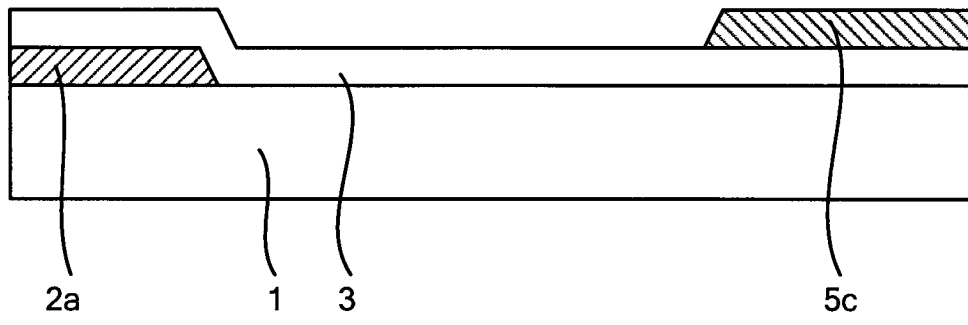


图 5b

B2-B2

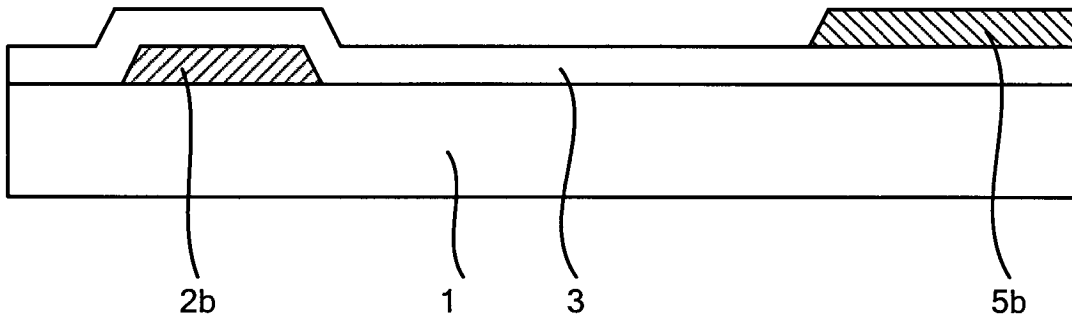


图 5c

C2-C2

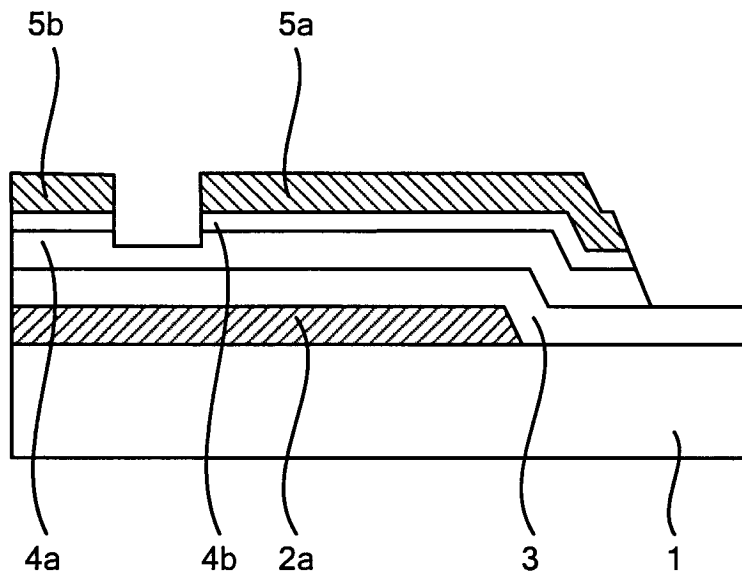


图 5d

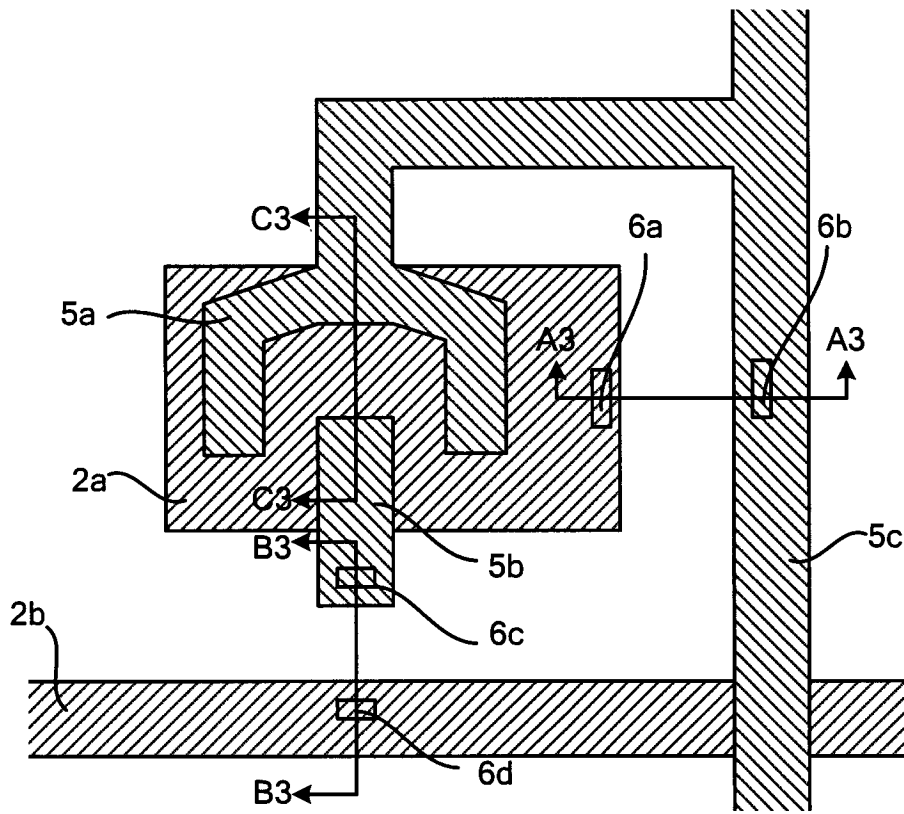


图 6a

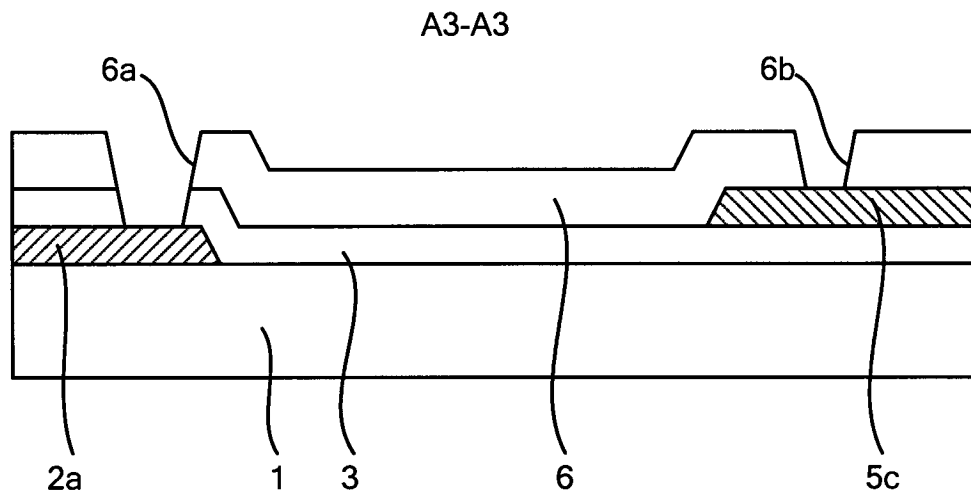


图 6b

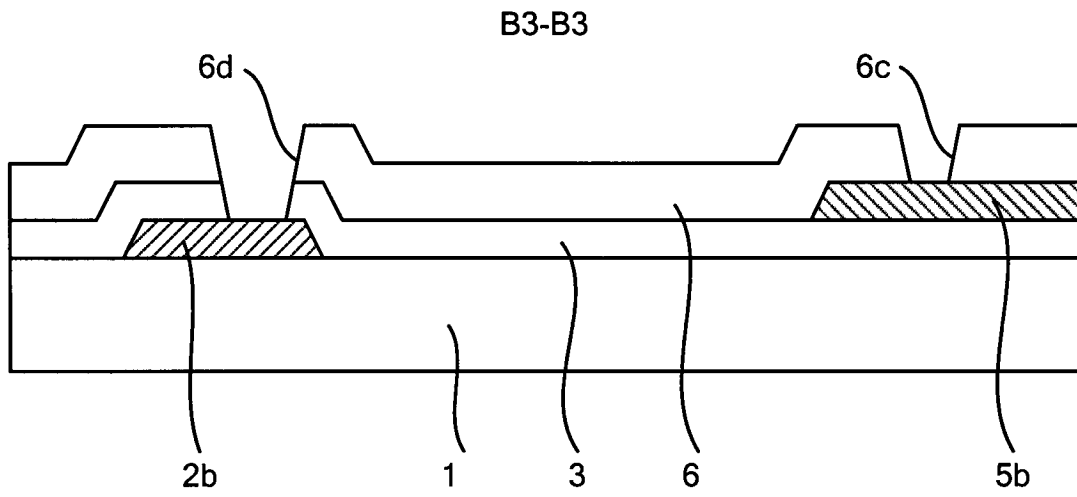


图 6c

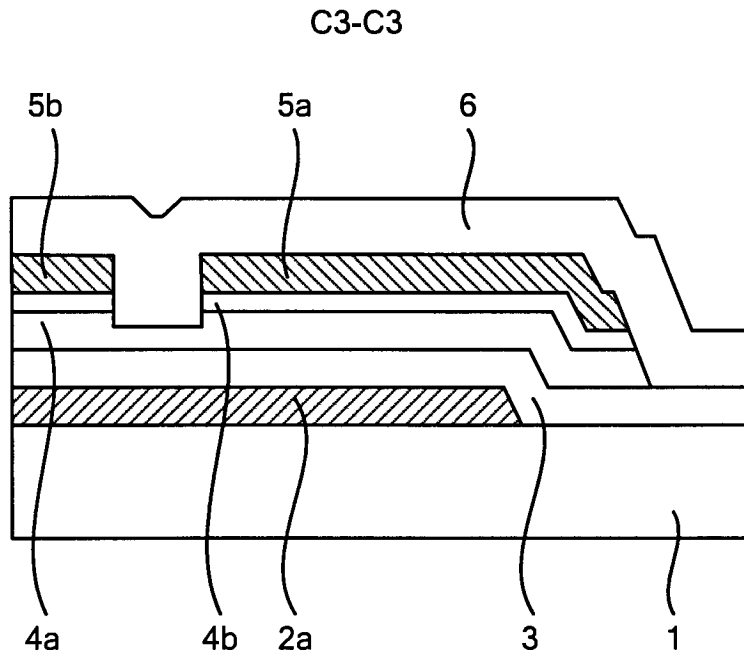


图 6d

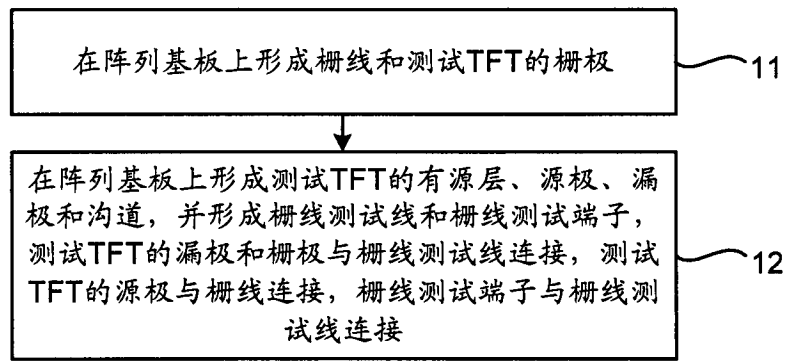


图 7

专利名称(译)	TFT-LCD、阵列基板及其制造方法		
公开(公告)号	CN10245553A	公开(公告)日	2012-05-16
申请号	CN201010523135.8	申请日	2010-10-22
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	孙阳 黄应龙 吕敬		
发明人	孙阳 黄应龙 吕敬		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1333 H01L27/12 H01L21/77		
CPC分类号	G02F2001/136236 G09G3/006 G09G2300/0408 G09G3/3611 H01L27/124 G02F2001/136254 H01L29/41733 G02F2203/69		
代理人(译)	刘芳		
其他公开文献	CN10245553B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种TFT-LCD、阵列基板及其制造方法，其中阵列基板包括栅线、栅线测试线、栅线测试端子和GOA电路，所述GOA电路与所述栅线连接，其特征在于，还包括多个测试TFT，每个测试TFT的栅极和漏极与所述栅线测试线连接，各个测试TFT的漏极分别与一条栅线连接；所述栅线测试端子与所述栅线测试线连接。本发明提供的液晶显示器阵列基板及其制造方法，通过测试TFT将栅线与栅线测试线连接，测试TFT的栅极和漏极分别与栅线测试线连接，测试TFT的源极与栅线连接，只需要通过栅线测试端子输入所需的测试信号即可，无需复杂的控制信号，节省了测试成本。

