



(12) 发明专利申请

(10) 申请公布号 CN 102034439 A

(43) 申请公布日 2011. 04. 27

(21) 申请号 200910093752. 6

(22) 申请日 2009. 09. 28

(71) 申请人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 肖向春 皇甫鲁江 赵海玉
占红明

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G09G 3/36 (2006. 01)

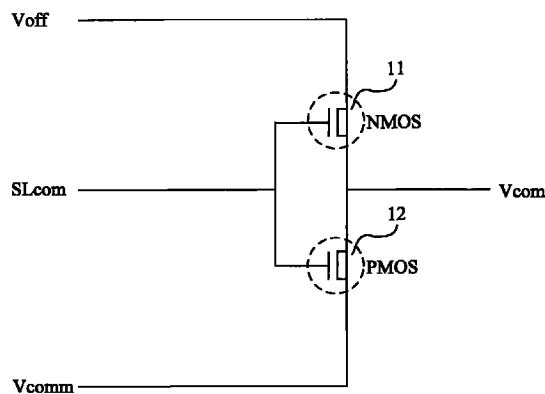
权利要求书 2 页 说明书 11 页 附图 6 页

(54) 发明名称

液晶显示驱动装置

(57) 摘要

本发明涉及一种液晶显示驱动装置,通过在像素区域的像素电极上加单向电压信号,可以有效抑制由于加双向电压时光透率不一致引起的闪烁现象,且由于施加单向电压,可以降低驱动电路的电源功耗以及减少伽马电阻的数量从而降低成本;另外,通过在公共电极或像素电极上产生带有高压脉冲的周期性交流电压信号,一方面可以防止由于在像素电极施加单向电压引起的液晶容易老化的问题,另一方面由于高压脉冲可以保证杂质离子一直处于移动饱和状态,从而能够改善残像的现象。



1. 一种液晶显示驱动装置,包括栅极驱动单元、源极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域,其特征在于,所述源极驱动单元包括:

像素电压驱动电路,用于产生施加于所述像素区域中的像素电极上的单向电压信号;

公共电压驱动电路,用于产生施加于公共电极上的与所述单向电压信号相对应的公共电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转。

2. 根据权利要求1所述的液晶显示驱动装置,其特征在于,所述公共电压驱动电路包括:一N沟道金属氧化层半导体场效应晶体管NMOS管和一P沟道金属氧化层半导体场效应晶体管PMOS管,

所述NMOS管的栅极和所述PMOS管的栅极均与第一控制信号相连接,所述NMOS管的源极与第一低电平信号或第一高电平信号相连接,所述PMOS管的漏极与第一工作控制信号相连接,所述NMOS管的漏极和所述PMOS管的源极连接并输出公共电压信号。

3. 根据权利要求2所述的液晶显示驱动装置,其特征在于,当所述NMOS管的源极与所述第一低电平信号相连接时,所述PMOS管的漏极所连接的所述工作控制信号的电压值为+5V。

4. 根据权利要求2所述的液晶显示驱动装置,其特征在于,当所述NMOS管的源极与所述第一高电平信号相连接时,所述PMOS管的漏极所连接的所述工作控制信号的电压值为0V-0.1V。

5. 根据权利要求1所述的液晶显示驱动装置,其特征在于,所述公共电压驱动电路包括:

第一NMOS管,所述第一NMOS管的源极与第二高电平信号相连接,所述第一NMOS管的栅极与第二控制信号相连接;

第二NMOS管,所述第二NMOS管的源极与第二低电平信号相连接,所述第二NMOS管的栅极与第三控制信号相连接;

第三NMOS管,所述第三NMOS管的源极与第二工作控制信号相连接,所述第三NMOS管的栅极与第三高电平信号相连接,所述第三NMOS管的漏极与所述第一NMOS管的漏极和所述第二NMOS管的漏极相连接并输出第二公共电压信号;

第四NMOS管,所述第四NMOS管的源极与所述第三NMOS管的栅极相连接,所述第四NMOS管的栅极与第三控制信号相连接,所述第四NMOS管的漏极接地;

第五NMOS管,所述第五NMOS管的源极与所述第三NMOS管的栅极相连接,所述第五NMOS管的栅极与第二控制信号相连接,所述第五NMOS管的漏极接地。

6. 一种液晶显示驱动装置,包括栅极驱动单元、源极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域,其特征在于,所述源极驱动单元包括:

像素电压驱动电路,用于产生施加于所述像素区域中的像素电极上的单向电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转;

公共电压驱动电路,用于产生与所述像素电压驱动电路产生的所述单向电压信号相对应的公共电压信号。

7. 根据权利要求6所述的液晶显示驱动装置,其特征在于,所述像素电压驱动电路包

括：

电阻分压电路，所述电阻分压电路包括多个串连连接的伽马电阻以及与各个所述伽马电阻相连接的电容；

多组像素电压输出电路，各组像素电压输出电路分别连接到所述多个串连连接的伽马电阻之间，包括第一 N 沟道金属氧化层半导体场效应晶体管 NMOS 管和第一 P 沟道金属氧化层半导体场效应晶体管 PMOS 管，其中，

所述第一 NMOS 管的栅极和所述第一 PMOS 管的栅极均与第一控制信号相连接，所述第一 NMOS 管的源极与偏置电压信号相连接，所述第一 PMOS 管的漏极连接到对应的串连连接的两个伽马电阻之间，所述第一 NMOS 管的漏极和所述第一 PMOS 管的源极连接并输出像素电压信号。

8. 根据权利要求 7 所述的液晶显示驱动装置，其特征在于，所述偏置电压信号为第一高电平信号、第一低电平信号或高低电平交替信号。

9. 根据权利要求 8 所述的液晶显示驱动装置，其特征在于，所述偏置电压信号为高低电平交替信号时，所述像素电压驱动电路还包括第二 NMOS 管和第二 PMOS 管，

所述第二 NMOS 管的栅极和所述第二 PMOS 管的栅极均与第二控制信号相连接，所述 NMOS 管的源极与第二高电平信号相连接，所述 PMOS 管的漏极与第二低电平信号相连接，所述第二 NMOS 管的漏极和所述第二 PMOS 管的源极连接，并输出所述偏置电压信号。

液晶显示驱动装置

技术领域

[0001] 本发明涉及液晶显示的驱动,特别是一种液晶显示驱动装置,属于液晶显示驱动领域。

背景技术

[0002] 目前,液晶显示器(Liquid Crystal Display,简称LCD)已经成为显示器中最主要的一种显示器。目前LCD上的像素点在显示颜色时,都是采取双向驱动的方式。对于同一灰度的显示,如果在一帧画面里给对应的像素点加正向电压,该正向电压为阵列基板上的像素电极上所加电压与彩膜基板上的公共电极上所加电压的差值,比如+2V,以驱动阵列基板和彩膜基板之间的液晶分子偏转一定角度;而在下一帧(仍显示同一灰度),则加负向电压,比如-2V,以驱动液晶分子向相反的方向偏转同一角度。通过这样交替施加正负加压的方式来显示画面,可以有效防止液晶的老化。

[0003] 但是,由于实际应用中,在对液晶分子施加绝对值相等的正向电压和负向电压时,其向对应的方向偏转的角度并不相同,从而影响液晶层的透光率不同,就会导致采用交替施加正负加压的方式来显示画面时,可能产生画面闪烁的现象。在现有技术中采取了一种交替施加近对称正负电压的方法来抑制闪烁,然而由于交替施加近对称正负电压的方式中的近对称的程度很难在实际应用中予以把握,因此,即使采用了交替施加近对称正负电压的方式,也不能完全抑制画面闪烁的现象。

[0004] 同时,因为相对于公共电极,在像素电极上要施加正向和负向的电压,这就需要可以产生大约两倍于公共电极电压的电源,使得功耗增加。而为了得到正向和负向电压,在印制电路板(Printed Circuit Board,简称PCB)和膜上芯片(Chip On Film,简称COF)上也需要准备两套对应的伽马(Gamma)电阻来形成施加于像素电极上的像素电压,从而占用了PCB和COF上较多的面积,增加了PCB和COF的成本。

[0005] 另外,由于阵列基板和彩膜基板在对盒时,其中注入的液晶中会存在一定的杂质,而杂质离子在驱动液晶分子偏转的电压的作用下,其驻留位置也会发生迁移。当LCD的屏幕上长期显示同一画面时,杂质离子在驱动电压的作用下会迁移到一位置驻留,而在变换显示画面时,由于驻留在某一位置的杂质离子不会快速迁移,因此会引起残像的形成。现有技术主要是通过尽可能减少杂质的含量,同时给像素施加近对称的驱动电压来防止残像的形成,但是,杂质不可能被完全消除,而且杂质离子的驻留对于不同方向的电压的敏感度也不同,所以长期施加不同的近对称电压在不同的像素上,还是会导致杂质离子迁移的不均匀,最后仍然会形成残像。

发明内容

[0006] 本发明的目的是为了解决上述的LCD的显示画面闪烁及残像的问题,提供了一种液晶显示驱动装置,以避免LCD的显示画面闪烁及残像,改善显示画面品质。

[0007] 为了实现上述目的,本发明提供了一种液晶显示驱动装置,包括栅极驱动单元、源

极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域,所述源极驱动单元包括:

[0008] 像素电压驱动电路,用于产生施加于所述像素区域中的像素电极上的单向电压信号;

[0009] 公共电压驱动电路,用于产生施加于公共电极上的与所述单向电压信号相对应的公共电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转。

[0010] 所述公共电压驱动电路包括:一N沟道金属氧化层半导体场效应晶体管 NMOS 管和一P沟道金属氧化层半导体场效应晶体管 PMOS 管,

[0011] 所述 NMOS 管的栅极和所述 PMOS 管的栅极均与第一控制信号相连接,所述 NMOS 管的源极与第一低电平信号或第一高电平信号相连接,所述 PMOS 管的漏极与第一工作控制信号相连接,所述 NMOS 管的漏极和所述 PMOS 管的源极连接并输出公共电压信号。当所述 NMOS 管的源极与所述第一低电平信号相连接时,所述 PMOS 管的漏极所连接的所述工作控制信号的电压值为 +5V。当所述 NMOS 管的源极与所述第一高电平信号相连接时,所述 PMOS 管的漏极所连接的所述工作控制信号的电压值为 0V-0.1V。

[0012] 所述公共电压驱动电路包括:

[0013] 第一 NMOS 管,所述第一 NMOS 管的源极与第二高电平信号相连接,所述第一 NMOS 管的栅极与第二控制信号相连接;

[0014] 第二 NMOS 管,所述第二 NMOS 管的源极与第二低电平信号相连接,所述第二 NMOS 管的栅极与第三控制信号相连接;

[0015] 第三 NMOS 管,所述第三 NMOS 管的源极与第二工作控制信号相连接,所述第三 NMOS 管的栅极与第三高电平信号相连接,所述第三 NMOS 管的漏极与所述第一 NMOS 管的漏极和所述第二 NMOS 管的漏极相连接并输出第二公共电压信号;

[0016] 第四 NMOS 管,所述第四 NMOS 管的源极与所述第三 NMOS 管的栅极相连接,所述第四 NMOS 管的栅极与第三控制信号相连接,所述第四 NMOS 管的漏极接地;

[0017] 第五 NMOS 管,所述第五 NMOS 管的源极与所述第三 NMOS 管的栅极相连接,所述第五 NMOS 管的栅极与第二控制信号相连接,所述第五 NMOS 管的漏极接地。

[0018] 为了实现上述目的,本发明还提供了一种液晶显示驱动装置,包括栅极驱动单元、源极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域,所述源极驱动单元包括:

[0019] 像素电压驱动电路,用于产生施加于所述像素区域中的像素电极上的单向电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转;

[0020] 公共电压驱动电路,用于产生与所述像素电压驱动电路产生的所述单向电压信号相对应的公共电压信号。

[0021] 所述像素电压驱动电路包括:

[0022] 电阻分压电路,所述电阻分压电路包括多个串连连接的伽马电阻以及与各个所述伽马电阻相连接的电容;

[0023] 多组像素电压输出电路,各组像素电压输出电路分别连接到所述多个串连连接的

伽马电阻之间,包括第一 N 沟道金属氧化层半导体场效应晶体管 NMOS 管和第一 P 沟道金属氧化层半导体场效应晶体管 PMOS 管,其中,

[0024] 所述第一 NMOS 管的栅极和所述第一 PMOS 管的栅极均与第一控制信号相连接,所述第一 NMOS 管的源极与偏置电压信号相连接,所述第一 PMOS 管的漏极连接到对应的串连连接的两个伽马电阻之间,所述第一 NMOS 管的漏极和所述第一 PMOS 管的源极连接并输出像素电压信号。

[0025] 所述偏置电压信号为第一高电平信号、第一低电平信号或高低电平交替信号。

[0026] 所述偏置电压信号为高低电平交替信号时,所述像素电压驱动电路还包括第二 NMOS 管和第二 PMOS 管,所述第二 NMOS 管的栅极和所述第二 PMOS 管的栅极均与第二控制信号相连接,所述 NMOS 管的源极与第二高电平信号相连接,所述 PMOS 管的漏极与第二低电平信号相连接,所述第二 NMOS 管的漏极和所述第二 PMOS 管的源极连接,并输出所述偏置电压信号。

[0027] 由以上技术方案可知,本发明提供的液晶显示驱动装置,通过在像素区域的像素电极上加单向电压信号,可以有效抑制由于加双向电压时光透率不一致引起的闪烁现象,且由于施加单向电压,可以降低驱动电路的电源功耗以及减少伽马电阻的数量从而降低成本;另外,通过在公共电极或像素电极上产生带有高压脉冲的周期性交流电压信号,一方面可以防止由于在像素电极施加单向电压引起的液晶容易老化的问题,另一方面由于高压脉冲可以保证杂质离子一直处于饱和状态,从而能够改善残像的现象。

[0028] 下面通过具体实施例并结合附图对本发明做进一步的详细描述。

附图说明

[0029] 图 1A 为本发明 N 沟道 MOS 管的示意图;

[0030] 图 1B 为本发明 P 沟道 MOS 管的示意图;

[0031] 图 2 为本发明液晶显示驱动装置第一实施例的结构示意图;

[0032] 图 3 为图 2 所示的公共电压驱动电路的时序流程图;

[0033] 图 4 为本发明液晶显示驱动装置第二实施例的结构示意图;

[0034] 图 5 为图 4 所示的公共电压驱动电路的时序流程图;

[0035] 图 6 为本发明液晶显示驱动装置第三实施例的结构示意图;

[0036] 图 7 为图 6 所示的公共电压驱动电路的时序流程图;

[0037] 图 8 为本发明液晶显示驱动装置第四实施例的结构示意图;

[0038] 图 9 为图 8 所示的像素电压驱动电路的时序流程图;

[0039] 图 10 为图 8 所示的像素电压驱动电路的另一时序流程图;

[0040] 图 11 为本发明液晶显示驱动装置第五实施例的结构示意图;

[0041] 图 12 为图 11 所示的像素电压驱动电路与图 8 所示相结合后的时序流程图。

具体实施方式

[0042] 本发明实施例提供了一种液晶显示驱动装置,包括栅极驱动单元、源极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域。其中,该液晶显示驱动装置中的所述源极驱动单元中包括像素电压驱动电路和公共电压驱动电路。所述像素电压驱动电路用于

产生施加于所述像素区域中的像素电极上的单向电压信号。所述公共电压驱动电路用于产生施加于公共电极上的与所述单向电压信号相对应的公共电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转。在像素区域的像素电极加单向电压信号,由于在像素电极和公共电极间所加电场是始终使液晶分子单向偏转以透光的电场,因此,可以有效抑制由于加双向电压时光透过率不一致所引起的闪烁现象,且由于施加单向电压,可以降低驱动电路的电源的功耗,还可以减少伽马电阻从而降低成本。在公共电极产生带有高压脉冲的周期性交流电压信号,一方面可以使液晶分子反方向偏转以防止由于在像素电极施加单向电压时液晶分子总是朝一个方向偏转所引起的液晶容易老化的问题;另一方面由于高压脉冲可以使液晶分子中的杂质离子的移动达到饱和,而在正常显示的时候,加在液晶分子上的电压远小于高压脉冲信号,因此杂质离子移动缓慢,这样,通过周期性的施加该偏置电压,可以保证杂质离子一直处于饱和状态,不能移动,从而能够有效地改善残像的现象。

[0043] 在介绍本发明的液晶显示驱动装置的具体实施方式前,首先对金属氧化层半导体场效应晶体管(Metal-Oxide-Semiconductor Field-Effect Transistor,简称MOS管)的三个电极的极性进行说明。图1A为本发明N沟道MOS管的示意图,如图1A所示,规定G电极为栅极,S电极为源级,D电极为漏极;图1B为本发明P沟道MOS管的示意图,如图1B所示,同样规定G电极为栅极,S电极为源级,D电极为漏极。本领域技术人员可知,N沟道MOS管(简称NMOS管)和P沟道MOS管(PMOS管)各自的源极和漏极的位置是可以互换规定的。本发明下文中提到的NMOS管和PMOS管的极性均为如图1A和图1B中规定,不再对其极性作附图标记。

[0044] 图2为本发明液晶显示驱动装置第一实施例的结构示意图,如图2所示,该液晶显示驱动装置中的源极驱动单元包括的所述公共电压驱动电路包括:一NMOS管11和一PMOS管12,其中,图2中所示的NMOS管11和PMOS管12分别为图1A和图1B的简化示意图。所述NMOS管11的栅极和所述PMOS管12的栅极均与第一控制信号SLcom相连接,所述NMOS管11的源极与第一低电平信号Voff相连接,所述PMOS管12的漏极与工作控制信号Vcomm相连接,所述NMOS管11的漏极和所述PMOS管12的源极相连接并输出公共电压信号Vcom,其中Vcomm的电压值可以为+5V,Voff的电压值可以为-5V。该公共电压驱动电路输出的施加于公共电极上的正常工作电压为Vcomm,通过第一控制信号SLcom的控制,也可以产生带有高压脉冲的周期性交流电压信号。

[0045] 在本实施例中,该液晶显示驱动装置中的源极驱动单元包括的像素电压驱动电路产生的加在像素区域内的像素电极上的电压为一单向电压,该单向电压的值域可以为0-5V,该像素电极上的电压与公共电极上的电压的压差使液晶分子发生一定角度的偏转以显示所需色彩。在液晶领域,依靠伽马电阻分压的形式来产生施加在像素电极上的不同的电压值,以依靠像素电极和公共电极之间不同的电压差来产生不同的显示色彩,是本领域技术人员所公知的。

[0046] 图3为图2所示的公共电压驱动电路的时序流程图。如图3和图2所示,当第一控制信号SLcom为低电平时,PMOS管12导通,该PMOS管12的源极输出的公共电压信号Vcom为Vcomm,即 $V_{com} = +5V$ 。此时,以在每一帧显示相同灰阶,即在同一像素电极上所加像素电压相同为例,假设像素电极上的单向电压信号为+2V,则正常工作状态时压差为像素

电压信号 (+2V) 减去公共电压信号 (+5V), 即压差为 -3V。此时液晶分子朝某一方向偏转一定角度, 显示相应的色彩。而当第一控制信号 SLcom 为高电平时, NMOS 管 11 导通, 该 NMOS 管 11 的漏极输出的公共电压信号 Vcom 为第一低电平信号 Voff, 即 $V_{com} = -5V$, 此时压差为 $+2V - (-5V)$, 即为 7V, 相当于对像素施加大于平时工作压差的相反的强偏置电压。一方面可以使液晶分子朝与正常显示时相反的方向强偏置, 相当于在正常显示的过程中插入一帧短时的全白或全黑画面, 可以防止液晶的老化以及改善残像的现象。另一方面, 这样可以使液晶层中包括的全部杂质离子的移动达到饱和, 从而在一定时间的正常显示中可以不再发生移动; 通过第一控制信号 SLcom 周期性的变化, 可以对公共电极施加周期性的强偏置电压, 这样可以保证杂质离子的移动一直处于饱和状态, 从而进一步地改善残像的现象。该第一控制信号 SLcom 的频率和脉冲宽度可以随意设定, 只要可以实现上述效果即可, 在本发明实施例中可以优选脉冲宽度为 0.1 ~ 10ms, 周期为脉冲宽度 + 显示一帧周期。

[0047] 本实施例提供的液晶显示驱动装置, 可以从如下两个方面改善液晶显示的品质。

[0048] 一方面, 通过在像素区域的像素电极上加单向电压信号, 只需要考虑一种情况下液晶分子扭曲的情况, 对液晶本身的要求和对偏光片的要求都有所降低, 从而解决双向加近对称电压时, 由于液晶分子的双向偏转所产生的画面闪烁的现象; 同时将液晶显示器的公共电极电压从固定的直流电压变为带有高压脉冲的周期性交流电压, 使得全部液晶像素在公共电压的高压脉冲施加期间, 使得液晶分子彻底扭转 (例如对于白屏模式, 形成黑屏显示), 进而改善因视觉残留形成的拖影和残像的出现; 且在单向加压的情况下, 液晶驱动的动态范围大约减少一半, 显示功耗将会降低, 另外, COF 中的伽马电阻也可以减少一半, 能够使芯片的制造成本也得到降低, 由此, 芯片内的伽马电阻可以直接按照透过率 - 电压曲线 (Transmission-Voltage, 简称 VT 曲线) 的要求设计。

[0049] 另一方面, 对于液晶显示本身的残像问题, 是由液晶中的杂质离子长时间在近对称的电压驱动之下, 位置发生迁移而形成驻留, 从而产生一个偏置电场, 影响液晶的扭曲, 造成残像现象的出现。本发明提供的液晶显示驱动装置, 可以通过施加强偏置电压, 这样可以使液晶层中包括的全部杂质离子的移动达到饱和, 从而在一定时间的正常显示中可以不再发生移动; 通过对公共电极施加周期性的强偏置电压, 这样可以保证杂质离子的移动一直处于饱和状态, 从而进一步地改善液晶显示本身的残像的现象。在杂质离子的移动达到饱和前后, 由于 VT 曲线会发生一定的偏移, 此时通过调节正常工作时的公共电压信号 Vcom 的值, 可以抵消杂质达到饱和状态时所处位置形成的电场的影响。另外, 在公共电极上施加与正常显示电压反向的强偏置电压, 还可以有效的防止正常工作时由于施加单向电压信号所带来的液晶老化的问题。

[0050] 图 4 为本发明液晶显示驱动装置第二实施例的结构示意图。如图 4 所示, 该液晶显示驱动装置中的源极驱动单元包括的所述公共电压驱动电路包括: 一 NMOS 管 21 和一 PMOS 管 22, 其中, 图 4 中所示的 NMOS 管 21 和 PMOS 管 22 分别为图 1A 和图 1B 的简化示意图。所述 NMOS 管 21 的栅极和所述 PMOS 管 22 的栅极均与第一控制信号 SLcom 相连接, 所述 NMOS 管 21 的源极与第一高电平信号 AVdd 相连接, 所述 PMOS 管 22 的漏极与工作控制信号 Vcomm 相连接, 所述 NMOS 管 21 的漏极和所述 PMOS 管 22 的源极连接, 并输出公共电压信号 Vcom, 其中 Vcomm 的电压值约为 0V-0.1V, 优选的为 0.08V, 这样当像素电极上所加电压随着像素矩阵衰减的同时, 可以调整工作控制信号 Vcomm 随其进行一定的衰减, 有益于液晶显示器

的显示效果的控制, AV_{dd} 的电压值可以为 +10V, 加在像素区域的伽马电压值域为 0-5V。

[0051] 图 5 为图 4 所示的公共电压驱动电路的时序流程图。如图 5 和图 4 所示, 当第一控制信号 SL_{com} 为低电平时, PMOS 管 22 导通, 该 PMOS 管 22 的源极输出的公共电压信号 V_{com} 为 V_{comm} , 即 $V_{com} = +0.08V$, 此时, 以在每一帧显示相同灰阶, 即在同一像素电极上所加像素电压相同为例, 假设像素电极上的单向电压信号为 +2V, 则正常工作状态时压差为像素电压信号 (+2V) 减去公共电压信号 (0.08V), 即压差为 1.92V。此时液晶分子朝某一方向偏转一定角度, 显示相应的色彩。而当第一控制信号 SL_{com} 为高电平时, NMOS 管 21 导通, 该 NMOS 管 21 的漏极输出的公共电压信号 V_{com} 为第一高电平信号 AV_{dd} , 即 $V_{com} = +10V$, 此时压差为 +2V - (+10V), 即为 -8V, 相当于对像素施加大于平时工作压差的相反的强偏置电压。一方面可以使液晶分子朝与正常显示时相反的方向强偏置, 相当于在正常显示的过程中插入一帧短时的全白或全黑画面, 可以防止液晶的老化以及改善残像的现象。另一方面, 这样可以使液晶层中包括的全部杂质离子的移动达到饱和, 从而在一定时间的正常显示中可以不再发生移动; 通过第一控制信号 SL_{com} 周期性的变化, 可以对公共电极施加周期性的强偏置电压, 这样可以保证杂质离子的移动一直处于饱和状态, 从而进一步地改善残像的现象。该第一控制信号 SL_{com} 的频率和脉冲宽度可以随意设定, 只要可以实现上述效果即可, 在本发明实施例中可以优选地设置脉冲宽度为 0.1 ~ 10ms, 周期为脉冲宽度 + 显示一帧周期。

[0052] 本实施例提供的液晶显示驱动装置, 在实现上述实施例的技术效果之上, 所不同的是公共电极上所加电压接近于 0V, 更容易施加即进行控制。

[0053] 另外, 在下一实施例中, 该液晶显示驱动装置中的源极驱动单元包括的所述公共电压驱动电路包括: 第一 NMOS 管, 所述第一 NMOS 管的源极与第二高电平信号相连接, 所述第一 NMOS 管的栅极与第二控制信号相连接; 第二 NMOS 管, 所述第二 NMOS 管的源极与第二低电平信号相连接, 所述第二 NMOS 管的栅极与第三控制信号相连接; 第三 NMOS 管, 所述第三 NMOS 管的源极与第二工作控制信号相连接, 所述第三 NMOS 管的栅极与第三高电平信号相连接, 所述第三 NMOS 管的漏极与所述第一 NMOS 管的漏极和所述第二 NMOS 管的漏极相连接并输出第二公共电压信号; 第四 NMOS 管, 所述第四 NMOS 管的源极与所述第三 NMOS 管的栅极相连接, 所述第四 NMOS 管的栅极与第三控制信号相连接, 所述第四 NMOS 管的漏极接地; 第五 NMOS 管, 所述第五 NMOS 管的源极与所述第三 NMOS 管的栅极相连接, 所述第五 NMOS 管的栅极与第二控制信号相连接, 所述第五 NMOS 管的漏极接地。

[0054] 具体地, 图 6 为本发明液晶显示驱动装置第三实施例的结构示意图。如图 6 所示, 所述第一 NMOS 管即为 NMOS 管 T1, 所述第二 NMOS 管即为 NMOS 管 T2, 所述第三 NMOS 管即为 NMOS 管 T3, 所述第四 NMOS 管即为 NMOS 管 T4, 所述第五 NMOS 管即为 NMOS 管 T5, 其中, 图 6 中所示的 NMOS 管 T1-T5 为图 1A 的简化示意图。所述 NMOS 管 T1 的栅极和所述 NMOS 管的栅极均与第二控制信号 SL_{com2} 相连接, 所述 NMOS 管 T1 的源极与第二高电平信号 AV_{dd} 相连接, 所述 NMOS 管 T2 和 T4 的栅极相连, 并与第三控制信号 SL_{com3} 连接, 所述 NMOS 管 T2 的源极与第二低电平信号 V_{off} 连接, 所述 NMOS 管 T3 的源极与第二工作控制信号 V_{comm} 连接, 所述 NMOS 管 T3 的栅极、所述 NMOS 管 T4 的源极及所述 NMOS 管 T5 的源极相连接, 并通过一电阻 31 连接到第三高电平信号 V_{dd} 上, 所述 NMOS 管 T4、T5 的漏极接地, 所述 NMOS 管 T1、T2 和 T3 的漏极相连接并输出第二公共电压信号 V_{com} 。其中, AV_{dd} 的电压值可以为 +12V, V_{off} 的电压值可以为 -8V, V_{comm} 的电压值可以为 +5V。

[0055] 在本实施例中,该液晶显示驱动装置中的源极驱动单元包括的像素电压驱动电路产生的加在像素区域内的像素电极上的电压为一单向电压,该单向电压的值域可以为0-5V,该像素电极上的电压与公共电极上的电压的压差使液晶分子发生一定角度的偏转以显示所需色彩。在液晶领域,依靠伽马电阻分压的形式来产生施加在像素电极上的不同的电压值,以依靠像素电极和公共电极之间不同的电压差来产生不同的显示色彩,是本领域技术人员所公知的。

[0056] 图7为图6所示的公共电压驱动电路的时序流程图。如图7和图6所示,以在每一帧显示相同灰阶,即在同一像素电极上所加像素电压相同为例,假设像素电极上的单向电压信号为+2V。当第三控制信号SLcom3为高电平、第二控制信号SLcom2为低电平时,NMOS管T2、T4导通,NMOS管T1、T3和T5关断,第二公共电压信号Vcom为第二低电平信号Voff,即 $V_{com} = -8V$,此时,压差为像素电压信号(+2V)减去公共电压信号(-8V),即压差为10V,所有像素被强制正向偏置。当第三控制信号SLcom3为低电平、第二控制信号SLcom2为高电平时,NMOS管T1、T5导通,NMOS管T2、T3和T4关断,第二公共电压信号Vcom为第二高电平信号AVdd,即 $V_{com} = +12V$,此时压差为 $+2V - (+12V)$,即为-10V,所有像素被强制负向偏置。当第二控制信号SLcom2、第三控制信号SLcom3均为低电平时,NMOS管T3导通,NMOS管T1、T2、T4和T5关断,第二公共电压信号Vcom为第二工作控制信号Vcomm,即 $V_{com} = +5V$,此时压差为 $+2V - (+5V)$,即为-3V,属于正常工作状态,液晶分子负向偏转一定角度,显示器显示正常画面。通过第二控制信号SLcom2和第三控制信号SLcom3的周期性的变化,可以对公共电极施加周期性的强偏置电压,这样可以保证杂质离子的移动一直处于饱和状态,从而进一步地改善残像的现象。该第二控制信号SLcom2和第三控制信号SLcom3的频率和脉冲宽度可以随意设定,只要可以实现上述效果即可,在本发明实施例中可以优选脉冲宽度为0.1~10ms,周期为2个脉冲宽度之和+2倍显示一帧周期。

[0057] 本实施例提供的液晶显示驱动装置,在实现上述实施例的技术效果之上,所不同的是公共电极上所加的脉冲电压为双向的,可以使得液晶分子在正常工作一段时间后,朝不同的方向强制偏转,从而更好地防止液晶的老化。由于不同的杂质离子可能对不同方向的电压的敏感度不同,因此施加该双向强偏置电压,还可以更好地将杂质离子牵制在饱和位置。

[0058] 本发明实施例还提供了一种液晶显示驱动装置,包括栅极驱动单元、源极驱动单元、栅线、数据线以及所述栅线和数据线形成的像素区域。所述源极驱动单元包括像素电压驱动电路和公共电压驱动电路。所述像素电压驱动电路用于产生施加于所述像素区域中的像素电极上的单向电压信号,以及用于产生带有高压脉冲的周期性交流电压信号以驱动杂质离子的驻留和液晶分子的反向偏转。所述公共电压驱动电路用于产生与所述像素电压驱动电路产生的所述单向电压信号相对应的公共电压信号。在像素区域的像素电极加单向电压信号,由于在像素电极和公共电极间所加电场是始终使液晶分子单向偏转以透光的电场,因此,可以有效抑制由于加双向电压时光透过率不一致所引起的闪烁现象,且由于施加单向电压,可以降低驱动电路的电源的功耗,还可以减少伽马电阻从而降低成本。在像素电极还可以叠加一产生带有高压脉冲的周期性交流电压信号,一方面可以使液晶分子反方向偏转以防止由于在像素电极施加单向电压时液晶分子总是朝一个方向偏转所引起的液晶容易老化的问题;另一方面由于高压脉冲可以使液晶分子中的杂质离子的移动达到饱和,

而在正常显示的时候,加在液晶分子上的电压远小于高压脉冲信号,因此杂质离子移动缓慢,这样,通过周期性的施加该偏置电压,可以保证杂质离子一直处于饱和状态,不能移动,从而能够有效地改善残像的现象。

[0059] 图 8 为本发明液晶显示驱动装置第四实施例的结构示意图。如图 8 所示,该液晶显示驱动装置中的源极驱动单元包括的所述像素电压驱动电路包括:电阻分压电路和多组像素电压输出电路。所述电阻分压电路包括多个伽马电阻 73 以及与各个所述伽马电阻相连接的电容 74,其中位于首尾的伽马电阻分别连接高电平信号 AVdd 和接地。各组像素电压输出电路包括第一 NMOS 管 71 和第一 PMOS 管 72,连接到所述多个伽马电阻 73 之间。所述第一 NMOS 管 71 的栅极和所述第一 PMOS 管 72 的栅极均与第一控制信号 SL1 相连接,所述第一 NMOS 管 71 的源极与偏置电压信号 Vm 相连接,所述第一 PMOS 管 72 的漏极连接到所述多个伽马电阻 73 之间,所述第一 NMOS 管 71 的漏极和所述第一 PMOS 管 72 的源极连接并输出像素电压信号。

[0060] 在本实施例中,该液晶显示驱动装置中的源极驱动单元包括的像素电压驱动电路产生的加在像素区域内的像素电极上的电压为一单向电压,该单向电压的值域为 0-5V,该像素电极上的电压与公共电极上的电压的压差使液晶分子发生一定角度的偏转以显示所需色彩。在液晶领域,依靠伽马电阻分压的形式来产生施加在像素电极上的不同的电压值,以依靠像素电极和公共电极之间不同的电压差来产生不同的显示色彩,是本领域技术人员所公知的。

[0061] 在本实施例中,偏置电压信号 Vm 可以为第一高电平信号或第一低电平信号。

[0062] 图 9 为图 8 所示的像素电压驱动电路的时序流程图。如图 9 和图 8 所示,当偏置电压信号 Vm 可以为第一高电平信号,即 $V_m = +12V$ 时,公共电极上所加工作电压可以为 +5V,即 $V_{com} = +5V$ 。当第一控制信号 SL1 为低电平时,像素电压驱动电路中所有第一 PMOS 管 72 导通,所有第一 NMOS 管 71 关断,输出的像素电压信号均为显示正常的色彩所需的像素电压,此时,以在每一帧显示相同灰阶,即在同一像素电极上所加像素电压相同为例,假设像素电极上的单向电压信号为 +2V,则正常工作状态时压差为像素电压信号 (+2V) 减去公共电压信号 (+5V),即压差为 -3V。此时液晶分子朝某一方向偏转一定角度,显示相应的色彩。当第一控制信号 SL1 为高电平时,像素电压驱动电路中所有第一 NMOS 管 71 导通,所有第一 PMOS 管 72 关断,所有像素电压均输出偏置电压 Vm,即输出为 +12V,此时,压差为像素电压信号 (+12V) 减去公共电压信号 (+5V),即压差为 +7V,相当于对像素施加大于平时工作压差的相反的强偏置电压。一方面可以使液晶分子朝与正常显示时相反的方向强偏置,相当于在正常显示的过程中插入一帧短时的全白或全黑画面,可以防止液晶的老化以及改善残像的现象。另一方面,这样可以使液晶层中包括的全部杂质离子的移动达到饱和,从而在一定时间的正常显示中可以不再发生移动;通过第一控制信号 SL1 周期性的变化,可以对像素电极施加周期性的强偏置电压,这样可以保证杂质离子的移动一直处于饱和状态,从而进一步地改善残像的现象。该第一控制信号 SL1 的频率和脉冲宽度可以随意设定,本发明实施例中可以优选地将第一控制信号 SL1 的脉冲宽度设定为 $20T_h$ (T_h 为一行的扫描时间),第一控制信号 SL1 的周期为 $T_{fram} + 20T_h$ (T_{fram} 为显示一帧所用时间)。另外,本实施例中第一控制信号 SL1 可以由特定的时序控制器 Tcon 产生。

[0063] 图 10 为图 8 所示的像素电压驱动电路的另一时序流程图。如图 10 和图 8 所示,

当偏置电压信号 V_m 可以为第一低电平信号, 即 $V_m = -8V$ 时, 公共电极上所加工作电压可以为 $0-0.1V$, 优选地 $V_{com} = +0.08V$ 。当第一控制信号 $SL1$ 为低电平时, 像素电压驱动电路中所有第一 PMOS 管 72 导通, 所有第一 NMOS 管 71 关断, 输出的像素电压信号均为显示正常的色彩所需的像素电压, 此时, 以在每一帧显示相同灰阶, 即在同一像素电极上所加像素电压相同为例, 假设像素电极上的单向电压信号为 $+2V$, 则正常工作状态时压差为像素电压信号 ($+2V$) 减去公共电压信号 ($+0.08V$), 即压差为 $+1.92V$ 。此时液晶分子朝某一方向偏转一定角度, 显示相应的色彩。当第一控制信号 $SL1$ 为高电平时, 像素电压驱动电路中所有第一 NMOS 管 71 导通, 所有第一 PMOS 管 72 关断, 所有像素电压均输出偏置电压 V_m , 即输出为 $-8V$, 此时, 压差为像素电压信号 ($-8V$) 减去公共电压信号 ($+0.08V$), 即压差为 $-8.08V$, 相当于对像素施加大于平时工作压差的相反的强偏置电压。一方面可以使液晶分子朝与正常显示时相反的方向强偏置, 相当于在正常显示的过程中插入一帧短时的全白或全黑画面, 可以防止液晶的老化以及改善残像的现象。另一方面, 这样可以使液晶层中包括的全部杂质离子的移动达到饱和, 从而在一定时间的正常显示中可以不再发生移动; 通过第一控制信号 $SL1$ 周期性的变化, 可以对公共电极施加周期性的强偏置电压, 这样可以保证杂质离子的移动一直处于饱和状态, 从而进一步地改善残像的现象。该第一控制信号 $SL1$ 的频率和脉冲宽度可以随意设定, 本发明实施例中可以优选地将第一控制信号 $SL1$ 的脉冲宽度设定为 $20Th$ (Th 为一行的扫描时间), 第一控制信号 $SL1$ 的周期为 $T_{fram}+20Th$ (T_{fram} 为显示一帧所用时间)。另外, 本实施例中第一控制信号 $SL1$ 可以由特定的时序控制器 $Tcon$ 产生。

[0064] 本实施例提供的液晶显示驱动装置, 可以从如下两个方面改善液晶显示的品质。

[0065] 一方面, 通过在像素区域的像素电极上加单向电压信号, 只需要考虑一种情况下液晶分子扭曲的情况, 对液晶本身的要求和对偏光片的要求都有所降低, 从而解决双向加近对称电压时, 由于液晶分子的双向偏转所产生的画面闪烁的现象; 同时将液晶显示器的公共电极电压从固定的直流电压变为带有高压脉冲的周期性交流电压, 使得全部液晶像素在公共电压的高压脉冲施加期间, 使得液晶分子彻底扭转 (例如对于白屏模式, 形成黑屏显示), 进而改善因视觉残留形成的拖影和残像的出现; 且在单向加压的情况下, 液晶驱动的动态范围大约减少一半, 显示功耗将会降低, 另外, COF 中的伽马电阻也可以减少一半, 能够使芯片的制造成本也得到降低, 由此, 芯片内的伽马电阻可以直接按照透过率 - 电压曲线 (Transmission-Voltage, 简称 VT 曲线) 的要求设计。

[0066] 另一方面, 对于液晶显示本身的残像问题, 是由液晶中的杂质离子长时间在近对称的电压驱动之下, 位置发生迁移而形成驻留, 从而产生一个偏置电场, 影响液晶的扭曲, 造成残像现象的出现。本发明提供的液晶显示驱动装置, 可以通过施加强偏置电压, 这样可以使液晶层中包括的全部杂质离子的移动达到饱和, 从而在一定时间的正常显示中可以不再发生移动; 通过对公共电极施加周期性的强偏置电压, 这样可以保证杂质离子的移动一直处于饱和状态, 从而进一步地改善液晶显示本身的残像的现象。在杂质离子的移动达到饱和前后, 由于 VT 曲线会发生一定的偏移, 此时通过调节正常工作时的公共电压信号 V_{com} 的值, 可以抵消杂质达到饱和状态时所处位置形成的电场的影响。另外, 在公共电极上施加与正常显示电压反向的强偏置电压, 还可以有效的防止正常工作时由于施加单向电压信号所带来的液晶老化的问题。

[0067] 图 11 为本发明液晶显示驱动装置第五实施例的结构示意图。图 11 所示的电路结构的输出是加到图 7 所示的 V_m 上的信号,如图 7 所示的该液晶显示驱动装置中的源极驱动单元包括的所述像素电压驱动电路包括电阻分压电路和多组像素电压输出电路。所述电阻分压电路中包括多个伽马电阻 73 以及与各个所述伽马电阻相连接的电容 74,其中位于首尾的伽马电阻分别连接高电平信号 AV_{dd} 和接地;所述多组像素电压输出电路,各组像素电压输出电路包括第一 NMOS 管 71 和第一 PMOS 管 72,连接到所述多个伽马电阻 73 之间。所述第一 NMOS 管 71 的栅极和所述第一 PMOS 管 72 的栅极均与第一控制信号相连接,所述第一 NMOS 管 71 的源极与偏置电压信号 V_m 相连接,所述第一 PMOS 管 72 的漏极连接到所述多个伽马电阻 73 之间,所述第一 NMOS 管 71 的漏极和所述第一 PMOS 管 72 的源极连接并输出像素电压信号。

[0068] 如图 11 所示的该液晶显示驱动装置中的源极驱动单元包括的所述像素电压驱动电路还包括:第二 NMOS 管 81 和第二 PMOS 管 82,所述第一 NMOS 管 81 的栅极和所述第二 PMOS 管 82 的栅极均与第二控制信号 SL_2 相连接,所述第一 NMOS 管 81 的漏极和所述第二 PMOS 管 82 的源极连接,输出偏置电压信号 V_m ,所述第一 NMOS 管 81 的源极与第二高电平信号 AV_{dd} 相连接,所述第二 PMOS 管 82 的漏极与低电平信号 V_{off} 相连接。其中,所述公共电压信号 V_{com} 电压值为 +5V,像素电压的值域为 1-5V, AV_{dd} 的电压值为 +12V, V_{off} 的电压值为 -8V。第二控制信号 SL_2 控制偏置电压 V_m 的极性,即是 -8V 还是 +12V,第一控制信号 SL_1 控制像素电压驱动电路输出正常的像素电压还是输出偏置电压 V_m 。

[0069] 在本实施例中,该液晶显示驱动装置中的源极驱动单元包括的像素电压驱动电路产生的加在像素区域内的像素电极上的电压为一单向电压,该单向电压的值域为 0-5V,该像素电极上的电压与公共电极上的电压的压差使液晶分子发生一定角度的偏转以显示所需色彩。在液晶领域,依靠伽马电阻分压的形式来产生施加在像素电极上的不同的电压值,以依靠像素电极和公共电极之间不同的电压差来产生不同的显示色彩,是本领域技术人员所公知的。

[0070] 图 12 为图 11 所示的像素电压驱动电路与图 8 所示相结合后的时序流程图。如图 12 和图 8、图 11 所示,当第一控制信号 SL_1 为低电平时,像素电压驱动电路中所有第一 PMOS 管 72 导通,所有第一 NMOS 管 71 关断,输出的像素电压信号均为显示正常的色彩所需的像素电压,此时,以在每一帧显示相同灰阶,即在同一像素电极上所加像素电压相同为例,假设像素电极上的单向电压信号为 +2V,则正常工作状态时压差为像素电压信号 (+2V) 减去公共电压信号 (+5V),即压差为 -3V。此时液晶分子朝某一方向偏转一定角度,显示相应的色彩。

[0071] 当第一控制信号 SL_1 为高电平时,像素电压驱动电路中所有第一 NMOS 管 71 导通,所有第一 PMOS 管 72 关断,所有像素电压均输出偏置电压 V_m ,该偏置电压 V_m 的值又由图 11 所示的电路结构产生。其中,需要保证第二控制信号 SL_2 为高电平时,第一控制信号 SL_1 可以产生高电平来触发产生某一方向的液晶偏置,第二控制信号 SL_2 为低电平时,第一控制信号 SL_1 也可以产生高电平来触发产生与前次方向相反的另一方向的液晶偏置;在本实施例中,考虑扫描的均匀性和规律性,优选地可以设置第二控制信号 SL_2 是频率为第一控制信号 SL_1 一半的方波,当第二控制信号 SL_2 为高电平时,像素电压驱动电路中第二 NMOS 管 81 导通,第二 PMOS 管 82 关断,偏置电压 V_m 为正向偏置电压 AV_{dd} ;当第二控制信

号 SL2 为低电平时,像素电压驱动电路中第二 NMOS 管 81 关断,第二 PMOS 管 82 导通,偏置电压 V_m 为负向偏置电压 V_{off} 。因此,当第一控制信号 SL1 为高电平信号,且第二控制信号 SL2 也为高电平时,像素电压驱动电路中的像素电压输出为 V_m ,即输出 +12V,此时,压差为像素电压信号 (+12V) 减去公共电压信号 (+5V),即压差为 +7V,;当第一控制信号 SL1 为高电平信号,且第二控制信号 SL2 为低电平时,像素电压驱动电路中的像素电压输出为 V_m ,即输出 -8V,此时,压差为像素电压信号 (-8V) 减去公共电压信号 (+5V),即压差为 -13V。其中该第一控制信号 SL1 的频率和脉冲宽度可以自由设定,本发明实施例中可以优选地将第一控制信号 SL1 的脉冲宽度设定为 $20T_h$ (T_h 为一行的扫描时间),第一控制信号 SL1 的周期为 $T_{fram}+20T_h$ (T_{fram} 为显示一帧所用时间)。另外,本实施例中第一控制信号 SL1 和第二控制信号 SL2 均由特定的时序控制器 Tcon 产生。

[0072] 本实施例提供的液晶显示驱动装置,在实现上述实施例的技术效果之上,所不同的是公共电极上所加的脉冲电压为双向的,可以使得液晶分子在正常工作一段时间后,朝不同的方向强制偏转,从而更好地防止液晶的老化。由于不同的杂质离子可能对不同方向的电压的敏感度不同,因此施加该双向强偏置电压,还可以更好地将杂质离子牵制在饱和位置。

[0073] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

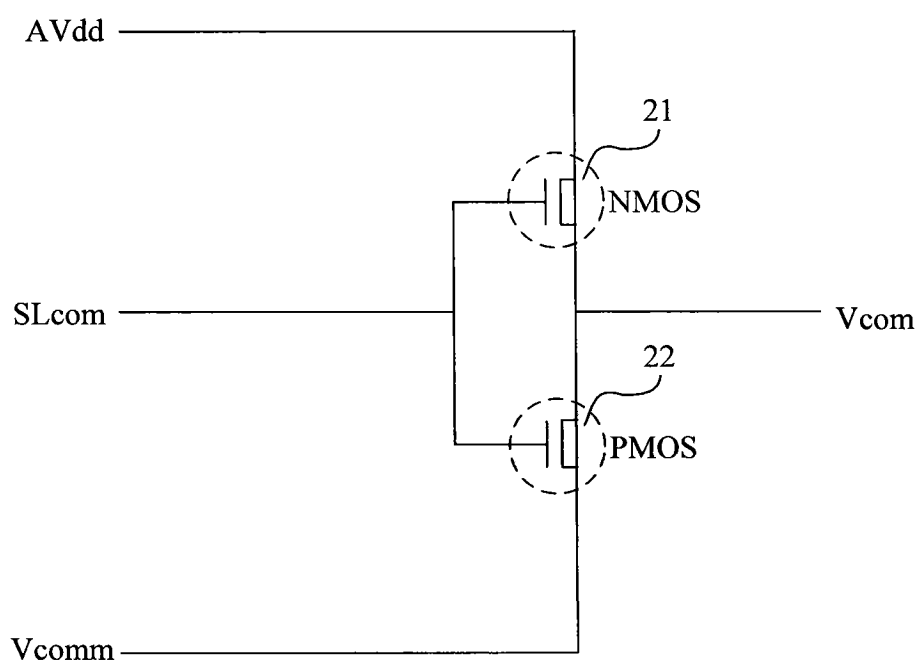


图 4

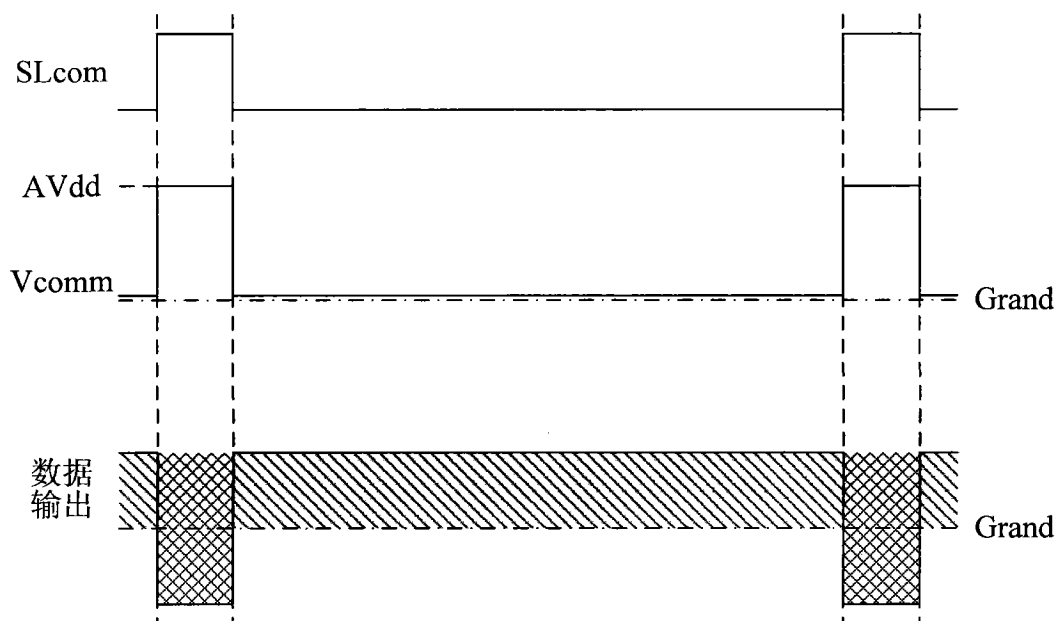


图 5

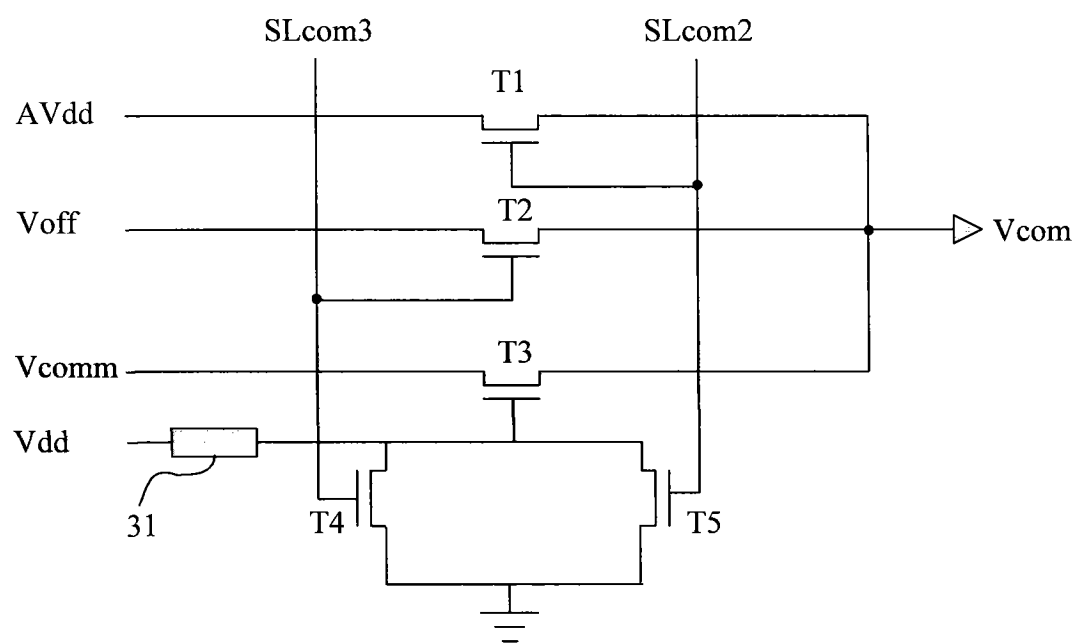


图 6

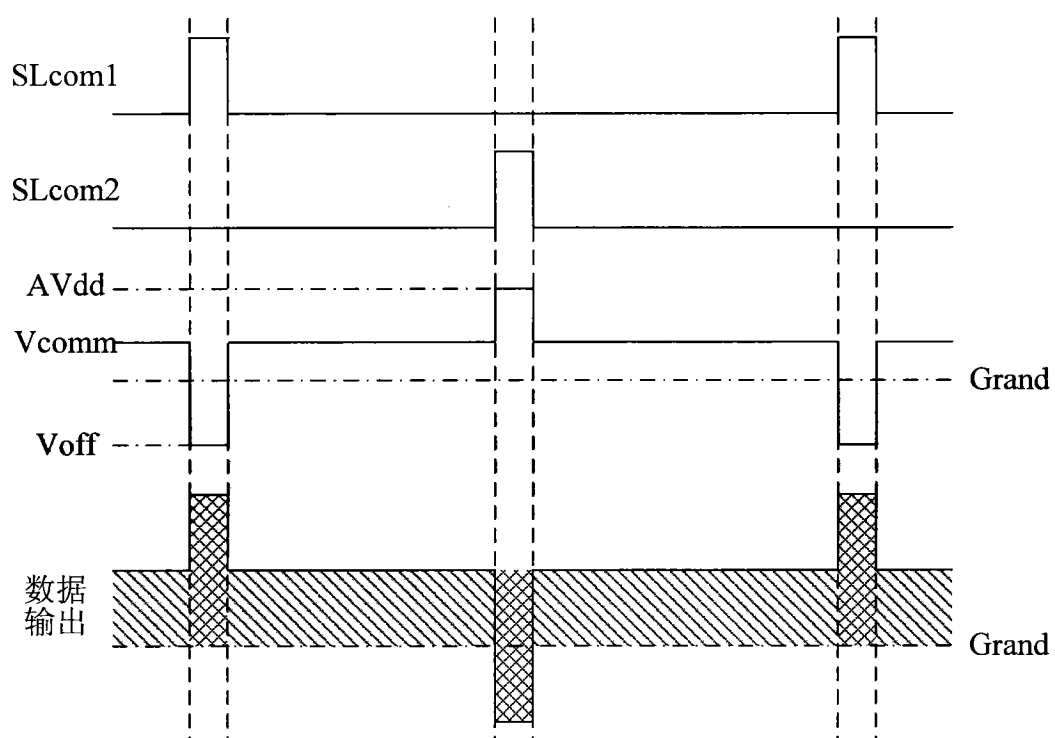


图 7

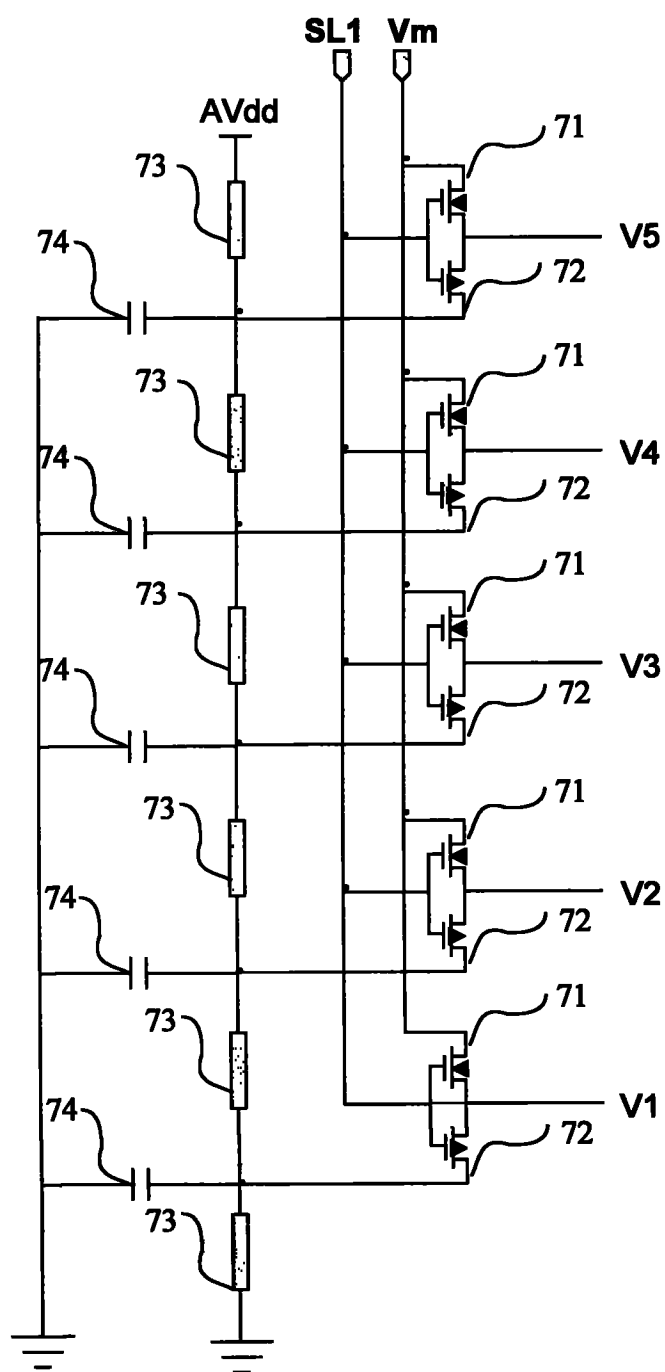


图 8

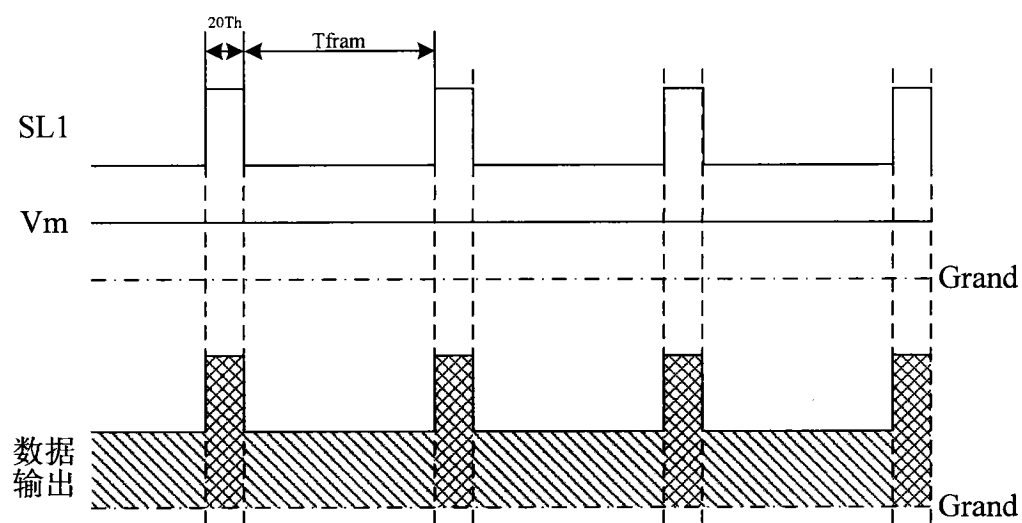


图 9

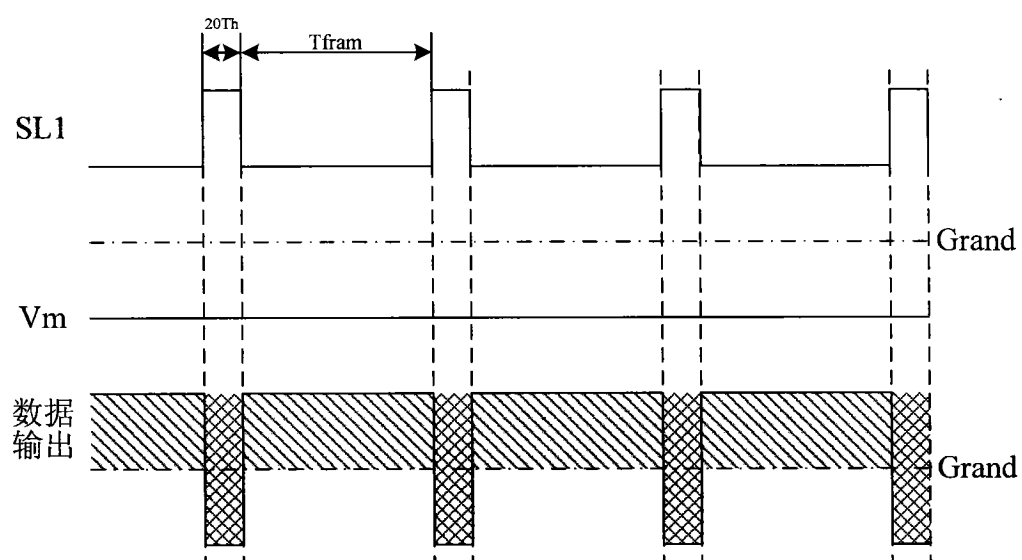


图 10

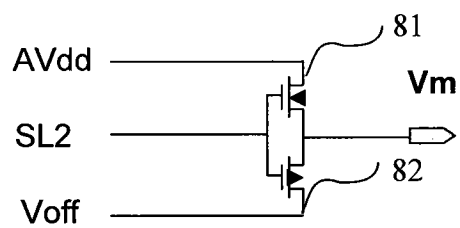


图 11

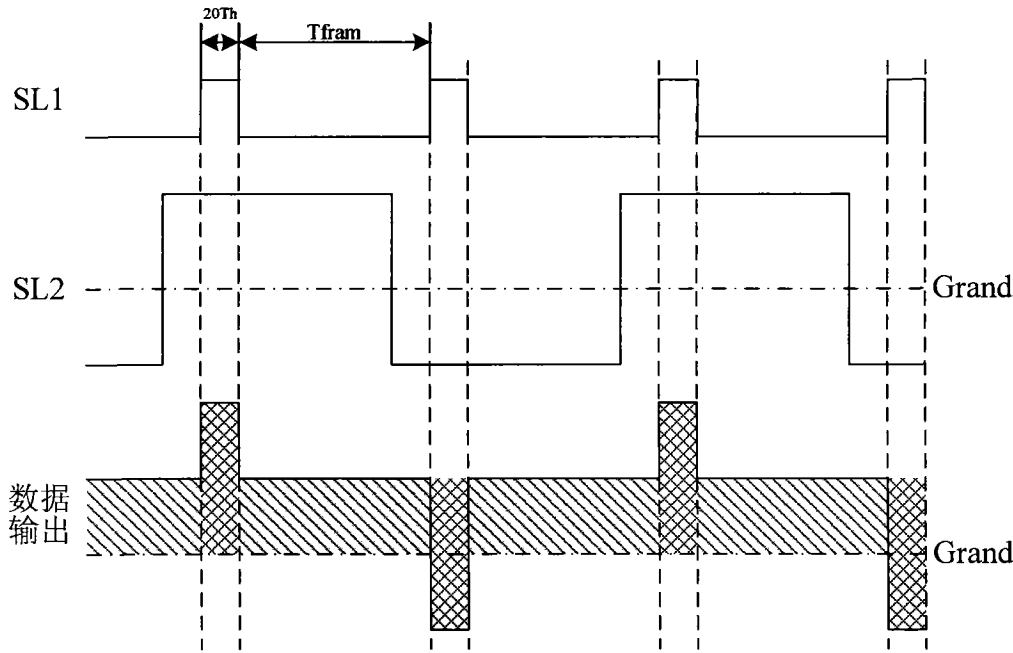


图 12

专利名称(译)	液晶显示驱动装置		
公开(公告)号	CN102034439A	公开(公告)日	2011-04-27
申请号	CN200910093752.6	申请日	2009-09-28
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	肖向春 皇甫鲁江 赵海玉 占红明		
发明人	肖向春 皇甫鲁江 赵海玉 占红明		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0247 G09G2320/0257 G09G3/3688 G09G2330/021 G09G2310/06 G09G3/3655 G09G3/3614 G09G2320/0276 G09G2310/063		
代理人(译)	刘芳		
其他公开文献	CN102034439B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种液晶显示驱动装置，通过在像素区域的像素电极上加单向电压信号，可以有效抑制由于加双向电压时光透率不一致引起的闪烁现象，且由于施加单向电压，可以降低驱动电路的电源功耗以及减少伽马电阻的数量从而降低成本；另外，通过在公共电极或像素电极上产生带有高压脉冲的周期性交流电压信号，一方面可以防止由于在像素电极施加单向电压引起的液晶容易老化的问题，另一方面由于高压脉冲可以保证杂质离子一直处于移动饱和状态，从而能够改善残像的现象。

