

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510091118.0

[45] 授权公告日 2009 年 10 月 28 日

[11] 授权公告号 CN 100555394C

[22] 申请日 2005.8.8

[21] 申请号 200510091118.0

[30] 优先权

[32] 2004.8.6 [33] JP [31] 2004-231610

[73] 专利权人 恩益禧电子股份有限公司

地址 日本神奈川县

[72] 发明人 平塚准

[56] 参考文献

US6335719B1 2002.1.1

CN1457449A 2003.11.19

CN1404028A 2003.3.19

CN1532794A 2004.9.29

JP11352938 A 1999.12.24

JP62204234A 1987.9.8

审查员 常 青

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 朱进桂

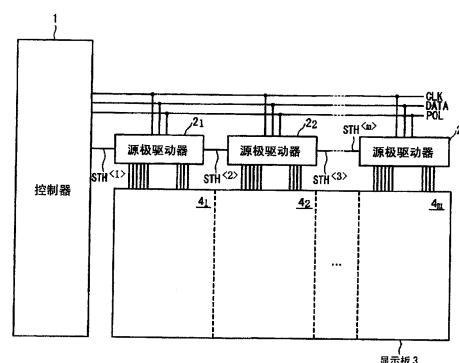
权利要求书 6 页 说明书 20 页 附图 27 页

[54] 发明名称

改进反转驱动的液晶显示设备

[57] 摘要

一种液晶显示设备，包括：显示板(3)，包括彼此相邻的第一和第二区域(4₁和4₂)；第一源极驱动器(2₁)，为所述显示板(3)的所述第一区域(4₁)内的数据线提供数据信号；以及第二源极驱动器(2₂)，为所述显示板(3)的所述第二区域(4₂)内的数据线提供数据信号。设计所述第一和第二源极驱动器(2₁和2₂)，从而使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器(2₁)形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器(2₂)形成的所述数据信号的极性。



1、 一种液晶显示设备，包括：

显示板，其包括彼此相邻的第一和第二区域；

第一源极驱动器，为所述显示板的所述第一区域内的数据线提供数据信号；

第二源极驱动器，为所述显示板的所述第二区域内的数据线提供数据信号，

其中所述第一和第二源极驱动器被设计为以致使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器形成的所述数据信号的极性，

其中所述第一源极驱动器响应于所述第一极性图案，将控制数据提供给所述第二源极驱动器，以及

所述第二源极驱动器响应于所述控制数据，确定所述第二极性图案。

2、 根据权利要求 1 所述的液晶显示设备，其特征在于还包括第三源极驱动器，所述显示板还包括与所述第二区域相邻的第三区域，

所述第三源极驱动器为所述显示板的所述第三区域内的数据线提供数据信号；

所述第二源极驱动器响应于所述第二极性图案，将另一控制数据提供给所述第三源极驱动器；

所述第三源极驱动器响应于所述另一控制数据，确定由所述第三源极驱动器提供的所述数据信号的第三极性图案。

3、 根据权利要求 1 所述的液晶显示设备，其特征在于还包括：

信号总线，将用于所述数据信号的像素数据提供给所述第一和第二源极驱动器；

所述第一源极驱动器形成指示所述第二源极驱动器开始锁存所述

像素数据的移位开始信号，以及

所述控制数据是在所述移位开始信号上被提供给所述第二源极驱动器的。

4、 根据权利要求 3 所述的液晶显示设备，其特征在于所述移位开始信号包括移位开始脉冲，

所述第二源极驱动器响应于所述移位开始脉冲，用于锁存所述像素数据，以及

将所述控制数据作为所述移位开始脉冲的脉冲宽度传送给所述第二源极驱动器。

5、 根据权利要求 3 所述的液晶显示设备，其特征在于所述移位开始信号包括移位开始脉冲，

所述第二源极驱动器响应于所述移位开始脉冲，用于锁存所述相位数据，以及

将所述控制数据作为与所述移位开始脉冲分开提供的至少一个极性控制位传送给所述第二源极驱动器。

6、 根据权利要求 5 所述的液晶显示设备，其特征在于在将所述移位开始脉冲传送给所述第二源极驱动器之后，传送所述至少一个极性控制位。

7、 根据权利要求 1 所述的液晶显示设备，其特征在于所述第二源极驱动器响应于所述控制数据，从多个给定的极性图案中选择所述第二极性图案。

8、 根据权利要求 7 所述的液晶显示设备，其特征在于所述多个给定的极性图案由互补极性图案对构成。

9、 根据权利要求 1 所述的液晶显示设备，其特征在于所述第二源极驱动器包括：

多个寄存器，存储用于形成所述数据信号的像素数据；

多个正驱动腿；

多个负驱动腿；

多个输出端子；

输入侧开关电路，其响应于所述控制数据，提供所述多个寄存器

与所述正和负驱动腿之间的连接；以及

输出侧开关电路，其响应于所述控制数据，提供所述正和负驱动腿与所述多个输出端子之间的连接，

所述多个正驱动腿被设计为，响应于通过所述输入侧开关电路、从相关的所述寄存器接收到的所述像素数据，分别形成正灰度级电压，

所述多个负驱动腿被设计为，响应于通过所述输入侧开关电路、从相关的所述寄存器接收到的所述像素数据，分别形成负灰度级电压，以及

所述输出端子输出与通过所述输出侧开关电路、从相关的所述正和负驱动腿接收到的所述灰度级电压相对应的所述数据信号。

10、根据权利要求 9 所述的液晶显示设备，其特征在于所述正和负驱动腿的数量均等于所述输出端子的数量的一半。

11、根据权利要求 10 所述的液晶显示设备，其特征在于所述第二源极驱动器还包括：

极性判断电路，其被设计为用于响应所述控制数据，选择两个互补极性图案之一，并提供表示所述两个互补极性图案中所选择的一个的极性图案信号，

所述输入侧开关电路响应于所述极性图案信号，用于提供所述多个寄存器与所述正和负驱动腿之间的连接，以及

所述输出侧开关电路响应于所述极性图案信号，用于提供所述正和负驱动腿与所述多个输出端子之间的连接。

12、根据权利要求 9 所述的液晶显示设备，其特征在于所述正和负驱动腿的数量的和大于所述多个输出端子的数量。

13、根据权利要求 9 所述的液晶显示设备，其特征在于所述多个输出端子包括未连接输出端子，其没有与所述显示板内的所述数据线相连，以及

所述输出侧开关电路将所述未连接输出端子与所述正和负驱动腿断开。

14、一种液晶显示设备，包括：

显示板，其包括彼此相邻的第一和第二区域；

第一源极驱动器，为所述显示板的所述第一区域内的数据线提供数据信号；

第二源极驱动器，为所述显示板的所述第二区域内的数据线提供数据信号，

其中所述第一和第二源极驱动器被设计为以致使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器形成的所述数据信号的极性，

其中所述第一源极驱动器响应于极性信号和第一控制信号，用于确定由所述第一源极驱动器形成的所述数据信号的所述第一极性图案，以及

所述第二源极驱动器响应于所述极性信号和与所述第一控制信号分开形成的第二控制信号，用于确定由所述第二源极驱动器形成的所述数据信号的所述第二极性图案。

15、一种液晶显示设备，包括：

显示板，其包括彼此相邻的第一和第二区域；

第一源极驱动器，为所述显示板的所述第一区域内的数据线提供数据信号；

第二源极驱动器，为所述显示板的所述第二区域内的数据线提供数据信号，

其中所述第一和第二源极驱动器被设计为以致使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器形成的所述数据信号的极性，

其中所述第一源极驱动器响应于第一极性信号，用于确定由所述第一源极驱动器形成的所述数据信号的所述第一极性图案，以及

所述第二源极驱动器响应于与所述第一极性信号互补的第二极性信号，用于确定由所述第二源极驱动器形成的所述数据信号的所述第二极性图案。

16、一种用于驱动显示板的源极驱动器，包括：

极性判断电路，接收响应由相邻的源极驱动器形成的第一数据信号的第一极性图案而产生的控制数据；以及

驱动器电路，其用于形成第二数据信号，

其中所述极性判断电路响应于所述控制数据，用于确定由所述驱动电路形成的所述第二数据信号的第二极性图案。

17、根据权利要求 16 所述的源极驱动器，其特征在于还包括：

多个寄存器；以及

控制电路，其响应于移位开始信号，用于允许所述多个寄存器锁存像素数据，

所述驱动器电路响应于所述像素数据，用于形成所述第二数据信号，

所述控制数据是在所述移位开始信号上传送给所述源极驱动器的，以及

所述极性判断电路响应于包括在所述移位开始信号中的所述控制数据，确定所述第二极性图案。

18、根据权利要求 17 所述的源极驱动器，其特征在于所述控制电路响应于包括在所述移位开始信号中的移位开始脉冲，用于允许所述多个寄存器锁存所述像素数据，

将所述控制数据作为所述移位开始脉冲的脉冲宽度传送给所述源极驱动器，以及

所述极性判断电路响应于所述移位开始脉冲的所述脉冲宽度，确定所述第二极性图案。

19、根据权利要求 17 所述的源极驱动器，其特征在于所述控制电路响应于包括在所述移位开始信号中的移位开始脉冲，用于允许所述多个寄存器锁存所述像素数据，

将所述控制数据作为与所述移位开始脉冲独立产生的至少一个极性控制位传送给所述源极驱动器，以及

所述极性判断电路响应于所述至少一个极性控制位，确定所述第二极性图案。

20、根据权利要求 17 所述的源极驱动器，其特征在于所述驱动器电路包括：

多个正驱动腿；

多个负驱动腿；

多个输出端子；

输入侧开关电路，其响应于在所述移位开始信号上传送的所述控制数据，提供所述多个寄存器与所述正和负驱动腿之间的连接；以及

输出侧开关电路，其响应于所述控制数据，提供所述正和负驱动腿与所述多个输出端子之间的连接，

所述多个正驱动腿被设计为，响应于通过所述输入侧开关电路、从相关的所述寄存器中接收到的所述像素数据，分别形成正灰度级电压，

所述多个负驱动腿被设计为，响应于通过所述输入侧开关电路、从相关的所述寄存器接收到的所述像素数据，分别形成负灰度级电压，以及

所述输出端子输出与通过所述输出侧开关电路、从相关的所述正和负驱动腿接收到的所述灰度级电压相对应的所述数据信号。

21、一种操作源极驱动器驱动显示板内的数据线的方法，包括：

响应于由与所述源极驱动器相邻的另一源极驱动器形成的第一数据信号的第一极性图案，向所述源极驱动器提供控制数据；

响应于所述控制数据，确定第二数据信号的第二极性图案；以及
在与所述源极驱动器相连的所述数据线上形成所述第二数据信号。

改进反转驱动的液晶显示设备

技术领域

本发明总体上涉及液晶显示设备，更具体地，涉及用于液晶显示（LCD）板驱动的反转驱动（或交替驱动）技术。

背景技术

在现有技术中，广泛应用反转驱动技术，以避免由于以 DC 电压驱动 LCD 板内的像素而可能引起的 LCD 老化。反转驱动技术涉及周期性地反转施加到每个像素上的数据信号的极性。反转每个像素的数据信号的极性的时间周期通常为一帧，并且这种驱动技术被称为帧反转驱动。反转驱动减小了施加到每个像素上的数据信号的 DC 分量，并从而有效地避免了 LCD 老化。

反转驱动技术被分为两种主要类型：一种是共恒定驱动技术，另一种是共反转驱动技术。共恒定驱动技术表示利用保持在特定电位电平（此后将其称为公共电位电平）的公共电极（或背板电极）来反转数据信号的技术。共反转驱动技术表示反转数据信号和公共电极的电位电平的技术。与共反转驱动技术相比，共恒定驱动技术具有公共电极的电位电平稳定的优点，这极大地减少了 LCD 板上的图像的闪烁，这是本领域所公知的。如以下所述，本发明涉及共恒定驱动技术。

点反转驱动是一类共反转驱动技术，进一步改善了公共电极稳定性。点反转驱动技术涉及以相反极性的数据信号来驱动相邻的像素；应当注意，相对于公共电位电平来定义数据信号的极性。以相反极性的数据信号驱动相邻像素的重要优点在于减小了由于数据线和公共电极之间的容性耦合所产生的公共电极电位电平的变化。在以相反极性的数据信号驱动相邻像素时，将相邻数据线驱动为相对于公共电位电平相反极性的电位电平。因此，在相邻数据线之间，抵消了容性耦合效应，并且有效地减小了公共电位电平（即，公共电极上的电位电平）的变化。如上所述，点反转驱动技术减小了公共电位电平的变化，从而有效地避免了 LCD 板上的闪烁。

采用点反转驱动的 LCD 设备近来所遇到的问题在于：当在 LCD 板上显示特定的图案时，这种 LCD 设备经常经历不必要的闪烁。具体地，如图 1 所示，当显示其中与从 RGB 中选择出来的特定颜色相关联的两个像素表示最大灰度级（在图 1 中为“255”），而与剩余的

颜色相关联的相邻的序列的两个像素表示最小灰度级（在图 1 中为“0”）的特定重复图案时，点反转驱动技术遇到了闪烁问题。当采用点反转驱动的 LCD 设备显示这种图案时，一个极性（图 1 中为正极性）的数据信号的信号电平极大地超过了另一极性（图 1 中为负极性）的数据信号的信号电平。结果，不能抵消相邻数据线对公共电位电平的影响，导致了公共电位电平的变化。这不利地引起了 LCD 设备的闪烁。

解决此问题的一种解决方案是以多个像素的空间周期反转数据信号的极性，如日本未审公开专利申请 No. 2003-216124 中所公开。这种驱动技术通常被称作 n 点反转驱动。例如，2 点反转驱动表示以两个像素的空间周期反转数据信号的极性的驱动技术。整体而言，以多个像素的空间周期反转数据信号的极性有效地抵消了数据线之间的容性耦合对公共电极的影响，从而减小了公共电位的变化，避免了图像的不利闪烁。在日本未审公开专利申请 No. 2000-29438 和 H05-48056 中也公开了这种技术。

N 点反转驱动可以应用于包括其中将多个源极驱动器用于驱动显示板的大 LCD 板的 LCD 设备。但是，这种 LCD 设备通常在由相邻源极驱动器驱动的 LCD 板的相邻区域之间的边界处显示的图像上表现出不均匀的亮度。

本发明人已经发现边界处所显示的图像的不均匀的亮度是由于边界处的数据信号的极性的不规则性所引起的。特定边界处的极性不规则性如图 2 所示，图 2 示出了包括多个用于驱动显示板 103 的源极驱动器 102 的 LCD 设备。应当注意，在图 2 中只示出了两个源极驱动器 102，以下标加以区分。在典型的 LCD 设备中，源极驱动器 102 共同地接收极性信号 POL，响应所接收到的极性信号 POL，确定各个数据信号的极性。这意味着源极驱动器输出具有相同极性图案的数据信号。当各个源极驱动器 102 的输出数不适合于反转数据信号的极性的空间周期时，这可能会引起数据信号极性的不规则性。例如，如图 2 所示，每个具有 414 个输出的源极驱动器 102 采用 2 点反转驱动的事实不利地引起了不规则性，因为源极驱动器 102 的输出数不是 4 的倍数。

可以通过根据反转数据信号的极性的空间周期，选择源极驱动器的输出数，来解决数据信号极性的不规则性。具体地，当源极驱动器的输出数是 4 的倍数时，采用 2 点反转驱动的 LCD 设备就不会遇到数据信号极性的不规则性。

但是，需要根据显示板内的数据线的个数和用于接收像素数据的接口端口数来确定每个源极驱动器的输出数，而不是反转数据信号的

极性的空间周期。例如，在将每个具有六个端口的一组源极驱动器用于驱动包括 1308×1024 像素的显示板的情况下，有利的是，源极驱动器的输出数为 414，其是通过将 4140 ($=1380 \times 3$) 除以特定的自然数而得到的 6 的倍数。但是，如上所述，每个源极驱动器具有 414 个输出的事实不利地引起了极性不规则的问题。

因此，需要提供一种新型的技术来解决包括按照 n 点反转技术驱动 LCD 板的多个源极驱动器的 LCD 设备的数据信号的极性的不规则性。

发明内容

在本发明的方案中，一种液晶显示设备包括：显示板，其包括彼此相邻的第一和第二区域；第一源极驱动器，为所述显示板的所述第一区域内的数据线提供数据信号；以及第二源极驱动器，为所述显示板的所述第二区域内的数据线提供数据信号。所述第一和第二源极驱动器被设计为致使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器形成的所述数据信号的极性。

根据本发明的一方面，所述第一源极驱动器响应于所述第一极性图案，将控制数据提供给所述第二源极驱动器，以及所述第二源极驱动器响应于所述控制数据，确定所述第二极性图案。

根据本发明的另一方面，所述第一源极驱动器响应于极性信号和第一控制信号，用于确定由所述第一源极驱动器形成的所述数据信号的所述第一极性图案，以及所述第二源极驱动器响应于所述极性信号和与所述第一控制信号分开形成的第二控制信号，用于确定由所述第二源极驱动器形成的所述数据信号的所述第二极性图案。

根据本发明的又一方面，所述第一源极驱动器响应于第一极性信号，用于确定由所述第一源极驱动器形成的所述数据信号的所述第一极性图案，以及所述第二源极驱动器响应于与所述第一极性信号互补的第二极性信号，用于确定由所述第二源极驱动器形成的所述数据信号的所述第二极性图案。

对第一和第二源极驱动器所使用的第一和第二极性图案的独立控制，能够避免在与第一和第二元件驱动器相关联的第一和第二区域之间的边界处的数据信号的极性的不规则性。这有效地减少了显示板上不需要的不均匀的亮度。

根据本发明，还提供一种用于驱动显示板的源极驱动器，包括：

极性判断电路，接收响应由相邻的源极驱动器形成的第一数据信号的第一极性图案而产生的控制数据；以及驱动器电路，其用于形成第二数据信号，其中所述极性判断电路响应于所述控制数据，用于确定由所述驱动电路形成的所述第二数据信号的第二极性图案。

根据本发明，还提供一种操作源极驱动器驱动显示板内的数据线的方法，包括：响应于由与所述源极驱动器相邻的另一源极驱动器形成的第一数据信号的第一极性图案，向所述源极驱动器提供控制数据；响应于所述控制数据，确定第二数据信号的第二极性图案；以及在与所述源极驱动器相连的所述数据线上形成所述第二数据信号。

附图说明

通过以下结合附图的描述，本发明的上述和其他优点和特征将更加显而易见，其中：

图 1 是用于解释采用点反转驱动的 LCD 设备在显示特定的图案时表现出闪烁的原因的示意图；

图 2 是示出了典型 LCD 设备中、数据信号的极性的不规则性的示意图；

图 3 是示出了本发明第一实施例中、LCD 设备的结构的方框图；

图 4 是示出了包括在第一实施例的 LCD 设备中的源极驱动器的典型结构的方框图；

图 5 是示出了包括在第一实施例的源极驱动器中的驱动电路的典型结构的方框图；

图 6 是示出了各个源极驱动器所形成的数据信号的极性的概念图；

图 7 是示出了源极驱动器的操作的时序图；

图 8 是示出了源极驱动器的操作的方框图，尤其是建立在电阻器、驱动腿和放大器之间的连接；

图 9 是示出了第一实施例中的极性判断电路的典型操作的真值表；

图 10 是示出了极性图案信号与极性图案之间的关联性的表格；

图 11 是示出了在第一实施例的第一修改中、两个源极电路的操作的时序图；

图 12 是示出了极性信号和极性控制位与极性图案信号的数值之间的关联性的表格；

图 13 是示出了第二修改中的 LCD 设备的典型结构的方框图；

图 14 是示出了移位开始脉冲的脉冲宽度与极性图案信号的数值

之间的关联性的表格；

图 15 是示出了在将表示极性图案的控制数据作为极性控制位传送的情况下、源极驱动器的操作的时序图；

图 16 是示出了极性控制位与极性图案信号的数值之间的关联性的表格；

图 17 是示出了第三修改中的源极驱动器的典型结构的方框图；

图 18 是示出了第三修改中的极性判断电路的操作的真值表；

图 19 是示出了极性图案信号的数值与极性图案之间的关联性的表格；

图 20 是示出了如图 17 所示进行设计的源极驱动器的操作的概念图；

图 21 是示出了第三修改中的源极驱动器的优选操作的时序图；

图 22 是示出了第四修改中的源极驱动器的典型结构和操作的方框图；

图 23 是示出了第二实施例中的 LCD 设备的典型结构的方框图；

图 24 是示出了第二实施例中的 LCD 设备内的源极驱动器的典型结构的方框图；

图 25 是示出了第二实施例中的极性判断电路的操作的真值表；

图 26 是示出了第二实施例的修改中的 LCD 设备的典型结构的方框图；以及

图 27 是示出了第二实施例的修改中的源极驱动器的典型结构的方框图。

具体实施方式

现在，将参照所示实施例对本发明进行描述。本领域普通技术人员应当意识到，可以利用本发明的教义实现多种可选实施例，并且本发明并不局限于为了示范的目的而示出的实施例。

第一实施例

(总体结构)

在本发明的第一实施例中,如图3所示,LCD设备包括控制器1、一组 m 个源极驱动器 2_1 到 2_m 、其中按照行和列排列像素(未示出)的显示板3。控制器1提供对源极驱动器 2_1 到 2_m 的控制。设计每个源极驱动器 2_1 到 2_m ,为显示板3内的数据线提供数据信号,并从而驱动像素。显示板3包括分别与源极驱动器 2_1 到 2_m 相关联的区域 4_1 到 4_m ;由关联源极驱动器 2_i 驱动区域 4_i 内的像素。

具体地,控制器1用于向源极驱动器 2_1 到 2_m 提供像素数据DATA、同步时钟CLK和极性信号POL。像素数据DATA表示各个像素的灰度级电平。在本实施例中,像素数据DATA是 n 位数据。控制器1在其间在显示板3内驱动与特定栅极线相连的像素的特定水平时间段内,按照时分的方式,通过信号总线,将像素数据DATA转发给源极驱动器 2_1 到 2_m 。首先,控制器1将像素数据DATA提供给源极驱动器 2_1 ,然后,将其提供给源极驱动器 2_2 。相应地,然后控制器1将像素数据DATA顺序地提供给其余的源极驱动器 2_3 到 2_m 。同步时钟CLK用于实现源极驱动器 2_1 到 2_m 的同步。极性信号POL用于表示由各个源极驱动器 2_1 到 2_m 形成的数据信号的极性图案。在每个水平时间段内,极性信号POL保持恒定。

源极驱动器 2_1 到 2_m 响应像素数据DATA、同步时钟CLK和极性信号POL,将数据信号提供给显示板3内的数据线。根据像素数据DATA来确定各个数据信号的电压电平,并根据极性信号POL来确定各个数据信号的极性。源极驱动器 2_1 到 2_m 中的每一个均具有六个端口,同时接收六个像素的像素数据DATA。此外,源极驱动器 2_1 到 2_m 中的每一个均具有414个输出,用于驱动414条数据线。

源极驱动器 2_1 到 2_m 分别接收移位开始信号 $STH^{(1)}$ 到 $STH^{(m)}$,并响应移位开始信号 $STH^{(1)}$ 到 $STH^{(m)}$,锁存关联的像素数据DATA。具体地,源极驱动器 2_1 到 2_m 级联连接,每个源极驱动器 2_i 从前一级源极驱动器 2_{i-1} 接收关联的移位开始信号 $STH^{(i)}$ 。应当注意,第一级源极驱动器 2_1 从控制器1而不是其他源极驱动器2接收移位开始信号 $STH^{(1)}$ 。

具体地,如下提供移位开始信号 $STH^{(1)}$ 到 $STH^{(m)}$:控制器1在允许源极驱动器 2_1 锁存关联的像素数据DATA时激活移位开始信号 $STH^{(1)}$ 。

(即, 将移位开始信号 $STH^{(1)}$ 设置为逻辑值“1”)。源极驱动器 2_1 响应于移位开始信号 $STH^{(1)}$ 的激活, 开始锁存关联的像素数据 DATA。当完成与之相关联的像素数据 DATA 的接收时, 源极驱动器 2_1 激活提供给下一源极驱动器 2_2 的移位开始信号 $STH^{(2)}$ 。响应于移位开始信号 $STH^{(2)}$, 源极驱动器 2_2 开始锁存关联的像素数据 DATA, 并在完成关联像素数据 DATA 的接收之后, 激活移位开始信号 $STH^{(3)}$ 。对于其余源极驱动器 2_3 到 2_n 进行相同的操作; 源极驱动器 2_3 到 2_{n-1} 相应地激活移位开始信号 $STH^{(4)}$ 到 $STH^{(n)}$, 以允许下一源极驱动器 2_4 到 2_n 锁存关联的像素数据 DATA。这种操作允许控制器 1 将像素数据 DATA 时分地转发给源极驱动器 2_1 到 2_n 中所要求的源极驱动器。

移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 不仅用于允许源极驱动器 2_1 到 2_n 锁存像素数据 DATA, 还用于将表示数据信号的极性图案的控制数据提供给各个源极驱动器 2_1 到 2_n 。在本实施例中, 作为移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 的波形来传送控制数据, 更具体地, 作为移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 内的移位开始脉冲的脉冲宽度。移位开始脉冲是用于指示关联的源极驱动器开始数据锁存的脉冲, 并且将移位开始脉冲的脉冲宽度定义为其中激活移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 的持续时间段。在本实施例中, 将每个移位开始脉冲的脉冲宽度选择为同步时钟 CLK 的一个或两个周期。此后, 在将脉冲宽度选择为同步时钟 CLK 的一个周期时, 将特定的移位开始脉冲的脉冲宽度定义为“1”。相应地, 在将脉冲宽度选择为同步时钟 CLK 的两个周期时, 将特定的移位开始脉冲的脉冲宽度定义为“2”。

源极驱动器 2_1 的极性图案由控制器 1 指定, 而相关源极驱动器 2_2 到 2_{n-1} 的极性图案分别由前一级的源极驱动器 2_1 到 2_{n-1} 指定。具体地, 控制器 1 通过移位开始信号 $STH^{(1)}$ 内的移位开始脉冲的脉冲宽度来指定源极驱动器 2_1 所形成的数据信号的极性图案。源极驱动器 2_1 响应源极驱动器 2_1 已经形成的数据信号的极性图案, 定义移位开始脉冲的脉冲宽度, 并形成包括具有所定义的脉冲宽度的移位开始脉冲在内的移位开始信号 $STH^{(2)}$ 。源极驱动器 2_2 响应移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度, 确定源极驱动器 2_2 形成的数据信号的极性图案。

此外,源极驱动器 2_i 响应关联数据信号的极性图案,定义移位开始脉冲的脉冲宽度,并形成包括具有所定义的脉冲宽度的移位开始脉冲在内的移位开始信号 $STH^{(3)}$ 。源极驱动器 2_3 到 2_{n-1} 相应地形成移位开始信号 $STH^{(4)}$ 到 $STH^{(n)}$,指定下一级源极驱动器 2_4 到 2_n 的极性图案。

上述操作允许各个源极驱动器响应下一源极驱动器的极性图案,适当地选择关联数据信号的极性图案,建立数据信号的极性的规则性,按照恒定的空间周期进行反转。

还应当注意的是,移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 有利地用于指示数据信号的极性图案,并用于允许源极驱动器 2_1 到 2_n 开始锁存像素数据 DATA,因为这样允许以较少数量的信号线来指定数据信号的极性图案。

(源极驱动器结构)

图 4 是示出了每个源极驱动器 2_i 的典型结构的方框图。源极驱动器 2_i 包括控制电路 11、包括一组寄存器 12_1 到 12_{414} 的移位寄存器 12、输入侧开关电路 13、极性判断电路 14、包括一组驱动腿 15_1 到 15_{414} 的驱动电路 15、灰度级电压发生器 16、输出侧开关电路 17、包括一组输出放大器 18_1 到 18_{414} 的放大器电路 18 和与显示板 3 的区域 4_i 内的数据线相连的一组 414 个输出端子 19。此后,以端子号 1 到 414 来表示输出端子 19,并将具有端子号 j 的输出端子 19 表示为输出端子 19_j 。

控制电路 11 响应移位开始信号 $STH^{(i)}$ 和同步时钟 CLK 来控制移位寄存器 12。响应于移位开始信号 $STH^{(i)}$ 的激活,控制电路 11 允许移位寄存器 12 锁存像素数据 DATA。此外,控制电路 11 设计用于形成要提供给下一个源极驱动器 2_{i+1} 的移位开始信号 $STH^{(i+1)}$ 。

移位寄存器 2 被设计为用于响应从控制电路 11 接收到的移位控制信号,锁存来自控制器 1 的像素数据 DATA。移位寄存器 12 将像素数据 DATA 包含在关联寄存器 12_1 到 12_{414} 中,每个寄存器 12_1 到 12_{414} 均设计为用于存储一个像素的像素数据。从输出端子 19_1 到 19_{414} 输出数据信号,从而使数据信号分别具有由存储在寄存器 12_1 到 12_{414} 中的像素数据 DATA 所指示的电压电平。在本实施例中,移位寄存器 12 用于在每个时钟周期接收六个像素数据 DATA,以 69 个周期接收像素数据

DATA。

输入侧开关电路 13 响应于从极性判断电路 14 接收到的极性图案信号 S_{PTN} ，切换寄存器 12_1 到 12_{414} 和驱动腿 15_1 到 15_{414} 之间的连接。输入侧开关 13 被设计为用于将像素数据从寄存器 12_1 到 12_{414} 传送到所需的驱动腿 15_1 到 15_{414} 。

极性判断电路 14 响应于极性信号 POL 和移位开始信号 $STH^{(i)}$ 中的移位开始脉冲的脉冲宽度，产生极性图案信号 S_{PTN} 。如图 10 所示，极性图案信号 S_{PTN} 指定了从输出端子 19_1 到 19_{414} 输出的数据信号的极性图案。当极性图案信号 S_{PTN} 设置为逻辑值“0”时，确定数据信号的极性图案，从而使从位于输出端子 19 的阵列两端的输出端子 19_1 和 19_{414} 输出数据信号具有正极性，而以两个输出端子为间隔反转从其余输出端子 19_2 到 19_{413} 输出的数据信号的极性。当极性图案信号 S_{PTN} 设置为逻辑值“1”时，确定数据信号的极性图案，从而使各个数据信号的极性与将极性图案信号 S_{PTN} 设置为逻辑值“0”的情况的相应极性相反。

图 9 示出了极性判断电路 14 的真值表。当移位开始信号 $STH^{(i)}$ 内的移位开始脉冲的脉冲宽度为“1”（即，等于同步时钟 CLK 的一个时钟周期）时，将极性图案信号 S_{PTN} 设置为与极性信号 POL 等同的电平。另一方面，当移位开始脉冲的脉冲宽度为“2”时，将极性图案信号 S_{PTN} 设置为与极性信号 POL 互补的电平。

参照图 4，驱动电路 15 中的每个驱动腿 15_1 到 15_{414} 被设计成用于通过输入侧开关电路 13 输出与从移位寄存器 12 接收到的像素数据相对应的灰度级电压。一半驱动腿是形成相对于公共电平（即，显示板 3 的公共电极的电位电平）的正灰度级电压的正输出电压驱动器，而其余驱动腿是形成负灰度级电压的负输出电压驱动器。图 4 中的符号“+”表示相关驱动腿是正输出电压驱动器，而符号“-”表示相关驱动腿是负输出电压驱动器。

具体地，最左边的驱动腿 15_1 是正输出电压驱动器，最右边的驱动腿 15_{414} 是负输出电压驱动器。中间的驱动腿 15_2 到 15_{413} 由重复排列的两个负输出电压驱动器和两个正输出电压驱动器构成；驱动腿 15_2 和 15_3 是负输出电压驱动器，而驱动腿 15_4 到 15_5 是正输出电压驱动器。

对于驱动腿 15_6 到 15_{413} ，以此类推。

图 5 是示出了驱动腿 15_1 到 15_{414} 的典型结构的方框图。驱动腿 15_1 到 15_{414} 中的每一个均包括锁存器 21、电平移位器 22 和 D/A 转换器 23。

锁存器 21 暂时保存从移位寄存器 12 接收到的像素数据，并将所存储的像素数据提供给电平移位器 22。

电平移位器 22 相应地提供用于将锁存器 21 的输出转换为 D/A 转换器 23 的输入电平的电平转换。

D/A 转换器 23 提供对通过电平移位器 22 从锁存器 21 接收到的像素数据的 D/A 转换，以形成与像素数据相对应的灰度级电压。正输出电压驱动器中的 D/A 转换器 23 根据从灰度级电压发生器 16 接收到的一组 2^n 个正灰度级电压 V_{REF}^+ （相对于公共电平），形成正灰度级电压。更具体地，正输出电压驱动器中的 D/A 转换器 23 从正灰度级电压 V_{REF}^+ 组中选择与从输入侧开关电路 13 接收到的像素数据相对应的灰度级电压，并输出所选择的正灰度级电压。相应地，负输出电压驱动器中的 D/A 转换器 23 根据从灰度级电压发生器 16 接收到的一组 2^n 个负灰度级电压 V_{REF}^- （相对于公共电平），形成负灰度级电压。负输出电压驱动器中的 D/A 转换器 23 从负灰度级电压 V_{REF}^- 组中选择与从输入侧开关电路 13 接收到的像素数据相对应的灰度级电压，并输出所选择的负灰度级电压。驱动腿 15_1 到 15_{414} 中的 D/A 转换器 23 与输出侧开关电路 17 相连。

参照图 4，输出侧开关电路 17 响应于极性图案信号 S_{PTN} ，切换驱动腿 15_1 到 15_{414} 中的 D/A 转换器 23 与输出放大器 18_1 到 18_{414} 之间的连接。输出侧开关电路 17 用于将来自驱动腿 15_1 到 15_{414} 的灰度级电压传送到所需的输出放大器 18_1 到 18_{414} 。

输出放大器 18_1 到 18_{414} 提供 D/A 转换器 23 和与之相连的数据线之间的阻抗匹配。可以将源极跟随器用作输出放大器 18_1 到 18_{414} 。将输出放大器 18_1 到 18_{414} 提供给输出端子 19_1 到 19_{414} 的信号用作提供给显示板 3 内的数据线的信号。响应于极性图案信号 S_{PTN} ，确定从输入侧开关电路 13 输出的像素数据和从输出侧开关电路 17 输出的灰度级电压的目的地，这样在输出端子 19_1 到 19_{414} 上形成了具有与由极性

图案信号 S_{PTN} 指定的极性图案相一致的极性的数据信号。

（源极驱动器操作）

如图 6 所示，源极驱动器 2_1 到 2_n 形成数据信号，从而在水平方向上（即，与数据线垂直的方向）每两个像素反转数据信号的极性，并且在垂直方向上（即，与数据线平行的方向）每条线反转数据信号的极性。

本实施例中的源极驱动器 2_1 到 2_n 的操作致力于控制各个源极驱动器 2_1 到 2_n 的极性图案，以避免相邻区域 4_1 到 4_n 之间的边界处的数据信号极性的不规则性。为了在水平方向上每两个像素反转数据信号的极性，需要以四个像素的空间周期反转数据信号的极性；但是，源极驱动器 2_1 到 2_n 的输出数不是四的倍数。这意味着，避免数据信号极性的不规则需要控制各个源极驱动器 2_1 到 2_n 的极性图案。设计本实施例中的 LCD 设备，利用移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 中的移位开始脉冲的脉冲宽度来控制各个源极驱动器 2_1 到 2_n 的极性图案，并保持数据信号极性的规则性。

图 7 是示出了源极驱动器 2_1 到 2_n 在激活极性信号 POL（即，将极性信号 POL 设置为逻辑值“0”）的水平时间段期间的操作的时序图。源极驱动器 2_1 响应于移位开始信号 $STH^{(1)}$ 的激活，开始锁存像素数据 DATA。此外，在激活移位开始信号 $STH^{(1)}$ 之后，源极驱动器 2_1 计数移位开始脉冲（以参考数字 31 表示）的脉冲宽度，然后，响应于极性信号 POL 和移位开始脉冲 31 的脉冲宽度，形成极性图案信号 S_{PTN} 。在如图 7 所示的操作中，源极驱动器 2_1 中的极性判断电路 14 响应于极性信号 POL 被激活且移位开始脉冲 31 的脉冲宽度为“2”的事实，将极性图案信号 S_{PTN} 设置为逻辑值“0”。

如图 8 所示，响应于被设置为逻辑值“0”的极性图案信号 S_{PTN} ，输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_1 到 15_{414} 相连，并且输出侧开关电路 17 将驱动腿 15_1 到 15_{414} 分别与放大器 18_1 到 18_{414} 相连。这使得在输出端子 19_1 到 19_{414} 上所形成的数据信号具有与由具有逻辑值“0”的极性图案信号 S_{PTN} 所定义的极性图案相一致的极性（参

见图 10)。

在完成像素数据 DATA 的数据锁存之后, 源极驱动器 2_1 激活移位开始信号 $STH^{(2)}$, 即提供针对源极驱动器 2_2 的移位开始脉冲。响应于源极驱动器 2_1 的极性图案来定义移位开始脉冲的脉冲宽度, 从而使数据信号的极性避免不规则性。在本实施例中, 源极驱动器 2_1 将移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度定义为“1”。

响应于移位开始信号 $STH^{(2)}$ 的激活, 源极驱动器 2_2 开始锁存像素数据 DATA。此外, 源极驱动器 2_2 计数移位开始脉冲的脉冲宽度, 并响应于极性信号 POL 和移位开始脉冲的脉冲宽度, 将极性图案信号 S_{PTN} 设置为逻辑值“1”。

如图 8 所示, 响应于被设置为逻辑值“1”的极性图案信号 S_{PTN} , 源极驱动器 2_2 中的输入侧开关电路 13 将奇数编号的寄存器 12_1 、 12_3 、 $\dots$ 和 12_{413} 分别与偶数编号的驱动腿 15_2 、 15_4 、 $\dots$ 和 15_{414} 相连, 而将偶数编号的寄存器 12_2 、 12_4 、 $\dots$ 和 12_{414} 分别与奇数编号的驱动腿 15_1 、 15_3 、 $\dots$ 和 15_{413} 相连。此外, 输出侧开关电路 17 将奇数编号的驱动腿 15_1 、 15_3 、 $\dots$ 和 15_{413} 分别与偶数编号的放大器 18_2 、 18_4 、 $\dots$ 和 18_{414} 相连, 而将偶数编号的驱动腿 15_2 、 15_4 、 $\dots$ 和 15_{414} 分别与奇数编号的放大器 18_1 、 18_3 、 $\dots$ 和 18_{413} 相连。这使得在输出端子 19_1 到 19_{414} 上所形成的数据信号具有与由具有逻辑值“1”的极性图案信号 S_{PTN} 所定义的极性图案相一致的极性 (参见图 10)。

结果, 如图 6 所示, 源极驱动器 2_1 和 2_2 在与之相关联的区域 4_1 和 4_2 之间的边界处并未产生数据信号极性的不规则。这有效地避免了显示板 3 上不利的不均匀亮度。

其余的源极驱动器 2_3 到 2_n 相应地进行操作。接收移位开始信号 $STH^{(i)}$ 上的脉冲宽度为“2”的移位开始脉冲的源极驱动器 2_i 根据由具有逻辑值“0”的极性图案信号 S_{PTN} 所定义的极性图案, 形成数据信号, 并提供包括脉冲宽度为“1”的移位开始脉冲在内的移位开始信号 $STH^{(i+1)}$ 。另一方面, 接收移位开始信号 $STH^{(j)}$ 上的脉冲宽度为“2”的移位开始脉冲的另一源极驱动器 2_j 根据由具有逻辑值“1”的极性图案信号 S_{PTN} 所定义的极性图案, 形成数据信号, 并提供包括脉冲宽度

为“2”的移位开始脉冲在内的移位开始信号 $STH^{(j+1)}$ 。这有效地保持了数据信号极性的规则性，避免了显示板 3 上不利的不均匀亮度。

在下一水平周期期间，以反转为逻辑“0”的极性信号执行相应的操作。响应于极性信号 POL 的反转，源极驱动器 2_1 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“1”，而源极驱动器 2_2 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“0”。相应地，奇数编号的源极驱动器 2_{2i+1} 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“1”，而偶数编号的源极驱动器 2_{2i} 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“0”。这允许源极驱动器 2_1 到 2_n 形成其极性与前一水平周期期间的极性相反的数据信号。

如上所述，本实施例中的 LCD 设备通过向各个源极驱动器 2_1 到 2_n 提供移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 上的控制数据，控制源极驱动器 2_1 到 2_n 所形成的数据信号的极性图案，保持了数据信号极性的规则性。

本领域普通技术人员应当清楚本发明可以应用于 n 点反转驱动， n 是大于 2 的数。

（典型修改）

1、第一修改

在可选实施例中，如图 11 所示，通过传送极性控制位 32 来实现对数据信号的极性图案的指定，而并不传送移位开始脉冲 31。在本实施例中，如图 12 所示，响应于极性信号 POL 和极性控制位 32，形成极性图案信号 S_{PTN} 。

优选地，在产生相关的移位开始脉冲 31 之后，执行极性控制位 32 的传送。在产生移位开始脉冲 31 之前传送极性控制位 32 需要向各个源极驱动器 2_1 到 2_n 提供指示极性控制位 32 的锁存定时的控制信号。这不必要地增加了 LCD 设备内信号线的数量。与此相反，在产生相关的移位开始脉冲 31 之后传送极性控制位 32 允许将移位开始脉冲 31 用于指示极性控制位 32 的锁存定时。在这种情况下，各个源极驱动器 2_1 到 2_n 用于在接收到相关的移位开始脉冲 31 之后的预定持续时间，锁存极性控制位 32。在如图 11 所示的操作中，在传送移位开始脉冲

31 之后三个时钟周期，传送极性控制位 32。

2、第二修改

为了进一步减少 LCD 设备内的信号线的数量，如图 13 所示，可以在通过移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 传送的控制数据上控制与各个源极驱动器相关联的极性图案，而无需使用极性信号 POL。如上所述，可以作为移位开始脉冲 31 的脉冲宽度来传送指示极性图案的控制数据。在这种情况下，如图 14 所示，极性图案信号 S_{PTN} 只依赖于移位开始脉冲 31 的脉冲宽度。或者，如图 15 所示，可以作为与移位开始脉冲 31 分离产生的极性控制位 32 来传送指示极性图案的控制数据。在这种情况下，如图 16 所示，极性图案信号 S_{PTN} 只依赖于极性控制位 32。

3、第三修改

如图 19 所示，对于以两个像素的空间间隔反转数据信号极性的情况，所允许的极性图案数是四个 ($=2^2$)。为了改善 LCD 设备的结构灵活性，希望允许每个源极驱动器 2 使用任意的可允许极性图案。

为了允许源极驱动器 2_1 到 2_n 使用任意的可允许极性图案，需要对源极驱动器 2_1 到 2_n 进行如图 17 所示的设计。在如图 17 所示的源极驱动器结构中，每个源极驱动器 2_1 中的驱动电路 15 包括 416 个驱动腿 15_1 到 15_{416} ，其数量大于输出端子 19 的数量。一半驱动腿 15_1 到 15_{416} 是用于形成正极性的数据信号的正输出电压驱动器，而其余驱动腿是用于形成负极性的数据信号的负输出电压驱动器。更具体地，位于驱动腿阵列两端的驱动腿 15_1 和 15_{416} 是正输出电压驱动器，而中间的驱动腿 15_2 到 15_{415} 形成了其中重复两个正输出电压驱动器和两个负输出电压驱动器的驱动腿阵列；驱动腿 15_2 和 15_3 是负输出电压驱动器，而驱动腿 15_4 到 15_5 是正输出电压驱动器。对于驱动腿 15_6 到 15_{415} ，以此类推。这种结构满足以下要求：为了允许源极驱动器 2 使用任意的可允许极性图案，正和负输出电压驱动器的数量均需要比输出端子 19 的数量的一半大一。

根据驱动电路 15 结构上的修改，输入侧开关电路 13、极性判断

电路 14 和输出侧开关电路 17 的操作修改如下：根据如图 18 所示的真值表来修改极性判断电路 14 的操作。应当注意，将两位信号用作由极性判断电路 14 形成的极性图案信号 S_{PTN} 。允许极性图案信号 S_{PTN} 具有与四个不同极性图案相关联的任意四个数值。应当注意，定义极性信号 POL 的数值与极性图案信号 S_{PTN} 的数字之间的关联性，从而在反转极性信号 POL 时，反转极性图案。对输入侧开关电路 13 和输出侧开关电路 17 的操作进行修改，以便适合于提供如图 19 所示的任意可允许极性图案。

图 20 示出了如图 17 所示设计的源极驱动器 2_1 到 2_2 的典型操作。在接收到包括脉冲宽度为“1”的移位开始脉冲在内的移位开始信号 $STH^{(1)}$ 、且极性信号被设置为逻辑值“0”时，源极驱动器 2_1 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“0”。响应于被设置为逻辑值“0”的极性图案信号 S_{PTN} ，源极驱动器 2_1 中的输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_1 到 15_{414} 相连，并且输出侧开关电路 17 将驱动腿 15_1 到 15_{414} 分别与放大器 18_1 到 18_{414} 相连；应当注意，驱动腿 15_{415} 和 15_{416} 并未用于形成数据信号。此外，源极驱动器 2_1 提供移位开始信号 $STH^{(2)}$ ，从而响应于与源极驱动器 2_1 相关联的极性图案，确定移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度，以便允许源极驱动器 2_2 保持数据信号极性的规则性。在如图 20 所示的操作中，将移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度确定为“2”。

源极驱动器 2_2 中的极性判断电路 14 根据移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度为“2”的事实，将极性图案信号 S_{PTN} 设置为逻辑值“0”。响应于被设置为逻辑值“0”的极性图案信号 S_{PTN} ，源极驱动器 2_2 中的输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_3 到 15_{416} 相连，并且源极驱动器 2_2 中的输出侧开关电路 17 将驱动腿 15_3 到 15_{416} 分别与放大器 18_1 到 18_{414} 相连；应当注意，驱动腿 15_1 和 15_2 并未用于形成数据信号。源极驱动器 2_2 的上述操作有效地保持了分别与源极驱动器 2_1 和 2_2 相关联的区域 4_1 和 4_2 之间的边界处的数据信号极性的规则性。源极驱动器 2_2 形成移位开始信号 $STH^{(3)}$ ，从而保持数

据信号极性的规则性。其余的源极驱动器 2_3 到 2_n 相应地进行操作。

如图 17 所示的结构可以伴随着只利用移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 而无需极性信号 POL 地控制与源极驱动器 2_1 到 2_n 相关联的极性图案。在这种情况下, 在移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 上, 向各个源极驱动器 2_1 到 2_n 提供表示极性图案的两位控制数据。可以将控制数字作为移位开始脉冲的脉冲宽度传送到源极驱动器 2_1 到 2_n 。或者, 如图 21 所示, 可以将针对各个源极驱动器 2_1 到 2_n 的、表示极性图案的两位控制数据作为与移位开始脉冲 31 分离传送的极性控制位 32'。

可以将此修改中的结构应用于采用 n 点反转驱动的 LCD 设备, n 不是 2。当利用 n 点反转驱动来驱动显示板 3 时, 允许每个源极驱动器 2 使用的极性图案数是 $2n$ 个, 并且将由足以选择 $2n$ 个可允许极性图案的数据位组成的控制数据在移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 上传送到各个源极驱动器 2_1 到 2_n 。可以将控制数据作为移位开始脉冲的脉冲宽度传送给各个源极驱动器 2_1 到 2_n , 或者作为跟随移位开始脉冲的极性控制位来传送。

4、第四修改

为了保持数据信号极性的规则性, 如图 22 所示, 可以采用如下的 LCD 设备结构: 每个源极驱动器 2_1 到 2_n 由输出端子、放大器和驱动腿构成, 其数据大于各个区域 4_1 到 4_n 中所提供的数据信号的数量; 在此结构中, 一些输出端子、放大器和驱动腿并不用于驱动数据线。在如图 22 所示的结构中, 每个源极驱动器 2 由 416 个驱动腿 15_1 到 15_{416} 、416 个放大器 18_1 到 18_{416} 和 416 个输出端子 19_1 到 19_{416} 构成。输出端子 19_1 到 19_{416} 中的两个不与显示板 3 相连, 图 22 所示的符号“NC”表示相关的输出端子 19 未与显示板 3 相连。具体地, 源极驱动器 2_1 中的输出端子 19_{415} 和 19_{416} 未与显示板 3 相连, 而源极驱动器 2_2 中的输出端子 19_1 和 19_2 未与显示板 3 相连。相应地, 奇数编号的源极驱动器 2_3 、 2_5 、 $\dots$ 中的输出端子 19_{415} 和 19_{416} 未与显示板 3 相连, 而偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 中的输出端子 19_1 和 19_2 未与显示板 3 相连。

图 22 所示的源极驱动器 2_1 和 2_2 的操作如下: 在接收到包括脉冲

宽度为“1”的移位开始脉冲在内的移位开始信号 $STH^{(1)}$ 、且极性信号被设置为逻辑值“0”时，源极驱动器 2_1 中的极性判断电路 14 将极性图案信号 S_{PTN} 设置为逻辑值“0”。响应于被设置为逻辑值“0”的极性图案信号 S_{PTN} ，源极驱动器 2_1 中的输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_1 到 15_{414} 相连，并且输出侧开关电路 17 将驱动腿 15_1 到 15_{414} 分别与放大器 18_1 到 18_{414} 相连；应当注意，驱动腿 15_{415} 和 15_{416} 、放大器 18_{415} 和 18_{416} 、以及输出端子 19_{415} 和 19_{416} 并未用于形成数据信号。此外，源极驱动器 2_1 提供移位开始信号 $STH^{(2)}$ ，从而响应于与源极驱动器 2_1 相关联的极性图案，确定移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度，以便允许源极驱动器 2_2 保持数据信号极性的规则性。在如图 22 所示的操作中，将移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度确定为“2”。

源极驱动器 2_2 中的极性判断电路 14 根据移位开始信号 $STH^{(2)}$ 中的移位开始脉冲的脉冲宽度为“2”的事实，将极性图案信号 S_{PTN} 设置为逻辑值“0”。响应于被设置为逻辑值“0”的极性图案信号 S_{PTN} ，源极驱动器 2_2 中的输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_3 到 15_{416} 相连，并且源极驱动器 2_2 中的输出侧开关电路 17 将驱动腿 15_3 到 15_{416} 分别与放大器 18_3 到 18_{416} 相连；应当注意，驱动腿 15_1 和 15_2 、放大器 18_1 和 18_2 、以及输出端子 19_1 和 19_2 并未用于形成源极驱动器 2_2 中的数据信号。源极驱动器 2_1 和 2_2 的上述操作有效地保持了分别与源极驱动器 2_1 和 2_2 相关联的区域 4_1 和 4_2 之间的边界处的数据信号极性的规则性。源极驱动器 2_2 形成移位开始信号 $STH^{(3)}$ ，从而保持数据信号极性的规则性。其余的源极驱动器 2_3 到 2_n 相应地进行操作。

第二实施例

图 23 是示出了本发明第二实施例中的 LCD 设备的典型结构的方框图。在第二实施例中，将用于控制极性图案的控制信号通过专用信号线 5a 和 5b 提供给源极驱动器 2_1 到 2_n ，从而实现各个源极驱动器 2_1 到 2_n 的数据信号极性控制。在本实施例中，移位开始信号 $STH^{(1)}$ 到 $STH^{(n)}$ 专用于允许源极驱动器 2_1 到 2_n 锁存像素数据 DATA。通过控制器 1 将

信号线 5a 上拉到“高”电平，将信号线 5b 下拉到“低”电平。信号线 5a 用于将逻辑值为“1”的控制信号分配给所需的源极驱动器，而信号线 5b 用于将逻辑值为“0”的控制信号分配给其他所需的源极驱动器。确定信号线 5a 和 5b 与源极驱动器 2_1 到 2_n 之间的连接，从而使每个源极驱动器 2 接收与相邻源极驱动器根据其形成数据信号的极性图案相关联的控制信号。更具体地，信号线 5a 与奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 相连，而信号线 5b 与偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 相连。这样做能够将逻辑值为“1”的控制信号提供给奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ ，而将逻辑值为“0”的控制信号提供给偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 。

图 24 是示出了第二实施例中的每个源极驱动器 2_i 的典型结构的方框图。除了极性判断电路 14 接收来自信号线 5a 或 5b 的极性图案信号 S_{PTN} 以外，第二实施例中的源极驱动器 2_i 的结构和操作几乎与如图 4 所示的源极驱动器的结构和操作等同。在本实施例中，极性判断电路 14 响应于极性信号 POL 和从信号线 5a 和 5b 中选择出的一个接收到的控制信号来形成极性图案信号 S_{PTN} 。图 25 示出了描述第二实施例中的极性判断电路 14 的操作的真值表。当所接收到的控制信号具有逻辑值“0”时，将极性图案信号 S_{PTN} 设置为与极性信号 POL 等同的数值。另一方面，当所接收到的控制信号具有逻辑值“1”时，将极性图案信号 S_{PTN} 设置为与极性信号 POL 互补的数值。这导致奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 形成了其极性与由偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 所形成的相应数据信号的极性相反的数据信号，因为奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 接收逻辑值为“1”的控制信号，而偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 接收逻辑值为“0”的控制信号。例如，当极性信号 POL 具有逻辑值“1”时，奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 将相关联的极性图案信号 S_{PTN} 设置为逻辑值“0”，而偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 将极性图案信号 S_{PTN} 设置为逻辑值“1”。如图 6 所示，这有效地保持了数据信号极性的规则性。对于极性信号 POL 具有逻辑值“0”的情况，进行同样的操作。

在可选实施例中，如图 26 所示，可以将一对互补的极性信号 POL_{odd}

和 POL_{even} 用于控制各个源极驱动器 2_1 到 2_n ，从而使奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 形成其极性与偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 所形成的相应数据信号的极性相反的数据信号；在将极性信号 POL_{odd} 和 POL_{even} 之一设置为逻辑值“1”时，将另一个设置为逻辑值“0”。将极性信号 POL_{odd} 提供给奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ ，而将极性信号 POL_{even} 提供给偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 。在如图 26 所示的结构中，互补的极性信号 POL_{odd} 和 POL_{even} 提供了对各个源极驱动器 2_1 到 2_n 的极性图案控制。

图 27 示出了在采用如图 26 所示的结构时、每个源极驱动器 2_i 的典型结构。源极驱动器 2_i 中的输入侧开关电路 13 和输出侧开关电路 17 直接接收从互补的极性信号 POL_{odd} 和 POL_{even} 中选择一个。

当所接收到的极性信号被设置为逻辑值“0”时，输入侧开关电路 13 将寄存器 12_1 到 12_{414} 分别与驱动腿 15_1 到 15_{414} 相连，而输出侧开关电路 17 将驱动腿 15_1 到 15_{414} 分别与放大器 18_1 到 18_{414} 相连。这导致在输出端子 19_1 到 19_{414} 上形成的数据信号具有与关联于逻辑值为“0”的极性图案信号 S_{PTN} 的极性图案相一致的极性，如图 10 所示。

另一方面，当所接收到的极性信号被设置为逻辑值“1”时，输入侧开关电路 13 将奇数编号的寄存器 12_1 、 12_3 、 $\dots$ 和 12_{413} 分别与偶数编号的驱动腿 15_2 、 15_4 、 $\dots$ 和 15_{414} 相连，而将偶数编号的寄存器 12_2 、 12_4 、 $\dots$ 和 12_{414} 分别与奇数编号的驱动腿 15_1 、 15_3 、 $\dots$ 和 15_{413} 相连。此外，输出侧开关电路 17 将奇数编号的驱动腿 15_1 、 15_3 、 $\dots$ 和 15_{413} 分别与偶数编号的放大器 18_2 、 18_4 、 $\dots$ 和 18_{414} 相连，而将偶数编号的驱动腿 15_2 、 15_4 、 $\dots$ 和 15_{414} 分别与奇数编号的放大器 18_1 、 18_3 、 $\dots$ 和 18_{413} 相连。这使得在输出端子 19_1 到 19_{414} 上所形成的数据信号具有与由具有逻辑值“1”的极性图案信号 S_{PTN} 所定义的极性图案相一致的极性，如图 10 所示。

结果，将偶数编号的源极驱动器 2_2 、 2_4 、 $\dots$ 所使用的极性图案确定为与奇数编号的源极驱动器 2_1 、 2_3 、 $\dots$ 所使用的极性图案互补。如图 6 所示，这保持了数据信号极性的规则性，并从而有效地避免了显示板 3 上不利的不均匀亮度。

总之，上述 LCD 设备结构有效地提供了对各个源极驱动器的极性图案控制，从而保持了数据信号极性的规则性。

显而易见的是，本发明并不局限于上述实施例，可以对上述实施例进行修改和改变，而并不偏离本发明的范围。尤其是，应当注意，在与显示板 3 相连之前，可以利用 TAB（带式自动焊接）对源极驱动器 2 进行封装。或者，可以利用 COG（玻璃上芯片）技术，使源极驱动器 2 与显示板 3 进行倒装芯片连接。

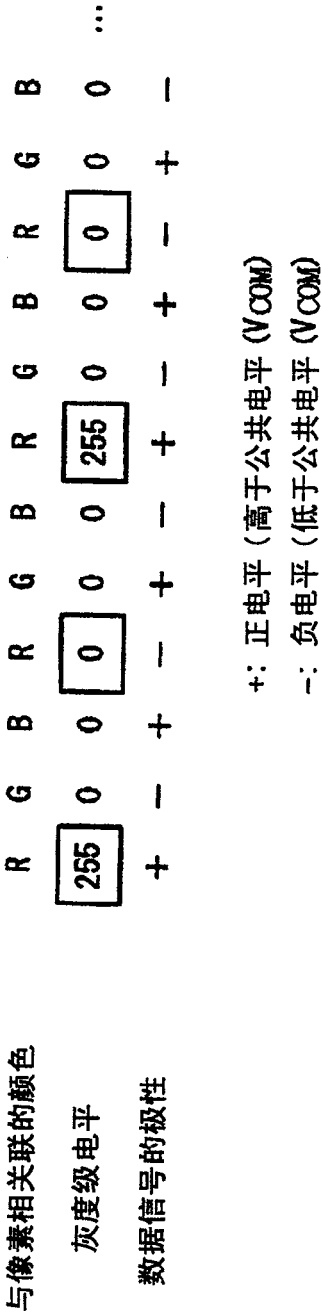


图 1

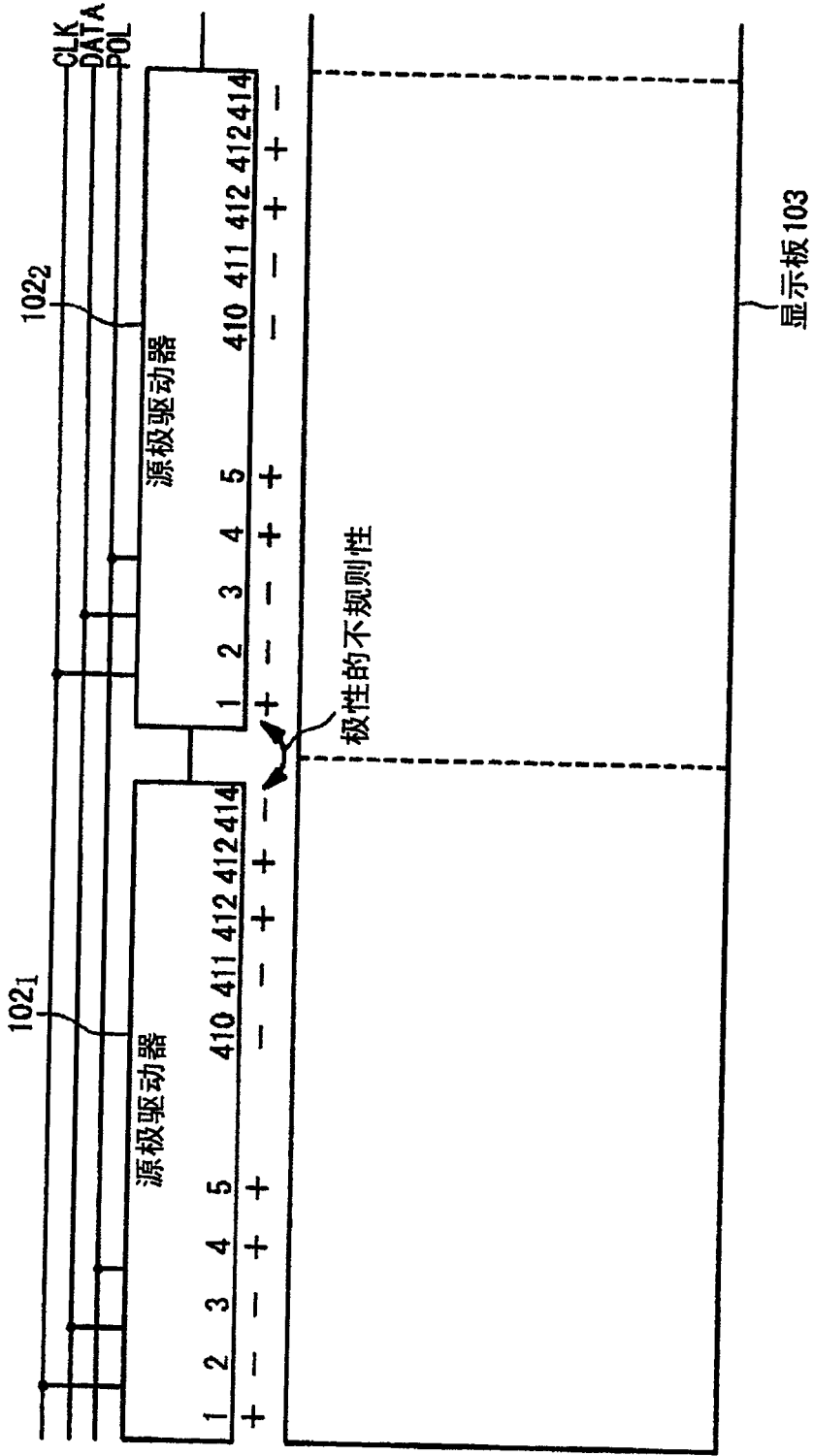


图 2

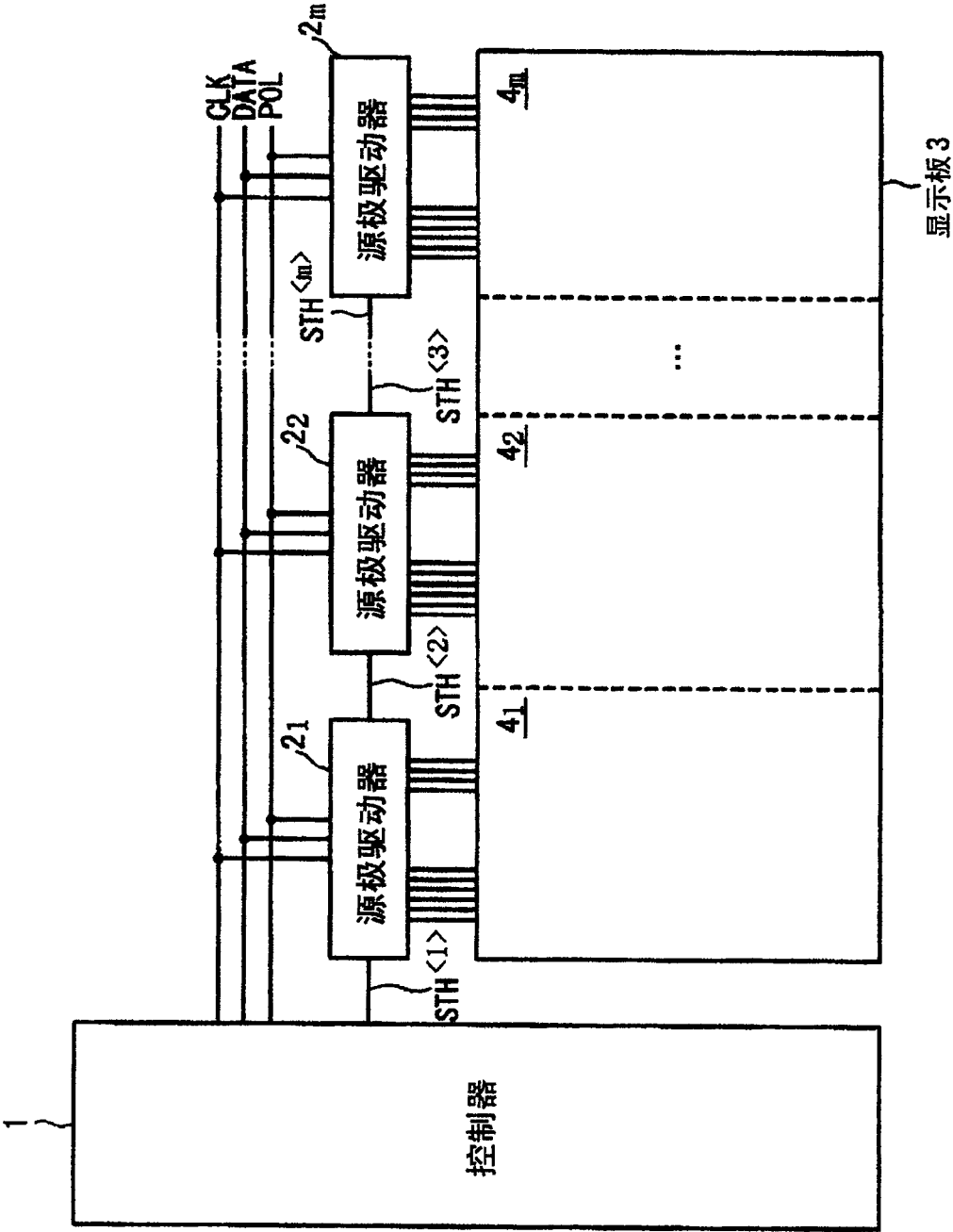


图 3

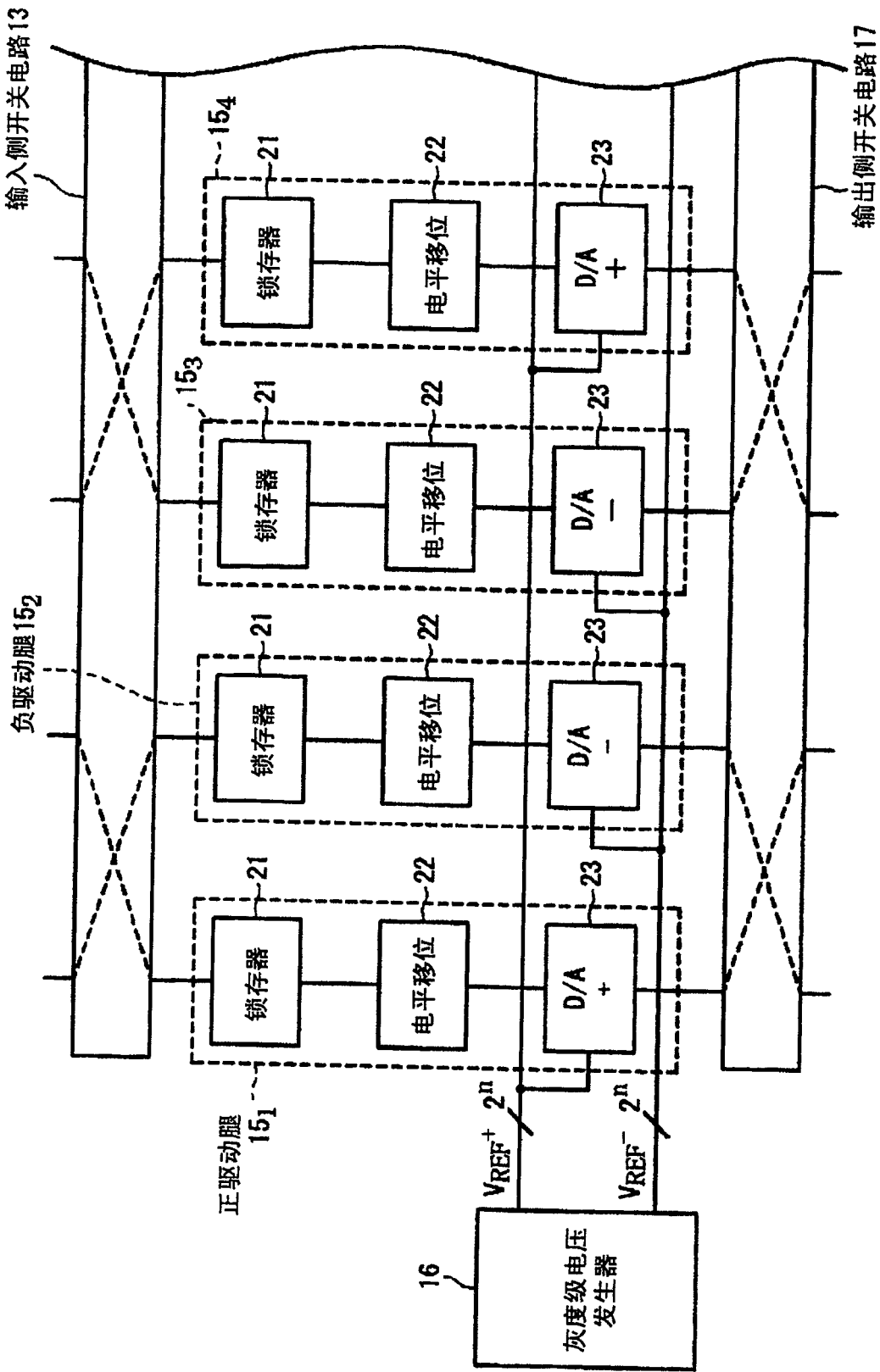


图 5

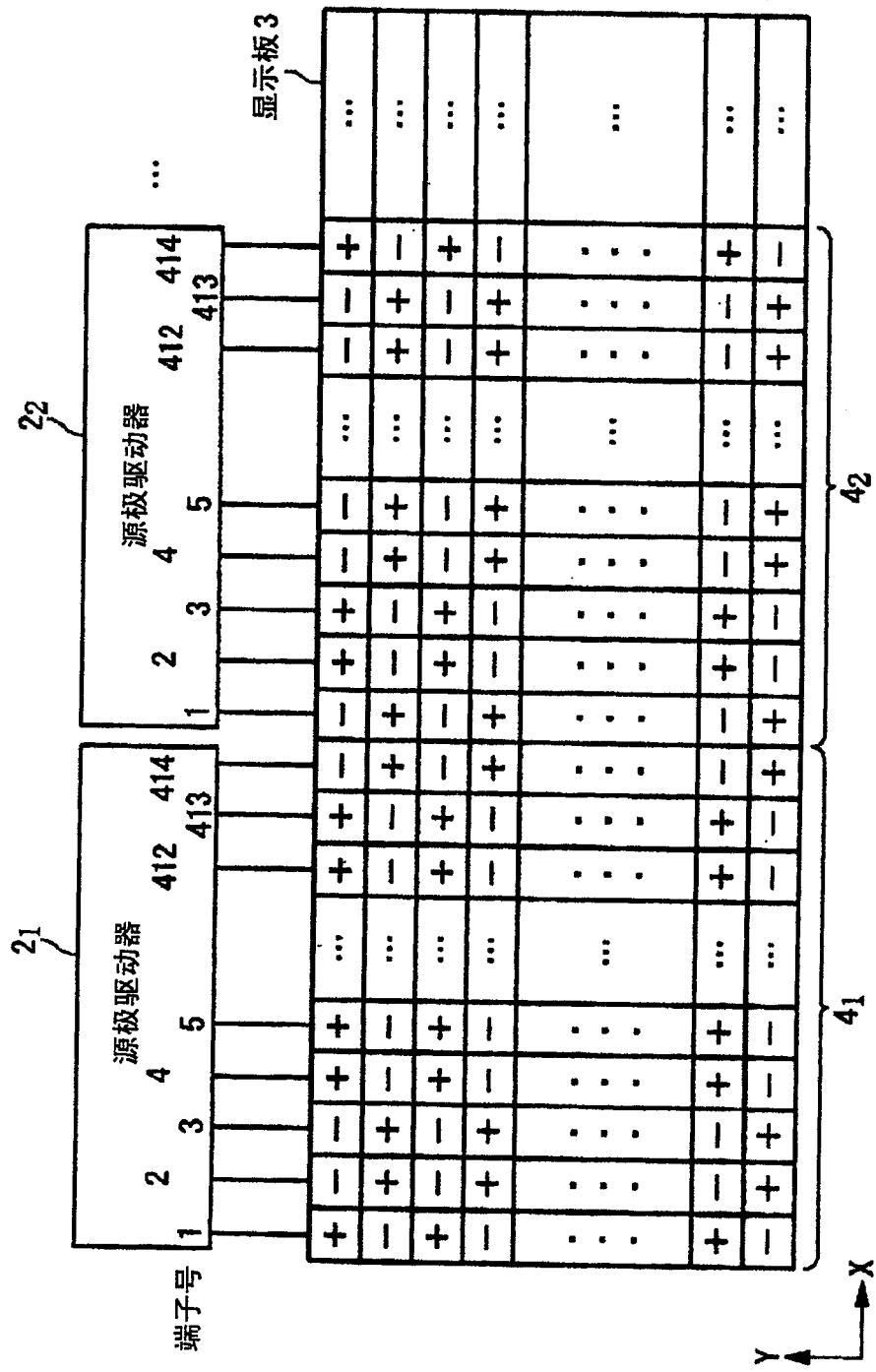


图 6

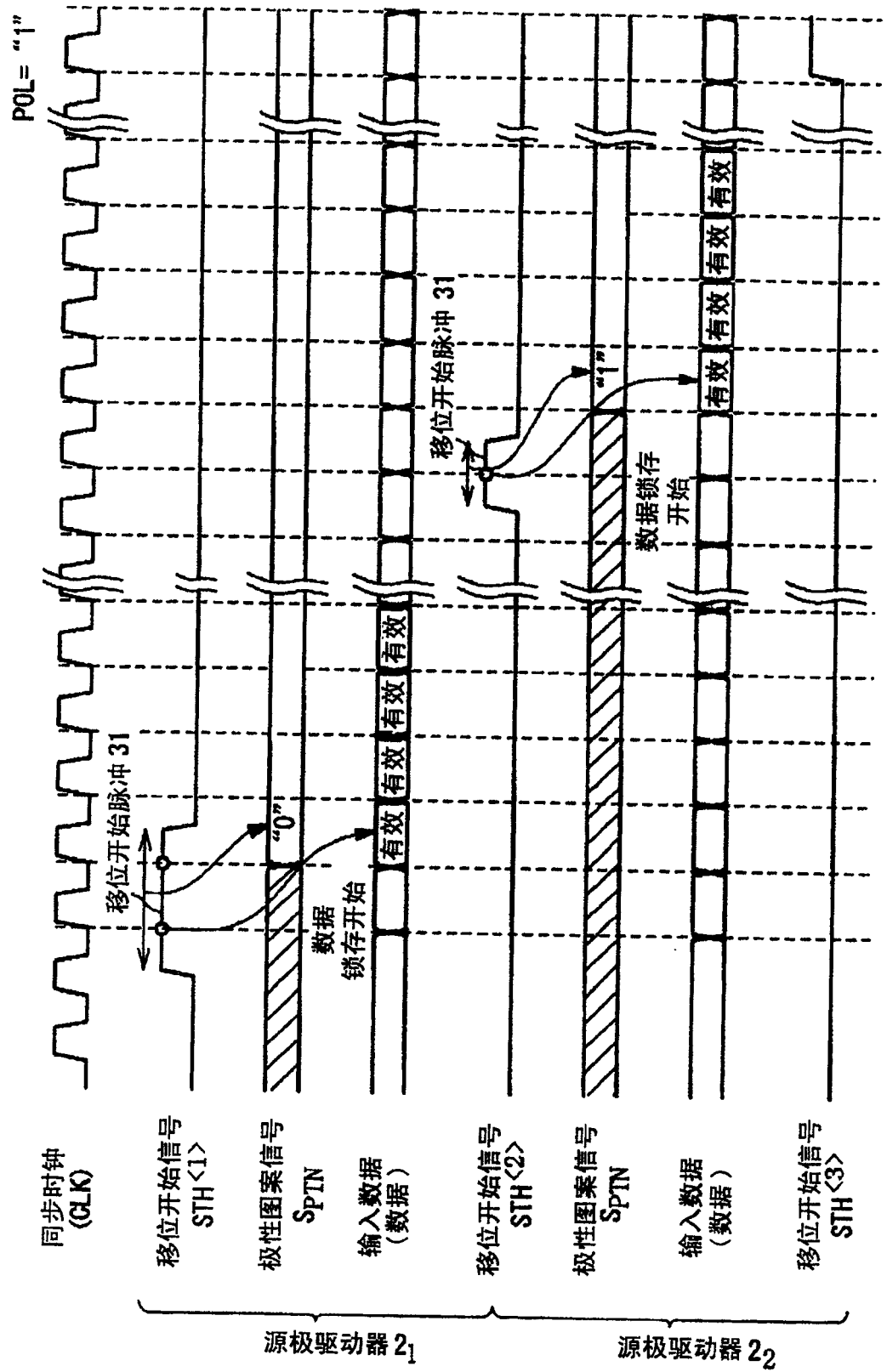


图 7

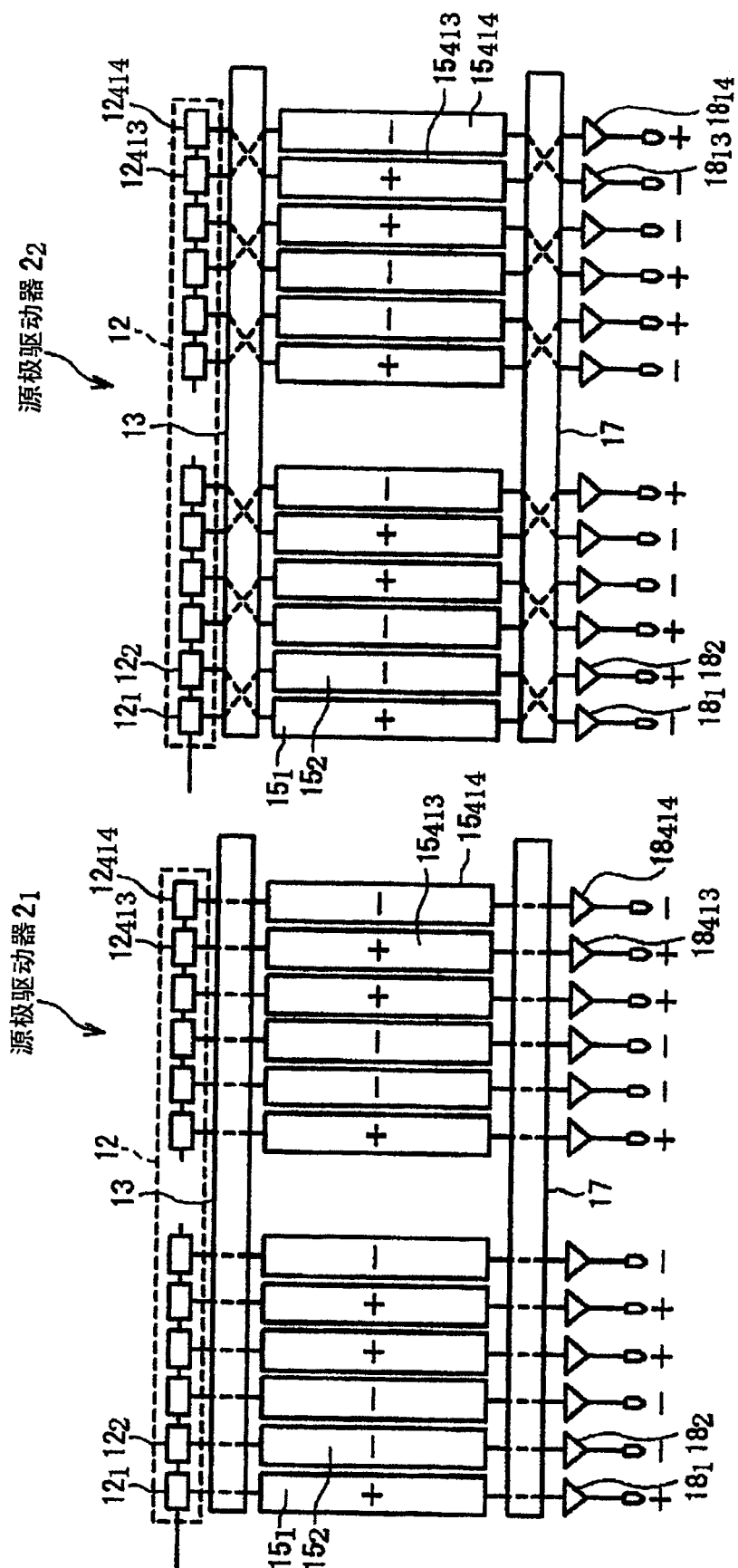


图 8

		移位开始脉冲 的脉冲宽度	极性图案信号
极性信号 POL	0	1	0
		2	1
	1	1	1
		2	0

图 9

端子号		1	2	3	4	5	6	...	409	410	411	412	413	414
极性图案信号	0	+	-	-	+	+	-	...	+	-	-	+	+	-
	1	-	+	+	-	-	+	...	-	+	+	-	-	+

图 10

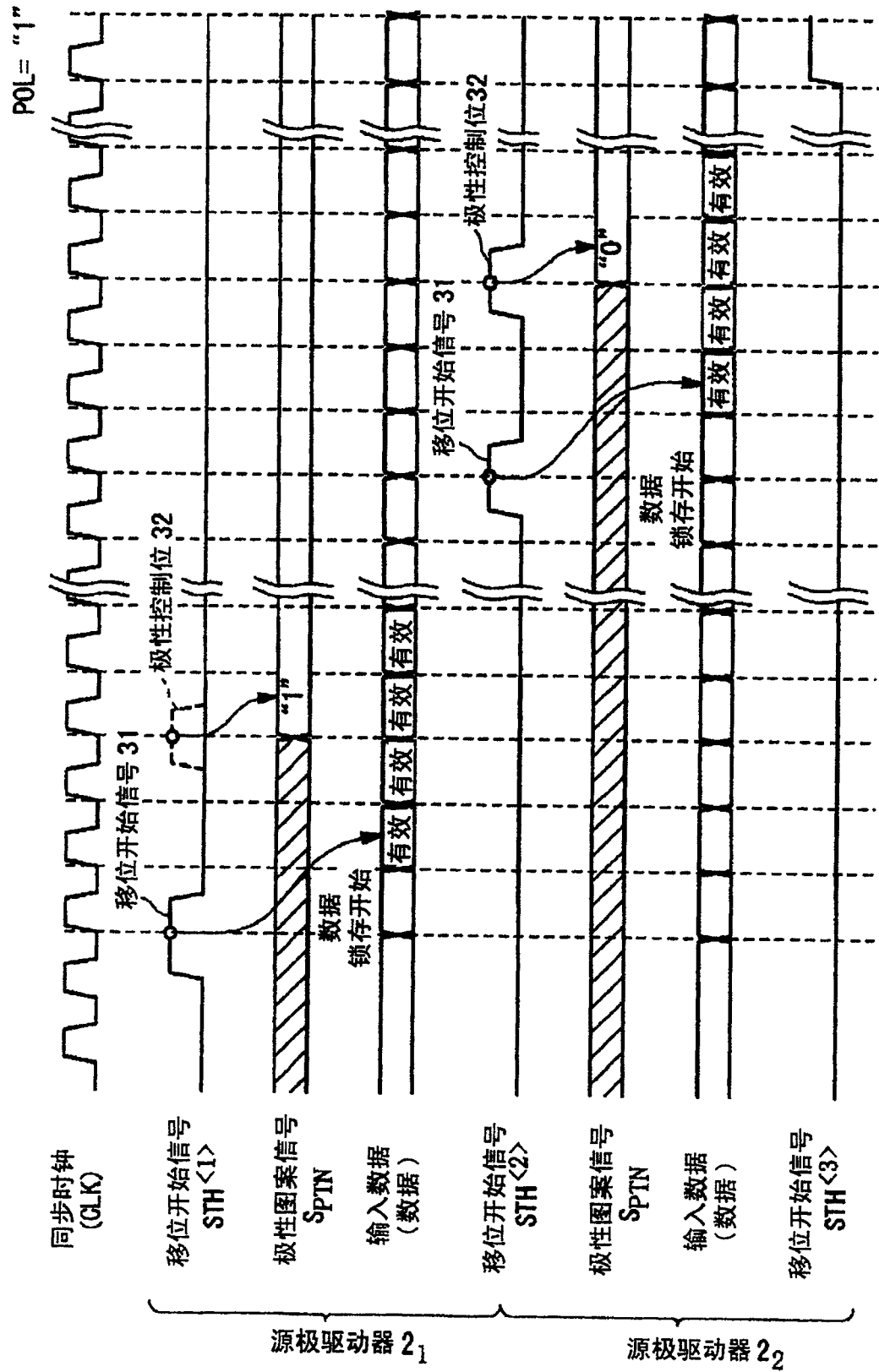
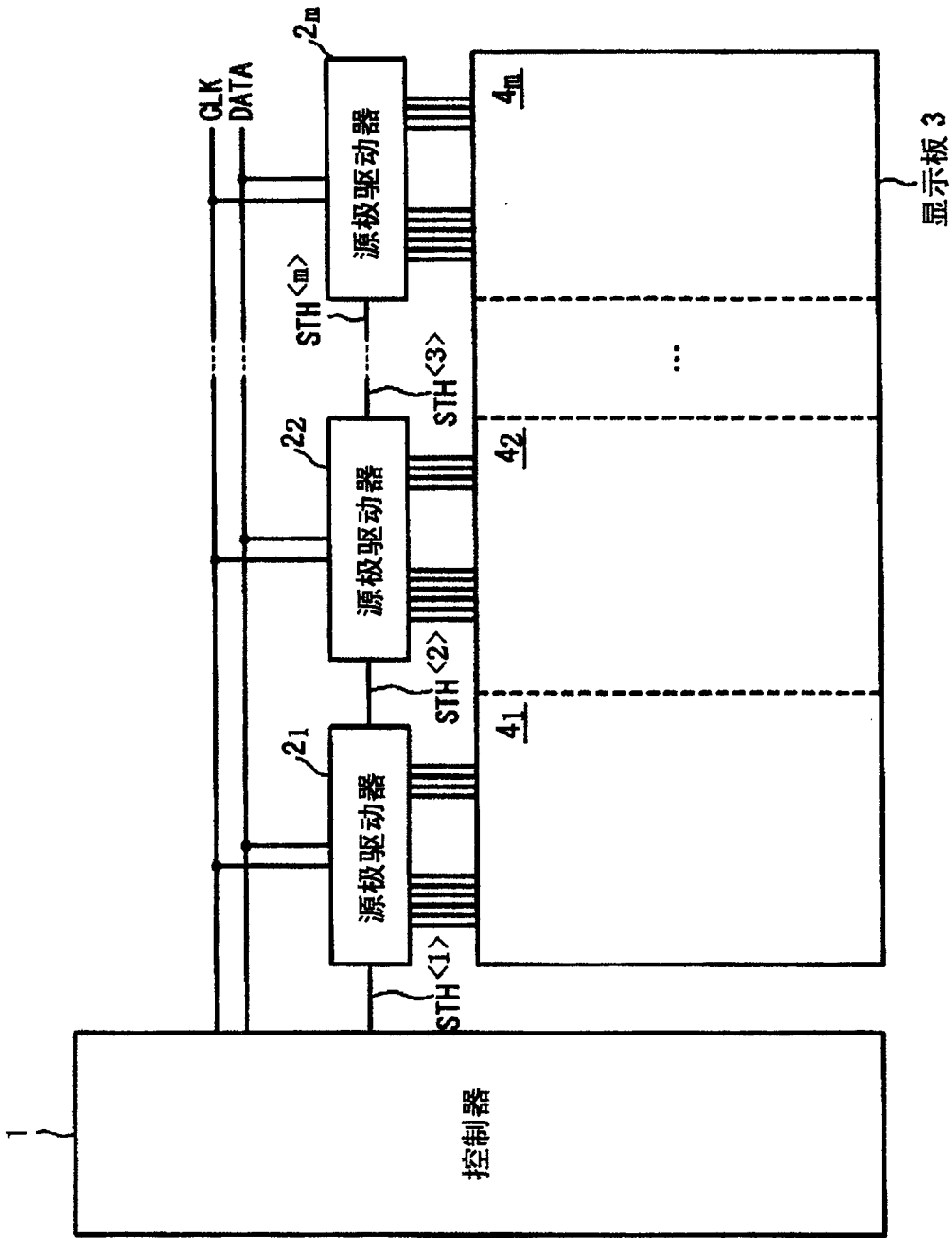


图 11

		极性控制位 32	极性图案信号
极性信号 POL	0	0	0
		1	1
	1	0	1
		1	0

图 12



移位开始脉冲 的脉冲宽度	极性图案信号
1	0
2	1

图 14

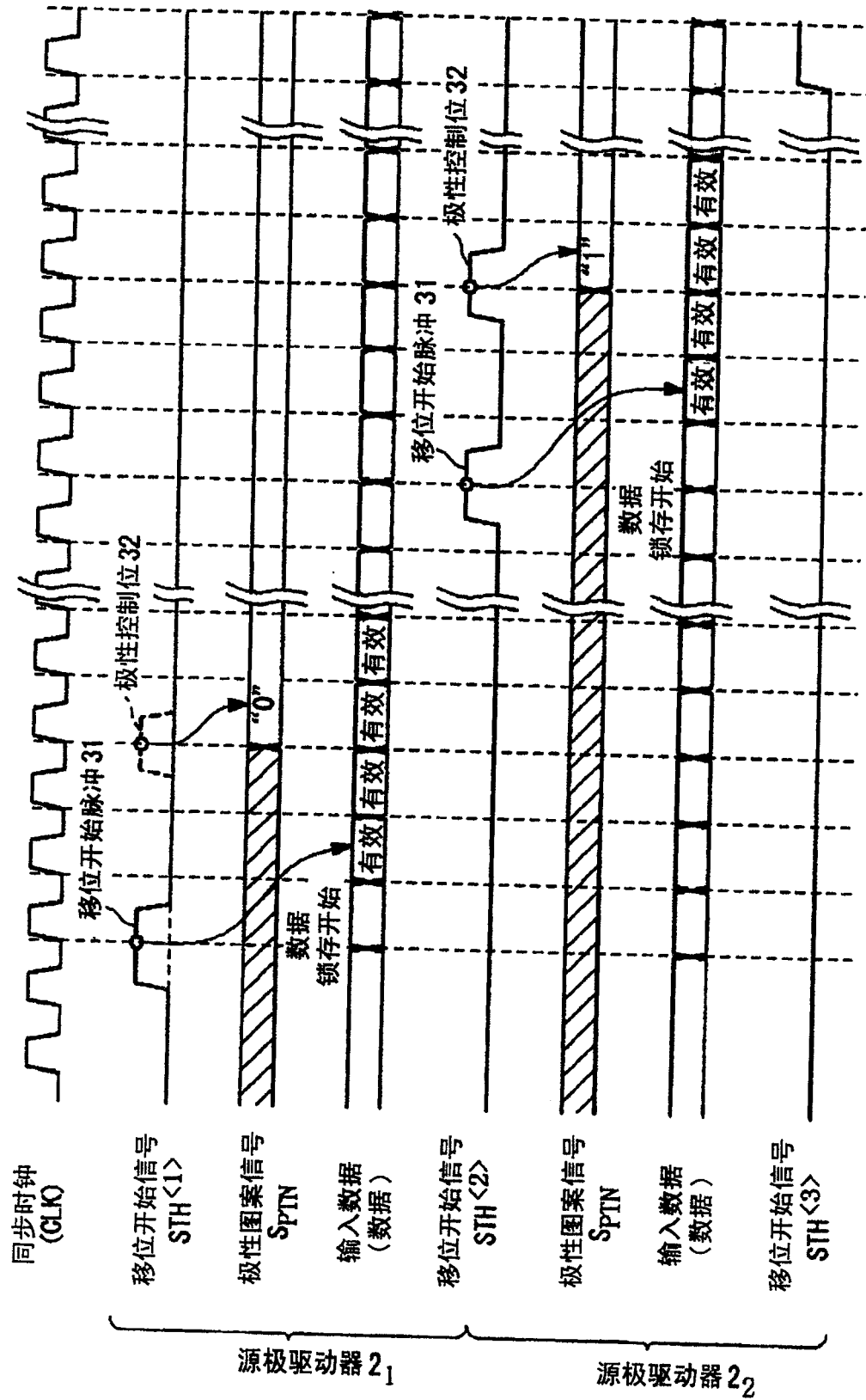


图 15

极性控制位 32	极性图案信号
0	0
1	1

图 16

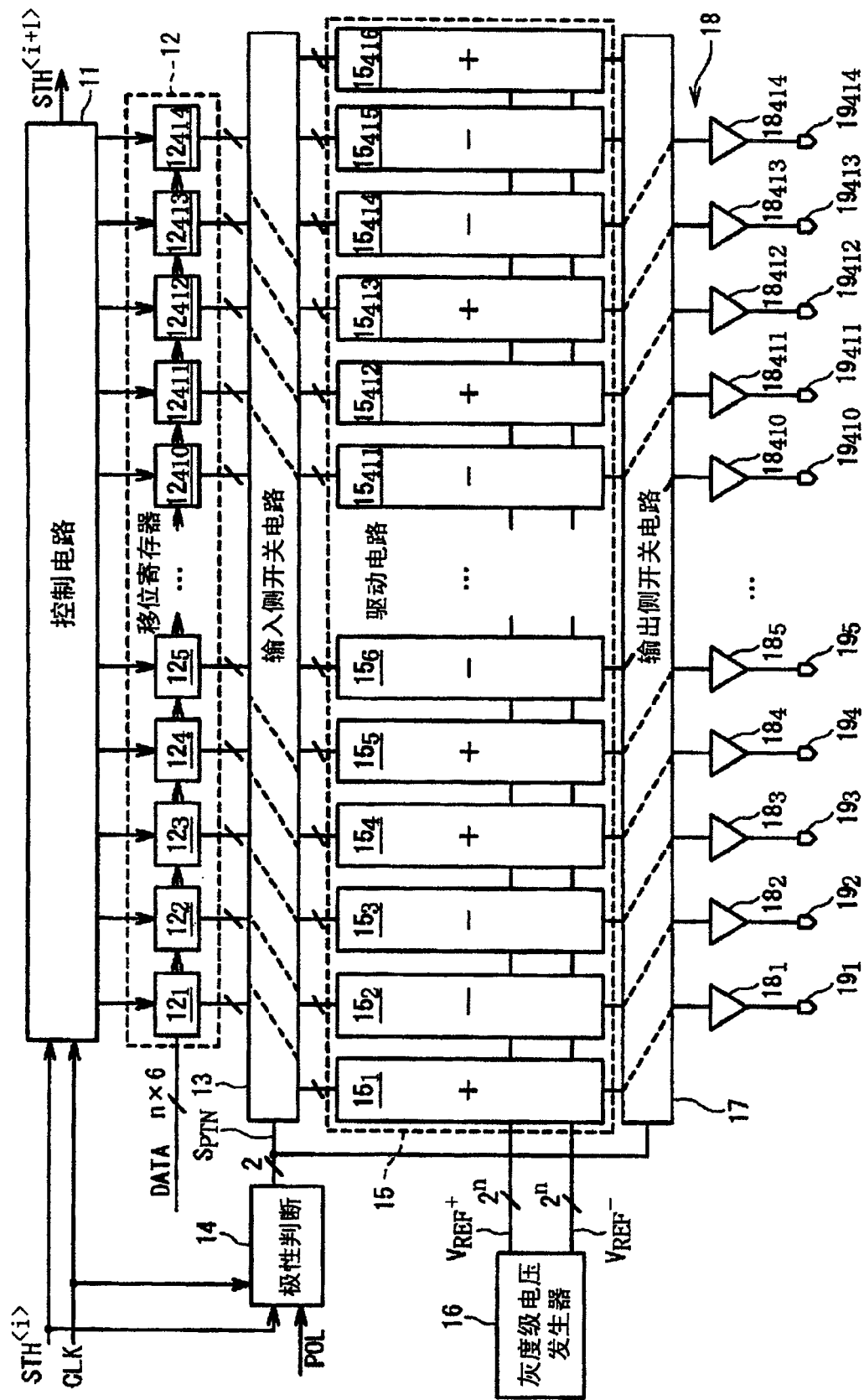


图 17

		移位开始脉冲 的脉冲宽度	极性图案信号
		1	0(00)
极性信号 POL	0	2	1(01)
		1	2(10)
	1	2	3(11)

图 18

端子号		1	2	3	4	5	6	7	8	...	407	408	409	410	411	412	413	414
		0	+	-	-	+	-	-	+	...	-	+	+	-	-	+	+	-
		1	-	+	+	-	-	+	+	...	+	+	-	-	+	+	-	-
		2	-	+	-	-	+	+	-	...	+	-	-	+	+	-	-	+
		3	+	-	-	+	+	-	-	...	-	-	+	+	-	-	+	+
极性图案信号																		

图 19

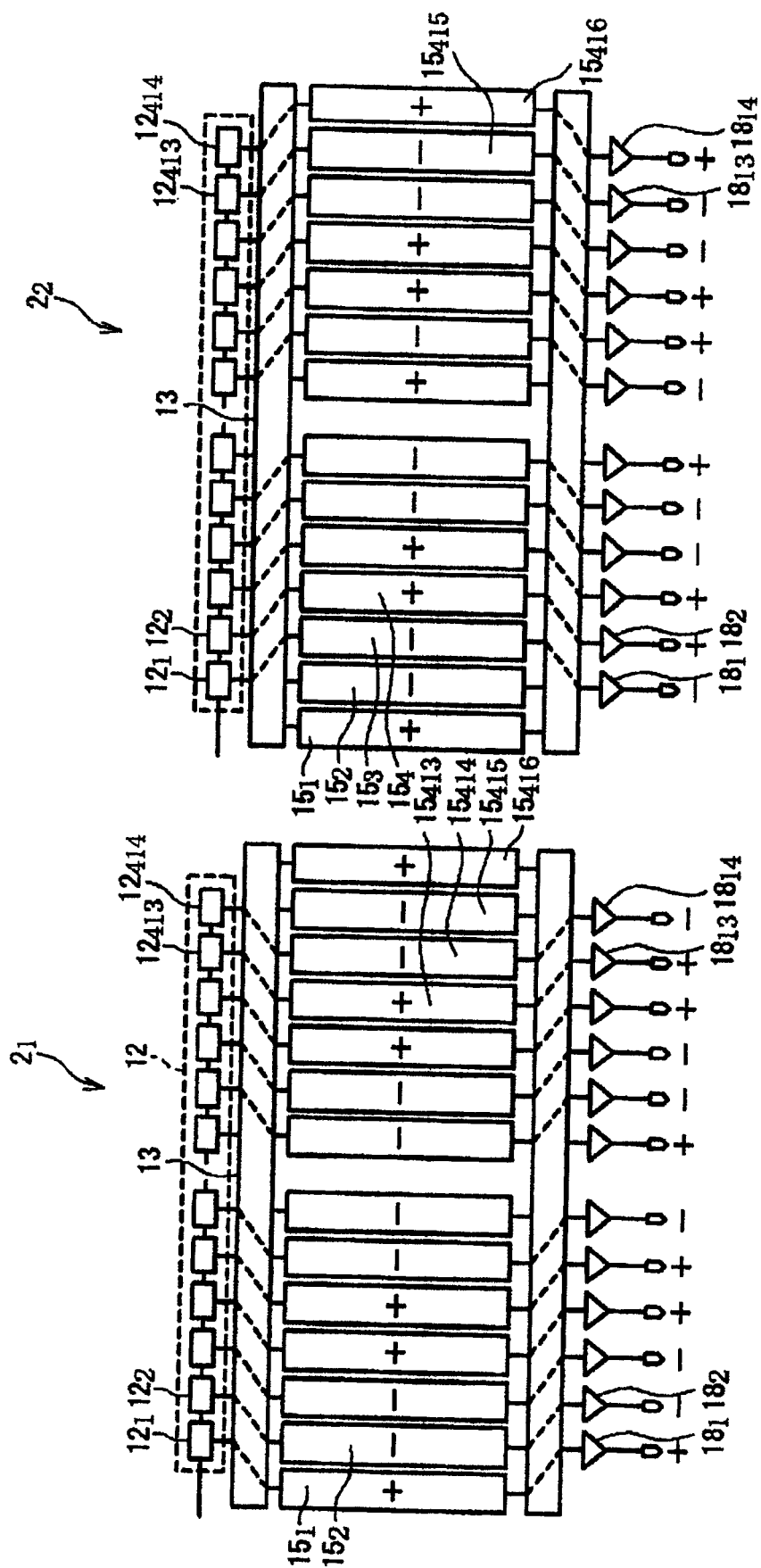


图 20

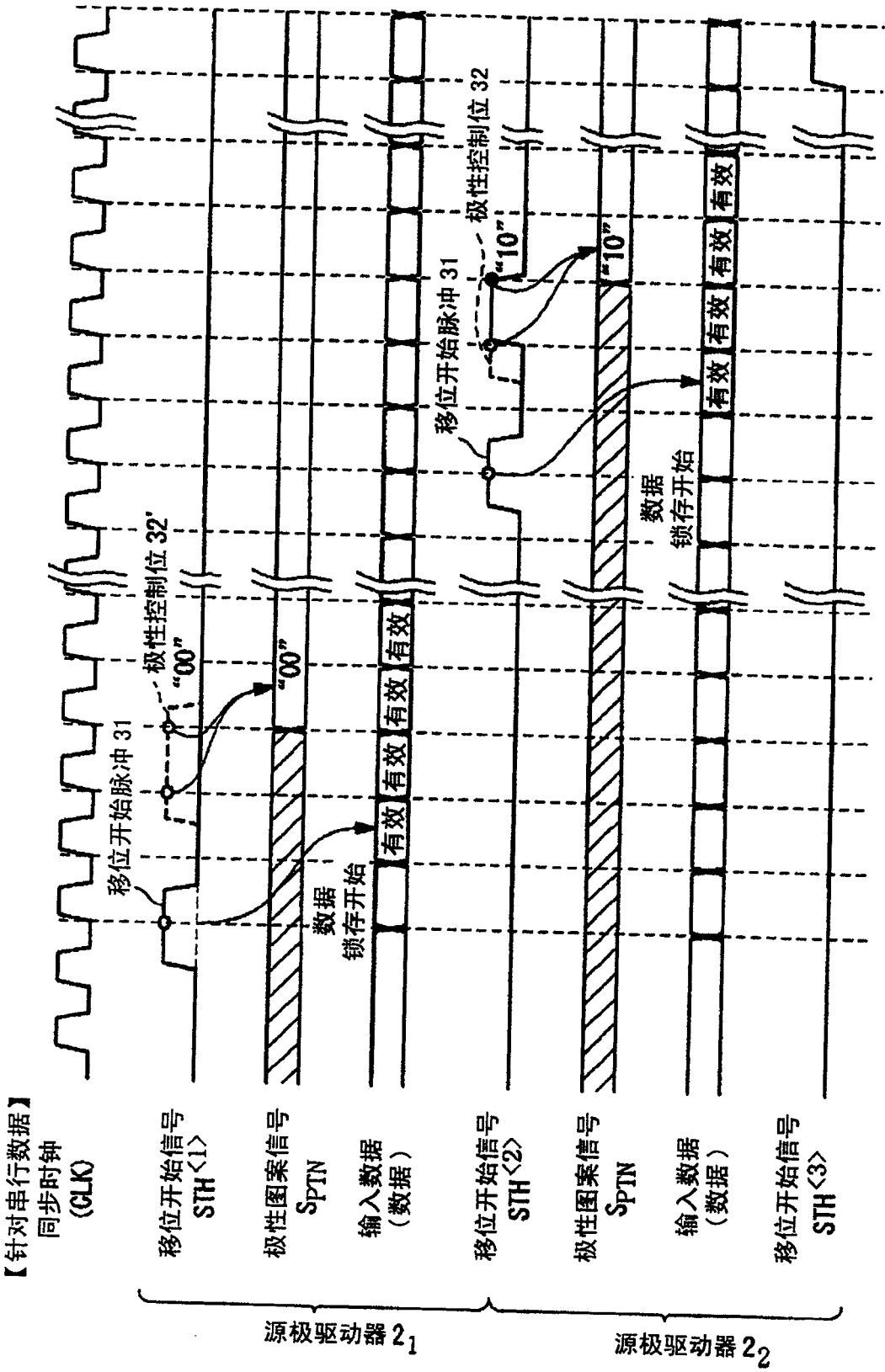


图 21

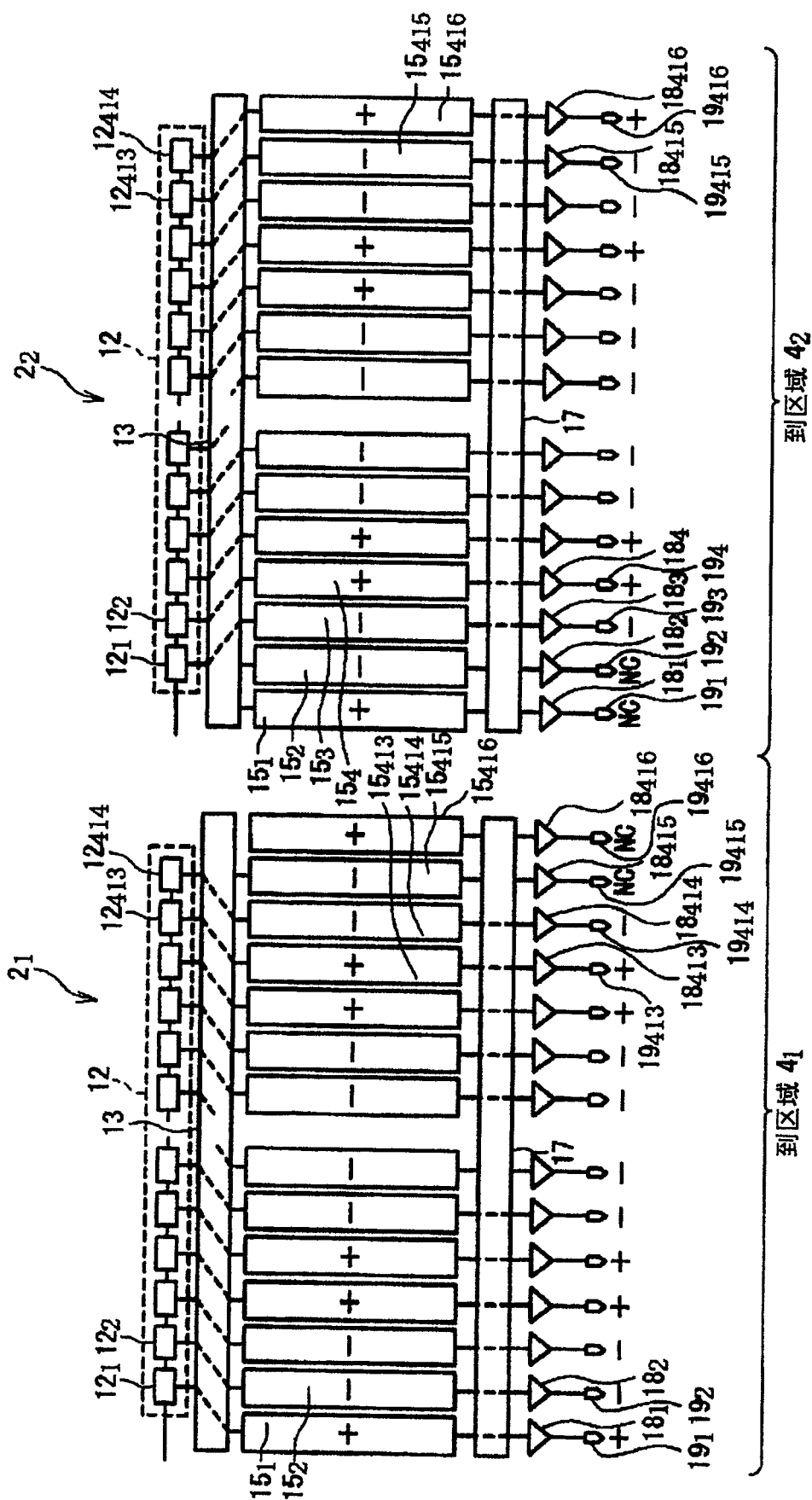


图 22

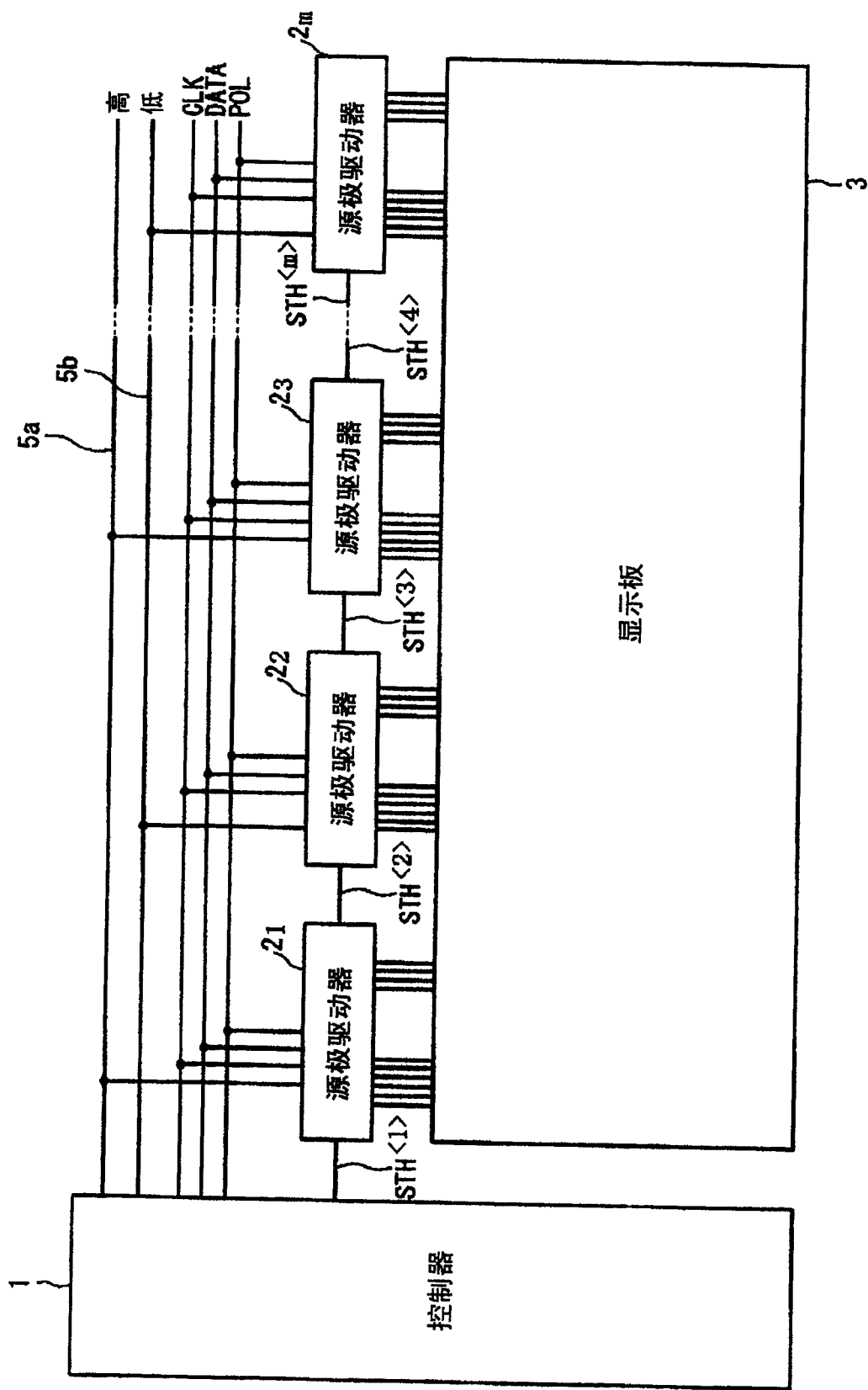


图 23

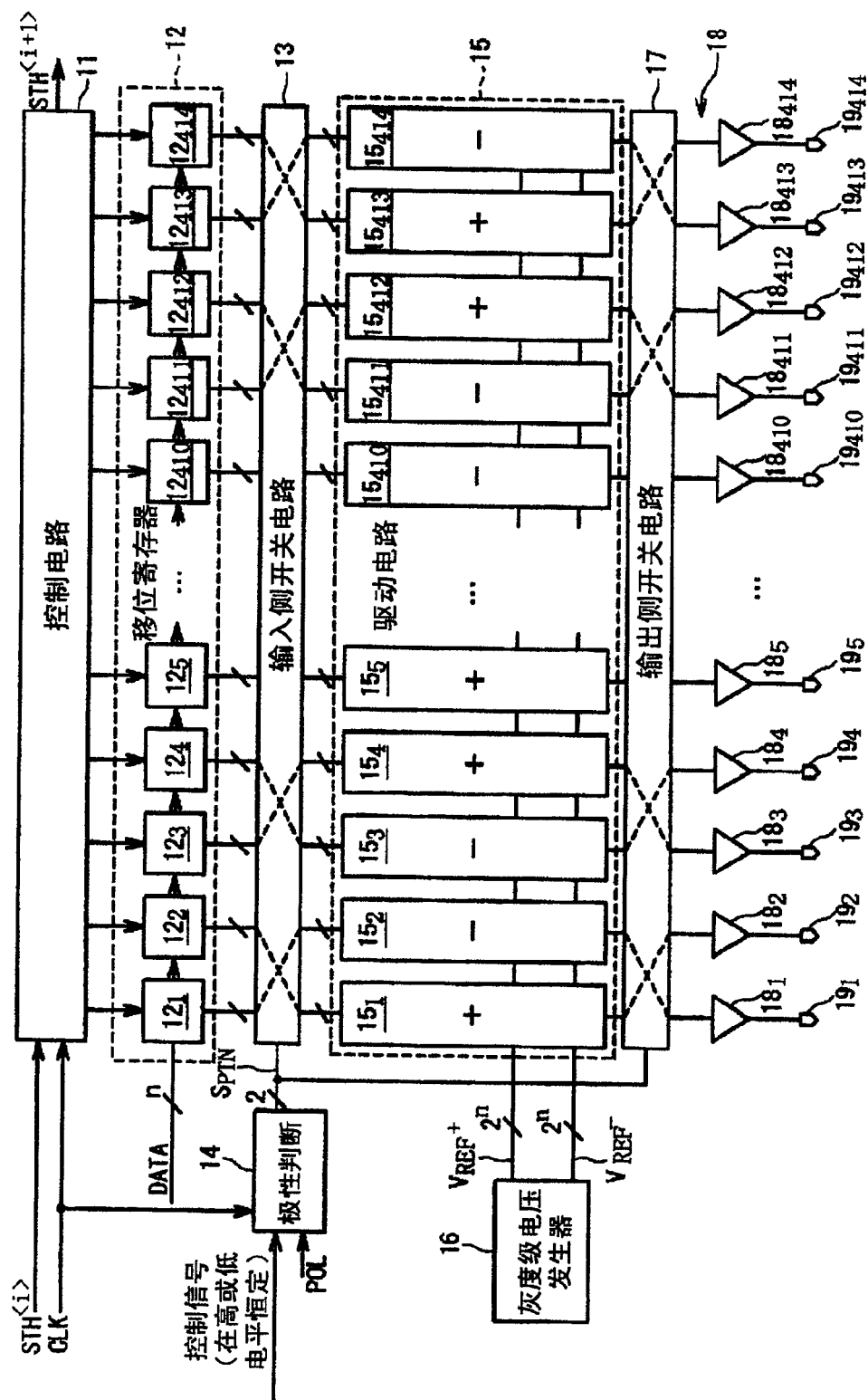


图 24

		控制信号	极性图案信号
极性信号 POL	0	0	0
		1	1
	1	0	1
		1	0

图 25

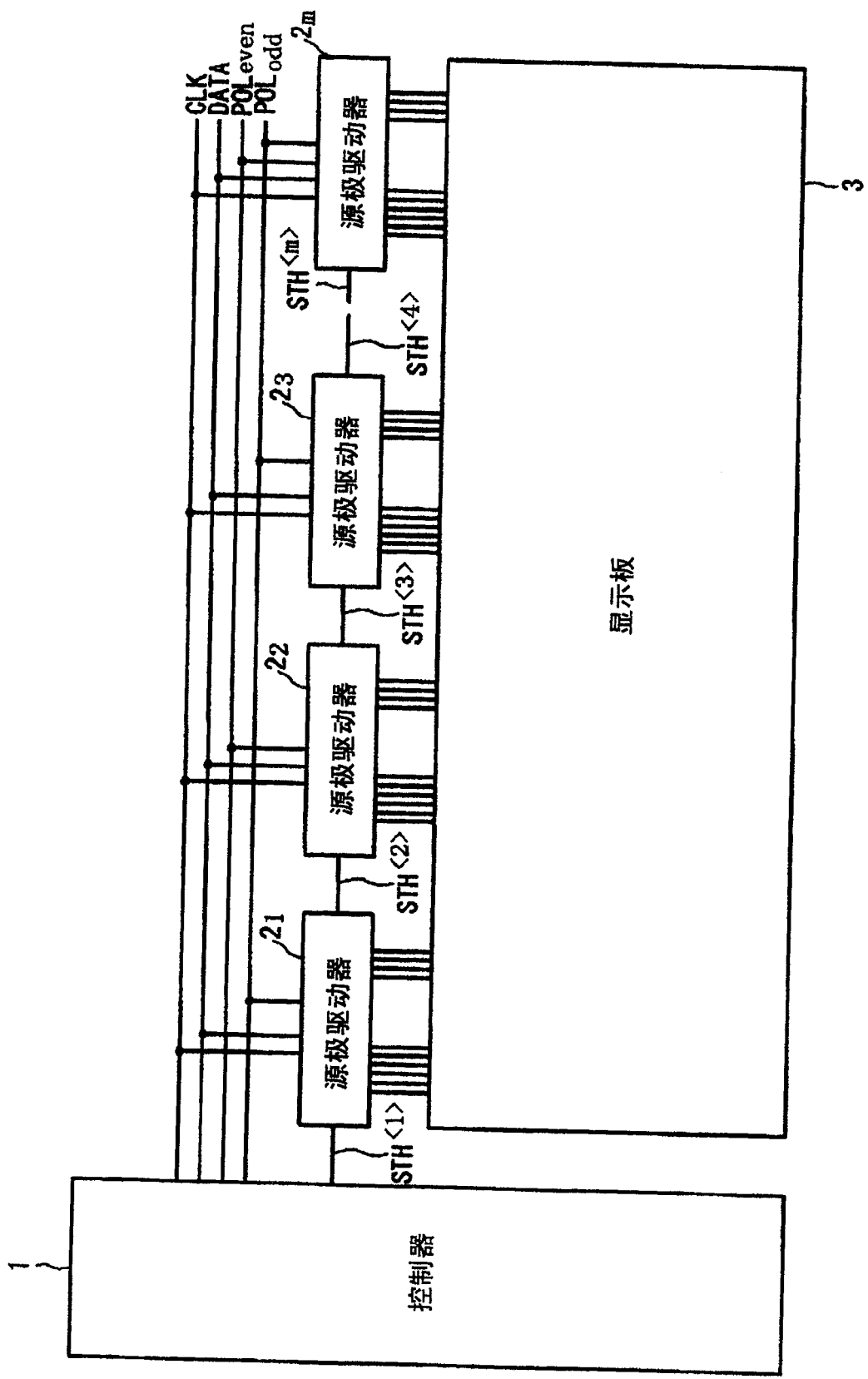


图 26

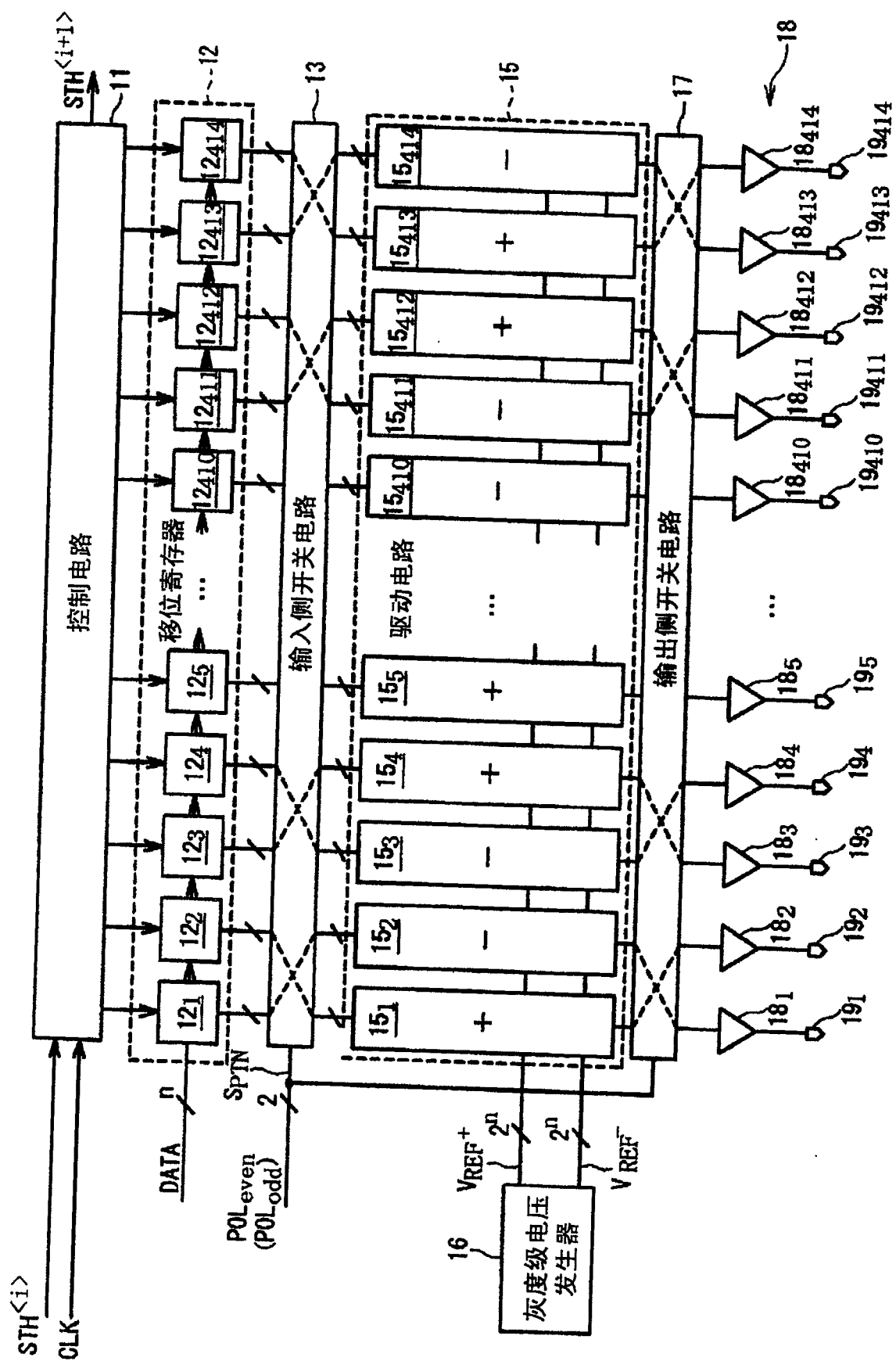


图 27

专利名称(译)	改进反转驱动的液晶显示设备		
公开(公告)号	CN100555394C	公开(公告)日	2009-10-28
申请号	CN200510091118.0	申请日	2005-08-08
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	恩益禧电子股份有限公司		
当前申请(专利权)人(译)	恩益禧电子股份有限公司		
[标]发明人	平塚准		
发明人	平塚准		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/027 G09G2320/0233 G09G3/3685 G09G2310/0297 G09G3/3614 G09G2310/0221		
审查员(译)	常青		
优先权	2004231610 2004-08-06 JP		
其他公开文献	CN1731499A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示设备，包括：显示板(3)，包括彼此相邻的第一和第二区域(41和42)；第一源极驱动器(21)，为所述显示板(3)的所述第一区域(41)内的数据线提供数据信号；以及第二源极驱动器(22)，为所述显示板(3)的所述第二区域(42)内的数据线提供数据信号。设计所述第一和第二源极驱动器(21和22)，从而使第一和第二极性图案是独立可控的，所述第一极性图案表示由所述第一源极驱动器(21)形成的所述数据信号的极性，以及所述第二极性图案表示由所述第二源极驱动器(22)形成的所述数据信号的极性。

