

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G09G 5/00 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610162216.3

[43] 公开日 2007 年 6 月 6 日

[11] 公开号 CN 1975853A

[22] 申请日 2006.12.6

[21] 申请号 200610162216.3

[71] 申请人 友达光电股份有限公司

地址 中国台湾新竹

[72] 发明人 黄腾毅 谢曜任

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 梁 挥 徐金国

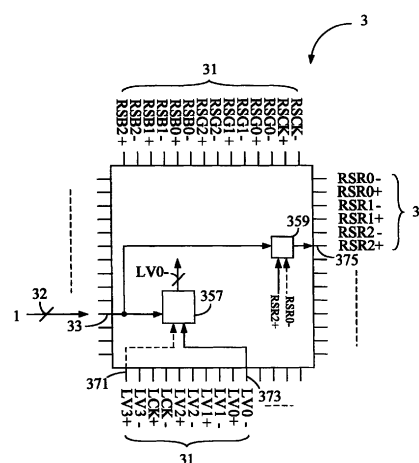
权利要求书 2 页 说明书 6 页 附图 6 页

[54] 发明名称

时序控制器及包含该时序控制器的液晶显示器

[57] 摘要

本发明公开了一种时序控制器及包含该时序控制器的液晶显示器，其中，该液晶显示器包含一时序控制器、一面板以及一驱动芯片。时序控制器包含一数据接脚端口、一控制接脚以及一选择器。数据接脚端口具有多个接脚。控制接脚用以接收一控制信号。选择器根据控制信号决定数据接脚端口传送或接收信号的接脚的顺序。驱动电路在时序控制器接收信号后，根据信号驱动面板以进行显示。由于接脚顺序可改变，因此本发明的时序控制器不受液晶显示器的电路形态影响而有芯片面朝上或朝下的限制。



1. 一种时序控制器，其特征在于，包含：
 - 一数据接脚端口，具有多个接脚；
 - 一控制接脚，用以接收一控制信号；以及
 - 一选择器，根据该控制信号决定该数据接脚端口传送或接收一信号的顺序。
2. 根据权利要求 1 所述的时序控制器，其特征在于，该信号为低电压差动信号。
3. 根据权利要求 1 所述的时序控制器，其特征在于，该信号为小幅度摆动差动信号。
4. 根据权利要求 1 所述的时序控制器，其特征在于，该信号包含频率信号。
5. 根据权利要求 1 所述的时序控制器，其特征在于，该选择器为一多任务器。
6. 根据权利要求 1 所述的时序控制器，其特征在于，该时序控制器用于一薄膜晶体管液晶显示器。
7. 根据权利要求 1 所述的时序控制器，其特征在于，该时序控制器为一芯片，该控制信号的电平由芯片面朝上或面朝下的电路组装形态而决定。
8. 一种液晶显示器，其特征在于，包含：
 - 一时序控制器，其包含：
 - 一数据接脚端口，具有多个接脚；
 - 一控制接脚，用以接收一控制信号；以及
 - 一选择器，根据该控制信号决定该数据接脚端口传送或接收一信号的顺序；
 - 一驱动芯片，根据该信号驱动该面板进行显示；以及
 - 一面板。
9. 根据权利要求 8 所述的液晶显示器，其特征在于，该信号为低电压差动信号。
10. 根据权利要求 8 所述的液晶显示器，其特征在于，该信号为小幅度摆动信号。

动差动信号。

11. 根据权利要求 8 所述的液晶显示器，其特征在于，该信号包含频率信号。

12. 根据权利要求 8 所述的液晶显示器，其特征在于，该选择器为一多任务器。

13. 根据权利要求 8 所述的液晶显示器，其特征在于，该液晶显示器为一薄膜晶体管液晶显示器。

14. 根据权利要求 8 所述的液晶显示器，其特征在于，该时序控制器为一芯片，该控制信号的电平由芯片面朝上或面朝下的电路组装形态而决定。

时序控制器及包含该时序控制器的液晶显示器

技术领域

本发明涉及一种时序控制器及包含该时序控制器的液晶显示器，尤其是涉及一种用于液晶显示器的时序控制器。

背景技术

随着科技进步，各种电子产品已成为人们生活不可或缺的一部分。其中，显示器为多媒体电子产品的重要组件。由于液晶显示器(liquid crystal display, LCD)具有省电、无幅射、体积小、低耗电量、不占空间、平面直角、高清晰度、画质稳定等优点，已逐渐取代传统的阴极射线管显示器(cathode ray tube display, CRT display)，广泛用于手机、屏幕、数字电视、笔记型计算机等电子产品的显示面板上。

一般而言，液晶显示器具有一面板与一驱动电路，驱动电路中包含一时序控制器、一处理器、串接的多个驱动芯片、一印刷电路板及一玻璃基板，时序控制器接收经处理器处理的像素数据信号后，根据一时序而输出像素数据信号、控制信号、频率信号，其中像素数据信号以及频率信号通常为差动信号(differential signal)，其中像素数据信号可分为红绿蓝三种像素数据信号。时序控制器通过印刷电路板将像素数据信号传送给位于玻璃基板上的多个驱动芯片，驱动芯片再根据像素数据信号产生电压信号以驱动面板上的液晶。

设计液晶显示器的驱动电路时，首先需考虑印刷电路板使用的组件是朝向液晶显示器面板的背面(face-up)(即组件面朝上)或正面(face-down) (即组件面朝下)，其分别如图1与图2所示。由于时序控制器芯片输入低电压差动信号以及输出小幅度摆动差动信号为两两成对并且互为反相极性，因此印刷电路板上的组件朝向面板的正面或背面，决定了时序控制器芯片的脚位是否能与面板的输入端匹配，例如当芯片面朝上时，如图1所示，时序控制器1下方最左边的脚位为LV0-信号，接着为LV0+信号，而当芯片面朝下时，如图2所示，时序控制器1下方最左边的脚位变为LV3+信号，接着为LV3-信号。因此往往需

要使用两个内部控制电路相同,但其输入及输出脚位顺序不同的时序控制器芯片,以符合实际上的需求。这样具有差异性的时序控制器芯片需分别组装与运输储存,导致成本增加。

因此,该领域亟需一种同时适用于面朝上或面朝下的时序控制器。

发明内容

本发明的一目的在于提供一种时序控制器,其包含一数据接脚端口、一控制接脚以及一选择器。数据接脚端口具有多个接脚。控制接脚用以接收一控制信号。选择器根据控制信号决定数据接脚端口传送或接收一信号的接脚的顺序。

本发明的另一目的在于提供一种液晶显示器,其包含如上所述的时序控制器以及一面板和一驱动芯片,驱动芯片根据信号驱动面板以进行显示。该液晶显示器具有适于时序控制器的脚座,且具有两种脚座接收信号顺序其中之一,改变控制信号便能控制时序控制器传送至或接收自脚座的信号顺序。

本发明可适用于不同电路形态的液晶显示器,控制方法简便,不但避免了繁杂的制造工序和组装,还减少了不同时序控制器的设计及制造成本。

结合附图及以下对实施方式的描述,本发明所属技术领域中的普通技术人员可了解本发明的其它目的,以及本发明的技术手段及实施例。

附图说明

图1为现有技术中组件朝上的示意图;

图2为现有技术中组件朝下的示意图;

图3为根据本发明的较佳实施例的时序控制器逻辑为1的示意图;

图4为根据本发明的较佳实施例的时序控制器逻辑为0的示意图;

图5为根据本发明的较佳实施例的薄膜晶体管液晶显示器的示意图;以及

图6为根据本发明的多任务器的示意图。

其中,附图标记:

1: 时序控制器

3: 时序控制器

31: 数据接脚端口

32: 控制信号
33: 控制接脚
351: 反相器
353: 与门
355: 或门
357: 第一多任务器
359: 第二多任务器
371、373、375: 接脚
5: 液晶显示器
51: 处理器
53: 驱动芯片
55: 印刷电路板
57: 玻璃基板
59: 面板

具体实施方式

本发明的一较佳实施例为一种时序控制器 3，如图 3 及图 4 所示。其以一芯片的方式用于液晶显示器，尤其是用于薄膜晶体管(thin film transistor, TFT)液晶显示器 5 中，如图 5 所示。薄膜晶体管液晶显示器 5 包含时序控制器 3 外，还包含一处理器 51、多个串接驱动芯片 53、一印刷电路板 55、一玻璃基板 57 以及一面板 59。处理器 51 产生一控制信号 32 以及多个信号，并将其传送至该时序控制器 3。这些信号包含小幅度摆动差动信号(reduced swing differential signal, RSDS)、输出频率信号、低电压差动信号(low voltage differential signal, LVDS)以及输入频率信号。

时序控制器 3 位于印刷电路板 55 上，其包含一数据接脚端口 31、一控制接脚 33 以及一选择器。数据接脚端口 31 具有多个接脚，可分为小幅度摆动差动信号(reduced swing differential signal, RSDS)接脚、输出频率信号接脚、低电压差动信号(low voltage differential signal, LVDS)接脚以及输入频率信号接脚等，上述各种接脚都以正反极性成对存在，因此数据接脚端口 31 共有偶数个接脚。

控制接脚 33 用以接收控制信号 32，该控制信号 32 可为一电压信号，当输入的电压信号为高电平时，则控制信号 32 为逻辑 1 的状态；当输入的电压信号为低电平时，则控制信号 32 为逻辑 0 的状态。控制信号 32 的电平由芯片面朝上或面朝下的电路组装形态而决定。

选择器根据控制信号 32 决定数据接脚端口 31 传送或接收这些信号的接脚的顺序，位于玻璃基板 57 上的驱动芯片 53 接收这些信号后，从而驱动面板 59 以进行显示。在该实施例中，选择器为一多任务器(multiplexer)，如图 6 所示。本实施例使用的多任务器具有一反相器 351、两与门 353 与一或门 355。当控制信号 32 为 0 时，多任务器的输出则为第一输入信号 352；当控制信号 32 为 1 时，多任务器的输出则为第二输入信号 354。

控制信号 32 为逻辑 1 的状态时，如图 3 所示，此时的时序控制器 3 应用于芯片面朝下的状态。低电压差动信号的输入以逆时针方向看，依次为 LV3+、LV3-、LCK+、LCK-、LV2+、LV2-、LV1+、LV1-、LV0+、LV0- (LV 意指 LVDS，数字代表信号对应的顺序)，其中 LCK+/- 为输入低电压差动频率信号对，而 LV3+/- 至 LV0+/- 则为输入低电压差动信号对；此时小幅度摆动差动信号的输出以逆时针方向排序，则为 RSR2+、RSR2-、RSR1+、RSR1-、RSR0+、RSR0-、RSG2+、RSG2-、RSG1+、RSG1-、RSG0+、RSG0-、RSCK+、RSCK-、RSB2+、RSB2-、RSB1+、RSB1-、RSB0+、RSB0- (RS 意指 RSDS)，其中 RSCK+/- 为输出小幅度摆动差动频率信号对，RSR2+/-、RSR1+/- 及 RSR0+/- 为输出的红色小幅度摆动差动信号对，RSG2+/-、RSG1+/- 及 RSG0+/- 为输出的绿色小幅度摆动差动信号对，RSB2+/-、RSB1+/- 及 RSB0+/- 为输出的蓝色小幅度摆动差动信号对。

控制信号 32 为逻辑 0 的状态时，如图 4 所示，此时时序控制器 3 应用于芯片面朝上的状态。低电压差动信号的输入以逆时针方向看，依次为 LV0-、LV0+、LV1-、LV1+、LV2-、LV2+、LCK-、LCK+、LV3-、LV3+，其中 LCK-/+ 为输入低电压差动频率信号对，而 LV0-/+ ~ LV3-/+ 则为输入低电压差动信号对；至于小幅度摆动差动信号的输出以逆时针方向排序，则为 RSR0-、RSR0+、RSR1-、RSR1+、RSR2-、RSR2+、RSCK-、RSCK+、RSG0-、RSG0+、RSG1-、RSG1+、RSG2-、RSG2+、RSB0-、RSB0+、RSB1-、RSB1+、RSB2-、RSB2+，其中 RSCK-/+ 为输出小幅度摆动差动频率信号对，RSR0-/+、RSR1-/+ 及

RSR2-/+为输出的红色小幅度摆动差动信号对，RSG0-/+、RSG1-/+及 RSG2-/+为输出的绿色小幅度摆动差动信号对，RSB0-/+、RSB1-/+及 RSB2-/+为输出的蓝色小幅度摆动差动信号对。

事实上，数据接脚端口 31 中的每一接脚可能输出或输入两个不同定义的信号，以接脚 371 为例，其用以接收低电压差动信号。当控制信号 32 为逻辑 1 的状态时，其接收的电压差动信号为 LV3+；当控制信号 32 为逻辑 1 的状态时，其接收的电压差动信号为 LV0-。

低电压差动信号与输入频率信号的排序选择中，以需输入进行处理的信号 LV0-为例，如图 3 与图 4 所示。接脚 371 与接脚 373 所接收的信号其中之一为 LV0-，因此将该两接脚输入的信号输入一第一多任务器 357 中，利用控制信号 32 作为选择。当控制信号 32 的逻辑电平为 0 时，选择接脚 371 输入的信号为 LV0-；当控制信号 32 的逻辑电平为 1 时，选择接脚 373 输入的信号为 LV0-。

接着说明小幅度摆动差动信号与输出频率信号，以选择接脚 375 输出的信号为 RSR0-或 RSR2+为例，接脚 375 所输出的信号为 RSR0-与 RSR2+其中之一，取决于面朝上或面朝下而定，因此在将该两输出信号输出前，先输入一第二多任务器 359 中，利用控制信号 32 作为选择。当控制信号 32 的逻辑电平为 0 时，选择将输出的信号为 RSR0-；反之，当控制信号 32 的逻辑电平为 1 时，选择将输出的信号为 RSR2+。

除了上述各种接脚以外，本发明的时序控制器还包含一些基本功能的接脚，例如提供时序控制器电源的电源接脚、接地接脚以及传送控制液晶显示器所需的驱动芯片控制信号的接脚等。此外，时序控制器也可包含其它功能的接脚，以增加时序控制器的实用性。

本发明的时序控制器也可扩充为双端口的输入输出，即将小幅度摆动差动信号的输出接脚及低电压差动信号的输入接脚加倍，以增加数据量的处理。

本发明仅需改变某一特定接脚的输入信号，便能使时序控制器适于组件朝上或朝下的两种模式的液晶显示器。现有技术会因为组件朝上或朝下的不同，而造成输入及输出的差动信号的排序不适当，使得设计印刷电路板时要将其线路设计在不同的层(layer)上以避免线路重迭的问题；但因此会使得差动信号的阻抗匹配较差，因此传统上需要两个差动信号脚位定义不同的时序控制器以供

使用。而本发明则可克服该重复开发的问题，不但无需分别运输储存或组装而简化制造工序，还减少组件设计及制造成本。

以上所述仅为本发明的较佳实施例，显然在不脱离本发明的精神和范围的情况下，本领域的普通技术人员可以对本发明做出各种改进和变化。因此，本发明意图覆盖所有落入所附权利要求书及其等同物的范围之内的改进和变化。

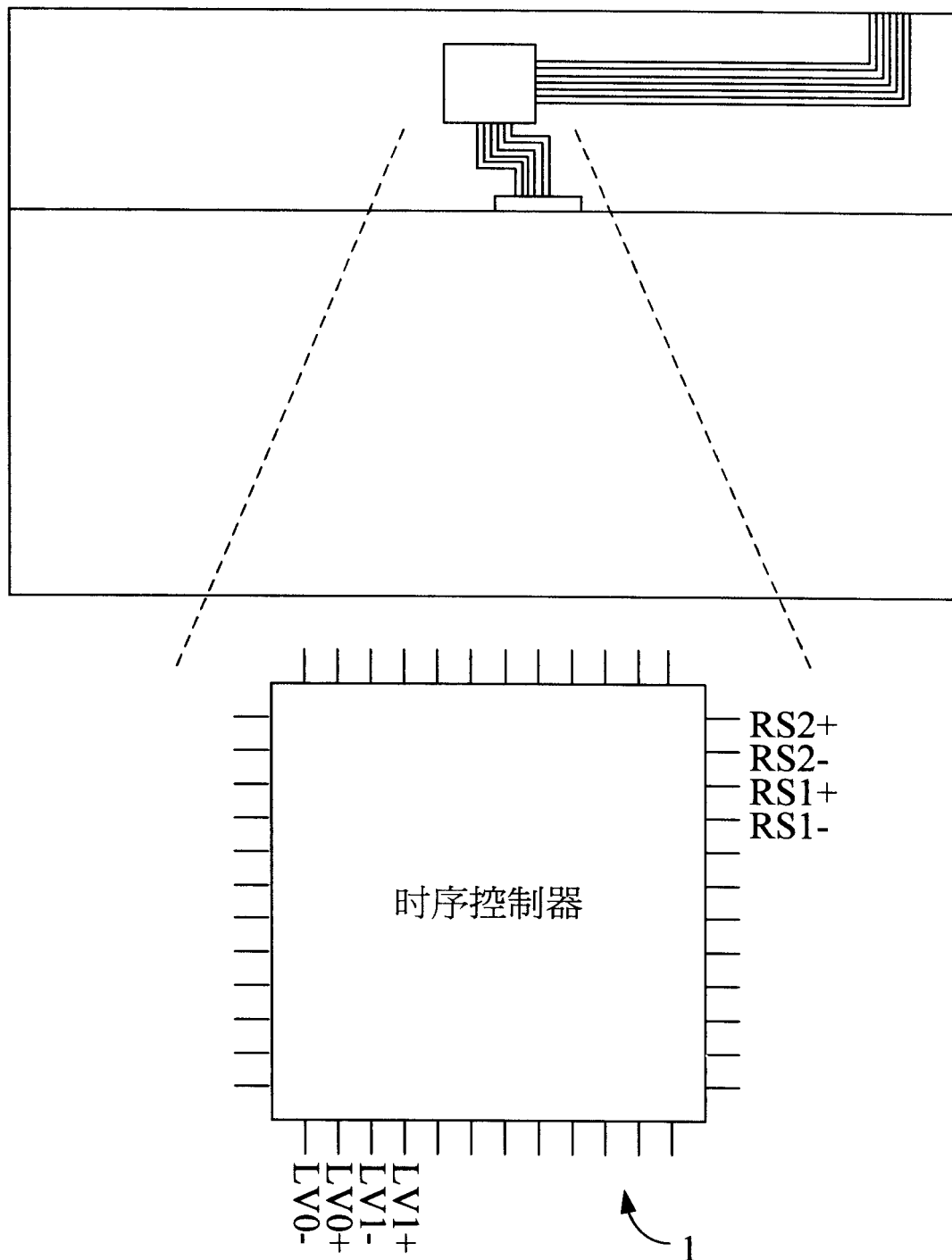


图 1

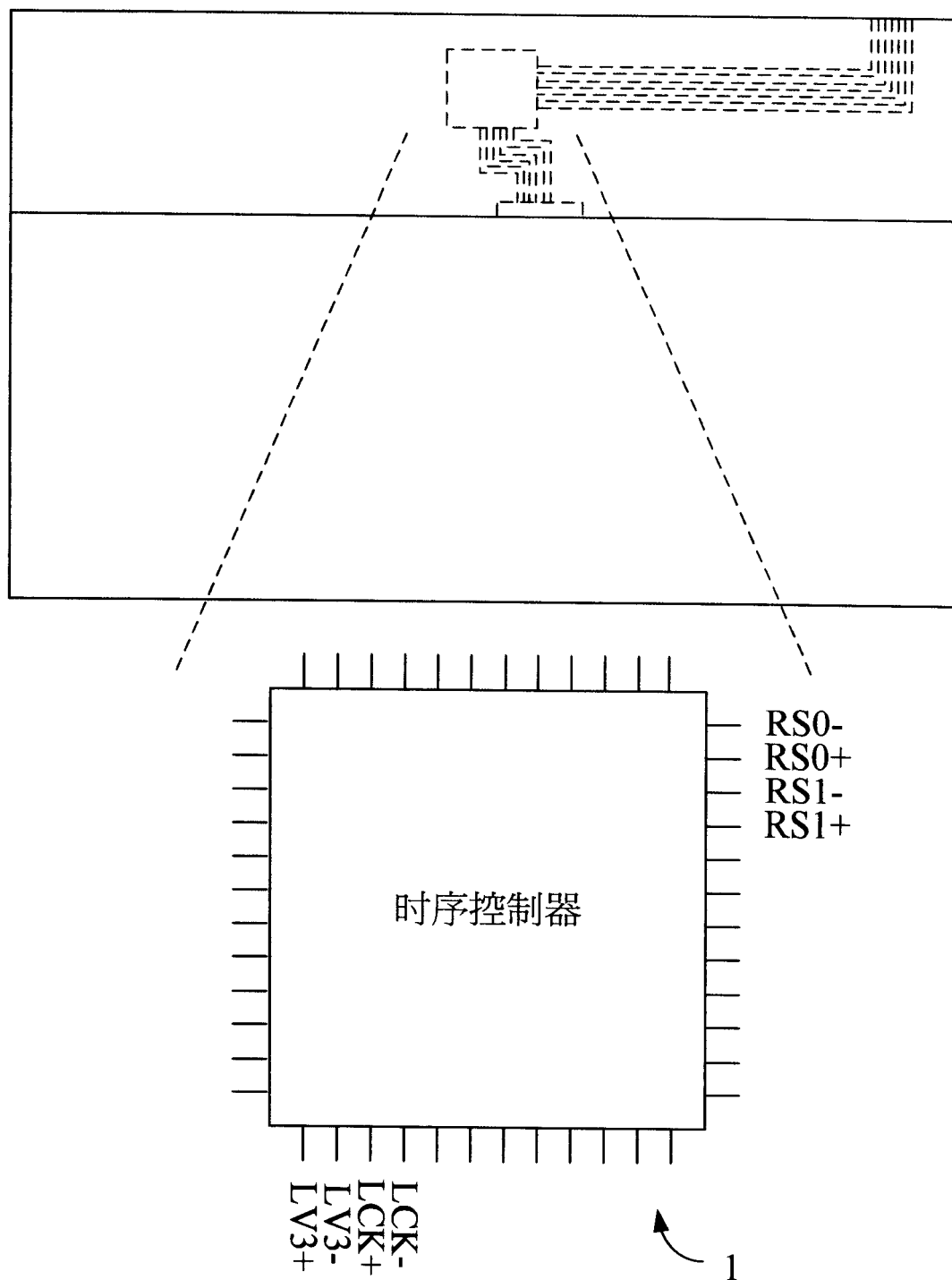


图 2

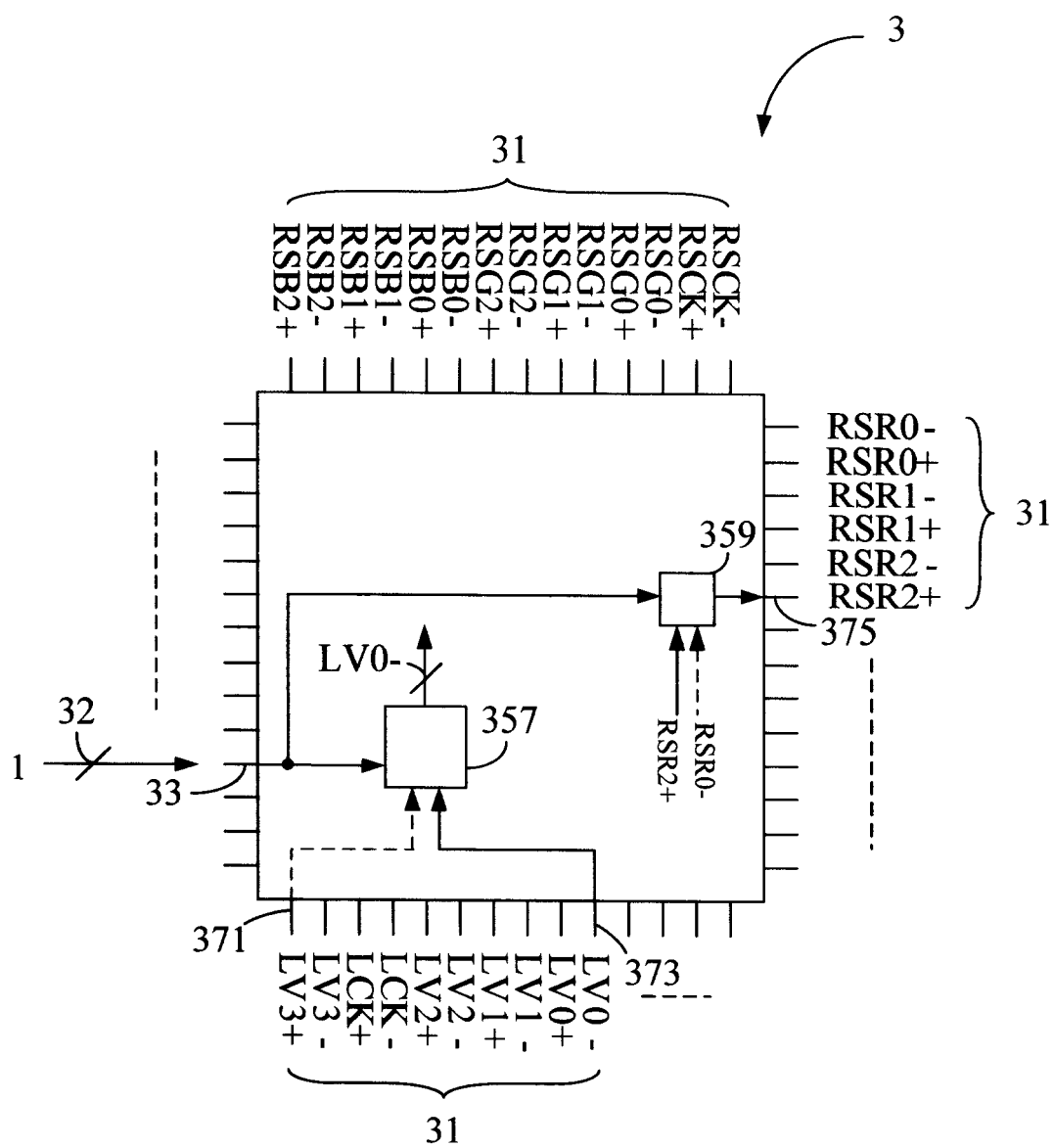


图 3

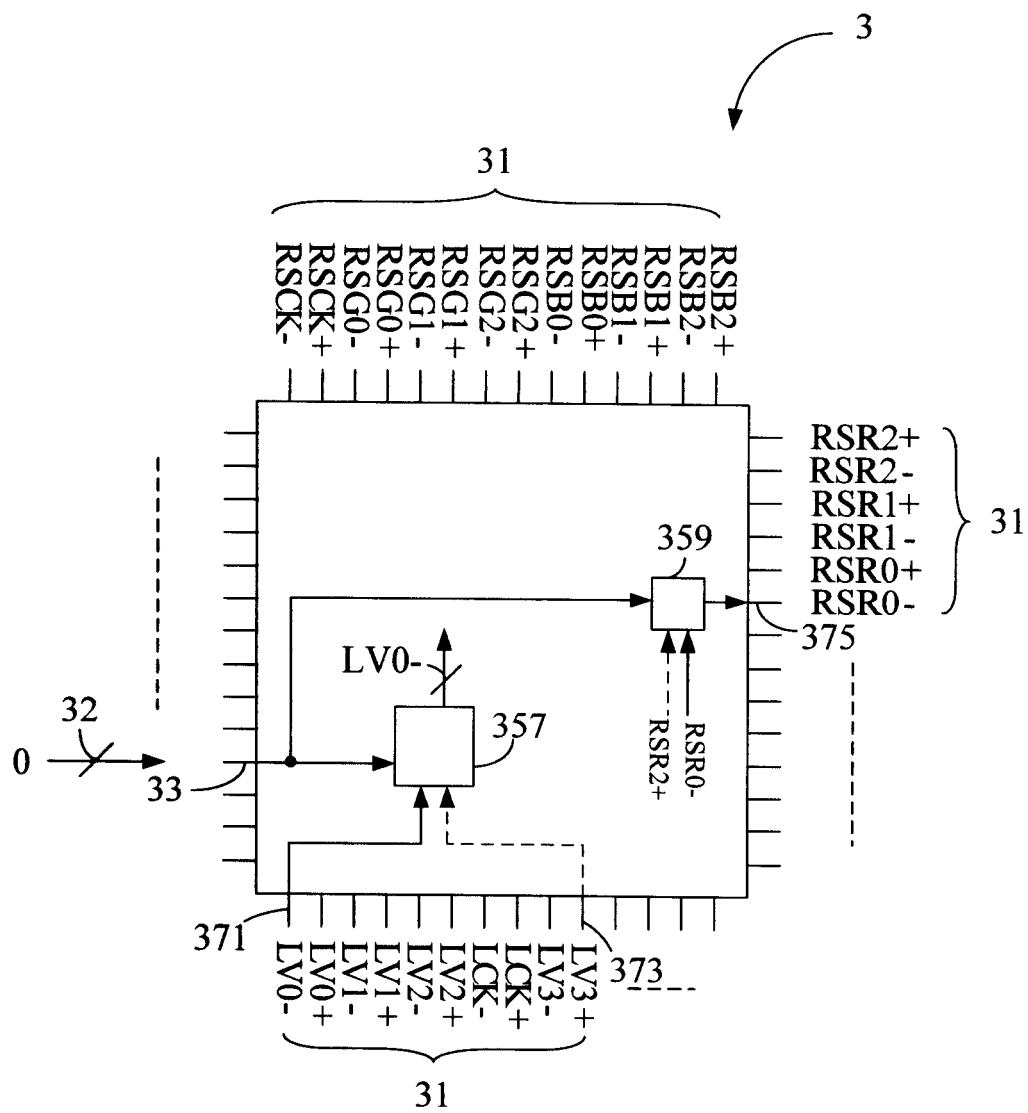


图 4

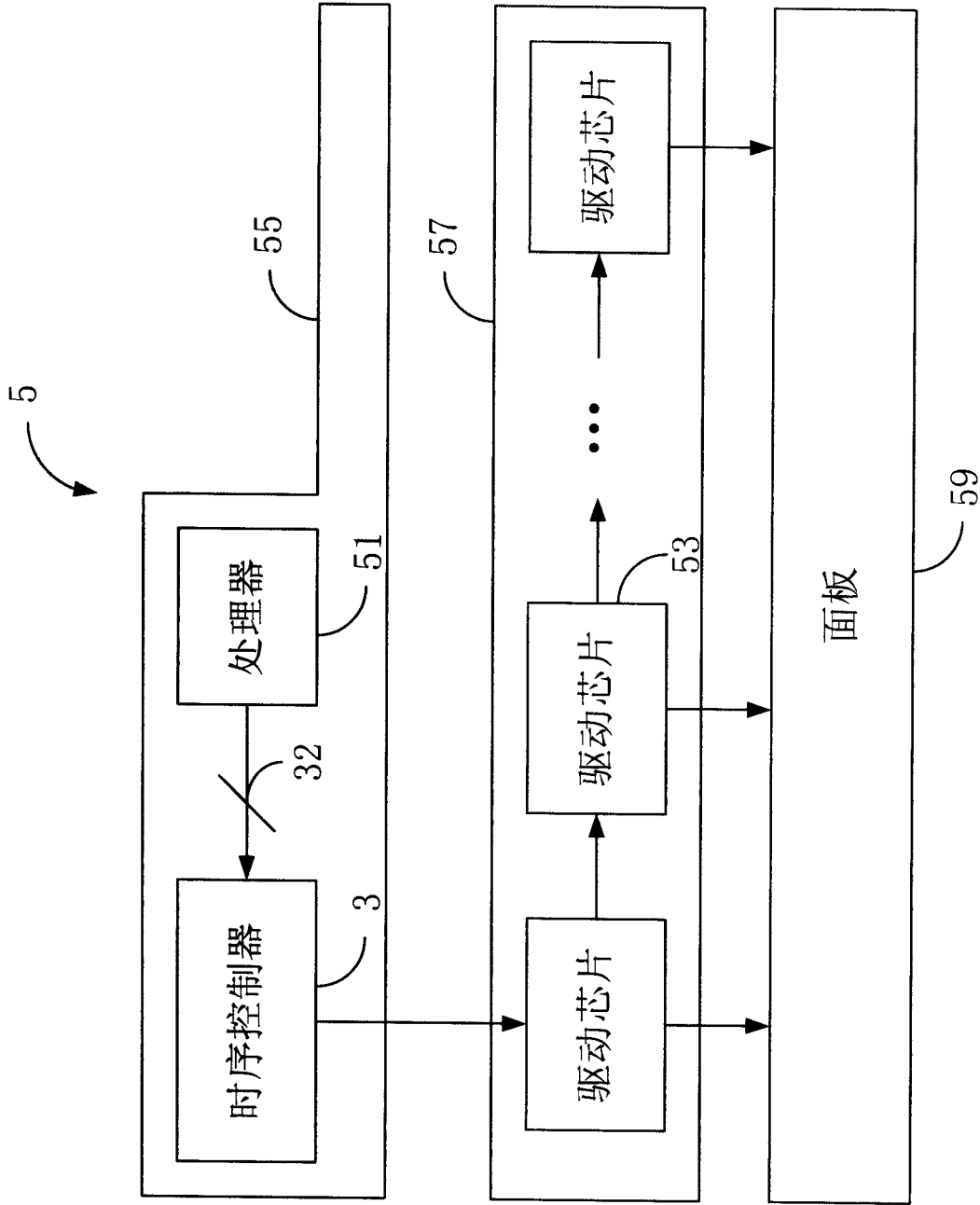


图5

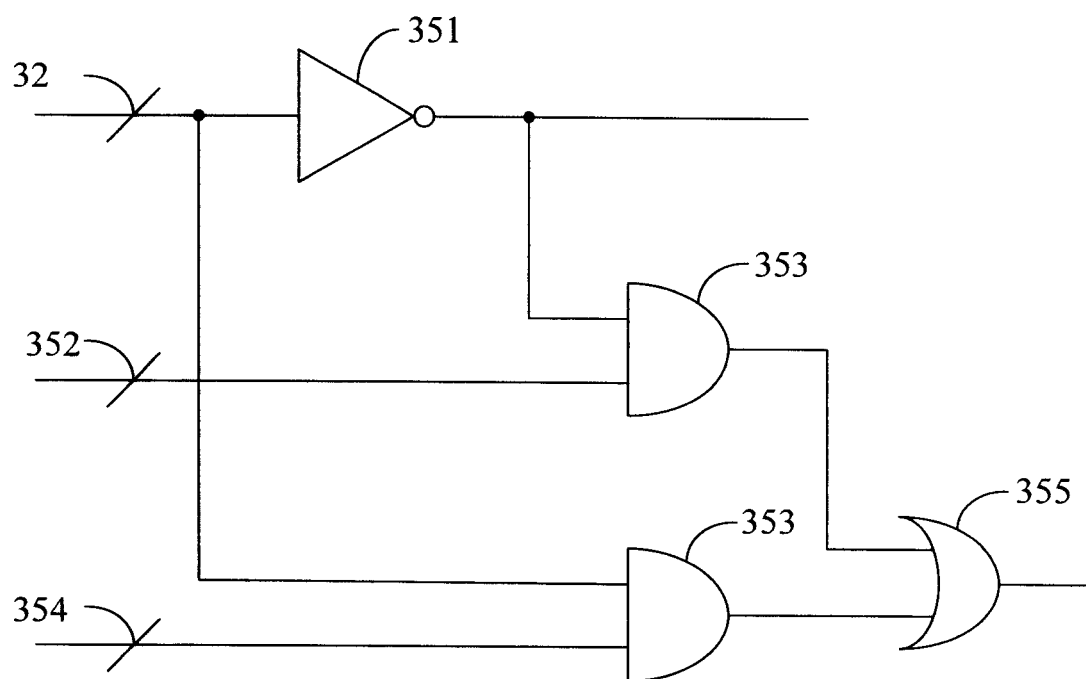


图 6

专利名称(译)	时序控制器及包含该时序控制器的液晶显示器		
公开(公告)号	CN1975853A	公开(公告)日	2007-06-06
申请号	CN200610162216.3	申请日	2006-12-06
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	黄腾毅 谢曜任		
发明人	黄腾毅 谢曜任		
IPC分类号	G09G3/36 G09G3/20 G09G5/00 G02F1/133		
代理人(译)	徐金国		
其他公开文献	CN100461257C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种时序控制器及包含该时序控制器的液晶显示器，其中，该液晶显示器包含一时序控制器、一面板以及一驱动芯片。时序控制器包含一数据接脚端口、一控制接脚以及一选择器。数据接脚端口具有多个接脚。控制接脚用以接收一控制信号。选择器根据控制信号决定数据接脚端口传送或接收信号的接脚的顺序。驱动电路在时序控制器接收信号后，根据信号驱动面板以进行显示。由于接脚顺序可改变，因此本发明的时序控制器不受液晶显示器的电路形态影响而有芯片面朝上或朝下的限制。

