

[51] Int. Cl⁷

G02F 1/133

G09G 3/36



[12] 发明专利申请公开说明书

[21] 申请号 200410100120.5

[43] 公开日 2005 年 6 月 15 日

[11] 公开号 CN 1627144A

[22] 申请日 2004.12.8

[21] 申请号 200410100120.5

[30] 优先权

[32] 2003. 12. 11 [33] KR [31] 10-2003-0090301

[32] 2004. 4. 28 [33] KR [31] 10 - 2004 - 0029615

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 姜信浩 洪镇铁 安承国 宋鸿声

[74] 专利代理机构 北京三友知识产权代理有限公司

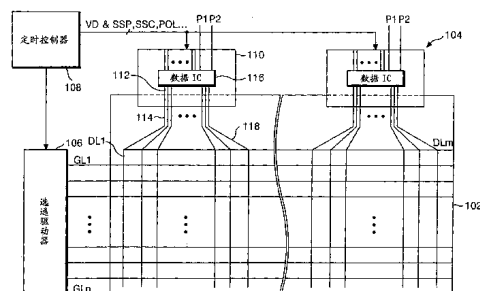
代理人 李 辉

权利要求书 6 页 说明书 23 页 附图 24 页

[54] 发明名称 液晶显示器件

[57] 摘要

一种用于提高工作效率并且降低制造成本的液晶显示器件。在该液晶显示器件中,数据集成电路具有用于向多条数据线提供像素数据的数据输出通道组以及未提供像素数据的哑数据输出通道组。通道选择器选择数据输出通道组中的输出通道。带载封装安装有该数据集成电路,并且具有与该数据输出通道组相连的数据输出焊盘组,以及哑输出焊盘组。通过由通道选择器选择的多个数据输出通道将像素数据提供给多条数据线。



ISSN 1008-4274

1. 一种芯片安装膜，其包括：
数据集成电路，具有多个输出通道；
5 通道选择器，从所述多个输出通道中可编程地选择多个数据输出通道，以提供像素数据；以及
带载封装，安装有数据集成电路并且具有与该数据集成电路的多个输出通道相对应的多个输出焊盘。
2. 根据权利要求1所述的芯片安装膜，还包括：
10 选择信号发生器，生成用于选择所述多个数据输出通道的通道选择信号，并且随后将所述通道选择信号提供给所述通道选择器。
3. 根据权利要求1所述的芯片安装膜，其中将所述多个输出通道中的未选择的多个输出通道设置为哑输出通道。
4. 根据权利要求3所述的芯片安装膜，其中所述带载封装的输出焊
15 盘包括与所述多个数据输出通道相连的输出焊盘组和与所述多个哑输出通道相连的哑输出焊盘组。
5. 根据权利要求4所述的芯片安装膜，其中所述哑输出通道和所述哑输出焊盘组是浮动的。
6. 根据权利要求4所述的芯片安装膜，其中所述哑输出通道和所述
20 哑输出焊盘组被设置为恒定电压。
7. 根据权利要求1所述的芯片安装膜，其中所述多个输出焊盘与液晶显示板的多条数据线相连。
8. 根据权利要求2所述的芯片安装膜，其中所述选择信号发生器根据所述数据线的数量、与显示器的所需分辨率相对应的所述数据集成电路的数量、安装有所述数据集成电路的带载封装的宽度以及用于像素数据的输入线的数量中的至少一个来生成所述通道选择信号。
9. 根据权利要求2所述的芯片安装膜，其中所述通道选择器嵌入在所述数据集成电路中，所述选择信号发生器包括与第一电压源和第二电压源相连的第一选择端子和第二选择端子，以生成所述通道选择信号并

且将所生成的通道选择信号提供给所述嵌入通道选择器。

10. 根据权利要求 2 所述的芯片安装膜，其中所述数据集成电路包括：

移位寄存器部，用于依次施加抽样信号；

5 锁存器部，用于响应于来自所述移位寄存器部的抽样信号来锁存像素数据；

数模转换器，用于将来自所述锁存器部的所述像素数据转换为模拟像素数据；以及

10 缓冲器装置，用于对来自所述数模转换器的所述像素数据进行缓冲，以将所述像素数据提供给多条数据线。

11. 根据权利要求 10 所述的芯片安装膜，其中所述通道选择器选择 I、J、K 或者 L 个数据输出通道中的任何一个，其中 I 是小于 J 的整数，J 是小于 K 的整数，而 K 是小于 L 的整数。

12. 根据权利要求 11 所述的芯片安装膜，其中所述通道选择器将来
15 自与第 I、第 J、第 K 和第 L 数据输出通道相对应的 W、X、Y 和 Z 个移位寄存器中的一组移位寄存器的输出信号施加给下一级数据驱动集成电路，其中 W、X、Y 和 Z 是整数。

13. 根据权利要求 11 所述的芯片安装膜，其中所述数据输出通道的数量是可编程的。

20 14. 一种芯片安装膜，其包括：

数据集成电路，包括被分为第一输出通道区域和第二输出通道区域的多个输出通道；

通道选择器，用于从所述第一输出通道区域和第二输出通道区域中的每一个中选择第一数据输出通道组和第二数据输出通道组，以提供像
25 素数据；以及

带载封装，安装有所述数据集成电路并且具有与所述第一输出通道区域和第二输出通道区域相对应的多个输出焊盘。

15. 根据权利要求 14 所述的芯片安装膜，还包括：

选择信号发生器，用于生成通道选择信号，以选择所述第一数据输

出通道组和第二数据输出通道组，以将所述通道选择信号提供给所述通道选择器。

16. 根据权利要求 14 所述的芯片安装膜，其中未选择的多个输出通道是所述多个输出通道中的哑输出通道，并且位于所述第一数据输出通道区域和第二数据输出通道区域之间。

17. 根据权利要求 15 所述的芯片安装膜，其中所述带载封装的输出焊盘包括：与所述第一数据输出通道和第二数据输出通道相连的数据输出焊盘组；以及与所述哑输出通道相连的哑输出焊盘组。

18. 根据权利要求 17 所述的芯片安装膜，其中所述哑输出通道和所述哑输出焊盘组是浮动的。

19. 根据权利要求 18 所述的芯片安装膜，其中所述哑输出通道和所述哑输出焊盘组被设置为恒定电压。

20. 根据权利要求 15 所述的芯片安装膜，其中所述选择信号发生器根据所述数据线的数量、与显示器的所需分辨率相对应的所述数据集成电路的数量、安装有所述数据集成电路的带载封装的宽度以及用于像素数据的输入线的数量中的至少一个来生成所述通道选择信号。

21. 根据权利要求 15 所述的芯片安装膜，其中所述通道选择器嵌入在所述数据集成电路中，所述选择信号发生器包括与第一电压源和第二电压源相连的第一选择端子和第二选择端子，以生成所述通道选择信号并且将所生成的通道选择信号提供给所述嵌入通道选择器。

22. 根据权利要求 14 所述的芯片安装膜，其中所述数据集成电路包括：

多个移位寄存器，用于依次施加抽样信号；

锁存器部，用于响应于来自所述多个移位寄存器的抽样信号来锁存像素数据；

数模转换器，用于将来自锁存器部的所述像素数据转换为模拟像素数据；以及

缓冲器装置，用于对来自所述数模转换器的所述像素数据进行缓冲，以将所述像素数据提供给多条数据线。

23. 根据权利要求 14 所述的芯片安装膜, 其中所述数据集成电路包括:

移位寄存器单元, 具有 N 个移位寄存器, 用于对启动脉冲信号进行移位, 以生成时序抽样信号, 其中 N 是正整数;

5 锁存器单元, 用于响应于来自所述移位寄存器单元的抽样信号对所述像素数据进行锁存; 以及

数模转换器, 用于将来自所述锁存器单元的像素数据转换为模拟像素数据。

24. 根据权利要求 14 所述的芯片安装膜, 其中所述第一数据通道组和所述第二数据输出通道组具有相同数量的输出通道。

25. 根据权利要求 14 所述的芯片安装膜, 其中所述第一数据输出通道组包括所述多个输出通道中的第 1 输出通道至第 $I1$ 、第 $I2$ 以及第 $I3$ 输出通道之一的输出通道, 其中 $I1$ 是大于 1 的整数, $I2$ 是大于 $I1$ 的整数, 而 $I3$ 是大于 $I2$ 并且小于 N 的整数, 其中 N 是输出通道的数量。

15 26. 根据权利要求 25 所述的芯片安装膜, 其中所述第二数据输出通道组包括所述多个输出通道中的第 $J1$ 、第 $J2$ 以及第 $J3$ 输出通道之一, 其中 $J1$ 是大于 $I3$ 的整数、 $J2$ 是大于 $J1$ 的整数而 $J3$ 是大于 $J2$ 并且小于 N 的整数。

27. 根据权利要求 26 所述的芯片安装膜, 其中所述多个输出通道中的第 $(I1+1)$ 输出通道至第 $(J3-1)$ 输出通道、第 $(I2+1)$ 输出通道至第 $(J2-1)$ 输出通道以及第 $(I3+1)$ 输出通道至第 $(J1-1)$ 输出通道中的任意一组是哑输出通道组。

28. 一种液晶显示器件, 其包括:

数据集成电路, 具有多个输出通道;

25 通道选择器, 用于从所述多个输出通道中选择多个数据输出通道以提供像素数据, 其中所述多个输出通道中的多个未选择的输出通道是哑通道;

带载封装, 安装有所述数据集成电路, 并且具有与所述多个数据输出通道相连的多个数据输出焊盘以及与所述多个哑通道相连的多个哑输

出焊盘；以及

液晶显示板，包括与所述带载封装的所述多个数据输出焊盘相连的多条数据线。

29. 根据权利要求 28 所述的液晶显示器件，其中所述数据输出通道
5 的数量是可编程的。

30. 根据权利要求 28 所述的液晶显示器件，还包括：选择信号发生器，生成用于选择所述多个数据输出通道的通道选择信号，并且随后将所述通道选择信号提供给所述通道选择器。

31. 根据权利要求 28 所述的液晶显示器件，其中所述液晶显示板还
10 包括连接在所述多个数据输出焊盘和所述多条数据线之间的多个数据输入焊盘。

32. 根据权利要求 31 所述的液晶显示器件，其中所述液晶显示板还包括与所述多个哑输出焊盘相连的多个哑输入焊盘。

33. 根据权利要求 32 所述的液晶显示器件，其中所述多个哑通道、
15 多个哑输出焊盘和多个哑输入焊盘是浮动的。

34. 根据权利要求 32 所述的液晶显示器件，其中所述多个哑通道、多个哑输出焊盘和多个哑输入焊盘被设置为恒定电压。

35. 一种液晶显示器件，其包括：

数据集成电路，包括被分为第一输出通道组和第二输出通道组的多个
20 个输出通道；

通道选择器，用于从所述第一输出通道组和所述第二输出通道组中的每一个中选择第一数据输出通道组和第二数据输出通道组，以提供像素数据，其中所述多个输出通道中的未选择的多个输出通道是未提供像素数据并且位于所述第一数据输出通道组和第二数据输出通道组之间的
25 哑通道；

带载封装，安装有所述数据集成电路，并且具有与所述第一数据输出通道组和所述第二数据输出通道组相连的多个数据输出焊盘，以及与所述多个哑通道相连的多个哑输出焊盘；以及

液晶显示板，具有与所述带载封装的所述多个数据输出焊盘相连的

多条数据线。

36. 根据权利要求 35 所述的液晶显示器件，还包括：

选择信号发生器，生成用于选择所述数据输出通道组的通道选择信号，并且随后将所述通道选择信号提供给所述通道选择器。

5 37. 根据权利要求 35 所述的液晶显示器件，其中所述液晶显示板还包括连接在所述多个数据输出焊盘和所述多条数据线之间的多个数据输入焊盘。

38. 根据权利要求 37 所述的液晶显示器件，其中所述液晶显示板还包括与所述多个哑输出焊盘相连的多个哑输入焊盘。

10 39. 根据权利要求 38 所述的液晶显示器件，其中所述多个哑通道、多个哑输出焊盘和多个哑输入焊盘是浮动的。

40. 根据权利要求 38 所述的液晶显示器件，其中所述多个哑输出焊盘和所述多个哑输入焊盘被设置为恒定电压。

15 41. 根据权利要求 35 所述的液晶显示器件，其中所述数据输出通道组是可编程的。

液晶显示器件

5 技术领域

本发明涉及液晶显示器。更具体地，涉及一种液晶显示器件，其适于提高工作效率并且降低制造成本。

背景技术

10 通常，液晶显示器（LCD）使用电场来控制液晶的透光率，从而显示图像。

为此，如图 1 所示，LCD 包括：矩阵型液晶显示板 2，其中以矩阵形式设置有多个液晶单元；选通驱动器 6，用于驱动液晶显示板 2 的选通线 GL1 至 GLn；数据驱动器 4，用于驱动液晶显示板 2 的数据线 DL1 至
15 DLm；以及定时控制器 8，用于控制选通驱动器 6 和数据驱动器 4。

液晶显示板 2 包括：薄膜晶体管 TFT，设置在选通线 GL1 至 GLn 和数据线 DL1 至 DLm 之间的各个交叉点处；液晶单元 7，与薄膜晶体管 TFT 相连。当向薄膜晶体管 TFT 提供扫描信号（即，来自选通线 GL 的选通高压 VGH）时，薄膜晶体管 TFT 导通，以由此将来自数据线 DL 的
20 像素信号施加给液晶单元 7。此外，当向薄膜晶体管 TFT 提供来自选通线 GL 的选通低压 VGL 时，薄膜晶体管 TFT 截止，以由此保持充入液晶单元 7 中的像素信号。

可以将液晶单元 7 等效地表示为液晶电容器（liquid crystal capacitor）。液晶单元 7 包括与公共电极和薄膜晶体管相连的像素电极，
25 该像素电极与公共电极和薄膜晶体管之间具有液晶。此外，液晶单元 7 包括存储电容器，用于保持所充入的像素信号，直到充入下一像素信号为止。将该存储电容器设置在像素电极和前级（pre-stage）选通线之间。这种液晶单元 7 根据通过薄膜晶体管 TFT 充入的像素信号来改变介电各向异性的液晶的配向状态，以控制透光率，从而实现灰度级。

定时控制器 8 使用从视频卡（未示出）提供的同步信号 V 和 H，来生成选通控制信号（即，GSP、GSC、GOE）以及数据控制信号（即，SSP、SSC、SOE 和 POL）。将选通控制信号（即，GSP、GSC 和 GOE）施加给选通驱动器 6，以控制选通驱动器 6，而将数据控制信号（即，SSP、SSC、SOE 和 POL）施加给数据驱动器 4，以控制数据驱动器 4。此外，定时控制器 8 对红色（R）、绿色（G）和蓝色（B）像素数据 VD 进行调整（align），并且将这些数据提供给数据驱动器 4。

选通驱动器 6 依次驱动选通线 GL1 至 GLn。为此，选通驱动器 6 包括多个选通集成电路（IC）10，如图 2A 所示。在定时控制器 8 的控制下，选通 IC 10 依次驱动与其相连的选通线 GL1 至 GLn。换言之，选通 IC 10 响应于来自定时控制器 8 的选通控制信号（即 GSP、GSC 和 GOE）将选通高压 VGH 依次施加给选通线 GL1 至 GLn。

更具体地，选通驱动器 6 响应于选通移位时钟 GSC 对选通启动脉冲 GSP 进行移位，以生成移位脉冲。然后，选通驱动器 6 响应于移位脉冲在每一个水平周期将选通高压 VGH 施加给对应的选通线 GL。换言之，在每一个水平周期对移位脉冲逐行进行移位，并且选通 IC 10 中的任意一个与该移位脉冲相对应地将选通高压 VGH 施加给对应的选通线 GL。特别地，在未将选通高压 VGH 提供给选通线 GL1 至 GLn 时的剩余时间间隔内，选通 IC 提供选通低压 VGL。

在每一个水平周期，数据驱动器 4 将用于每一行的像素信号施加给数据线 DL1 至 DLm。为此，数据驱动器 4 包括多个数据 IC 16，如图 2B 所示。数据 IC 16 响应于来自定时控制器 8 的数据控制信号（即，SSP、SSC、SOE 和 POL）将像素信号施加给数据线 DL1 至 DLm。特别地，数据 IC 16 使用来自伽马电压发生器（未示出）的伽马电压，将来自定时控制器 8 的像素数据 VD 转换为模拟像素信号。

更具体地，数据 IC 16 响应于源移位时钟 SSC 对源启动脉冲 SSP 进行移位，以生成抽样信号。然后，数据 IC 16 响应于该抽样信号对用于特定单元的像素数据 VD 依次进行锁存。此后，数据 IC 16 将所锁存的一行像素数据 VD 转换为模拟像素信号，并且在源输出使能信号 SOE 的使能

时间间隔内,将该模拟像素信号施加给数据线 DL1 至 DLm。特别地,数据 IC 16 响应于极性控制信号 POL 将像素数据 VD 转换为正像素信号或负像素信号。

为此,如图 3 所示,各个数据 IC 16 包括:移位寄存器部 34,用于
5 施加时序抽样信号;锁存器部 36,用于响应于抽样信号对像素数据 VD 依次进行锁存,以同时输出这些信号;数模转换器(DAC)38,用于将来自锁存器部 36 的像素数据 VD 转换为像素电压信号;以及输出缓冲器部 46,用于对来自 DAC 38 的像素电压信号进行缓冲,以将其输出。此外,数据 IC 16 包括信号控制器 20,用于对来自定时控制器 8 的各种控
10 制信号(即,SSP、SSC、SOE、REV 和 POL 等)和像素数据 VD 进行接口连接(interfacing);以及伽马电压部 32,用于提供 DAC 38 所需的正伽马电压和负伽马电压。

信号控制器 20 对来自定时控制器 8 的各种控制信号(即,SSP、SSC、SOE、REV 和 POL 等)和像素数据 VD 进行控制,以将其输出给对应的
15 元件。

伽马电压部 32 对于各种灰度电平将从伽马基准电压发生器(未示出)输入的多个伽马基准电压进行细分,以将其输出。

包括在移位寄存器部 34 中的移位寄存器响应于源时钟抽样信号 SSC 对来自信号控制器 20 的源启动脉冲 SSP 依次进行移位,以将其作为抽样
20 信号输出。

锁存器部 36 响应于来自移位寄存器部 34 的抽样信号对于特定单元对来自信号控制器 20 的像素数据 VD 依次进行抽样,以将其锁存。为此,锁存器部 36 包括 i (其中 i 是整数)个锁存器,以锁存 i 个像素数据 VD,并且各个锁存器具有与像素数据 VD 的位数相对应的大小(dimension)。
25 具体地,定时控制器 8 将像素数据 VD 分成偶像素数据 VD_{even} 和奇像素数据 VD_{odd} ,以减小传输频率,同时通过各条传输线输出这些数据。这里,偶像素数据 VD_{even} 和奇像素数据 VD_{odd} 中的每一个包括红色(R)、绿色(G)和蓝色(B)像素数据。因此,锁存器部 36 对于各个抽样信号同时锁存通过信号控制器 20 提供的偶像素数据 VD_{even} 和奇像素数据 VD_{odd} 。

然后，锁存器部 36 响应于来自信号控制器 20 的源输出使能信号 SOE 同时输出 i 个所锁存的像素数据 VD。

特别地，锁存器部 36 响应于数据反相 (inversion) 选择信号 REV 还原 (restore) 进行了调制以减少转换位数的像素数据 VD，以将其输出。

- 5 定时控制器 8 通过使用基准值对像素数据 VD 进行调制，以使转换位数最小，以确定是否应将这些位反相。由于从 LOW 到 HIGH 或者从 HIGH 到 LOW 的转换位数最小，从而使得数据传输时的电磁干扰 (EMI) 最小。

DAC 38 将来自锁存器部 36 的像素数据 VD 同时转换为正像素电压信号和负像素电压信号，以将其输出。为此，DAC 38 包括：共同连接到
10 锁存器部 36 的正 (P) 解码部 40 和负 (N) 解码部 42；以及多路复用器 (MUX) 部 44，用于对 P 解码部 40 和 N 解码部 42 的输出信号进行选择。

包括在 P 解码部 40 中的 n 个 P 解码器使用来自伽马电压部 32 的正伽马电压，将从锁存器部 36 同时输入的 n 个像素数据转换为正像素电压信号。包括在 N 解码部 42 中的 i 个 N 解码器使用来自伽马电压部 32 的
15 负伽马电压，将从锁存器部 36 同时输入的 i 个像素数据转换为负像素电压信号。包括在多路复用器部 44 中的 i 个多路复用器响应于来自信号控制器 20 的极性控制信号 POL，选择性地输出来自 P 解码器 40 的正像素电压信号或者来自 N 解码器 42 的负像素电压信号。

包括在输出缓冲器部 46 中的 i 个输出缓冲器包括串联连接到对应的
20 i 条数据线 DL1 至 DL i 的多个电压跟随器等。这种输出缓冲器对来自 DAC 38 的像素电压信号进行缓冲，以将这些信号施加给数据线 DL1 至 DL i 。

这种 LCD 根据液晶显示板 2 的分辨率来区分包括在数据驱动器 4 中的数据 IC 16 的输出通道。这是因为对于液晶显示板 2 的每种分辨率，具有可与多条数据线 DL 相连的多个特定通道的数据 IC 16 是彼此不同的。
25 因此，对于液晶显示板 2 的每种分辨率需要使用具有不同输出通道的不同数量的数据 IC 16。这使工作效率下降并增加了制造成本。

更具体地，对于具有 3072 条数据线 DL 的分辨率为扩展图形阵列 (eXtended Graphics Array) (XGA) (1024 水平像素×3 种色彩，红色、绿色和蓝色) 的液晶显示器，需要 4 个数据 IC 16，每一个数据 IC 16 具

- 有 768 个数据输出通道。对于具有 4200 条数据线 DL 的分辨率为高级扩展图形适配器+ (Super eXtended Graphics Adapter+) (SXGA+) (1400 水平像素×3 种颜色, 红色、绿色和蓝色) 的液晶显示器, 需要 6 个数据 IC 16, 每一个数据 IC 16 具有 702 个数据输出通道。在这种情况下, 将剩余的 12 个数据输出通道视为哑线。对于具有 3840 条数据线 DL 的分辨率为宽扩展图形阵列 (Wide eXtended Graphics Array) (WXGA) (1280 水平像素×3 种颜色, 红色、绿色和蓝色) 的液晶显示器, 需要 6 个数据 IC 16, 每一个数据 IC 16 具有 642 个数据输出通道。在这种情况下, 将剩余的 12 个数据输出通道视为哑线。
- 10 如上所述, 对于现有技术的液晶显示板 2 的各种分辨率必须使用具有特定数量的数据输出通道的不同数据 IC 16。结果, 现有技术的液晶显示器降低了工作效率并且增加了制造成本。

发明内容

- 15 因此, 本发明致力于一种液晶显示器件, 其基本上消除了由于现有技术的限制和缺点而导致的一个或者更多个问题。

因此, 本发明提供了一种液晶显示器件, 其提高了工作效率并且降低了制造成本。

- 20 本发明的另一个优点在于一种液晶显示器件, 其能够基于液晶显示板的分辨率类型来控制数据集成电路的输出通道。

- 为了实现本发明的这些和其它优点, 一种根据本发明实施例的液晶显示器件, 其包括: 数据集成电路, 具有数据输出组, 用于向多条数据线提供像素数据, 并且具有哑输出通道组; 通道选择器, 用于选择所述数据输出通道组中的输出通道; 以及带载封装, 安装有所述数据集成电路, 并且具有与所述数据输出通道组相连的数据输出焊盘组, 以及哑数据输出焊盘组, 其中通过由所述通道选择器选择的多个数据输出通道向所述多条数据线提供所述像素数据。
- 25

根据本发明另一实施例的一种液晶显示器件, 其包括: 数据集成电路, 具有第一数据输出通道组和第二数据输出通道组, 用于向多条数据

线提供像素数据，并且具有位于所述第一数据输出通道组和第二数据输出通道组之间的哑输出通道组；通道选择器，用于选择所述多个数据输出通道组的多个输出通道；以及带载封装，安装有所述数据集成电路，并且具有与所述第一数据输出通道组和第二数据输出通道组相连的第一数据输出焊盘组和第二数据输出焊盘组，其中通过由所述通道选择器选择的所述多个数据输出通道将所述像素数据提供给所述多条数据线。

应该理解，上述的概括说明和以下的具体说明都是示例性和说明性的，旨在为所要求保护的本发明提供进一步的解释。

附图说明

附图说明了本发明的实施例并与说明书一起用于说明本发明的原理，包含附图以提供对本发明的进一步理解，并且将其并入并构成说明书的一部分。

在附图中：

- 图 1 是表示现有技术的液晶显示器的电路框图；
- 图 2A 表示包括在现有技术的选通驱动器中的选通集成电路；
- 图 2B 表示包括在现有技术的数据驱动器中的数据集成电路；
- 图 3 是表示图 2B 中的数据集成电路的内部构成的方框图；
- 图 4 是表示根据本发明第一实施例的液晶显示器的电路框图；
- 图 5 表示根据图 4 中所示的第一和第二输出选择信号而设置为具有 600 个数据输出通道的数据集成电路集合；
- 图 6 表示根据图 4 中所示的第一和第二输出选择信号而设置为具有 618 个数据输出通道的数据集成电路集合；
- 图 7 表示根据图 4 中所示的第一和第二输出选择信号而设置为具有 630 个数据输出通道的数据集成电路集合；
- 图 8 表示根据图 4 中所示的第一和第二输出选择信号而设置为具有 642 个数据输出通道的数据集成电路集合；
- 图 9 是表示图 4 中的数据集成电路的内部构成的方框图；
- 图 10 表示图 4 中的数据带载封装；

图 11 表示附连到图 4 所示的液晶显示板上的数据带载封装；

图 12 表示图 11 中所示的液晶显示板的数据焊盘部分；

图 13 表示根据本发明第二实施例的液晶显示器的数据集成电路；

图 14 表示根据图 13 中所示的第一输出选择信号和第二输出选择信号而设置为具有 600 个数据输出通道的数据集成电路集合；

图 15 表示根据图 13 中所示的第一输出选择信号和第二输出选择信号而设置为具有 618 个数据输出通道的数据集成电路集合；

图 16 表示根据图 13 中所示的第一输出选择信号和第二输出选择信号而设置为具有 630 个数据输出通道的数据集成电路集合；

图 17 表示根据图 13 中所示的第一输出选择信号和第二输出选择信号而设置为具有 642 个数据输出通道的数据集成电路集合；

图 18 表示安装有根据图 13 中所示的本发明第二实施例的液晶显示器的数据集成电路的数据带载封装。

图 19 表示其上附连有图 13 中所示的数据带载封装的液晶显示板；

图 20 表示图 19 中所示的液晶显示板的数据焊盘部分；

图 21 表示安装有根据图 13 所示的本发明第二实施例的液晶显示器的数据集成电路的不同形状的数据带载封装；

图 22 表示其上附连有图 21 中所示的数据带载封装的液晶显示板；
以及

图 23 表示图 22 中所示的液晶显示板的数据焊盘部分。

具体实施方式

现将详细说明本发明的实施例，在附图中示出了其示例。

图 4 示意性地示出了根据本发明第一示例性实施例的液晶显示器 (LCD)。应该理解，除了在此讨论的实施例以外，本发明还可以考虑其它实施例。

参照图 4，该 LCD 包括：液晶显示板 102，具有以矩阵形式设置的多个液晶单元；选通驱动器 106，用于驱动液晶显示板 102 的选通线 GL1 至 GLn；数据驱动器 104，用于驱动液晶显示板 102 的数据线 DL1 至 DLm；

以及定时控制器 108，用于控制选通驱动器 106 和数据驱动器 104。

液晶显示板 102 包括：薄膜晶体管 TFT，设置在选通 GL1 至 GLn 与数据线 DL1 至 DLm 之间的各个交叉点处；以及液晶单元（未示出），与薄膜晶体管 TFT 相连。当向薄膜晶体管 TFT 提供扫描信号（即，来自
5 选通线 GL 的选通高压 VGH）时，薄膜晶体管 TFT 导通，以将来自数据线 DL 的像素信号提供给液晶单元。此外，当向薄膜晶体管 TFT 提供来自选通 GL 的选通低压 VGL 时，薄膜晶体管 TFT 截止。在液晶单元中保持所充入的像素信号。

可以将液晶单元等效地表示为液晶电容器。液晶单元包括与公共电
10 极和薄膜晶体管相连的像素电极，并且在该像素电极与公共电极和薄膜晶体管之间具有液晶。此外，液晶单元包括存储电容器，用于保持所充入的像素信号，直到充入下一像素信号为止。将该存储电容器设置在像素电极和前级选通线之间。该液晶单元 7 根据通过薄膜晶体管 TFT 充入的像素信号来改变介电各向异性的液晶的配向状态，以控制透光率，由
15 此实现灰度级。

定时控制器 108 使用从视频卡（未示出）提供的同步信号 V 和 H，来生成选通控制信号（即：GSP、GSC 和 GOE）以及数据控制信号（即：SSP、SSC、SOE 以及 POL）。将选通控制信号（即 GSP、GSC 和 GOE）施加给选通驱动器 106，以控制选通驱动器 106，而将数据控制信号（即
20 SSP、SSC、SOE 和 POL）施加给数据驱动器 104，以控制数据驱动器 104。此外，定时控制器 108 对像素数据 VD 进行调整，并且将这些数据施加给数据驱动器 104。

选通驱动器 106 依次驱动选通线 GL1 至 GLn。为此，选通驱动器 106 包括多个选通集成电路（IC）（未示出）。在定时控制器 108 的控制下，
25 选通 IC 依次驱动与其连接的选通线 GL1 至 GLn。换言之，选通 IC 响应于来自定时控制器 108 的选通控制信号（即 GSP、GSC 和 GOE）将选通高压 VGH 依次施加给选通线 GL1 至 GLn。

更具体地，选通驱动器 106 响应于选通移位时钟 GSC 对选通启动脉冲 GSP 进行移位，以生成移位脉冲。然后，选通驱动器 106 响应于移位

脉冲在每一个水平周期将选通高压 VGH 施加给对应的选通线 GL。换言之，在每一个水平周期对移位脉冲逐行进行移位，并且选通 IC 10 中的任意一个根据移位脉冲，将选通高压 VGH 施加给对应的选通线 GL。特别地，选通 IC 对剩余的选通线施加选通低压 VGL。

- 5 在每一个水平周期，数据驱动器 104 一次一行地将像素信号施加给数据线 DL1 至 DLm。为此，数据驱动器 104 包括多个数据 IC 116。将各个数据 IC 116 安装在数据带载封装（TCP）110 中。这种数据 IC 116 通过数据 TCP 焊盘 112、数据焊盘 114 以及线路（link）118 电连接到数据线 DL1 至 DLm。数据 IC 116 响应于来自定时控制器 108 的数据控制信号（即 SSP、SSC、SOE 和 POL）将像素信号施加给数据线 DL1 至 DLm。
10 特别地，数据 IC 116 使用来自伽马电压发生器（未示出）的伽马电压，将来自定时控制器 108 的像素数据 VD 转换为模拟像素信号。

- 更具体地，数据 IC 116 响应于源移位时钟 SSC 对源启动脉冲 SSP 进行移位，以生成抽样信号。然后，数据 IC 116 响应于该抽样信号，对于特定单元对像素数据 VD 依次进行锁存。此后，数据 IC 116 将所锁存
15 的一行像素数据 VD 转换为模拟像素信号，并且在源输出使能信号 SOE 的使能时间间隔内，将该模拟像素信号施加给数据线 DL1 至 DLm。特别地，数据 IC 116 响应于极性控制信号 POL 将像素数据 VD 转换为正像素信号或负像素信号。

- 20 同时，根据本发明第一实施例的 LCD 的各个数据 IC 116 响应于从其外部输入的第一通道选择信号 P1 和第二通道选择信号 P2，改变用于将像素信号施加给各条数据线 DL1 至 DLm 的输出通道。为此，各个数据 IC 116 例如包括第一选项引脚 OP1 和第二选项引脚 OP2，对第一选项引脚 OP1 和第二选项引脚 OP2 提供第一通道选择信号 P1 和第二通道选择信号 P2。

- 25 将第一选项引脚 OP1 和第二选项引脚 OP2 中的每一个选择性地连接到电压源 VCC 和地电压源 GND，以具有 2 位二进制逻辑值。由此，第一通道选择信号 P1 和第二通道选择信号 P2 通过第一选项引脚 OP1 和第二选项引脚 OP2，向数据 IC 116 施加逻辑值 ‘00’、‘01’、‘10’ 以及 ‘11’。

因此，各个数据 IC 116 使用通过第一选项引脚 OP1 和第二选项引脚

OP2 提供的第一通道选择信号 P1 和第二通道选择信号 P2，根据液晶显示板 102 的分辨率而预先设置输出通道集合的数量。

在下表中说明了根据基于液晶显示板 102 的分辨率的数据 IC 116 的多个输出通道的数据 IC 116 的数量：

5 表 1

分辨率	像素数量		根据数据 IC 的多个输出通道的数据 IC 的数量			
	数据线	选通线	600CH	618CH	630CH	642CH
XGA	3072	768	5.12	4.97	4.88	4.79
SXGA+	4200	1050	7.00	6.80	6.67	6.54
UXGA	4800	1200	8.00	7.77	7.62	7.48
WXGA	3840	800	6.40	6.21	6.10	5.98
WSXGA-	4320	900	7.20	6.99	6.86	6.73
WSXGA	5040	1050	8.40	8.16	8.00	7.85
WUXGA	5760	1200	9.60	9.32	9.14	8.97

参照表 1，可以通过 4 个通道来表示所有的分辨率。更具体地，分辨率为 XGA 的液晶显示板 102 需要 5 个数据 IC 116，每一个数据 IC 116 具有 618 个数据输出通道。特别地，将剩余的 18 的数据输出通道视为哑线（dummy line）。分辨率为 SXGA+的液晶显示板 102 需要 7 个数据 IC 116，每一个数据 IC 116 具有 600 个数据输出通道。分辨率为超扩展图形适配器（Ultra eXtended Graphics Adapter）（UXGA）的液晶显示板 102 需要 8 个数据 IC 116，每一个数据 IC 116 具有 600 个数据输出通道。分辨率为 WXGA 的液晶显示板 102 需要 6 个数据 IC 116，每一个 IC 116 具有 642 个数据输出通道。分辨率为宽视界高级扩展图形适配器-（Wide aspect Super eXtended Graphics Adapter-）（WSXGA-）的液晶显示板 102 需要 7 个数据 IC 116，每一个数据 IC 116 具有 618 个数据输出通道。分辨率为宽视界高级扩展图形适配器（Wide aspect Super eXtended Graphics

Adapter) (WSXGA) 的液晶显示板 102 需要 8 个数据 IC 116, 每一个数据 IC 116 具有 630 个数据输出通道。分辨率为宽视界超扩展图形适配器 (Wide aspect Ultra eXtended Graphics Adapter) (WUXGA) 的液晶显示板 102 需要 9 个数据 IC 116, 每一个数据 IC 116 具有 642 个数据输出通道。

因此, 根据本发明第一实施例的 LCD 响应于第一通道选择信号 P1 和第二通道选择信号 P2, 将数据 IC 116 的数据输出通道数设置为 600 个通道、618 个通道、630 个通道和 642 个通道中的任何一种, 从而表示液晶显示板 102 的所有分辨率。换言之, 可以将根据本发明第一实施例的 LCD 的数据 IC 116 制造为具有 642 个数据输出通道, 并且响应于例如来自第一选项引脚 OP1 和第二选项引脚 OP2 的第一通道选择信号 P1 和第二通道选择信号 P2, 来设置数据 IC 116 的有效输出通道的数量, 以使得可以将该数据 IC 116 兼容地用于所有分辨率的液晶显示板 102。

更具体地, 可以将根据本发明第一实施例的 LCD 的数据 IC 116 制造为具有 642 个数据输出通道。当通过将第一选项引脚 OP1 和第二选项引脚 OP2 中的每一个连接到地电压源 GND, 使施加给数据 IC 116 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 '00' 时, 数据 IC 116 通过可用的 642 个数据输出通道中的第 1 数据输出通道至第 600 数据输出通道, 输出像素电压信号, 如图 5 所示。特别地, 第 601 数据输出通道至第 642 数据输出通道成为哑输出通道。

当通过将第一选项引脚 OP1 连接到地电压源 GND, 将第二选项引脚 OP2 连接到电压源 VCC 而使施加给数据 IC 116 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 '01' 时, 数据 IC 116 通过 642 个数据输出通道中的第 1 数据输出通道至第 618 数据输出通道, 输出像素电压信号, 如图 6 所示。在这种情况下, 第 619 数据输出通道至第 642 数据输出通道成为哑输出通道。

当通过将第一选项引脚 OP1 连接到电压源 VCC, 将第二选项引脚 OP2 连接到地电压源 GND 而使施加给数据 IC 116 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 '10' 时, 数据 IC 116 仅通过 642 个

数据输出通道中的第 1 数据输出通道至第 630 数据输出通道输出像素电压信号，如图 7 所示。特别地，第 631 输出通道至第 642 输出通道成为哑输出通道。最后，当通过将第一选项引脚 OP1 和第二选项引脚 OP2 连接到电压源 VCC 而使施加给数据 IC 116 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 ‘11’ 时，数据 IC 116 通过第 1 数据输出通道至第 642 数据输出通道，输出像素电压信号，如图 8 所示。

因此，如图 9 所示，根据本发明第一实施例的 LCD 的数据 IC 116 包括：通道选择器 130，用于例如响应于施加给第一选项引脚 OP1 和第二选项引脚 OP2 的第一通道选择信号 P1 和第二通道选择信号 P2 来设置数据 IC 116 的输出通道；移位寄存器部 134，用于施加时序抽样信号；锁存器部 136，用于响应于抽样信号依次锁存像素数据 VD，以同时输出像素数据 VD；数模转换器（DAC）138，用于将来自锁存器部 136 的像素数据 VD 转换为像素电压信号；以及输出缓冲器部 146，用于对来自 DAC 138 的像素电压信号进行缓冲，并且将其输出。

此外，数据 IC 116 包括：信号控制器 120，用于对来自定时控制器 108 的各种控制信号和像素数据 VD 进行接口连接；以及伽马电压部 132，用于提供 DAC 138 所需的正伽马电压和负伽马电压。

信号控制器 120 控制来自定时控制器 108 的各种控制信号（即 SSP、SSC、SOE、REV 和 POL 等）和像素数据 VD，以将其输出给对应的元件。

伽马电压部 132 对从用于各个灰度级的伽马基准电压发生器（未示出）输入的多个伽马基准电压进行细分。

通道选择器 130 响应于第一通道选择信号 P1 和第二通道选择信号 P2，通过第一选项引脚 OP1 和第二选项引脚 OP2 将第一通道控制信号 CS1 至第四通道控制信号 CS4 提供给移位寄存器部 134。换言之，通道选择器 130 生成与值为 ‘00’ 的第一通道选择信号 P1 和第二通道选择信号 P2 相对应的第一通道控制信号 CS1、与值为 ‘01’ 的第一通道选择信号 P1 和第二通道选择信号 P2 相对应的第二通道控制信号 CS2、与值为 ‘10’ 的第一通道选择信号 P1 和第二通道选择信号 P2 相对应的第三通

道控制信号 CS3、以及与值为‘11’的第一通道选择信号 P1 和第二通道选择信号 P2 相对应的第四通道控制信号 CS4。

包括在移位寄存器部 134 中的移位寄存器响应于源抽样时钟信号 SSC，对来自信号控制器 120 的源启动脉冲 SSP 依次进行移位，并且输出抽样信号。在该示例中，移位寄存器部 134 包括 642 个移位寄存器 SR1 至 SR642。

这种移位寄存器部 134 响应于来自通道选择器 130 的第一通道控制信号 CS1 至第四通道控制信号 CS4，将第 600 移位寄存器 SR600、第 618 移位寄存器 SR618、第 630 移位寄存器 SR630 以及第 642 移位寄存器 SR642 的输出信号施加给下一级数据 IC 116。

例如，当从通道选择器 130 施加第一通道控制信号 CS1 时，移位寄存器部 134 响应于源抽样时钟信号 SSC，使用第 1 移位寄存器 SR1 至第 600 移位寄存器 SR600 对来自信号控制器 120 的源启动脉冲 SSP 依次进行移位，并且将其输出作为抽样信号。特别地，将第 600 移位寄存器 SR600 的输出信号（即进位信号）施加给下一级数据 IC 116 的第 1 移位寄存器 SR1（用于菊链连接）。因此，第 601 移位寄存器 SR601 至第 642 移位寄存器 SR642 不输出抽样信号。这里，如果以双向方式来驱动这些移位寄存器，则可以通过进行哑处理而更有利地使用这些移位寄存器，而不需采用 42 个中间通道。

当从通道选择器 130 施加第二通道控制信号 CS2 时，移位寄存器部 134 响应于源抽样时钟信号 SSC，使用第 1 移位寄存器 SR1 至第 618 移位寄存器 SR618 对来自信号控制器 120 的源启动脉冲 SSP 依次进行移位，并且将其输出作为抽样信号。特别地，将第 618 移位寄存器 SR618 的输出信号（即进位信号）施加给下一级数据 IC 116 的第 1 移位寄存器 SR1。因此，第 619 移位寄存器 SR619 至第 642 移位寄存器 SR642 不输出抽样信号。

当从通道选择器 130 施加第三通道控制信号 CS3 时，移位寄存器部 134 响应于源抽样时钟信号 SSC，使用第 1 移位寄存器 SR1 至第 630 移位寄存器 SR630 对来自信号控制器 120 的源启动脉冲 SSP 依次进行移位，

并且将其输出作为抽样信号。特别地，将第 630 移位寄存器 SR630 的输出信号（即进位信号）施加给下一级数据 IC 116 的第 1 移位寄存器 SR1。因此，第 631 移位寄存器 SR631 至第 642 移位寄存器 SR642 不输出抽样信号。这里，如果以双向方式来驱动这些移位寄存器，则可以通过进行
5 哑处理而更有利地使用这些移位寄存器，而不需采用 12 个中间通道。

当从通道选择器 130 提供第四通道控制信号 CS4 时，移位寄存器部 134 响应于源抽样时钟信号 SSC，使用第 1 移位寄存器 SR1 至第 642 移位寄存器 SR642 对来自信号控制器 120 的源启动脉冲 SSP 依次进行移位，并且将其输出作为抽样信号。特别地，将第 642 移位寄存器 SR642 的输
10 出信号（即进位信号）施加给下一级数据 IC 116 的第 1 移位寄存器 SR1。

锁存器部 136 响应于来自移位寄存器部 134 的抽样信号，对于特定单元对来自信号控制器 120 的像素数据 VD 依次进行抽样，以将其锁存。为此，锁存器部 136 最多包括 642 个锁存器，以锁存 642 个像素数据 VD，并且各个锁存器具有与像素数据 VD 的位数相对应的大小。具体地，定
15 时控制器 108 将像素数据 VD 分成偶像素数据 VD_{even} 和奇像素数据 VD_{odd} ，以减小传输频率，同时通过各条传输线输出这些数据。这里，偶像素数据 VD_{even} 和奇像素数据 VD_{odd} 中的每一个包括红色（R）、绿色（G）和蓝色（B）像素数据。

因此，锁存器部 136 对于各个抽样信号同时锁存通过信号控制器 120
20 提供的偶像素数据 VD_{even} 和奇像素数据 VD_{odd} 。然后，锁存器部 136 响应于来自信号控制器 120 的源输出使能信号 SOE，通过所选择的多个数据输出通道（600、618、630 或者 642 个数据输出通道）同时输出像素数据 VD。特别地，锁存器部 136 响应于数据反相选择信号 REV 来还原进行了调制以减少转换位数的像素数据 VD。定时控制器 108 使用一基准电压
25 对像素数据 VD 进行调制，以使转换位数最小，以确定是否应该将这些位反相。由于从 LOW 至 HIGH 或者从 HIGH 至 LOW 的转换位数最小，从而使得数据传输时的电磁干扰（EMI）最小。

DAC 138 将来自锁存器部 136 的像素数据 VD 同时转换为正像素电压信号和负像素电压信号，并且将其输出。为此，DAC 138 包括：共同

连接到锁存器部 136 的正 (P) 解码部 140 和负 (N) 解码部 142; 以及多路复用器 (MUX) 部 144, 用于对 P 解码部 140 和 N 解码部 142 的输出信号进行选择。

包括在 P 解码部 140 中的 n 个 P 解码器使用来自伽马电压部 132 的正伽马电压, 将从锁存器部 136 同时输入的 n 个像素数据转换为正像素电压信号。包括在 N 解码部 142 中的 i 个 N 解码器使用来自伽马电压部 132 的负伽马电压, 将从锁存器部 136 同时输入的 i 个像素数据转换为负像素电压信号。在该示例中, 包括在多路复用器部 144 中的最多 642 个多路复用器响应于来自信号控制器 120 的极性控制信号 POL, 选择性地输出来自 P 解码器 140 的正像素电压信号或者来自 N 解码器 142 的负像素电压信号。

包括在输出缓冲器部 146 中的最多 642 个输出缓冲器包括串联连接到对应的 642 条数据线 DL1 至 DL642 的多个电压跟随器等。这种输出缓冲器对来自 DAC 138 的像素电压信号进行缓冲, 以将这些信号施加给数据线 DL1 至 DL642。

在根据本发明第一实施例的 LCD 中, 将具有 600 个数据输出通道的数据 IC 116 用于分辨率为 SXGA+或 UXGA 的液晶显示板 102; 将具有 618 个数据输出通道的数据 IC 116 用于分辨率为 XGA 或者 WSXGA 的液晶显示板 102; 将具有 630 个数据输出通道的数据 IC 116 用于分辨率为 WSXGA 的液晶显示板 102; 将具有 642 个数据输出通道的数据 IC 116 用于分辨率为 WXGA 或 WUXGA 的液晶显示板 102, WXGA 或 WUXGA 如以上表 1 所示。

同时, 将根据本发明第一实施例的 LCD 的数据 IC 116 安装在数据 TCP 110 中, 如图 10 所示。

数据 TCP 110 具有: 与数据印刷电路板 (未示出) 相连的输入焊盘; 以及与液晶显示板 102 相连的数据输出焊盘组 160 和哑数据输出焊盘组 164。特别地, 设置在数据 TCP 110 处的数据输出焊盘组 160 的焊盘数量与哑数据输出焊盘组 164 的焊盘数量之和与数据 IC 116 的输出通道数量相等。

数据输出焊盘组 160 通过设置在数据 TCP 110 处的信号布线与数据 IC 116 的数据输出通道组相连。数据输出焊盘组 160 的焊盘数量与通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的数据 IC 116 的输出通道数量相等。例如，如果通过上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 116 的输出通道选择为 642 个数据输出通道中的 600 个数据输出通道，则数据 TCP 110 的数据输出焊盘组 160 也具有 600 个输出焊盘。

哑数据输出焊盘组 164 与除了通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的数据 IC 116 的输出通道以外的剩余数据 IC 116 的输出通道相等。例如，如果通过上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 116 的输出通道选择为 642 个数据输出通道中的 600 个数据输出通道，则数据 TCP 110 的哑数据输出通道组 164 具有 42 个哑输出焊盘。

将这种数据 TCP 110 附连到设置在液晶显示板 102 的下基板上的数据焊盘部 186，如图 11 所示。

数据焊盘部 186 具有：数据输入焊盘组 180，其上附连有数据 TCP 100 的数据输出焊盘组 160；以及哑数据输入焊盘组 184，其上附连有数据 TCP 110 的哑数据输出焊盘组 164，如图 12 所示。

数据输入焊盘组 180 的焊盘数变得与数据 TCP 110 的数据输出焊盘组 160 的数量相等。将数据输入焊盘组 180 的各个焊盘通过线路 118 连接到数据线 DL。

在根据本发明第一实施例的 LCD 中，将数据 TCP 110 的数据输出焊盘组 160 与液晶显示板 102 的数据输入焊盘组 180 同等地设计为与响应于上述第一输出选择信号 P1 和第二输出选择信号 P2 而变化的数据 IC 116 的多个输出通道相对应。

如上所述，根据本发明第一实施例的 LCD 响应于施加给第一选项引脚 OP1 和第二选项引脚 OP2 的第一通道选择信号 P1 和第二通道选择信号 P2，根据以上表 1 中所示的液晶显示板 102 的分辨率来设置数据 IC 116 的输出通道，从而仅使用一种类型的数据 IC 116 来设置多种分辨率。因

此,根据本发明第一实施例的 LCD 能够提高工作效率并且降低制造成本。

图 13 是表示在根据本发明第二实施例的液晶显示器中的数据 IC 的结构 的方框图。

参照图 13,除了数据 IC 416 以外,根据本发明第二实施例的 LCD
5 具有与根据本发明第一实施例的 LCD 相同的元件。因此,在根据本发明第二实施例的 LCD 中,将参照图 13 和图 4 仅对数据 IC 416 进行说明,而省略对于其它元件的说明。这里,利用图 13 中所示的标号“416”来代替图 4 中所示的数据 IC 的标号“116”。

在根据本发明第二实施例的 LCD 中,数据 IC 416 包括:第一数据
10 输出通道组 260 和第二数据输出通道组 262,以始终向数据线 DL1 至 DLm 施加数据;以及哑输出通道组 264,设置在第一数据输出通道组 260 和第二数据输出通道组 262 之间。

该数据 IC 416 包括:第一选项引脚 OP1 和第二选项引脚 OP2,对该
第一选项引脚 OP1 和第二选项引脚 OP2 提供第一通道选择信号 P1 和第
15 二通道选择信号 P2,用于确定是否输出根据数据线 DL1 至 DLm 的数量通过哑数据输出通道组 264 施加给数据线 DL1 至 DLm 的像素数据。

将第一选项引脚 OP1 和第二选项引脚 OP2 中的每一个选择性地连接到电压源 VCC 和地电压源 GND,以具有 2 位二进制逻辑值。由此,通过第一选项引脚 OP1 和第二选项引脚 OP2 而施加给数据 IC 416 的第一通
20 道选择信号 P1 和第二通道选择信号 P2 的值为‘00’、‘01’、‘10’和‘11’。

因此,各个数据 IC 416 具有响应于通过第一选项引脚 OP1 和第二选项引脚 OP2 施加的第一通道选择信号 P1 和第二通道选择信号 P2,根据液晶显示板 102 的分辨率而预先设置的多个输出通道。

以上表 1 中示出了根据基于液晶显示板 102 的分辨率的数据 IC 416
25 的输出通道的数据 IC 416 的数量。

因此,根据本发明第二实施例的 LCD 响应于第一通道选择信号 P1 和第二通道选择信号 P2,将数据 IC 416 的输出通道设置为 600 个通道、618 个通道、630 个通道和 642 个通道中的任何一组,由此表示液晶显示板 102 的所有分辨率。换言之,将根据本发明第二实施例的 LCD 的数据

IC 416 制造为具有 642 个数据输出通道，并且响应于来自第一选项引脚 OP1 和第二选项引脚 OP2 的第一通道选择信号 P1 和第二通道选择信号 P2 来设置数据 IC 416 的输出通道，以使得可以将数据 IC 416 兼容地用于液晶显示板 102 的所有分辨率类型。此外，根据本发明第二实施例的 LCD 5 根据确定位于数据 IC 416 的多个数据输出通道的中间部分的输出通道来设置数据 IC 416 的哑数据输出通道组 264。换言之，数据 IC 416 的第一数据输出通道组 260 和第二数据输出通道组 262 具有相同的输出通道，并且在它们之间具有哑数据输出通道组 264。因此，根据本发明第二实施例的 LCD 使数据 IC 416 的第一数据输出通道组 260 和第二数据输出通道组 262 相等，从而降低了输出像素数据时的电磁干扰。10

更具体地，将根据本发明第二实施例的 LCD 的数据 IC 416 制造为具有 642 个数据输出通道。

当通过将第一选项引脚 OP1 和第二选项引脚 OP2 中的每一个连接到地电压源 GND 而使施加给数据 IC 416 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 ‘00’ 时，数据 IC 416 通过第一数据输出通道组 260（具有 642 个数据输出通道中的第 1 输出通道至第 300 输出通道）和15 第二数据输出通道组 262（具有第 343 输出通道至第 642 输出通道）来输出像素数据，如图 14 所示。特别地，哑数据输出通道组 264 包括被视为哑线的第 301 输出通道至第 342 输出通道。

20 当通过将第一选项引脚 OP1 连接到地电压源 GND，将第二选项引脚 OP2 连接到电压源 VCC 而使施加给数据 IC 416 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 ‘01’ 时，数据 IC 416 通过第一数据输出通道组 260（具有 642 个数据输出通道中的第 1 输出通道至第 309 输出通道）和第二数据输出通道组 262（具有第 334 数据输出通道至第 642 输出通道）来输出像素数据，如图 15 所示。特别地，哑数据输出通道组 264 包括视为哑线的第 310 输出通道至第 333 输出通道。25

当通过将第一选项引脚 OP1 连接到电压源 VCC，将第二选项引脚 OP2 连接到地电压源 GND 而使施加给数据 IC 416 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为 ‘10’ 时，数据 IC 416 通过第一数据

输出通道组 260(包括 642 个数据输出通道中的第 1 输出通道至第 315 输出通道)和第二数据输出通道组 262(包括第 328 输出通道至第 642 输出通道)来输出像素数据,如图 16 所示。特别地,哑数据输出通道组 264 包括视为哑线的第 316 输出通道至第 327 输出通道。

5 最后,当通过将第一选项引脚 OP1 和第二选项引脚 OP2 中的每一个连接到电压源 VCC 而使施加给数据 IC 416 的第一通道选择信号 P1 和第二通道选择信号 P2 的值为‘11’时,数据 IC 416 通过第一数据输出通道组 260、哑数据输出通道组 264 和第二数据输出通道组 262(即通过第 1 数据输出通道至第 642 数据输出通道)来输出像素数据,如图 17 所示。

10 同时,在数据 TCP 510 中安装有根据本发明第二实施例的 LCD 的数据 IC 416,如图 18 所示。

 数据 TCP 510 具有与数据印刷电路板(未示出)相连的输入焊盘以及
与液晶显示板 102 相连的第一数据输出焊盘组 560 和第二数据输出焊盘组 562。特别地,对安装在数据 TCP 510 中的数据 IC 416 的哑数据输出焊盘组 264 进行哑处理。换言之,未将数据 IC 416 的哑数据输出通道组 264 连接到第一数据输出焊盘 560 和第二数据输出焊盘 562。

 通过设置在数据 TCP 510 上的信号布线将第一数据输出焊盘组 560 连接到数据 IC 416 的第一数据输出通道组 260。第一数据输出焊盘组 560 的焊盘数量与通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的
20 数据 IC 416 的第一数据输出通道组 260 的通道数量相等。例如,如果通过上述第一和第二通道选择信号 P1 和 P2 将数据 IC 416 的输出通道选择为 642 个数据输出通道中的 600 个数据输出通道,则数据 TCP 510 的第一数据输出焊盘组 560 也具有第 1 至第 300 输出焊盘。

 通过设置在数据 TCP 510 上的信号布线将第二数据输出焊盘组 562
25 连接到数据 IC 416 的第二数据输出通道组 262。第二数据输出焊盘组 562 的焊盘数量与通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的数据 IC 416 的第二数据输出通道组 262 的通道数量相等。例如,如果通过上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 416 的输出通道选择为 642 个数据输出通道中的 600 个数据输出通道,则数据 TCP

510 的第二数据输出焊盘组 562 也具有第 300 至第 600 输出焊盘。

将这种数据 TCP 510 附连到设置在图 19 中所示的液晶显示板 102 的下基板上的数据焊盘部 586。

数据焊盘部 586 具有数据输入焊盘组 580，该数据输入焊盘组 580
5 附连有数据 TCP 510 的第一数据输出焊盘组 560 和第二数据输出焊盘组 562，如图 20 所示。

数据输入焊盘组 580 的焊盘数量变得与数据 TCP 510 的第一数据输出焊盘组 560 和第二数据输出焊盘组 562 的焊盘数量相等。通过线路 518 将数据输入焊盘组 580 的各个焊盘连接到数据线 DL。

10 在根据本发明第二实施例的这种 LCD 中，将数据 TCP 510 的第一数据输出焊盘组 560 和第二数据输出焊盘组 562 以及液晶显示板 102 的数据输入焊盘组 580 同等地设计为与响应于上述第一通道选择信号 P1 和第二通道选择信号 P2 而改变的数据 IC 416 的输出通道相对应。

如上所述，根据本发明第二实施例的 LCD 响应于施加给第一选项引
15 脚 OP1 和第二选项引脚 OP2 的第一通道选择信号 P1 和第二通道选择信号 P2，根据液晶显示板 102 的分辨率来设置数据 IC 416 的输出通道，如以上表 1 所示。通过这种方式，可以仅基于数据 IC 416 来显示所有分辨率。因此，根据本发明第二实施例的 LCD 能够提高工作效率并且降低制造成本。

20 另选地，将根据本发明第二实施例的 LCD 的数据 IC 416 安装在数据 TCP 610 中，如图 21 所示。

数据 TCP 610 具有：输入焊盘，连接到数据印刷电路板（未示出）；
第一数据输出焊盘组 660 以及第二数据输出焊盘组 662，连接到液晶显示
板 102；以及哑数据输出焊盘组 664，设置在第一数据输出焊盘组 660 和
25 第二数据输出焊盘组 662 之间。特别地，设置在数据 TCP 610 上的数据输出焊盘的数量与数据 IC 416 的输出通道的数量相等。

通过设置在数据 TCP 610 上的信号布线将第一数据输出焊盘组 660 连接到数据 IC 416 的第一数据输出通道组 260。第一数据输出焊盘组 660 的焊盘数量等于通过第一通道选择信号 P1 和第二通道选择信号 P2 选择

的数据 IC 416 的第一数据输出通道组 260 的通道数量。例如，如果通过上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 416 的输出通道确定为 642 个数据输出通道中的 600 个数据输出通道，则 TCP 610 的第一数据输出焊盘组 660 也具有 300 个输出焊盘（即，第 1 至第 300 5 输出焊盘）。

通过设置在数据 TCP 610 上的信号布线将第二数据输出焊盘组 662 连接到数据 IC 416 的第二数据输出通道组 262。第二数据输出焊盘组 662 的焊盘数量等于通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的数据 IC 416 的第二数据输出通道组 262 的通道数量。例如，如果通过 10 上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 416 的输出通道选择为 642 个数据输出通道中的 600 个数据输出通道，则 TCP 610 的第二数据输出焊盘组 662 也具有 300 个输出焊盘（即，第 300 至第 600 输出焊盘）。

在第一数据输出焊盘组 660 和第二数据输出焊盘组 662 之间设置有 15 哑输出焊盘组 664，并且通过设置在数据 TCP 610 上的信号布线将哑输出焊盘组 664 连接到数据 IC 416 的哑数据输出通道组 264。哑数据输出焊盘组 664 的焊盘数量等于通过第一通道选择信号 P1 和第二通道选择信号 P2 选择的数据 IC 416 的哑数据输出通道组 264 的通道数量。例如，如果通过上述第一通道选择信号 P1 和第二通道选择信号 P2 将数据 IC 416 的 20 输出通道选择为 642 个数据输出通道中的 600 个数据输出通道，则 TCP 610 的哑数据输出焊盘组 664 也具有 42 个哑输出焊盘（即，第 301 至第 342 输出焊盘）。

将这种数据 TCP 610 附连到设置在图 22 和图 23 所示的液晶显示板 102 的下基板上的数据焊盘部 686 上。

25 数据焊盘部 686 包括：第一数据输入焊盘组 680，其上附连有数据 TCP 610 的第一数据输出焊盘组 660；第二数据输入焊盘组 682，其上附连有数据 TCP 610 的第二数据输出焊盘组 662；以及哑数据输入焊盘组 684，其上附连有数据 TCP 610 的哑数据输出焊盘组 664，并且将该哑数据输入焊盘组 684 设置在第一数据输入焊盘组 680 和第二数据输入焊盘

组 682 之间。

第一数据输入焊盘组 680 的焊盘数量与数据 TCP 610 的第一数据输出焊盘组 660 的焊盘数量相等。通过线路 618 将第一数据输入焊盘组 680 的各个焊盘连接到数据线 DL。

- 5 第二数据输入焊盘组 682 的焊盘数量与数据 TCP 610 的第二数据输出焊盘组 662 的焊盘数量相等。通过线路 618 将第二数据输入焊盘组 682 的各个焊盘连接到数据线 DL。

- 哑数据输入焊盘组 684 的焊盘数量等于数据 TCP 610 的哑数据输出焊盘组 664 的焊盘数量。将哑数据输入焊盘组 684 的各个焊盘用作为哑
10 线 (dummy)。换言之, 将哑数据输入焊盘组 684 设置在第一数据输入焊盘组 680 和第二数据输入焊盘组 682 之间, 并且不连接到数据线 DL。

- 在根据本发明第二实施例的 LCD 中, 将数据 TCP 610 的第一数据输出焊盘组 660 和第二数据输出焊盘组 662 以及哑数据输出焊盘组 664, 以及液晶显示板 102 的第一数据输入焊盘组 680 和第二数据输入焊盘组 682
15 以及哑数据输入焊盘组 684 同等地设计为与响应于上述第一通道选择信号 P1 和第二通道选择信号 P2 而变化的数据 IC 416 的第一数据输出通道组 260 和第二数据输出通道组 262 的各个通道相对应。

- 如上所述, 根据本发明第一实施例和第二实施例的 LCD 并不仅限于响应于第一通道选择信号 P1 和第二通道选择信号 P2 而改变的分别具有
20 642 个数据输出通道的数据 IC 116 和 416 的输出通道, 而是可以应用于具有少于 642 个输出通道或者多于 642 个输出通道的数据 IC 116 和 416。

- 此外, 响应于第一通道选择信号 P1 和第二通道选择信号 P2 而设置的数据 IC 116 和 416 的输出通道并不仅限于 600、618、630 和 642 个输出通道, 而是可以应用于任意情况。换言之, 根据液晶显示板 102 的分辨率、数据 TCP 的数量、数据 TCP 的宽度以及定时控制器 108 与数据 IC
25 116 和 416 之间的用于将来自定时控制器 108 的像素数据施加给数据 IC 116 和 416 的数据传输线的数量中的至少任意一个, 来确定响应于第一通道选择信号 P1 和第二通道选择信号 P2 而设置的输出通道。因此, 响应于第一通道选择信号 P1 和第二通道选择信号 P2 而

设置的数据 IC 116 和 416 的输出通道的数量可以是 600、618、624、630、642、645、684、696、702 或者 720 等。

此外，用于设置数据 IC 116 和 416 的通道选择信号 P1 和 P2 也不限于 2 位二进制逻辑值，而可以是具有多于 2 位的二进制逻辑值。

- 5 如上所述，根据本发明的 LCD 使用通道选择信号，根据液晶显示板的分辨率来改变数据集成电路的通道，从而使用一种数据集成电路来驱动所有分辨率的液晶显示板。

此外，根据本发明的 LCD 包括数据集成电路，其具有设置在第一数据输出通道组和第二数据输出通道组之间的哑数据输出通道组，以始终
10 向数据线施加数据，并且使用通道选择信号，根据液晶显示板的分辨率来改变数据集成电路的通道，从而使用一种数据集成电路来驱动所有分辨率的液晶显示板。

因此，根据本发明的 LCD 可以与液晶显示板的分辨率无关地使用数据集成电路，从而减少数据集成电路的数量。因此，根据本发明的 LCD
15 提高了工作效率并且降低了制造成本。

尽管通过上述附图中所示的实施例对本发明进行了解释，但是本领域的技术人员应该理解，本发明并不限于上述实施例，且是在不脱离本发明的精神的情况下可以进行各种变化或者改进。因此，本发明的范围仅由所附权利要求及其等同物来确定。

- 20 本申请要求 2003 年 12 月 11 日提交的韩国专利申请 No.P2003-90301 以及 2004 年 4 月 28 日提交的韩国专利申请 No.P2004-29615，在此通过引用并入其全文。

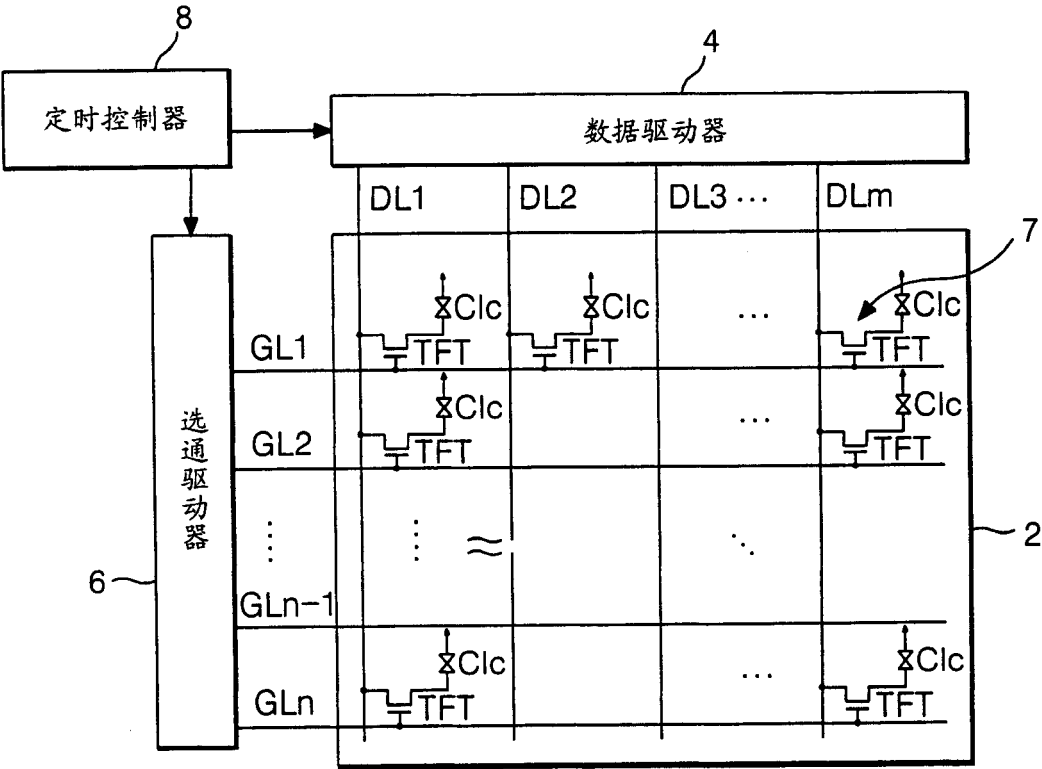


图 1
现有技术

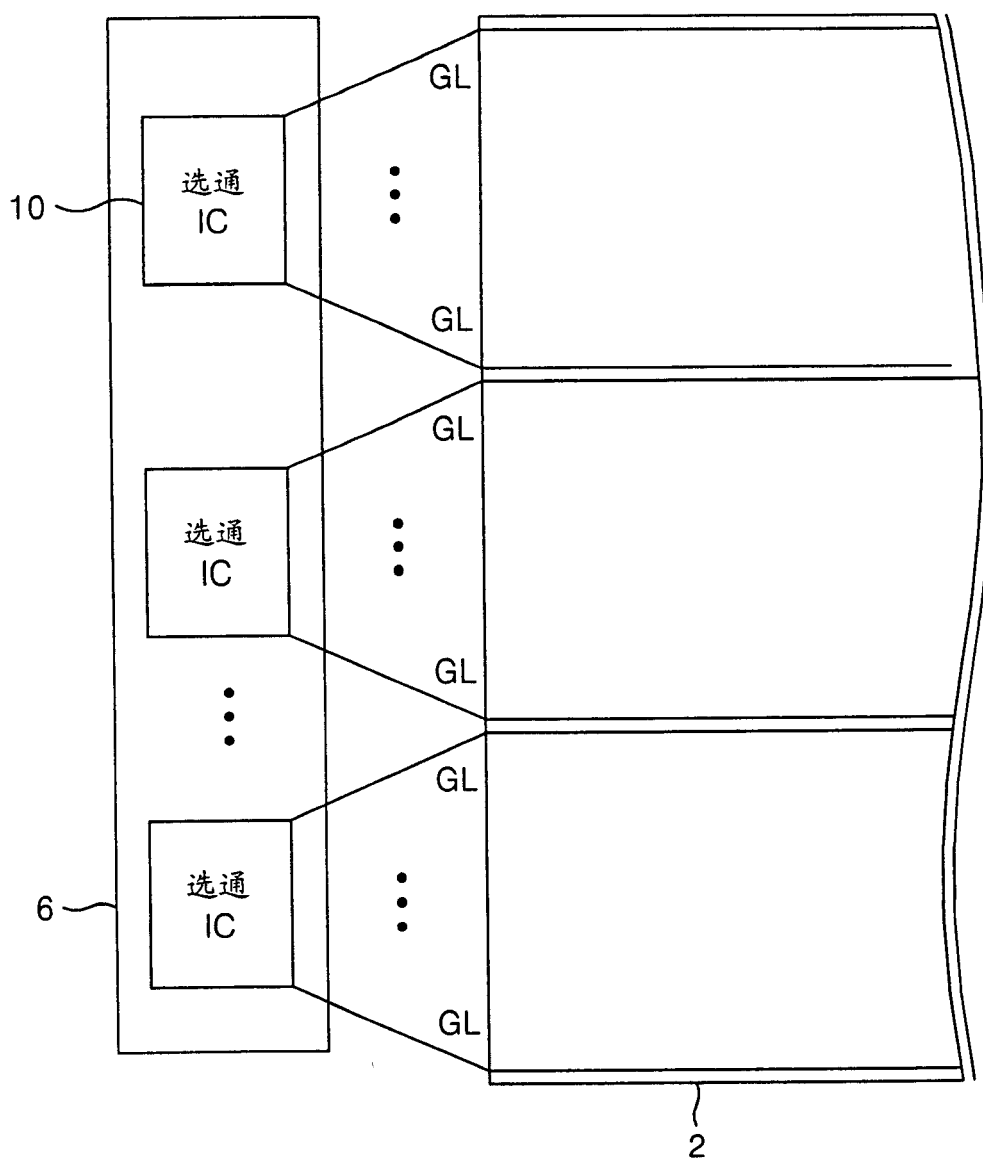


图 2A
现有技术

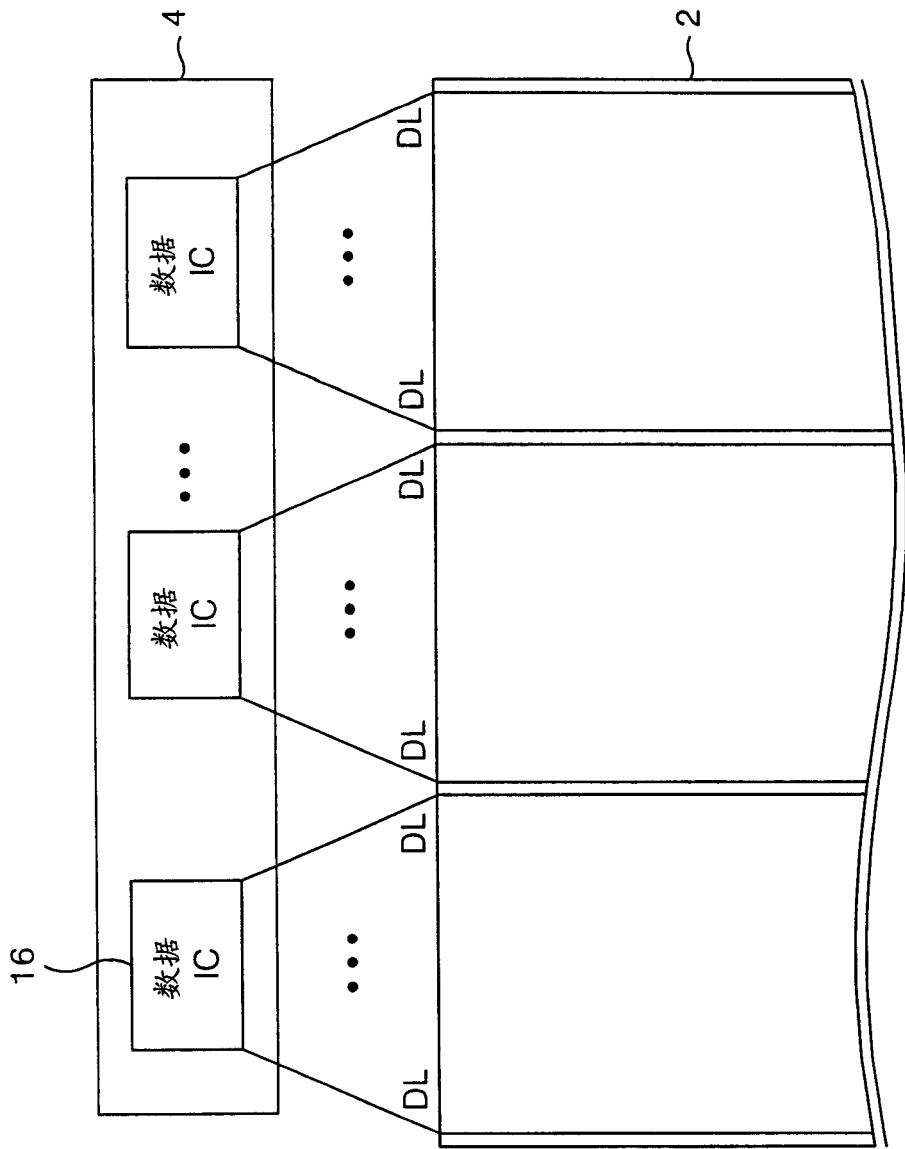


图 2B
现有技术

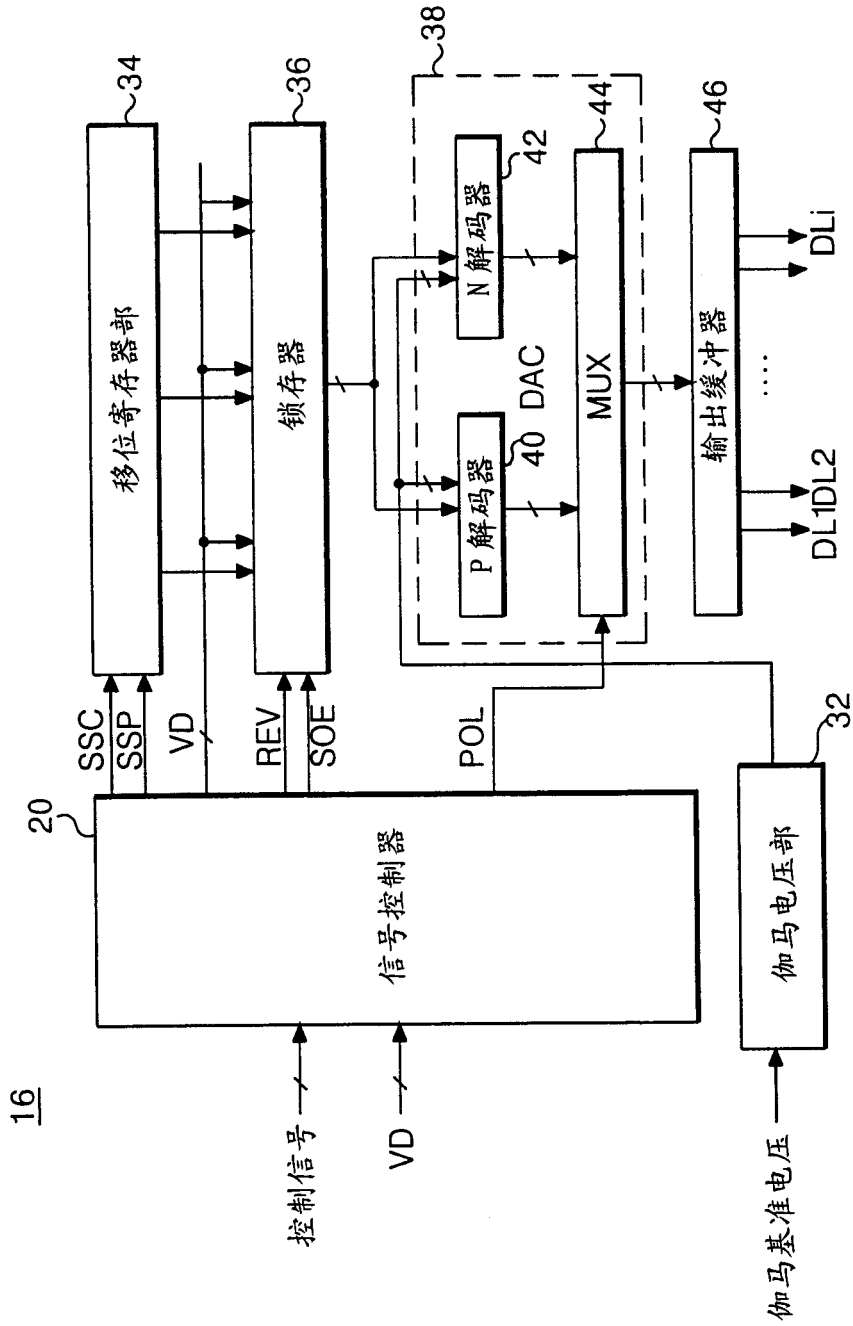


图 3
现有技术

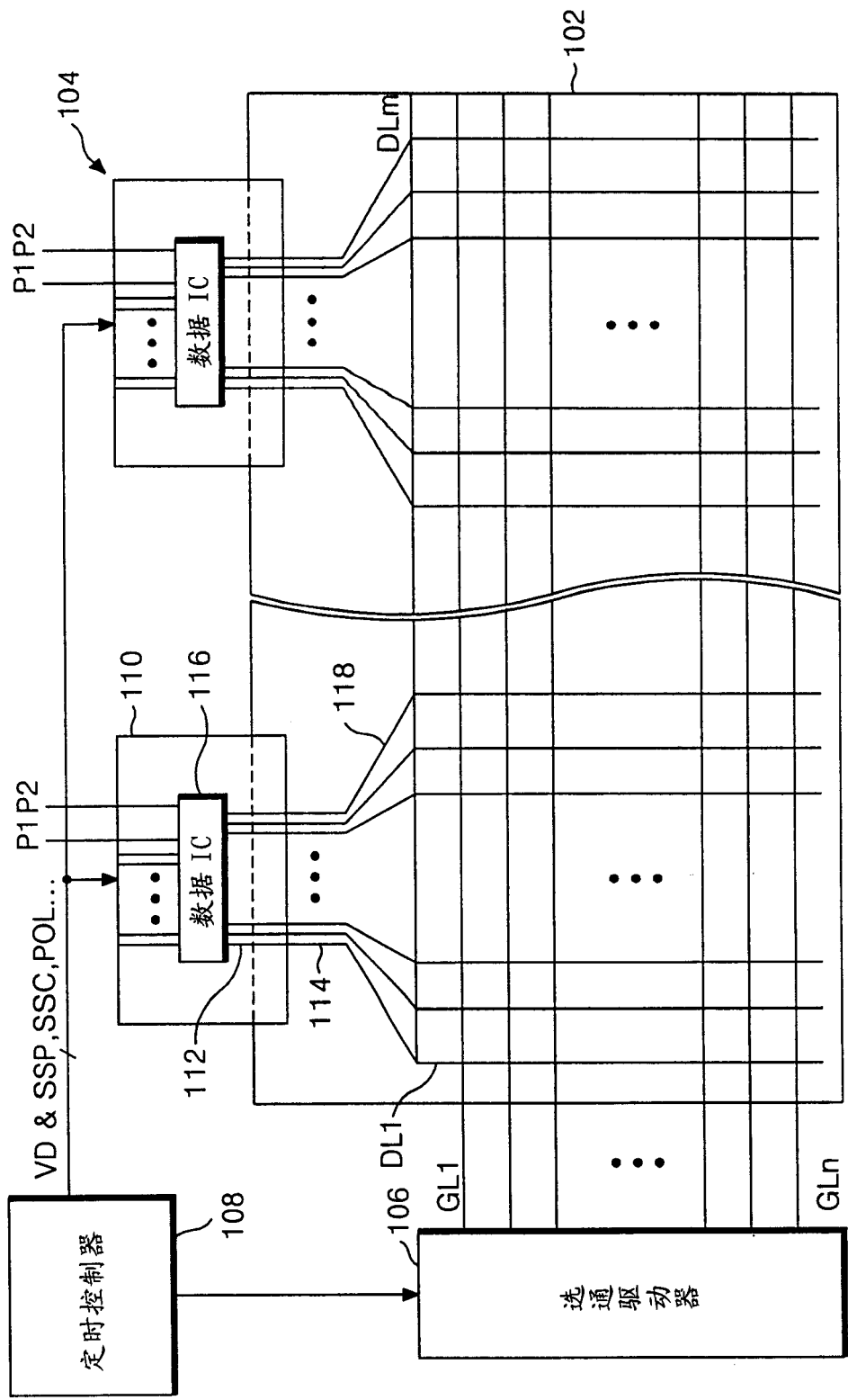


图 4

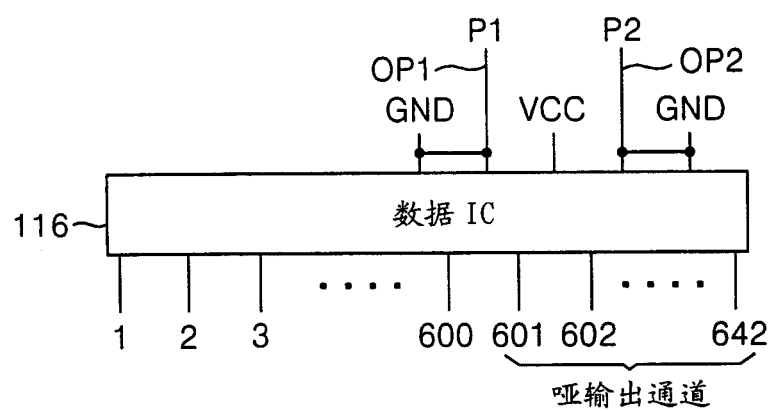


图 5

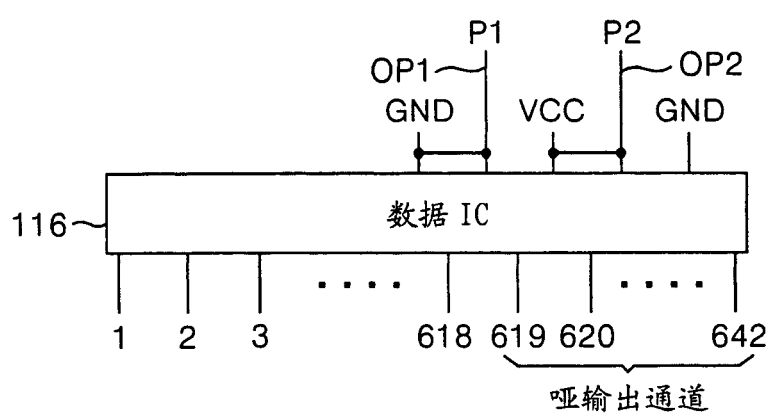


图 6

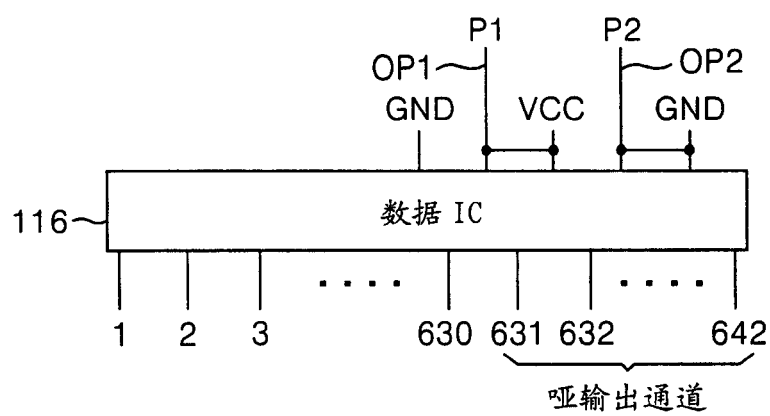


图 7

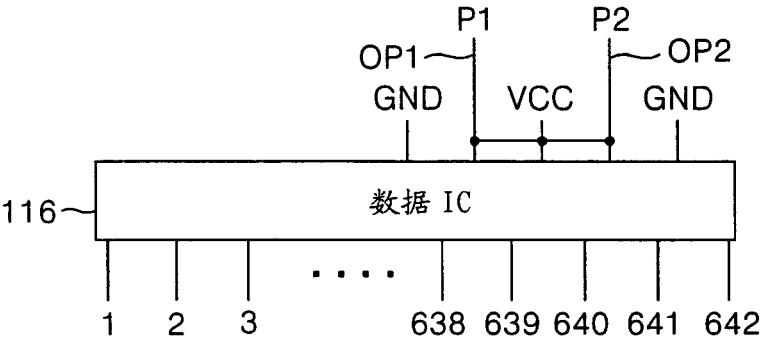


图 8

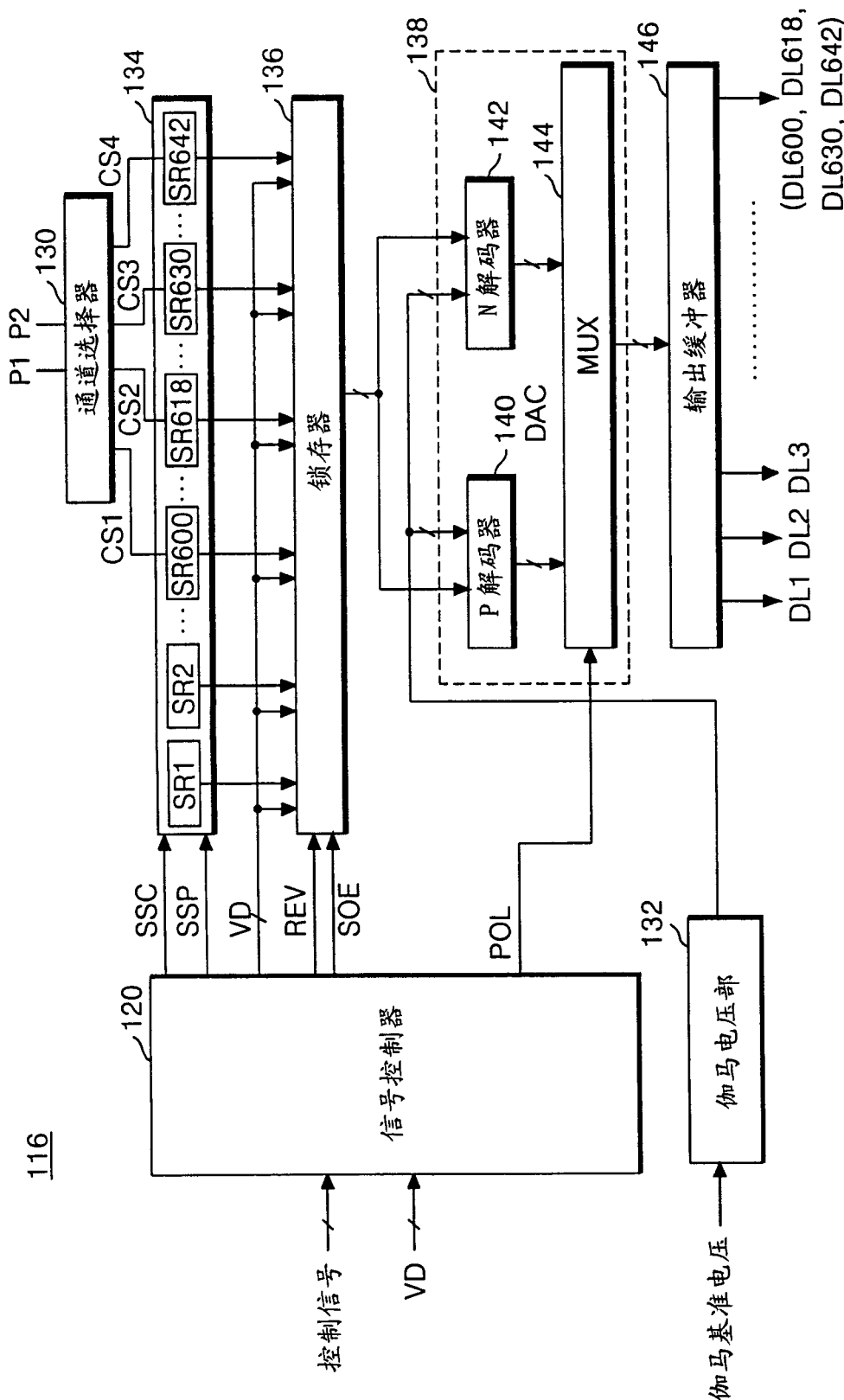


图 9

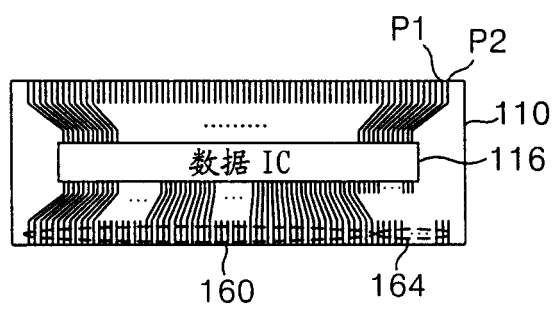


图 10

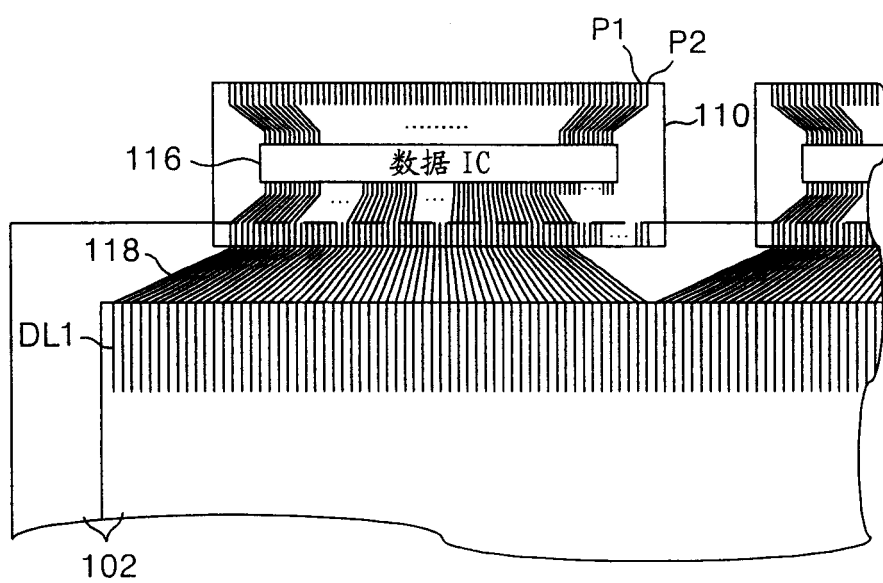


图 11

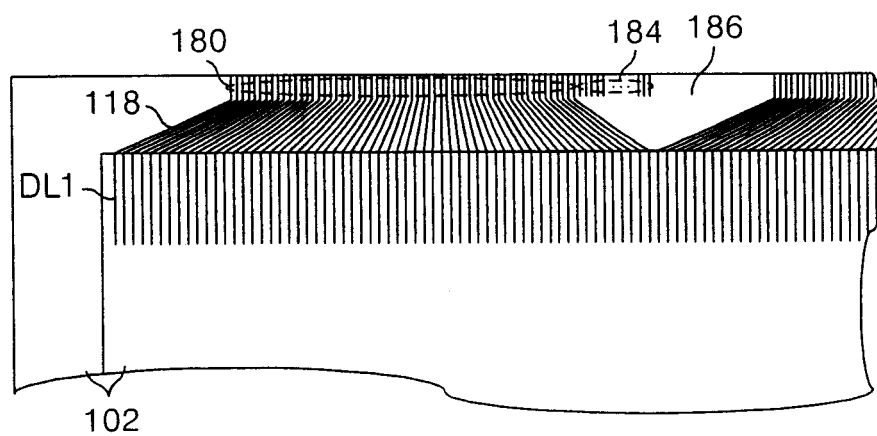


图 12

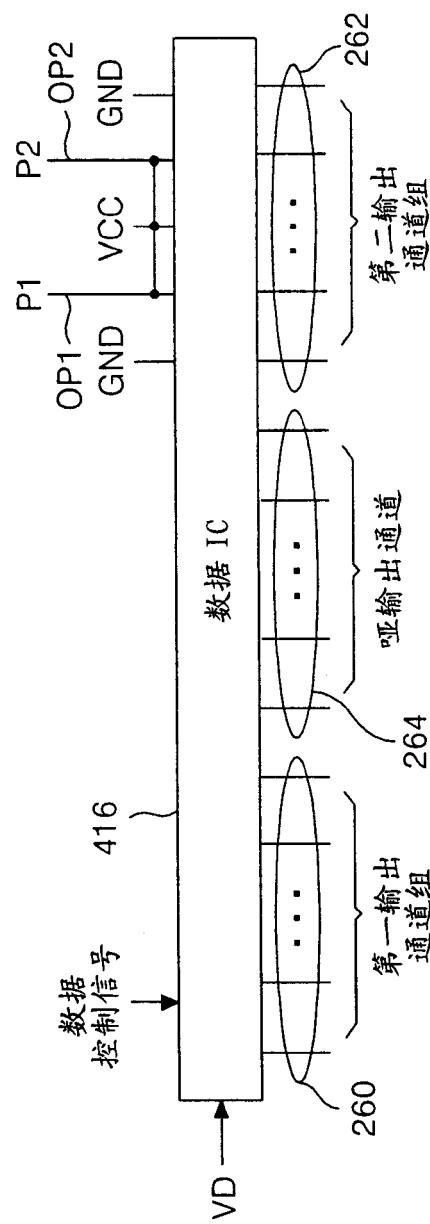


图 13

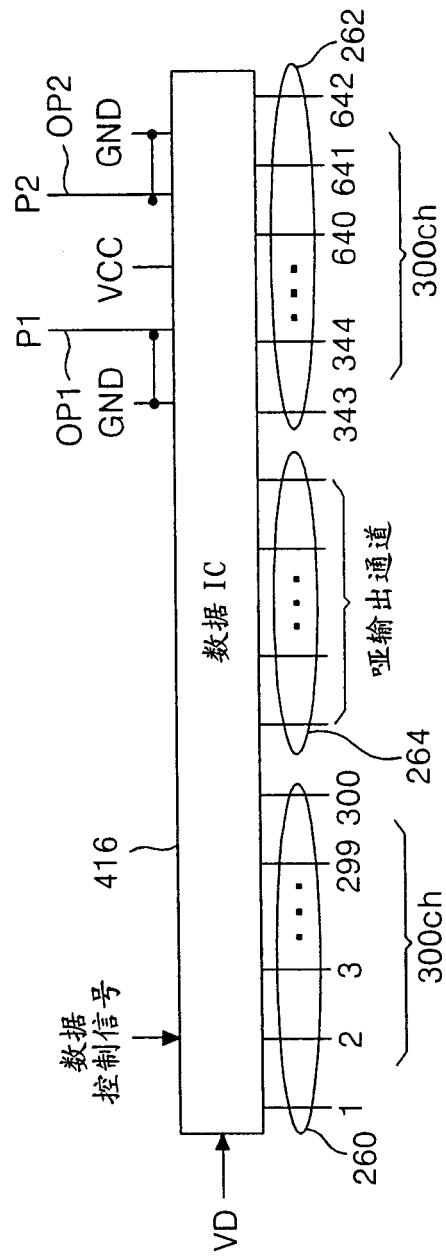


图 14

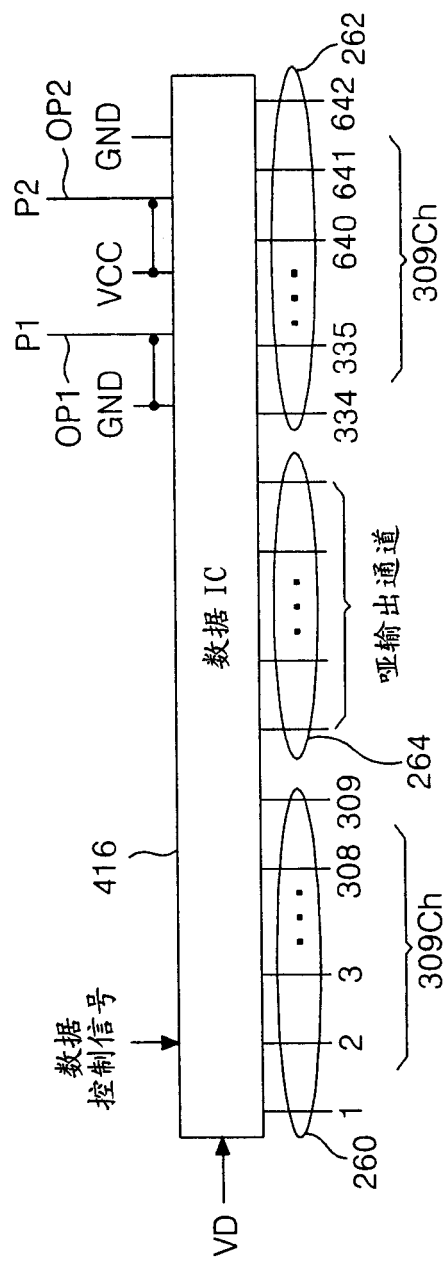


图 15

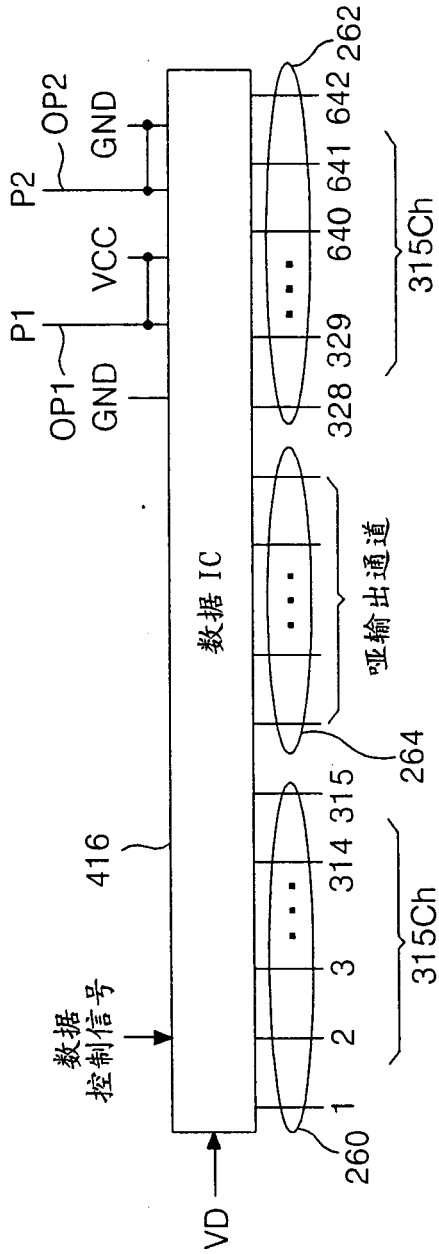


图 16

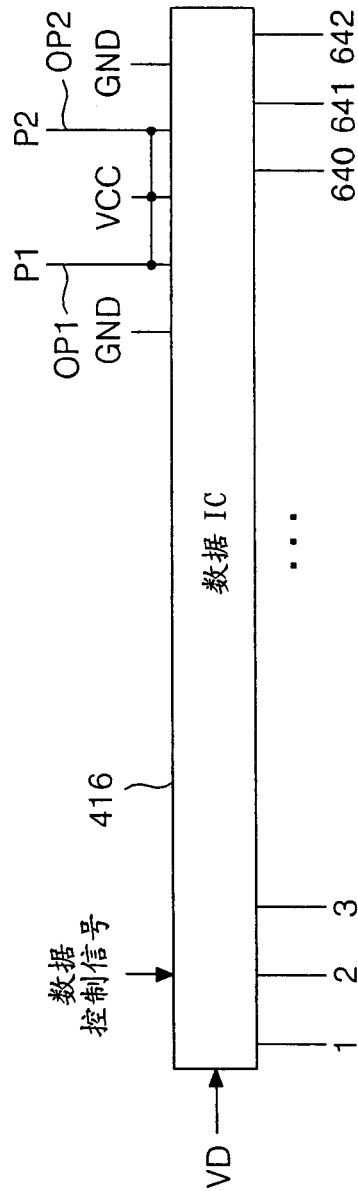


图 17

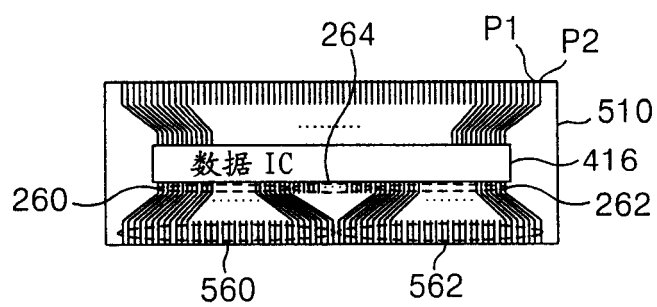


图 18

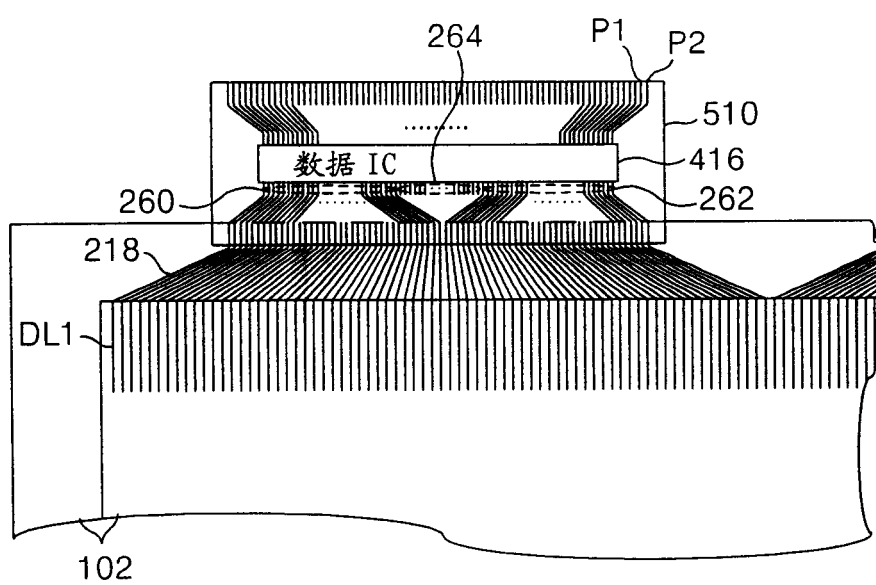


图 19

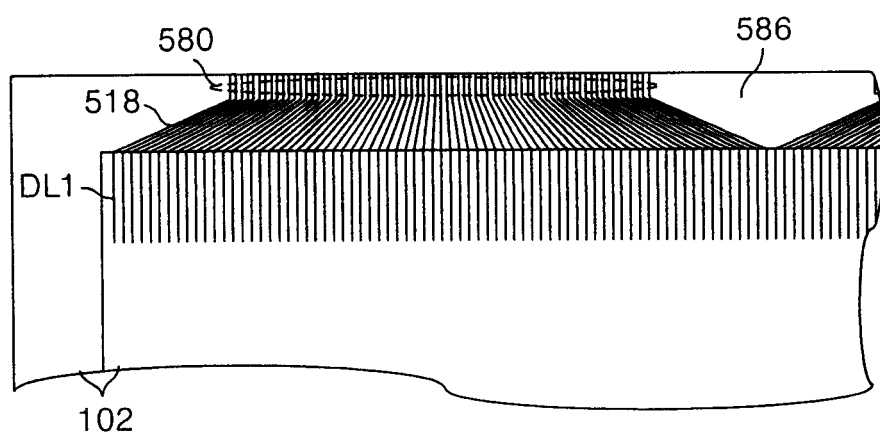


图 20

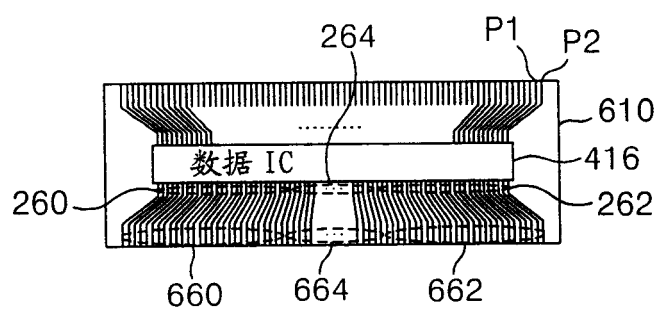


图 21

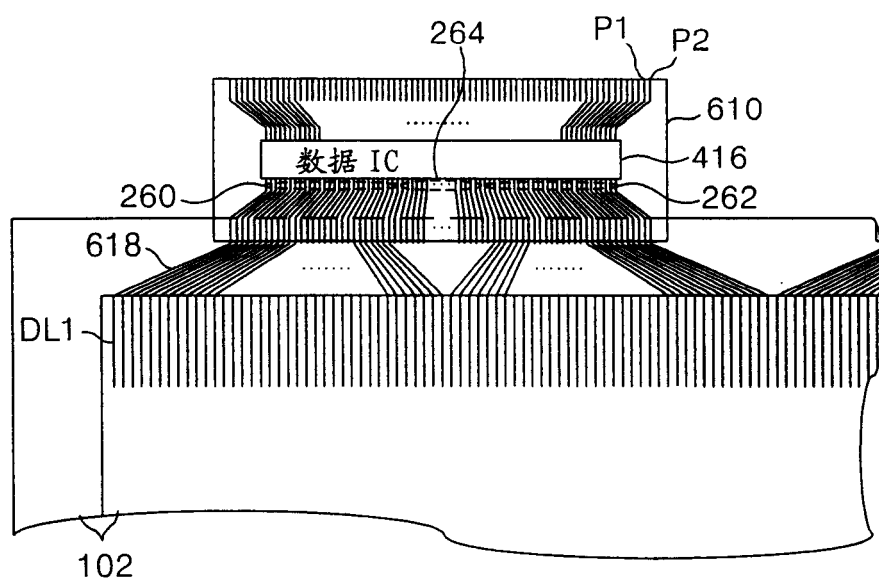


图 22

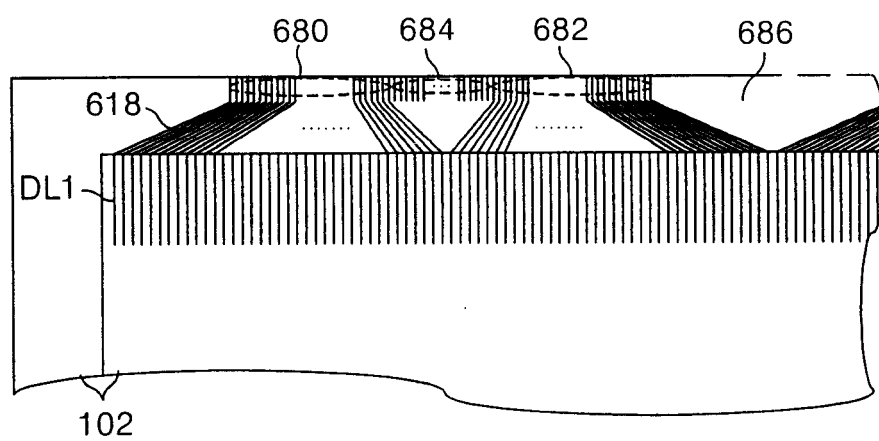


图 23

专利名称(译)	液晶显示器件		
公开(公告)号	CN1627144A	公开(公告)日	2005-06-15
申请号	CN200410100120.5	申请日	2004-12-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	姜信浩 洪镇铁 安承国 宋鸿声		
发明人	姜信浩 洪镇铁 安承国 宋鸿声		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1362 G02F1/1368 G09F9/00 G09F9/35 G09G3/20 G09G3/36 H01L21/60		
CPC分类号	G09G3/20 G09G3/3688 G09G2300/0426 G09G2310/027 G09G2340/0421		
代理人(译)	李辉		
优先权	1020040029615 2004-04-28 KR 1020030090301 2003-12-11 KR		
其他公开文献	CN100406974C		
外部链接	Espacenet SIPO		

摘要(译)

一种用于提高工作效率并且降低制造成本的液晶显示器件。在该液晶显示器件中，数据集成电路具有用于向多条数据线提供像素数据的数据输出通道组以及未提供像素数据的哑数据输出通道组。通道选择器选择数据输出通道组中的输出通道。带载封装安装有该数据集成电路，并且具有与该数据输出通道组相连的数据输出焊盘组，以及哑输出焊盘组。通过由通道选择器选择的多个数据输出通道将像素数据提供给多条数据线。

