



(12)发明专利

(10)授权公告号 CN 103823315 B

(45)授权公告日 2016.10.05

(21)申请号 201410045120.3

(22)申请日 2011.03.18

(65)同一申请的已公布的文献号

申请公布号 CN 103823315 A

(43)申请公布日 2014.05.28

(30)优先权数据

10-2010-0024915 2010.03.19 KR

(62)分案原申请数据

201110066288.9 2011.03.18

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 吴锦美 安龙秀 南敬真 李汉锡

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 吕俊刚

(51)Int.Cl.

G02F 1/1333(2006.01)

G06F 3/041(2006.01)

G06F 3/044(2006.01)

(56)对比文件

CN 101556783 A,2009.10.14,

US 2009051842 A1,2009.02.26,

CN 101589473 A,2009.11.25,

US 2008246723 A1,2008.10.09,

CN 101075030 A,2007.11.21,

CN 101305338 A,2008.11.12,

CN 101236320 A,2008.08.06,

审查员 焦丽宁

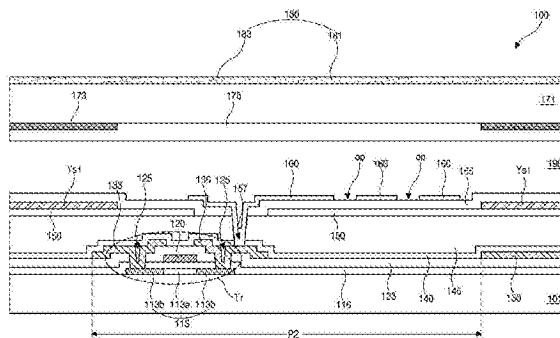
权利要求书1页 说明书9页 附图7页

(54)发明名称

触摸感测式液晶显示装置及其制造方法

(57)摘要

触摸感测式液晶显示装置及其制造方法。一种触摸感测式液晶显示装置包括:阵列基板,其包括第一基板、公共电极、像素电极和触摸感测单元;滤色器基板,其包括第二基板,并且面对所述阵列基板;防静电层,其在所述第二基板的外侧上,并且包括无机材料和导电粒子;以及液晶层,其位于所述第一基板与所述第二基板的内侧之间。



1. 一种触摸感测式液晶显示装置,该触摸感测式液晶显示装置包括:

液晶板,所述液晶板包括第一基板、面对所述第一基板的第二基板以及介于所述第一基板和所述第二基板之间的液晶层,其中限定有多个触摸块,每个所述触摸块包括第一区、第二区和第三区,并且在所述第一基板的内侧上形成有像素电极和公共电极,并且其中,所述公共电极分别在所述第一区、所述第二区和所述第三区中具有岛形,并且在所述第二基板的内侧上形成有滤色器;

X方向感测线,所述X方向感测线被设置在所述第一区和所述第三区中的所述公共电极上并且与所述第一区和所述第三区中的所述公共电极连接;

Y方向感测线,所述Y方向感测线被设置在所述第二区中的所述公共电极上并且与所述第二区中的所述公共电极连接;以及

防静电层,所述防静电层在所述第二基板的外侧上,并且包括无机材料的基底层和所述基底层中的多个导电粒子,其中,所述防静电层具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻,

其中,通过由用户的手指、所述防静电层和所述公共电极构成的电容器来检测用户的触摸。

2. 根据权利要求1所述的触摸感测式液晶显示装置,

其中,所述X方向感测线与选通线交叠,并且所述Y方向感测线与数据线交叠,

其中,所述公共电极、所述X方向感测线和所述Y方向感测线形成触摸感测单元。

3. 根据权利要求2所述的触摸感测式液晶显示装置,其中,所述触摸感测单元通过所述电容器检测所述用户的触摸。

4. 根据权利要求1所述的触摸感测式液晶显示装置,其中,通过所述防静电层对静电进行放电。

触摸感测式液晶显示装置及其制造方法

[0001] 本申请是原案申请号为201110066288.9的发明专利申请(申请日:2011年3月18日,发明名称:触摸感测式液晶显示装置及其制造方法)的分案申请。

技术领域

[0002] 本发明涉及液晶显示(LCD)装置,更具体地说,涉及包括防静电层的触摸感测式液晶显示装置及其制造方法。

背景技术

[0003] 近来,LCD装置由于其低功耗和便携性已广泛用作下一代技术密集且有附加值的装置。通常,LCD装置使用液晶分子的光学各向异性和偏振特性来产生图像。由于液晶分子的光学各向异性,入射到液晶分子上的光的折射取决于液晶分子的配向(alignment)方向。液晶分子具有能沿特定方向配向的细长形状。能通过施加电场来控制液晶分子的配向方向。因此,液晶分子的配向根据所施加的电场的方向而变化,并且由于光学各向异性,光沿液晶分子的配向方向折射,从而显示图像。

[0004] 由于包括薄膜晶体管(TFT)作为开关元件、被称为有源矩阵LCD(AM-LCD)装置的LCD装置具有高分辨率和显示运动图像的优异特性,所以AM-LCD装置已被广泛使用。

[0005] AM-LCD装置包括阵列基板、滤色器基板和插入在这二者之间的液晶层。阵列基板可包括像素电极和TFT,滤色器基板可包括滤色器层和公共电极。AM-LCD装置由像素电极和公共电极之间的电场驱动,以具有优异的透射率和孔径比特性。然而,由于AM-LCD装置使用垂直电场,所以AM-LCD装置具有较差的视角。

[0006] 面内切换(IPS)模式LCD装置或边缘场切换(FFS)模式LCD装置可用于解决上面提到的限制。图1是根据现有技术的IPS模式LCD装置的截面图。如图1所示,阵列基板和滤色器基板分离并互相面对。阵列基板包括第一基板10、公共电极17和像素电极30。尽管未示出,但阵列基板可包括TFT、选通线、数据线等。滤色器基板包括第二基板9、滤色器层(未示出)等。液晶层11插入在第一基板10与第二基板9之间。由于公共电极17和像素电极30在同一水平面上形成在第一基板10上,所以在公共电极17与像素电极30之间产生水平电场“L”。液晶层11的液晶分子由水平电场驱动,使得IPS模式LCD装置具有宽视角。

[0007] 图2A和图2B是示出根据现有技术的IPS模式LCD装置的开启/关闭状态的截面图。如图2A所示,当电压施加到IPS模式LCD装置时,公共电极17和像素电极30上方的液晶分子11a不变。但是公共电极17与像素电极30之间的液晶分子11b由于水平电场“L”而水平排列。由于液晶分子通过水平电场来排列,所以IPS模式LCD装置具有宽视角的特性。图2B示出当电压未施加到IPS模式LCD装置时的状况。因为公共电极17与像素电极30之间没有产生电场,所以液晶分子11的排列没有改变。

[0008] 在FFS模式LCD装置中,像素电极和公共电极中的一个在像素区具有板形,并且像素电极和公共电极中的另一个具有开口。像素电极和公共电极形成在下基板上。结果,液晶分子由像素电极与公共电极之间的边缘场驱动。

[0009] 遗憾的是,由于在IPS模式LCD装置或FFS模式LCD装置的上基板上不存在由导电材料形成的公共电极,所以在上基板的外侧上需要由诸如铟锡氧化物(ITO)和铟锌氧化物(IZO)的透明导电材料形成的防静电层,以防止由于静电所导致的问题。通常,防静电层具有约200埃(Å)的厚度,以及约500欧姆每平方(Ω/sq)的薄层电阻。因为防静电层的薄层电阻与金属材料的薄层电阻基本相同,所以由于防静电层,静电不会对装置造成损坏。

[0010] IPS模式LCD装置或FFS模式LCD装置用于电视、投影仪、移动电话、PDA等。近来,移动装置包括触摸传感器,使得能通过触摸来操作该装置。

[0011] 遗憾的是,即使电容覆盖式触摸传感器被包含在IPS模式LCD装置或FFS模式LCD装置的单元(cell)中,但是由于IPS模式LCD装置或FFS模式LCD装置的由诸如铟锡氧化物(ITO)和铟锌氧化物(IZO)的透明导电材料形成的防静电层,导致不能检测由触摸产生的电容变化。也就是说,不能通过触摸传感器来操作现有技术的IPS模式LCD装置或FFS模式LCD装置。

[0012] 更具体地说,当用户将他的手指触摸到IPS模式LCD装置或FFS模式LCD装置上时,在手指与IPS模式LCD装置或FFS模式LCD装置的防静电层之间产生电容。该电容通过防静电层放电到外部空间,使得不能通过电容覆盖式触摸传感器来检测用户的触摸。如果为了触摸感测而去除防静电层,则静电会造成损坏。

发明内容

[0013] 因此,本发明致力于基本上消除了由于现有技术的限制和缺点所导致的一个或更多个问题的触摸感测式LCD装置及其制造方法。

[0014] 本发明的附加特征和优点将在以下的说明书中进行阐述,并且将根据说明书而部分地变得明显,或者可以通过对本发明的实践来了解。可以通过书面的说明书及其权利要求书以及附图中具体指出的结构来实现和获得本发明的目的和其它优点。

[0015] 为了实现这些和其它优点,根据本发明的目的,如这里具体实施和广泛描述的,一种触摸感测式液晶显示装置包括:阵列基板,其包括第一基板、公共电极、像素电极和触摸感测单元;滤色器基板,其包括第二基板,并且面对所述阵列基板;防静电层,其在所述第二基板的外侧上,并且包括无机材料和导电粒子;以及液晶层,其位于所述第一基板与所述第二基板的内侧之间。

[0016] 在本发明的另一方面中,一种制造触摸感测式液晶显示装置的方法包括:在第一基板上形成选通线、数据线、薄膜晶体管、公共电极、像素电极和触摸感测单元;在第二基板的外侧上形成防静电层,所述防静电层包括无机材料和导电粒子;以及接合所述第一基板和所述第二基板,所述第一基板与所述第二基板之间插入有液晶层。

[0017] 在本发明的另一方面中,一种制造触摸感测式液晶显示装置的方法包括:在第一基板上形成选通线、数据线、薄膜晶体管、公共电极、像素电极和触摸感测单元;将第二基板接合到所述第一基板,以形成液晶面板,其中所述液晶面板具有第一厚度;蚀刻所述第一基板和所述第二基板中的每一个的外侧,使得所述液晶面板具有比所述第一厚度小的第二厚度;以及在所述第二基板的外侧上形成防静电层,所述防静电层包括无机材料和导电粒子。

[0018] 应该理解,本发明前面的一般描述和下面的具体描述都是示例性和说明性的,并且旨在对要求保护的本发明提供进一步说明。

附图说明

[0019] 附图被包括进来以提供对本发明进一步的理解,并被并入本说明书且构成本说明书的一部分,附图例示了本发明的实施方式,并且与描述一起用于解释本发明的原理。

[0020] 图1是根据现有技术的1PS模式LCD装置的截面图。

[0021] 图2A和图2B是示出根据现有技术的1PS模式LCD装置的开启/关闭状态的截面图。

[0022] 图3是根据本发明的用于触摸感测式LCD装置的阵列基板的示意性平面图。

[0023] 图4是示出根据本发明的用于触摸感测式LCD装置的阵列基板的一部分的平面图。

[0024] 图5是沿图4的线V-V截取的截面图。

[0025] 图6是沿图4的线V1-V1截取的截面图。

[0026] 图7A至图7D是示出根据本发明实施方式的触摸感测式LCD装置的制造工艺的截面图。

[0027] 图8A至图8E是示出根据本发明实施方式的触摸感测式LCD装置的制造工艺的截面图。

具体实施方式

[0028] 现在将详细参照优选实施方式,附图中例示了其示例。

[0029] 图3是根据本发明的用于触摸感测式LCD装置的阵列基板的示意性平面图。

[0030] 如图3所示,在阵列基板上限定多个触摸块TB。此外,在各触摸块TB中限定第一区A1、第二区A2和第三区A3。第二区A2被设置在第一区A1与第三区A3之间。触摸块TB是触摸感测的单位区域。在第一区A1、第二区A2和第三区A3中的每一个中限定多个像素区P。

[0031] 多条选通线119沿第一方向(即,X方向)延伸,多条数据线130沿第二方向(即,Y方向)延伸。选通线119和数据线130互相交叉,以限定像素区P。

[0032] 此外,X方向感测线Xs1穿过第一区A1和第三区A3沿第一方向延伸。X方向感测线Xs1设置在选通线119上方。也就是说,X方向感测线Xs1与选通线119交叠。一个触摸块TB中的第一区A1和第三区A3中的X方向感测线Xs1电连接到第二区A2中的连接线152。连接线152沿选通线119延伸,并与选通线119间隔开,以避免短路。连接线152可由与选通线119相同的材料形成,并被设置在与选通线119相同的层。连接线152的一端通过第一连接图案162连接到第一区A1中的X方向感测线Xs1,连接线152的另一端通过第二连接图案164连接到第三区A3中的X方向感测线Xs1。

[0033] Y方向感测线Ys1穿过第二区A2沿第二方向延伸。Y方向感测线Ys1设置在数据线130上方。也就是说,Y方向感测线Ys1与数据线130交叠。由于Y方向感测线Ys1设置在与连接线152不同的层,所以不存在短路。

[0034] 尽管未示出,但形成有具有板形的公共电极与具有开口的像素电极之间,并且二者之间具有绝缘层。一个像素区中的像素电极与另一像素区中的像素电极分离。一个触摸块TB中的公共电极与另一触摸块TB中的公共电极分离。此外,第一区A1、第二区A2和第三区A3中的公共电极互相分离。X方向感测电路设置在X方向感测线Xs1的一端,Y方向感测电路设置在Y方向感测线Ys1的一端。X方向感测电路和Y方向感测电路位于包括触摸块TB的显示区的外围的非显示区。

[0035] 当一个触摸块TB被触摸时,X方向感测电路和Y方向感测电路分别通过X方向感测线Xs1和Y方向感测线Ys1来检测像素与公共电极之间的电容变化。结果,被触摸的触摸块TB的位置被感测。

[0036] 图4是示出根据本发明的用于触摸感测式LCD装置的阵列基板的一部分的平面图。图5是沿图4的线V-V截取的截面图,图6是沿图4的线V1-V1截取的截面图。图4示出各自包括一个像素区的第一区至第三区。然而,如图3所示,第一区至第三区中的每一个可具有至少一个像素区。

[0037] 如图4至图6所示,选通线119和数据线130形成在第一基板101上。选通线119与数据线130互相交叉,以限定第一像素区P1、第二像素区P2和第三像素区P3。第一像素区P1、第二像素区P2和第三像素区P3分别包括在第一区A1、第二区A2和第三区A3中。

[0038] 在各像素区P中,形成有包括半导体层113、栅极120、源极133和漏极136的薄膜晶体管(TFT)Tr。栅极120和源极133分别从选通线119和数据线130延伸,使得TFT Tr电连接到选通线119和数据线130。

[0039] 半导体层113由多晶硅形成。半导体层113的中心的由本征多晶硅形成的第一半导体区113a用作沟道,第一半导体区113a的两侧的第二半导体区113b掺杂有高浓度杂质。栅绝缘层116形成在半导体层113上。

[0040] 栅极120形成在栅绝缘层116上,并与第一半导体区113a相对应。选通线119形成在栅绝缘层116上,并连接到栅极120。连接线152也形成在栅绝缘层116上,并与选通线119平行。连接线152与选通线间隔开。连接线152设置在第二区A2的第二像素区P2中,连接线152的两端分别设置在第一区A1的第一像素区P1中和第三区A3的第三像素区P3中。

[0041] 层间绝缘层123形成在选通线119、栅极120和连接线152上。例如,层间绝缘层123可由无机绝缘材料(例如,氧化硅或氮化硅)形成。对层间绝缘层123和栅绝缘层116进行构图,以形成暴露半导体层113的第二半导体区113b的半导体接触孔125。

[0042] 在层间绝缘层123上,形成与选通线119交叉的数据线130。此外,源极133和漏极136形成在层间绝缘层123上。源极133和漏极136分别通过半导体接触孔125接触第二半导体区113b。

[0043] 如上面提到的,半导体层113、栅绝缘层116、栅极120、层间绝缘层123、源极133和漏极136构成TFT Tr。这可被称为顶栅型(top gate type)TFT。另选地,可以使用底栅型(bottom gate type)TFT,其中半导体层位于作为TFT的下层的栅极与作为TFT的上层的源极和漏极之间。

[0044] 由无机绝缘材料(例如,氧化硅或氮化硅)形成的第一钝化层140和由有机绝缘材料(例如,光亚克力(photo-acryl)或苯并环丁烯(BCB))形成的第二钝化层145堆叠在数据线130、源极133和漏极136上。第二钝化层145可具有约2微米至4微米的厚度,以提供平坦的顶面。由于数据线130的金属材料与第二钝化层145的有机绝缘材料之间的粘合强度小于数据线130的金属材料与第一钝化层140的无机绝缘材料之间的粘合强度,并小于第一钝化层140的无机绝缘材料与第二钝化层145的有机绝缘材料之间的粘合强度,所以数据线130的金属材料与第二钝化层145的有机绝缘材料之间的粘合特性由于第一钝化层140而得以改善。可省略第一钝化层140。

[0045] 在第一区A1、第二区A2和第三区A3中的每一个中具有岛形(island shape)的公共

电极150形成在第二钝化层145上。也就是说,第二区A2中的公共电极150与第一区A1和第三区A3中的每一个中的公共电极150分离。公共电极150具有板形。公共电极150由透明导电材料(例如,铟锡氧化物(ITO)或铟锌氧化物(IZO))形成。

[0046] X方向感测线Xs1和Y方向感测线Ys1形成在公共电极150上。X方向感测线Xs1与第一区A1和第三区A3中的选通线119交叠,Y方向感测线Ys1与第二区A2中的数据线130交叠。Y方向感测线Ys1沿数据线130延伸,使得沿数据线130排列的第二区A2通过Y方向感测线Ys1电连接。(图3的)各触摸模块TB的第一区A1和第三区A3中的X方向感测线Xs1通过连接线152互相电连接。

[0047] 第三钝化层155形成在X方向感测线Xs1和Y方向感测线Ys1上。第三钝化层155可由无机绝缘材料(例如,氧化硅或氮化硅)形成。

[0048] 对第一钝化层140、第二钝化层145和第三钝化层155进行构图,以形成暴露漏极136的漏接触孔157。此外,对第三钝化层155进行构图,以形成分别暴露第一区A1和第三区A3中的X感测线Xs1的第一接触孔158a和第二接触孔159a。此外,对第一钝化层140、第二钝化层145、第三钝化层155和层间绝缘层123进行构图,以形成分别暴露连接线152的端部的第三接触孔158b和第四接触孔159b。

[0049] 像素电极160形成在第三钝化层155上。像素电极160设置在各像素区P中,并通过漏接触孔157接触漏极136。像素电极160由透明导电材料(例如,ITO或IZO)形成。像素电极160具有至少一个开口op,像素电极160与公共电极150相对应,使得在像素电极160与公共电极150之间产生边缘场。第三钝化层155插入在像素电极160与公共电极150之间,使得形成存储电容器。

[0050] 此外,第一连接图案162和第二连接图案164形成在第三钝化层155上。第一连接图案162的一端通过第一接触孔158a接触第一区A1中的X方向感测线Xs1,第一连接图案162的另一端通过第三接触孔158b接触连接线152。第二连接图案164的一端通过第二接触孔159a接触第三区A3中的X方向感测线Xs1,第二连接图案164的另一端通过第四接触孔159b接触连接线152。结果,第一区A1中的X方向感测线Xs1电连接到第三区A3中的X方向感测线Xs1。

[0051] 第二基板171面对第一基板101。黑底(black matrix)173形成在第二基板171的内侧上。黑底173对应于像素区P的边界,并具有格形。黑底173还可对应于TFTTr。滤色器175形成在第二基板171的内侧上,并对应于像素区P。滤色器175可包括红色、绿色和蓝色滤色器。

[0052] 此外,防静电层180形成在第二基板171的外侧上。防静电层180包括无机材料的基底层181和基底层181中的导电粒子183。防静电层180具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻。例如,用于基底层181的无机材料可包括氧化硅或氮化硅,氧化硅或氮化硅中的每一个均具有约 10^{13} 欧姆每平方(Ω/sq)至 10^{18} 欧姆每平方(Ω/sq)的薄层电阻。例如,导电粒子183可包括铝(Al)或镓(Ga)。

[0053] 当仅有基底层181形成在第二基板171的外侧上时,基底层181不能用作防静电层,因为基底层181的薄层电阻太高。因此,静电对装置的损坏很强。

[0054] 然而,由于导电粒子183与具有约 10^{13} 欧姆每平方(Ω/sq)至 10^{18} 欧姆每平方(Ω/sq)的薄层电阻的基底层181一起形成在第二基板171的外侧上,所以层180具有防静电特性。也就是说,由于防静电层180具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻,所以静电不对装置造成损坏。

[0055] 通过在第一基板101与第二基板171之间提供液晶层190,并在第一基板101和第二基板171中的一个的边缘处提供密封图案(未示出),来得到触摸感测式FFS模式LCD装置。图3至图6示出包括具有板形的公共电极和具有开口的像素电极的FFS模式LCD装置。另选地,包括彼此交替排列的公共电极和像素电极的1PS模式LCD装置也可用。

[0056] 如上所述,触摸感测式LCD装置在第二基板171的外侧上包括防静电层180,该防静电层180包括基层181和导电粒子183,以具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻。防静电层180用作静电的通路,并且不用作用于触摸感测的障碍。也就是说,当装置被触摸时,防静电层180用作手指与公共电极150之间的电介质层,使得在手指与公共电极150之间形成电容器。结果,通过手指与公共电极150之间的电容变化来检测触摸。

[0057] 更具体地说,当(图3的)一个触摸块TB被触摸时,具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180用作电介质层,使得通过手指、公共电极150、液晶层190、滤色器层175、第二基板171、防静电层180等来产生电容器。X方向感测电路(未示出)和Y方向感测电路(未示出)通过分别连接到公共电极150的X方向感测线Xs1和Y方向感测线Ys1来检测到电容器的电容变化,使得被触摸的触摸块TB的位置被感测到。

[0058] 由于静电具有数千至数十万的电压,所以具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180用作静电的导电通路。然而,由于手指的电流具有在数纳安至数微安内的范围,所以具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180用作作用于触摸的绝缘层。因此,防静电层180用作作用于触摸的电介质的电介质层。结果,能通过触摸感测来操作包括触摸感测部(即,X方向感测线Xs1和Y方向感测线Ys1)以及防静电层180的根据本发明的装置,并且没有来自静电的损坏。

[0059] 图7A至图7D是示出根据本发明实施方式的触摸感测式LCD装置的制造工艺的截面图。

[0060] 如图7A所示,通过以下工艺形成阵列基板。通过沉积本征非晶硅,在第一基板101上形成本征非晶硅层(未示出)。该非晶硅层通过照射激光束或加热而结晶,以形成多晶硅层(未示出)。通过掩模工艺对该多晶硅层进行构图,以在各像素区P1、P2、P3中形成半导体层113。图7A至图7D示出一个触摸块TB中的(图3的)第二区A2的第二像素区P2。

[0061] 接着,通过沉积诸如氧化硅或氮化硅的无机绝缘材料,在半导体层113上形成栅绝缘层116。

[0062] 接着,通过沉积铝(Al)、铝合金(AlNd)、铜(Cu)、铜合金和铬(Cr)中的一种,在栅绝缘层116上形成第一金属层(未示出)。对第一金属层进行构图,以形成栅极120、(图4的)选通线119以及(图4的)连接线152。栅极120对应于半导体层113的中心,并从选通线119延伸。连接线152与选通线119间隔开,并平行于选通线119。连接线152设置在第二区A2中,连接线152的两端突出到(图3或图4的)第一区A1和第三区A3。

[0063] 接着,使用栅极120作为遮挡(blocking)来将杂质掺杂到半导体层113中,使得杂质掺杂到半导体层113的两侧。结果,半导体层113的中心的由本征多晶硅形成的第一半导体区113a用作沟道,第一半导体区113a的两侧处的第二半导体区113b掺杂有高浓度杂质。

[0064] 接着,通过沉积无机绝缘材料(例如,氧化硅或氮化硅),在选通线119、栅极120和连接线152上形成层间绝缘层123。对层间绝缘层123和栅绝缘层116进行构图,以形成暴露

半导体层113的第二半导体区113b的半导体接触孔125。

[0065] 接着,通过沉积铝(Al)、铝合金(AlNd)、铜(Cu)、铜合金、铬(Cr)和钼(Mo)中的一种,在层间绝缘层123上形成第二金属层(未示出)。对第二金属层进行构图,以形成数据线130、源极133和漏极136。源极133和漏极136分别通过半导体接触孔125接触第二半导体区113b。漏极136与源极133间隔开。数据线130从源极133延伸,并与选通线119交叉,以限定像素区P1、P2、P3。

[0066] 半导体层113、栅绝缘层116、栅极120、层间绝缘层123、源极133和漏极136构成TFT Tr。这可被称为顶栅型TFT。另选地,可使用底栅型TFT,其中半导体层位于作为TFT的下层的栅极与作为TFT的上层的源极和漏极之间。为了形成底栅型TFT,顺序执行以下步骤:形成栅极、选通线和连接线;形成栅绝缘层;形成包括本征非晶硅的有源层和经掺杂的非晶硅的欧姆接触层的半导体层;以及形成数据线、源极和漏极。

[0067] 接着,通过沉积无机绝缘材料和涂布有机绝缘材料,在TFT Tr和数据线130上顺序形成第一钝化层140和第二钝化层145。第二钝化层145具有平坦的顶面。可省略用于增强数据线的金属材料与第二钝化层145的有机绝缘材料之间的粘合特性的第一钝化层140。

[0068] 接着,通过沉积透明导电材料(例如,ITO或IZO),在第二钝化层145上形成第一透明导电材料层(未示出)。对第一透明导电材料层进行构图,以形成公共电极150。如上所述,在第一区A1、第二区A2和第三区A3中的每一个中,公共电极150具有岛形。也就是说,第二区A2中的公共电极150与第一区A1和第三区A3中的每一个中的公共电极150分离。

[0069] 接着,通过沉积铝(Al)、铝合金(AlNd)、铜(Cu)和铜合金中的一种,在公共电极150上形成第三金属层(未示出)。对第三金属层进行构图,以形成(图4的)X方向感测线Xs1和Y方向感测线Ys1。X方向感测线Xs1与第一区A1和第三区A3中的选通线119交叠,Y方向感测线Ys1与第二区A2中的数据线的130交叠。Y方向感测线Ys1沿数据线130延伸,使得沿数据线130排列的第二区A2通过Y方向感测线Ys1电连接。(图3的)各触摸模块TB的第一区A1和第三区A3中的X方向感测线Xs1通过连接线152互相电连接。

[0070] 接着,通过沉积无机绝缘材料(例如,氧化硅和氮化硅),在X方向感测线Xs1和Y方向感测线上形成第三钝化层155。对第三钝化层155进行构图,以形成分别暴露第一区A1和第三区A3中的X方向感测线Xs1的第一接触孔158a和第二接触孔159a。对第一钝化层140、第二钝化层145和第三钝化层155进行构图,以形成暴露漏极136的漏接触孔157。对第一钝化层140、第二钝化层145、第三钝化层155以及层间绝缘层123进行构图,以形成分别暴露连接线152的端部的第三接触孔158b和第四接触孔159b。

[0071] 接着,通过沉积透明导电材料(例如,ITO或IZO),在第三钝化层155上形成第二透明导电材料层(未示出)。对第二透明导电材料层进行构图,以形成像素电极160、以及第一连接图案162和第二连接图案164。像素电极160设置在各像素区P中,并通过漏接触孔157接触漏极136。像素电极160具有至少一个开口op,像素电极160与公共电极150相对应,使得在像素电极160与公共电极150之间产生边缘场。第一连接图案162的一端通过第一接触孔158a接触第一区A1中的X方向感测线Xs1,第一连接图案162的另一端通过第三接触孔158b接触连接线152。第二连接图案164的一端通过第二接触孔159a接触第三区A3中的X方向感测线Xs1,第二连接图案164的另一端通过第四接触孔159b接触连接线152。结果,第一区A1中的X方向感测线Xs1电连接到第三区A3中的X方向感测线Xs1。

[0072] 接着,如图7B所示,在溅射(sputtering)装置195中通过溅射工艺在第二基板171的外侧上形成具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180。溅射工艺的靶材包括诸如氧化硅或氮化硅的无机材料的基底材料、以及掺杂在基底材料中的导电粒子。例如,这些导电粒子可包括Al或Ga。由于在执行溅射工艺时第二基板171上没有其它元件,所以对溅射工艺的条件没有限制。例如,可以在室温或高于约300℃的温度下执行溅射工艺。

[0073] 当在第二基板171的外侧上执行溅射工艺时,包括导电粒子的基底材料沉积在第二基板171的外侧上,使得在第二基板171的外侧上形成包括基层181和导电粒子183、并具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180。

[0074] 接着,如图7C所示,在第二基板171的内侧上涂布遮光材料(例如,黑色树脂),并通过掩模工艺进行构图,以形成黑底173。接着,在第二基板171的内侧上形成包括红色、绿色和蓝色滤色器的滤色器175。结果,得到滤色器基板。尽管未示出,但可形成用于提供平坦的顶面的覆盖层(overcoat layer)。

[0075] 接着,如图7D所示,设置阵列基板和滤色器基板,使得滤色器层175面对像素电极160,并且沿阵列基板和滤色器基板中的一个的边缘形成密封图案(未示出)。接着,在阵列基板和滤色器基板之间设置液晶层190,并且接合阵列基板和滤色器基板,以形成液晶面板。

[0076] 尽管未示出,但在液晶面板上形成分别连接到X方向感测线和Y方向感测线的X方向感测电路和Y方向感测电路、以及连接到选通线119和数据线130的驱动电路,以得到装置100。

[0077] 图8A至图8E是示出根据本发明实施方式的触摸感测式LCD装置的制造工艺的截面图。

[0078] 图8A至图8E所示的工艺在形成防静电层的步骤和蚀刻第一基板和第二基板的步骤上具有差别。因此,下面的说明专注于这些差别。

[0079] 如图8A所示,通过形成TFT Tr、选通线119、数据线130、X方向感测线Xs1、Y方向感测线Ys1、公共电极150、像素电极160、连接线152、连接图案162和164等,来得到阵列基板。

[0080] 接着,如图8B所示,在第二基板171的内侧上形成黑底173和滤色器层175。尽管未示出,但是在滤色器层175上可以形成覆盖层。

[0081] 接着,如图8C所示,设置第一基板101和第二基板171,使得滤色器层175面对像素电极160,并且沿第一基板101和第二基板171中的一个的边缘形成密封图案(未示出)。接着,在第一基板101和第二基板171之间设置液晶层190,并且接合第一基板101和第二基板171,以形成液晶面板。

[0082] 接着,如图8D所示,将液晶面板暴露到能够蚀刻第一基板101和第二基板171的玻璃的蚀刻剂,以减小第一基板101和第二基板171中的每一个的厚度。也就是说,减小了液晶面板的厚度。例如,蚀刻剂可包括氢氟酸(HF)。可以使用浸渍工艺或喷涂工艺。结果,能得到轻重量和薄外形的LCD装置。

[0083] 当第一基板101和第二基板171的厚度在形成元件(例如,TFT Tr或滤色器层175)之前减小时,可能出现裂纹或破碎。因此,如上所述,在具有约0.5mm至0.7mm厚度的第一基板101和第二基板171上形成元件之后执行蚀刻工艺,以减小第一基板101和第二基板171的

厚度。例如,在蚀刻工艺之后,第一基板101和第二基板171可具有约0.2mm至0.3mm的厚度。

[0084] 接着,如图8E所示,在溅射装置195中通过溅射工艺在第二基板171的外侧上形成具有几万欧姆每平方(Ω/sq)至几十万欧姆每平方(Ω/sq)的薄层电阻的防静电层180。溅射工艺的靶材包括诸如氧化硅或氮化硅的无机材料的基底材料、以及掺杂在基底材料中的导电粒子。例如,导电粒子可包括Al或Ga。

[0085] 在这种情况下,在低于100℃的温度下(优选地在室温下)执行溅射工艺。因为在执行溅射工艺时,第一基板101与第二基板171之间存在液晶层190,所以如果在高于100℃的温度下执行溅射工艺,则会对液晶面板造成严重损坏。例如,密封图案可能由于液晶层190的膨胀而被损坏。

[0086] 尽管未示出,但是在液晶面板上形成分别连接到X方向感测线和Y方向感测线的X方向感测电路和Y方向感测电路、以及连接到选通线119和数据线130的驱动电路,以得到装置100。

[0087] 对于本领域技术人员而言明显的是,在不脱离本发明的精神或范围的情况下,可以对本发明作出各种修改和变型。因此,本发明旨在涵盖落入所附权利要求及其等同物的范围内的本发明的修改和变型。

[0088] 本申请要求2010年3月19日在韩国提交的韩国专利申请No.10-2010-0024915的优先权,通过引用将其并入本文。

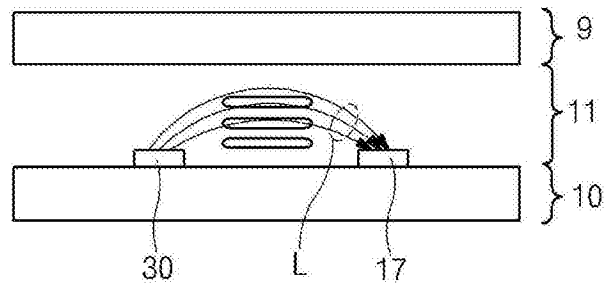


图1

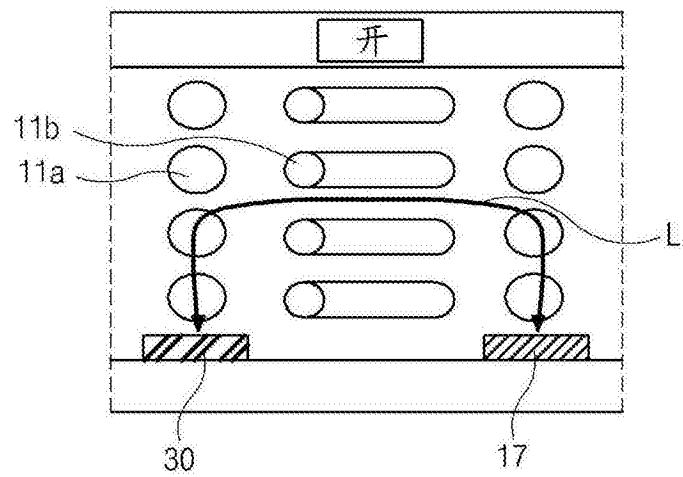


图2A

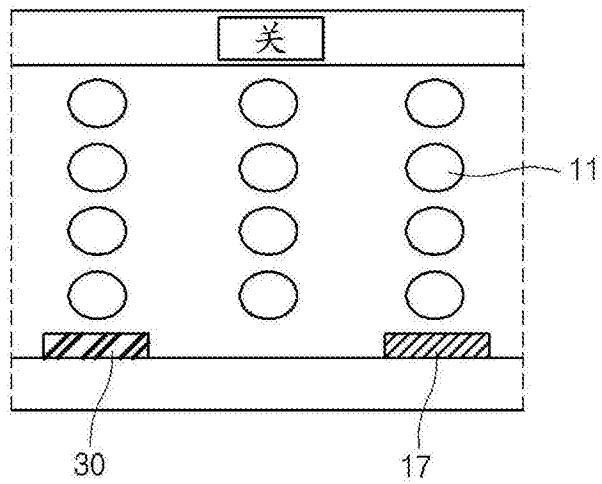


图2B

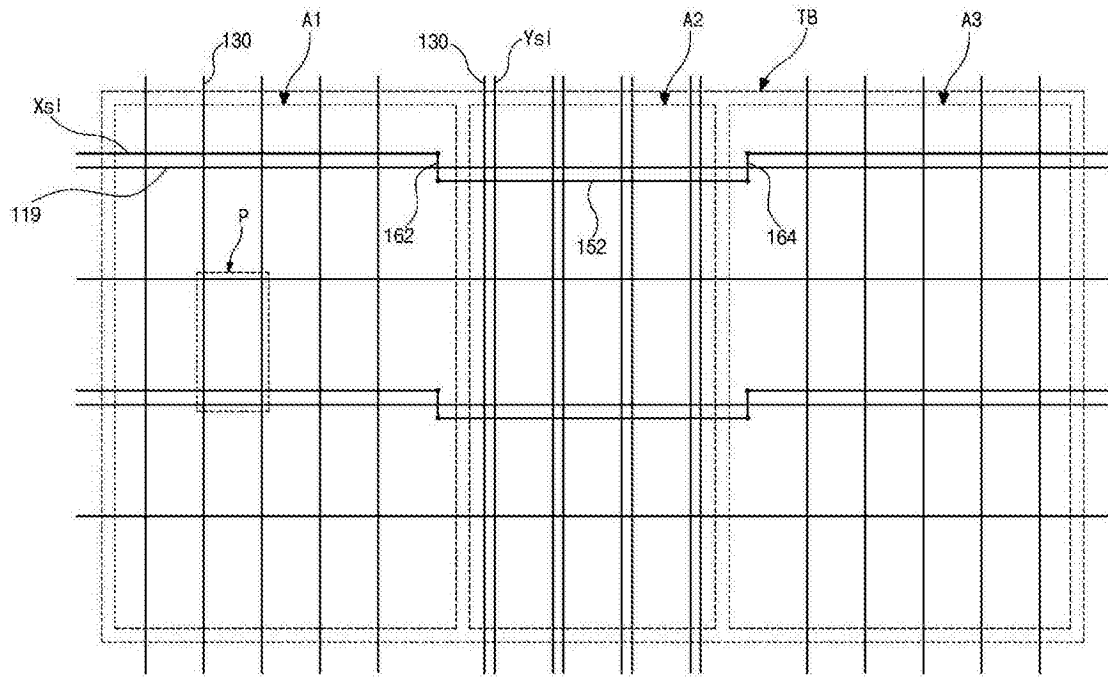


图3

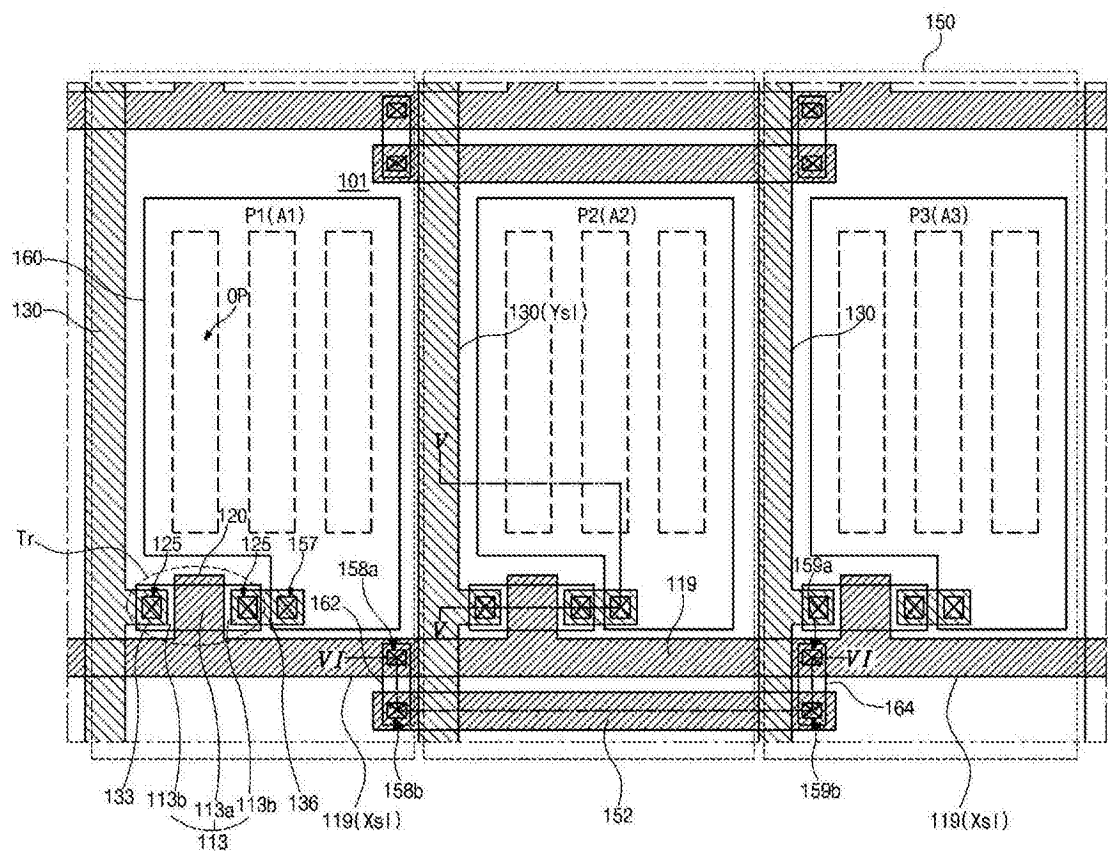


图4

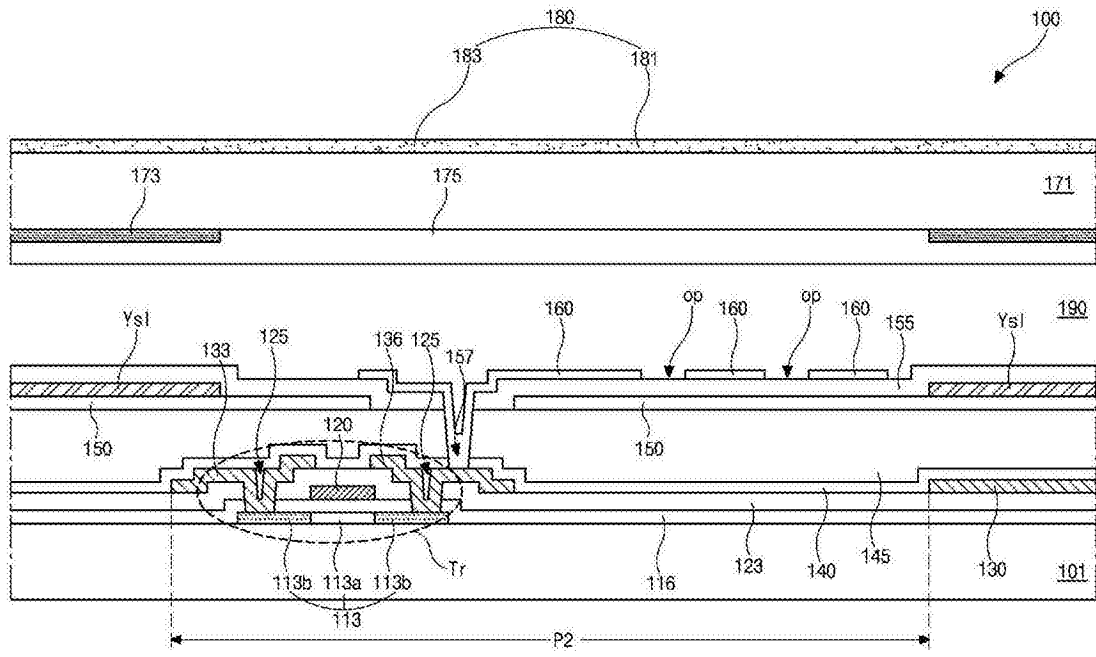


图5

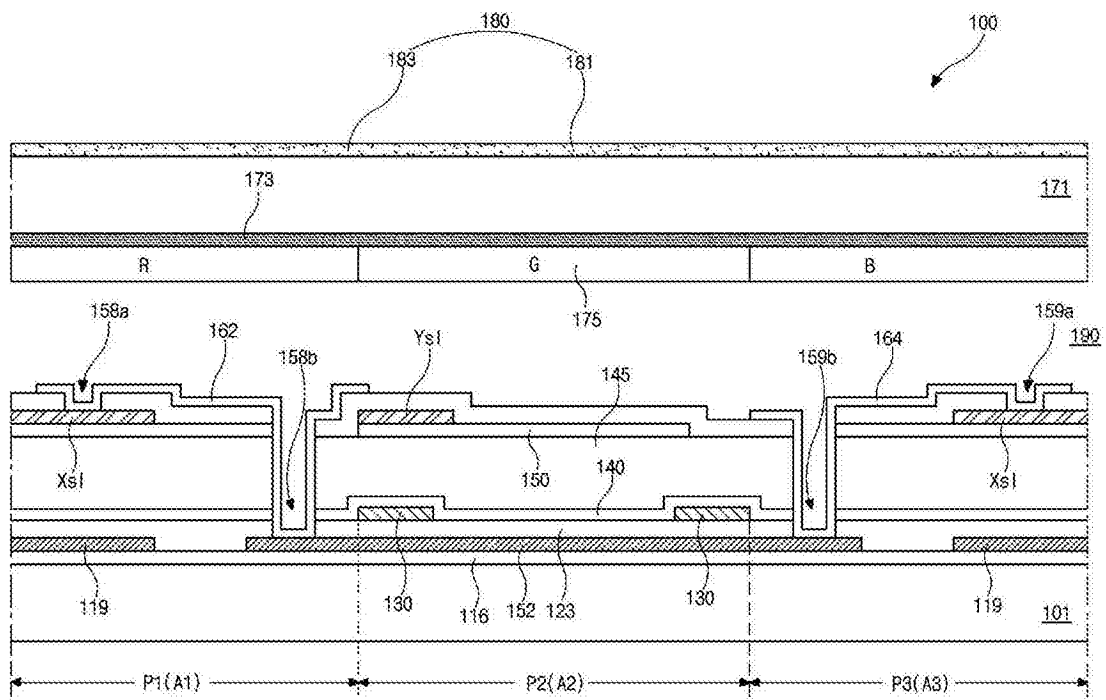


图6

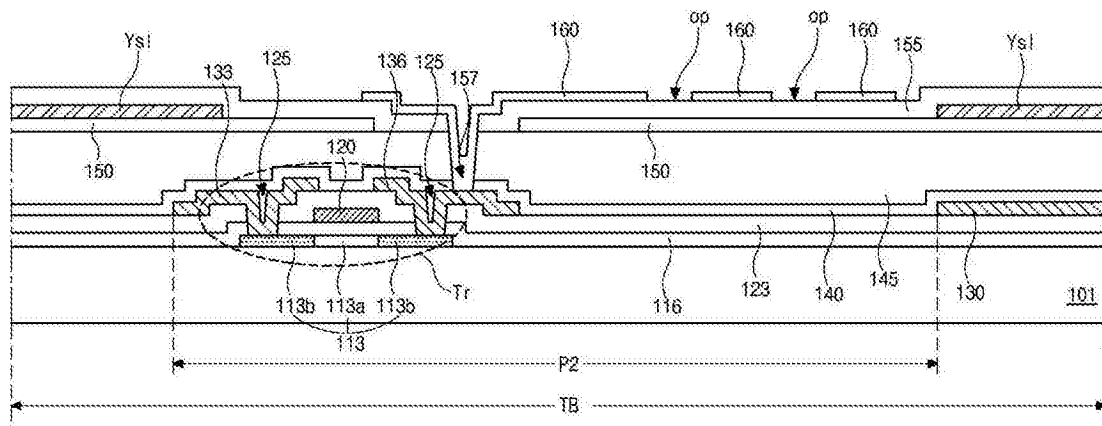


图7A

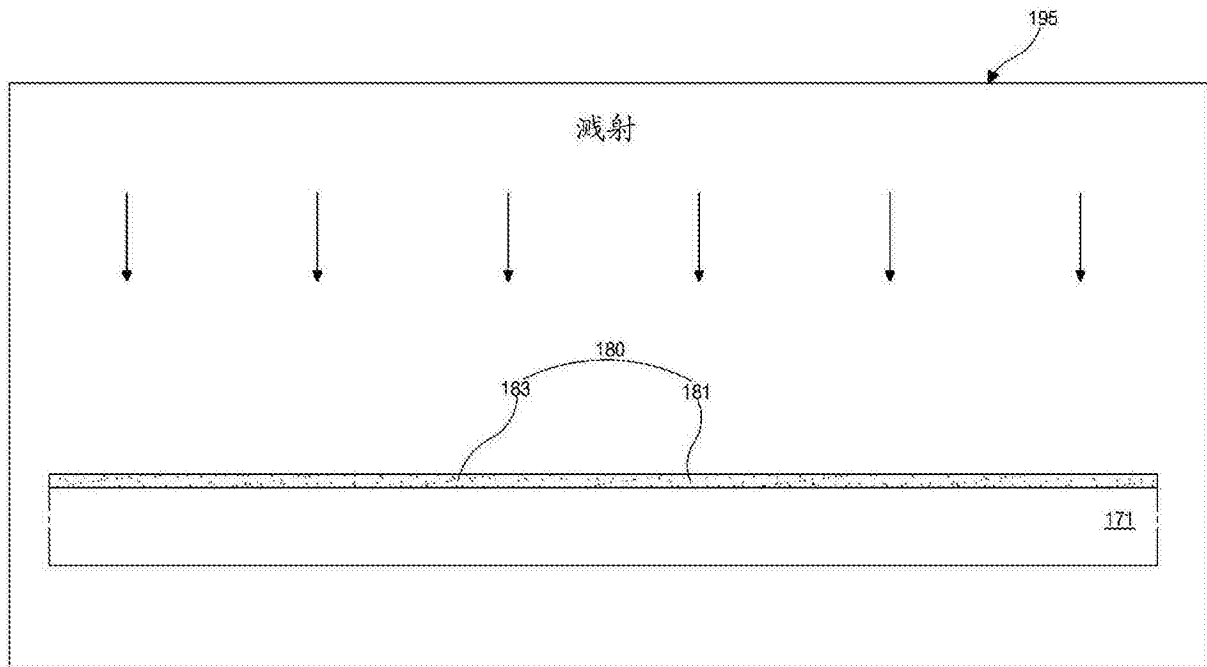


图7B

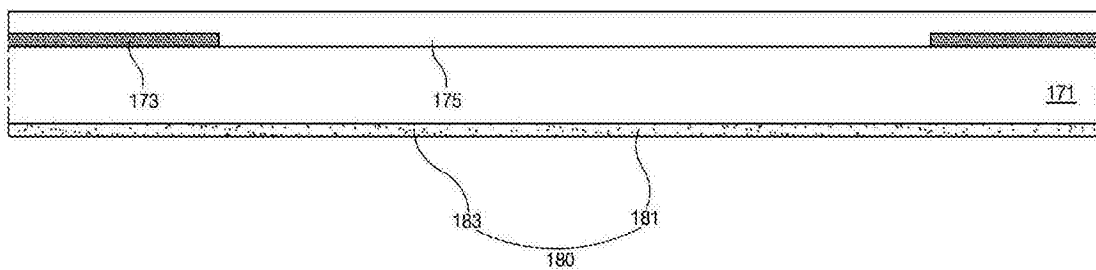


图7C

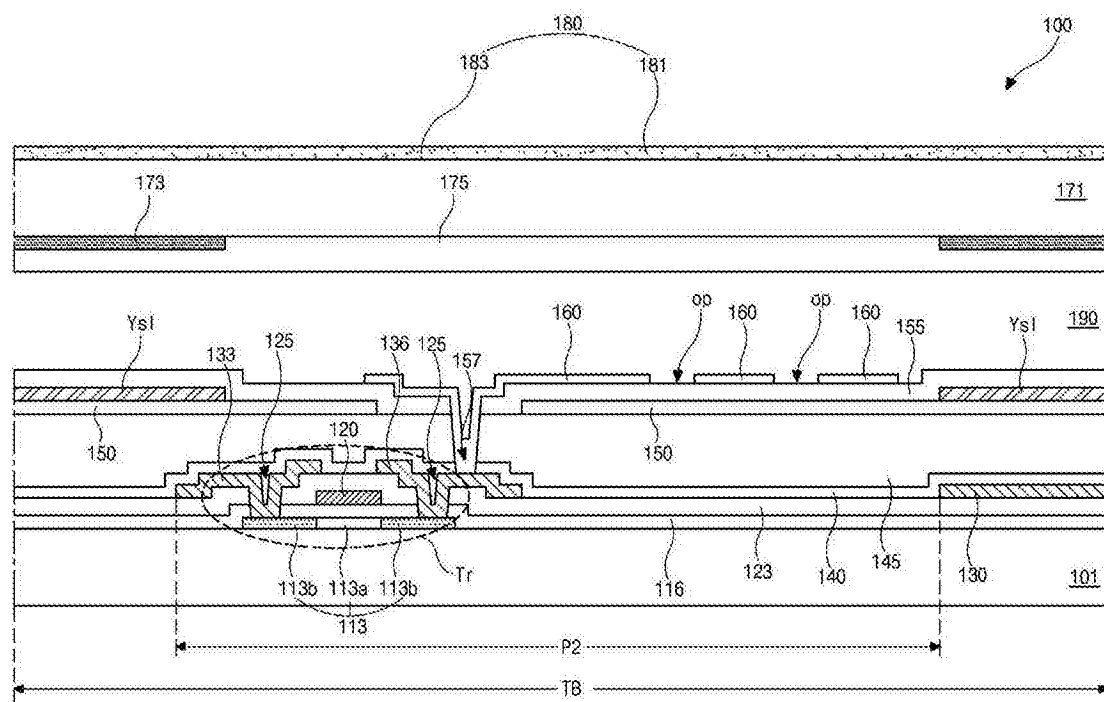


图7D

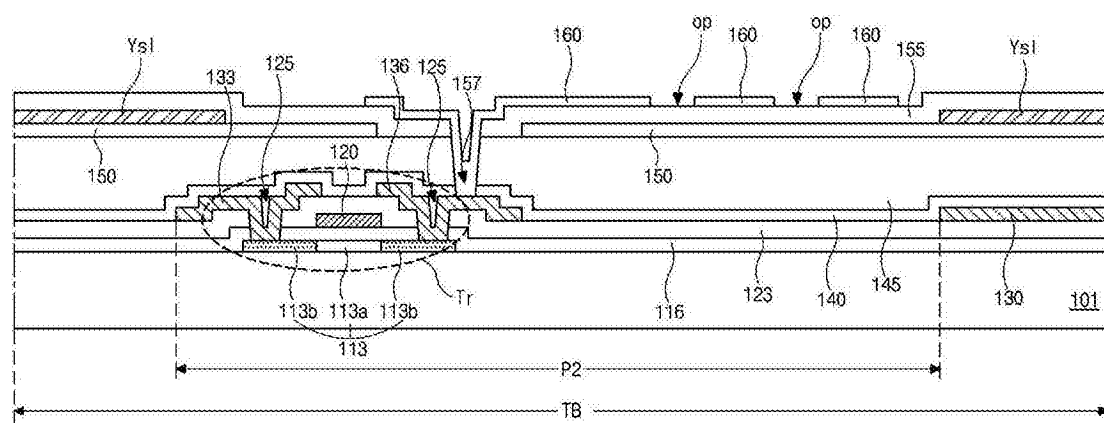


图 8A

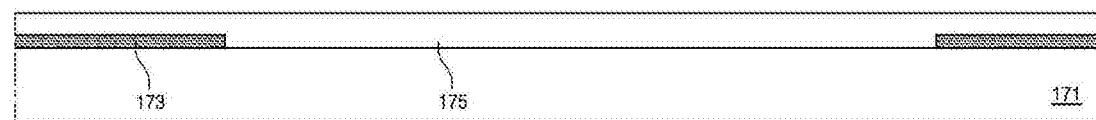


图 8B

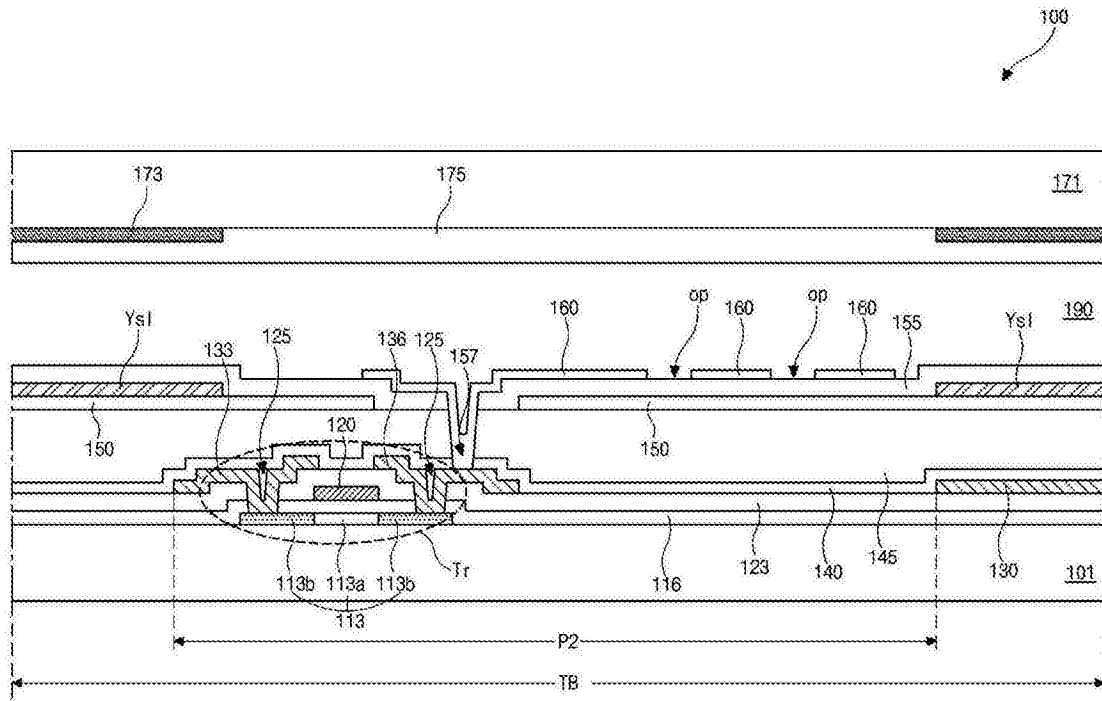


图8C

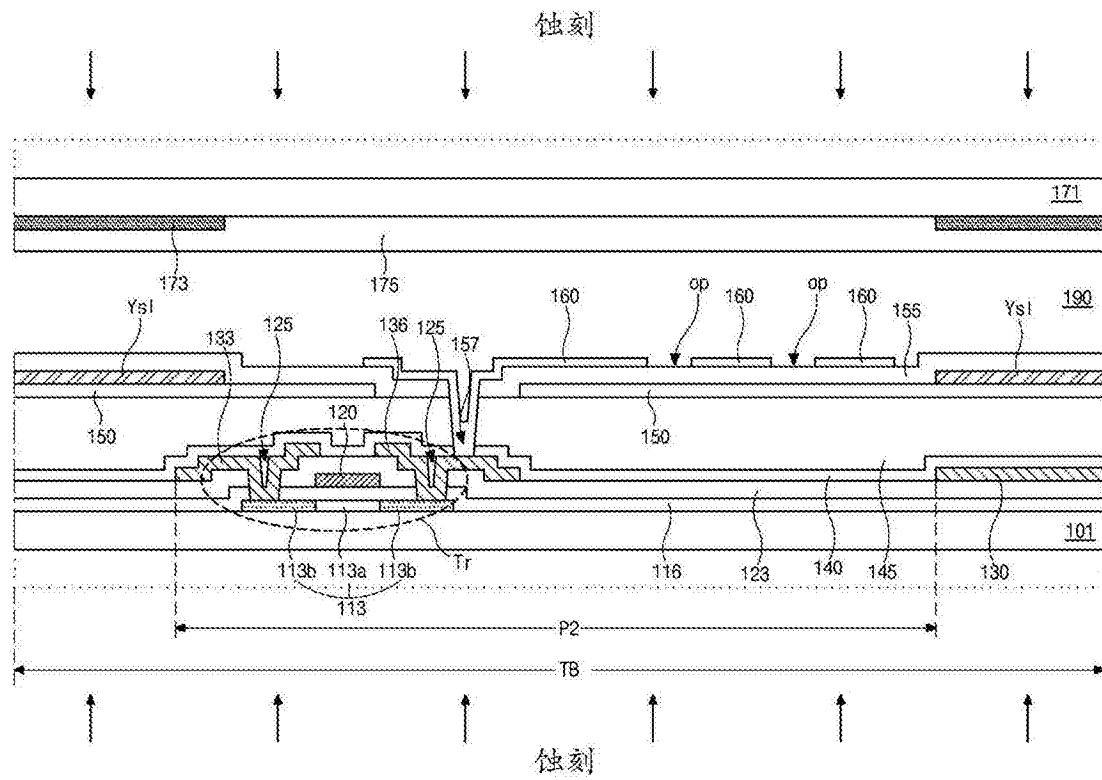


图8D

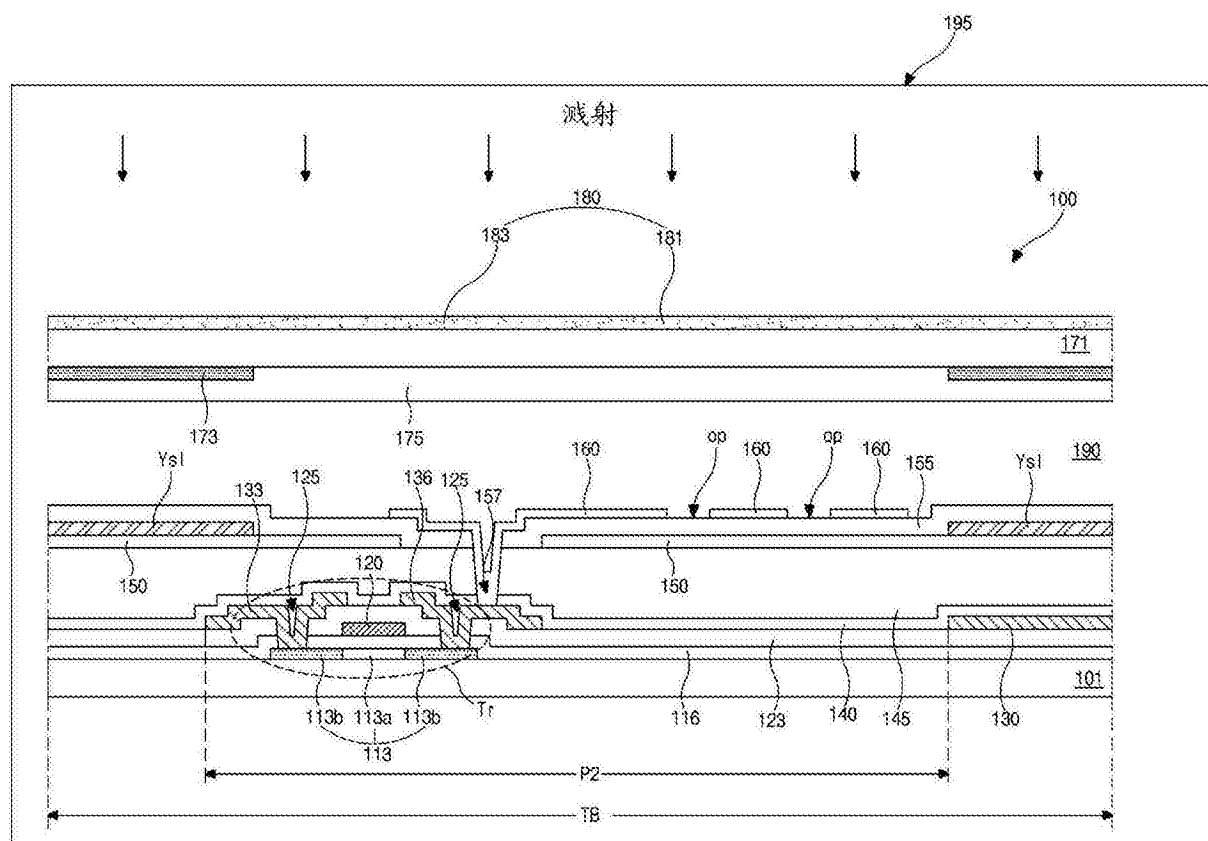


图 8E

[illegible]