



(12) 发明专利申请

(10) 申请公布号 CN 102436106 A

(43) 申请公布日 2012. 05. 02

(21) 申请号 201110427458. 1

G02F 1/1368 (2006. 01)

(22) 申请日 2005. 12. 30

G02F 1/1343 (2006. 01)

(30) 优先权数据

G02F 1/1333 (2006. 01)

10-2005-0051106 2005. 06. 14 KR

(62) 分案原申请数据

200510097104. X 2005. 12. 30

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 文洪万 白尚润

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉

(51) Int. Cl.

G02F 1/1362 (2006. 01)

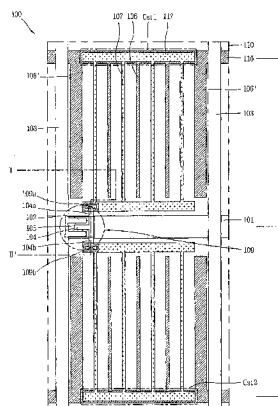
权利要求书 1 页 说明书 6 页 附图 10 页

(54) 发明名称

液晶显示器件及其制造方法

(57) 摘要

液晶显示器件及其制造方法。液晶显示器件包括：第一基板和第二基板；形成在第一基板与第二基板之间的液晶层；在第一基板上限定为矩阵结构的多个像素区；多个选通线，在第一基板上沿第一方向延伸并将各像素区分为沿与第一方向基本垂直的第二方向彼此相邻的第一像素和第二像素；多个数据线，沿第二方向延伸并与选通线交叉以与选通线一起限定第一像素区和第二像素区；多个第一电极和第二电极，用于在第一像素区和第二像素区产生面内电场；以及开关装置，形成在选通线与数据线的交叉处并驱动第一和第二像素区，其中开关装置包括栅极、半导体层、及源极和漏极，漏极包括与第一像素区的第二电极相连的第一漏极和与第二像素区的第二电极相连的第二漏极。



1. 一种液晶显示器件,该液晶显示器件包括:
第一基板和第二基板;
形成在第一基板与第二基板之间的液晶层;
在第一基板上限定为矩阵结构的多个像素区;
多个选通线,在第一基板上沿着第一方向延伸,并将各像素区分为沿着与第一方向基本垂直的第二方向彼此相邻的第一像素和第二像素;
多个数据线,沿着第二方向延伸并与选通线交叉以与选通线一起限定第一像素区和第二像素区;
多个第一电极和第二电极,用于在第一像素区和第二像素区中产生面内电场;
在第一像素区和第二像素区中的电连接公共电极的公共线;
在第一像素区和第二像素区中的电连接像素电极并通过与公共线交叠而在第一像素区形成第一存储电容器并在第二像素区形成第二存储电容器的像素电极线;以及
开关装置,形成在选通线与数据线的交叉处并驱动第一像素区和第二像素区,
其中,开关装置包括栅极、半导体层、以及源极和漏极,源极包括选通线上方的第一源极部分和第二源极部分,漏极包括设置在栅极上方且设置在第一源极部分和第二源极部分之间的第一漏极、以及从第一漏极分叉的第二漏极和第三漏极,第二漏极面对第一源极部分的端部,第三漏极面对第二源极部分的端部,第一漏极设置在选通线上方,第二漏极和第三漏极设置成与选通线交叉并分别连接到第一像素和第二像素的第二电极,
其中像素区外缘处的公共电极比像素区中央的公共电极宽,以防止数据线与像素电极之间的信号干扰,
其中第一源极部分和第二源极部分、第一漏极、第二漏极、以及第三漏极设置在数据线上方,使得第一源极和第二源极与漏极之间的全部交叠区域在漏极上方不变。
2. 根据权利要求1所述的液晶显示器件,其中,第一电极是公共电极,第二电极是像素电极。
3. 根据权利要求1所述的液晶显示器件,该液晶显示器件还包括:
插在选通线与数据线之间的栅绝缘膜;以及
形成在栅绝缘膜上的钝化膜。
4. 根据权利要求3所述的液晶显示器件,其中,第二电极形成在钝化膜上。
5. 根据权利要求1所述的液晶显示器件,其中,第一电极和第二电极被设置为平行于数据线。
6. 根据权利要求1所述的液晶显示器件,其中,第一电极和第二电极具有弯折结构。
7. 根据权利要求6所述的液晶显示器件,其中,数据线具有弯折结构。
8. 根据权利要求1所述的液晶显示器件,其中,第一电极和第二电极被设置为平行于选通线。
9. 根据权利要求8所述的液晶显示器件,其中,第一电极和第二电极相对于选通线是对称的。
10. 根据权利要求1所述的液晶显示器件,其中,第一漏极通过第一接触孔与第一像素区的第二电极相连接,第二漏极通过第二接触孔与第二像素区的第二电极相连接。

液晶显示器件及其制造方法

[0001] 本申请是申请号为 200510097104. X、申请日为 2005 年 12 月 30 日、发明名称为“液晶显示器件及其制造方法”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及液晶显示 (LCD) 器件,更具体地,涉及面内切换 (IPS) 型 LCD 器件及其制造方法。

背景技术

[0003] LCD 器件通常用于产生高质量图像并使用低功耗。LCD 器件包括以相对的方式接合在一起并且其间具有均匀间隔的薄膜晶体管 (TFT) 阵列基板和滤色器基板,在 TFT 阵列基板与滤色器基板之间形成有液晶层。TFT 阵列基板包括按矩阵结构设置的像素单位,各单位像素包括 TFT、像素电极和电容器。滤色器基板包括:公共电极,用于与像素电极一起对液晶层产生电场;RGB 滤色器,用于实现颜色;以及黑底。

[0004] 在 TFT 阵列基板和滤色器基板的相对表面上形成有配向膜,采用摩擦技术来将液晶层初始配向为沿着特定方向。当在按照 TFT 阵列基板上的各单位像素而形成的像素电极与形成在滤色器基板的整个表面上的公共电极之间产生电场时,液晶层的液晶由于介电各向异性而旋转,从而透过或阻挡各单位像素的光以显示字符或图像。然而,上述扭转向列 (TN) 型 LCD 器件的缺陷在于其视角窄。因此,开发了通过将液晶分子配向为沿着几乎水平 (面内) 的方向来解决视角窄的问题的面内切换 (IPS) 型 LCD。

[0005] 图 1A 是根据现有技术的面内切换型 LCD 器件的平面图,图 1B 是沿着图 1A 的 I-I' 截取的根据现有技术的面内切换型 LCD 器件的剖面图。在图 1A 中,垂直和水平地布置选通线 1 和数据线 3,以在透明的第一基板 10 上限定像素区。具体地,n 条选通线 1 和 m 条数据线 3 交叉以产生 $n \times m$ 个像素。然而,为了简洁,在图 1A 和 1B 中只示出了一个代表性的单位像素。

[0006] 在图 1A 中,在选通线 1 与数据线 3 的交叉处设置包括栅极 1a、半导体层 5 以及源极 2a/漏极 2b 的 TFT 9。栅极 1a 以及源极 2a/漏极 2b 分别与选通线 1 和数据线 3 相连接,并且在基板的整个表面上层叠栅绝缘膜 8 (见图 1B)。

[0007] 在选通线 1 和数据线 3 限定的像素区中,与选通线 1 平行地设置公共线 16,与数据线 3 平行地设置一对电极 (即,用于对液晶分子进行开关的公共电极 6 和像素电极 7)。公共电极 6 与选通线 1 一起同时形成,并与公共线 16 相连接,并且,像素电极 7 与 TFT 9 的漏极 2b 相连接。接下来,在包括源极 2a/漏极 2b 的整个基板 10 上形成钝化膜 11 (见图 1B),并且在钝化膜 11 上形成像素电极 7。于是,与公共线 16 交叠并与像素电极 7 相连接的像素电极线 17 形成存储电容器 C_{st} ,其间插入有栅绝缘膜 8 和钝化膜 11。

[0008] 在图 1B 中,在第二基板 20 上形成用于防止光泄漏到 TFT 9 的黑底 21、选通线 1、数据线 3、以及用于实现颜色的滤色器 23。然后,可以在其上涂布用于使滤色器 23 平坦化的涂覆膜 (未示出),并且在第一基板 10 与第二基板 20 的相对表面上涂布用于确定液晶的

初始配向方向的配向膜 12a 和 12b。此外,在第一基板 10 与第二基板 20 之间形成通过施加到公共电极 6 和像素电极 7 的电压来控制透光率的液晶层 30。

[0009] 在具有上述结构的 IPS 型 LCD 器件中,通过 TFT 9 对各像素进行开关,并且可以通过存储电容器 Cst 保持像素电压。然而,在 TFT 的结构方面,栅极 1a 和源极 2a 相互交叠,在这些交叠部分产生寄生电容,这改变像素电压。此外,寄生电容分别根据栅极与源极交叠的区域以及栅极与栅极交叠的区域而变化。具体地,根据基板尺寸增大的趋势,针对同一图案受到数次曝光处理的拼合模型(stitch model)具有交叠区域(栅极与源极之间以及栅极与漏极之间)的面积在各个像素都不同的问题。如果 TFT 的总面积不同,则寄生电容不同,从而像素电压的变化率也不同。因此,LCD 器件的图片质量可能由于寄生电容按照像素位置的不一致性而劣化。

发明内容

[0010] 因此,本发明旨在提供一种 LCD 器件及其制造方法,其基本上克服了由于现有技术的局限和缺点引起的一个或更多个问题。

[0011] 本发明的一个目的是提供一种能够在整个像素上保持一致的像素电压的 LCD 器件。

[0012] 本发明的另一目的是提供一种能够在整个像素上保持一致的像素电压的 LCD 器件的制造方法。

[0013] 本发明的附加特征和优点将在以下说明中阐述,部分地根据说明而显见,或者可以通过对本发明的实践而习得。通过所著说明书及其权利要求以及附图中具体指出的结构可以实现和获得本发明的目的和其它优点。

[0014] 为了实现这些和其它优点并且根据本发明的目的,如本文具体实施和广义描述的,液晶显示器件包括:第一基板和第二基板;形成在第一基板与第二基板之间的液晶层;在第一基板上限定为矩阵结构的多个像素区;多个选通线,在第一基板上沿着第一方向延伸,并将各像素区分为沿着与第一方向基本垂直的第二方向彼此相邻的第一像素和第二像素;多个数据线,沿着第二方向延伸并与选通线交叉以与选通线一起限定第一像素区和第二像素区;多个第一电极和第二电极,用于在第一像素区和第二像素区中产生面内电场;在第一像素区和第二像素区中的电连接公共电极的公共线;在第一像素区和第二像素区中的电连接像素电极并通过与公共线交叠而在第一像素区形成第一存储电容器并在第二像素区形成第二存储电容器的像素电极线;以及开关装置,形成在选通线与数据线的交叉处并驱动第一像素区和第二像素区,其中,所述开关装置包括栅极、半导体层、以及源极和漏极,源极包括选通线上方的第一源极部分和第二源极部分,漏极包括设置在栅极上方且设置在第一源极部分和第二源极部分之间的第一漏极以及从第一漏极分叉的第二漏极和第三漏极,第一漏极设置在选通线上方,第二漏极和第三漏极设置成与选通线交叉并分别连接到第一像素和第二像素的第二电极,其中,像素区外缘处的公共电极比像素区中央的公共电极宽,以防止数据线与像素电极之间的信号干扰。

[0015] 另一方面,液晶显示器件的制造方法包括以下步骤:制备第一基板和第二基板;形成在第一基板上沿第一方向设置的多个选通线和公共线、以及从公共线伸出的多个公共电极;形成沿与第一方向基本垂直的第二方向设置并且与公共线交叉以限定多个像素区的

多个数据线,各像素区包括沿着第二方向彼此相邻的第一像素区和第二像素区、选通线上的源极、以及与源极间隔开并分为第一漏极和第二漏极的漏极;形成用于在第一像素区和第二像素区中与公共电极一起产生面内电场的多个像素电极、形成用于电互连像素电极的像素电极线、并且通过与公共线交叠而形成第一像素区和第二像素区中的第一存储电容器和第二存储电容器;以及在第一基板与第二基板之间形成液晶层。

[0016] 应当理解,以上总体说明和以下详细说明都是示例性和说明性的,并且旨在提供对如权利要求所述的本发明的进一步说明。

附图说明

[0017] 附图被包括以提供对本发明的进一步理解,并且被并入并构成本说明书的一部分,附图示出了本发明的实施例并与说明书一起用于解释本发明的原理。在附图中:

[0018] 图 1A 是根据现有技术的面内切换型 LCD 器件的平面图;

[0019] 图 1B 是沿图 1A 的 I-I' 截取的根据现有技术的面内切换型 LCD 器件的剖面图;

[0020] 图 2A 是根据本发明的示例性面内切换型 LCD 器件的平面图;

[0021] 图 2B 是沿图 2A 的 II-II' 截取的根据本发明的示例性面内切换型 LCD 器件的剖面图;

[0022] 图 3 是根据本发明的另一示例性面内切换型 LCD 器件的平面图;

[0023] 图 4 是示出根据本发明的对 2 域的视角的示例性补偿的示意图;

[0024] 图 5 是根据本发明的另一示例性面内切换型 LCD 器件的平面图;以及

[0025] 图 6A 到 6C 是根据本发明的面内切换型 LCD 器件的示例性制造工艺的平面图。

具体实施方式

[0026] 现在对本发明的优选实施例进行详细描述,其示例在附图中示出。

[0027] 图 2A 是根据本发明的示例性面内切换型 LCD 器件的平面图,图 2B 是沿图 2A 的 II-II' 截取的根据本发明的示例性面内切换型 LCD 器件的剖面图。在图 2A 中,LCD 器件 100 包括在透明的第一基板 110 上沿第一方向布置的选通线 101、以及与选通线 101 交叉以限定像素区的数据线 103。从而,基于选通线 101 分割了第一像素 (P1) 和第二像素 (P2)。

[0028] 在图 2A 中,在与数据线 103 交叉的选通线 101 上形成有开关器件 109,并且开关器件 109 包括作为选通线 101 的一部分而形成的栅极 101a(见图 2B)、从数据线 103 伸出的源极 102、以及与源极 102 隔开一定间隔的漏极 104。漏极 104 包括分别包括在第一像素 P1 和第二像素 P2 内的第一漏极 104a 和第二漏极 104b。

[0029] 在图 2A 和 2B 中,在第一像素 P1 和第二像素 P2 中形成有包括用于产生面内电场的公共电极 106 和像素电极 107 的至少一对电极。公共电极 106 和像素电极 107 各自沿数据线 103 的侧部设置。此外,形成在像素区外缘处的公共电极 106' 比形成在像素区中央的公共电极 106 宽,以防止数据线 103 与像素电极 107 之间的信号干扰。具体地,形成在像素外缘处的公共电极 106' 与像素电极 107 一起形成面内电场,并阻挡沿着数据线 103 传送的数据信号。

[0030] 沿着选通线 101 侧在公共电极 106 的一侧处形成有公共线 116,并且公共线 116 电连接公共电极 106。此外,在像素电极 107 的一侧处形成有用于电连接像素电极 107 的像素

电极线 117。因此,像素电极线 117 与公共线 116 交叠,以在第一像素 P1 形成第一存储电容器 Cst1,并在第二像素 P2 形成第二存储电容器 Cst2。

[0031] 第一漏极 104a 从漏极 104 延伸到第一像素 P1,并且通过第一接触孔 109a 与第一像素 P1 的像素电极 107 相连接。类似地,第二漏极 104b 从漏极 104 延伸到第二像素 P2,并且通过第二接触孔 109b 与第二像素 P2 的像素电极 107 相连接。

[0032] 在图 2B 中,在栅极 101a 与半导体层 105 之间插入有栅绝缘膜 108,栅绝缘膜 108 形成在基板 110 的整个表面上。此外,在包括数据线 103 的整个表面上形成有钝化膜 111,并且在钝化膜 111 上形成有像素电极 107。像素电极可以由透明导电材料制成,如铟锡氧化物 (ITO) 或铟锌氧化物 (IZO)。

[0033] 在图 2B 中,在第二基板 120 形成有用于阻挡漏光的黑底 121 以及滤色器 123,并且在第一基板 110 与第二基板 120 的相对表面上涂布有用于确定液晶的初始配向方向的第一配向膜 112a 和第二配向膜 112b。然后,在第一基板 110 与第二基板 120 之间形成有根据施加到公共电极 106 和像素电极 107 的信号来控制透光率的液晶层 130。

[0034] 根据本发明,栅极 101a 与源极 102 的交叠区域以及栅极 101a 与第一漏极 104a 和第二漏极 104b 的交叠区域总是一致的,从而在每个像素区处形成较为相同的寄生电容。具体地,即使源极 102/漏极 104 的图案相对于针对栅极 101a 设置的位置沿着偏上或偏下的方向偏移,也可以一致地保持栅极 101a 与源极 102 和漏极 104 的交叠区域。例如,如果源极 102 和漏极 104 的图案沿着偏上的位置偏移,则栅极 101a 与第一漏极 104a 的交叠区域将减小,而栅极 101a 与第二漏极 104b 的交叠区域将增大。因此,栅极 101a 与第一漏极 104a 的交叠区域的减小量大致等于栅极 101a 与第二漏极 104b 的交叠区域的增大量,在源极 102 和漏极 104 偏移之前与栅极 101a 的交叠区域。

[0035] 根据本发明,像素被分为相邻(即,在选通线 101 之上或之下)的第一像素 P1 和第二像素 P2,并且共享用于驱动第一像素 P1 和第二像素 P2 的开关装置 109。由此,对于实际上的每个像素区,栅极 101a 与源极 102/漏极 104 产生的寄生电容保持为相对一致。通过这种方式,对于整个像素区一致地保持寄生电容意味着像素电压的变化对于整个像素区都一致、并且像素电压被保持为一致。由于像素电压被保持为一致,所以可以对于整个像素区保持均匀(一致)的亮度,并且可以提高图像质量的均匀性(一致性)。

[0036] 此外,根据本发明,与现有技术相比增大了存储电容器的容量。即,在现有技术中,只形成第一存储电容器,但是根据本发明,在第一像素区和第二像素区分别形成了第一存储电容器 Cst1 和第二存储电容器 Cst2,从而与现有技术相比使存储电容器增大了一倍。当向栅极 101a 施加选通信号时,存储电容器充入选通电压,并且,当驱动下一选通线 101 时,在向像素电极 107 提供数据电压时存储电容器保持所充入的电压,由此防止像素电极的电压变化。存储电容器的增大可以有效防止由于像素电极 107 的电压的改变而引起的闪烁(或其它视觉失真)。

[0037] 图 3 是根据本发明的另一示例性面内切换型 LCD 器件的平面图。在图 3 中,除了公共电极的结构组成以外,像素电极和数据线可以与图 2A 和 2B 的示例性面内切换型 LCD 器件的像素电极和数据线相同。

[0038] 在图 3 中,与图 2A 和 2B 的示例性面内切换型 LCD 器件类似,在 LCD 器件 200 中,通过选通线 202 将单位像素分为第一像素 P1 和第二像素 P2,并且第一像素 P1 和第二像素

P2 共享形成在选通线 201 上的开关装置 209。开关装置 209 包括作为选通线 201 的一部分而形成的栅极 201a、以及形成在栅极 201a 上的源极 202 和漏极 204。漏极 204 包括延伸到第一像素 P1 的第一漏极 204a 以及延伸到第二像素 P2 的第二漏极 204b。

[0039] 在第一像素 P1 和第二像素 P2 形成有用于产生面内电场的公共电极 206 和像素电极 207。形成在第一像素 P1 的像素电极 207 通过第一接触孔 209a 与第一漏极 204a 相连接，形成在第二像素 P2 的像素电极 207 通过第二接触孔 209b 与第二漏极 204b 相连接。公共电极 206 和像素电极 207 被形成为具有偏折 (offset) 或弯折结构，沿着公共电极 206 和像素电极 207 的侧部设置的数据线 203 也可以被形成为具有与公共电极 206 和像素电极 207 相同的偏折或弯折结构。从而，公共电极 206 和像素电极 207 的偏折或弯折结构产生了两域 (two-domain) 结构，其中对液晶的驱动方向是对称的，以抵消由于液晶的双折射特性而产生的任何异常光线，由此最小化色移现象。即，公共电极 206 和像素电极 207 具有偏折或弯折结构，因为公共电极 206 和像素电极 207 基于偏折或弯折的边界线是对称的，所以可以形成两域结构。

[0040] 图 4 是示出根据本发明的对 2 域的视角的示例性补偿的示意图。在图 4 中，由于液晶分子在两个域中具有对称布置，所以第一液晶分子 213a 的双折射值 a1 被设置在与第一液晶分子 213a 的方向相对的方向上的第二液晶分子 213b 的双折射值 a2 补偿，从而使得双折射值约等于零。类似地，双折射值 c1 被 c2 补偿。从而可以最小化根据液晶的双折射特性的颜色偏折现象，由此防止图像质量随着视角而劣化。

[0041] 图 5 是根据本发明的另一示例性面内切换型 LCD 器件的平面图。在图 5 中，与图 2A、2B 和 3 的 IPS 型 LCD 器件类似，通过选通线 301 将单位像素分为第一像素 P1 和第二像素 P2。第一像素 P1 和第二像素 P2 共享形成在选通线 301 上的开关装置 309。开关装置 309 包括作为选通线 301 的一部分而形成的栅极 301a、以及形成在栅极 301a 上的源极 302 和漏极 304。漏极 304 包括延伸到第一像素 P1 的第一漏极 304a 和延伸到第二像素 P2 的第二漏极 304b。

[0042] 在第一像素 P1 和第二像素 P2 形成有用于产生面内电场的公共电极 306 和像素电极 307。形成在第一像素 P1 的像素电极 307 通过第一接触孔 309a 与第一漏极 304a 相连接，形成在第二像素 P2 的像素电极 307 通过第二接触孔 309b 与第二漏极 304b 相连接。沿着选通线 301 的侧部与选通线 301 成一定角度地形成有公共电极 306 和像素电极 307。例如，该角度不超过 90° ，并且公共电极 306 和像素电极 307 相对于选通线 301 是对称的。将公共电极 306 和像素电极 307 形成为相对于选通线 301 成一定角度的斜线并且对选通线 301 对称的原因是为了形成两个域。

[0043] 在公共电极 306 的一侧形成有沿着数据线的侧部并平行于数据线设置的公共电极连接线 316'，该公共电极连接线 316' 电连接到公共电极 306。公共线 316 电连接到公共电极连接线 316'，并且沿选通线 301 的侧部设置以与数据线 303 一起分割第一像素 P1 和第二像素 P2。

[0044] 在像素电极 307 的一侧形成有用于电连接像素电极 307 的像素电极线 317。像素电极线 317 的一部分与公共电极连接线 316' 和公共线 316 交叠，以形成存储电容器。

[0045] 根据本发明，像素电极 307 被形成为基本垂直于数据线 303，由此可以减小数据线 303 的信号干扰。具体地，在图 2A、2B 和 3 的 IPS 型 LCD 器件中，由于像素电极被形成为与

数据线沿着直线,所以像素电极的整体长度都受到数据线 303 的信号干扰的影响。与之相比,因为像素电极 307 被形成为基本垂直于数据线 303,所以与前述实施例相比,数据线 303 对于像素电极 307 造成的信号干扰较小。

[0046] 图 6A 到 6C 是根据本发明的面内切换型 LCD 器件的示例性制造工艺的平面图。在图 6A 中,制备透明的第一基板 410,在其上淀积诸如 Cu、Ti、Cr、Al、Mo、Ta 和 Al 合金等的第一金属材料。然后,对淀积的第一金属材料进行构图以形成要用作栅极的选通线 401、公共电极 406 和 406'、以及用于电互连公共电极 406 和 406' 的公共线 416。接下来,在包括选通线 401 以及公共电极 406 和 406' 的透明基板 410 的整个表面上淀积诸如 SiNx 或 SiOx 的无机物质。

[0047] 在图 6B 中,在与选通线 401 对应的栅绝缘膜的上部层叠非晶硅和 n+ 非晶硅,然后对其进行构图以在用作栅极的选通线 401 部分上形成半导体层 405。然后,在包括半导体层 405 的透明基板 410 的整个表面上淀积诸如 Cu、Mo、Ta、Al、Cr、Ti、Al 合金等的第二金属材料。接下来,对淀积的第二金属材料进行构图以形成与选通线 401 垂直设置并与选通线 401 一起将像素区分为第一像素 P1 和第二像素 P2 的数据线 403、从数据线 403 伸出的源极 402。此外,从源极 402 间隔开一定间距地形成漏极 404,并且漏极 404 被形成为具有延伸到第一像素 P1 的第一漏极 404a 以及延伸到第二像素 P2 的第二漏极 404b。由此,形成了用于对第一像素 P1 和第二像素 P2 进行开关的 TFT。接下来,在包括 TFT 409 和数据线 403 的透明基板 410 上的所得到结构上涂布诸如 SiNx 或 SiOx 的无机物质或者诸如苯并环丁烯 (benzocyclobutene) 或压克力 (acryl) 的有机物质以形成钝化膜 (未示出)。

[0048] 在图 6C 中,对钝化膜进行构图,以形成露出第一漏极 404a 的第一接触孔 409a 并形成露出第二漏极 404b 的第二接触孔 409b。接下来,在钝化膜的上部淀积诸如铟锡氧化物 (ITO) 或铟锌氧化物 (IZO) 的透明导电膜,然后对其进行构图以形成像素电极 407 和像素电极线 417。像素电极 407 与公共电极 406 一起产生面内电场,并且像素电极线 417 通过与公共线 416 交叠而在第一像素 P1 形成第一存储电容器 Cst1 并在第二像素 P2 形成第二存储电容器 (Cst2)。

[0049] 虽然并未具体示出,但是制备包括黑底和滤色器的第二基板,并将其与通过图 6A 到 6C 所示的工艺制造的第一基板接合,从而制造出根据本发明的 IPS 型 LCD 器件。

[0050] 根据本发明,通过选通线将像素分为第一像素和第二像素,并且通过形成在选通线上的开关装置同时驱动第一像素和第二像素,从而开关装置产生的寄生电容可以在整个像素区上一致地形成。此外,本发明的基本原理之一是在上部位置和下部位置的相邻第一像素和第二像素共享形成在选通线与数据线的交叉处的开关装置,从而在整个像素区上形成较为一致的寄生电容。此外,公共电极和像素电极并不限于以上详细说明书的具体结构。因此,本发明可以包括任何 LCD 器件,如 IPS 或 TN,但是并不限于 IPS 或 TN LCD 器件,只要其可以产生一致的寄生电容即可。

[0051] 对于本领域技术人员,很显然可以在不脱离本发明的精神或范围的情况下对本发明的 LCD 器件及其制造方法进行各种修改和变型。由此,本发明旨在覆盖本发明的修改和变型,只要其落入所附权利要求及其等同物的范围内。

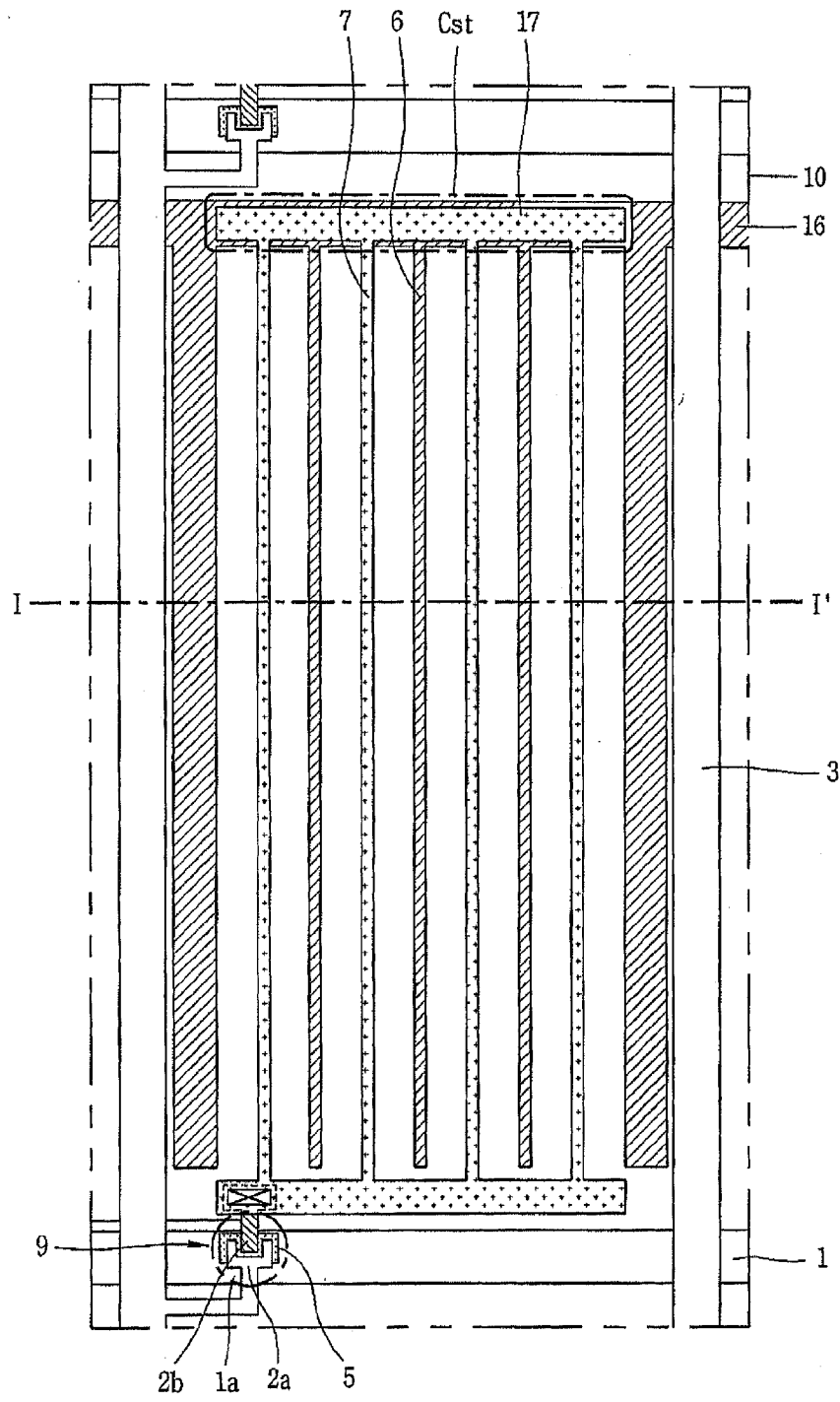


图 1A

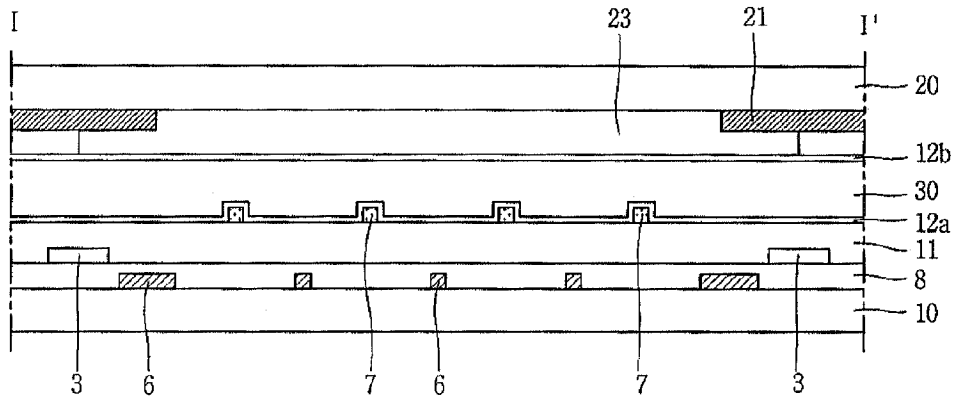


图 1B

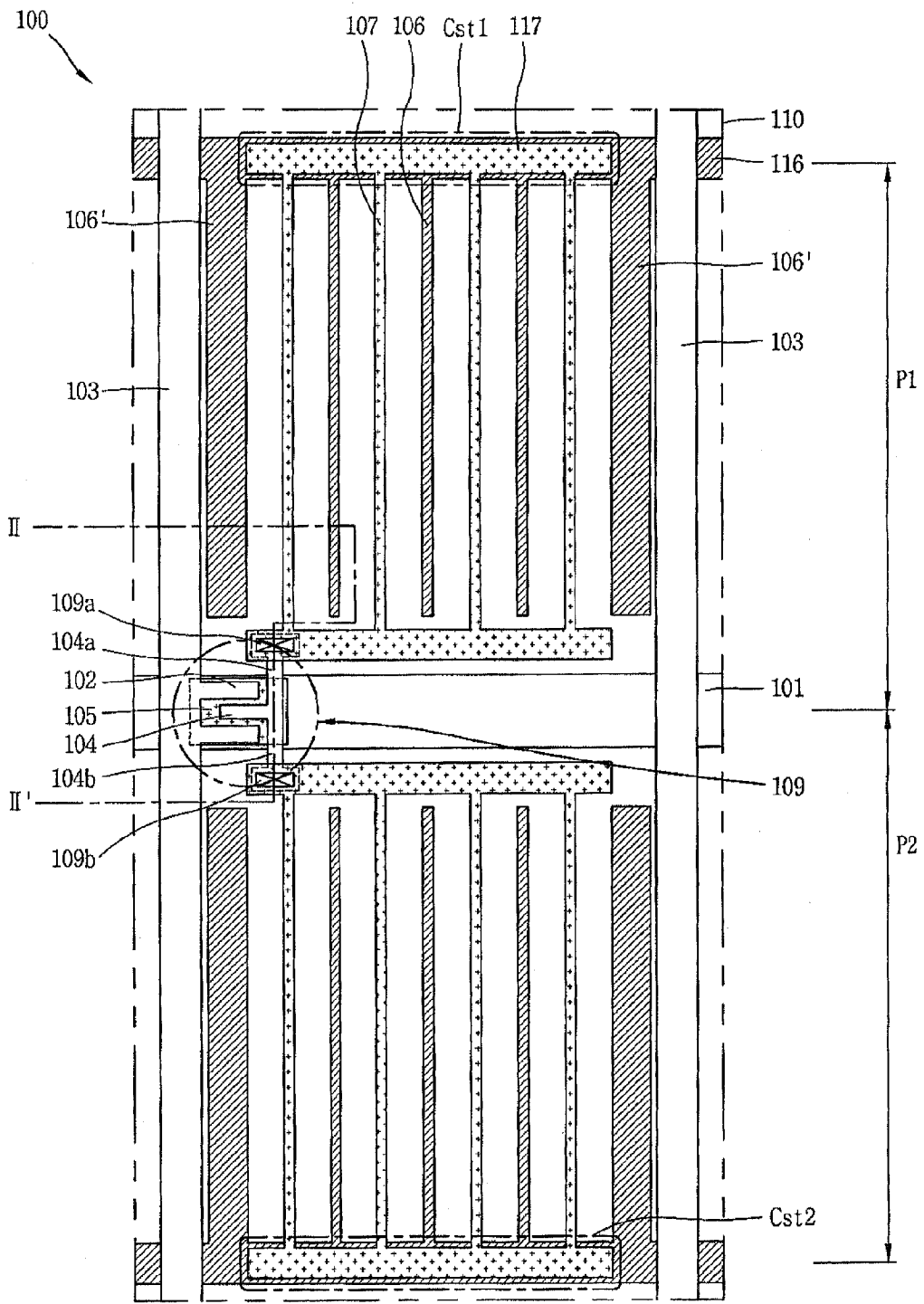


图 2A

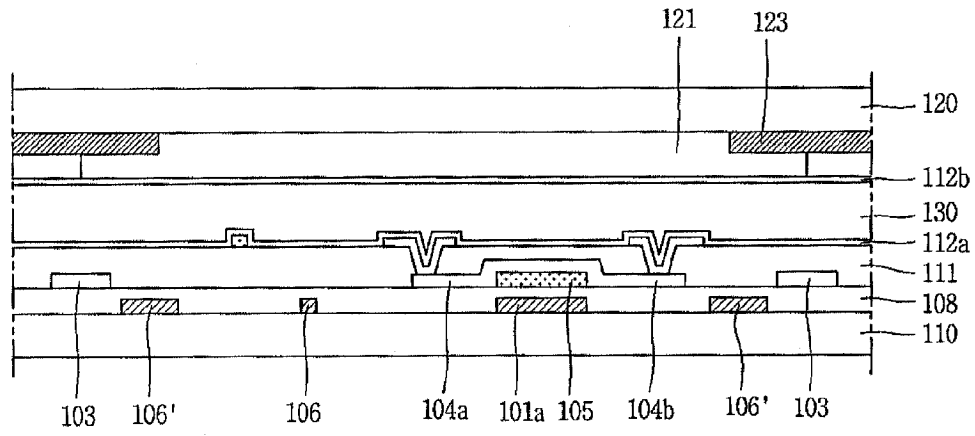


图 2B

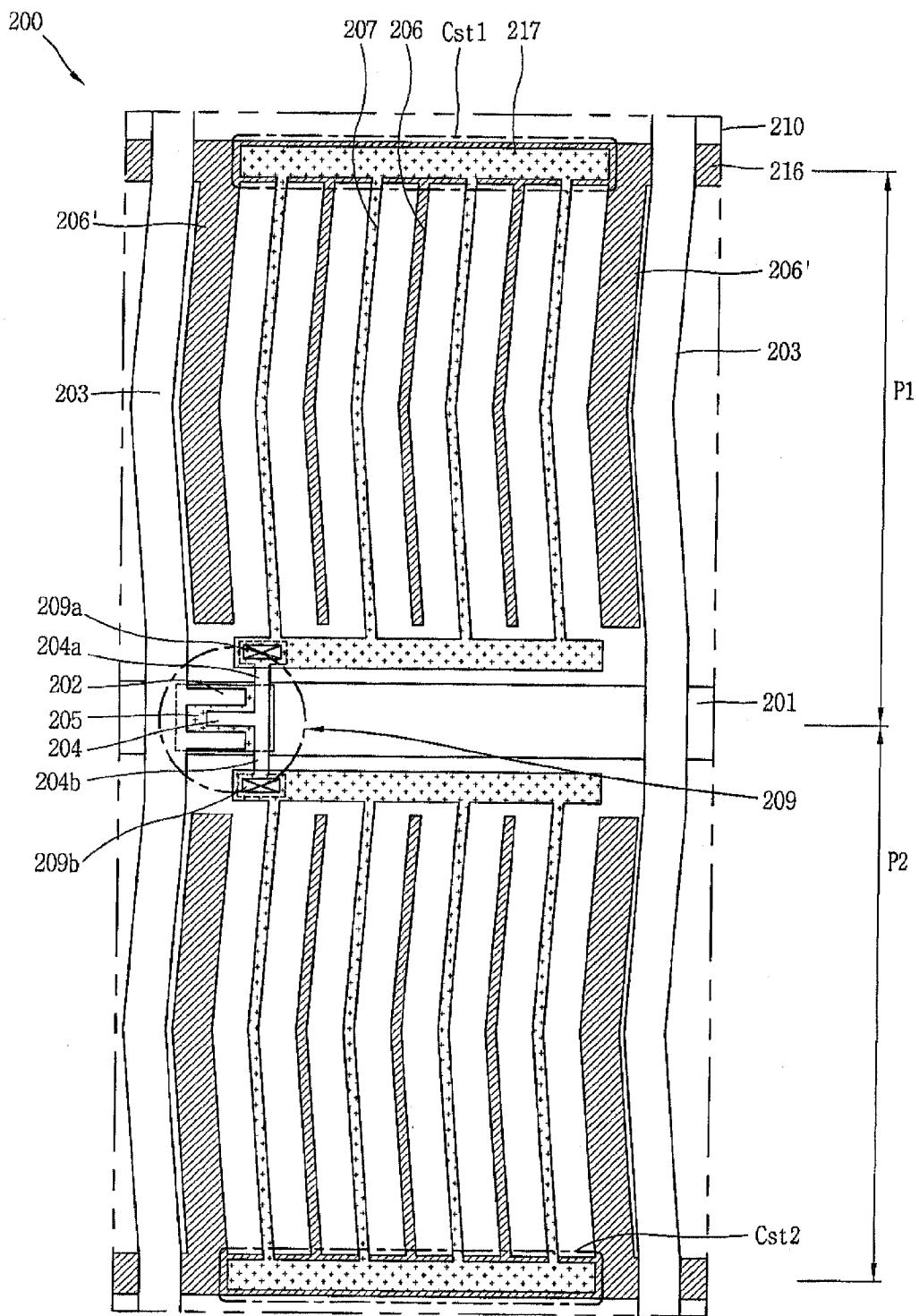


图 3

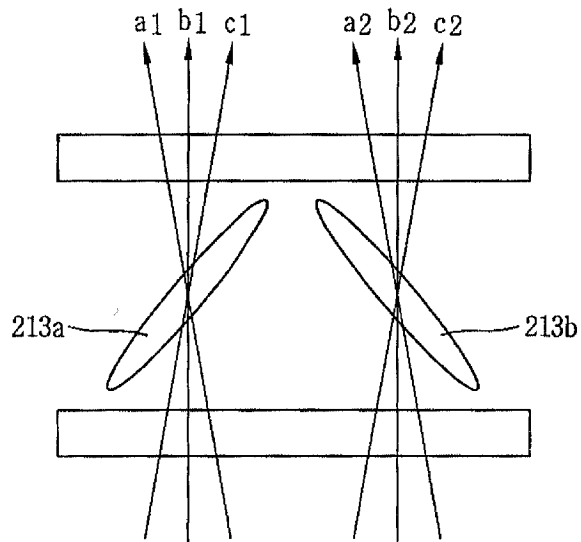


图 4

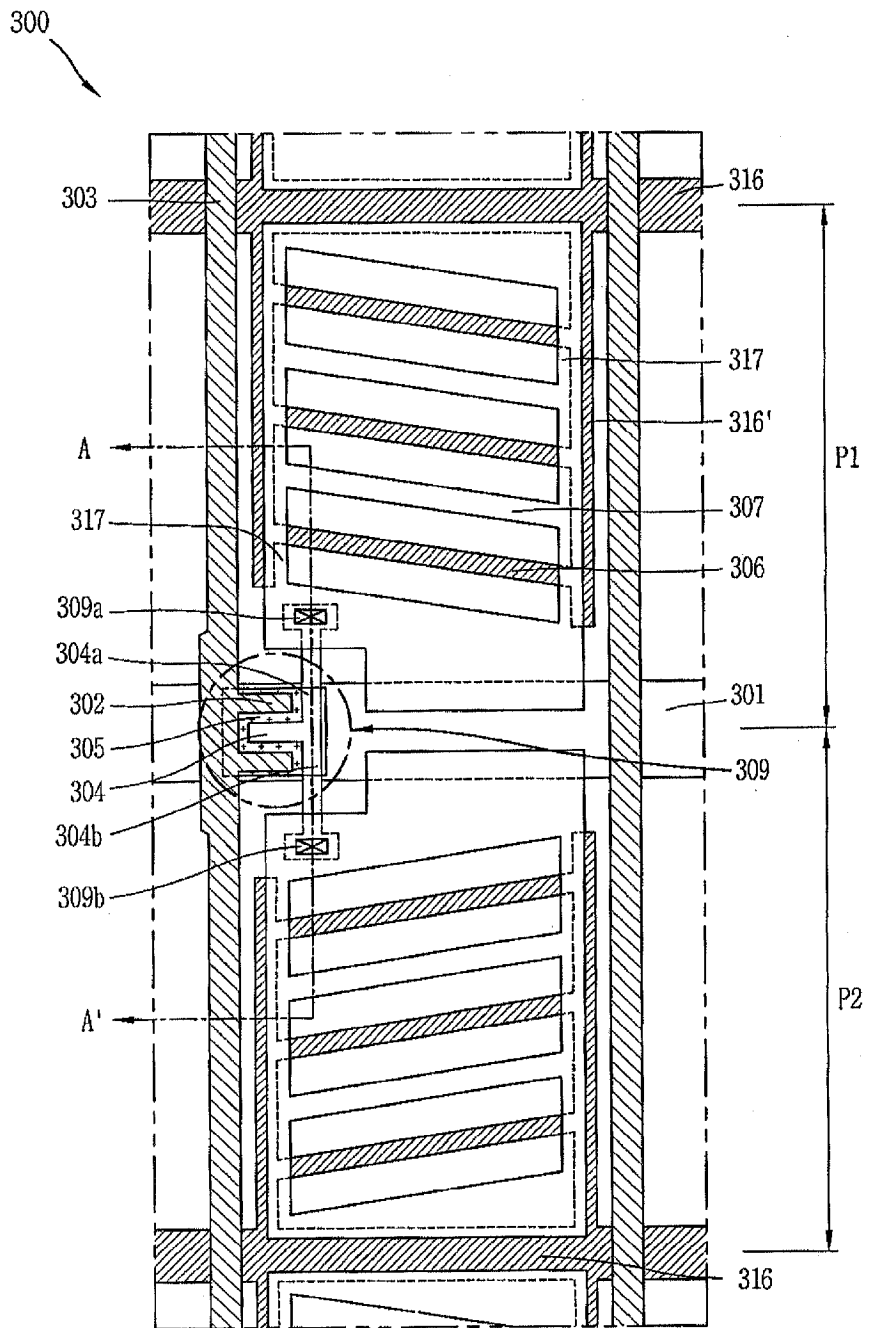


图 5

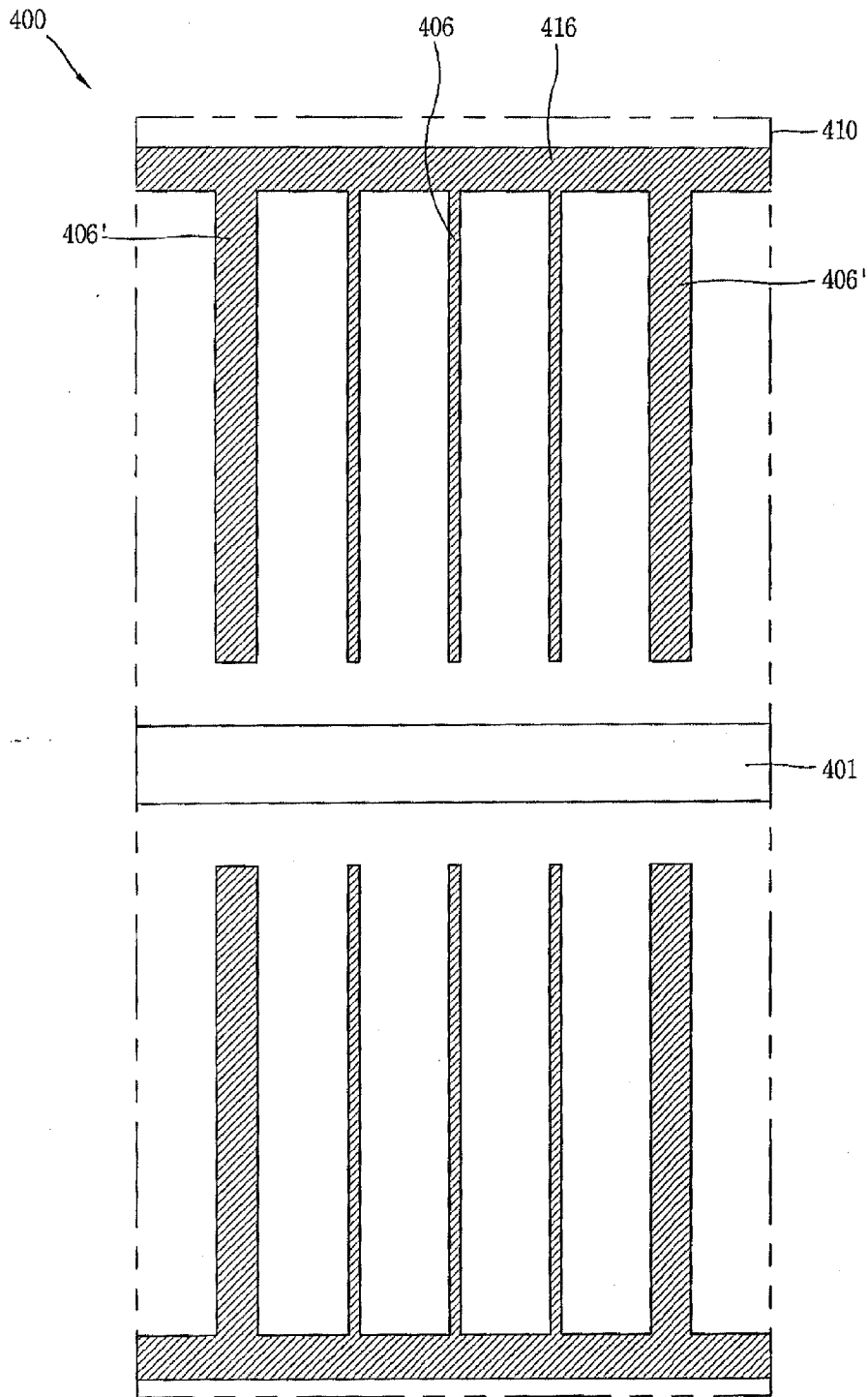


图 6A

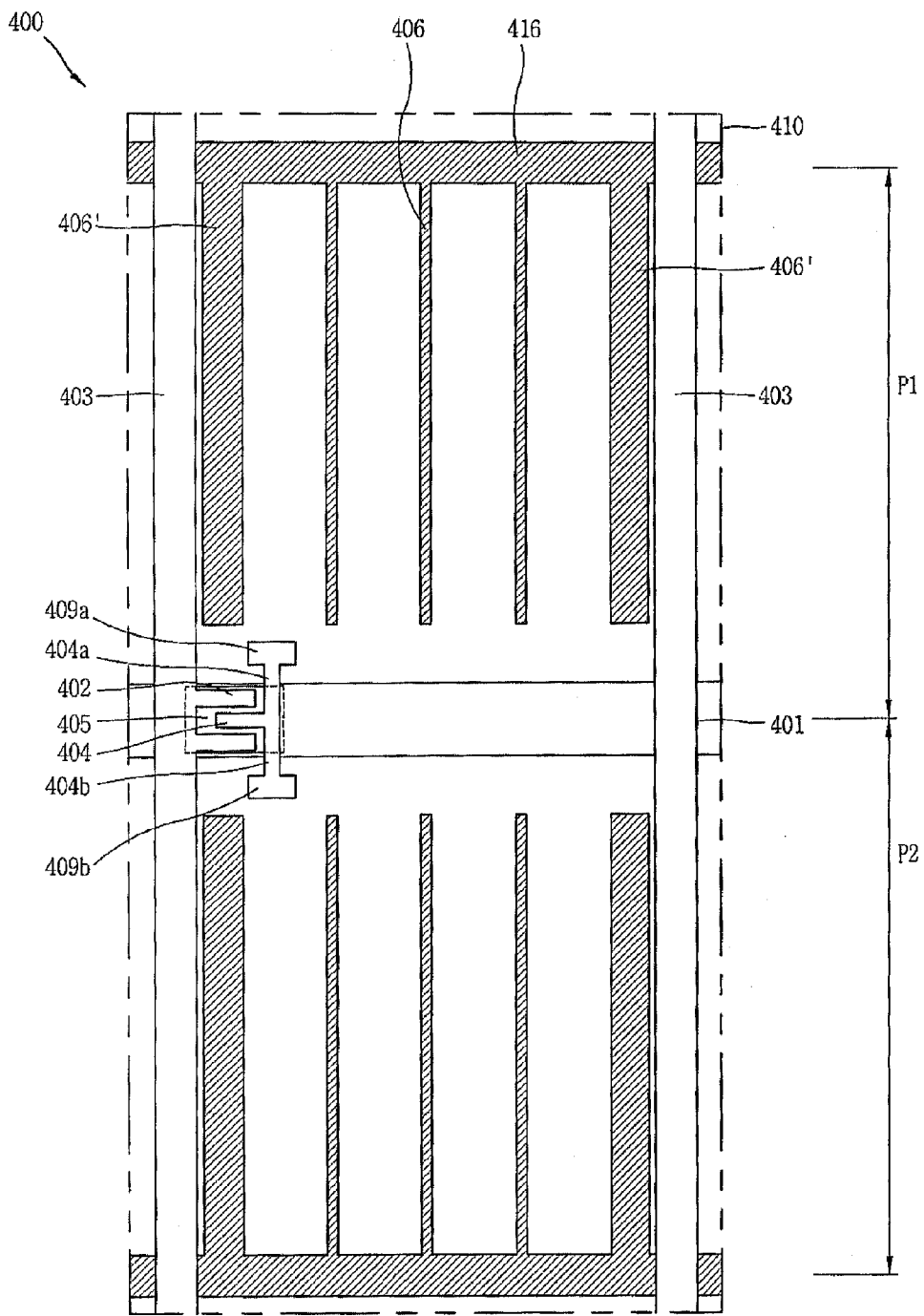


图 6B

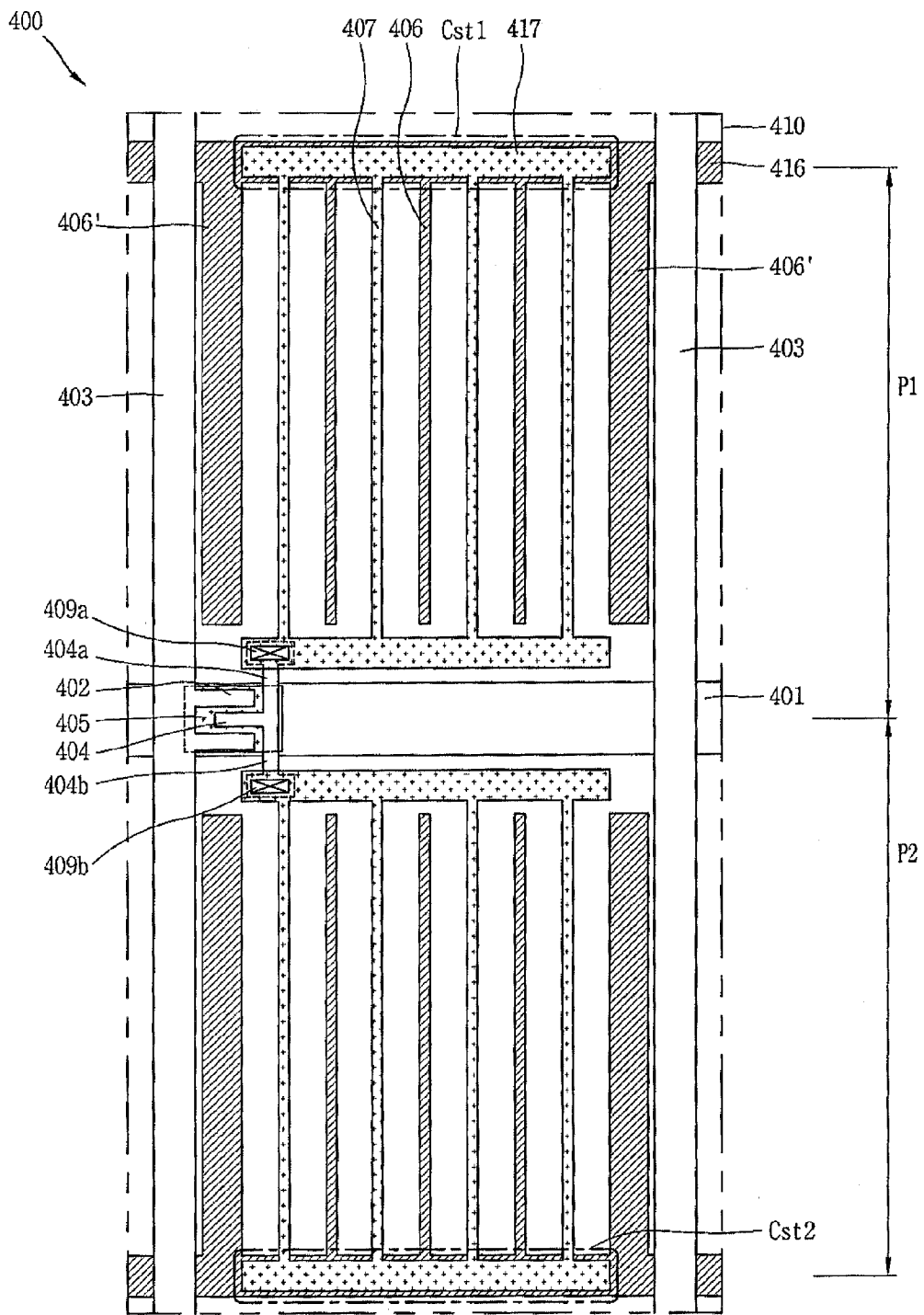


图 6C

专利名称(译)	液晶显示器件及其制造方法		
公开(公告)号	CN102436106A	公开(公告)日	2012-05-02
申请号	CN201110427458.1	申请日	2005-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	文洪万 白尚润		
发明人	文洪万 白尚润		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343 G02F1/1333		
CPC分类号	G02F1/136213 G02F2001/13606 G02F1/1368 G02F1/134363		
代理人(译)	李辉		
优先权	1020050051106 2005-06-14 KR		
其他公开文献	CN102436106B		
外部链接	Espacenet SIPO		

摘要(译)

液晶显示器件及其制造方法。液晶显示器件包括：第一基板和第二基板；形成在第一基板与第二基板之间的液晶层；在第一基板上限定为矩阵结构的多个像素区；多个选通线，在第一基板上沿第一方向延伸并将各像素区分为沿与第一方向基本垂直的第二方向彼此相邻的第一像素和第二像素；多个数据线，沿第二方向延伸并与选通线交叉以与选通线一起限定第一像素区和第二像素区；多个第一电极和第二电极，用于在第一像素区和第二像素区产生面内电场；以及开关装置，形成在选通线与数据线的交叉处并驱动第一和第二像素区，其中开关装置包括栅极、半导体层、及源极和漏极，漏极包括与第一像素区的第二电极相连的第一漏极和与第二像素区的第二电极相连的第二漏极。

