



(12) 发明专利申请

(10) 申请公布号 CN 102346342 A

(43) 申请公布日 2012. 02. 08

(21) 申请号 201010610388. 9

H01L 27/02 (2006. 01)

(22) 申请日 2010. 12. 16

(30) 优先权数据

10-2010-0075107 2010. 08. 03 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 李敏职

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1343 (2006. 01)

G02F 1/1335 (2006. 01)

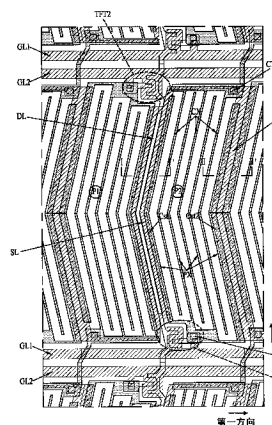
权利要求书 1 页 说明书 8 页 附图 5 页

(54) 发明名称

液晶显示器

(57) 摘要

一种液晶显示器包括：下基板；与下基板相对设置的上基板；以及液晶层；所述下基板包括：第一栅线和第二栅线，在第一方向上交替形成；数据线，在垂直于第一方向的第二方向上形成，与第一栅线和第二栅线交叉；公共线，在第二方向上与数据线交替形成；从公共线延伸出的遮蔽线，相邻于数据线的相对侧平行设置；第一晶体管，在第一栅线和数据线交叉的区域形成；第一像素电极，在第一栅线与数据线交叉所限定的第一像素的像素区域形成，与第一晶体管连接，且在第一像素的像素区域周围在第二方向上分别与公共线和遮蔽线至少部分重叠；及第一公共电极，在第一像素的像素区域与第一像素电极交替形成。



1. 一种液晶显示器,包括:

下基板;

上基板,与所述下基板相对设置;以及

液晶层,填充所述下基板与上基板之间限定的空间;

其中所述下基板包括:

第一栅线和第二栅线,在第一方向上交替形成,以使所述第一栅线和第二栅线彼此隔离;

数据线,在垂直于所述第一方向的第二方向上形成,以使该数据线与所述第一栅线和第二栅线交叉;

公共线,在第二方向上与该数据线交替形成;

从该公共线延伸出的遮蔽线,以使所述遮蔽线相邻于该数据线的相对侧平行设置;

第一晶体管,在所述第一栅线和数据线交叉的区域形成;

第一像素电极,在所述第一栅线与数据线间的交叉所限定的第一像素的像素区域形成,该第一像素电极与第一晶体管连接,并且该第一像素电极在第一像素的像素区域周围在第二方向上分别与公共线和遮蔽线至少部分重叠;及

第一公共电极,在该第一像素的像素区域与该第一像素电极交替形成,所述第一公共电极与该公共线连接。

2. 如权利要求1所述的液晶显示器,所述下基板还包括所述第二栅线与数据线间的交叉所限定的第二像素,并且

其中,在其间设置数据线的彼此相邻设置的所述第一像素和第二像素共同连接到该数据线。

3. 如权利要求1所述的液晶显示器,其中所述公共线和遮蔽线连接,以“”形状围绕各个像素区域,并以90度旋转的“”形状围绕每两个相邻的像素。

4. 如权利要求1所述的液晶显示器,其中所述下基板还包括:

第一存储电容器,形成在所述遮蔽线与第一像素电极在第二方向上重叠的区域;以及

第二存储电容器,形成在所述公共线与第一像素电极在第二方向上重叠的区域,

其中所述第一存储电容器和第二存储电容器之和限定了与各个像素相对应的总存储电容器。

5. 如权利要求4所述的液晶显示器,其中所有像素的总存储电容器具有相同的电容。

6. 如权利要求4所述的液晶显示器,其中所述上基板包括:

黑矩阵,设置在该上基板的背面,以覆盖所述公共线、遮蔽线和数据线,从而防止由于第一和第二存储电容器造成的孔径比的额外减小。

7. 如权利要求6所述的液晶显示器,其中所述公共线上方的黑矩阵形成为具有与所述数据线上方的黑矩阵相同的宽度。

液晶显示器

[0001] 本申请要求于 2010 年 8 月 3 日递交的韩国专利申请 10-2010-0075107 的权益, 据此通过参考的方式援引该专利申请, 如同在此完全阐明。

技术领域

[0002] 本发明涉及一种液晶显示器, 更特别地, 涉及一种具有数据减半 (DRD) 像素结构的液晶显示器, 其中孔径比的减小被最小化, 由此提高图像质量。

背景技术

[0003] 近年来, 已迅速开发了用于视觉上表示电信息信号的显示器。结果, 已开发了具有低功耗的各种类型的轻巧平板显示器, 并且这些平板显示器迅速代替了传统的阴极射线管 (CRT)。

[0004] 平板显示器的实例包括液晶显示器 (LCD)、有机发光显示器 (OLED)、电泳显示器或电子纸显示器 (EPD)、等离子体显示面板 (PDP)、场发射显示器 (FED)、电致发光显示器 (ELD) 和电湿润显示器 (EWD)。这些显示器通常需要平面显示面板以在其上显示图像。这种平面显示面板包括彼此连接的一对基板, 同时在该对基板之间设置固有发光材料或偏振材料层。LCD 是平板显示器的典型实例。LCD 使用电场调节液晶的透光率以显示图像。

[0005] 常规的液晶显示器包括: 彼此相对设置的下基板和上基板; 填充下基板与上基板之间限定的空间的液晶层; 在下基板的顶部的晶体管阵列, 用于限定与多个像素相对应的多个像素区域, 并且用于控制与各个像素区域相对应的液晶层的透光率; 在像素区域上交替形成的像素电极和公共电极; 在上基板的背面形成的黑矩阵, 用于防止像素区域周围漏光; 以及用于向晶体管阵列提供栅信号的栅驱动器集成电路 (在下文中称为“栅 D-IC”) 和用于向晶体管阵列提供数据信号的数据驱动器集成电路 (在下文中称为“数据 D-IC”)。晶体管阵列包括彼此交叉以限定各个像素区域的栅线和数据线以及在栅线和数据线交叉的区域设置的多个晶体管。所述晶体管分别连接到像素电极。

[0006] 在具有上述结构的液晶显示器中, 响应栅信号选择性地导通与各个像素对应的晶体管, 并且将对应于数据信号的像素电压提供至与导通的晶体管连接的像素电极, 以在像素电极与公共电极之间产生预定的电场。液晶盒的方向根据产生的电场而变化, 进而调节各个像素的透光率, 即亮度, 由此液晶显示器显示图像。

[0007] 同时, 栅 D-IC 产生栅信号以顺序导通晶体管。可以使用相对简单的电路实现栅 D-IC。另一方面, 与数据线连接的数据 D-IC 必须产生与各个像素对应的数据信号。为此, 使用比栅 D-IC 更复杂的电路实现数据 D-IC。已经提出一种具有数据减半 (DRD) 像素结构的液晶显示器, 其中两个相邻的像素共享设置于它们之间的数据线, 所以, 比栅 D-IC 更贵的数据 D-IC 的数量减少一半, 由此减少制造成本。

[0008] 图 1 是具有 DRD 像素结构的常规液晶显示器的等效电路图。图 2A 是示出具有 DRD 像素结构的传统液晶显示器的平面图, 图 2B 是示出图 2A 中所示的液晶显示器的光放电表面的图像。

[0009] 如图 1 中所示,在两个相邻列中设置的像素 P1 和 P2 共同连接到设置于两个相邻列之间的数据线 DL。共同连接到数据线 DL 的第一像素 P1 与第一栅线 GL1 连接,共同连接到数据线 DL 的第二像素 P2 与第二栅线 GL2 连接。

[0010] 具体来说,如图 2A 中所示,具有 DRD 像素结构的传统液晶显示器包括:在水平方向上交替设置的第一栅线 GL1 和第二栅线 GL2;在垂直方向上交替设置的数据线 DL 和公共线 CL;在第一栅线 GL1 与数据线 DL 交叉的区域设置的第一像素 P1 的晶体管 TFT1;在第二栅线 GL2 和数据线 DL 交叉的区域设置的第二像素 P2 的晶体管 TFT2;在由第一栅线 GL1 或第二栅线 GL2 与数据线 DL 限定的各个像素区域中交替形成的像素电极 PX 和公共电极 CX;从公共线 CL 延伸出的遮蔽线 SL,遮蔽线 SL 平行地设置在数据线 DL 的相对侧;以及在像素区域中通过像素电极 PX 的水平区域与从公共线 CL 延伸出的下电极之间的至少部分重叠而形成的存储电容器 Cst。在第一像素 P1 或第二像素 P2 中,像素电极 PX 经由像素电极接触孔 CTpx 与第一晶体管 TFT1 或第二晶体管 TFT2 连接,公共电极 CX 经由公共电极接触孔 CTcx 与公共线 CL 连接。存储电容器 Cst 并联连接在公共电极 CX 与像素电极 PX 之间,从而即使是在晶体管 TFT 截止之后,仍在一段预定的时间内保持公共电极 CX 与像素电极 PX 之间的电压差。遮蔽线 SL 防止由于被提供有数据信号的数据线 DL 的电势导致液晶盒发生故障。

[0011] 但是,在现有技术中,存储电容器 Cst 部分占用像素区域,结果孔径比与存储电容器 Cst 所占用的像素区域的尺寸成比例地减小。

[0012] 由于数据线 DL 和遮蔽线 SL 彼此相邻,因此在被提供有数据信号的数据线 DL 与被提供有公共电压的遮蔽线 SL 之间可产生预定的电场。在像素区域周围设置的液晶盒的方向由于数据线 DL 与遮蔽线 SL 之间的电场而改变,由此发生漏光。为了防止由于数据线 DL 与遮蔽线 SL 之间的电场导致的像素区域周围的漏光,在数据线 DL 上方的黑矩阵可以形成具有足以覆盖数据线 DL 和遮蔽线 SL 的宽度(在下文中,称为“第一宽度”)。另一方面,与数据线 DL 交替设置的公共线并不连同其他相邻元件产生电场,结果,不考虑像素区域周围的漏光,在公共线 CL 上方的黑矩阵可以形成具有与公共线 CL 相同的小宽度(在下文中,称为“第二宽度”)。

[0013] 然而,如果第一宽度与第二宽度之差等于或者大于临界值,则如图 2B 中所示,在数据线上方的黑矩阵 BM(DL) 比在公共线上方的黑矩阵 BM(CL) 更可见。这种可见性问题破坏了其间设置有相应公共线 CL 的相邻像素之间的清晰区别,结果降低了图像质量。

[0014] 因此,为了防止由于可见性问题导致的图像质量降低,在公共线 CL 上方的黑矩阵必须形成为具有与第一宽度相同的宽度。但是,如果公共线 CL 上方的黑矩阵的宽度增加,则孔径比(光放电区域与显示区域的面积比)不必要地被减小。

发明内容

[0015] 因此,本发明涉及一种液晶显示器,其基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题。

[0016] 本发明的目的是提供一种具有数据减半(DRD)像素结构的液晶显示器,其中孔径比的减小被最小化,由此提高图像质量。

[0017] 本发明的另一目的是防止由于数据线上方的黑矩阵比公共线上方的黑矩阵更可见而造成的可见性问题。

[0018] 本发明的其它优点、目的和特征一部分将在以下的说明中阐明,并且一部分对于本领域普通技术人员在研究下文时变得显而易见,或者可以从本发明的实施中了解。本发明的目的和其它优点可以通过书面说明书和权利要求书以及附图中特别指出的结构实现和获得。

[0019] 为了实现这些目的和其它的优点,根据本发明的意图,如这里具体化和广泛描述的,一种液晶显示器,包括:下基板;上基板,与所述下基板相对设置;以及液晶层,填充所述下基板与上基板之间限定的空间;其中所述下基板包括:第一栅线和第二栅线,在第一方向上交替形成,以使所述第一栅线和第二栅线彼此隔离;数据线,在垂直于所述第一方向的第二方向上形成,以使该数据线与所述第一栅线和第二栅线交叉;公共线,在第二方向上与该数据线交替形成;从该公共线延伸出的遮蔽线,以使所述遮蔽线相邻于该数据线的相对侧平行设置;第一晶体管,在所述第一栅线和数据线交叉的区域形成;第一像素电极,在所述第一栅线与数据线间的交叉所限定的第一像素的像素区域形成,该第一像素电极与第一晶体管连接,并且该第一像素电极在第一像素的像素区域周围在第二方向上分别与公共线和遮蔽线至少部分重叠;以及第一公共电极,在该第一像素的像素区域与该第一像素电极交替形成,所述第一公共电极与该公共线连接。

[0020] 应当理解,本发明前面的概括性描述和下面的详细描述都是例示性的和解释性的,意在对本发明提供进一步的解释。

附图说明

[0021] 给本发明提供进一步理解并结合在本申请中组成本申请一部分的附图图解了本发明的实施例,并与说明书一起用于解释本发明的原理。在附图中:

[0022] 图 1 是具有数据减半 (DRD) 像素结构的常规液晶显示器的等效电路图;

[0023] 图 2A 是示出具有 DRD 像素结构的传统液晶显示器的平面图;

[0024] 图 2B 是示出图 2A 中所示的液晶显示器的光放电表面的图像;

[0025] 图 3A 是示出根据本发明实施例的液晶显示器的平面图;

[0026] 图 3B 是沿着图 3A 的线 I-I' 和线 II-II' 的截面图;

[0027] 图 4A 是示出在掩模向一侧移动的情况下图 3B 中所示液晶显示器的存储电容器的变化的截面图;以及

[0028] 图 4B 是示出在掩模向另一侧移动的情况下图 3B 中所示液晶显示器的存储电容器的变化的截面图。

具体实施方式

[0029] 现在详细描述本发明的优选实施例,这些实施例的一些例子在附图中示出。在任何可能的地方,在整个附图中将使用相同的附图标记指代相同或相似的部件。

[0030] 图 3A 是示出根据本发明实施例的液晶显示器的平面图,图 3B 是沿着图 3A 的线 I-I' 和线 II-II' 的截面图。图 4A 是示出在掩模向一侧移动的情况下图 3B 中所示液晶显示器的存储电容器的变化的截面图,图 4B 是示出在掩模向另一侧移动的情况下图 3B 中所示液晶显示器的存储电容器的变化的截面图。

[0031] 如图 3A 中所示,根据本发明实施例的液晶显示器包括:在第一方向(图 3A 中的水

平方向)上交替形成的第一栅线 GL1 和第二栅线 GL2,以使所述第一栅线 GL1 与第二栅线 GL2 彼此隔离;在垂直于第一方向的第二方向(图 3A 中的垂直方向)上形成的数据线 DL,以使所述数据线 DL 与第一栅线 GL1 和第二栅线 GL2 交叉;在第二方向上与数据线 DL 交替形成的公共线 CL;从公共线 CL 延伸出的遮蔽线 SL,以使所述遮蔽线 SL 相邻于数据线 DL 的相对侧平行设置;在第一栅线 GL1 和数据线 DL 交叉的区域形成的第一晶体管 TFT1;在通过第一栅线 GL1 与数据线 DL 之间的交叉限定的第一像素 P1 的像素区域中形成的第一像素电极 PX,所述第一像素电极 PX 与第一晶体管 TFT1 连接,并且第一像素电极 PX 在第二方向上与在第一像素 P1 的像素区域周围的公共线 CL 和遮蔽线 SL 至少部分重叠;在第一像素 P1 的像素区域中与第一像素电极 PX 交替形成的第一公共电极 CX,所述第一公共电极 CX 与公共线 CL 连接;在遮蔽线 SL 与第一像素电极 PX 重叠的区域形成的第一存储电容器 Cst1;在公共线 CL 与第一像素电极 PX 重叠的区域形成的第二存储电容器 Cst2;在第二栅线 GL2 与数据线 DL 交叉的区域形成的第二晶体管 TFT2;在通过第二栅线 GL2 与数据线 DL 之间的交叉限定的第二像素 P2 的像素区域中形成的第二像素电极 PX,所述第二像素电极 PX 与第二晶体管 TFT2 连接,并且第二像素电极 PX 在第二方向上与在第二像素 P2 的像素区域周围的公共线 CL 和遮蔽线 SL 至少部分重叠;在第二像素 P2 的像素区域中与第二像素电极 PX 交替形成的第二公共电极 CX,所述第二公共电极 CX 与公共线 CL 连接;在遮蔽线 SL 与第二像素电极 PX 重叠的区域形成的第三存储电容器(未示出);以及在公共线 CL 与第二像素电极 PX 重叠的区域形成的第四存储电容器(未示出)。

[0032] 如图 3B 中所示,液晶显示器包括下基板 110、与下基板 110 相对设置的上基板 120、以及填充下基板 110 与上基板 120 之间限定的空间的液晶层 130。

[0033] 具体地,下基板 110 包括:第一支撑基板 111;在第一支撑基板 111 的顶部形成的第一栅线 GL1、第二栅线 GL2、公共线 CL 和遮蔽线 SL,以使第一栅线 GL1、第二栅线 GL2、公共线 CL 和遮蔽线 SL 设置在同一层;在包括第一栅线 GL1、第二栅线 GL2、公共线 CL 和遮蔽线 SL 的第一支撑基板 111 的整个顶部上方形成的第一介电层 112;在第一介电层 112 的顶部形成的数据线 DL 和第一晶体管 TFT1 及第二晶体管 TFT2;在包括数据线 DL 和第一晶体管 TFT1 及第二晶体管 TFT2 的第一介电层 112 的整个顶部上方形成的第二介电层 113;以及在第二介电层 113 上形成的第一和第二像素电极 PX 以及第一和第二公共电极 CX。第一和第二像素电极 PX 以及第一和第二公共电极 CX 由透明导电材料制成,所述透明导电材料可以是例如 ITO 或 ZnO 的金属氧化物或掺杂的金属氧化物。

[0034] 上基板 120 包括第二支撑基板和设置在第二支撑基板背面的黑矩阵 BM,所述黑矩阵覆盖第一栅线 GL1、第二栅线 GL2、公共线 CL、遮蔽线 SL、数据线 DL、第一晶体管 TFT1 和第二晶体管 TFT2,从而防止像素区域周围漏光。

[0035] 具有上述构造的液晶显示器具有数据减半(DRD)像素结构,其中两个相邻的像素共享设置于它们之间的数据线。像素被分成与第一栅线 GL1 连接的第一像素 P1 和与第二栅线 GL2 连接的第二像素 P2。在其间设置有数据线 DL 的彼此相邻设置的第一像素 P1 和第二像素 P2 共同连接到数据线 DL。也就是说,设置有像素 P1 和 P2 的行的数量与栅线 GL 的数量之比为 1 : 2,而设置有像素 P1 和 P2 的列的数量与数据线 DL 的数量之比为 2 : 1。因此,在本实施例中,具有 DRD 像素结构的液晶显示器的栅驱动器集成电路的数量是不具有 DRD 像素结构的传统液晶显示器的两倍,而数据驱动器集成电路的数量是传统液晶显示

器的一半。由此,能够减少昂贵的数据驱动器集成电路的数量,因此减少制造成本。

[0036] 如图 3A 中所示,第一像素 P1 和第二像素 P2 可以在第一方向上交替设置。或者,尽管未示出,第一像素 P1 和第二像素 P2 可以在第二方向上或者在第一方向以及第二方向上交替设置。

[0037] 如图 3A 中所示,在由第一栅线 GL1 和第二栅线 GL2 构成的一对与由第一栅线 GL1 和第二栅线 GL2 构成的另一对之间的距离被定义为像素区域的第二方向宽度。在本实施例中,为了方便描述,栅线被分成与第一像素 P1 连接的第一栅线 GL1 以及与第二像素 P2 连接的第二栅线 GL2。但是,栅驱动器集成电路可以不分组地向第一栅线 GL1 和第二栅线 GL2 顺序提供栅信号,或者分组地向第一栅线 GL1 和第二栅线 GL2 顺序提供栅信号。

[0038] 数据线 DL 由设置在各个数据线 DL 相对侧的第一像素 P1 和第二像素 P2 共享。第一栅线 GL1 与数据线 DL 交叉以限定第一像素 P1 的像素区域,第二栅线 GL2 与数据线 DL 交叉以限定第二像素 P2 的像素区域。

[0039] 公共线 CL 在第二方向上与数据线 DL 交替设置。数据线 DL 与公共线 CL 之间的距离被定义为像素区域的第一方向宽度。遮蔽线 SL 从公共线 CL 延伸出来,以使遮蔽线 SL 平行设置在数据线 DL 的相对侧。如图 3A 中所示,公共线 CL 和遮蔽线 SL 连接,以“”形状围绕各个像素区域,并以 90 度旋转的“”形状围绕每两个相邻的像素 P1 和 P2。

[0040] 另外,如图 3B 中所示,遮蔽线 SL 平行设置在数据线的相对侧,以最小化由于被提供有数据信号的数据线 DL 的电势导致的液晶盒的故障。

[0041] 尽管在图 3A 中未详细示出,第一晶体管 TFT1 或第二晶体管 TFT2 的每一个包括:从第一栅线 GL1 或第二栅线 GL2 的每一个分叉出的栅极;在第一介电层 112 上形成的半导体层,以使所述半导体层部分重叠栅极;在该半导体层上形成的从数据线 DL 分叉出的源极,以使所述源极重叠栅极的一侧;以及在该半导体层上形成的漏极,以使该漏极重叠栅极的另一侧。

[0042] 如图 3B 中所示,公共线 CL 和公共电极 CX 形成在不同的层,以使公共线 CL 和公共电极 CX 被第一介电层 112 和第二介电层 113 隔离。如图 3A 中所示,公共线 CL 和公共电极 CX 经由公共电极接触孔 CTcx 彼此连接,该公共电极接触孔 CTcx 对应于公共线 CL 的部分区域形成在第一介电层 112 和第二介电层 113 中。以相同的方式,第一晶体管 TFT1、第二晶体管 TFT2 的漏极与像素电极 PX 形成在不同的层,以使第一晶体管 TFT1、第二晶体管 TFT2 的漏极和像素电极 PX 被第二介电层 113 隔离。该像素电极 PX 经由像素电极接触孔 CTpx 连接到第一晶体管 TFT1、第二晶体管 TFT2 的漏极,该像素电极接触孔 CTpx 对应于第一晶体管 TFT1、第二晶体管 TFT2 的漏极的部分区域形成在第二介电层 113 中。

[0043] 在第二方向上形成第一和第二像素电极 PX 以及第一和第二公共电极 CX。此外,第一和第二像素电极 PX 的一部分设置在像素区域的周围,以使第一和第二像素电极 PX 比第一和第二公共电极 CX 更接近像素区域的边界。结果第一和第二像素电极 PX 在第二方向上与遮蔽线 SL 和公共线 CL 至少部分重叠。

[0044] 也就是说,如图 3B 中所示,与第一像素 P1 的像素区域的第二方向上的左边界相邻设置的第一像素电极 PX 的一部分与相应的遮蔽线 SL 至少部分重叠,在重叠的部分之间设置有第一介电层 112 和第二介电层 113。结果,第一存储电容器 Cst1 形成在第一像素电极 PX 与遮蔽线 SL 在第二方向上重叠的区域。第一存储电容器 Cst1 的电容与第一像素电极

PX 和遮蔽线 SL 重叠的区域的面积成比例。

[0045] 此外,与第一像素 P1 的像素区域的第二方向上的右边界相邻设置的第一像素电极 PX 的一部分与相应的公共线 CL 至少部分重叠,在重叠的部分之间设置有第一介电层 112 和第二介电层 113。结果,第二存储电容器 Cst2 形成在第一像素电极 PX 与公共线 CL 在第二方向上重叠的区域。第二存储电容器 Cst2 的电容与第一像素电极 PX 和公共线 CL 重叠的区域的面积成比例。

[0046] 第一存储电容器 Cst1 和第二存储电容器 Cst2 限定了对应于第一像素 P 1 的总存储电容器。与第一像素 P1 相对应的总存储电容器在第一晶体管 TFT1 截止之后将像素电极 PX 与公共电极 CX 之间的电压差保持一段预定时间,由此稳定地获得第一像素 P1 的亮度。

[0047] 以相同的方式,与第二像素 P2 的像素区域的第二方向上的左边界相邻设置的第二像素电极 PX 的一部分与相应的公共线 CL 至少部分重叠。结果,在第二方向上形成第三存储电容器。并且,与第二像素 P2 的像素区域的第二方向上的右边界相邻设置的第二像素电极 PX 的一部分与相应的遮蔽线 SL 至少部分重叠。结果,在第二方向上形成第四存储电容器。第三存储电容器和第四存储电容器限定了对应于第二像素 P2 的总存储电容器。与第二像素 P2 相对应的总存储电容器的电容与第二像素电极 PX 和公共线 CL 重叠的区域的面积以及第二像素电极 PX 和遮蔽线 SL 重叠的区域的面积之和成比例。

[0048] 如果第一像素 P1 的总存储电容器与第二像素 P2 的总存储电容器具有不同的电容,则每个像素的亮度根据总存储电容器的电容维持一段不同时间量,结果图像质量降低。为了防止图像质量降低,必须向所有像素,特别是相邻像素提供具有相同电容的像素的总存储电容。

[0049] 如前所述,在第二介电层 113 上使用透明导电材料形成第一和第二像素电极 PX 以及第一和第二公共电极 CX。也就是说,通过在第二介电层 113 上沉积透明导电材料,并且使用掩模通过曝光对沉积的透明导电材料进行构图,从而形成第一和第二像素电极 PX 以及第一和第二公共电极 CX。当正确对准掩模时,如图 3B 中所示,在第二方向上形成在像素区域的第二方向相对边界的存储电容器的电容如所设计般产生。

[0050] 在本实施例中,与每个像素相对应的总存储电容器被限定为在像素区域的第二方向相对边界形成的存储电容器 Cst1 和 Cst2 之和。因此,即使用于暴露透明导电材料的掩模在第一方向上偏向一侧,即发生对准误差,但是对应于各个像素的存储电容器的电容可以保持一致。

[0051] 也就是说,从图 3B 和图 4A 的对比可见,当用于暴露透明导电材料的掩模在第一方向上偏向一侧,即发生对准误差时,第一像素电极 PX 与遮蔽线 SL 重叠的区域的面积由于掩模的对准误差而减小,结果第一存储电容器 Cst1 的电容减小,而第一像素电极 PX 与公共线 CL 重叠的区域的面积由于掩模的对准误差而增大,结果第二存储电容器 Cst2 的电容增大。因此,第一存储电容器 Cst1 与第二存储电容器 Cst2 的电容总数保持不变。

[0052] 以相同的方式,从图 3B 和图 4B 的对比可见,当用于暴露透明导电材料的掩模在第一方向上偏向另一侧,即发生对准误差时,第一像素电极 PX 与遮蔽线 SL 重叠的区域的面积由于掩模的对准误差而增大,结果第一存储电容器 Cst1 的电容增大,而第一像素电极 PX 与公共线 CL 重叠的区域的面积由于掩模的对准误差而减小,结果第二存储电容器 Cst2 的电容减小。也就是说,由于掩模的对准误差,第一存储电容器 Cst1 的电容增大,而第二存储电

容器 Cst2 的电容减小。因此,第一存储电容器 Cst1 与第二存储电容器 Cst2 的电容总数保持不变。

[0053] 因此,在本实施例中,被限定为第一存储电容器 Cst1 和第二存储电容器 Cst2 的电容总数的与第一像素 P1 相对应的存储电容器的电容保持不变,而与掩模的对准误差无关。因此,防止了各个像素由于掩模的对准误差而具有电容不同的存储电容器,由此防止图像质量降低。

[0054] 另一方面,如图 3B 中所示,在本实施例中,在数据线 DL 上方的黑矩阵 BM 成为具有大到足以覆盖所有数据线 DL 和遮蔽线 SL 的宽度,从而防止由于电场导致的数据线 DL 和遮蔽线 SL 之间的漏光。使用与数据线 DL 相邻设置的遮蔽线 SL 的一部分作为下电极形成第一存储电容器 Cst1。也就是说,使用在像素区域周围的被数据线 DL 上方的黑矩阵 BM 覆盖的区域形成第一存储电容器 Cst1,由此防止由于第一存储电容器 Cst1 造成的孔径比的额外减小。

[0055] 在具有 DRD 像素结构的液晶显示器中,在公共线 CL 上方的黑矩阵 BM 成为具有与数据线 DL 上方的黑矩阵 BM 相同的宽度,从而防止由于数据线上方的黑矩阵比公共线上方的黑矩阵更可见而造成的可见性问题。在本实施例中,使用公共线 DL 的一部分作为下电极形成第二存储电容器 Cst2。因此,利用在像素区域周围的被公共线 CL 上方的黑矩阵 BM 覆盖的区域,由此防止由于第二存储电容器 Cst2 导致的孔径比的额外减小。

[0056] 如上所述,在像素区域周围形成第一存储电容器 Cst1 和第二存储电容器 Cst2。在这种情况下,本实施例的液晶显示器的孔径比高出图 2A 中所示的传统液晶显示器的孔径比大约 10%。

[0057] 在本实施例的液晶显示器中,其间设置有数据线 DL 的彼此相邻的像素共享它们之间的数据线 DL。因此,能够减少与各个数据线 DL 连接的数据驱动器集成电路的数量,由此减少制造成本。

[0058] 此外,在本实施例的液晶显示器中,部分的像素电极 PX 在像素区域周围形成,以使像素电极 PX 与像素区域的边界相邻,因此像素电极 PX 与用于防止由于数据线 DL 的电势造成的故障的遮蔽线 SL 和公共线 CL 至少部分重叠。因此,第一存储电容器 Cst1 和第二存储电容器 Cst2 分别形成在像素区域 PX 与遮蔽线 SL 重叠的区域以及像素电极 PX 与公共线 CL 重叠的区域。也就是说,与各个像素相对应的总存储电容器被限定为在像素区域的相对侧的像素区域周围形成的第一存储电容器 Cst1 和第二存储电容器 Cst2 之和。对应于各个像素的存储电容器的电容保持不变,而与掩模的对准误差无关,由此防止由于对应于各个像素的存储电容器之间的电容差造成的图像质量降低。

[0059] 此外,如上所述,在数据线 DL 上方的黑矩阵 BM 成为具有大到足以覆盖所有数据线 DL 和遮蔽线 SL 的宽度,从而防止数据线 DL 和遮蔽线 SL 之间漏光,并且在公共线 CL 上方的黑矩阵 BM 成为具有与在数据线 DL 上方的黑矩阵 BM 相同的宽度,从而防止数据线 DL 上方的黑矩阵比公共线 CL 上方的黑矩阵更可见的可见性问题。在这种情况下,在由数据线 DL 上方的黑矩阵 BM 和公共线 CL 上方的黑矩阵覆盖的像素区域周围形成存储电容器 Cst1 和 Cst2。也就是说,存储电容器 Cst1 和 Cst2 不属于像素区域的一部分,而属于像素区域周围的区域。因此,由于存储电容器造成的孔径比的减小被最小化,由此提高图像质量。

[0060] 从上述描述明显可见,根据本发明实施例的液晶显示器包括在像素区域周围形成

的像素电极,以使像素电极与像素区域边界相邻,所述像素电极与用于防止由于数据线的电势造成的故障的遮蔽线和公共线至少部分重叠,所述液晶显示器还包括在遮蔽线与像素电极重叠的区域和在公共线与像素电极重叠的区域形成的存储电容器。由于存储电容器形成在各个像素区域的相对侧,所以即使在像素电极形成期间发生掩模对准误差,电容也保持不变。因此,能够防止对应于各个像素的存储电容器之间的电容差造成图像质量降低。

[0061] 此外,存储电容器不形成在像素区域中,而形成在像素区域周围的被数据线上方的黑矩阵覆盖的区域以及像素区域周围的被公共线上方的黑矩阵覆盖的区域,公共线上方的黑矩阵必须形成为具有与数据线上方的黑矩阵相同的宽度,以解决可见性问题。因此,由于存储电容器造成的孔径比减小被最小化,由此提高图像质量。

[0062] 在不脱离本发明的精神或范围的情况下,在本发明中可进行各种修改和变化,这对于本领域技术人员来说是显而易见的。因而,本发明意在覆盖发明的落入所附权利要求及其等同物范围内的修改和变化。

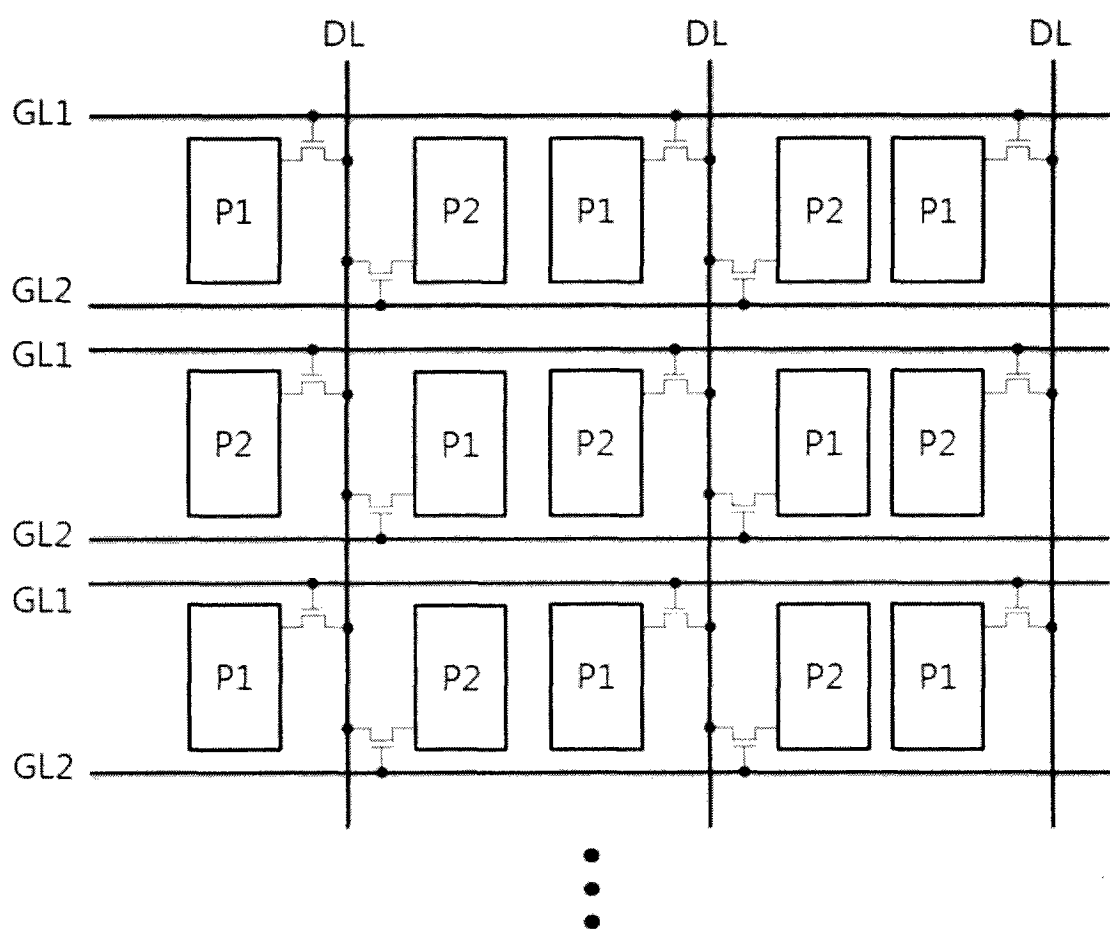


图 1

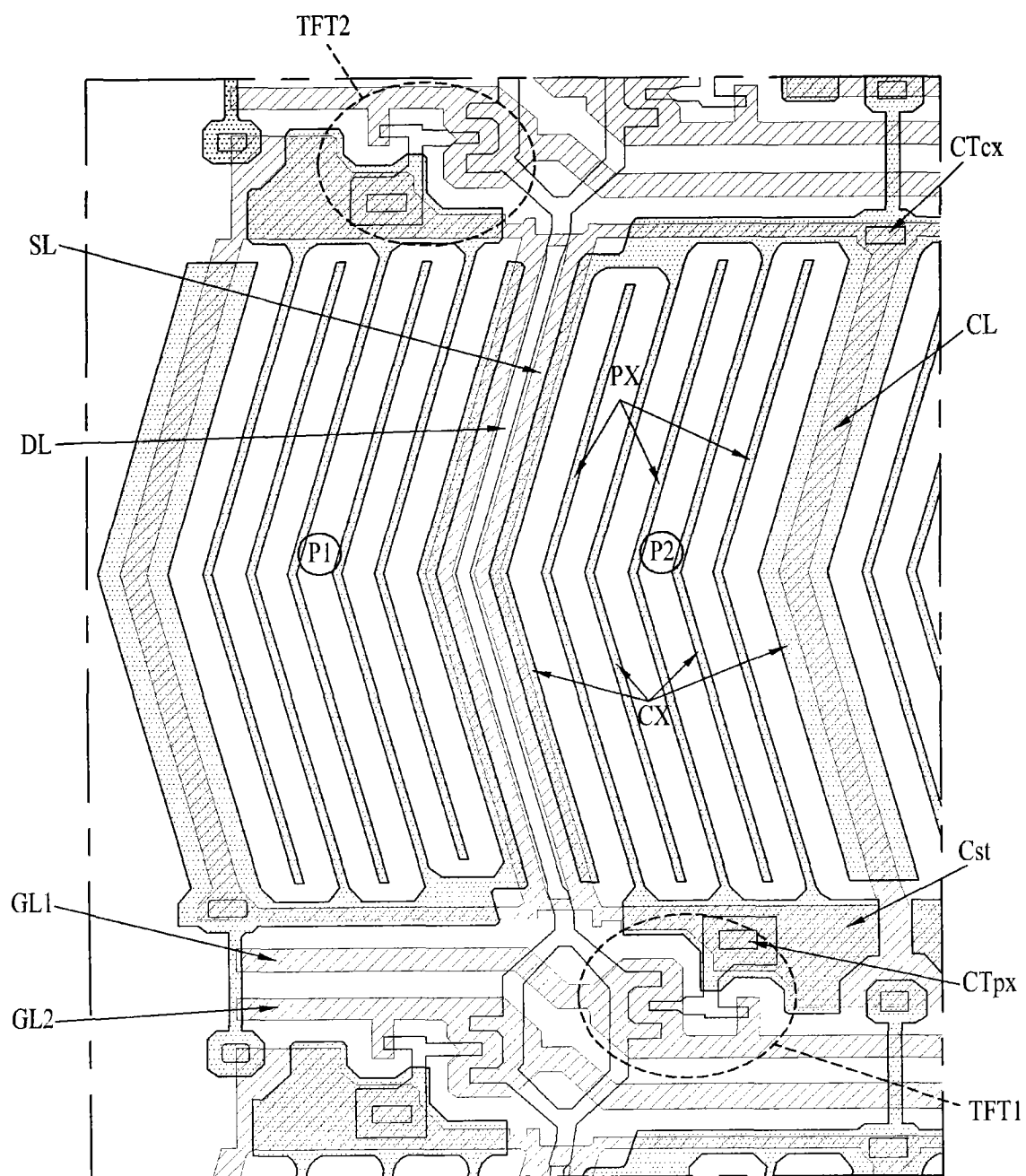


图 2A

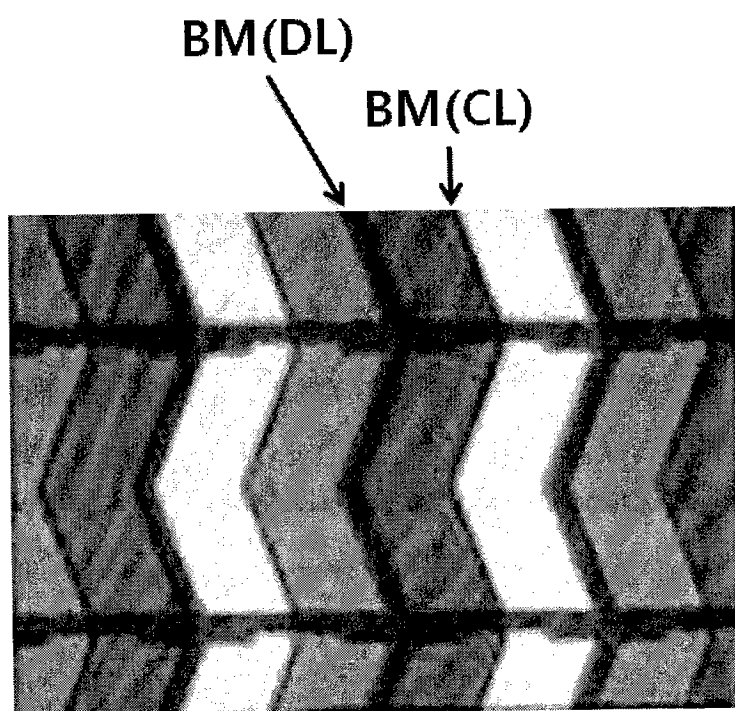


图 2B

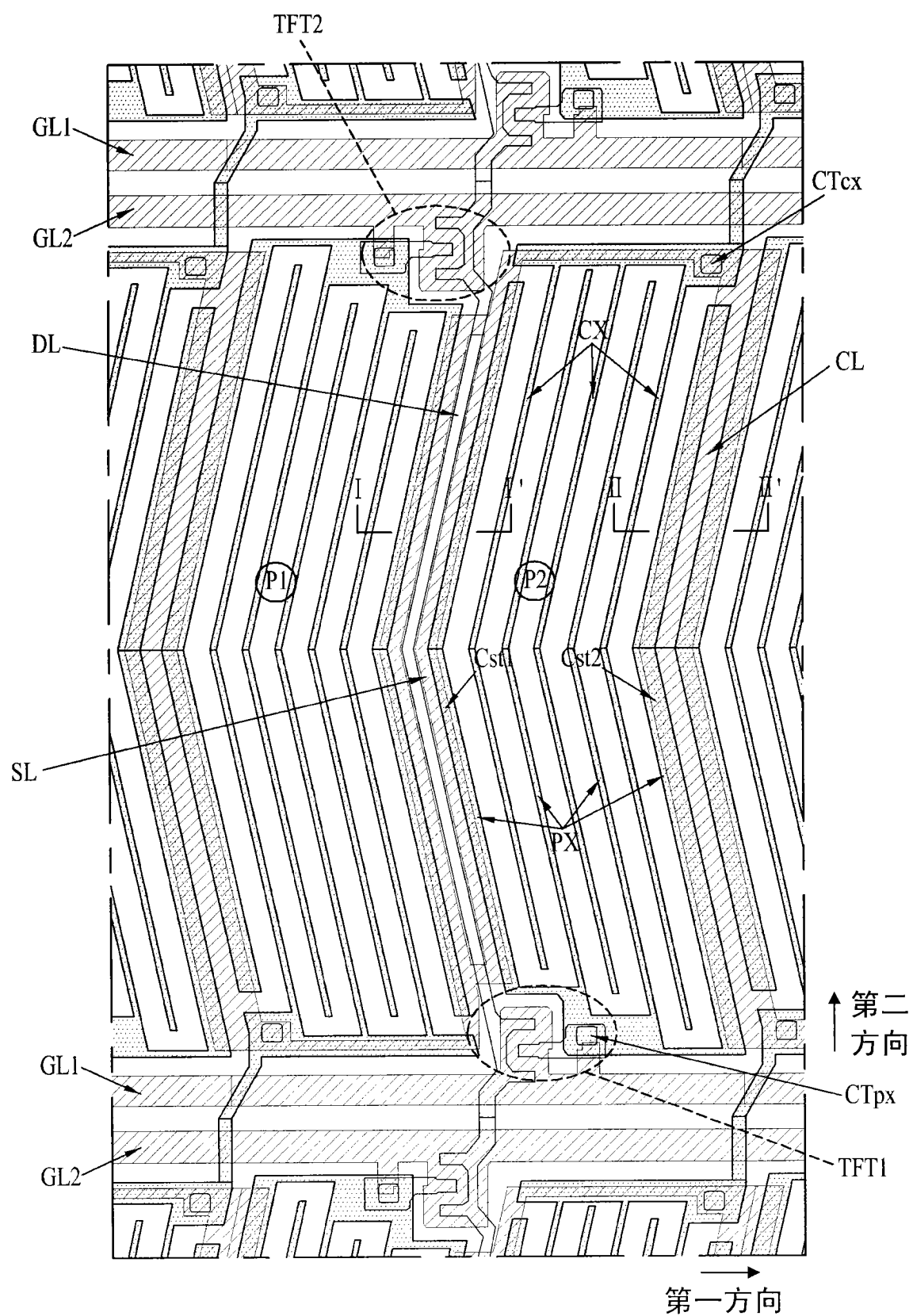


图 3A

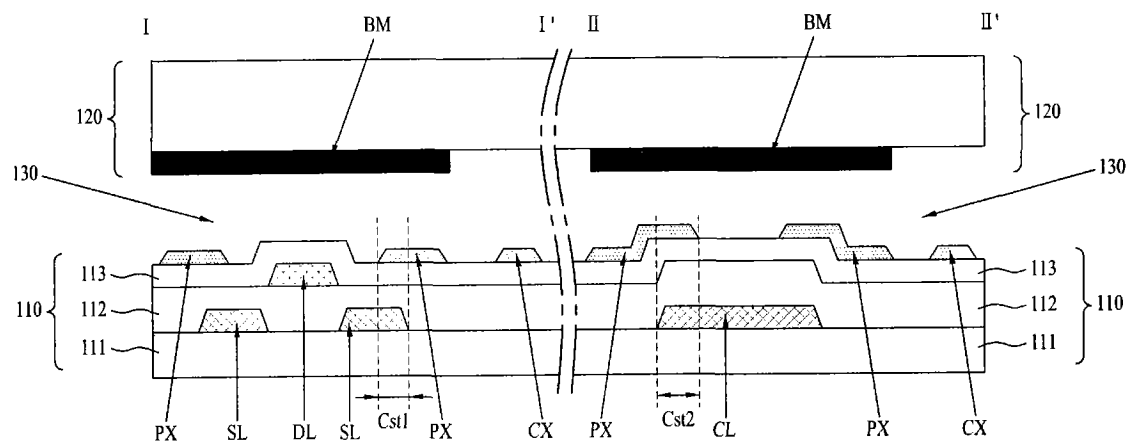


图 3B

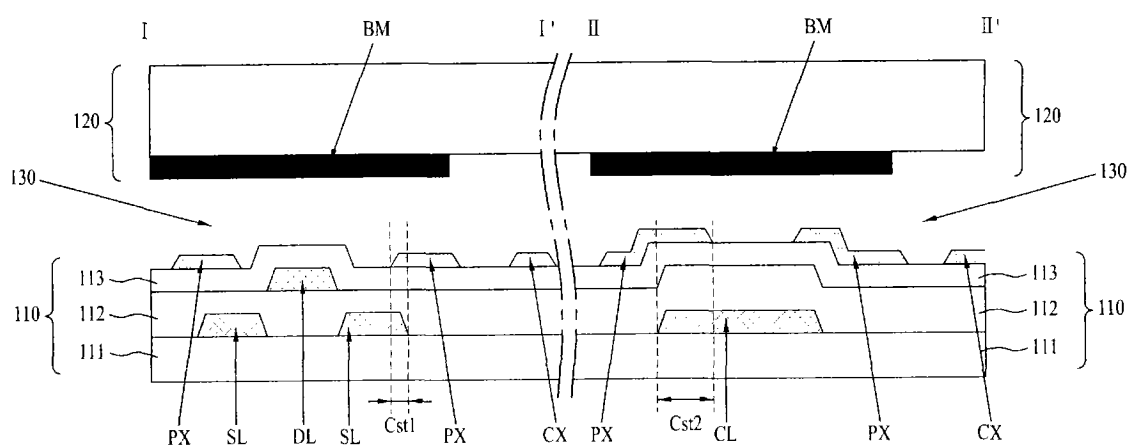


图 4A

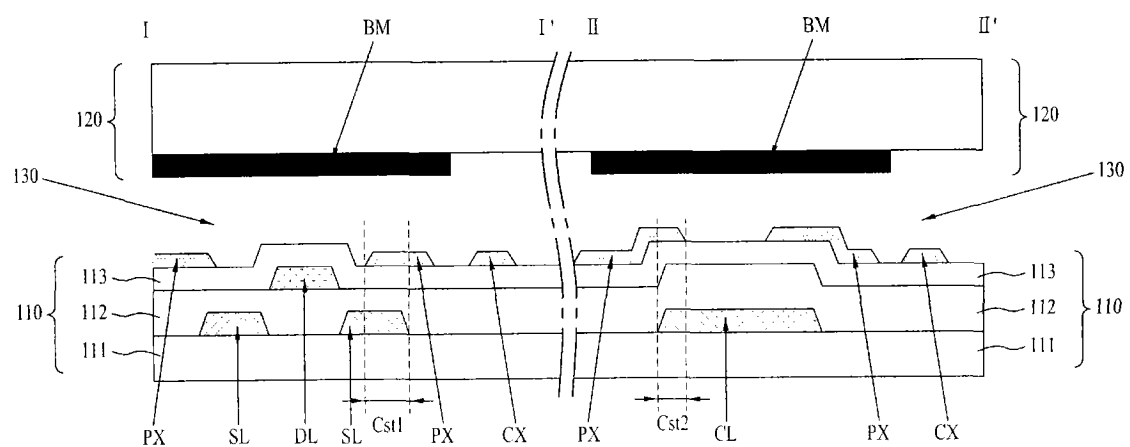


图 4B

专利名称(译)	液晶显示器		
公开(公告)号	CN102346342A	公开(公告)日	2012-02-08
申请号	CN201010610388.9	申请日	2010-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李敏职		
发明人	李敏职		
IPC分类号	G02F1/1362 G02F1/1343 G02F1/1335 H01L27/02		
CPC分类号	G02F1/1362 G02F1/133512 G02F1/134363 G02F2001/136218		
代理人(译)	徐金国 钟强		
优先权	1020100075107 2010-08-03 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器包括：下基板；与下基板相对设置的上基板；以及液晶层；所述下基板包括：第一栅线和第二栅线，在第一方向上交替形成；数据线，在垂直于第一方向的第二方向上形成，与第一栅线和第二栅线交叉；公共线，在第二方向上与数据线交替形成；从公共线延伸出的遮蔽线，相邻于数据线的相对侧平行设置；第一晶体管，在第一栅线和数据线交叉的区域形成；第一像素电极，在第一栅线与数据线交叉所限定的第一像素的像素区域形成，与第一晶体管连接，且在第一像素的像素区域周围在第二方向上分别与公共线和遮蔽线至少部分重叠；及第一公共电极，在第一像素的像素区域与第一像素电极交替形成。

