



(12) 发明专利

(10) 授权公告号 CN 102339591 B

(45) 授权公告日 2014. 07. 09

(21) 申请号 201110202509. 0

KR 10-2009-0059506 A, 2009. 06. 11, 全文.

(22) 申请日 2011. 07. 19

CN 1744190 A, 2006. 03. 08, 全文.

(30) 优先权数据

审查员 罗朋

10-2010-0069463 2010. 07. 19 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 金鍾佑 郑龙彩 卞盛煜 金镇求

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 宋教花

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1637818 A, 2005. 07. 13, 全文.

US 2005/0280613 A1, 2005. 12. 22, 全文.

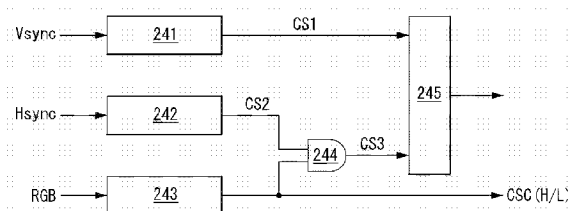
权利要求书2页 说明书8页 附图9页

(54) 发明名称

液晶显示器及其驱动方法

(57) 摘要

本发明提供了一种液晶显示器及其驱动方法,该液晶显示器包括:液晶显示面板,其包含有多条数据线、与多条数据线交叉的多条选通线和以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元;数据驱动电路,其向这些数据线提供数据电压;和功耗减少电路,其计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,基于计算结果确定输入图像是否是增加数据驱动电路的功耗的问题图案,基于确定结果选择性地激活在预定周期内在数据驱动电路的相邻输出通道之间短路的电荷共享功能,并不同地控制数据电压的极性反转周期。



1. 一种液晶显示器,该液晶显示器包括:

液晶显示面板,其包含有多条数据线、与所述多条数据线交叉的多条选通线、以及以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元;

数据驱动电路,其被配置为向这些数据线提供数据电压;以及

功耗减少电路,其被配置为计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,基于计算结果确定所述输入图像是否是增加所述数据驱动电路的功耗的问题图案,基于确定结果,选择性地激活在预定周期内在所述数据驱动电路的相邻输出通道之间短路的电荷共享功能,并且不同地控制所述数据电压的极性反转周期,

其中,当所述输入图像是问题图案时,所述功耗减少电路将极性控制信号的逻辑电平反转周期从先前已经被设置为默认值的 k 个水平周期增加为一个帧周期,并且同时使所述电荷共享功能失活,其中, k 为正整数,并且

其中,当所述输入图像是正常图案而不是问题图案时,所述功耗减少电路将所述极性控制信号的逻辑电平反转周期保持为 k 个水平周期,并且同时激活所述电荷共享功能。

2. 根据权利要求 1 所述的液晶显示器,其中,当所述输入图像是问题图案时,所述功耗减少电路将电荷共享控制信号从先前已经被设置为默认值的高逻辑电平反转为低逻辑电平,以使所述电荷共享功能失活,

其中,当所述输入图像是正常图案而不是问题图案时,所述功耗减少电路将所述电荷共享控制信号的逻辑电平保持在所述高逻辑电平,以激活所述电荷共享功能。

3. 根据权利要求 2 所述的液晶显示器,其中,所述功耗减少电路包括:

帧计数器,其被配置为对垂直同步信号的数量进行计数,并生成第一计数信号;

线计数器,其被配置为对水平同步信号的数量进行计数,并生成第二计数信号;

问题图案确定单元,其被配置为计算包含在所述输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,基于计算结果确定所述输入图像是否是问题图案,当所述输入图像是问题图案时,生成低逻辑电平的电荷共享控制信号,并且当所述输入图像是正常图案时,生成高逻辑电平的电荷共享控制信号;

与门,其被配置为对从所述线计数器接收到的所述第二计数信号和从所述问题图案确定单元接收到的所述电荷共享控制信号执行与运算,并生成第三计数信号;以及

极性控制器,其被配置为基于从所述帧计数器接收到的所述第一计数信号和从所述与门接收到的所述第三计数信号,控制所述极性控制信号的逻辑电平反转周期。

4. 根据权利要求 1 所述的液晶显示器,其中,所述数据驱动电路包括:

多个第一开关,各个所述第一开关连接在两个相邻输出通道之间,以执行所述电荷共享功能;

多个第二开关,各个所述第二开关连接在输出缓冲器和所述输出通道之间;

第三开关,其被配置为响应于所述电荷共享控制信号选择性地向这些第一开关施加源输出使能;以及

多个反相器,其被配置为反转所述源输出使能并且将反转后的源输出使能施加给这些第二开关。

5. 根据权利要求 1 所述的液晶显示器,其中,所述液晶显示面板通过所述数据电压和公共电压之间的电压电平差来表现灰度级,

其中,当所述液晶显示面板运行在随着所述电压电平差的增大而表现低灰度级的常白模式下时,所述问题图案包括全黑图案。

6. 根据权利要求1所述的液晶显示器,其中,所述液晶显示面板通过所述数据电压和公共电压之间的电压电平差来表现灰度级,

其中,当所述液晶显示面板运行在随着所述电压电平差的增大而表现高灰度级的常黑模式下时,所述问题图案包括全白图案和 L80 图案中的至少一种,

其中,所述 L80 图案表示白区域占有效显示区域的百分比为 64% 而黑区域占所述有效显示区域的百分比为 36% 的数据图案。

7. 一种液晶显示器的驱动方法,所述液晶显示器包括:包含有多条数据线、与所述多条数据线交叉的多条选通线和以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元的液晶显示面板;以及向这些数据线提供数据电压的数据驱动电路,所述驱动方法包括以下步骤:

(A) 计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量;

(B) 基于计算结果确定所述输入图像是否是增加所述数据驱动电路的功耗的问题图案;以及

(C) 基于确定结果,选择性地激活在预定周期内在所述数据驱动电路的相邻输出通道之间短路的电荷共享功能,并且不同地控制所述数据电压的极性反转周期,

其中,步骤(C)包括:

当所述输入图像是问题图案时,将极性控制信号的逻辑电平反转周期从先前已经被设置为默认值的 k 个水平周期增加为一个帧周期,并且同时使所述电荷共享功能失活,其中, k 为正整数,并且

当所述输入图像是正常图案而不是问题图案时,将所述极性控制信号的逻辑电平反转周期保持为 k 个水平周期,并且同时激活所述电荷共享功能。

8. 根据权利要求7所述的驱动方法,其中,所述步骤(C)包括:

当所述输入图像是问题图案时,将电荷共享控制信号从先前已经被设置为默认值的高逻辑电平反转为低逻辑电平,以使所述电荷共享功能失活,并且

其中,当所述输入图像是正常图案而不是问题图案时,将所述电荷共享控制信号的逻辑电平保持在所述高逻辑电平,以激活所述电荷共享功能。

9. 根据权利要求8所述的驱动方法,其中,所述步骤(C)包括:

对垂直同步信号的数量进行计数,并生成第一计数信号;

对水平同步信号的数量进行计数,并生成第二计数信号;

对所述第二计数信号和所述电荷共享控制信号执行与运算,并且生成第三计数信号;

和

基于所述第一计数信号和所述第三计数信号,控制所述极性控制信号的逻辑电平反转周期。

液晶显示器及其驱动方法

[0001] 本申请要求 2010 年 7 月 19 日提交的韩国专利申请 No. 10-2010-0069463 的权益，该韩国专利申请的内容通过引用的方式合并于此以用于所有目的，如同在此进行了完整的陈述。

技术领域

[0002] 本发明的实施方式涉及能够减少数据驱动电路的功耗的液晶显示器及其驱动方法。

背景技术

[0003] 液晶显示器通过响应于视频信号调节液晶单元的透光率而显示图像。有源矩阵型液晶显示器利用形成在各个液晶单元中的薄膜晶体管 (TFT) 导通或截止提供给液晶单元的数据电压，由此有效地控制数据。因此，可以提高有源矩阵型液晶显示器的显示质量。

[0004] 液晶显示器每隔预定液晶单元反转数据电压的电荷极性，以减少直流 (DC) 偏移分量并且降低液晶的劣化。然而，在反转驱动方案中，每次反转数据电压的电荷极性时，提供给数据线的数据电压的摆动宽度增加，并且数据驱动电路的热生成温度升高。结果，数据驱动电路的功耗大大增加。

[0005] 已经提出了在图 1A 和 1B 中示出的电荷共享方法，以减小数据电压的摇摆宽度、降低数据驱动电路的热生成温度，并且实现低的功耗。该电荷共享方法在源输出使能 SOE 的高逻辑电平期间接通连接在数据驱动电路的相邻输出通道之间的电荷共享开关 SW1，并且在液晶显示面板内彼此共享正电荷和负电荷，由此将数据驱动电路的初始输出电平改变为中间电平。

[0006] 应用该电荷共享方法并不总是减小数据驱动电路的功耗。当显示的是通过相同通道连续输出的数据具有大的灰度级差的数据图案时，该电荷共享方法通常会减少数据驱动电路的功耗。但另一方面，当显示的是数据具有小的灰度级差的数据图案时，该电荷共享方法会增大数据驱动电路的功耗。

[0007] 在相关技术中，如图 2 所示，无条件地激活电荷共享功能，而不考虑输入到数据驱动电路的数据图案的特性，并且通过相同的通道连续输出的数据电压的极性反转周期被固定为 k 个水平周期，其中 k 为正整数。图 2 示出了当液晶显示器通过激活在常白模式（随着数据电压与公共电压之间的电压电平差的增加，表现低的灰度级）下运行的液晶显示面板中的电荷共享功能并以垂直 2 点反转方案（每隔两个水平周期将数据电压的极性反转）将数据电压施加到数据驱动电路而实现全黑图案时，数据驱动电路的输出摇摆宽度。在常白模式下，当实现全黑图案时数据驱动电路的输出摇摆宽度具有最大值。在图 2 中，“Vdd”和“Vss”表示用于确定数据驱动电路的输出范围的供电电压，并且“Vcom”表示液晶显示面板的公共电压。

[0008] 在相关技术中，数据电压每隔两个水平周期在公共电压 Vdd（即，正的最大供电电压）和 Vss（即，负的最大供电电压）之间摇摆，以在上述条件下实现垂直 2 点反转方案。

而且,数据电压必需以一个水平周期为单位在正的最大供电电压 V_{dd} 与公共电压 V_{com} 或者负的最大供电电压 V_{ss} 与公共电压 V_{com} 之间摇摆,以在上述条件下实现电荷共享方法。由此,因为数据电压的摇摆操作的次数增加了,所以很难减小数据驱动电路的功耗。

发明内容

[0009] 本发明的实施方式提供了一种不管输入数据图案如何都能够减小数据驱动电路的功耗的液晶显示器及其驱动方法。

[0010] 在一个方面中,提供了一种液晶显示器,该液晶显示器包括:液晶显示面板,其包含有多条数据线、与所述多条数据线交叉的多条选通线、以及以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元;数据驱动电路,其被配置为向这些数据线提供数据电压;以及功耗减少电路,其被配置为计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,基于计算结果确定所述输入图像是否是增加所述数据驱动电路的功耗的问题图案,基于确定结果选择性地激活在预定周期内在所述数据驱动电路的相邻输出通道之间短路的电荷共享功能,并且不同地控制所述数据电压的极性反转周期。

[0011] 当所述输入图像是问题图案时,所述功耗减少电路将极性控制信号的逻辑电平反转周期从先前已经被设置为默认值的 k 个水平周期增加为一个帧周期,并且同时将电荷共享控制信号从先前已经被设置为默认值的高逻辑电平反转为低逻辑电平,由此使所述电荷共享功能失活 (inactivate),其中, k 为正整数。当所述输入图像是正常图案而不是问题图案时,所述功耗减少电路将所述极性控制信号的所述逻辑电平反转周期保持为 k 个水平周期,并且同时将所述电荷共享控制信号的逻辑电平保持在所述高逻辑电平,由此激活所述电荷共享功能。

[0012] 所述功耗减少电路包括:帧计数器,其被配置为对垂直同步信号的数量进行计数,并生成第一计数信号;线计数器,其被配置为对水平同步信号的数量进行计数,并生成第二计数信号;问题图案确定单元,其被配置为计算包含在所述输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,基于计算结果确定所述输入图像是否是问题图案,当所述输入图像是问题图案时,生成低逻辑电平的电荷共享控制信号,并且当所述输入图像是正常图案时,生成高逻辑电平的电荷共享控制信号;与门,其被配置为对从所述线计数器接收到的所述第二计数信号和从所述问题图案确定单元接收到的所述电荷共享控制信号执行与运算,并生成第三计数信号;以及极性控制器,其被配置为基于从所述帧计数器接收到的所述第一计数信号和从所述与门接收到的所述第三计数信号,控制所述极性控制信号的逻辑电平反转周期。

[0013] 所述数据驱动电路包括:多个第一开关,各个所述第一开关连接在两个相邻的输出通道之间,以执行所述电荷共享功能;多个第二开关,各个所述第二开关连接在输出缓冲器和所述输出通道之间;第三开关,其被配置为响应于所述电荷共享控制信号选择性地向这些第一开关施加源输出使能;以及多个反相器,其被配置为反转所述源输出使能并且将反转后的源输出使能施加给这些第二开关。

[0014] 所述液晶显示面板通过所述数据电压和公共电压之间的电压电平差来表现灰度级。当所述液晶显示面板运行在随着所述电压电平差的增大而表现低灰度级的常白模式下

时,所述问题图案包括全黑图案。

[0015] 此外,当所述液晶显示面板运行在随着所述电压电平差的增大而表现高灰度级的常黑模式下时,所述问题图案包括全白图案和 L80 图案中的至少一种。所述 L80 图案表示白区域占有效显示区域的百分比约为 64% 而黑区域占所述有效显示区域的百分比约为 36% 的数据图案。

[0016] 在另一个方面中,提供了一种液晶显示器的驱动方法,所述液晶显示器包括:包含有多条数据线、与所述多条数据线交叉的多条选通线和以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元的液晶显示面板,以及向这些数据线提供数据电压的数据驱动电路,所述方法包括以下步骤:计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量;基于计算结果确定所述输入图像是否是增加所述数据驱动电路的功耗的问题图案;以及基于确定结果选择性地激活在预定周期内在所述数据驱动电路的相邻输出通道之间短路的电荷共享功能,并不同地控制所述数据电压的极性反转周期。

附图说明

[0017] 附图被包括进来以提供对本发明的进一步的理解并被并入到本申请中且构成本申请的一部分,附图示出了本发明的实施方式,并且与说明书一起用于解释本发明的原理。在附图中:

[0018] 图 1A 和 1B 示出了相关技术的电荷共享方法;

[0019] 图 2 示出了在相关技术中当实现了全黑图案时数据驱动电路的输出摇摆宽度;

[0020] 图 3 示出了根据本发明的一种示例性实施方式的液晶显示器;

[0021] 图 4 示出了问题图案的示例;

[0022] 图 5 示出了基于输入数据图案的功耗减少电路的操作;

[0023] 图 6 详细地示出了功耗减少单元;

[0024] 图 7A 示出了当输入了问题图案时所生成的第一至第三计数信号和极性控制信号;

[0025] 图 7B 示出了当输入了正常图案时所生成的第一至第三计数信号和极性控制信号;

[0026] 图 8 和图 9 详细地示出了数据驱动器集成电路;

[0027] 图 10 示出了根据本发明的一种示例性实施方式的液晶显示器的驱动方法。

具体实施方式

[0028] 现在将具体参照在附图中示出的本发明示例的实施方式。

[0029] 图 3 示出了根据本发明的一种示例性实施方式的液晶显示器。

[0030] 如图 3 所示,根据本发明的一种示例性实施方式的液晶显示器包括液晶显示面板 20、定时控制器 21、数据驱动电路 22、选通驱动电路 23 和功耗减少电路 24。

[0031] 液晶显示面板 20 包括布置在上玻璃基板和下玻璃基板之间的液晶模块。液晶显示面板 20 包括基于数据线 D1 至 Dm 与选通线 G1 至 Gn 之间的交叉结构以矩阵的形式排列的 $m \times n$ 个液晶单元 Clc, 其中 m 和 n 是正整数。

[0032] 像素阵列形成在液晶显示面板 20 的下玻璃基板上。像素阵列包括 m 条数据线 D1

至 Dm、n 条选通线 G1 至 Gn、薄膜晶体管 (TFT)、液晶单元 Clc 的与 TFT 连接的像素电极、以及存储电容器 Cst。

[0033] 在液晶显示面板的上玻璃基板上形成有黑底、滤色器和公共电极 2。公共电极 2 以诸如扭曲向列 (TN) 模式和垂直配向 (VA) 模式的垂直电场驱动方式形成在上玻璃基板上。公共电极 2 以诸如平面内切换 (IPS) 模式和边缘场切换 (FFS) 模式的水平电场驱动方式与像素电极 1 一起形成在下玻璃基板上。

[0034] 具有彼此垂直的光轴的偏振片分别附接在液晶显示面板 20 的上玻璃基板和下玻璃基板上。在液晶显示面板 20 的与液晶接触的上玻璃基板和下玻璃基板内分别形成有助于设置液晶的预倾角的配向层。

[0035] 数据驱动电路 22 包括图 8 和 9 中示出的多个数据驱动器集成电路 (IC)。数据驱动电路 22 在定时控制器 21 的控制下锁存数字视频数据 RGB 并且将锁存的数字视频数据 RGB 转换为正模拟伽玛补偿电压和负模拟伽玛补偿电压,由此,生成正数据电压和负数据电压。然后数据驱动电路 22 向数据线 D1 至 Dm 提供正数据电压和负数据电压。数据驱动器 IC 可以安装在带载封装 (tape carrier package, TCP) 上并且可以通过卷带自动结合 (tape automated bonding, TAB) 处理结合至液晶显示面板 20 的下玻璃基板。

[0036] 选通驱动电路 23 包括:移位寄存器;电平移位器,其用于将移位寄存器的输出信号转换为适用于液晶单元的 TFT 驱动的摇摆宽度;以及连接在电平移位器与选通线 G1 至 Gn 之间的输出缓冲器等。选通驱动电路 23 在定时控制器 21 的控制下顺序地向选通线 G1 至 Gn 提供具有约一个水平周期的宽度扫描脉冲。选通驱动电路 23 可以安装在 TCP 上并且可以通过 TAB 处理结合至液晶显示面板 20 的下玻璃基板。另选地,可以通过板内选通 (gate-in-panel, GIP) 处理将选通驱动电路 23 和像素阵列同时并直接地形成在液晶显示面板 20 的下玻璃基板上。

[0037] 定时控制器 21 按照液晶显示面板 20 对从系统板 (未示出) 接收到的数字视频数据 RGB 重新布置,并且将重新布置的数字视频数据 RGB 提供给数据驱动电路 22。定时控制器 21 从系统板接收定时信号,诸如垂直同步信号 Vsync、水平同步信号 Hsync、数据使能 DE 和时钟 CLK。定时控制器 21 利用定时信号生成用于控制数据驱动电路 22 和选通驱动电路 23 的操作定时的控制信号。

[0038] 用于控制数据驱动电路 22 的操作定时的数据定时控制信号包括源起始脉冲 SSP、源采样时钟 SSC、极性控制信号 POL 以及源输出使能 SOE 等。源起始脉冲 SSP 控制数据驱动电路 22 的数据采样起始时间。源采样时钟 SSC 基于其上升沿和下降沿控制数据驱动电路 22 中数据的采样时间。源输出使能 SOE 控制数据驱动电路 22 的输出时间。极性控制信号 POL 控制从数据驱动电路 22 输出的数据电压的水平极性反转定时。极性控制信号 POL 的逻辑电平反转周期被固定为 k 个水平周期,其中 k 为正整数。例如,当以垂直 2 点反转方案控制数据驱动电路 22 时,可以每隔两个水平周期反转极性控制信号 POL 的逻辑电平。而且,当以垂直 1 点反转方案控制数据驱动电路 22 时,可以每隔一个水平周期反转极性控制信号 POL 的逻辑电平。换句话说,通过数据驱动电路 22 的相同通道连续输出的数据电压的极性反转周期取决于极性控制信号 POL 的逻辑电平反转周期。

[0039] 用于控制选通驱动电路 23 的操作定时的选通定时控制信号包括:选通起始脉冲 GSP、选通移位时钟 GSC 和选通输出使能 GOE 等。在一个帧周期内在该一个帧周期起始的时

刻生成一次选通起始脉冲 GSP, 并生成第一选通脉冲。选通移位时钟 GSC 通常输入到构成移位寄存器的多个级, 并且使选通起始脉冲 GSP 移位。选通输出使能 GOE 控制选通驱动电路 23 的输出。

[0040] 功耗减少电路 24 基于输入数据图案选择性地激活电荷共享功能, 并且改变数据电压的极性反转周期。例如, 当输入数据图案是图 4 中示出的问题图案时, 如图 5 所示, 功耗减少电路 24 将极性控制信号 POL 的逻辑电平反转周期从先前已经被设置为默认值的 k (其中 k 为 2) 个水平周期增加为一个帧周期, 并且同时, 将电荷共享控制信号 CSC 从先前已经被设置为默认值的高逻辑电平 H 反转为低逻辑电平 L, 由此失活 (关闭) 电荷共享功能。另一方面, 当输入数据图案是正常图案而不是问题图案时, 如图 5 所示, 功耗减少电路 24 将极性控制信号 POL 的逻辑电平反转周期保持在 k 个水平周期, 并且同时, 将电荷共享控制信号 CSC 的逻辑电平保持在高逻辑电平 H, 由此激活 (开启) 电荷共享功能。

[0041] 问题图案指的是增加数据驱动电路 22 的功耗的数据图案。例如, 如图 4 所示, 问题图案可以包括 (A) 全黑图案、(B) 全白图案、和 (C) L80 图案。当液晶显示面板 20 工作在诸如 TN 模式和 VA 模式的常白模式 (随着数据电压与公共电压之间的电压电平差增加, 表现低的灰度级) 时, 数据驱动电路 22 的功耗在全黑图案中大大增加。另一方面, 当液晶显示面板 20 工作在诸如 IPS 模式和 FFS 模式的常黑模式 (随着数据电压与公共电压之间的电压电平差增加, 表现高的灰度级) 时, 数据驱动电路 22 的功耗在全白图案和 L80 图案中大大增加。在本发明的实施方式中, L80 图案指的是白色区域占有效显示区域 ($X*Y$) 的百分比约为 64%、并且黑区域占有效显示区域 ($X*Y$) 的百分比约为 36%。

[0042] 常白模式和常黑模式是液晶驱动模式。液晶显示面板 20 选择常白模式和常黑模式中的一种并且在形成液晶显示面板 20 的过程中固定为所选择的模式。功耗减少电路 24 取决于液晶驱动模式预先不同地设置问题图案。

[0043] 图 6 详细示出了图 3 中示出的功耗减少电路 24。图 7A 示出了当输入了问题图案时所生成的第一至第三计数信号和极性控制信号。图 7B 示出了当输入了正常图案时所生成的第一至第三计数信号和极性控制信号。

[0044] 如图 5 所示, 功耗减少电路 24 包括帧计数器 241、线计数器 242、问题图案确定单元 243、与门 244 和极性控制器 245。功耗减少电路 24 可以安装在定时控制器 21 内。

[0045] 帧计数器 241 对垂直同步信号 Vsync 进行计数并且利用垂直同步信号 Vsync 的计数值生成第一计数信号 CS1。第一计数信号 CS1 被实现为 1 比特的二进制信号。如图 7A 和 7B 所示, 每当垂直同步信号 Vsync 的计数值增加“1”时, 第一计数信号 CS1 被顺序地生成为二进制值 “0₂” 和 “1₂”。

[0046] 线计数器 242 对水平同步信号 Hsync 进行计数并且利用水平同步信号 Hsync 的计数值生成第二计数信号 CS2。第二计数信号 CS2 被实现为 2 比特的二进制信号。如图 7A 和 7B 所示, 每当水平同步信号 Hsync 的计数值增加“1”时, 第二计数信号 CS2 被顺序地生成为二进制值 “00₂”、“01₂”、“10₂” 和 “11₂”。

[0047] 问题图案确定单元 243 计算包含在输入图像 RGB 中的黑色像素、白色像素或者黑色像素和白色像素两者的数量, 并且基于计算结果确定输入图像 RGB 是否是问题图案。更具体地, 当出现了如图 4(A) 所示的全黑图案的问题图案时, 问题图案确定单元 243 对包含在输入图像 RGB 中的黑色像素的数量进行计数。当黑色像素的计数值大于先前设定的第一

基准值时,问题图案确定单元 243 将输入图像 RGB 确定为问题图案。当黑色像素的计数值等于或小于第一基准值时,问题图案确定单元 243 将输入图像 RGB 确定为正常图案。而且,当出现了如图 4(B) 所示的全白图案的问题图案时,问题图案确定单元 243 对包含在输入图像 RGB 中的白色像素的数量进行计数。当白色像素的计数值大于先前设定的第二基准值时,问题图案确定单元 243 将输入图像 RGB 确定为问题图案。当白色像素的计数值等于或小于第二基准值时,问题图案确定单元 243 将输入图像 RGB 确定为正常图案。而且,当出现了如图 4(C) 所示的 L80 图案的问题图案时,问题图案确定单元 243 对白色像素的数量和黑色像素的数量进行计数。当白色像素的计数值在预先设定的第一基准范围内、并且同时黑色像素的计数值在预先设定的第二基准范围内时,问题图案确定单元 243 将输入图像 RGB 确定为问题图案。当白色像素的计数值大于第一基准范围、并且同时黑色像素的计数值大于第二基准范围时,问题图案确定单元 243 将输入图像 RGB 确定为正常图案。

[0048] 当输入图像 RGB 是问题图案时,问题图案确定单元 243 生成低逻辑电平“L”的电荷共享控制信号 CSC。另一方面,当输入图像 RGB 是正常图案时,问题图案确定单元 243 生成高逻辑电平“H”的电荷共享控制信号 CSC。电荷共享控制信号 CSC 被实现为 2 比特的二进制信号。如图 7A 所示,当输入图像 RGB 是问题图案时,电荷共享控制信号 CSC 被生成成为二进制值“00₂”。如图 7B 所示,当输入图像 RGB 是正常图案时,电荷共享控制信号 CSC 被生成成为二进制值“11₂”。

[0049] 与门 244 对从线计数器 242 接收到的第二计数信号 CS2 和从问题图案确定单元 243 接收到的电荷共享控制信号 CSC 执行与运算,以生成第三计数信号 CS3。第三计数信号 CS3 被实现为 2 比特的二进制信号。如图 7A 所示,当输入图像 RGB 是问题图案时,总是将第三计数信号 CS3 生成成为二进制值“00₂”。如图 7B 所示,当输入图像 RGB 是正常图案时,第三计数信号 CS3 被生成成为与第二计数信号 CS2 相同的二进制值。

[0050] 极性控制器 245 基于从帧计数器 241 接收到的第一计数信号 CS1 和从与门 244 接收到的第三计数信号 CS3,控制极性控制信号 POL 的逻辑电平反转周期。

[0051] 如图 7B 所示,当输入图像 RGB 是正常图案时,极性控制器 245 根据第一计数信号 CS1(基于帧累积而生成成为二进制值“0₂”和“1₂”)和第三计数信号 CS3(基于线累积而生成成为二进制值“00₂”、“01₂”、“10₂”和“11₂”)将极性控制信号 POL 的逻辑电平反转周期控制为被指定为默认值的 k 个水平周期,其中 k 为 2。为此,预先设定极性控制信号 POL 以使得:当第一计数信号 CS1 为“0₂”并且第三计数信号 CS3 为“00₂”或“11₂”时,生成具有“+”极性的极性控制信号 POL;当第一计数信号 CS1 为“0₂”并且第三计数信号 CS3 为“01₂”或“10₂”时,生成具有“-”极性的极性控制信号 POL;当第一计数信号 CS1 为“1₂”并且第三计数信号 CS3 为“00₂”或“11₂”时,生成具有“-”极性的极性控制信号 POL;并且当第一计数信号 CS1 为“1₂”并且第三计数信号 CS3 为“01₂”或“10₂”时,生成具有“+”极性的极性控制信号 POL。

[0052] 如图 7A 所示,当输入图像 RGB 是问题图案时,极性控制器 245 根据第一计数信号 CS1(基于帧累积而顺序地生成成为二进制值“0₂”和“1₂”)和第三计数信号 CS3(与线累积无关地仅生成成为二进制值“00₂”),将极性控制信号 POL 的逻辑电平反转周期从被指定为默认值的 k 个水平周期增加为一个帧周期,其中 k 为 2。当第一计数信号 CS1 为“0₂”并且第三计数信号 CS3 为“00₂”时,生成具有“+”极性的极性控制信号 POL;当第一计数信号 CS1 为

“1₂”并且第三计数信号 CS3 为“00₂”时,生成具有“-”极性的极性控制信号 POL。当输入了问题图案时,数据驱动电路 22 的电荷共享操作停止,并且数据电压在正的最大供电电压 Vdd(参照图 2)和负的最大供电电压 Vss(参照图 2)之间以一个帧周期为单位摇摆。因此,与数据电压以线为基础摇摆的相关技术相比,在本发明的实施方式中数据电压的转变操作的次数大大减小了。由此,大大减少了数据驱动电路 22 的功耗。

[0053] 图 8 和图 9 详细示出了构成图 3 所示的数据驱动电路 22 的数据驱动器 IC。

[0054] 如图 8 和 9 所示,数据驱动器 IC 包括移位寄存器 221、第一锁存阵列 222、第二锁存阵列 223、伽玛补偿电压生成单元 224、数模转换器 (DAC) 225、输出电路 226 和电荷共享电路 227。

[0055] 移位寄存器 221 响应于源采样时钟 SSC 对采样信号进行移位。当提供了超出第一锁存阵列 222 的锁存操作数量的数据时,移位寄存器 221 生成进位信号 CAR。

[0056] 第一锁存阵列 222 响应于从移位寄存器 221 顺序地接收到的采样信号,对从定时控制器 11 接收到的数字视频数据 RGB 进行采样,锁存所采样的与一条水平线对应的数字视频数据 RGB,并且同时输出锁存的与这一条水平线对应的数字视频数据 RGB。

[0057] 第二锁存阵列 223 锁存从第一锁存阵列 222 接收到的与这一条水平线对应的数字视频数据 RGB。然后,第二锁存阵列 223 和其它数字驱动器 IC 的第二锁存阵列 223 在源输出使能 SOE 的低逻辑电平周期内同时输出锁存的数字视频数据 RGB。

[0058] 伽玛补偿电压生成单元 224 将多个伽玛基准电压分段为与灰度级(该灰度级可以由数字视频数据 RGB 的比特数表示)一样多的电压。伽玛补偿电压生成单元 224 生成与各个灰度级对应的正伽玛补偿电压 VGH 和负伽玛补偿电压 VGL。

[0059] DAC 225 包括接收正伽玛补偿电压 VGH 的 P 解码器和接收负伽玛补偿电压 VGL 的 N 解码器、以及响应于极性控制信号 POL 选择 P 解码器的输出和 N 解码器的输出的复用器。P 解码器对从第二锁存阵列 223 接收到的数字视频数据 RGB 进行解码并输出与数字视频数据 RGB 的灰度级对应的正伽玛补偿电压 VGH。N 解码器对从第二锁存阵列 223 接收到的数字视频数据 RGB 进行解码并输出与数字视频数据 RGB 的灰度级对应的负伽玛补偿电压 VGL。复用器响应于极性控制信号 POL 选择正伽玛补偿电压 VGH 和负伽玛补偿电压 VGL。

[0060] 输出电路 226 包括分别连接至图 9 中示出的多个输出通道的多个缓冲器 BUF。输出电路 226 使从 DAC 225 提供的模拟数据电压的信号衰减最小化。

[0061] 电荷共享电路 227 包括多个第一开关 SW1、多个第二开关 SW2、第三开关 SW3 和用于反转源输出使能 SOE 的多个反相器 INV,其中各个第一开关 SW1 连接在两个相邻的输出通道之间,各个第二开关 SW2 连接在缓冲器 BUF 的输出端子与输出通道之间,第三开关 SW3 响应于电荷共享控制信号 CSC 被导通或者截止并选择性地施加源输出使能 SOE。

[0062] 当生成了高逻辑电平的电荷共享控制信号 CSC 时,第三开关 SW3 被接通并向电荷共享电路 227 施加源输出使能 SOE。在源输出使能 SOE 的高逻辑电平周期内,这些第一开关 SW1 被接通并在输出通道之间短路,由此激活电荷共享操作。此外,这些第二开关 SW2 被切断并且阻断数据电压的输出。当源输出使能 SOE 从高逻辑电平反转为低逻辑电平时,这些第一开关 SW1 被关断并使电荷共享操作失活,并且这些第二开关 SW2 被接通并允许数据电压的输出。

[0063] 当生成了低逻辑电平的电荷共享控制信号 CSC 时,第三开关 SW3 被关断并阻断源

输出使能 SOE 被施加给电荷共享电路 227。在这种情况下,这些第二开关 SW2(这些第二开关 SW2 已经被接通,以在上一帧周期与当前帧周期之间的消隐期(blank period)内使数据驱动电路复位)保持在导通状态下。此外,因为第一开关 SW1 无法导通,所以电荷共享操作失活。

[0064] 图 10 示出了根据本发明的一种示例性实施方式的液晶显示器的驱动方法。

[0065] 如图 10 所示,根据本发明的该示例性实施方式的液晶显示器的驱动方法在步骤 S10 至 S30,计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量,并且基于计算结果确定输入图像是否是问题图案。

[0066] 当出现了如全黑图案的问题图案时,该方法对包含在输入图像中的黑色像素的数量进行计数。当黑色像素的计数值大于先前设定的第一基准值时,该方法将输入图像确定为问题图案。当黑色像素的计数值等于或小于第一基准值时,该方法将输入图像确定为正常图案。此外,当出现了如全白图案的问题图案时,该方法对包含在输入图像中的白色像素的数量进行计数。当白色像素的计数值大于先前设定的第二基准值时,该方法将输入图像确定为问题图案。当白色像素的计数值等于或小于第二基准值时,该方法将输入图像确定为正常图案。而且,当出现了如 L80 图案的问题图案时,该方法对白色像素的数量和黑色像素的数量进行计数。当白色像素的计数值在预先设定的第一基准范围内、并且同时黑色像素的计数值在预先设定的第二基准范围内时,该方法将输入图像确定为问题图案。当白色像素的计数值大于第一基准范围、并且同时黑色像素的计数值大于第二基准范围时,该方法将输入图像确定为正常图案。

[0067] 当输入数据图案是问题图案时,该方法在步骤 S50 中,将极性控制信号 POL 的逻辑电平反转周期从先前已经被设置为默认值的 k (其中 k 为 2) 个水平周期增加至一个帧周期,并且同时,将电荷共享控制信号 CSC 从先前已经被设置为默认值的低逻辑电平 L 反转为高逻辑电平 H,由此使数据驱动电路的电荷共享功能失活。这样,因为数据电压响应于问题图案的输入而在正的最大供电电压 V_{dd} 和负的最大供电电压 V_{ss} 之间以一个帧周期为单位摇摆,所以与数据电压以线为基础摇摆的相关技术相比,在本发明的实施方式中数据电压的转变操作的数量大大减小了。由此,大大减少了数据驱动电路的功耗。

[0068] 当输入数据图案是正常图案时,本方法在步骤 S60 中,将极性控制信号 POL 的逻辑电平反转周期保持为 k 个水平周期,并且同时,将电荷共享控制信号 CSC 的逻辑电平保持在低逻辑电平,由此激活数据驱动电路的电荷共享功能。结果,因为数据驱动电路的初始输出电平响应于正常图案的输入而改变为中间电平,所以减少了数据驱动电路的功耗。

[0069] 如上所述,根据本发明的示例性实施方式的液晶显示器及其驱动方法基于输入数据图案选择性地激活数据驱动电路的电荷共享功能,并改变数据电压的极性反转周期,由此无论输入数据图案如何都减少了数据驱动电路的功耗。

[0070] 尽管在此参照几个示例性实施方式描述了实施方式,但应该理解,本领域技术人员能够设计出将落入本公开的原理的范围内的很多其它修改例和实施方式。更具体地说,在本公开、附图和所附权利要求的范围内,可以对主题组合配置的组件部分和/或配置进行各种变型和修改。除了组件部分和/或配置的变化和修改之外,替代的使用对于本领域技术人员来说也是显而易见的。

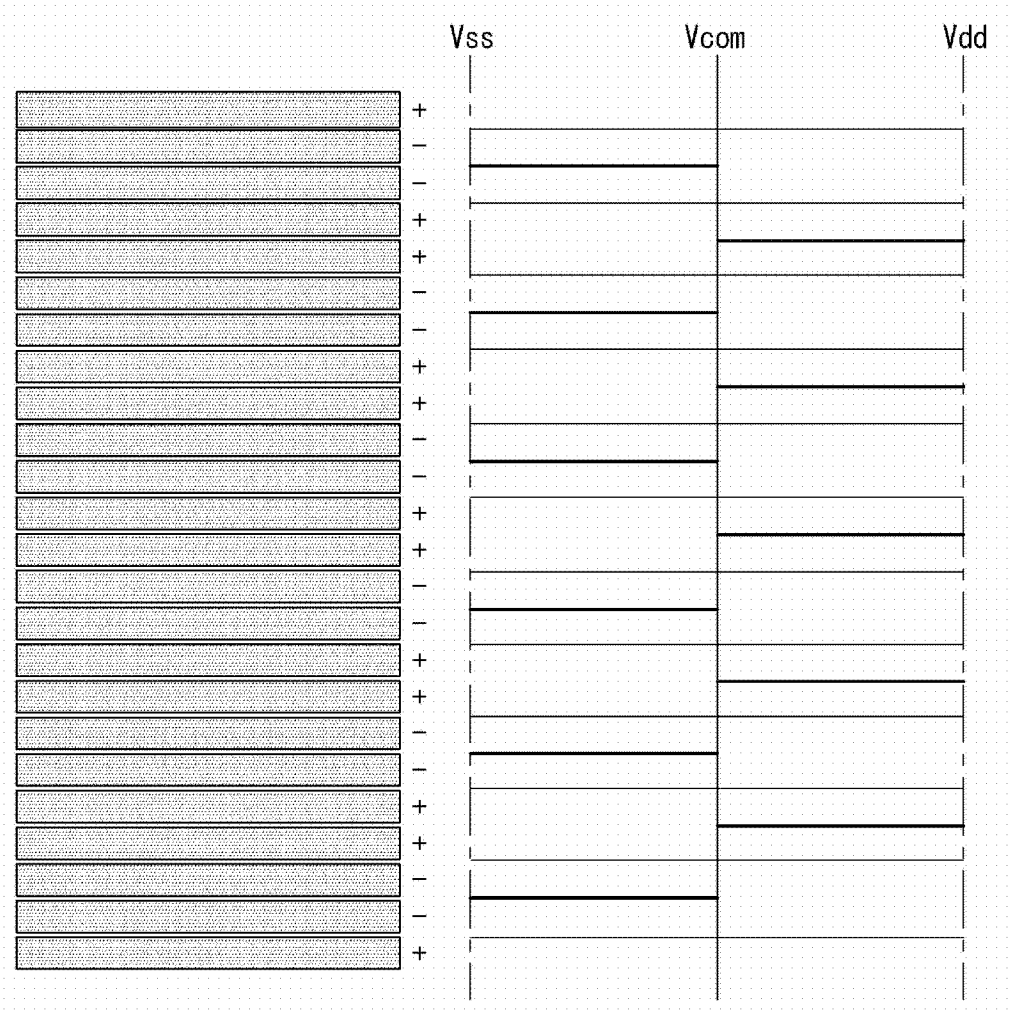


图 2

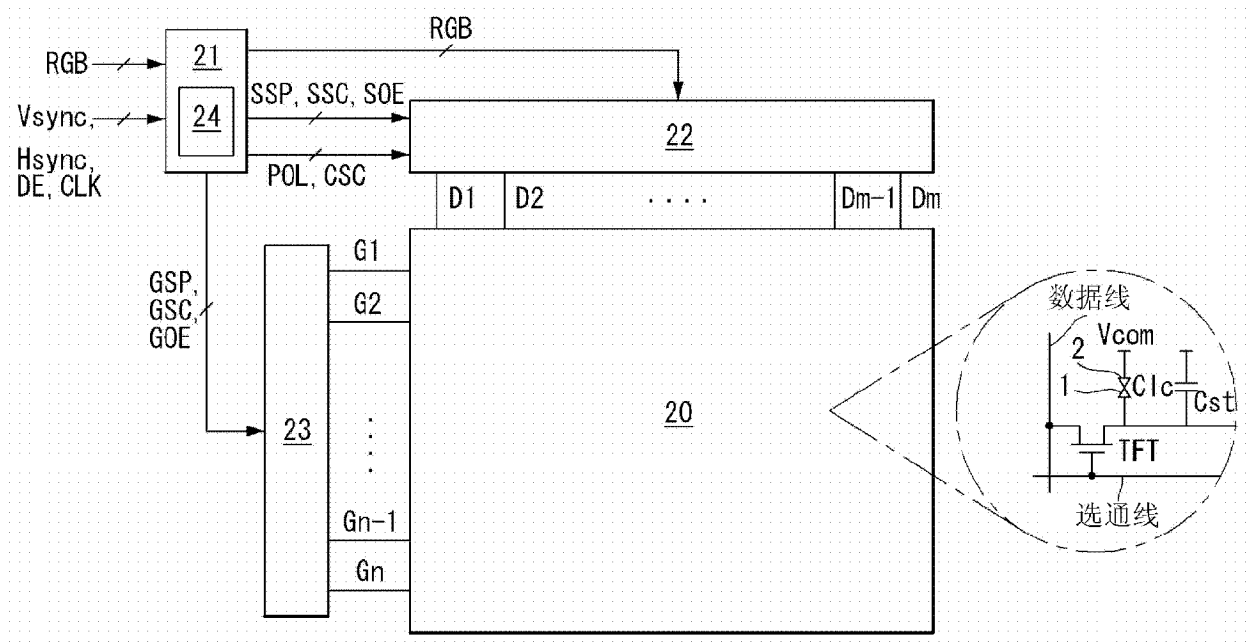


图 3

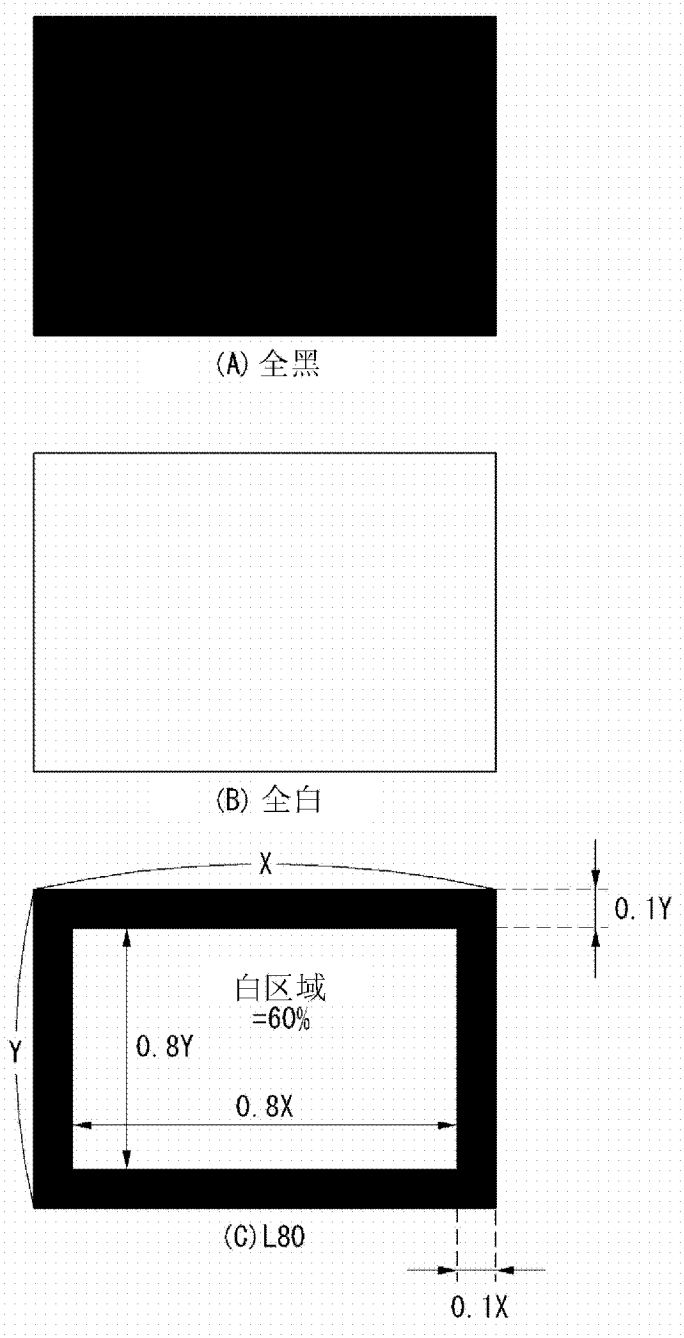


图 4

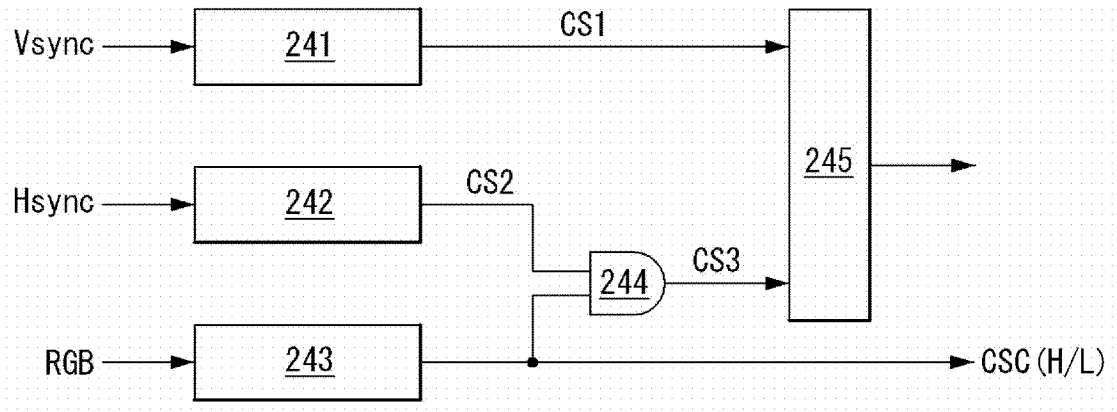


图 5

控制信号 \ 数据图案	正常图案	问题图案
POL	V2 点反转	帧反转
CSC	H(导通)	L(截止)

图 6

CSC : L (00 ₂)			
CS1	CS2	CS3	POL
0 ₂	00 ₂	00 ₂	+
	01 ₂	00 ₂	+
	10 ₂	00 ₂	+
	11 ₂	00 ₂	+
1 ₂	00 ₂	00 ₂	-
	01 ₂	00 ₂	-
	10 ₂	00 ₂	-
	11 ₂	00 ₂	-

图 7A

CSC : H (11₂)

CS1	CS2	CS3	POL
0 ₂	00 ₂	00 ₂	+
	01 ₂	01 ₂	-
	10 ₂	10 ₂	-
	11 ₂	11 ₂	+
1 ₂	00 ₂	00 ₂	-
	01 ₂	01 ₂	+
	10 ₂	10 ₂	+
	11 ₂	11 ₂	-

图 7B

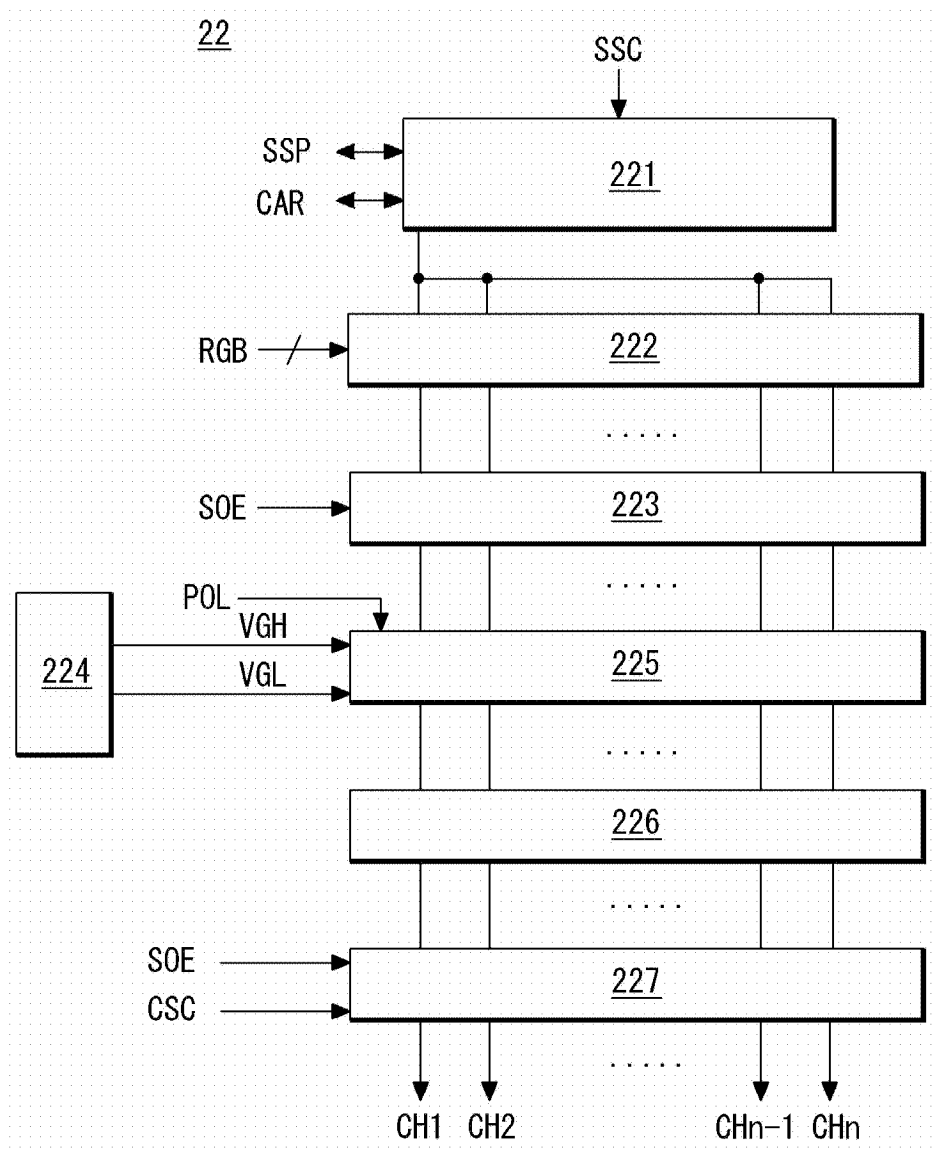


图 8

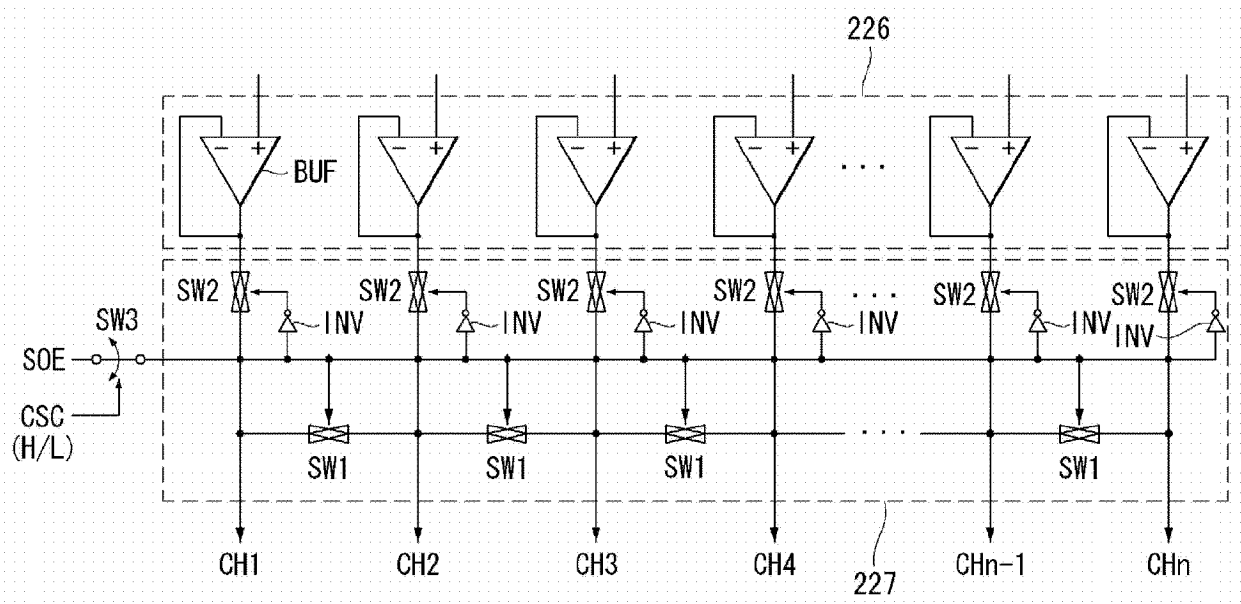


图 9

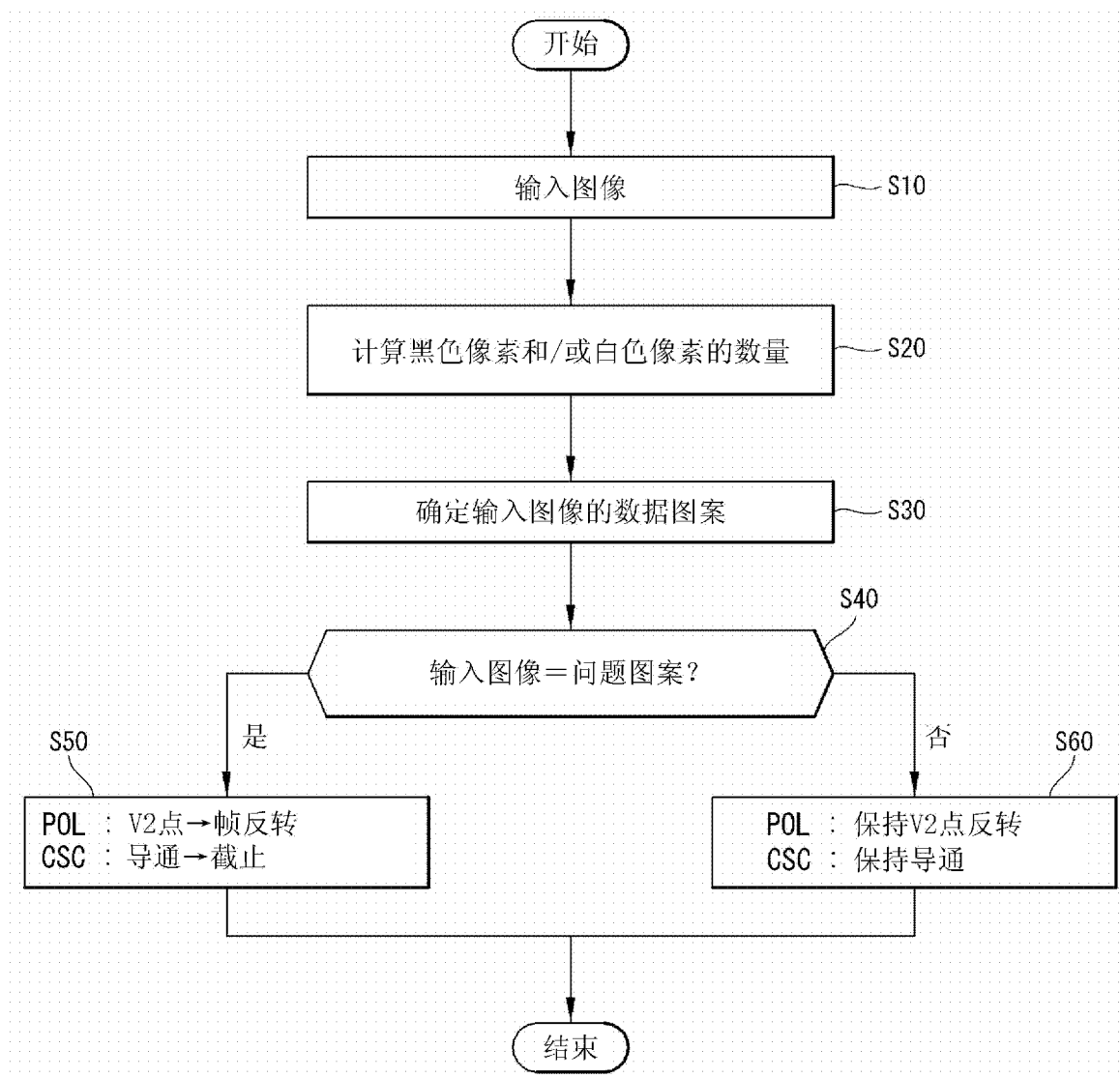


图 10

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	CN102339591B	公开(公告)日	2014-07-09
申请号	CN201110202509.0	申请日	2011-07-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金鍾佑 郑龙彩 卞盛煜 金镇求		
发明人	金鍾佑 郑龙彩 卞盛煜 金镇求		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G2330/021 G09G3/3648		
代理人(译)	李辉		
审查员(译)	罗朋		
优先权	1020100069463 2010-07-19 KR		
其他公开文献	CN102339591A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示器及其驱动方法，该液晶显示器包括：液晶显示面板，其包含有多条数据线、与多条数据线交叉的多条选通线和以矩阵的形式布置在这些数据线和选通线的交叉处的多个液晶单元；数据驱动电路，其向这些数据线提供数据电压；和功耗减少电路，其计算包含在输入图像中的黑色像素、白色像素或者黑色像素和白色像素两者的数量，基于计算结果确定输入图像是否是增加数据驱动电路的功耗的问题图案，基于确定结果选择性地激活在预定周期内在数据驱动电路的相邻输出通道之间短路的电荷共享功能，并不同地控制数据电压的极性反转周期。

