



(12) 发明专利申请

(10) 申请公布号 CN 102203663 A

(43) 申请公布日 2011. 09. 28

(21) 申请号 200980142649. 4

(74) 专利代理机构 北京市隆安律师事务所

(22) 申请日 2009. 08. 19

11323

代理人 权鲜枝

(30) 优先权数据

2008-284805 2008. 11. 05 JP

(51) Int. Cl.

G02F 1/1343 (2006. 01)

(85) PCT申请进入国家阶段日

G02F 1/1368 (2006. 01)

2011. 04. 26

(86) PCT申请的申请数据

PCT/JP2009/064508 2009. 08. 19

(87) PCT申请的公布数据

W02010/052963 JA 2010. 05. 14

(71) 申请人 夏普株式会社

地址 日本大阪府

(72) 发明人 津幡俊英

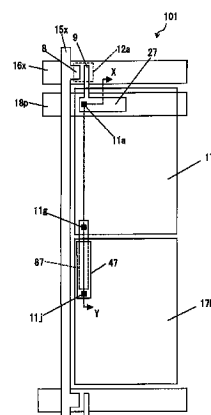
权利要求书 2 页 说明书 17 页 附图 28 页

(54) 发明名称

有源矩阵基板、液晶面板、液晶显示单元、液晶显示装置、电视接收机

(57) 摘要

一种有源矩阵基板,其具备扫描信号线(16x)和数据信号线(15x),在1个像素区域(101)中设有通过晶体管(12a)连接到数据信号线的第1像素电极(17a)以及通过电容连接到该第1像素电极的第2像素电极(17b),上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第1像素电极(17a)的第1电容电极(87)以及与数据信号线形成于同层并电连接到第2像素电极(17b)的第2电容电极(47),第1与第2电容电极(87、47)隔着第1绝缘膜重叠,由此在第1和第2电容电极(87、47)之间形成耦合电容。这样的话,在电容耦合型的像素分割方式的有源矩阵基板中,可以抑制耦合电容部分的短路且缓和与暗子像素对应的像素电极的烧结。



1. 一种有源矩阵基板,其特征在于:

具备扫描信号线和数据信号线,在1个像素区域中设有通过晶体管连接到数据信号线的第1像素电极以及通过电容连接到该第1像素电极的第2像素电极,

上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第1像素电极的第1电容电极、覆盖扫描信号线的第1绝缘膜以及在该第1绝缘膜和第2像素电极之间的层所形成的第2绝缘膜,

第1电容电极与第2像素电极隔着第1绝缘膜和第2绝缘膜重叠,由此在第1电容电极和第2像素电极之间形成电容。

2. 根据权利要求1所述的有源矩阵基板,其特征在于:

第2绝缘膜的厚度小于等于第1绝缘膜的厚度。

3. 根据权利要求1所述的有源矩阵基板,其特征在于:

上述第2绝缘膜的与第1电容电极和第2像素电极重叠的部分的厚度比周围小。

4. 一种有源矩阵基板,其特征在于:

具备扫描信号线和数据信号线,在1个像素区域中设有通过晶体管连接到数据信号线的第1像素电极以及通过电容连接到该第1像素电极的第2像素电极,

上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第1像素电极的第1电容电极、覆盖扫描信号线的第1绝缘膜以及和数据信号线形成于同层并电连接到第2像素电极的第2电容电极,

第1电容电极与第2电容电极隔着第1绝缘膜重叠,由此在第1电容电极和第2电容电极之间形成电容。

5. 根据权利要求4所述的有源矩阵基板,其特征在于:

在第2电容电极和第2像素电极之间的层,形成比第1绝缘膜厚的第2绝缘膜。

6. 根据权利要求5所述的有源矩阵基板,其特征在于:

上述第2绝缘膜包含有机绝缘膜而构成。

7. 根据权利要求4或者5所述的有源矩阵基板,其特征在于:

第1电容电极具有平行的2条边,并且第2电容电极也具有平行的2条边,当俯视时,第1电容电极的两个边位于第2电容电极的两个边的内侧,或者第2电容电极的两个边位于第1电容电极的两个边的内侧。

8. 根据权利要求1~7中的任一项所述的有源矩阵基板,其特征在于:

第1绝缘膜是栅极绝缘膜。

9. 根据权利要求1~3和权利要求5~6中的任一项所述的有源矩阵基板,其特征在于:

第2绝缘膜是覆盖晶体管的沟道的层间绝缘膜。

10. 根据权利要求1~3和权利要求5~6中的任一项所述的有源矩阵基板,其特征在于:

第1像素电极和第1电容电极通过贯穿第1绝缘膜和第2绝缘膜的接触孔连接。

11. 根据权利要求1~10中的任一项所述的有源矩阵基板,其特征在于:

具备与上述扫描信号线形成于同层、与第1像素电极和第2像素电极的至少一方形成电容的保持电容配线。

12. 根据权利要求 11 所述的有源矩阵基板,其特征在于:

与上述数据信号线同层地设有与保持电容配线和第 1 电容电极分别重叠的修正用电极。

13. 一种有源矩阵基板,其特征在于:

在 1 个像素区域中具备连接到晶体管的第 1 像素电极、第 2 像素电极、通过接触孔连接到第 1 像素电极的第 1 电容电极、通过与上述晶体管不同的晶体管连接到第 2 像素电极的第 2 电容电极,

上述第 2 电容电极配置于比第 1 电容电极靠上的层且配置于比第 1 像素电极和第 2 像素电极靠下的层,

上述第 1 电容电极与第 2 电容电极隔着第 1 绝缘膜重叠,由此在第 1 电容电极和第 2 电容电极之间形成电容。

14. 根据权利要求 13 所述的有源矩阵基板,其特征在于:

具备在同层连接到上述第 2 电容电极的第 3 电容电极以及与该第 3 电容电极形成电容的保持电容配线。

15. 一种液晶面板,其特征在于:

具备权利要求 1 ~ 14 中的任一项所述的有源矩阵基板。

16. 一种液晶面板,其特征在于:

具备权利要求 1 ~ 14 中的任一项所述的有源矩阵基板和具有用于控制取向的线状突起的相对基板,

第 1 电容电极的至少一部分配置于该线状突起下。

17. 一种液晶面板,其特征在于:

具备权利要求 1 ~ 14 中的任一项所述的有源矩阵基板和具有共用电极的相对基板,在上述相对电极上设有用于控制取向的狭缝,

第 1 电容电极的至少一部分配置于该狭缝下。

18. 一种液晶显示单元,其特征在于:

具备权利要求 15 ~ 17 中的任一项所述的液晶面板和驱动器。

19. 一种液晶显示装置,其特征在于:

具备权利要求 18 所述的液晶显示单元和光源装置。

20. 一种电视接收机,其特征在于:

具备权利要求 19 所述的液晶显示装置和接收电视播放的调谐部。

有源矩阵基板、液晶面板、液晶显示单元、液晶显示装置、电视接收机

技术领域

[0001] 本发明涉及在 1 个像素区域中设置多个像素电极的有源矩阵基板以及使用该有源矩阵基板的液晶显示装置（像素分割方式）。

背景技术

[0002] 为了提高液晶显示装置的 γ 特性的视场角依存性（例如，抑制画面的泛白等），提出如下液晶显示装置：将在 1 个像素内所设置的多个子像素控制为不同的亮度，通过这些子像素的面积灰度级来显示中间灰度级（像素分割方式，例如，参照专利文献 1）。

[0003] 在专利文献 1 记载的有源矩阵基板（参照图 31）中，在 1 个像素区域中配置 2 个像素电极 190a、190b，晶体管的源极电极 178 连接到数据线 171，漏极电极 175 通过接触孔 185 连接到像素电极 190a。另外，耦合电极 176 通过扩展部 177 连接到晶体管的漏极电极 175。并且，耦合电极 176 与像素电极 190b 隔着保护膜（沟道保护膜）重叠，通过形成于该重叠部分的电容（耦合电容），连接到晶体管的像素电极 109a 与成为电漂浮的像素电极 109b 连接（电容耦合型的像素分割方式）。在使用该有源矩阵基板的液晶显示装置中，可以将与像素电极 190a 对应的子像素作为亮子像素，将与像素电极 190b 对应的子像素作为暗子像素，可以通过这些亮子像素、暗子像素的面积灰度级来显示中间灰度级。但是，在该专利文献 1 的结构中，存在在耦合电极 176 与像素电极 190b 的重叠部分两者易于短路的问题。

[0004] 在此，在专利文献 2 中，公开了如下结构：成为电漂浮的像素电极（与暗子像素对应的像素电极）连接到与扫描信号线形成于同层（基板上）的下层电容电极，连接到晶体管的像素电极连接到与数据信号线形成于同层（栅极绝缘膜上）的上层电容电极，上层电容电极与下层电容电极隔着栅极绝缘膜重叠，在该重叠部分形成耦合电容。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献 1：日本公开专利公报“特开 2006-221174 号公报（公开日：2006 年 8 月 24 日）”

[0008] 专利文献 2：日本公开专利公报“特开 2005-346082 号公报（公开日：2005 年 12 月 15 日）”

发明内容

[0009] 发明要解决的问题

[0010] 但是，本申请的发明人发现：在专利文献 2 记载的有源矩阵基板中，起因于与扫描信号线形成于同层的下层电容电极成为电漂浮，与暗子像素对应的像素电极变得易于烧结。

[0011] 根据本发明，其目的在于：在电容耦合型的像素分割方式的有源矩阵基板中，抑制

耦合电容部分的短路且缓和与暗子像素对应的像素电极的烧结。

[0012] 用于解决问题的方案

[0013] 本发明的有源矩阵基板的特征在于：具备扫描信号线和数据信号线，在 1 个像素区域中设有通过晶体管连接到数据信号线的第 1 像素电极以及通过电容连接到该第 1 像素电极的第 2 像素电极，上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第 1 像素电极的第 1 电容电极、覆盖扫描信号线的第 1 绝缘膜以及在该第 1 绝缘膜和第 2 像素电极之间的层所形成的第 2 绝缘膜，第 1 电容电极与第 2 像素电极隔着第 1 绝缘膜和第 2 绝缘膜重叠，由此在第 1 电容电极与第 2 像素电极之间形成电容。

[0014] 在本有源矩阵基板中，形成耦合电容的第 1 电容电极与第 2 像素电极隔着第 1 绝缘膜（例如，栅极绝缘膜）和第 2 绝缘膜（例如，沟道保护膜）重叠，因此，可以抑制两者（第 1 电容电极和第 2 像素电极）的短路。另外，第 1 电容电极连接到与晶体管连接的第 1 像素电极，因此，可以缓和成为电漂浮的第 2 像素电极（与暗子像素对应的像素电极）的烧结。

[0015] 在本有源矩阵基板中，也可以采用如下结构：第 2 绝缘膜的厚度小于等于第 1 绝缘膜的厚度。

[0016] 在本有源矩阵基板中，也可以采用如下结构：上述第 2 绝缘膜的与第 1 电容电极和第 2 像素电极重叠的部分的厚度比周围小。

[0017] 本发明的有源矩阵基板的特征在于：具备扫描信号线和数据信号线，在 1 个像素区域中设有通过晶体管连接到数据信号线的第 1 像素电极以及通过电容连接到该第 1 像素电极的第 2 像素电极，上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第 1 像素电极的第 1 电容电极、覆盖扫描信号线的第 1 绝缘膜以及和数据信号线形成于同层并电连接到第 2 像素电极的第 2 电容电极，第 1 电容电极与第 2 电容电极隔着第 1 绝缘膜重叠，由此在第 1 电容电极与第 2 电容电极之间形成电容。

[0018] 在本有源矩阵基板中，形成耦合电容的第 1 电容电极与第 2 像素电极通过第 1 绝缘膜（例如，栅极绝缘膜）重叠，因此，可以抑制两者（第 1 电容电极与第 2 像素电极）的短路。另外，第 1 电容电极连接到与晶体管连接的第 1 像素电极，因此，可以缓和成为电漂浮的第 2 像素电极（与暗子像素对应的像素电极）的烧结。

[0019] 在本有源矩阵基板中，也可以采用如下结构：在第 2 电容电极和第 2 像素电极之间的层，形成比第 1 绝缘膜厚的第 2 绝缘膜。

[0020] 在本有源矩阵基板中，也可以采用如下结构：上述第 2 绝缘膜包含有机绝缘膜而构成。

[0021] 在本有源矩阵基板中，也可以采用如下结构：第 1 电容电极具有平行的 2 条边，并且第 2 电容电极也具有平行的 2 条边，当俯视时，第 1 电容电极的两个边位于第 2 电容电极的两个边的内侧，或者第 2 电容电极的两个边位于第 1 电容电极的两个边的内侧。

[0022] 在本有源矩阵基板中，也可以采用如下结构：第 1 绝缘膜是栅极绝缘膜。

[0023] 在本有源矩阵基板中，也可以采用如下结构：第 2 绝缘膜是覆盖晶体管的沟道的层间绝缘膜。

[0024] 在本有源矩阵基板中，也可以采用如下结构：第 1 像素电极和第 1 电容电极通过贯穿第 1 绝缘膜和第 2 绝缘膜的接触孔连接。

[0025] 在本有源矩阵基板中,也可以采用如下结构:具备与上述扫描信号线形成于同层、与第 1 像素电极和第 2 像素电极的至少一方形成电容的保持电容配线。

[0026] 在本有源矩阵基板中,也可以采用如下结构:与上述数据信号线同层地设有与保持电容配线 and 第 1 电容电极分别重叠的修正用电极。

[0027] 本液晶面板具备上述有源矩阵基板和具有用于控制取向的线状突起的相对基板,第 1 电容电极的至少一部分配置于该线状突起下。

[0028] 本有源矩阵基板的特征在于:在 1 个像素区域中具备连接到晶体管的第 1 像素电极、第 2 像素电极、配置于比第 1 像素电极和第 2 像素电极靠下层的、通过接触孔连接到第 1 像素电极的第 1 电容电极、通过与上述晶体管不同的晶体管连接到第 2 像素电极的第 2 电容电极,上述第 2 电容电极配置于比第 1 电容电极靠上的层且配置于比第 1 像素电极和第 2 像素电极靠下的层,上述第 1 电容电极与第 2 电容电极隔着第 1 绝缘膜重叠,由此在第 1 电容电极和第 2 电容电极之间形成电容。

[0029] 在上述结构中,也可以采用如下结构:具备在同层连接到上述第 2 电容电极的第 3 电容电极以及与该第 3 电容电极形成电容的保持电容配线。

[0030] 本液晶面板具备上述有源矩阵基板和具有共用电极的相对基板,在上述相对电极上设有用于控制取向的狭缝,第 1 电容电极的至少一部分配置于该狭缝下。

[0031] 本液晶显示单元的特征在于:具备上述液晶面板和驱动器。另外,本液晶显示装置的特征在于:具备上述液晶显示单元和光源装置。另外,电视接收机的特征在于:具备上述液晶显示装置和接收电视播放的调谐部。

[0032] 发明效果

[0033] 如上所述,根据本有源矩阵基板,可以抑制形成耦合电容的第 1 电容电极与第 2 像素电极的短路且缓和第 2 像素电极(与暗子像素对应的像素电极)的烧结。

附图说明

[0034] 图 1 是示出本液晶面板的结构平面图。

[0035] 图 2 是图 1 的液晶面板的等价电路图。

[0036] 图 3 是图 1 的液晶面板的 X-Y 向视截面图。

[0037] 图 4 是示出具备图 1 的液晶面板的液晶显示装置的驱动方法的时序图。

[0038] 图 5 是示出使用图 4 的驱动方法的情况下的每帧的显示状态的示意图。

[0039] 图 6 是示出图 1 所示液晶面板的变形例的平面图。

[0040] 图 7 是图 6 的液晶面板的 X-Y 向视截面图。

[0041] 图 8 是示出图 1 所示液晶面板的变形例的平面图。

[0042] 图 9 是图 8 所示液晶面板的 X-Y 向视截面图。

[0043] 图 10 是示出图 9 所示液晶面板的变形例的截面图。

[0044] 图 11 是示出图 1 所示液晶面板的变形例的平面图。

[0045] 图 12 是示出本液晶面板的其它的例子的平面图。

[0046] 图 13 是图 12 所示液晶面板的 X-Y 向视截面图。

[0047] 图 14 是示出图 1 所示液晶面板的其它的变形例的平面图。

[0048] 图 15 是示出图 14 所示液晶面板的变形例的平面图。

- [0049] 图 16 是示出图 15 所示液晶面板的修正例的平面图。
- [0050] 图 17 是示出图 8 所示液晶面板的变形例的平面图。
- [0051] 图 18 是示出图 12 所示液晶面板的变形例的平面图。
- [0052] 图 19 是示出本液晶面板的其它的结构例的平面图。
- [0053] 图 20 是示出图 19 所示液晶面板的变形例的平面图。
- [0054] 图 21 是示出图 19 所示液晶面板的其它的变形例的平面图。
- [0055] 图 22 的 (a) 是示出本液晶显示单元的结构示意图, (b) 是示出本液晶显示装置的结构示意图。
- [0056] 图 23 是说明本液晶显示装置的整体结构的框图。
- [0057] 图 24 是说明本液晶显示装置的功能的框图。
- [0058] 图 25 是说明本电视接收机的功能的框图。
- [0059] 图 26 是示出本电视接收机的结构的分解立体图。
- [0060] 图 27 是示出本液晶面板的其它的结构例的平面图。
- [0061] 图 28 是图 27 的液晶面板的向视截面图。
- [0062] 图 29 是示出本液晶面板的其它的结构例的平面图。
- [0063] 图 30 是图 29 的液晶面板的向视截面图。
- [0064] 图 31 是示出现有的液晶面板的结构例的平面图。

具体实施方式

[0065] 如果用图 1 ~ 30 来说明本发明的实施方式的例子, 则如下所示。此外, 为了便于说明, 下面将扫描信号线的延伸方向作为行方向。但是, 在具备本液晶面板 (或者其所用的有源矩阵基板) 的液晶显示装置的使用 (视听) 状态下, 当然该扫描信号线可以在横向上延伸, 也可以在纵向上延伸。此外, 在液晶面板的各图中, 适当地省略记载用于控制取向的结构物 (例如, 形成于有源矩阵基板的像素电极的狭缝、形成于彩色滤光片基板的肋)。

[0066] 图 2 是示出本实施方式的液晶面板 (例如, 常黑模式) 的一部分的等价电路图。如图 2 所示, 本液晶面板具备在列方向 (图中上下方向) 延伸的数据信号线 15x、15y、在行方向 (图中左右方向) 延伸的扫描信号线 16x、16y、在行和列方向排列的像素 (101 ~ 104)、保持电容配线 18p、18q 以及共用电极 (相对电极) com, 各像素的结构是相同的。此外, 包括像素 101、102 的像素列与包括像素 103、104 的像素列相邻, 包括像素 101、103 的像素行与包括像素 102、104 的像素行相邻。

[0067] 在本液晶面板中, 对应 1 个像素设有 1 个数据信号线和 1 个扫描信号线以及 1 个保持电容配线, 在 1 个像素中 2 个像素电极在列方向排列。

[0068] 例如在像素 101 中, 像素电极 17a 通过连接到扫描信号线 16x 的晶体管 12a 连接到数据信号线 15x, 像素电极 17a 与像素电极 17b 通过耦合电容 Cab 连接, 在像素电极 17a 和保持电容配线 18p 之间形成保持电容 Cha, 在像素电极 17a 和共用电极 com 之间形成液晶电容 Cla, 在像素电极 17b 和共用电极 com 之间形成液晶电容 Clb。

[0069] 在具备本液晶面板的液晶显示装置中, 当选择扫描信号线 16x 时, 像素电极 17a (通过晶体管 12a) 连接到数据信号线 15x。在此, 像素电极 17a 与像素电极 17b 通过耦合电容 Cab 耦合, 因此, 如果将晶体管 12a 截止后的像素电极 17a 的电位设为 Va, 将晶体管

12a 截止后的像素电极 17b 的电位设为 V_b , 则 $|V_a| \geq |V_b|$ (此外, 例如 $|V_b|$ 表示 V_b 与 com 电位 = V_{com} 的电位差), 因此, 可以使包含像素电极 17a 的子像素成为亮子像素, 使包含像素电极 17b 的子像素成为暗子像素, 通过该亮子像素和暗子像素的面积灰度级进行中间灰度级显示。由此, 可以提高本液晶显示装置的视场角特性。

[0070] 将图 2 的像素 101 的具体例在图 1 示出。在图 1 中, 为了便于识别, 省略了彩色滤光片基板 (相对基板) 侧的部件而仅记载有源矩阵基板的部件。如该图所示, 在数据信号线 15x 和扫描信号线 16x 的交叉部附近配置晶体管 12a, 晶体管 12a 的源极电极 8 连接到数据信号线 15x, 扫描信号线 16x 兼作晶体管 12a 的栅极电极, 晶体管 12a 的漏极电极 9 连接到漏极引出电极 27, 在由两信号线 (15x、16x) 划分的像素区域, 接近晶体管 12a 的像素电极 17a (第 1 像素电极) 与像素电极 17b (第 2 像素电极) 在列方向排列。

[0071] 并且, 漏极引出电极 27 通过接触孔 11a 连接到像素电极 17a, 通过接触孔 11g 连接到像素电极 17a 的下层电容电极 87 (第 1 电容电极) 与像素电极 17b 重叠地延伸。

[0072] 在此, 下层电容电极 87 与扫描信号线 16x 形成于同层, 在下层电容电极 87 和像素电极 17b 的重叠部分, 在下层电容电极 87 和像素电极 17b 之间配置栅极绝缘膜和层间绝缘膜。由此, 在下层电容电极 87 与像素电极 17b 的重叠部分形成耦合电容 C_{ab} (参照图 2)。

[0073] 另外, 在本有源矩阵基板中, 保持电容配线 18p 接近扫描信号线 16x 配置, 保持电容配线 18p 仅与像素电极 17a 重叠。在此, 为了确保保持电容, 使漏极引出电极 27 与保持电容配线 18p 重叠地在行方向延伸。在这种情况下, 保持电容配线 18p 与漏极引出电极 27 仅隔着栅极绝缘膜重叠, 在该重叠部分形成保持电容配线 18p 和像素电极 17a 之间的保持电容 C_{a} 的大部分。

[0074] 图 3 是图 1 的 X-Y 向视截面图。如该图所示, 本液晶面板具备: 有源矩阵基板 3、与其相对的彩色滤光片基板 30 以及配置于两基板 (3、30) 之间的液晶层 40。在有源矩阵基板 3 中, 在玻璃基板 31 上形成扫描信号线 16x、保持电容配线 18p 以及下层电容电极 87, 覆盖它们而形成栅极绝缘膜 22。在栅极绝缘膜 22 的上层, 形成漏极引出电极 27。此外, 在截面中虽未包括, 但是在栅极绝缘膜 22 的上层, 形成半导体层 (i 层和 n+ 层)、与 n+ 层相接的源极电极 8 和漏极电极 9 以及数据信号线 15x。而且, 覆盖该金属层而形成层间绝缘膜 25 (无机层间绝缘膜)。在层间绝缘膜 25 上形成像素电极 17a、17b, 而且, 覆盖这些像素电极而形成取向膜 7。此外, 在接触孔 11a 处挖穿层间绝缘膜 25, 由此, 像素电极 17a 与漏极引出电极 27 连接。另外, 在接触孔 11g 处挖穿栅极绝缘膜 22 和层间绝缘膜 25, 由此, 像素电极 17b 与下层电容电极 87 连接。

[0075] 在此, 下层电容电极 87 隔着栅极绝缘膜 22 和层间绝缘膜 25 与像素电极 17b 重叠, 在两者 (87、17b) 的重叠部分形成耦合电容 C_{ab} (参照图 2)。另外, 保持电容配线 18p 隔着栅极绝缘膜 22 与漏极引出电极 27 重叠, 在两者 (18p、27) 的重叠部分形成耦合电容 C_{a} (参照图 2) 的大部分。

[0076] 此外, 考虑栅极绝缘膜 22 的作为栅极绝缘膜的功能和层间绝缘膜 25 的作为晶体管的沟道保护膜的功能以及必要的耦合电容的值来决定栅极绝缘膜 22 的材料和厚度以及层间绝缘膜 25 的材料和厚度即可。在此, 栅极绝缘膜 22 和层间绝缘膜 25 均使用氮化硅 (SiN_x), 将层间绝缘膜 25 形成得比栅极绝缘膜 22 薄。

[0077] 另一方面, 在彩色滤光片基板 30 中, 在玻璃基板 32 上形成着色层 (彩色滤光片

层)14,在其上层形成共用电极(com)28,而且,覆盖其而形成取向膜19。

[0078] 图4是具备图1、2所示液晶面板的本液晶显示装置(常黑模式的液晶显示装置)的驱动方法的时序图。此外, S_v 和 S_V 示出分别供给到数据信号线15x、15y(参照图2)的信号电位, G_x 、 G_y 示出供给到扫描信号线16x、16y的栅极导通脉冲信号, $V_a \sim V_d$ 分别示出像素电极17a~17d的电位, V_A 、 V_B 分别示出像素电极17A、17B的电位。

[0079] 根据该驱动方法,如图4所示,顺序选择扫描信号线,将供给到数据信号线的信号电位的极性按照每1个水平扫描期间(1H)进行反转,并且将在各帧的同一序号的水平扫描期间所供给的信号电位的极性以1帧为单位进行反转,且对在同一水平扫描期间相邻的2个数据信号线供给极性相反的信号电位。

[0080] 具体地说,在连续的帧F1、F2中,在F1中,顺序选择扫描信号线,对相邻的2个数据信号线的一方,在第1个水平扫描期间(例如,包含像素电极17a的写入期间)供给正极性的信号电位,在第2个水平扫描期间供给负极性的信号电位,对上述2个数据信号线的另一方,在第1个水平扫描期间供给负极性的信号电位,在第2个水平扫描期间供给正极性的信号电位。由此,如图4所示,成为 $|V_a| \geq |V_b|$ 、 $|V_c| \geq |V_d|$,例如,包含像素电极17a(正极性)的子像素成为亮子像素(下面,为“亮”),包含像素电极17b(正极性)的子像素成为暗子像素(下面,为“暗”),包含像素电极17c(负极性)的子像素成为“亮”,包含像素电极17d(负极性)的子像素成为“暗”,作为整体,成为图5的(a)。

[0081] 另外,在F2中,顺序选择扫描信号线,对相邻的2个数据信号线的一方,在第1个水平扫描期间(例如,包含像素电极17a的写入期间)供给负极性的信号电位,在第2个水平扫描期间供给正极性的信号电位,对上述2个数据信号线的另一方,在第1个水平扫描期间供给正极性的信号电位,在第2个水平扫描期间供给负极性的信号电位。由此,如图4所示,成为 $|V_a| \geq |V_b|$ 、 $|V_c| \geq |V_d|$,例如,包含像素电极17a(负极性)的子像素成为“亮”,包含像素电极17b(负极性)的子像素成为“暗”,包含像素电极17c(正极性)的子像素成为“亮”,包含像素电极17d(正极性)的子像素成为“暗”,作为整体,成为图5的(b)。

[0082] 此外,在图1、3中省略了用于控制取向的结构物的记载,但是例如在MVA(多畴垂直取向)方式的液晶面板中,对各像素电极设置用于控制取向的狭缝,对彩色滤光片基板设置用于控制取向的肋。此外,也可以替代用于控制取向的肋而对彩色滤光片基板的共用电极设置用于控制取向的狭缝。

[0083] 下面,说明本液晶面板的制造方法。在液晶面板的制造方法中,包含有源矩阵基板制造工序、彩色滤光片基板制造工序以及使两基板粘合并填充液晶的组装工序。

[0084] 首先,在玻璃、塑料等基板上,通过溅射法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜或者它们的层叠膜(厚度为 $1000\text{\AA} \sim 3000\text{\AA}$),其后,通过光刻技术(Photo Engraving Process,下面称为“PEP技术”)进行图案化,形成扫描信号线(晶体管的栅极电极)、保持电容配线以及下层电容电极。

[0085] 然后,在形成扫描信号线等的整个基板上,通过CVD(Chemical Vapor Deposition;化学气相沉积)法形成氮化硅、氧化硅等无机绝缘膜(厚度为 $4000\text{\AA}$ 程度),形成栅极绝缘膜(成膜时的基板温度例如采用 350°C)。

[0086] 接着,在栅极绝缘膜上(整个基板),通过CVD法连续形成本征非晶硅膜(厚度为 $1000\text{\AA} \sim 3000\text{\AA}$)、掺杂了磷的n+非晶硅膜(厚度为 $400\text{\AA} \sim 700\text{\AA}$),其后,通过

PEP 技术进行图案化,在栅极电极上,岛状地形成包括本征非晶硅层和 n+ 非晶硅层的硅层叠体。

[0087] 接着,在形成有硅层叠体的整个基板上,通过溅射法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜或者它们的层叠膜(厚度为 $1000\text{\AA}\sim 3000\text{\AA}$),其后,通过 PEP 技术进行图案化,形成数据信号线、晶体管的源极电极、漏极电极以及漏极引出电极(金属层的形成)。

[0088] 而且,将源极电极和漏极电极作为掩模,蚀刻除去构成硅层叠体的 n+ 非晶硅层,形成晶体管的沟道。在此,半导体层如上所述可以由非晶硅膜形成,不过,也可以形成多晶硅膜,另外,也可以对非晶硅膜和多晶硅膜进行激光退火处理来提高结晶性。由此,半导体层内的电子的移动速度变快,可以提高晶体管(TFT)的特性。

[0089] 然后,在形成有数据信号线等的整个基板上通过 CVD 法形成氮化硅、氧化硅等的无机绝缘膜(厚度为 $3000\text{\AA}$ 的程度),形成层间绝缘膜(成膜时的基板温度例如采用 250°C)。

[0090] 其后,通过 PEP 技术蚀刻除去层间绝缘膜或者层间绝缘膜和栅极绝缘膜,形成接触孔。在此,在图 1、3 的接触孔 11a 的形成位置除去层间绝缘膜,在接触孔 11g 的形成位置除去层间绝缘膜和栅极绝缘膜。

[0091] 接着,在形成有接触孔的层间绝缘膜上的整个基板上,通过溅射法形成由 ITO(Indium Tin Oxide; 铟锡氧化物)、IZO(Indium Zinc Oxide; 铟锌氧化物)、氧化锌、氧化锡等构成的透明导电膜(厚度为 $1000\text{\AA}\sim 2000\text{\AA}$),其后,通过 PEP 技术进行图案化,形成各像素电极。

[0092] 最后,在像素电极上的整个基板上,将聚酰亚胺树脂以 $500\text{\AA}\sim 1000\text{\AA}$ 的厚度进行印刷,其后,进行焙烧,用旋转布在 1 个方向进行摩擦处理,形成取向膜。如上所述来制造有源矩阵基板。

[0093] 下面,说明彩色滤光片基板制造工序。

[0094] 首先,在玻璃、塑料等基板上(整个基板),形成铬薄膜或者含有黑色颜料的树脂后,通过 PEP 技术进行图案化,形成黑矩阵。然后,在黑矩阵的间隙中,使用颜料分散法等使红色、绿色以及蓝色的彩色滤光片层(厚度为 $2\mu\text{m}$ 的程度)形成图案。

[0095] 接着,在彩色滤光片层上的整个基板上,形成由 ITO、IZO、氧化锌、氧化锡等构成的透明导电膜(厚度为 $1000\text{\AA}$ 的程度),形成共用电极(com)。

[0096] 最后,在共用电极上的整个基板上,将聚酰亚胺树脂以 $500\text{\AA}\sim 1000\text{\AA}$ 的厚度进行印刷,其后,进行焙烧,用旋转布在 1 个方向进行摩擦处理,形成取向膜。如上所述,可以制造彩色滤光片基板。

[0097] 下面,说明组装工序。

[0098] 首先,在有源矩阵基板和彩色滤光片基板的一方上,通过丝网印刷,将由热固化环氧树脂等构成的密封材料涂敷成留出液晶注入口部分的框状图案,在另一方基板上撒布具有相当于液晶层厚度的直径的由塑料或者二氧化硅构成的球状间隔物。

[0099] 然后,粘合有源矩阵基板和彩色滤光片基板,使密封材料固化。

[0100] 最后,在由有源矩阵基板、彩色滤光片基板以及密封材料所包围的空间内,通过减压法来注入液晶材料后,在液晶注入口涂敷 UV 固化树脂,通过 UV 照射来密封液晶材料,由

此形成液晶层。如上所述来制造液晶面板。

[0101] 在图 1 的液晶面板中,在形成耦合电容 Cab 的下层电容电极 87 和像素电极 17b 之间,除了存在层间绝缘膜 25,还存在致密性较高的栅极绝缘膜 22,因此,可以抑制耦合电容形成部分的短路发生。此外,作为沟道保护膜的层间绝缘膜 25 的致密性一般低于栅极绝缘膜 22 的致密性(一般,在比栅极绝缘膜的形成低的温度下进行层间绝缘膜的形成是原因之一),因此,如图 31 那样在耦合电极 176 与像素电极 190b 仅隔着层间绝缘膜重叠的结构中,两者易于短路。

[0102] 另外,在图 1 的液晶面板中,下层电容电极 87 连接到像素电极 17a,因此,还可以缓和与暗子像素对应的像素电极 17b 的烧结。

[0103] 而且,如图 31 那样在耦合电极 176 与像素电极 190b 仅隔着层间绝缘膜重叠的结构中,耦合电极 176 与像素电极 190b 靠得太近,因此,在耦合电极 176 的最终宽度不均匀的情况下的耦合电容的值的的不均匀变大。另一方面,在图 1 的液晶面板中,下层电容电极 87 与像素电极 17b 没有靠得太近,因此,可以抑制在下层电容电极 87 的线宽不均匀的情况下的耦合电容的值的的不均匀。

[0104] 另外,在图 1 的液晶面板中,栅极绝缘膜 22 和层间绝缘膜 25 均使用氮化硅(SiNx),将层间绝缘膜 25 形成为比栅极绝缘膜 22 薄。在该点上,为了增大耦合电容的值,优选缩小栅极绝缘膜 22 和层间绝缘膜 25 的厚度之和。但是,栅极绝缘膜 22 的厚度对晶体管特性带来的影响较大,为了增大耦合电容的值而较大地改变该厚度是不优选的。另一方面,层间绝缘膜 25(沟道保护膜)的厚度对晶体管特性带来的影响比较小。因此,为了保持晶体管特性且增大耦合电容的值,优选缩小层间绝缘膜 25 的厚度,例如,使层间绝缘膜 25 的厚度小于等于栅极绝缘膜 22 的厚度。

[0105] 回到图 3,在图 3 的层间绝缘膜(无机层间绝缘膜)25 上设置比其厚的有机层间绝缘膜 26,如图 7 所示,使沟道保护膜采用 2 层(25、26)结构。这样的话,可以得到降低各种寄生电容、防止配线之间的短路以及降低平坦化造成的像素电极开裂等的效果。在这种情况下,如图 6、7 所示,对于有机层间绝缘膜 26,更优选挖穿与下层电容电极 87 重叠的部分 K。这样的话,可以充分地确保耦合电容的值,并且可以得到上述效果。另外,在本结构中,扫描信号线和像素电极之间的寄生电容、数据信号线和像素电极之间的寄生电容有所降低,因此,如图 6、7 那样,可以将像素电极与数据信号线、扫描信号线重叠来提高开口率。

[0106] 例如,可以如下地形成图 7 的无机层间绝缘膜 25、有机层间绝缘膜 26 以及接触孔 11a、11g。即,在形成晶体管、数据信号线后,使用 SiH₄ 气体、NH₃ 气体以及 N₂ 气体的混合气体,通过 CVD 形成由厚度约为 3000Å 的 SiNx 构成的层间绝缘膜 25(钝化膜),使其覆盖整个基板面。其后,通过旋涂法、模具涂敷法来形成由厚度约为 3 μm 的正型感光性丙烯酸树脂构成的有机层间绝缘膜 26。接着,进行光刻来形成有机层间绝缘膜 26 的挖穿部分以及各种接触用图案,而且,将图案化的有机层间绝缘膜 26 作为掩模,用 CF₄ 气体和 O₂ 气体的混合气体来干式蚀刻层间绝缘膜 25。具体地说,例如,对于有机层间绝缘膜的挖穿部分通过光刻工序进行半曝光,由此,当显影完成时,有机层间绝缘膜较薄地残留,另一方面,对于接触孔部分通过上述光刻工序进行全曝光,由此,当显影完成时,有机层间绝缘膜不会残留。在此,如果用 CF₄ 气体和 O₂ 气体的混合气体进行干式蚀刻,则对于有机层间绝缘膜的挖穿部分,(有机层间绝缘膜的)残膜被除去,对于接触孔 11a 的部分,有机层间绝缘膜下的无机

层间绝缘膜被除去,对于接触孔 11g 的部分,有机层间绝缘膜下的无机层间绝缘膜和栅极绝缘膜被除去。即,在接触孔 11a 的部分,层间绝缘膜 25 被除去而漏极引出电极 27 的表面(例如,A1 膜)露出,由此蚀刻停止,在接触孔 11g 的部分,层间绝缘膜 25 和栅极绝缘膜 22 被除去而下层电容电极 87 的表面(例如,A1 膜)露出,由此蚀刻停止。此外,有机层间绝缘膜 26 例如也可以是由 SOG(旋涂玻璃)材料构成的绝缘膜,另外,在有机层间绝缘膜 26 中,也可以包含丙烯酸树脂、环氧树脂、聚酰亚胺树脂、聚氨酯树脂、酚醛树脂以及硅氧烷树脂中的至少 1 种。

[0107] 也可以将图 1 的液晶面板如图 8 那样进行变形。在图 8 的液晶面板中,与下层电容电极 87 和像素电极 17b 重叠地设置上层电容电极 47。该上层电容电极 47 如图 9 所示,形成于栅极绝缘膜 22 上(与漏极引出电极 27 同层),通过接触孔 11j 连接到像素电极 17b。

[0108] 在图 8、9 的结构中,下层电容电极 87 和上层电容电极 47 仅隔着栅极绝缘膜 22 重叠,在该重叠部分形成耦合电容,因此,可以充分地确保耦合电容 C_{ab} 的值。此外,如上所述,栅极绝缘膜 22 的致密性高于层间绝缘膜 25 的致密性,因此,与图 31 那样的结构比较,可以抑制在耦合电容形成部分的短路。

[0109] 另外,采用如下结构:俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧,因此,下层电容电极 87、上层电容电极 47 的对准即使在行方向偏离,耦合电容的值也难以变动(在对准偏离方面好)。此外,也可以采用如下结构,使得上层电容电极 47 的两个边位于下层电容电极 87 的两个边的内侧。

[0110] 另外,在图 8 的结构中,可以与层间绝缘膜 25 的厚度大致无关地决定耦合电容 C_{ab} 的值,因此,可以说更适合例如图 10 那样,使无机层间绝缘膜 25 和有机层间绝缘膜 26 层叠起来作为沟道保护膜(较厚地形成沟道保护膜)的情况。

[0111] 也可以使图 1 示出的液晶面板如图 11 那样构成。即,在图 1 中省略记述,但是在 MVA 的液晶面板中,如图 11 所示,对于有源矩阵基板的像素电极设置用于控制取向的狭缝 SL,对于彩色滤光片基板设置用于控制取向的肋 Li(线状突起)。在此,将有源矩阵基板的下层电容电极 87 配置于肋 Li 下,由此可以提高开口率。当然也可以替代肋 Li 而对 CF(彩色滤光片)基板的共用电极设置狭缝。

[0112] 将本液晶显示装置的其它的具体例在图 12 示出。在图 12 中,在数据信号线 15x 和扫描信号线 16x 的交叉部附近配置晶体管 12a,晶体管 12a 的源极电极 8 连接到数据信号线 15x,扫描信号线 16x 兼作晶体管 12a 的栅极电极,晶体管 12a 的漏极电极 9 连接到漏极引出电极 27,在由两信号线(15x、16x)划分的像素区域,与晶体管 12a 接近的像素电极 17a(第 1 像素电极)和像素电极 17b(第 2 像素电极)在列方向排列。

[0113] 并且,通过接触孔 11j 连接到像素电极 17b 的上层电容电极 47 与像素电极 17a 重叠地延伸,而且,与上层电容电极 47 和像素电极 17a 重叠地设置下层电容电极 87,下层电容电极 87 与像素电极 17a 通过接触孔 11g 连接。此外,上层电容电极 47 在像素电极 17a 下具有沿着列方向的 2 条边,并且下层电容电极 87 在像素电极 17a 下也具有沿着列方向的 2 条边,当俯视时,下层电容电极 87 的两个边位于上层像素电极 47 的两个边的内侧。

[0114] 在此,下层电容电极 87 与扫描信号线 16x 形成于同层,上层电容电极 47 与数据信号线 15x 形成于同层,在下层电容电极 87、上层电容电极 47 以及像素电极 17a 的重叠部分,在下层电容电极 87 和上层电容电极 47 之间配置栅极绝缘膜,并且在上层电容电极 47 和像

素电极 17a 之间配置层间绝缘膜,在下层电容电极 87 和上层电容电极 47 的重叠部分所形成的第 1 耦合电容与在上层电容电极 47 与像素电极 17a 的重叠部分所形成的第 2 耦合电容并联。

[0115] 另外,横穿像素区域而配置保持电容配线 18p,保持电容配线 18p 隔着栅极绝缘膜和层间绝缘膜分别与像素电极 17a 和像素电极 17b 重叠。由此,在保持电容配线 18p 与像素电极 17a 的重叠部分形成保持电容,在保持电容配线 18p 与像素电极 17b 的重叠部分形成保持电容。

[0116] 图 13 是图 12 的 X-Y 向视截面图。如该图所示,在有源矩阵基板 3 中,在玻璃基板 31 上,形成保持电容配线 18p 和下层电容电极 87,覆盖它们而形成栅极绝缘膜 22。在栅极绝缘膜 22 的上层形成上层电容电极 47 和漏极引出电极 27。而且,覆盖该金属层而形成层间绝缘膜 25。在层间绝缘膜 25 上形成像素电极 17a、17b,而且,覆盖这些像素电极而形成取向膜 7。此外,在接触孔 11j 处,层间绝缘膜 25 被挖穿,由此,像素电极 17b 与上层电容电极 47 连接。另外,在接触孔 11g 处,层间绝缘膜 25 和栅极绝缘膜 22 被挖穿,由此,下层电容电极 87 与像素电极 17a 连接。

[0117] 在此,下层电容电极 87 隔着栅极绝缘膜 22 与上层电容电极 47 重叠,在两者 (87、47) 的该重叠部分形成第 1 耦合电容。而且,上层电容电极 47 隔着层间绝缘膜 25 与像素电极 17a 重叠,在两者 (47、17a) 的重叠部分形成第 2 耦合电容。另外,保持电容配线 18p 隔着栅极绝缘膜 22 和层间绝缘膜 25 与像素电极 17a 重叠,在两者 (18p、17a) 的重叠部分形成保持电容。同样地,保持电容配线 18p 隔着栅极绝缘膜 22 和层间绝缘膜 25 与像素电极 17b 重叠,在两者 (18p、17b) 的重叠部分形成保持电容。

[0118] 在本液晶面板中,在基板的厚度方向形成第 1 耦合电容(下层电容电极 87 和上层电容电极 47 的重叠部分的耦合电容)和第 2 耦合电容(上层电容电极 47 和像素电极 17a 的重叠部分的耦合电容),并且这些第 1 耦合电容和第 2 耦合电容并联,可以通过并联的第 1 耦合电容和第 2 耦合电容连接像素电极 17a、17b。因此,除了可以抑制在耦合电容形成部分的短路且缓和与暗子像素对应的像素电极的烧结的上述优点外,还有如下效果:可以不改变耦合电容的值而缩小上层电容电极 47 的面积来提高开口率,不改变上层电容电极 47 的面积(不改变开口率)而增大耦合电容的值。

[0119] 另外,在本液晶面板中,栅极绝缘膜 22 和层间绝缘膜 25 均使用氮化硅(SiNx)将层间绝缘膜 25 形成为比栅极绝缘膜 22 薄。在该点上,栅极绝缘膜 22 的厚度对晶体管特性带来的影响较大,不优选为了提高开口率或者增大耦合电容的值的上述效果而较大地改变该厚度。另一方面,层间绝缘膜 25(沟道保护膜)的厚度对晶体管特性带来的影响较小。因此,为了保持晶体管特性且提高上述效果,优选缩小层间绝缘膜 25 的厚度,优选如本液晶面板那样,使层间绝缘膜 25 的厚度小于等于栅极绝缘膜 22 的厚度。

[0120] 另外,采用如下结构:当俯视本液晶面板时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧,因此,下层电容电极 87、上层电容电极 47 的对准即使在行方向偏离,耦合电容的值也难以变动(在对准偏离方面好)。此外,从在对准偏离方面好的观点出发,也可以构成为上层电容电极 47 的两个边位于下层电容电极 87 的两个边的内侧,如图 12 那样,如果增大与下层电容电极 87 和像素电极 17a 双方形成耦合电容的上层电容电极 47 的宽度,则可以进一步增强提高开口率或者增大耦合电容的值的上述效果。

[0121] 在此,在图 12、13 中,在像素电极 17a 与上层电容电极 47 发生短路(由此像素电极 17a、17b 短路)的情况下,切除像素电极 17b 中接触孔 11j 内的部分,由此可以残留上层电容电极 47 与像素电极 17b 的重叠部分的耦合电容且修正上述短路。考虑该点,在本结构中,优选将上层电容电极 47 与像素电极 17b 的重叠确保为某一程度。

[0122] 另外,采用如下结构:当俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧,因此,下层电容电极 87、上层电容电极 47 的对准即使在行方向偏离,耦合电容的值也难以变动(在对准偏离方面好)。此外,从在对准偏离方面好的观点出发,也可以构成为上层电容电极 47 的两个边位于下层电容电极 87 的两个边的内侧,在增大耦合电容方面,优选前者(图 12 的结构)。

[0123] 也可以将图 1 的液晶面板如图 14 那样进行变形。在图 14 的液晶面板中,像素电极 17b 从行方向看形成为 V 字形,并且像素电极 17a 包围该像素电极 17b 而构成。具体地说,像素电极 17b 包含相对于行方向成 45 度的 2 条边 E1、E2 以及相对于行方向成 315 度的 2 条边 E3、E4,边 E1 和与其平行的像素电极 17a 的边的间隙、边 E2 和与其平行的像素电极 17a 的边的间隙、边 E3 和与其平行的像素电极 17a 的边的间隙以及边 E4 和与其平行的像素电极 17a 的边的间隙分别成为用于控制取向的狭缝 SL1 ~ SL4。

[0124] 在此,漏极引出电极 27 通过接触孔 11a 连接到像素电极 17a,通过接触孔 11g 连接到像素电极 17a 的下层电容电极 87 穿过狭缝 SL3 而延伸,与像素电极 17b 重叠。在该结构中,在下层电容电极 87 与像素电极 17b 的重叠部分形成耦合电容。

[0125] 另外,横穿像素区域而配置保持电容配线 18p,保持电容配线 18p 隔着栅极绝缘膜和层间绝缘膜与像素电极 17a 和像素电极 17b 分别重叠。由此,在保持电容配线 18p 与像素电极 17a 的重叠部分形成保持电容,在保持电容配线 18p 与像素电极 17b 的重叠部分形成保持电容。

[0126] 也可以将图 14 的液晶面板如图 15 那样进行变形。即,当俯视时,使保持电容配线 18p 与下层电容电极 87 接近到不会短路的程度,将与保持电容配线 18p 和下层电容电极 87 分别重叠的修正用电极 44 与数据信号线 15x 形成于同层。在图 15 的结构中,当晶体管 12a 产生缺陷(例如,源极、漏极短路)时,切断漏极引出电极 27,用金属连接下层电容电极 87 和修正用电极 44,并且用金属连接下层电容电极 87 和保持电容配线 18p,由此可以使像素电极 17a 连接到保持电容配线 18p(参照图 16)。由此,可以使像素电极 17a、17b 成为黑点。

[0127] 也可以将图 14 的液晶面板如图 17 那样进行变形。在图 17 的液晶面板中,与下层电容电极 87 和像素电极 17b 重叠地设有上层电容电极 47。该上层电容电极 47 形成于栅极绝缘膜 22 上(与漏极引出电极 27 同层),通过接触孔 11j 连接到像素电极 17b。

[0128] 在图 17 的结构中,下层电容电极 87 与上层电容电极 47 仅隔着栅极绝缘膜 22 重叠,在该重叠部分形成耦合电容,因此,可以充分地确保耦合电容的值。此外,栅极绝缘膜 22 的致密性高于层间绝缘膜 25 的致密性,因此,可以比以往还能抑制在电容耦合形成部分的短路发生。

[0129] 另外,采用如下结构:当俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧,因此,下层电容电极 87、上层电容电极 47 的对准即使在行方向偏离,耦合电容的值也难以变动(在对准偏离方面好)。此外,也可以构成为上层电容电极 47 的两个边位于下层电容电极 87 的两个边的内侧。

[0130] 另外,在图 17 的结构中,可以与层间绝缘膜的厚度大致无关地决定耦合电容的值,因此,可以说更适合较厚地形成沟道保护膜的情况。

[0131] 也可以将图 12 的液晶面板如图 18 那样进行变形。在图 18 的液晶面板中,像素电极 17a 从行方向看形成为三角形形状,并且像素电极 17b 包围该像素电极 17a 而构成。具体地说,像素电极 17a 包含相对于行方向成 45 度的边 E1 以及相对于行方向成 315 度的边 E2,边 E1 和与其平行的像素电极 17b 的边之间的间隙以及边 E2 和与其平行的像素电极 17b 的边之间的间隙分别成为用于控制取向的狭缝 SL1、SL2。

[0132] 在此,从漏极电极 9 引出的漏极引出配线 57 通过接触孔 11a 连接到像素电极 17a,通过接触孔 11j 连接到像素电极 17b 的上层电容电极 47 穿过狭缝 SL2 下而延伸,而且,与上层电容电极 47 和像素电极 17a 重叠地设置下层电容电极 87,下层电容电极 87 通过接触孔 11g 连接到像素电极 17a。此外,上层电容电极 47 在像素电极 17a 下具有相对于行方向成 45 度的 2 条边,并且下层电容电极 87 在像素电极 17a 下也具有相对于行方向成 45 度的 2 条边,当俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧。

[0133] 另外,与像素电极 17a 的外周重叠的环状的保持电容延伸部 18px 从保持电容配线 18p 开始延伸,该保持电容延伸部 18px 隔着栅极绝缘膜和层间绝缘膜与像素电极 17a 和像素电极 17b 分别重叠。由此,在保持电容延伸部 18px 与像素电极 17a 的重叠部分形成保持电容,在保持电容延伸部 18px 与像素电极 17b 的重叠部分形成保持电容。如图 18 那样,使保持电容延伸部 18px 与像素电极 17a 的外周重叠,由此可以确保保持电容且提高开口率,而且可以提高取向控制力。

[0134] 也可以如图 19 那样构成本液晶面板。在图 19 的液晶面板中,在数据信号线 15x 和扫描信号线 16x 的交叉部附近配置晶体管 12a,晶体管 12a 的源极电极 8 连接到数据信号线 15x,扫描信号线 16x 兼作晶体管 12a 的栅极电极,晶体管 12a 的漏极电极 9 连接到漏极引出电极 27,在由两信号线 (15x、16x) 划分的像素区域,设有与晶体管 12a 接近的像素电极 17au、像素电极 17b 以及具有与像素电极 17au 同一形状的像素电极 17av。像素电极 17au 是将相对于行方向成 315 度的边 E1 和相对于行方向成 45 度的边 E2 作为腰,具有沿着列方向的底边的等腰梯形形状,像素电极 17av 是将相对于行方向成 45 度的边 E3 和相对于行方向成 315 度的边 E4 作为腰,具有沿着列方向的底边的等腰梯形形状。配置这些像素电极 17au、17av,使得像素电极 17au 当以像素区域中央为中心旋转 180 度时,与像素电极 17av 一致,像素电极 17b 具有与像素电极 17au、17av 嵌合的 Z 字形形状。并且,像素电极 17au 的边 E1 和与其平行的像素电极 17b 的边之间的间隙、像素电极 17au 的边 E2 和与其平行的像素电极 17b 的边之间的间隙、像素电极 17av 的边 E3 和与其平行的像素电极 17b 的边之间的间隙以及像素电极 17av 的边 E4 和与其平行的像素电极 17b 的边之间的间隙分别成为用于控制取向的狭缝 S1 ~ S4。

[0135] 在此,漏极引出电极 27 通过接触孔 11a 连接到像素电极 17au,通过接触孔 11u 连接到像素电极 17au 的、与扫描信号线 16x 形成于同层的下层电容电极 87 在列方向延伸且穿过狭缝 SL2,接着在像素电极 17b 下改变 90 度方向到达像素电极 17av 下,该下层电容电极 87 的端部与像素电极 17av 通过接触孔 11v 连接。而且,在栅极绝缘膜上 (与数据信号线 15x 同层),形成与下层电容电极 87 和像素电极 17b 重叠的上层电容电极 47,该上层电容电极 47 通过接触孔 11j 连接到像素电极 17b。此外,上层电容电极 47 在像素电极 17b 下

具有沿着列方向的 2 条边,并且下层电容电极 87 在像素电极 17b 下也具有沿着列方向的 2 条边,当俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧。

[0136] 在图 19 的结构中,下层电容电极 87 和上层电容电极 47 仅隔着栅极绝缘膜 22 重叠,在该重叠部分形成耦合电容,因此,可以充分地确保耦合电容的值。此外,栅极绝缘膜 22 的致密性高于层间绝缘膜 25 的致密性,因此,可以比以往还能抑制在电容耦合部分的短路发生。

[0137] 另外,采用如下结构:当俯视时,下层电容电极 87 的两个边位于上层电容电极 47 的两个边的内侧,因此,下层电容电极 87、上层电容电极 47 的对准即使在行方向偏离,耦合电容的值也难以变动(在对准偏离方面好)。此外,也可以采用如下结构,使得上层电容电极 47 的两个边位于下层电容电极 87 的两个边的内侧。

[0138] 另外,在图 19 的结构中,可以与层间绝缘膜的厚度大致无关地决定耦合电容的值,因此,可以说更适合较厚地形成沟道保护膜(在沟道保护膜中包含有机层间绝缘膜)的情况。

[0139] 另外,与像素区域的外周重叠的环状的保持电容延伸部 18px 从保持电容配线 18p 开始延伸,该保持电容延伸部 18px 隔着栅极绝缘膜和层间绝缘膜与像素电极 17a 和像素电极 17b 分别重叠。由此,在保持电容延伸部 18px 与像素电极 17a 的重叠部分形成保持电容,在保持电容延伸部 18px 与像素电极 17b 的重叠部分形成保持电容。如图 19 那样,使保持电容延伸部 18px 与像素区域的外周重叠,由此可以确保保持电容,并且抑制成为电漂浮的像素电极 17b 的烧结。

[0140] 也可以将图 19 的液晶面板如图 20 那样进行变形。即,使保持电容延伸部 18px 与像素电极 17b 的外周重叠,并且使下层电容电极 87 在行方向延伸。在图 20 中,通过接触孔 11u 连接到像素电极 17au 的下层电容电极 87 在像素中央在行方向延伸,首先穿过狭缝 SL2 到达像素电极 17b 下,而且穿过狭缝 SL3 到达像素电极 17av 下,该下层电容电极 87 的端部与像素电极 17av 通过接触孔 11v 连接。而且,与下层电容电极 87 和像素电极 17b 重叠地设置上层电容电极 47,上层电容电极 47 通过接触孔 11j 连接到像素电极 17b。如图 20 那样,使保持电容延伸部 18px 与像素电极 17b 的外周重叠,由此可以确保保持电容且提高开口率,而且可以提高取向控制力。另外,还有抑制成为电漂浮的像素电极 17b 的烧结的效果。

[0141] 也可以将图 19 的液晶面板如图 21 那样进行变形。在图 21 中,通过接触孔 11u 连接到像素电极 17au、与扫描信号线 16x 形成于同层的下层电容电极 87 在行方向延伸,在像素电极 17b 下分为两个。其中一方从形成于彩色滤光片基板的肋 Li 下面穿过,俯视时,相对于行方向成 315 度地在像素电极 17b 的边 E2 和 E3 之间延伸,另一方穿过狭缝 SL3 到达像素电极 17av 下,该另一方的端部与像素电极 17av 通过接触孔 11v 连接。而且,在与数据信号线 15x 的同层(栅极绝缘膜上),形成下层电容电极 87 中相对于行方向成 315 度而延伸的部分以及和像素电极 17b 重叠的上层电容电极 47,该上层电容电极 47 通过接触孔 11j 连接到像素电极 17b。

[0142] 另外,横穿像素区域而配置保持电容配线 18p,与保持电容配线 18p 和像素电极 17b 重叠地设置保持电容电极 67b,与保持电容配线 18p 和像素电极 17av 重叠地设置保持电容电极 67av。此外,保持电容电极 67b、67av 一起与数据信号线 15x 形成于同层,像素电

极 17b 与保持电容电极 67b 通过接触孔 11i 连接,像素电极 17av 与保持电容电极 67av 通过接触孔 11v 连接。

[0143] 如图 21 那样,采用下层电容电极 87 从肋 Li 下面穿过这样的结构,由此可以实现开口率的提高和取向控制力的提高。当然也可以代替肋 Li 而对 CF 基板的共用电极设置狭缝。另外,设置保持电容电极 67b、67av,由此可以增大保持电容配线 18p 和像素电极 17au、17av 之间的保持电容以及保持电容配线 18p 和像素电极 17b 之间的保持电容。

[0144] 在图 27 示出本液晶面板的其它的结构,在图 28 示出图 27 的向视截面图。图 27 示出的液晶面板的有源矩阵基板具备:连接到扫描信号线 16x 的晶体管 12a、12b 以及连接到成为扫描信号线 16x 的下一级的扫描信号线 16y 的晶体管 112,在由数据信号线 15x 和扫描信号线 16x 划分的像素区域,具备:像素电极 17au、17av、17b 和与数据信号线 15x 形成于同层的保持电容电极 67b、67av、上层电容电极 87、97、连接配线 57 以及与扫描信号线 16x 形成于同层的下层电容电极 77。像素电极 17au、17av、17b 的形状和配置与图 21 是相同的。另外,像素电极 17au 与像素电极 17av 通过接触孔 11u、11v 以及连接配线 57 连接,保持电容电极 67b 通过接触孔 11i 连接到像素电极 17b,保持电容电极 67av 通过接触孔 11j 连接到像素电极 17av,下层电容电极 77 通过接触孔 11f 连接到像素电极 17b。

[0145] 此外,晶体管 12a、12b 的共用源极电极 8 连接到数据信号线 15x,晶体管 12a 的漏极电极 9a 通过接触孔 11a 连接到像素电极 17au,晶体管 12b 的漏极电极 9b 通过接触孔 11b 连接到像素电极 17b。另外,晶体管 112 的源极电极 108 连接到保持电容电极 67av(在同层连接),晶体管 112 的漏极电极 109 连接到上层电容电极 87(在同层连接),上层电容电极 87 连接到上层电容电极 97(在同层连接)。

[0146] 在此,如图 27、28 所示,保持电容电极 67b 隔着栅极绝缘膜 22 与保持电容配线 18p 重叠,保持电容电极 67av 隔着栅极绝缘膜 22 与保持电容配线 18p 重叠,上层电容电极 97 隔着栅极绝缘膜 22 与保持电容配线 18p 重叠,并且隔着沟道保护膜(无机层间绝缘膜 25 和比其厚的有机层间绝缘膜 26 的层叠膜)与像素电极 17b 重叠,上层电容电极 87 隔着沟道保护膜(无机层间绝缘膜 25 和比其厚的有机层间绝缘膜 26 的层叠膜)与像素电极 17b 重叠,下层电容电极 77 隔着栅极绝缘膜 22 与上层电容电极 87 重叠。在此,在保持电容电极 67av 与保持电容配线 18p 的重叠部分形成像素电极 17av 和保持电容配线 18p 之间的保持电容,在保持电容电极 67b 与保持电容配线 18p 的重叠部分形成像素电极 17b 和保持电容配线 18p 之间的保持电容,在下层电容电极 77 与上层电容电极 87 的重叠部分形成像素电极 17au、17av 和像素电极 17b 之间的耦合电容的大部分,该耦合电容的剩余部分形成于上层电容电极 87 与像素电极 17b 的重叠部分以及上层电容电极 97 与像素电极 17b 的重叠部分。

[0147] 当驱动图 27 的液晶面板时,在扫描信号 16x 的扫描时,对像素电极 17au、17av、17b 写入同一数据信号电位,在扫描信号 16y 的(下一级的)扫描时,像素电极 17av、17au 与像素电极 17b 通过上述耦合电容连接。由此,显示中间灰度级时,形成像素电极 17au、17av 造成的暗子像素和像素电极 17b 造成的亮子像素。

[0148] 在图 27 中,下层电容电极 77 和上层电容电极 87 与像素电极 17b 重叠,但是没有限定于此。例如,如图 29 和作为其向视截面图的图 30 所示,下层电容电极 77 和上层电容电极 87 也可以与像素电极 17av 重叠。在这种情况下,下层电容电极 77 和上层电容电极 87

隔着栅极绝缘膜 22 重叠,在其重叠部分形成像素电极 17au、17av 和像素电极 17b 之间的耦合电容。

[0149] 在本实施方式中,如下所示来构成本液晶显示单元和液晶显示装置。即,在本液晶面板的两个面上,以偏光板 A 的偏光轴与偏光板 B 的偏光轴相互正交的方式贴合 2 张偏光板 A、B。此外,在偏光板上根据需要也可以层叠光学补偿片等。然后,如图 22 的 (a) 所示,连接驱动器(栅极驱动器 202、源极驱动器 201)。在此,作为一个例子,以 TCP 方式的连接来说明驱动器。首先,在液晶面板的端子部预压接 ACF。然后,将装载有驱动器的 TCP 从卷带上冲切下来,使其与面板端子电极对准位置,对其进行加热、正式压接。其后,将用于连接驱动器 TCP 彼此的电路基板 209 (PWB) 和 TCP 的输入端子通过 ACF 进行连接。由此完成液晶显示单元 200。其后,如图 22 的 (b) 所示,通过电路基板 201 将显示控制电路 209 连接到液晶显示单元的各驱动器 (201、202),与照明装置(背光单元)204 一体化,由此成为液晶显示装置 210。

[0150] 图 23 是示出本液晶显示装置的结构框图。如该图所示,本液晶显示装置具备显示部(液晶面板)、源极驱动器(SD)、栅极驱动器(GD)以及显示控制电路。源极驱动器驱动数据信号线,栅极驱动器驱动扫描信号线,显示控制电路控制源极驱动器和栅极驱动器。

[0151] 显示控制电路从外部的信号源(例如调谐器)接收表示要显示的图像的数字视频信号 Dv、该数字视频信号 Dv 所对应的水平同步信号 HSY 和垂直同步信号 VSY 以及用于控制显示动作的控制信号 Dc。另外,显示控制电路根据接收到的这些信号 Dv、HSY、VSY、Dc,生成数据启动脉冲信号 SSP、数据时钟信号 SCK、表示要显示的图像的数字图像信号 DA(视频信号 Dv 所对应的信号)、栅极启动脉冲信号 GSP、栅极时钟信号 GCK 以及栅极驱动器输出控制信号(扫描信号输出控制信号)GOE 作为用于将该数字视频信号 Dv 所表示的图像显示在显示部的信号,并将这些信号输出。

[0152] 更详细地说,将视频信号 Dv 在内部存储器中根据需要进行定时调整等后,作为数字图像信号 DA 从显示控制电路输出,作为由该数字图像信号 DA 所表示的图像的各像素所对应的脉冲构成的信号而生成数据时钟信号 SCK,根据水平同步信号 HSY,作为在每 1 水平扫描期间只在规定期间成为高电平(H 电平)的信号而生成数据启动脉冲信号 SSP,根据垂直同步信号 VSY,作为在每 1 帧期间(1 个垂直扫描期间)只在规定期间成为 H 电平的信号而生成栅极启动脉冲信号 GSP,根据水平同步信号 HSY 生成栅极时钟信号 GCK,根据水平同步信号 HSY 和控制信号 Dc 生成栅极驱动器输出控制信号 GOE。

[0153] 如上所述,在显示控制电路中所生成的信号中,数字图像信号 DA、控制信号电位(数据信号电位)的极性的极性反转信号 POL、数据启动脉冲信号 SSP 以及数据时钟信号 SCK 被输入到源极驱动器,栅极启动脉冲信号 GSP、栅极时钟信号 GCK 以及栅极驱动器输出控制信号 GOE 被输入到栅极驱动器。

[0154] 源极驱动器根据数字图像信号 DA、数据时钟信号 SCK、数据启动脉冲信号 SSP 以及极性反转信号 POL,将与数字图像信号 DA 所表示的图像的各扫描信号线中的像素值相当的模拟电位(信号电位)在每 1 水平扫描期间顺序生成,将这些数据信号输出到数据信号线。

[0155] 栅极驱动器根据栅极启动脉冲信号 GSP、栅极时钟信号 GCK 以及栅极驱动器输出控制信号 GOE,生成栅极导通脉冲信号,将其输出到扫描信号线,由此有选择地驱动扫描信号线。

[0156] 如上所述,由源极驱动器和栅极驱动器来驱动显示部(液晶面板)的数据信号线和扫描信号线,由此通过连接到所选择的扫描信号线的晶体管(TFT),将信号电位从数据信号线写入像素电极。由此对各子像素的液晶层施加电压,由此控制来自背光源的光的透过量,在各子像素中显示数字视频信号 Dv 所表示的图像。

[0157] 下面,说明将本液晶显示装置适用于电视接收机时的一个构成例。图 24 是示出用于电视接收机的液晶显示装置 800 的结构框图。液晶显示装置 800 具备液晶显示单元 84、Y/C 分离电路 80、视频色度电路 81、A/D 转换器 82、液晶控制器 83、背光源驱动电路 85、背光源 86、微机(微型计算机)87 以及灰度级电路 88。此外,液晶显示单元 84 包括液晶面板、用于驱动液晶面板的源极驱动器和栅极驱动器。

[0158] 在上述结构的液晶显示装置 800 中,首先,作为电视信号的复合彩色视频信号 Scv 从外部输入到 Y/C 分离电路 80,在此分离为亮度信号和色度信号。该亮度信号和色度信号通过视频色度电路 81 变换为光的 3 原色所对应的模拟 RGB 信号,而且,该模拟 RGB 信号通过 A/D 转换器 82 变换为数字 RGB 信号。该数字 RGB 信号输入到液晶控制器 83。另外,在 Y/C 分离电路 80 中,从由外部输入的复合彩色视频信号 Scv 还取出水平和垂直同步信号,这些同步信号也通过微机 87 输入到液晶控制器 83。

[0159] 数字 RGB 信号与基于上述同步信号的定时信号一起以规定的定时从液晶控制器 83 输入到液晶显示单元 84。另外,在灰度级电路 88 中,生成彩色显示的 3 原色 R、G、B 各自的灰度级电位,这些灰度级电位也供给到液晶显示单元 84。在液晶显示单元 84 中,根据该 RGB 信号、定时信号以及灰度级电位,通过内部的源极驱动器、栅极驱动器等生成驱动用信号(数据信号=信号电位、扫描信号等),根据这些驱动用信号,在内部的液晶面板中显示彩色图像。此外,为通过该液晶显示单元 84 显示图像,需要从液晶显示单元内的液晶面板的后方照射光,在该液晶显示装置 800 中,在微机 87 的控制下背光源驱动电路 85 驱动背光源 86,由此,光照射到液晶面板的背面。微机 87 进行包含上述处理的系统整体控制。此外,作为从外部输入的视频信号(复合彩色视频信号),不仅可以基于电视播放的视频信号,还可以使用由照相机拍摄的视频信号、通过互联网线路所提供的视频信号等,在该液晶显示装置 800 中,可以显示基于各种视频信号的图像。

[0160] 在通过液晶显示装置 800 来显示基于电视播放的图像的情况下,如图 25 所示,调谐部 90 连接到液晶显示装置 800,由此构成本电视接收机 601。该调谐部 90 从用天线(未图示)接收到的接收波(高频信号)中抽取要接收的频道的信号而将其变换为中频信号,对该中频信号进行检波,由此取出作为电视信号的复合彩色视频信号 Scv。该复合彩色视频信号 Scv 如已描述的那样输入到液晶显示装置 800,基于该复合彩色视频信号 Scv 的图像由该液晶显示装置 800 显示。

[0161] 图 26 是示出本电视接收机的一个构成例的分解立体图。如该图所示,本电视接收机 601 采用如下结构:作为其构成要素,除了液晶显示装置 800 以外,还具有第 1 箱体 801 和第 2 箱体 806,用第 1 箱体 801 和第 2 箱体 806 包围地夹持液晶显示装置 800。在第 1 箱体 801 中,形成开口部 801a,所述开口部 801a 使由液晶显示装置 800 所显示的图像透过。另外,第 2 箱体 806 覆盖液晶显示装置 800 的背面侧,设有用于操作该显示装置 800 的操作电路 805,并且在下方安装有支撑用部件 808。

[0162] 本发明没有限定于上述实施方式,将上述实施方式根据技术常识进行适当改变的

方案、将这些方案组合后所得到的方案也包含在本发明的实施方式中。

[0163] 工业上的可利用性

[0164] 本发明的有源矩阵基板以及具备该有源矩阵基板的液晶面板适用于例如液晶电视。

[0165] 附图标记说明

[0166] 101 ~ 104 像素

[0167] 12a 晶体管

[0168] 15x 数据信号线

[0169] 16x 扫描信号线

[0170] 17a 像素电极（第 1 像素电极）

[0171] 17b 像素电极（第 2 像素电极）

[0172] 18p 保持电容配线

[0173] 22 栅极绝缘膜

[0174] 25 层间绝缘膜

[0175] 47 上层电容电极（第 2 电容电极）

[0176] 87 下层电容电极（第 1 电容电极）

[0177] 84 液晶显示单元

[0178] 601 电视接收机

[0179] 800 液晶显示装置

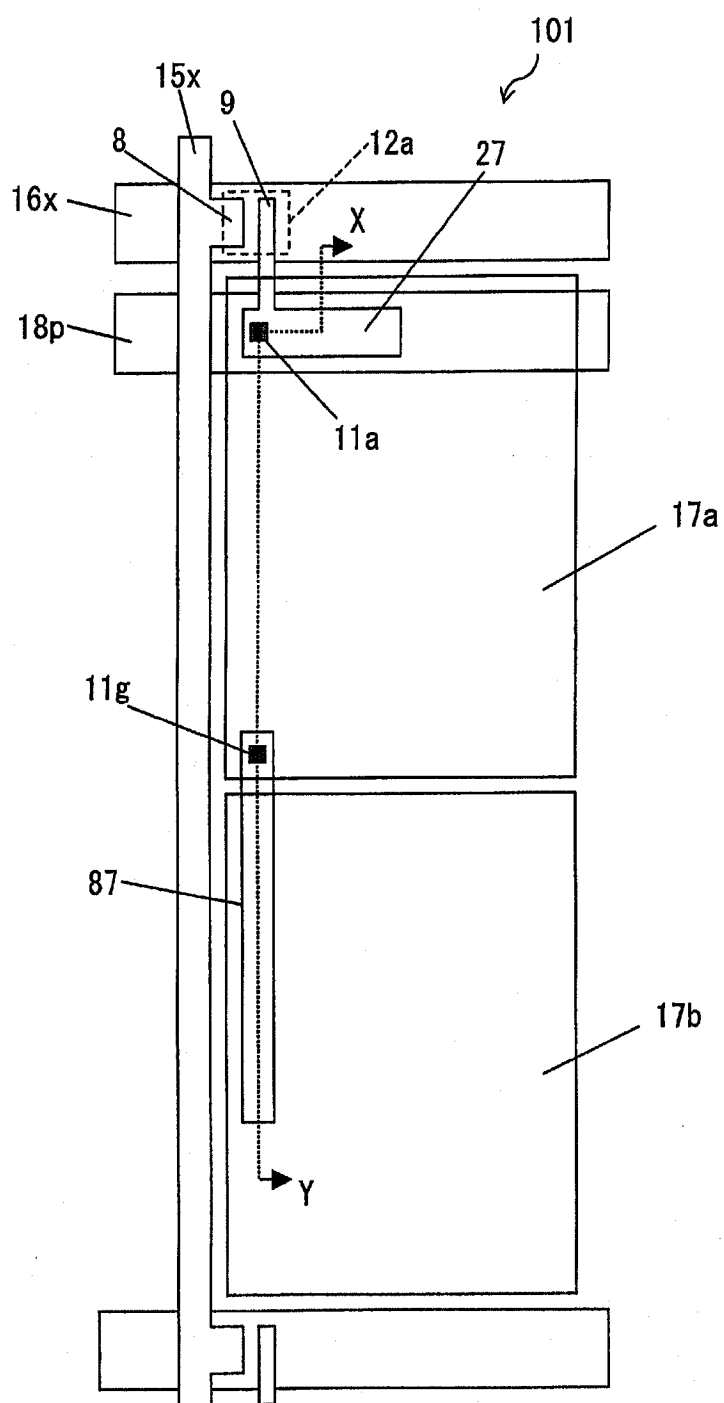


图 1

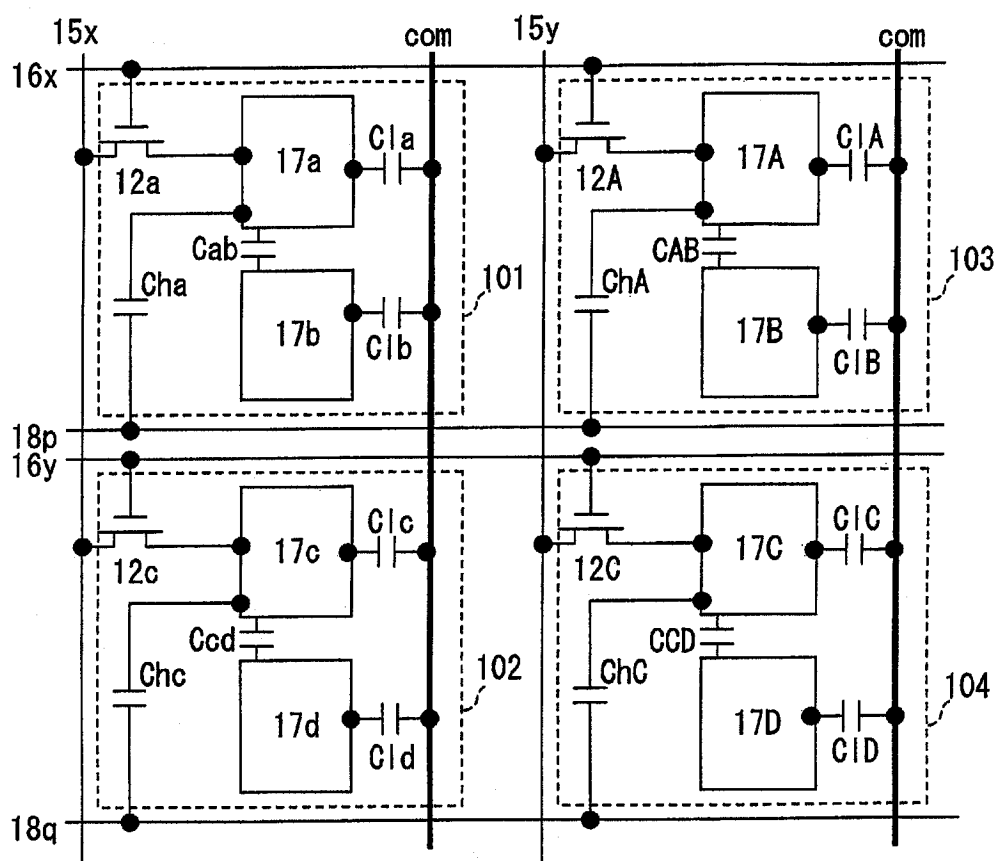


图 2

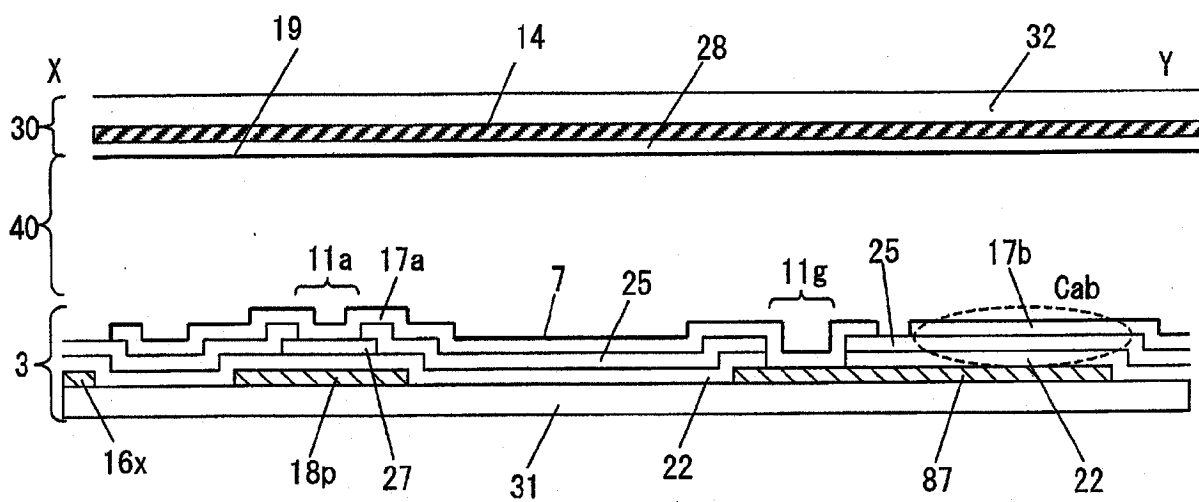


图 3

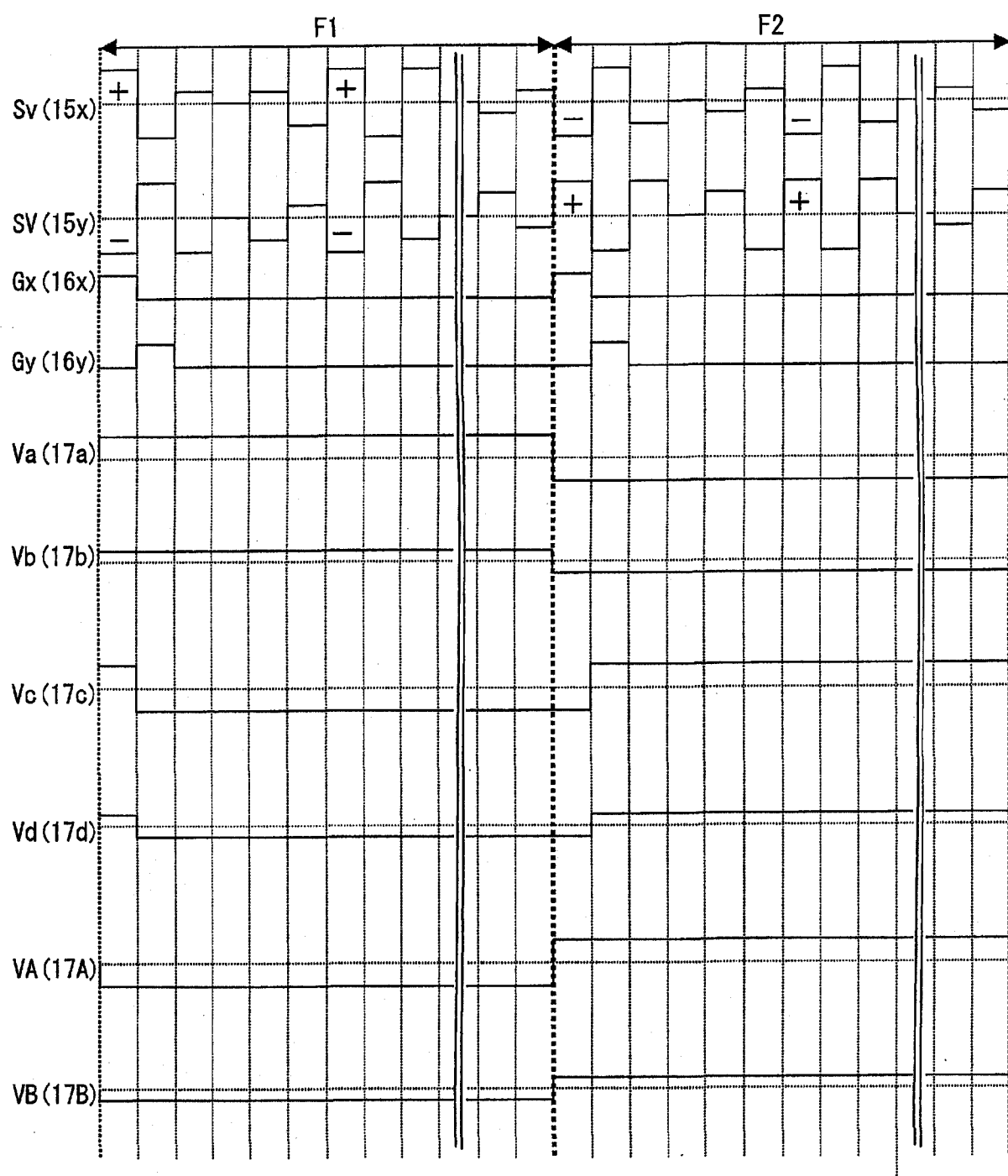


图 4

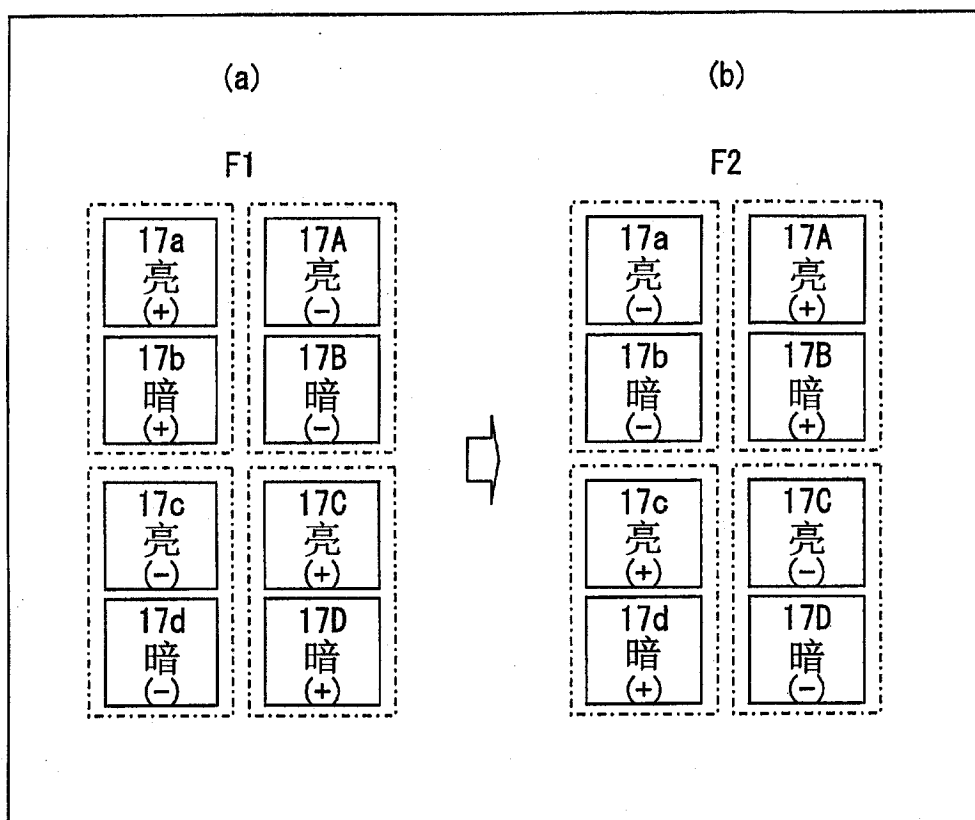


图 5

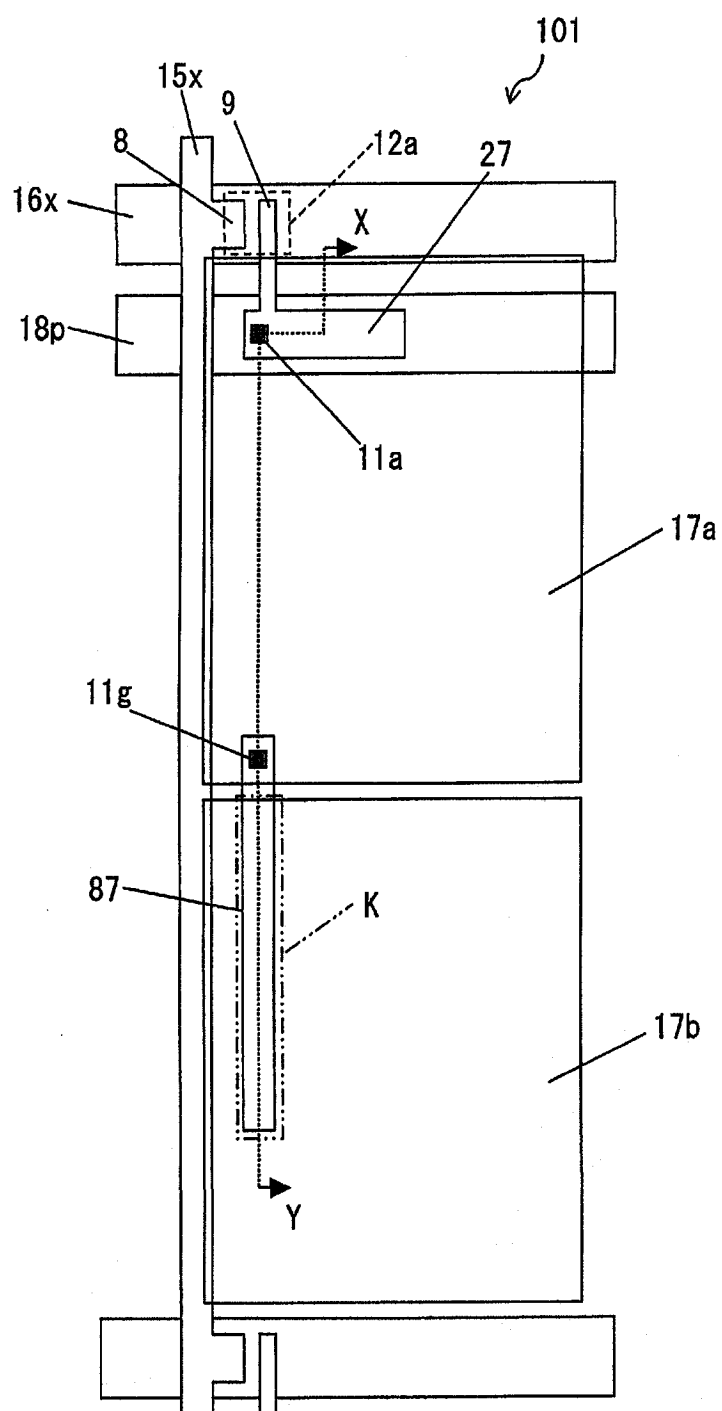


图 6

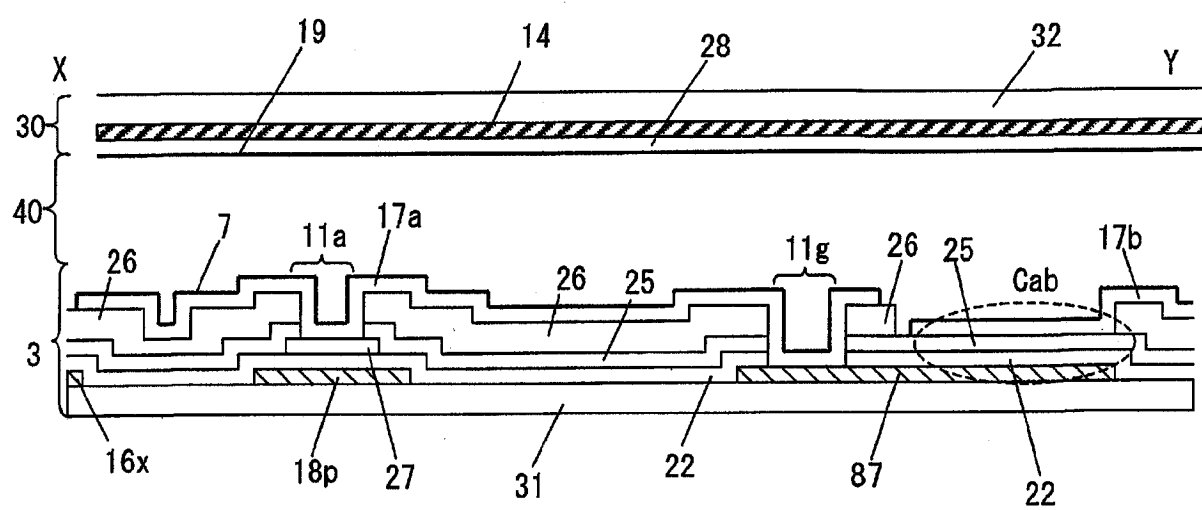


图 7

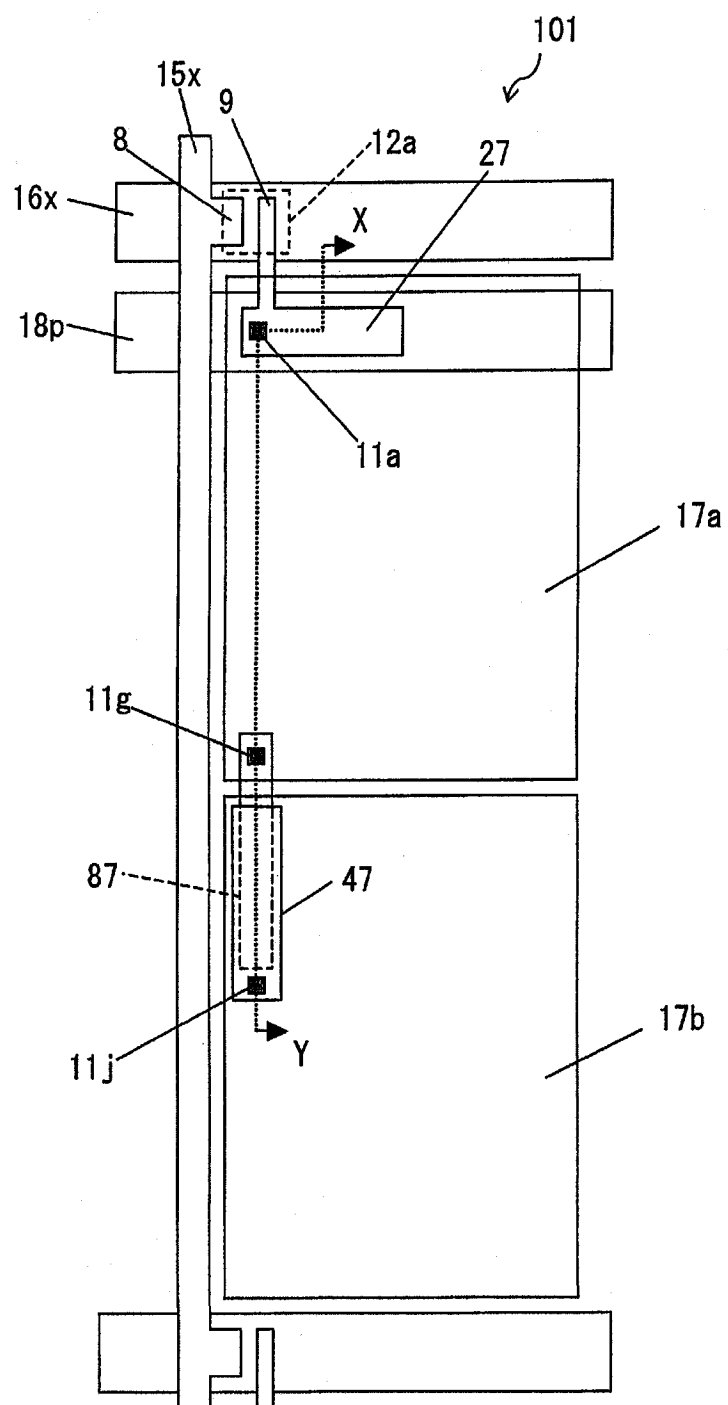


图 8

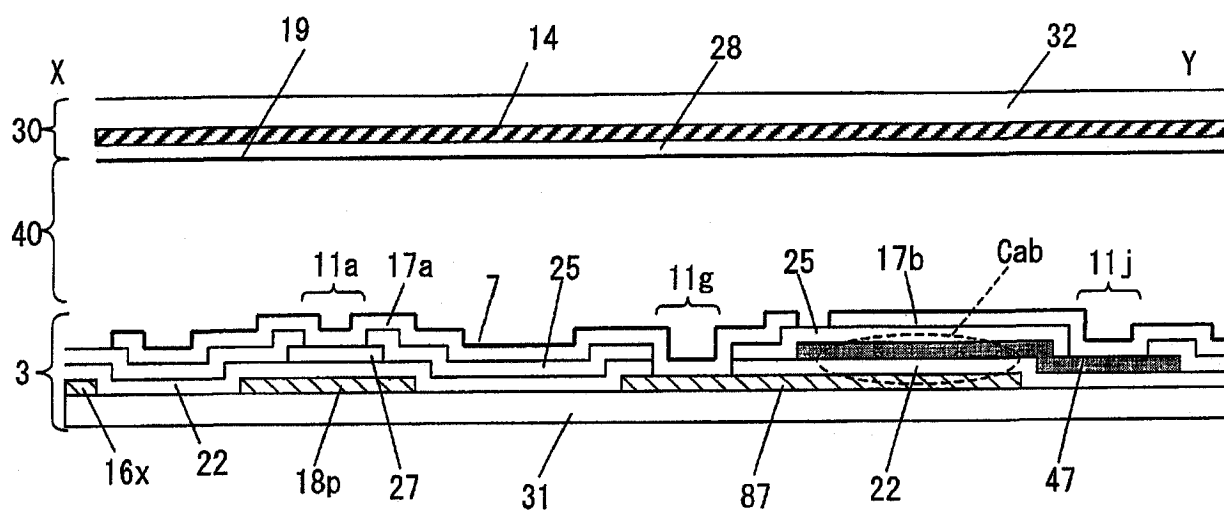


图 9

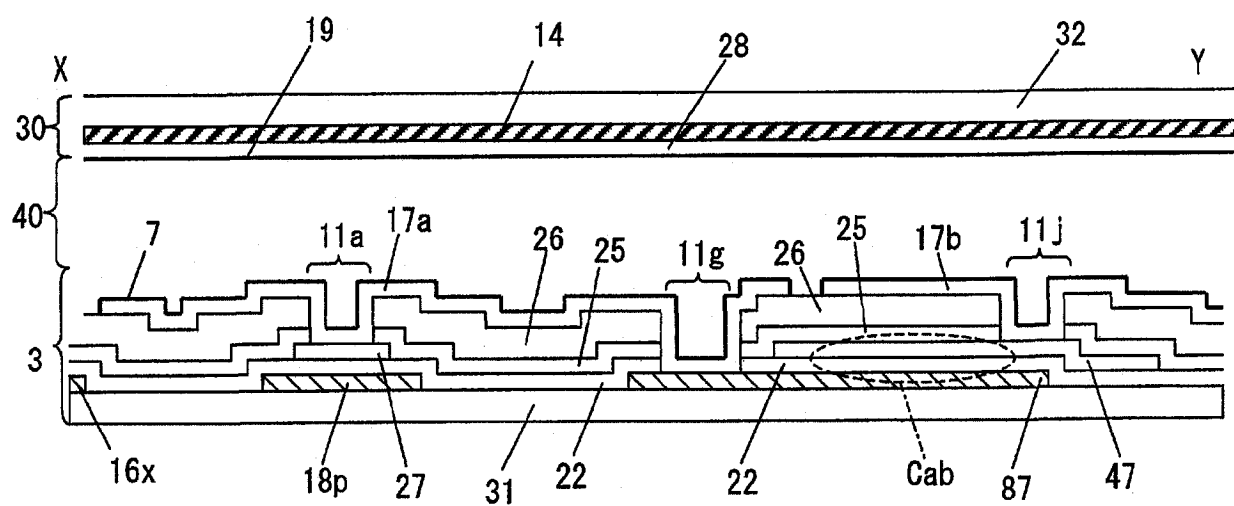


图 10

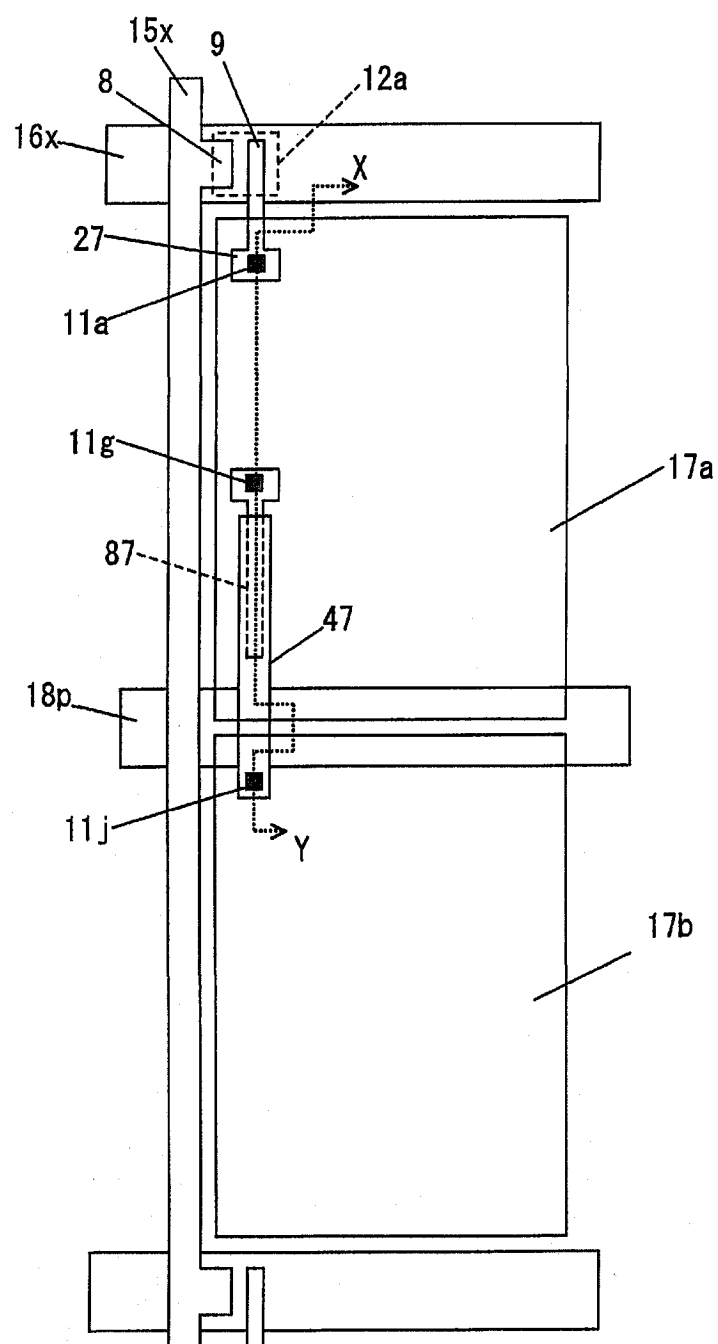


图 12

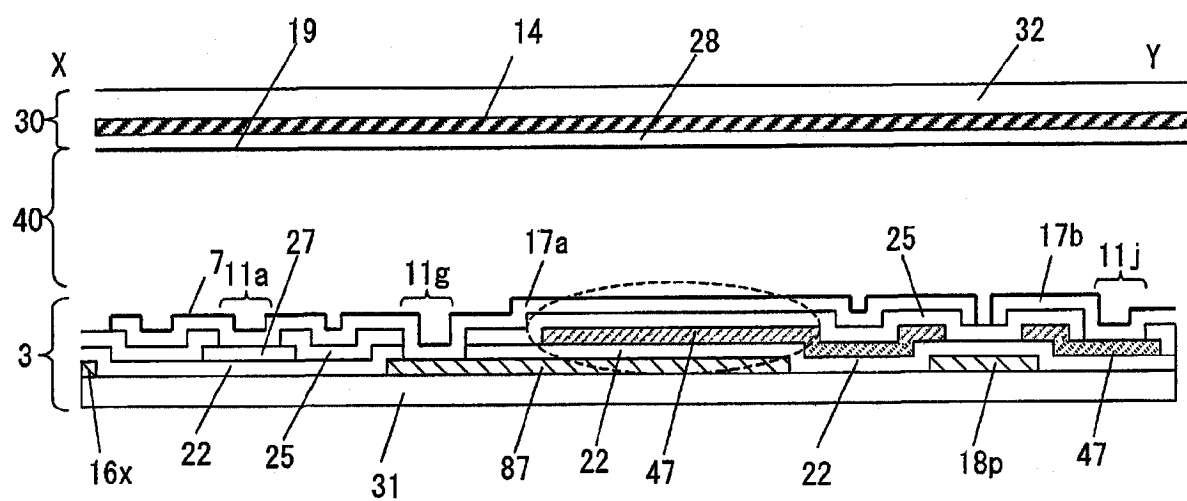


图 13

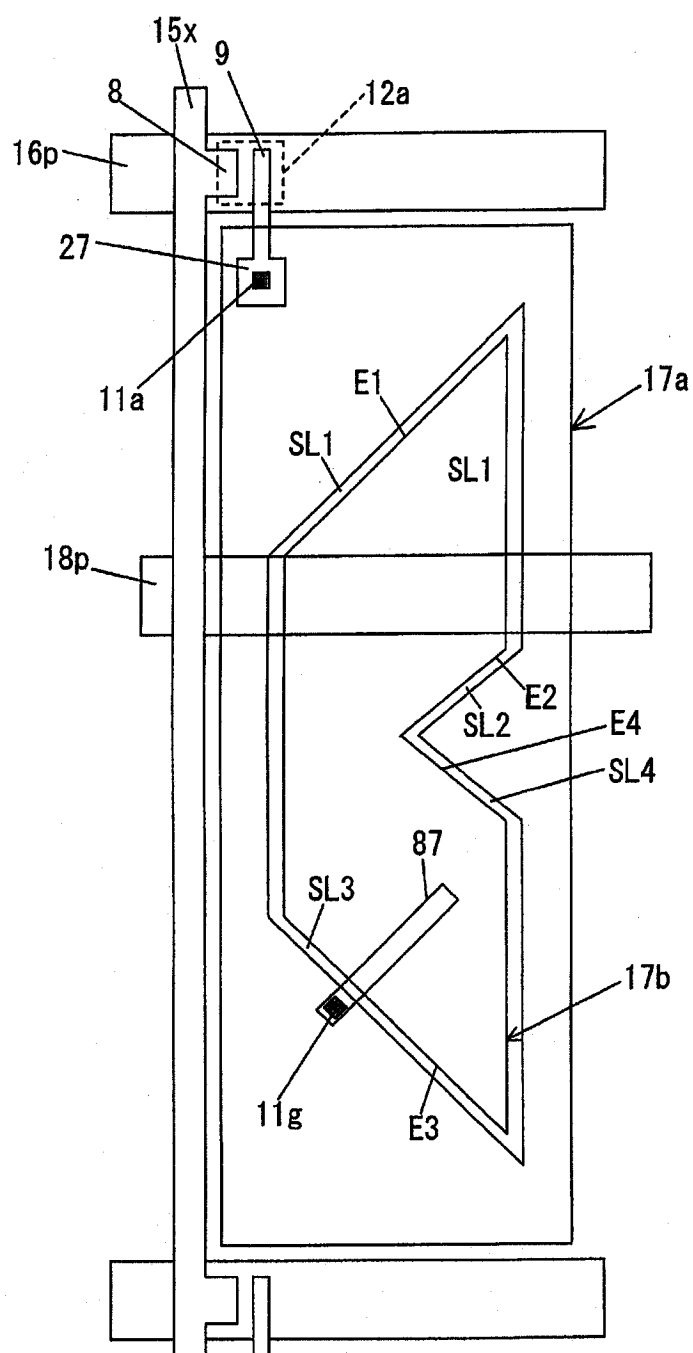


图 14

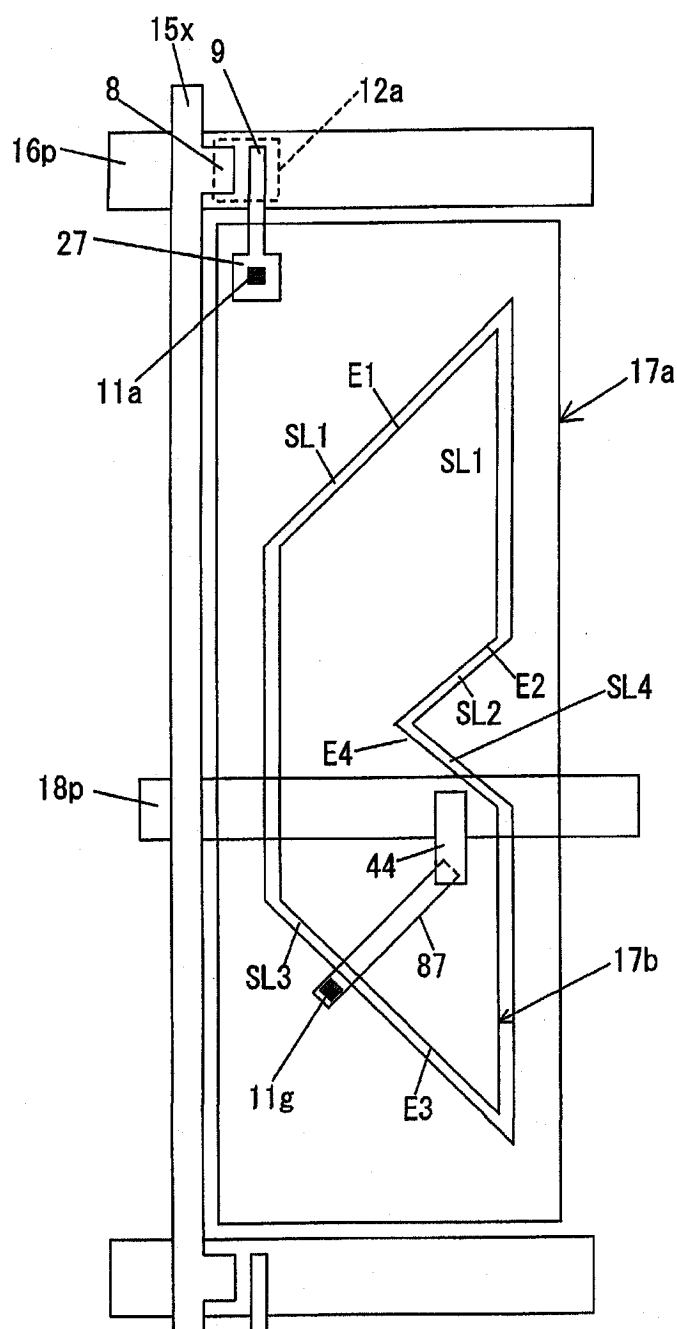


图 15

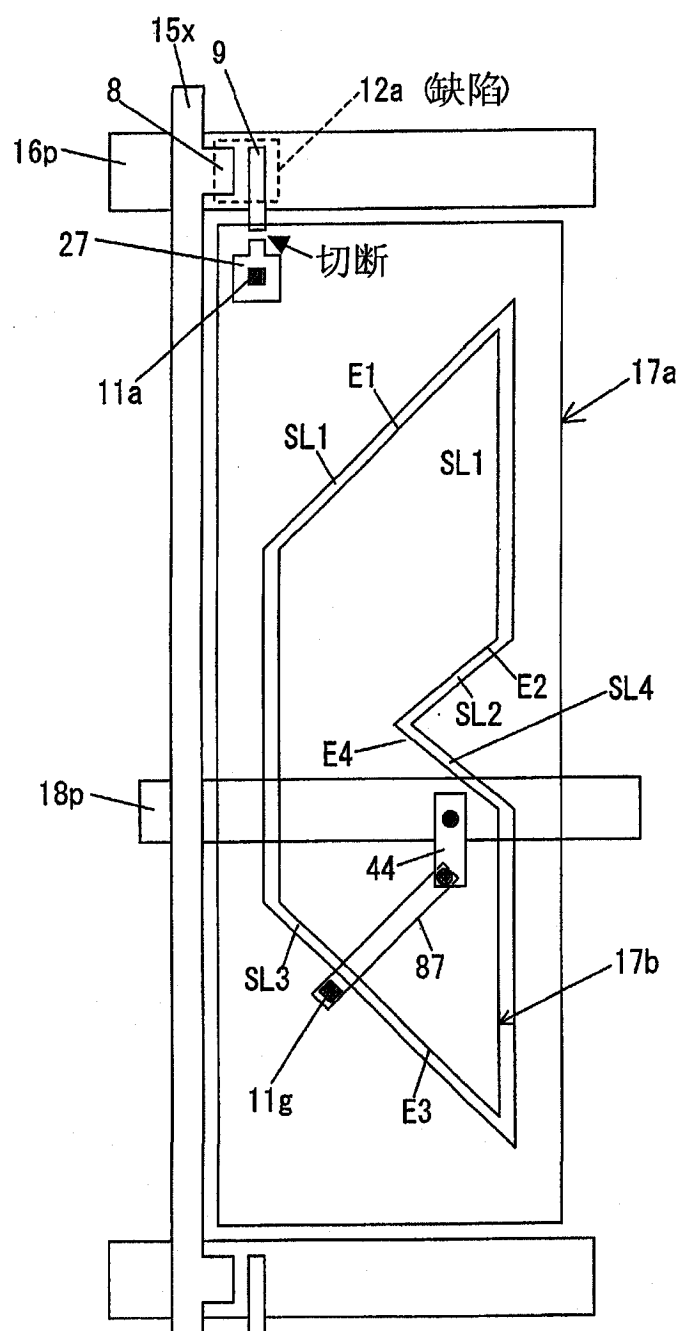


图 16

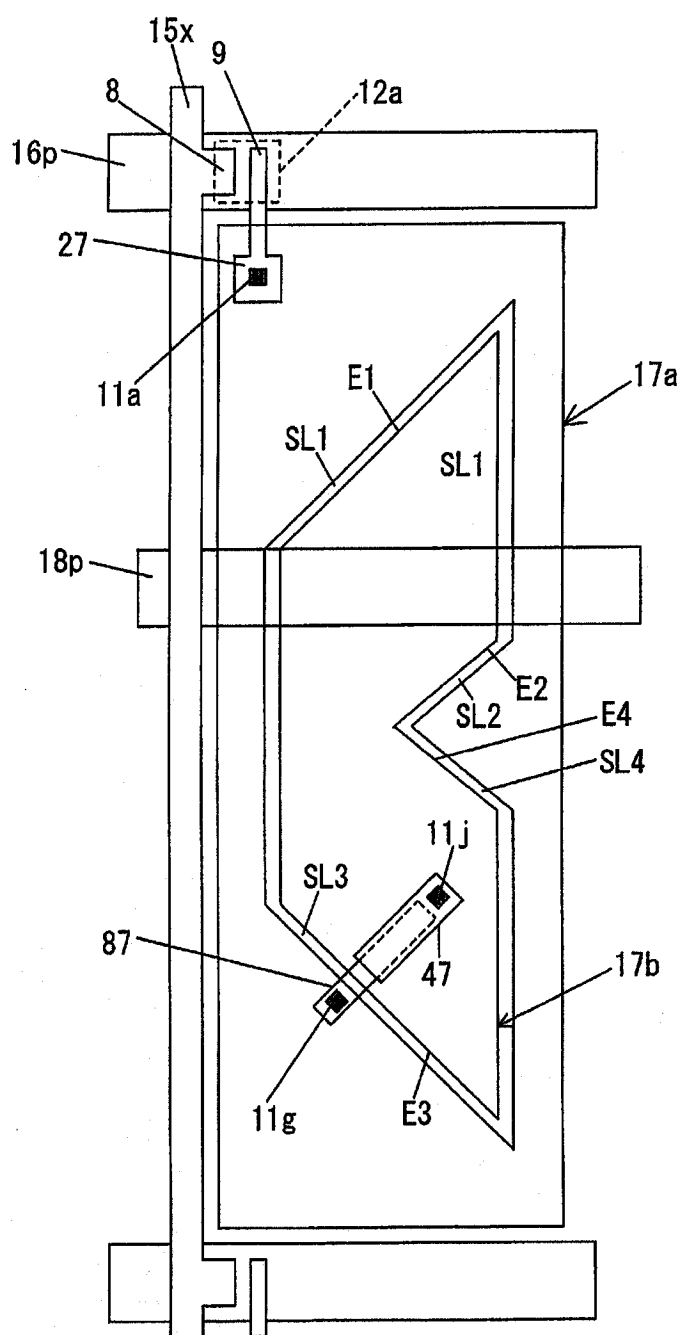


图 17

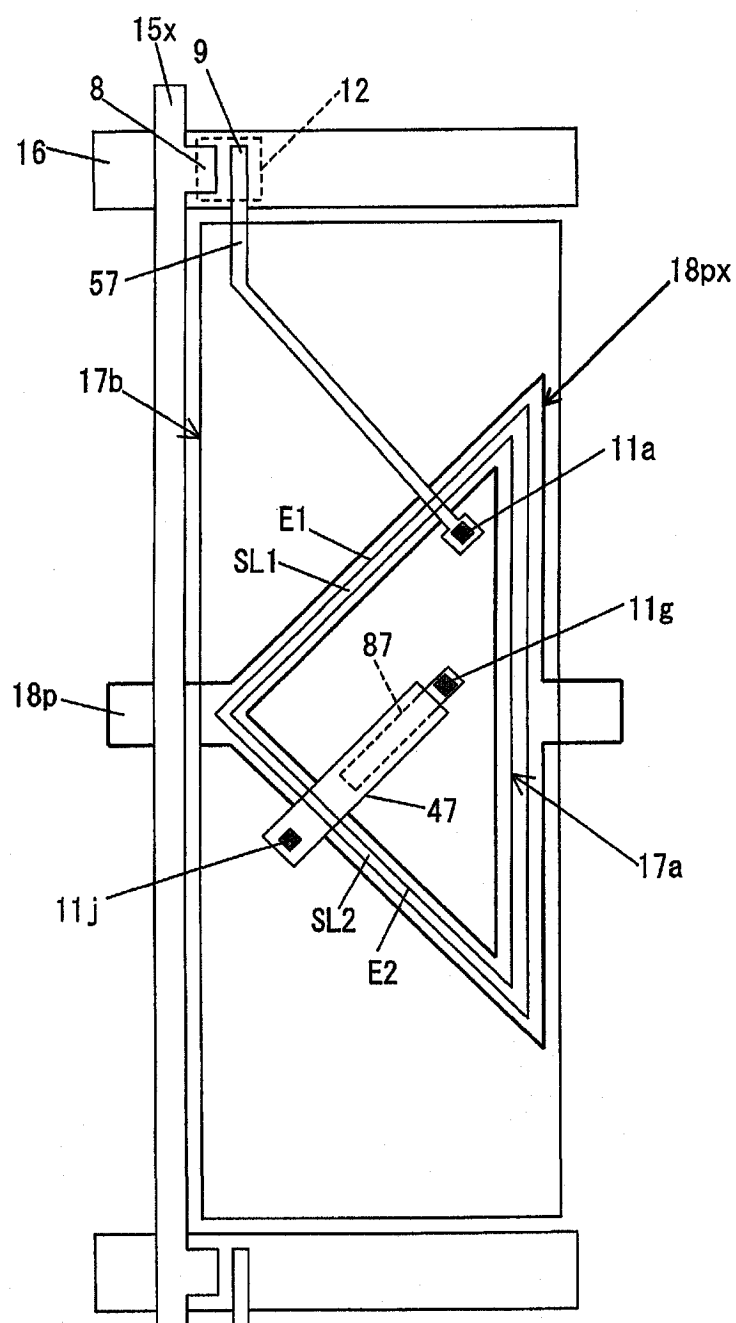


图 18

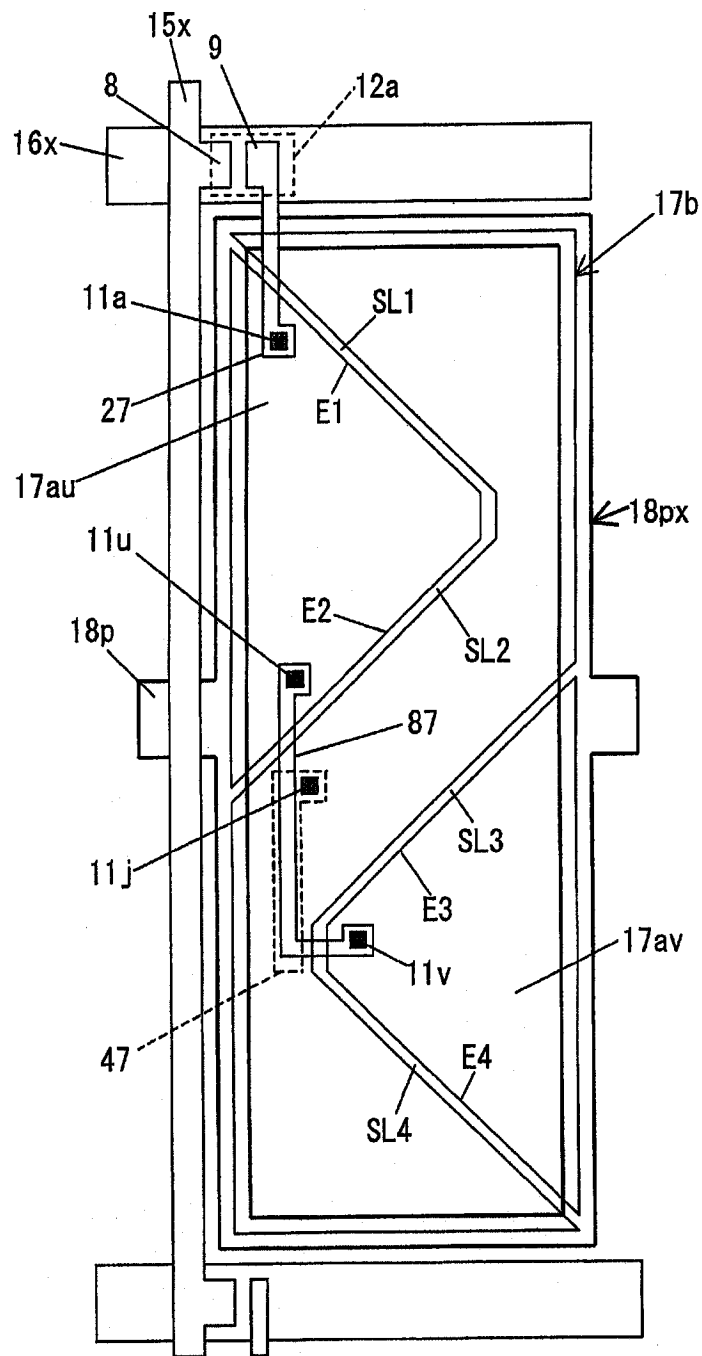


图 19

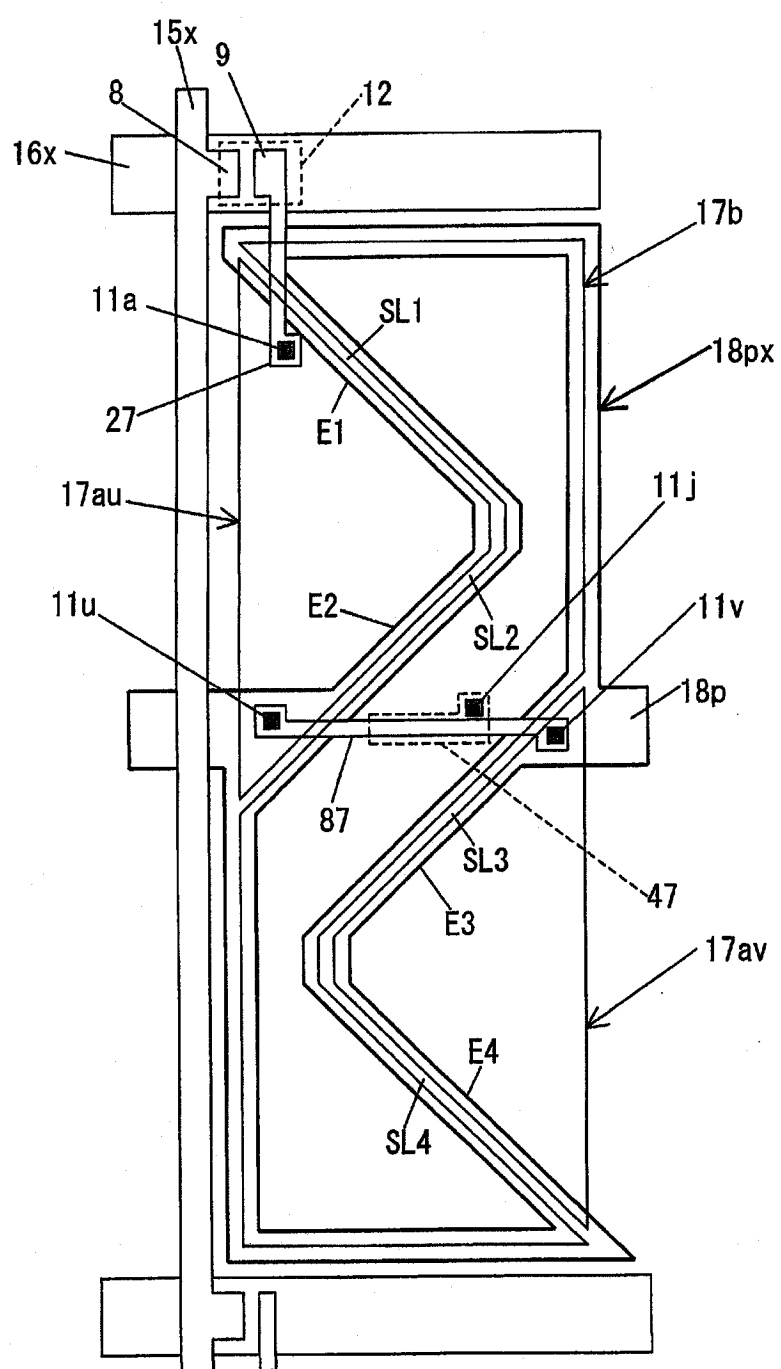


图 20

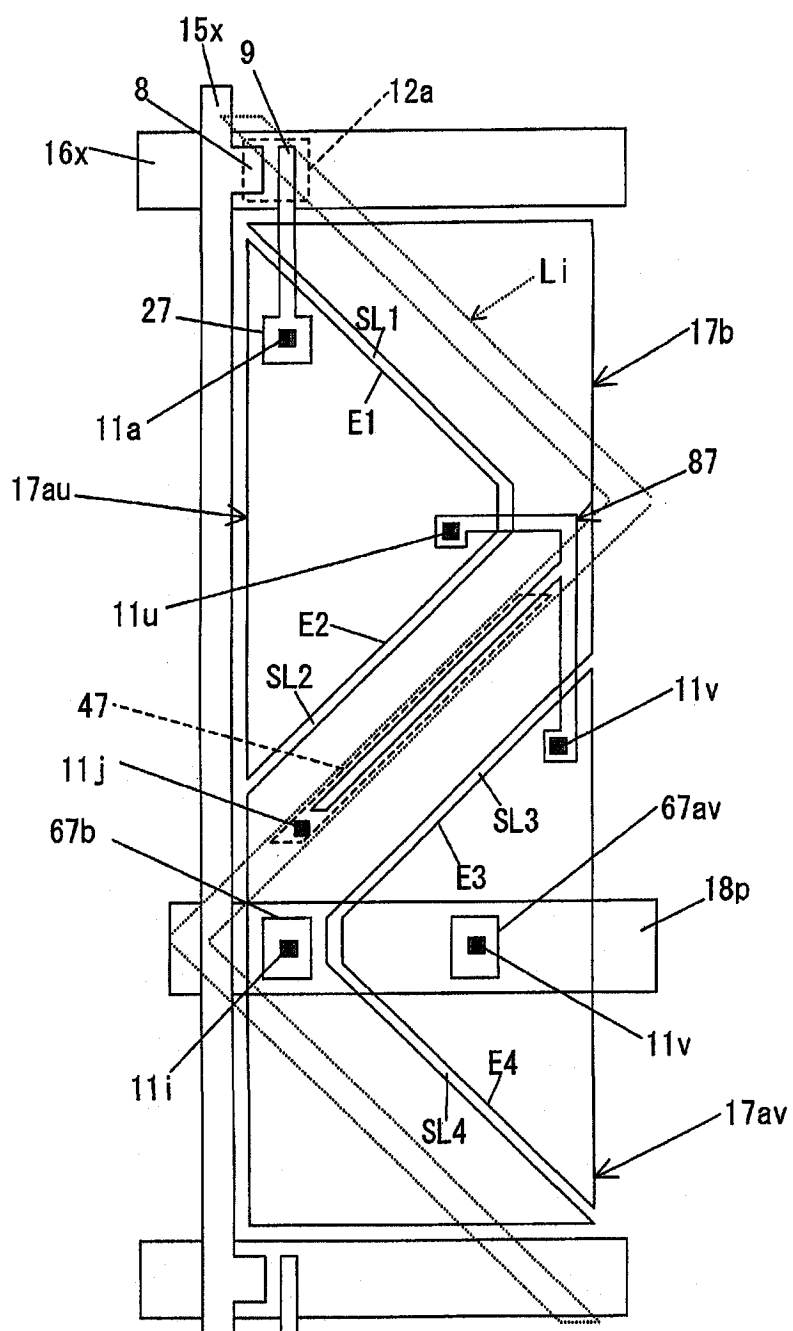


图 21

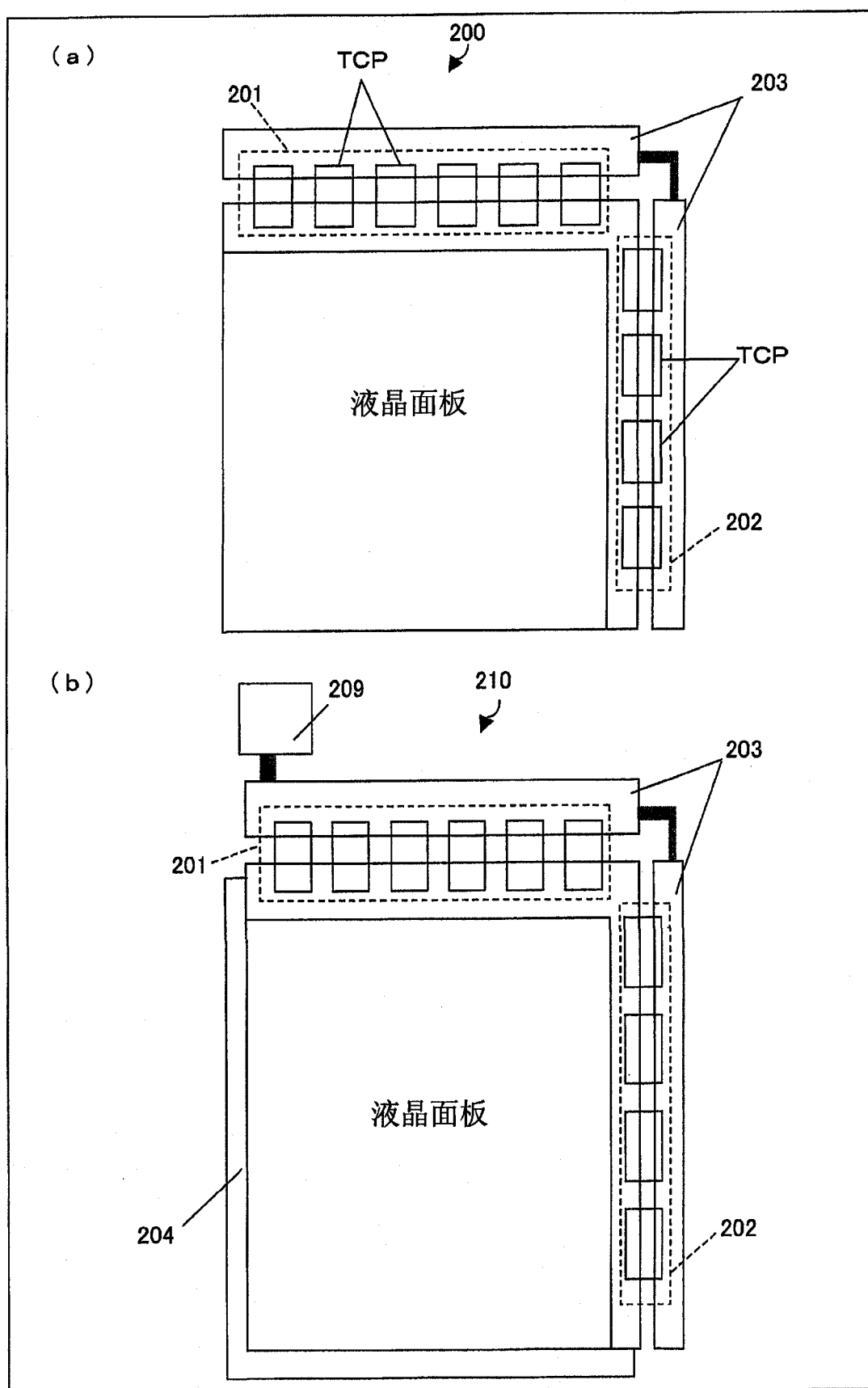


图 22

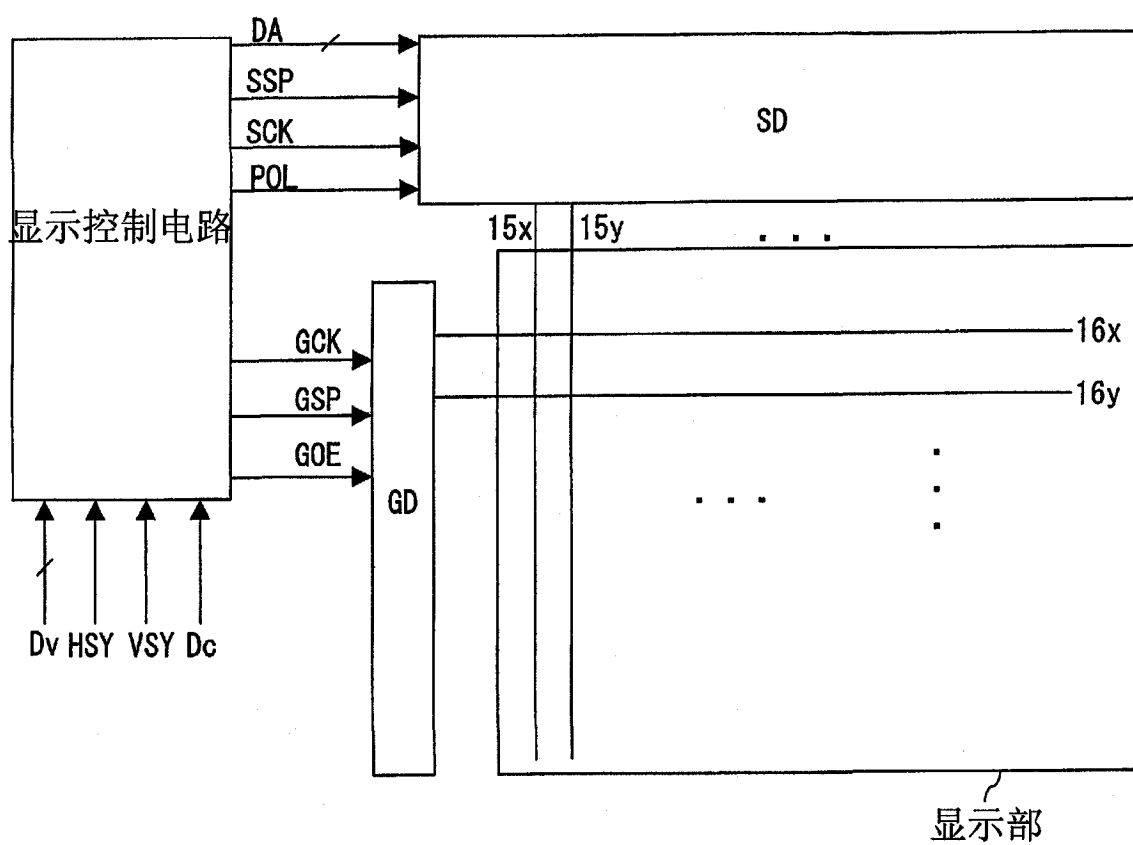


图 23

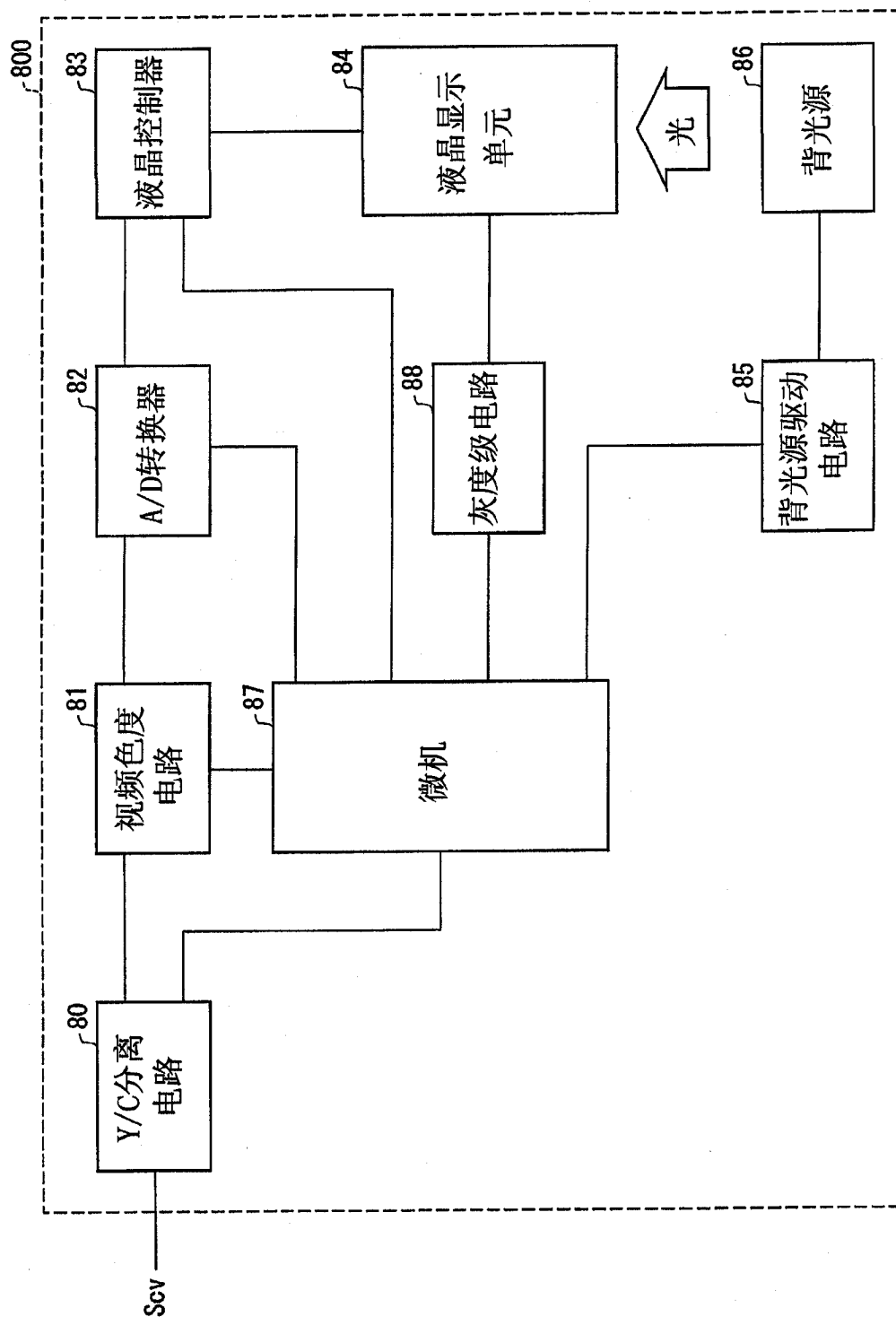


图 24

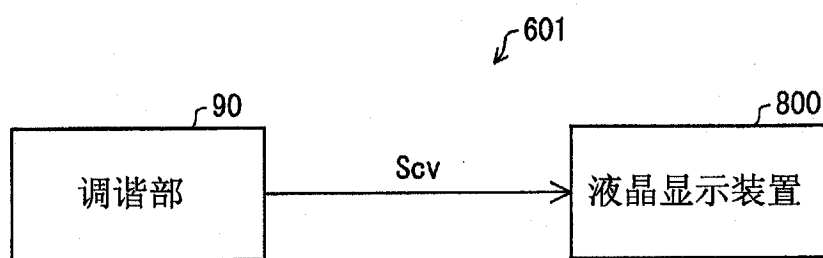


图 25

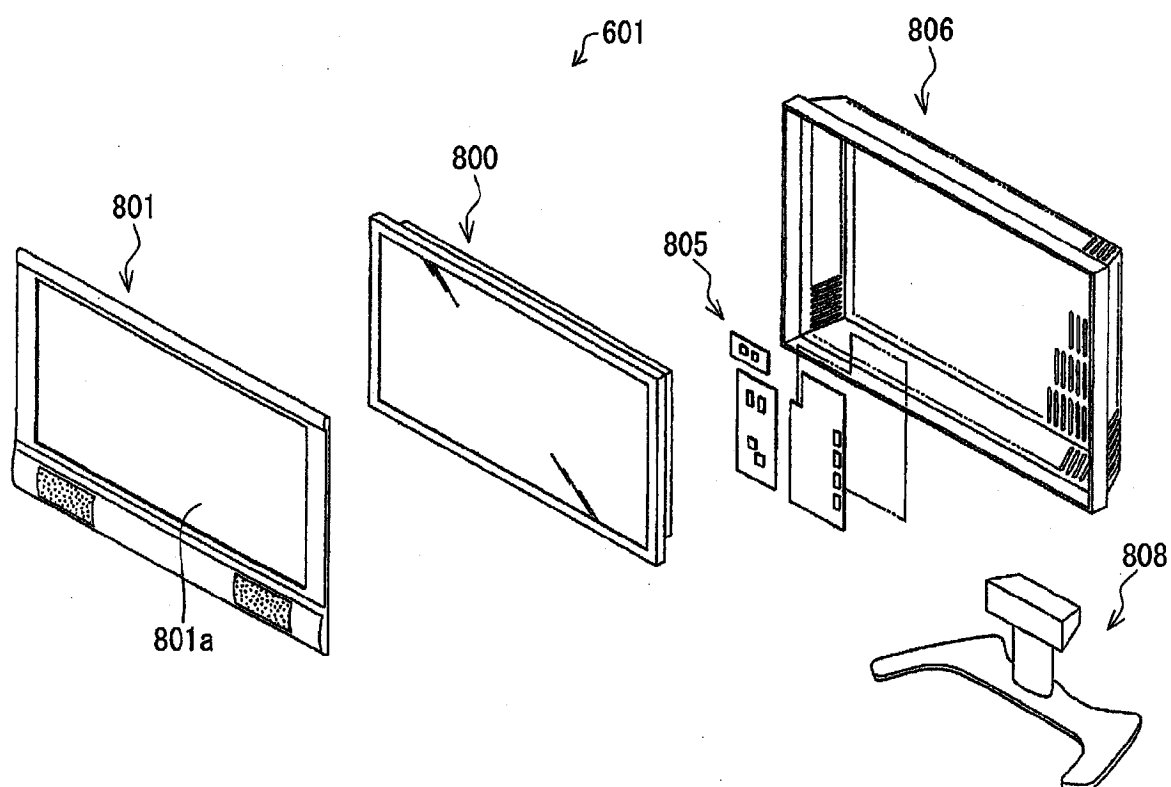


图 26

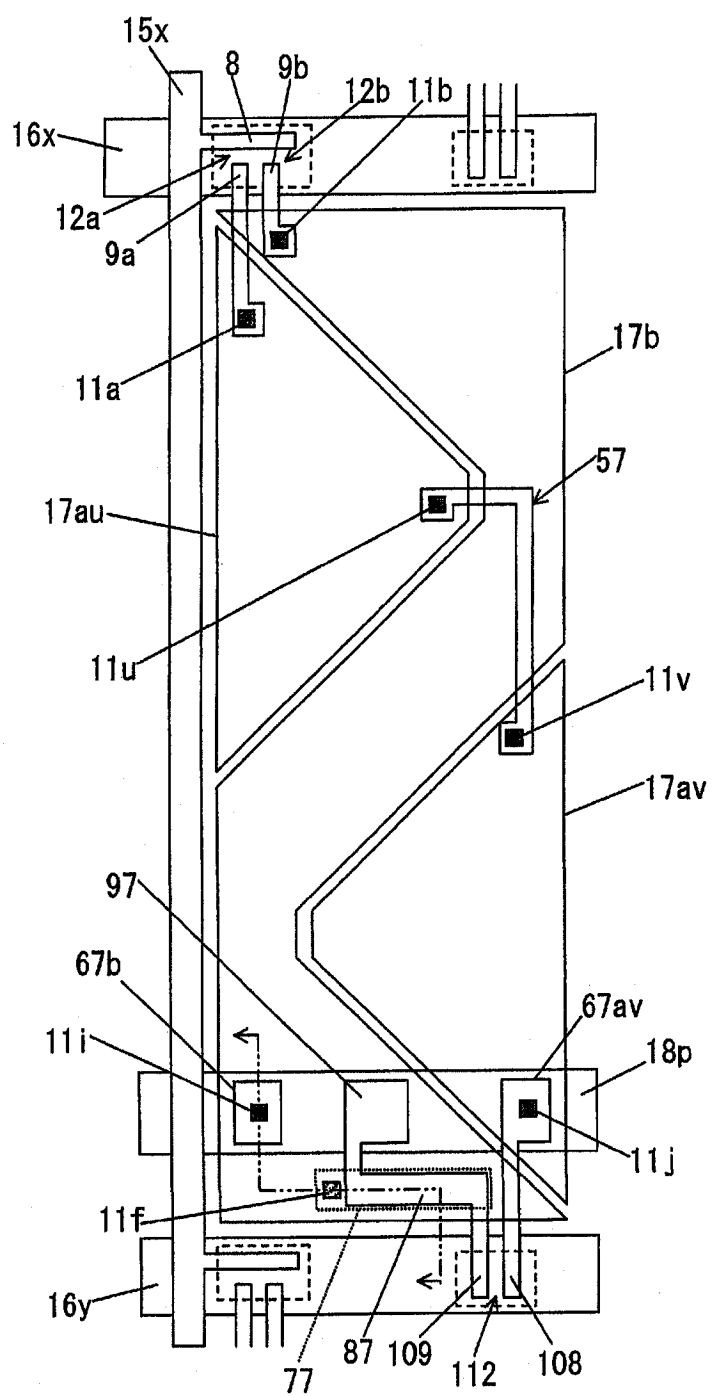


图 27

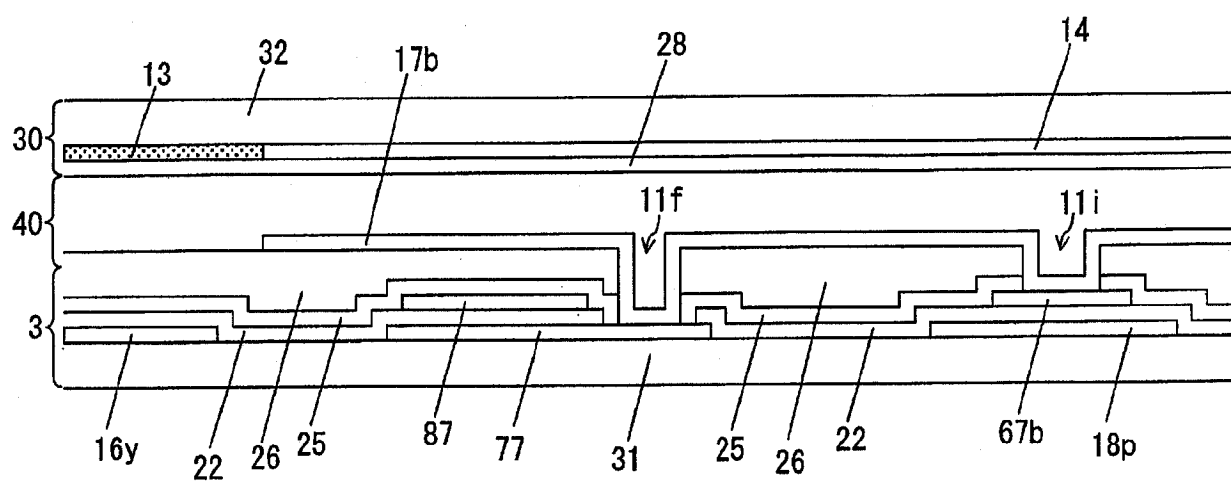


图 28

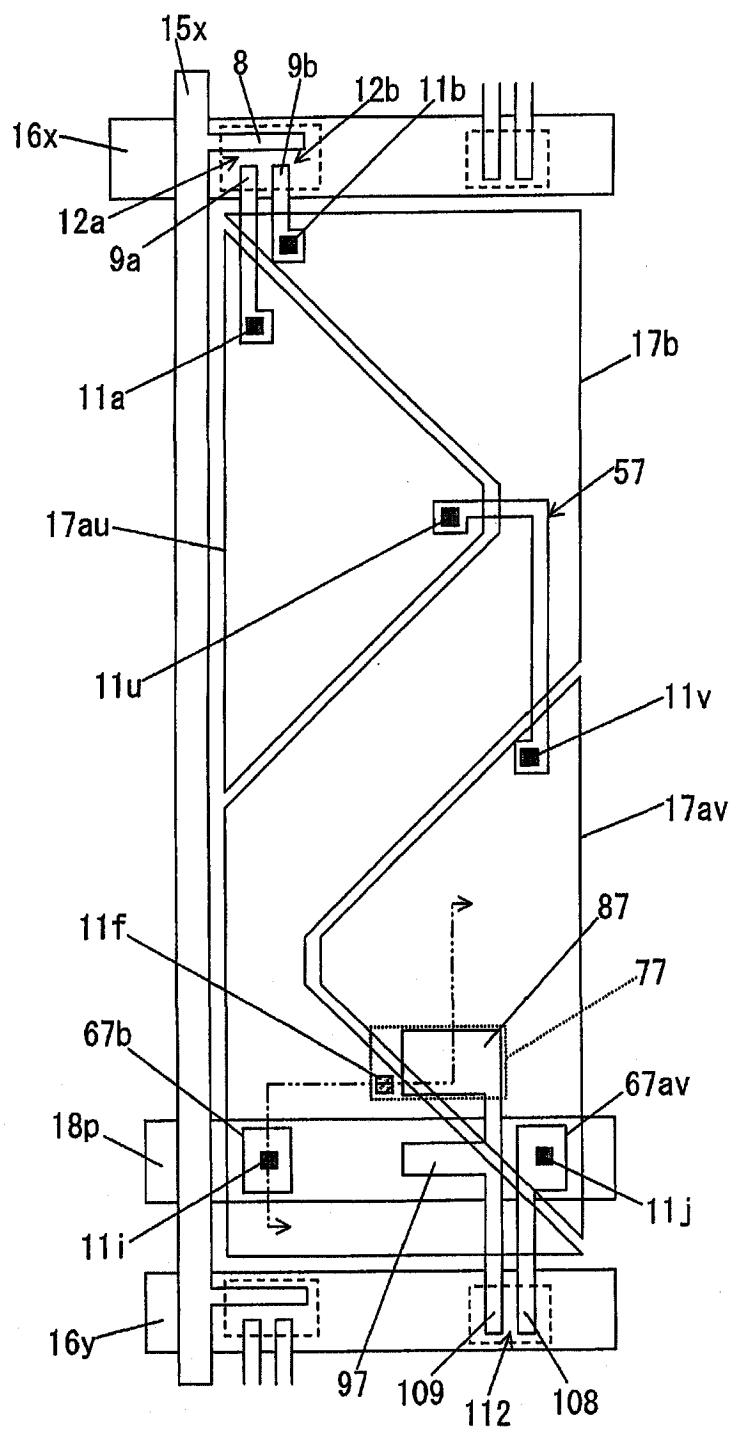


图 29

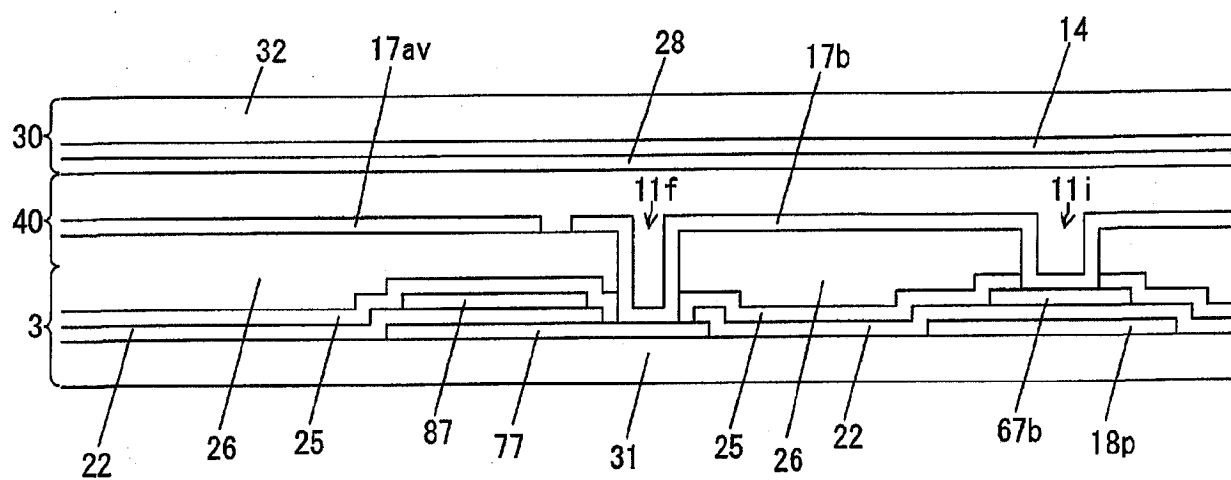


图 30

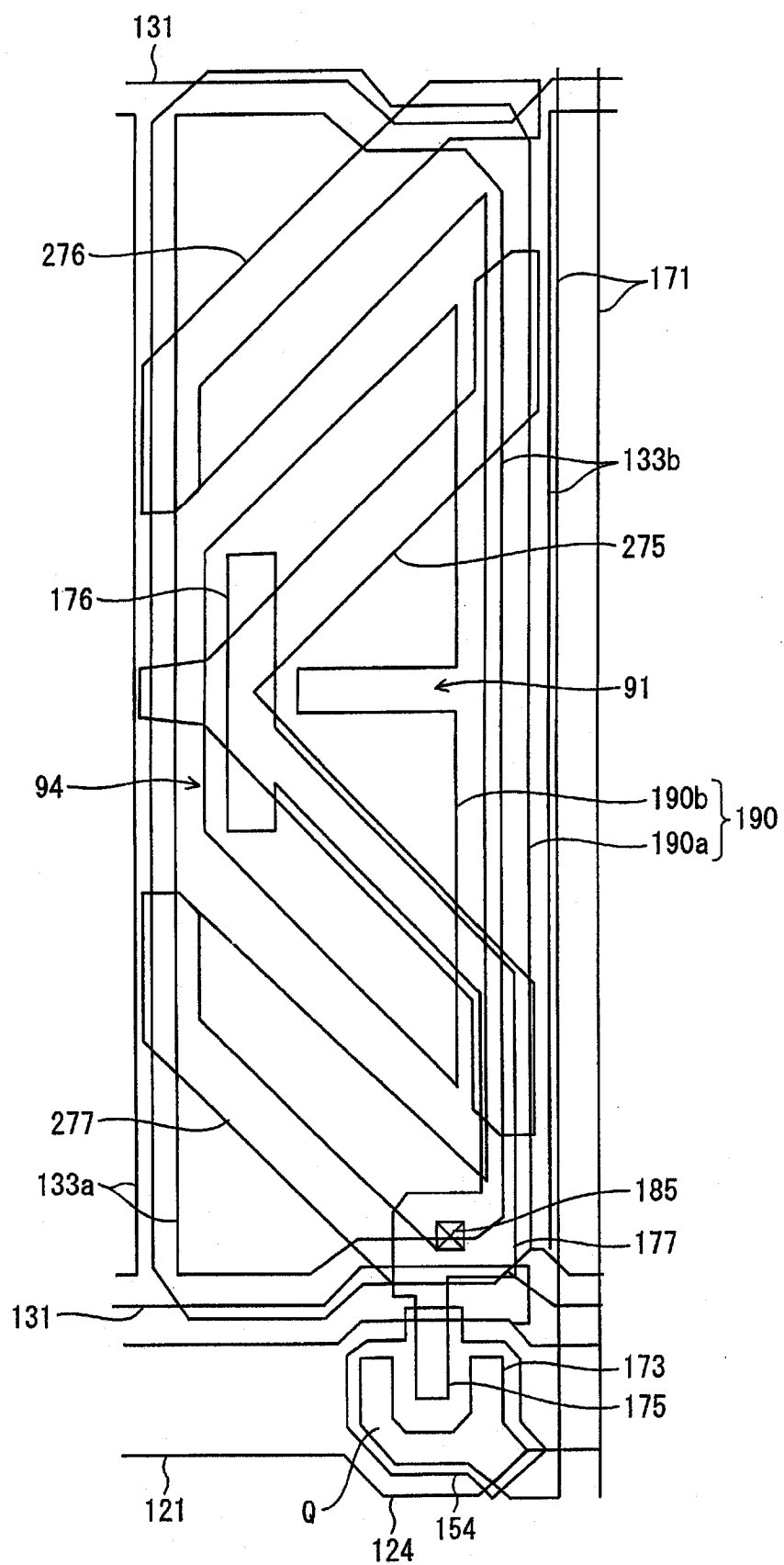


图 31

专利名称(译)	有源矩阵基板、液晶面板、液晶显示单元、液晶显示装置、电视接收机		
公开(公告)号	CN102203663A	公开(公告)日	2011-09-28
申请号	CN200980142649.4	申请日	2009-08-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	津幡俊英		
发明人	津幡俊英		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F2001/134345 G02F1/136213 G02F2001/134354 G02F1/136286		
优先权	2008284805 2008-11-05 JP		
外部链接	Espacenet SIPO		

摘要(译)

一种有源矩阵基板，其具备扫描信号线(16x)和数据信号线(15x)，在1个像素区域(101)中设有通过晶体管(12a)连接到数据信号线的第1像素电极(17a)以及通过电容连接到该第1像素电极的第2像素电极(17b)，上述有源矩阵基板具备与扫描信号线形成于同层并电连接到第1像素电极(17a)的第1电容电极(87)以及与数据信号线形成于同层并电连接到第2像素电极(17b)的第2电容电极(47)，第1与第2电容电极(87、47)隔着第1绝缘膜重叠，由此在第1和第2电容电极(87、47)之间形成耦合电容。这样的话，在电容耦合型的像素分割方式的有源矩阵基板中，可以抑制耦合电容部分的短路且缓和与暗子像素对应的像素电极的烧结。

