

(12) 发明专利

(10) 授权公告号 CN 102136261 B

(45) 授权公告日 2012. 10. 31

(21) 申请号 201110103650. 5

JP 2005025189 A, 2005. 01. 27, 全文.

(22) 申请日 2011. 04. 21

WO 2007015347 A1, 2007. 02. 08, 全文.

(30) 优先权数据

审查员 李军

099138884 2010. 11. 11 TW

(73) 专利权人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 李豪捷 廖一遂 许益祯

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 王颖

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1427391 A, 2003. 07. 02, 全文.

CN 1740858 A, 2006. 03. 01, 全文.

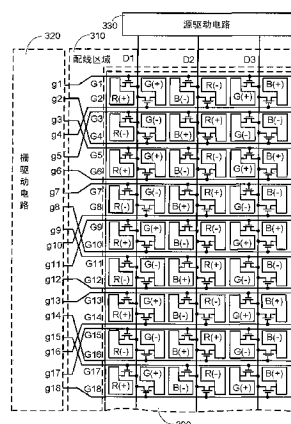
权利要求书 3 页 说明书 4 页 附图 6 页

(54) 发明名称

液晶面板

(57) 摘要

本发明公开一种液晶面板, 包括: 一显示区域与一非显示区域。非显示区域具有一栅驱动电路以及一配线区域, 其中该栅驱动电路依序输出六个脉冲信号, 且该配线区域将第 1 脉冲信号转换为显示区域上的一第 1 栅驱动信号, 一第 2 脉冲信号转换为显示区域上的一第 4 栅驱动信号, 一第 3 脉冲信号转换为显示区域上的一第 5 栅驱动信号, 一第 4 脉冲信号转换为显示区域上的一第 2 栅驱动信号, 一第 5 脉冲信号转换为显示区域上的一第 3 栅驱动信号, 一第 6 脉冲信号转换为显示区域上的一第 6 栅驱动信号。



1. 一种液晶面板,其特征在于,包括:

一非显示区域,具有一栅驱动电路以及一配线区域,其中该栅驱动电路依序输出六个脉冲信号,且该配线区域将一第 $(6n+1)$ 脉冲信号转换成为一第 $(6n+1)$ 栅驱动信号,一第 $(6n+2)$ 脉冲信号转换成为一第 $(6n+4)$ 栅驱动信号,一第 $(6n+3)$ 脉冲信号转换成为一第 $(6n+5)$ 栅驱动信号,一第 $(6n+4)$ 脉冲信号转换成为一第 $(6n+2)$ 栅驱动信号,一第 $(6n+5)$ 脉冲信号转换成为一第 $(6n+3)$ 栅驱动信号,一第 $(6n+6)$ 脉冲信号转换成为一第 $(6n+6)$ 栅驱动信号;以及

一显示区域,包括一数据线、六个子像素与六条栅极线依序接收上述六个栅驱动信号,其中,该六个子像素连接至该数据线,且一第 $(6n+1)$ 子像素根据该第 $(6n+1)$ 栅驱动信号接收该数据线上的一第 $(6n+1)$ 数据,一第 $(6n+2)$ 子像素根据该第 $(6n+4)$ 栅驱动信号接收该数据线上的一第 $(6n+2)$ 数据,一第 $(6n+3)$ 子像素根据该第 $(6n+5)$ 栅驱动信号接收该数据线上的一第 $(6n+3)$ 数据,一第 $(6n+4)$ 子像素根据该第 $(6n+2)$ 栅驱动信号接收该数据线上的一第 $(6n+4)$ 数据,一第 $(6n+5)$ 子像素根据该第 $(6n+3)$ 栅驱动信号接收该数据线上的一第 $(6n+5)$ 数据,一第 $(6n+6)$ 子像素根据该第 $(6n+6)$ 栅驱动信号接收该数据线上的一第 $(6n+6)$ 数据,其中 n 为大于等于零的整数。

2. 根据权利要求1所述的液晶面板,其特征在于,该第 $(6n+1)$ 数据、该第 $(6n+2)$ 数据、该第 $(6n+3)$ 数据具有一正极性,该第 $(6n+4)$ 数据、该第 $(6n+5)$ 数据、该第 $(6n+6)$ 数据具有一负极性。

3. 根据权利要求1所述的液晶面板,其特征在于,该第 $(6n+1)$ 数据、该第 $(6n+2)$ 数据、该第 $(6n+3)$ 数据具有一负极性,该第 $(6n+4)$ 数据、该第 $(6n+5)$ 数据、该第 $(6n+6)$ 数据具有一正极性。

4. 根据权利要求1所述的液晶面板,其特征在于,该栅驱动电路包括六个串接的移位单元,依序产生该六个脉冲信号。

5. 根据权利要求1所述的液晶面板,其特征在于,该 $(6n+1)$ 子像素与该 $(6n+4)$ 子像素排列在相同行,该 $(6n+5)$ 子像素与该 $(6n+2)$ 子像素排列在相同行,该 $(6n+3)$ 子像素与该 $(6n+6)$ 子像素排列在相同行,该 $(6n+1)$ 子像素、该 $(6n+5)$ 子像素、该 $(6n+3)$ 子像素排列在相同列,该 $(6n+4)$ 子像素、该 $(6n+2)$ 子像素、该 $(6n+6)$ 子像素排列在相同列。

6. 根据权利要求1所述的液晶面板,其特征在于,该配线区域包括多条布局线路,用以将该第 $(6n+1)$ 脉冲信号传递至一第 $(6n+1)$ 栅极线并成为该第 $(6n+1)$ 栅驱动信号;该第 $(6n+2)$ 脉冲信号传递至一第 $(6n+4)$ 栅极线并成为该第 $(6n+4)$ 栅驱动信号;该第 $(6n+3)$ 脉冲信号传递至一第 $(6n+5)$ 栅极线并成为该第 $(6n+5)$ 栅驱动信号;该第 $(6n+4)$ 脉冲信号传递至一第 $(6n+2)$ 栅极线并成为该第 $(6n+2)$ 栅驱动信号;该第 $(6n+5)$ 脉冲信号传递至一第 $(6n+3)$ 栅极线并成为该第 $(6n+3)$ 栅驱动信号;该第 $(6n+6)$ 脉冲信号传递至一第 $(6n+6)$ 栅极线并成为该第 $(6n+6)$ 栅驱动信号。

7. 根据权利要求1所述的液晶面板,其特征在于,该 $(6n+1)$ 子像素包括一开关晶体管以及一储存单元,其中该开关晶体管的一控制端根据该 $(6n+1)$ 栅驱动信号来动作,且该开关晶体管的二端分别连接至该数据线以及该储存单元。

8. 一种液晶面板,其特征在于,包括:

一非显示区域,具有一栅驱动电路以及一配线区域,其中该栅驱动电路依序输出六个

脉冲信号,且该配线区域将一第 $(6n+1)$ 脉冲信号转换为一第 $(6n+1)$ 栅驱动信号,一第 $(6n+2)$ 脉冲信号转换为一第 $(6n+4)$ 栅驱动信号,一第 $(6n+3)$ 脉冲信号转换为一第 $(6n+5)$ 栅驱动信号,一第 $(6n+4)$ 脉冲信号转换为一第 $(6n+2)$ 栅驱动信号,一第 $(6n+5)$ 脉冲信号转换为一第 $(6n+3)$ 栅驱动信号,一第 $(6n+6)$ 脉冲信号转换为一第 $(6n+6)$ 栅驱动信号;以及

一显示区域,具有多条栅极线,且这些栅极线的动作顺序为一第 $(6n+1)$ 栅极线的该第 $(6n+1)$ 栅驱动信号,一第 $(6n+4)$ 栅极线的该第 $(6n+4)$ 栅驱动信号,一第 $(6n+5)$ 栅极线的该第 $(6n+5)$ 栅驱动信号,一第 $(6n+2)$ 栅极线的该第 $(6n+2)$ 栅驱动信号,一第 $(6n+3)$ 栅极线的该第 $(6n+3)$ 栅驱动信号,一第 $(6n+6)$ 栅极线的该第 $(6n+6)$ 栅驱动信号,其中 n 为大于等于零的整数。

9. 根据权利要求8所述的液晶面板,其特征在于,该显示区域更包括一数据线、六个子像素,该六个子像素连接至该数据线,且一第 $(6n+1)$ 子像素根据该第 $(6n+1)$ 栅驱动信号接收该数据线上的一第 $(6n+1)$ 数据,一第 $(6n+2)$ 子像素根据该第 $(6n+4)$ 栅驱动信号接收该数据线上的一第 $(6n+2)$ 数据,一第 $(6n+3)$ 子像素根据该第 $(6n+5)$ 栅驱动信号接收该数据线上的一第 $(6n+3)$ 数据,一第 $(6n+4)$ 子像素根据该第 $(6n+2)$ 栅驱动信号接收该数据线上的一第 $(6n+4)$ 数据,一第 $(6n+5)$ 子像素根据该第 $(6n+3)$ 栅驱动信号接收该数据线上的一第 $(6n+5)$ 数据,一第 $(6n+6)$ 子像素根据该第 $(6n+6)$ 栅驱动信号接收该数据线上的一第 $(6n+6)$ 数据。

10. 根据权利要求9所述的液晶面板,其特征在于,该第 $(6n+1)$ 数据、该第 $(6n+2)$ 数据、该第 $(6n+3)$ 数据具有一正极性,该第 $(6n+4)$ 数据、该第 $(6n+5)$ 数据、该第 $(6n+6)$ 数据具有一负极性。

11. 根据权利要求9所述的液晶面板,其特征在于,该第 $(6n+1)$ 数据、该第 $(6n+2)$ 数据、该第 $(6n+3)$ 数据具有一负极性,该第 $(6n+4)$ 数据、该第 $(6n+5)$ 数据、该第 $(6n+6)$ 数据具有一正极性。

12. 根据权利要求9所述的液晶面板,其特征在于,该 $(6n+1)$ 子像素与该 $(6n+4)$ 子像素排列在相同行,该 $(6n+5)$ 子像素与该 $(6n+2)$ 子像素排列在相同行,该 $(6n+3)$ 子像素与该 $(6n+6)$ 子像素排列在相同行,该 $(6n+1)$ 子像素、该 $(6n+5)$ 子像素、该 $(6n+3)$ 子像素排列在相同列,该 $(6n+4)$ 子像素、该 $(6n+2)$ 子像素、该 $(6n+6)$ 子像素排列在相同列。

13. 根据权利要求9所述的液晶面板,其特征在于,该 $(6n+1)$ 子像素包括一开关晶体管以及一储存单元,其中该开关晶体管的一控制端根据该 $(6n+1)$ 栅驱动信号来动作,且该开关晶体管的二端分别连接至该数据线以及该储存单元。

14. 根据权利要求8所述的液晶面板,其特征在于,该配线区域包括多条布局线路,用以将该第 $(6n+1)$ 脉冲信号传递至该第 $(6n+1)$ 栅极线并成为该第 $(6n+1)$ 栅驱动信号;该第 $(6n+2)$ 脉冲信号传递至该第 $(6n+4)$ 栅极线并成为该第 $(6n+4)$ 栅驱动信号;该第 $(6n+3)$ 脉冲信号传递至该第 $(6n+5)$ 栅极线并成为该第 $(6n+5)$ 栅驱动信号;该第 $(6n+4)$ 脉冲信号传递至该第 $(6n+2)$ 栅极线并成为该第 $(6n+2)$ 栅驱动信号;该第 $(6n+5)$ 脉冲信号传递至该第 $(6n+3)$ 栅极线并成为该第 $(6n+3)$ 栅驱动信号;该第 $(6n+6)$ 脉冲信号传递至该第 $(6n+6)$ 栅极线并成为该第 $(6n+6)$ 栅驱动信号。

15. 根据权利要求8所述的液晶面板,其特征在于,该栅驱动电路包括六个串接的移位

单元,依序产生该六个脉冲信号。

液晶面板

技术领域

[0001] 本发明涉及一种液晶面板,特别是关于一种整合栅驱动电路的以及特定子像素排列的液晶面板。

背景技术

[0002] 请参照图 1A,其所绘示为公知整合栅驱动电路的液晶面板示意图。一般来说,整合栅驱动电路 (gate on array,GOA) 的液晶面板上包括一非显示区域与一显示区域 100。非显示区域上更包括一栅驱动电路 (gate driver)120 以及一配线区域 110。而显示区域 100 则为一双栅极 (dual gate) 架构的薄膜晶体管阵列。

[0003] 显示区域 100 包括多条栅极线 (gate line, $G1 \sim G12$)、多条数据线 (data line, $D1 \sim D3$) 以及多个子像素 (sub-pixel)。其中,多个子像素包括红子像素、绿子像素、蓝子像素,每个子像素更包括一个开关晶体管以及一储存单元,开关晶体管的控制端连接至栅极线,开关晶体管的二端分别连接至数据线以及储存单元。

[0004] 由于显示区域 100 为双栅极架构的薄膜晶体管阵列,因此每一列的子像素由二栅极线来控制,且一条数据线可提供颜色数据至同一列的二子像素。以第一列由左至右为例,第一个子像素为红子像素,连接于第一栅极线 $G1$ 以及第一数据线 $D1$;第二个子像素为绿子像素,连接于第二栅极线 $G2$ 以及第一数据线 $D1$;第三个子像素为蓝子像素,连接于第一栅极线 $G1$ 以及第二数据线 $D2$;第四个子像素为红子像素,连接于第二栅极线 $G2$ 以及第二数据线 $D2$;第五个子像素为绿子像素,连接于第一栅极线 $G1$ 以及第三数据线 $D3$;第六个子像素为蓝子像素,连接于第二栅极线 $G2$ 以及第三数据线 $D3$ 。

[0005] 再者,栅驱动电路 120 由多个移位寄存器 (shift register)201 ~ 212 串接所组成。并且根据一时钟脉冲组 ($CLK1 \sim CLK6$) 依序产生脉冲信号 ($g1 \sim g12$)。

[0006] 配线区域 110 上包括多条布局线路 (layout trace),可将栅驱动器 120 所产生的脉冲信号 ($g1 \sim g12$) 传递至相对应的栅极线 ($G1 \sim G12$),以及将源驱动器 (source driver,未绘示) 所产生的颜色数据传递至数据线 ($D1 \sim D3$) 上。由图 1A 可知,第一脉冲信号 ($g1$) 经布局线路传递至第一栅极线 ($G1$) 而成为第一栅驱动信号 (gate driving signal);第二脉冲信号 ($g2$) 经布局线路传递至第一栅极线 ($G2$) 而成为第二栅驱动信号,并依此类推。

[0007] 请参照图 1B,其所绘示为公知整合栅驱动电路的液晶面板的相关信号示意图。其中,数据线 ($D1 \sim D3$) 上的振幅仅代表颜色数据的极性而已,并非颜色数据的实际数值。再者,任意的时间相邻的数据线 ($D1 \sim D3$) 极性相反。

[0008] 由图 1B 可知,脉冲信号或者栅驱动信号每次开启 $1T$ 的时间,并且会依序产生多个脉冲信号或者栅驱动信号 ($g1/G1 \sim g9/G9$)。而数据线 ($D1 \sim D3$) 上,每 $2T$ 的时间即会改变颜色数据的极性。

[0009] 因此,当所有的脉冲信号皆传递至所有的栅极线时,连接至第一数据线 $D1$ 上所有子像素即如图 1C 所示的次序 (1st ~ 12th) 接收颜色数据。也就是说,从第一列依序由左

至右的子像素接收颜色数据,之后再由第二列依序由左至右的子像素接收颜色数据,并依此类推。同理,其他数据线上的像素也以相同的次序接收颜色数据不再赘述。而所有子像素所具有的极性即如图 1A 显示区域 100 所示,例如第一列中第一个子像素为红色子像素,其接收颜色数据的极性为正极性,并以代号 R(+) 来表示。

[0010] 然而,由于公知的整合栅驱动电路的液晶面板利用一条数据线提供同一列左右子像素的颜色数据。因此,左右的子像素会因为脉冲信号的充电不足而造成左右子像素的亮度不均,造成整个画面上很明显的亮暗垂直条纹。因此,提出一个全新架构的整合栅驱动电路的液晶面板即为本发明最主要的目的。

发明内容

[0011] 本发明的目的在于提出一种液晶面板,其利用配线区域的跳接布局线路并且控制源驱动电路输出的极性周期,完成一个全新架构的整合栅驱动电路的液晶面板。

[0012] 本发明提出一种液晶面板,包括:一非显示区域,具有一栅驱动电路以及一配线区域,其中该栅驱动电路依序输出六个脉冲信号,且该配线区域将一第 $(6n+1)$ 脉冲信号转换成为一第 $(6n+1)$ 栅驱动信号,一第 $(6n+2)$ 脉冲信号转换成为一第 $(6n+4)$ 栅驱动信号,一第 $(6n+3)$ 脉冲信号转换成为一第 $(6n+5)$ 栅驱动信号,一第 $(6n+4)$ 脉冲信号转换成为一第 $(6n+2)$ 栅驱动信号,一第 $(6n+5)$ 脉冲信号转换成为一第 $(6n+3)$ 栅驱动信号,一第 $(6n+6)$ 脉冲信号转换成为一第 $(6n+6)$ 栅驱动信号;以及,一显示区域,包括一数据线、六个子像素与六条栅极线依序接收上述六个栅驱动信号,其中,该六个子像素连接至该数据线,且一第 $(6n+1)$ 子像素根据该第 $(6n+1)$ 栅驱动信号接收该数据线上的一第 $(6n+1)$ 数据,一第 $(6n+2)$ 子像素根据该第 $(6n+4)$ 栅驱动信号接收该数据线上的一第 $(6n+2)$ 数据,一第 $(6n+3)$ 子像素根据该第 $(6n+5)$ 栅驱动信号接收该数据线上的一第 $(6n+3)$ 数据,一第 $(6n+4)$ 子像素根据该第 $(6n+2)$ 栅驱动信号接收该数据线上的一第 $(6n+4)$ 数据,一第 $(6n+5)$ 子像素根据该第 $(6n+3)$ 栅驱动信号接收该数据线上的一第 $(6n+5)$ 数据,一第 $(6n+6)$ 子像素根据该第 $(6n+6)$ 栅驱动信号接收该数据线上的一第 $(6n+6)$ 数据,其中 n 为大于等于零的整数。

[0013] 为了让本发明的上述和其他目的、特征和优点能更明显易懂,下文特举较佳实施例,并配合所附附图,作详细说明如下。

附图说明

[0014] 图 1A 所绘示为公知整合栅驱动电路的液晶面板示意图;

[0015] 图 1B 所绘示为公知整合栅驱动电路的液晶面板的相关信号示意图;

[0016] 图 1C 所绘示为公知整合栅驱动电路的液晶面板中子像素接收颜色数据的次序;

[0017] 图 2A 所绘示为本发明整合栅驱动电路的液晶面板示意图;

[0018] 图 2B 所绘示为本发明整合栅驱动电路的液晶面板之相关信号示意图;

[0019] 图 2C 所绘示为本发明整合栅驱动电路的液晶面板中子像素接收颜色数据的次序。

[0020] 其中,附图标记

[0021] 100 显示区域 110 配线区域

[0022]	120 栅驱动电路	300 显示区域
[0023]	310 配线区域	320 栅驱动电路
[0024]	330 源驱动电路	

具体实施方式

[0025] 请参照图 2A,其所绘示为本发明整合栅驱动电路的液晶面板示意图。整合栅驱动电路的液晶面板上包括一非显示区域与一显示区域 300。非显示区域上更包括一栅驱动电路 320 以及一配线区域 310。而显示区域 300 则为一双栅极 (dual gate) 架构的薄膜晶体管阵列。换句话说,图 2A 中的虚线部分为整合栅驱动电路的液晶面板,而整合栅驱动电路的液晶面板更连接外部的一源驱动电路 (source driver) 330。

[0026] 显示区域 300 包括多条栅极线 (G1 ~ G18)、多条数据线 (D1 ~ D3) 以及多个子像素。其中,多个子像素包括红子像素、绿子像素、蓝子像素,每个子像素更包括一个开关晶体管以及一储存单元,开关晶体管的控制端连接至栅极线,开关晶体管的二端分别连接至数据线以及储存单元。

[0027] 显示区域 300 为双栅极架构的薄膜晶体管阵列,因此每一列的子像素由二栅极线来控制,且一条数据线可提供颜色数据至同一列的二子像素。以第一列由左至右为例,第一个子像素为红子像素,连接于第一栅极线 G1 以及第一数据线 D1;第二个子像素为绿子像素,连接于第二栅极线 G2 以及第一数据线 D1;第三个子像素为蓝子像素,连接于第一栅极线 G1 以及第二数据线 D2;第四个子像素为红子像素,连接于第二栅极线 G2 以及第二数据线 D2;第五个子像素为绿子像素,连接于第一栅极线 G1 以及第三数据线 D3;第六个子像素为蓝子像素,连接于第二栅极线 G2 以及第三数据线 D3。再者,相同行的子像素皆为同一颜色的子像素。

[0028] 再者,栅驱动电路 320 与图 1A 中的栅驱动电路相同,因此其内部电路将不再赘述。而栅驱动电路 320 可依序产生脉冲信号 (g1 ~ g18)。

[0029] 根据本发明的实施例,配线区域 310 上包括多条布局线路,且布局线路以六条为一组跨接至六条栅极线。如图 2A 所示,第一脉冲信号 (g1) 经布局线路传递至第一栅极线 (G1) 成为第一栅脉冲信号;第二脉冲信号 (g2) 经布局线路传递至第四栅极线 (G4) 成为第四栅脉冲信号;第三脉冲信号 (g3) 经布局线路传递至第五栅极线 (G5) 成为第五栅脉冲信号;第四脉冲信号 (g4) 经布局线路传递至第二栅极线 (G2) 成为第二栅脉冲信号;第五脉冲信号 (g5) 经布局线路传递至第三栅极线 (G3) 成为第三栅脉冲信号;第六脉冲信号 (g6) 经布局线路传递至第六栅极线 (G6) 成为第六栅脉冲信号。

[0030] 而上述的布局线路以六条为一组,因此可用以下的通式来表示。亦即,第 (6n+1) 脉冲信号经布局线路传递至第 (6n+1) 栅极线成为第 (6n+1) 栅驱动信号;第 (6n+2) 脉冲信号经布局线路传递至第 (6n+4) 栅极线成为第 (6n+4) 栅驱动信号;第 (6n+3) 脉冲信号经布局线路传递至第 (6n+5) 栅极线成为第 (6n+5) 栅驱动信号;第 (6n+4) 脉冲信号经布局线路传递至第 (6n+2) 栅极线成为第 (6n+2) 栅驱动信号;第 (6n+5) 脉冲信号经布局线路传递至第 (6n+3) 栅极线成为第 (6n+3) 栅驱动信号;第 (6n+6) 脉冲信号经布局线路传递至第 (6n+6) 栅极线成为第 (6n+6) 栅驱动信号。其中 n 为大于等于零的整数。

[0031] 请参照图 2B,其所绘示为本发明整合栅驱动电路的液晶面板的相关信号示意图。

其中,数据线(D1 ~ D3)上的振幅仅代表颜色数据的极性而已,并非颜色数据的实际数值。再者,任意的时间相邻的数据线(D1 ~ D3)极性相反。

[0032] 由图 2B 可知,脉冲信号或者栅驱动信号每次开启 1T 的时间,并且会依序产生多个脉冲信号(g1 ~ g18),经布局线路使得多个脉冲信号(g1 ~ g18)传送至特定的栅极线上并成为栅驱动信号。再者,为了搭配本发明的液晶面板,源驱动电路 330 的数据线(D1 ~ D3)在刚开始时以 3T 的时间来输出三笔相同极性的颜色数据,而改变极性之后即以 6T 的时间来产生六笔颜色数据,并且每 6T 的时间后再改变次颜色数据的极性。

[0033] 因此,当所有的脉冲信号皆传递至所有的栅极线时,连接至第一数据线 D1 上所有子像素即如图 2C 所示的次序(1st ~ 18th)接收颜色数据。依照先后顺序,第一个子像素(1st)根据第一栅驱动信号来接收第一笔正极性的红数据 R(+);第二个子像素(2nd)根据第四栅驱动信号来接收第二笔正极性的绿数据 G(+);第三个子像素(3rd)根据第五栅驱动信号来接收第三笔正极性的红数据 R(+);第四个子像素(4th)根据第二栅驱动信号来接收第四笔负极性的绿数据 G(-);第五个子像素(5th)根据第三栅驱动信号来接收第五笔负极性的绿数据红 R(-);第六个子像素(6th)根据第六栅驱动信号来接收第六笔负极性的绿数据 G(-)。并且依此类推。

[0034] 同理,上述子像素接收颜色数据的次序可用以下的通式来表示,亦即,第(6n+1)子像素根据第(6n+1)栅驱动信号接收该数据线上的第(6n+1)数据;第(6n+2)子像素根据第(6n+4)栅驱动信号接收数据线上的第(6n+2)数据;第(6n+3)子像素根据该第(6n+5)栅驱动信号接收数据线上的第(6n+3)数据;第(6n+4)子像素根据第(6n+2)栅驱动信号接收数据线上的第(6n+4)数据;第(6n+5)子像素根据第(6n+3)栅驱动信号接收数据线上的第(6n+5)数据;第(6n+6)子像素根据第(6n+6)栅驱动信号接收数据线上的第(6n+6)数据,其中 n 为大于等于零的整数。

[0035] 因此,本发明利用配线区域的跳接布局线路并且控制源驱动电路输出的极性周期,完成本发明一个全新架构的整合栅驱动电路的液晶面板。

[0036] 当然,本发明还可有其它多种实施例,在不背离本发明精神及其实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

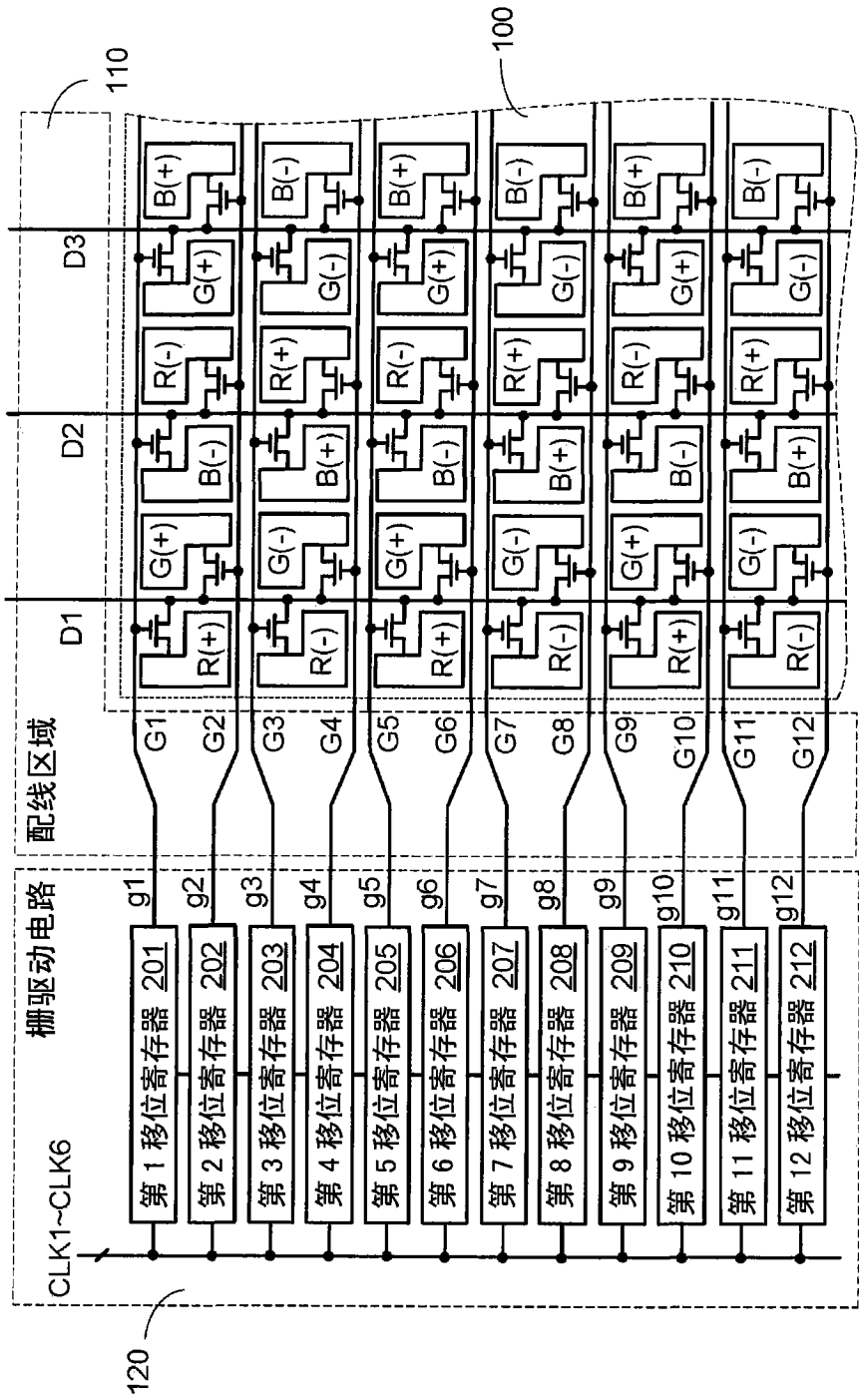


图 1A

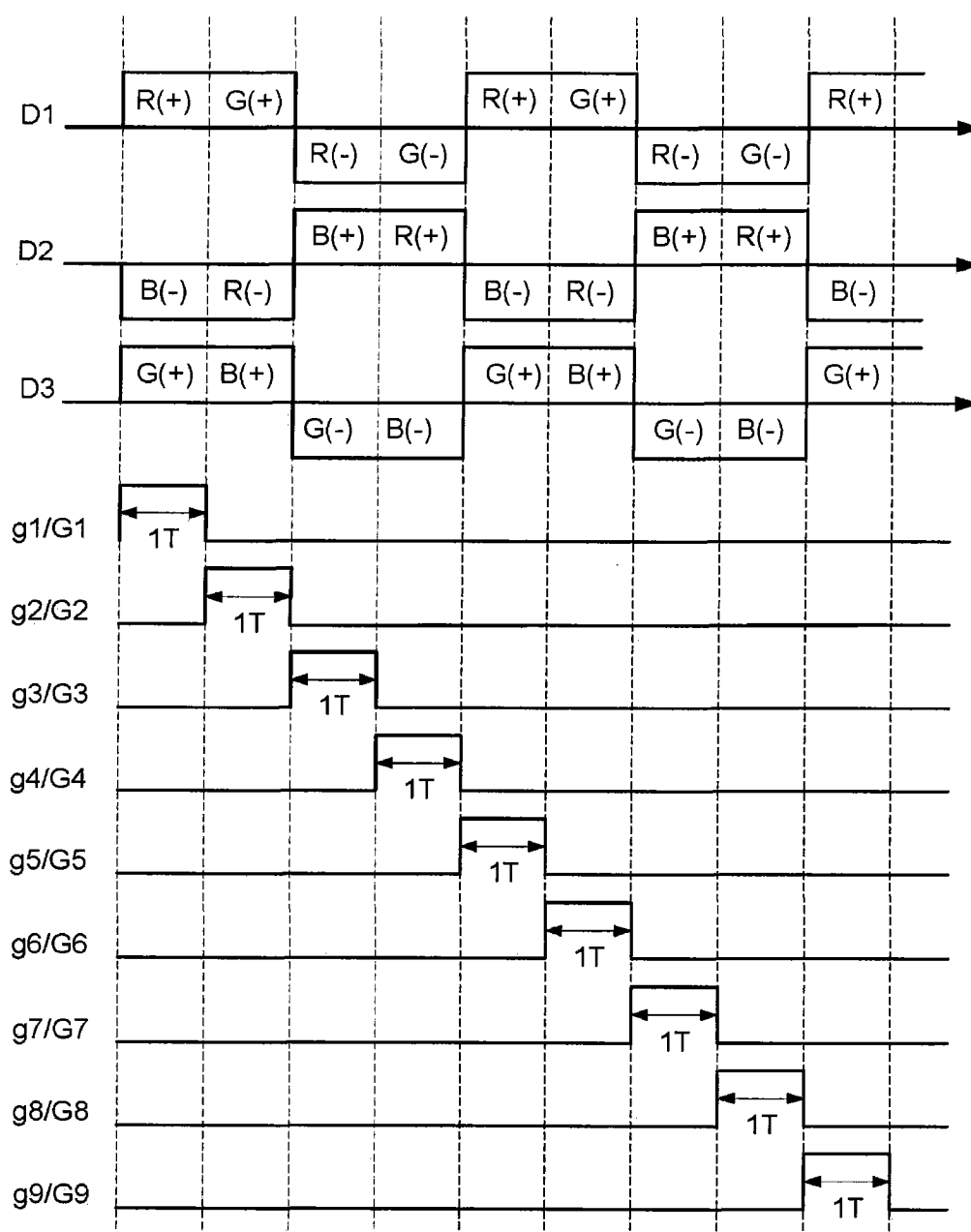


图 1B

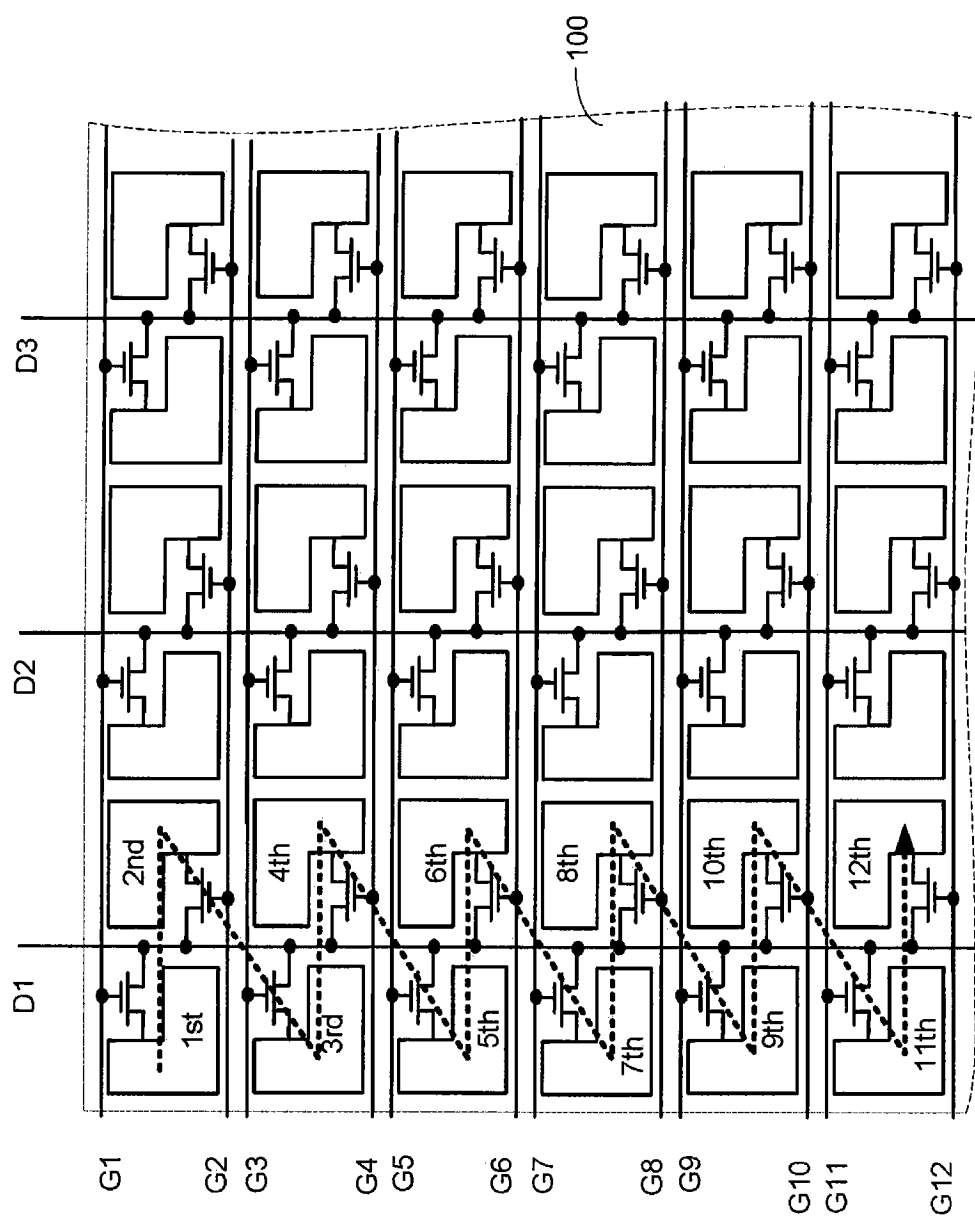


图 1C

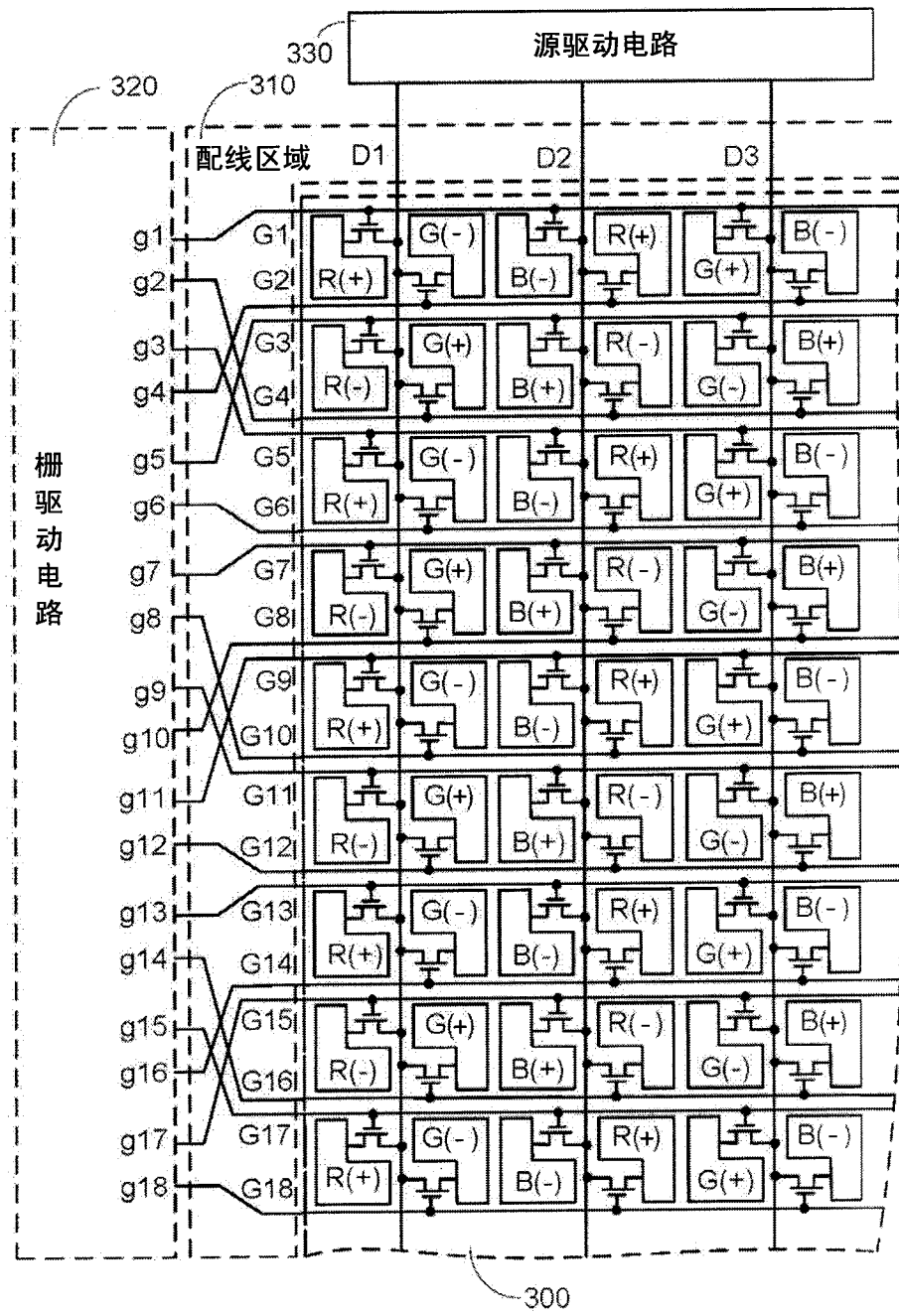


图 2A

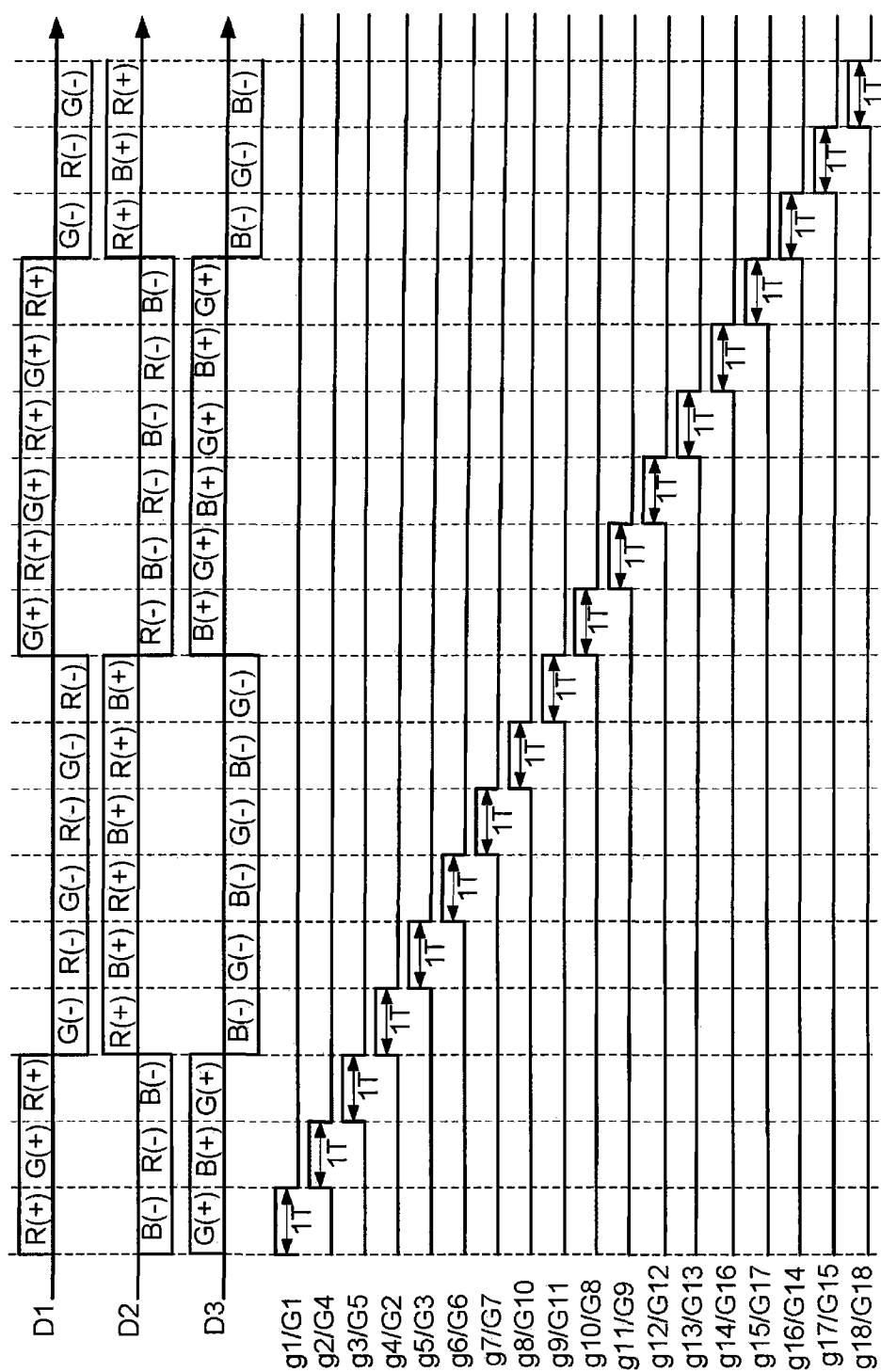


图 2B

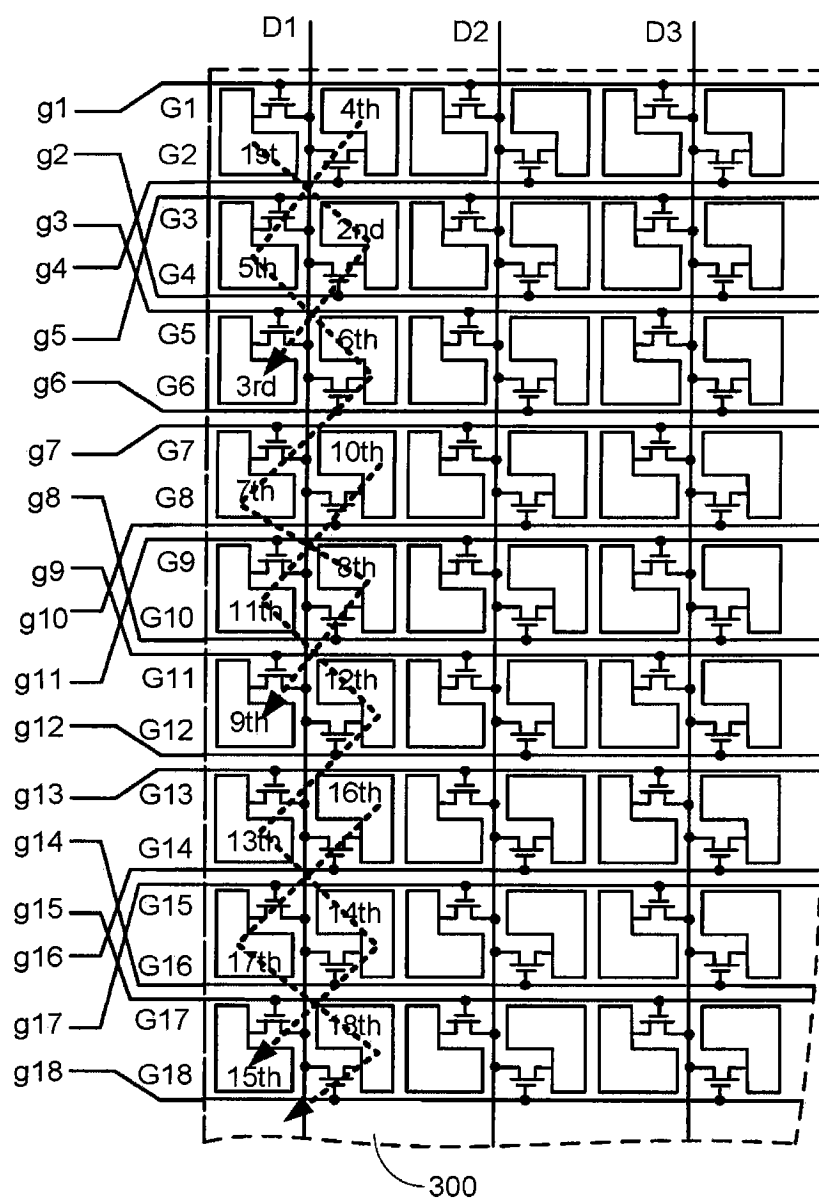


图 2C

专利名称(译)	液晶面板		
公开(公告)号	CN102136261B	公开(公告)日	2012-10-31
申请号	CN201110103650.5	申请日	2011-04-21
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	李豪捷 廖一遂 许益祯		
发明人	李豪捷 廖一遂 许益祯		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G2300/0426 G09G3/3614 G09G2310/0213		
代理人(译)	王颖		
审查员(译)	李军		
优先权	099138884 2010-11-11 TW		
其他公开文献	CN102136261A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种液晶面板，包括：一显示区域与一非显示区域。非显示区域具有一栅驱动电路以及一配线区域，其中该栅驱动电路依序输出六个脉冲信号，且该配线区域将第1脉冲信号转换成为显示区域上的一第1栅驱动信号，一第2脉冲信号转换成为显示区域上的一第4栅驱动信号，一第3脉冲信号转换成为显示区域上的一第5栅驱动信号，一第4脉冲信号转换成为显示区域上的一第2栅驱动信号，一第5脉冲信号转换成为显示区域上的一第3栅驱动信号，一第6脉冲信号转换成为显示区域上的一第6栅驱动信号。

