



## (12) 发明专利申请

(10) 申请公布号 CN 102053439 A

(43) 申请公布日 2011.05.11

(21) 申请号 201010559903.5

(22) 申请日 2010.11.24

(71) 申请人 深圳市华星光电技术有限公司

地址 518057 广东省深圳市南山区高新南一路 TCL 大厦 A 座 7F

(72) 发明人 林沛 贺成明

(74) 专利代理机构 广东国晖律师事务所 44266

代理人 欧阳启明

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1343(2006.01)

G02F 1/1333(2006.01)

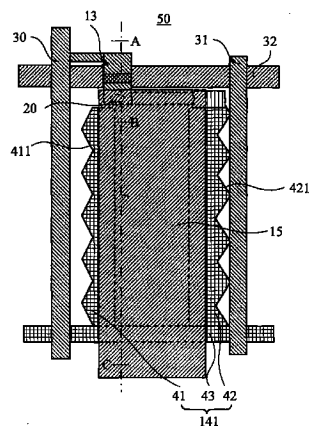
权利要求书 1 页 说明书 4 页 附图 7 页

### (54) 发明名称

像素单元以及液晶显示面板

### (57) 摘要

本发明公开一种像素单元以及液晶显示面板,液晶显示面板的公共电压线、第一遮光线和第二遮光线位于像素电极之下,且是同一金属层形成。第一和第二遮光线未与像素电极重叠的一侧呈弯曲状。因为弯曲状的第一、第二遮光线会扩大公共电压线的面积,所以存储电容也会同时增加。因此每一像素单元受图形重合精度误差的影响降低,即使制造过程中液晶显示面板仍有图形重合精度的误差,液晶显示面板显示亮度不均的影响也会改善。



1. 一种像素单元,电性连接一开关单元,其特征在于,所述像素电极包含:
  - 一像素电极;
  - 一公共电压线,位于所述像素电极之下,用来提供一公共电压;以及
  - 一第一遮光线和一第二遮光线,位于所述像素电极之下且连接于所述公共电压线,所述第一和第二遮光线的至少一侧呈弯曲状且与所述公共电压线为同一金属层产生。
2. 根据权利要求1所述的像素单元,其特征在于:所述第一和第二遮光线未重叠于所述像素电极的一侧呈弯曲状。
3. 根据权利要求2所述的像素单元,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈三角波状。
4. 根据权利要求2所述的像素单元,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈方波状。
5. 根据权利要求2所述的像素单元,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈波浪状。
6. 一种液晶显示面板,其包含开关单元和电性连接所述开关单元的像素电极,其特征在于:所述液晶显示面板还包含:
  - 一公共电压线,位于所述像素电极之下,用来提供一公共电压;以及
  - 一第一遮光线和一第二遮光线,位于所述像素电极之下且连接于所述公共电压线,所述第一和第二遮光线的至少一侧呈弯曲状且与所述公共电压线为同一金属层产生。
7. 根据权利要求6所述的液晶显示面板,其特征在于:所述第一和第二遮光线未重叠于所述像素电极的一侧呈弯曲状。
8. 根据权利要求7所述的液晶显示面板,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈三角波状。
9. 根据权利要求7所述的液晶显示面板,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈方波状。
10. 根据权利要求7所述的液晶显示面板,其特征在于:所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈波浪状。

## 像素单元以及液晶显示面板

### 技术领域

[0001] 本发明涉及一种像素单元以及液晶显示面板,尤指一种改善因栅极层和源/漏极层之间图形重合精度的误差导致亮度不均问题的像素单元以及液晶显示面板。

### 背景技术

[0002] 功能先进的显示器渐成为现今消费电子产品的重要特色,其中液晶显示器已经逐渐成为各种电子设备如移动电话、个人数字助理(PDA)、数码相机、计算机屏幕或笔记本电脑屏幕所广泛应用具有高分辨率彩色屏幕的显示器。

[0003] 随着液晶面板尺寸越来越大,出现面板发生亮度不均匀造成显示痕迹(Mura)现象的几率也逐渐升高。目前液晶生产工艺流程,业内主要分为四道掩膜以及五道掩膜工艺两种。其中四道掩膜工艺由于其生产周期短,产能利用率高已逐渐成为生产的主要方式。但是四道掩膜工艺控制相对较五道掩膜工艺复杂,目前生产良率也较难达到高水平。

[0004] 目前利用四道掩膜工艺制造的液晶面板,是在玻璃基板上利用第一道掩膜对金属层曝光再蚀刻以形成开关单元的栅极(GE)层。接着在栅极层之上形成绝缘层和主动层。随后在绝缘层和主动层之上再沉积另一金属层,并以第二道掩膜对该金属层曝光并蚀刻以形成开关单元的源极/漏极(SD)层和数据线。为了提高产能利用率,目前业界主要采用曝光机混合曝光(Mix & Match)方式,也就是说,在形成栅极(GE)层和源极/漏极(SD)层时,是使用不同的曝光机分别对金属层曝光。由于工艺流程不同,利用不同曝光机曝光的GE层和SD层间的图形重合精度(G/D Overlay)容易有误差,导致图案偏移(Localshift)发生几率也升高。

[0005] 请一并参阅图1、图2和图3,图1和图2分别显示形成的数据线相对于像素电极位置发生偏移的示意图,图3是结合图1和图2的等效电路图。如图1所示,对位于同一行扫描线11上的像素电极14a、14b而言,数据线12b相对于像素电极14b的距离相较于数据线12a相对于像素电极14a的距离向左偏移,所以对应于图3中的数据线12b和与像素电极14b间的耦合电容 $C_{pd2}$ 会大于数据线12a和与像素电极14a间的耦合电容 $C_{pd1}$ 。即使数据线12a和数据线12b馈入像素电极14a、14b的数据电压一致,实际上像素电极14b的充电电压会小于像素电极14a的充电电压,从而使得液晶电容 $C_{lc1}$ 和 $C_{lc2}$ 间的液晶偏转极性不一致,所以像素电极14b看到的灰阶会较像素电极14a看到的灰阶亮。相对地,如图2所示,对位于同一行扫描线11上的像素电极14c、14d而言,数据线12d相对于像素电极14d的距离相较于数据线12c相对于像素电极14c的距离向右偏移,所以对应于图3中的数据线12d和与像素电极14d间的耦合电容 $C_{pd4}$ 会小于数据线12c和与像素电极14c间的耦合电容 $C_{pd3}$ 。即使数据线12c和数据线12d馈入像素电极14c、14d的数据电压一致,实际上像素电极14d的充电电压会大于像素电极14c的充电电压,从而使得液晶电容 $C_{lc3}$ 和 $C_{lc4}$ 间的液晶偏转极性不一致,所以像素电极14d看到的灰阶会较像素电极14c看到的灰阶暗。也就是说,GE层和SD层的图形重合精度(G/D Overlay)稍有误差便会导致液晶显示面板显示亮度不均的问题。

[0006] 每一像素电容  $C_{pix}$  需考虑以下几个电容：液晶电容  $C_{lc}$ 、像素电极与公共电压线 16 之间的存储电容  $C_s$ 、作为开关单元的开关单元的栅极和源极之间的寄生电容  $C_{gs}$ 、以及数据线和像素电极 14 间的耦合电容  $C_{pd}$ 。如前所述，图形重合精度的误差会导致数据线和像素电极间的耦合电容  $C_{pd}$  发生变化。又因为每一像素电容  $C_{pix} = C_{lc} + C_s + C_{gs} + C_{pd}$ ，所以数据线和像素电极间的耦合电容  $C_{pd}$  占像素电容  $C_{pix}$  的比例  $Q$  越大，则图形重合精度 ( $G/D$  Overlay) 导致液晶显示面板显示亮度不均越严重。因此如何改善因图形重合精度 ( $G/D$  Overlay) 误差导致耦合电容  $C_{pd}$  改变而造成亮度不均的问题，是业界努力的目标。

## 发明内容

[0007] 根据本发明的实施例，本发明揭露一种像素单元，电性连接一开关单元。所述像素电极包含像素电极、公共电压线、第一遮光线和第二遮光线。所述公共电压线位于所述像素电极之下，用来提供一公共电压。所述第一遮光线和第二遮光线位于所述像素电极之下且连接于所述公共电压线，所述第一和第二遮光线的至少一侧呈弯曲状且与所述公共电压线为同一金属层产生。

[0008] 根据本发明的实施例，本发明另揭露一种液晶显示面板，其包含一数据线、一扫描线、电性连接所述数据线和所述扫描线的开关单元、电性连接所述开关单元的像素电极、一公共电压线、一第一遮光线和一第二遮光线。所述公共电压线位于所述像素电极之下，用来提供一公共电压。所述第一遮光线和第二遮光线皆位于所述像素电极之下且连接于所述公共电压线，所述第一和第二遮光线的至少一侧呈弯曲状且与所述公共电压线为同一金属层产生。

[0009] 根据本发明的实施例，所述第一遮光线和所述第二遮光线部分未重叠所述像素电极的一侧呈弯曲状。

[0010] 根据本发明的实施例，所述第一遮光线和所述第二遮光线未重叠于所述像素电极的一侧呈波浪状或三角波状或方波状。

[0011] 相较于先前技术，本发明的液晶显示面板在蚀刻第一金属层时，会形成所述开关单元的栅极、公共电压线、第一遮光线和第二遮光线。公共电压线电性连接于所述第一和第二遮光线，使得所述第一、第二遮光线和公共电压线同时作为存储电容的下极板。连接于公共电压线的弯曲状的第一、第二遮光线会扩大下极板的面积，也就是说存储电容也会同时增加。

[0012] 为了让本发明的上述内容能更明显易懂，下文特举较佳实施例，并配合所附图式，作详细说明如下：

## 附图说明

[0013] 图 1 和图 2 分别显示形成的数据线相对于像素电极位置发生偏移的示意图。

[0014] 图 3 是结合图 1 和图 2 的等效电路图。

[0015] 图 4 显示第一实施例的像素单元的示意图。

[0016] 图 5 至图 8 是本发明液晶显示面板的各掩膜制程的示意图。

[0017] 图 9 显示第二实施例的像素单元的示意图。

[0018] 图 10 显示第三实施例的像素单元的示意图。

## 具体实施方式

[0019] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施之特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「顶」、「底」、「水平」、「垂直」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0020] 请参阅图 4,图 4 是本发明液晶显示面板的第一实施例的像素单元的示意图。液晶显示面板包含数个像素单元 50,每一像素单元 50 包括开关单元 13 和像素电极 15。开关单元 13 可以是薄膜晶体管或是其它具有开关功能的单元。当开关单元 13 接收来自扫描线 32 的扫描电压时,会将数据线 30 传来的数据电压经过开关单元 13 传输到像素电极 15。液晶分子会依据传送至像素电极 15 的数据电压的电压差来控制其转动方向,据以决定光线的穿透程度。第一遮光线 41 和第二遮光线 42 连接于公共电压线 43,而且与公共电压线 43 都是由同一金属层产生。以下先说明形成像素单元 50 的流程。

[0021] 请参阅图 5 至图 8,图 5 至图 8 是本发明液晶显示面板 100 的各掩膜制程的示意图。每一个图均代表一道掩膜制程,也就是说,完成液晶显示面板 100 必须经过四道掩膜制程。

[0022] 请参阅图 5,在此道制程中,会先于玻璃基板 101 上沉积第一金属层(未图示)并利用第一道掩膜进行显影制程。显影制程是在第一金属层上涂布光阻(未图示)后,依据具有特定图案的第一道掩膜利用一曝光机对光阻进行曝光再用显影剂(developer)将已曝光的光阻洗除。之后对第一金属层进行蚀刻制程。蚀刻制程是将没有光阻覆盖的第一金属层以强酸移除,而有光阻覆盖的第一金属层(大致呈该特定图案)会产生开关单元的栅极 131 和下极板 141,接着再洗除剩余的光阻。下极板 141 包括公共电极线 43、第一遮光线 41 和第二遮光线 42(请见图 4)。由于此制程会形成栅极 131,因此利用第一金属层于同一道掩膜形成的单元皆属于栅极(Gate electrode, GE)层。

[0023] 请继续参阅图 6,在此道制程中,首先会先沉积绝缘层(isolation layer)16,接着沉积主动层(active layer)17,再沉积欧姆接触层(n+layer)18,最后再沉积第二金属层(未图示),之后利用第二道掩膜进行显影制程,并且对主动层 17、欧姆接触层 18 与该第二金属层进行蚀刻制程。在此掩膜制程中,对应于栅极 131 上方的欧姆接触层 18 与第二金属层会移除,而产生一开孔 21 以及开关单元的漏极 132 与源极 133。由于此制程会形成漏极 132 与源极 133,因此利用第二金属层于同一道掩膜形成的单元皆属于源/漏极(Source/Drain electrode, SD)层。请注意,对 GE 层和 SD 层的曝光可以利用同一曝光机或是不同的曝光机。

[0024] 请继续参阅图 7,在此道制程中,首先会先沉积钝化层(passivation layer)19,之后再利用第三道掩膜进行显影制程,并且对钝化层 19 进行蚀刻制程,以于源极 133 之上产生一接触窗(via)20。

[0025] 最后请参阅图 8,在此道制程中,首先会先沉积透明导电层,接着用第四道掩膜进行显影制程,并且对透明导电层进行蚀刻制程以产生像素电极 15。

[0026] 请继续参阅图 4 和图 8,图 8 也是图 4 沿 A-B-C 切线的剖面图。如图 8 所示,在 A、B 两点间,开关单元 13 的栅极 131 是由第一金属层(GE layer)形成,而源极 132 与漏极 133

则是以第二金属层 (SD layer) 所形成。而于 B、C 两点间,下极板 141 也是由第一金属层形成。像素电极 15 与下极板 141 之间形成一存储电容  $C_s$ 。第一遮光线 41 和第二遮光线 42 连接于公共电压线 43,因此第一遮光线 41、第二遮光线 42 和公共电压线 43 都会处于相同电平。同一电平的第一遮光线 41、第二遮光线 42 和公共电压线 43 可视为下极板 141。此外,第一遮光线 41 的一侧边 411 和第二遮光线 42 的一侧边 421 分别靠近数据线 30、31,侧边 411 和侧边 421 呈弯曲型。优选地,侧边 411 和侧边 421 呈三角波形,而且侧边 411 和侧边 421 相互非对称。下极板 141 包括公共电压线 43 和侧边 411 和侧边 421 呈弯曲型的遮光线 41、42,下极板 141 总面积会比只有直线状遮光线和公共电压线 (如图 1、图 2 所示) 的总面积还要大。因为存储电容  $C_s$  是由像素电极 15 与下极板 141 重叠之处产生,因此当下极板 141 的面积越大,存储电容  $C_s$  的电容值也越大。

[0027] 请参阅图 9 和图 10,图 9 是本发明液晶显示面板的第二实施例的像素单元的示意图,图 10 是本发明液晶显示面板的第三实施例的像素单元的示意图。弯曲型的侧边 411 和侧边 421 不限于三角波型,图 9 所示的第一遮光线 41 的侧边 411 和第二遮光线 42 的侧边 421 呈方波形,而图 10 所示的第一遮光线 41 的侧边 411 和第二遮光线 42 的侧边 421 呈波浪形。

[0028] 本发明的液晶显示面板和其制作方法在蚀刻第一金属层时,会形成所述开关单元 13 的栅极 131、公共电压线 43、第一遮光线 41 和第二遮光线 42。公共电压线 43 电性连接于第一遮光线 41 和第二遮光线 42,使得第一遮光线 41、第二遮光线 42 和公共电压线 43 同时作为存储电容  $C_s$  的下极板。一侧具有弯曲型侧边 411 和侧边 421 的遮光线 41、42 连接于像素电极 15 会增加存储电容  $C_s$  下极板 141 的面积,因此存储电容  $C_s$  也会同时增加。综合以上,因为存储电容  $C_s$  增大,所以耦合电容  $C_{pd}$  占每一像素电容  $C_{pix} = C_{lc} + C_s + C_{gs} + C_{pd}$  的比例  $Q$  减少。换言之,即使图形重合精度仍有误差,但是利用第一和第二遮光线 41、42 电性连接于公共电压线 43 的设计,可增大存储电容  $C_s$ ,因此每一像素单元 50 的  $Q$  值仍然减少。这表示每一像素单元 50 受图形重合精度误差的影响大为降低,因此即使制造过程中液晶显示面板仍有图形重合精度的误差,液晶显示面板显示亮度不均的影响也会改善。

[0029] 综上所述,虽然本发明已以较佳实施例揭露如上,但该较佳实施例并非用以限制本发明,该领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

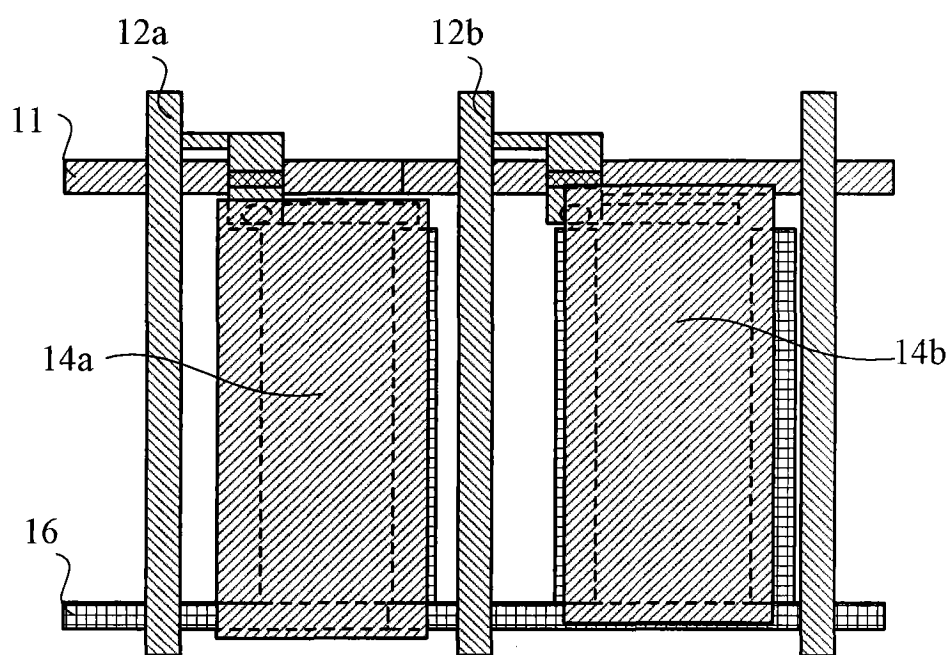


图 1

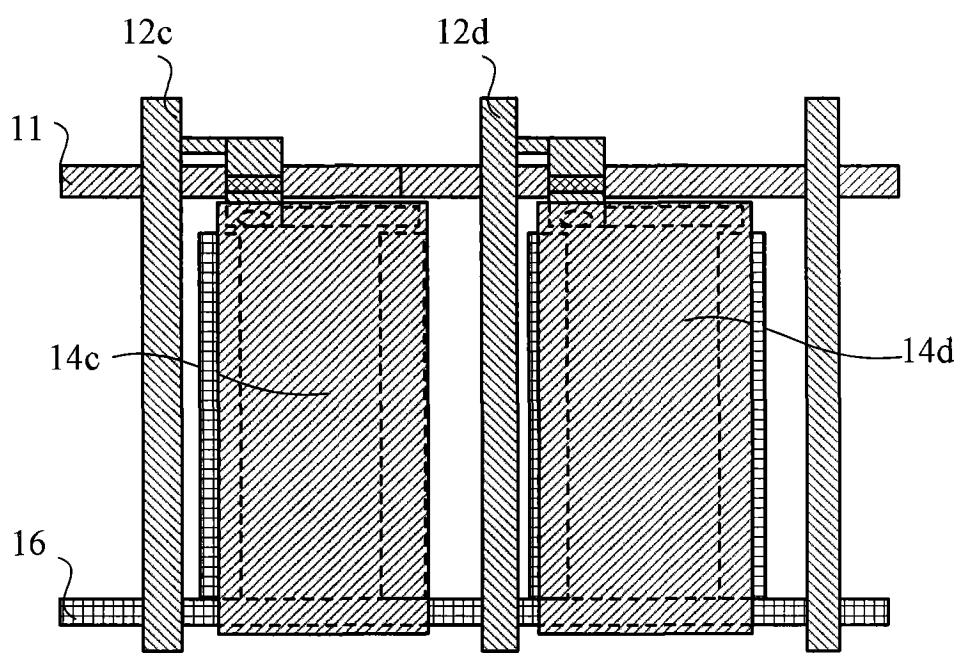


图 2

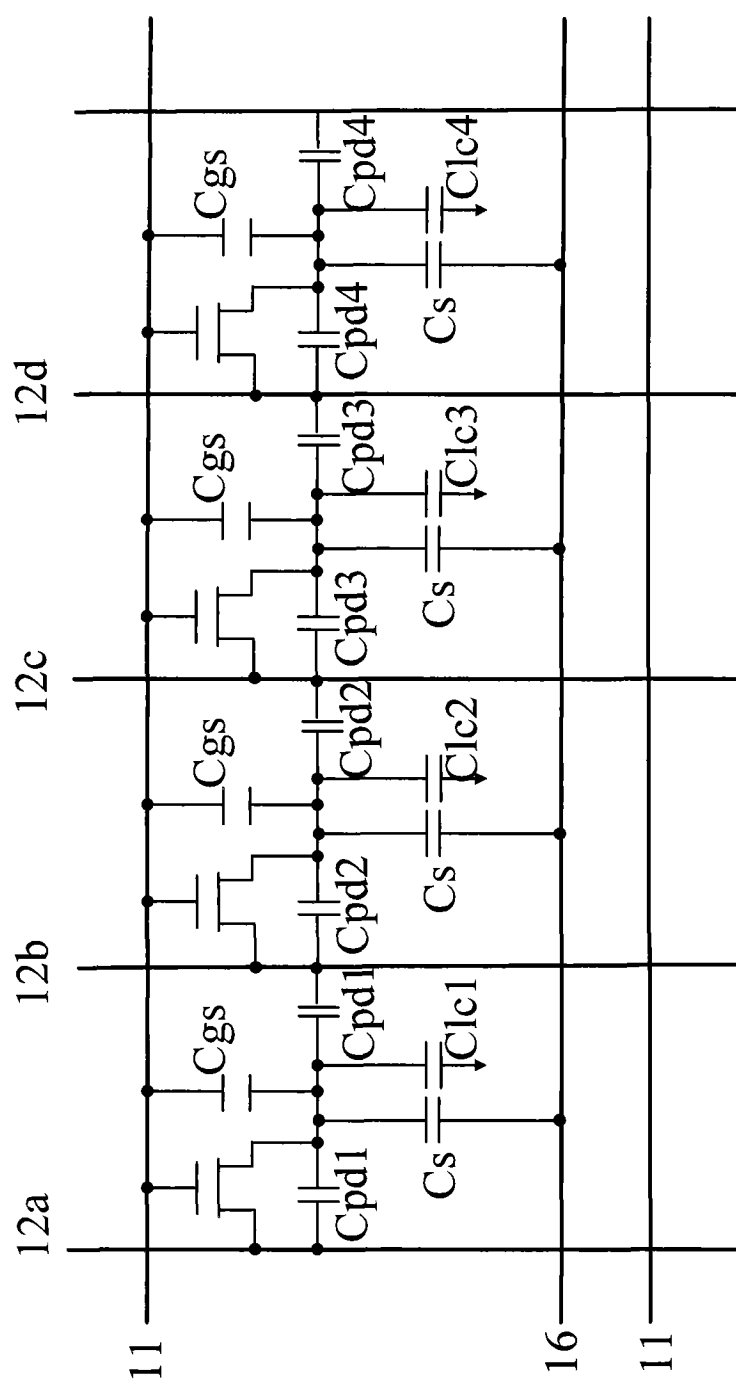


图 3

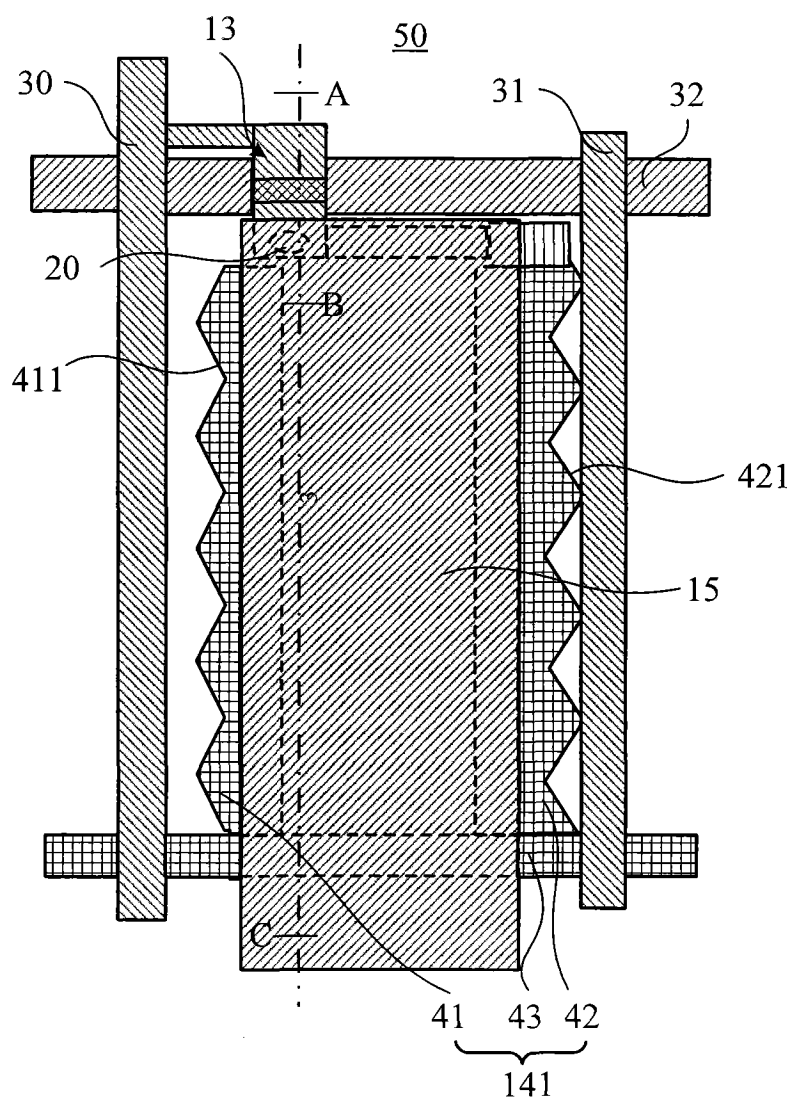


图 4

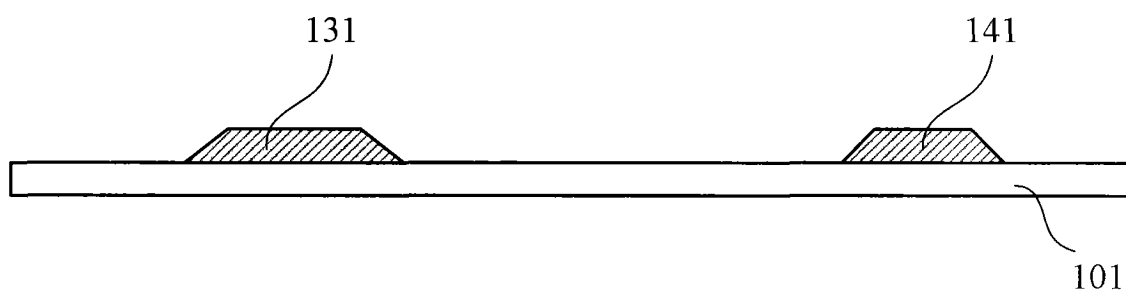


图 5

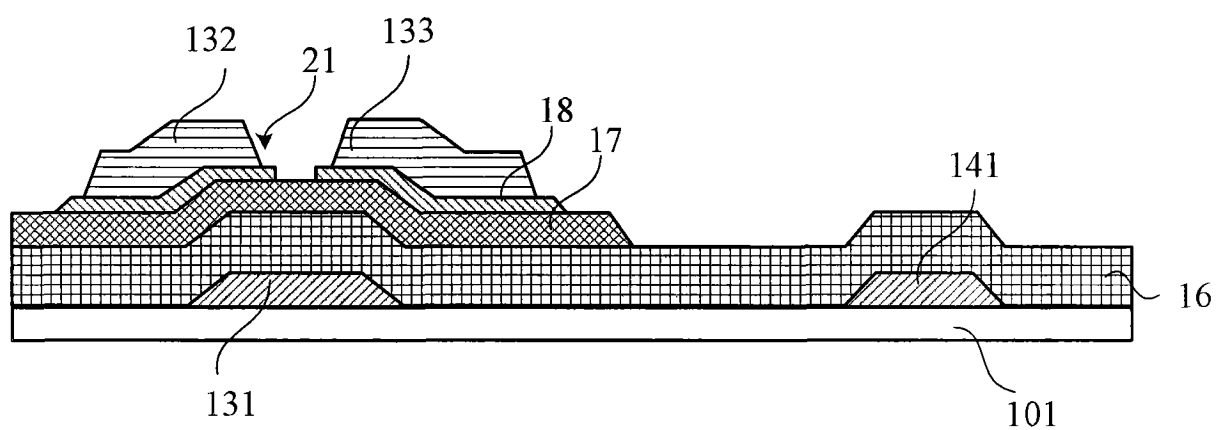


图 6

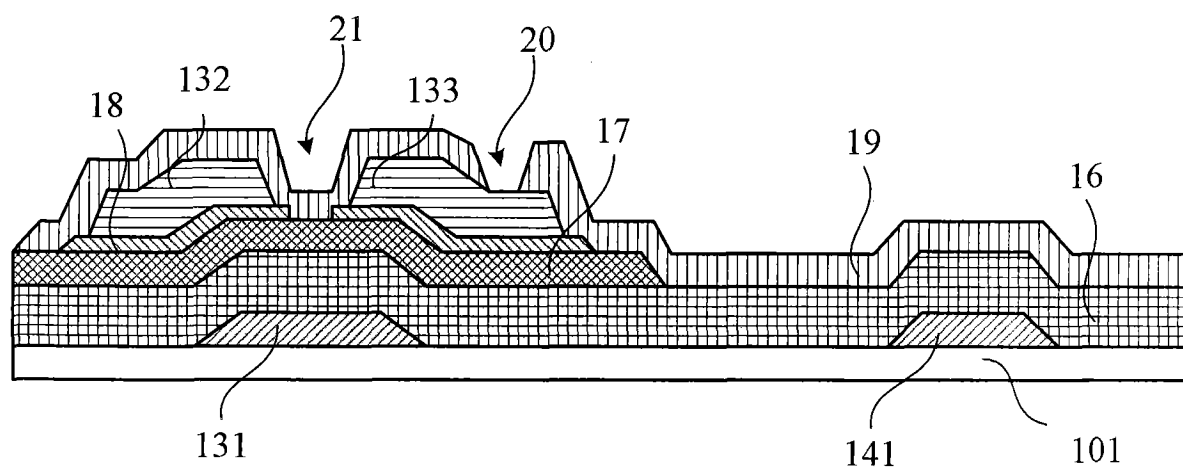


图 7

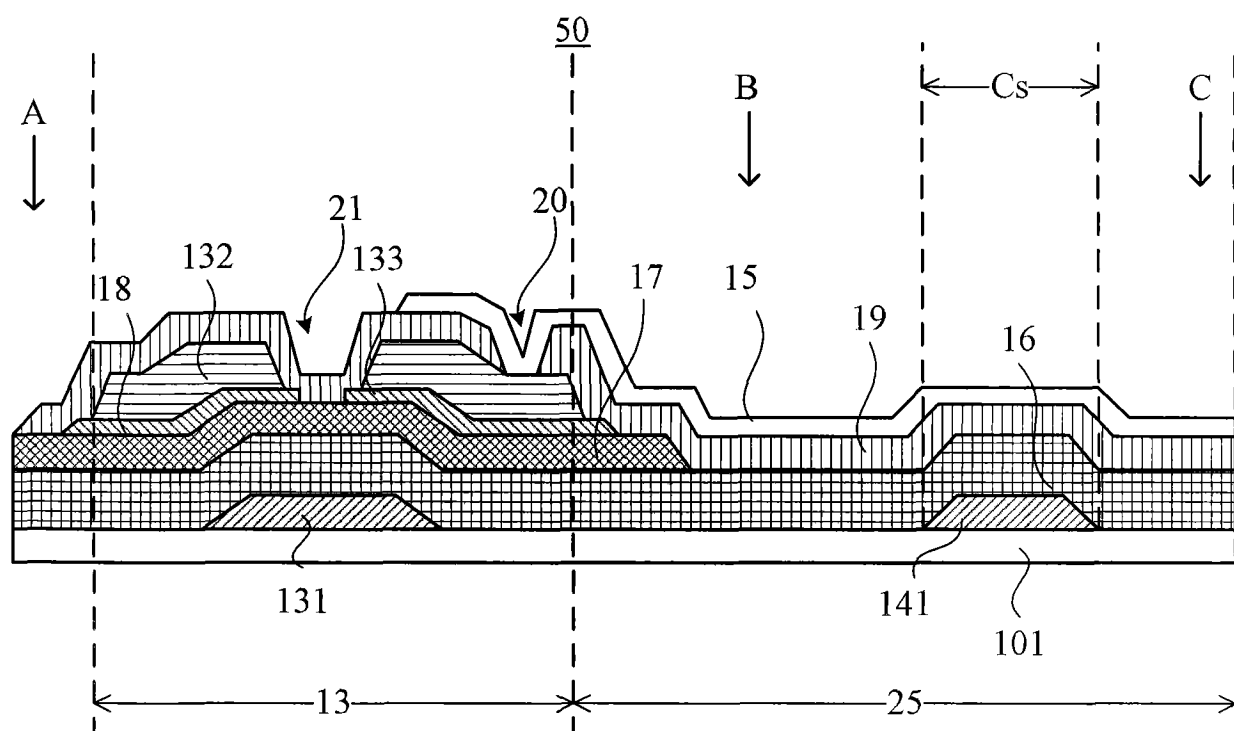


图 8

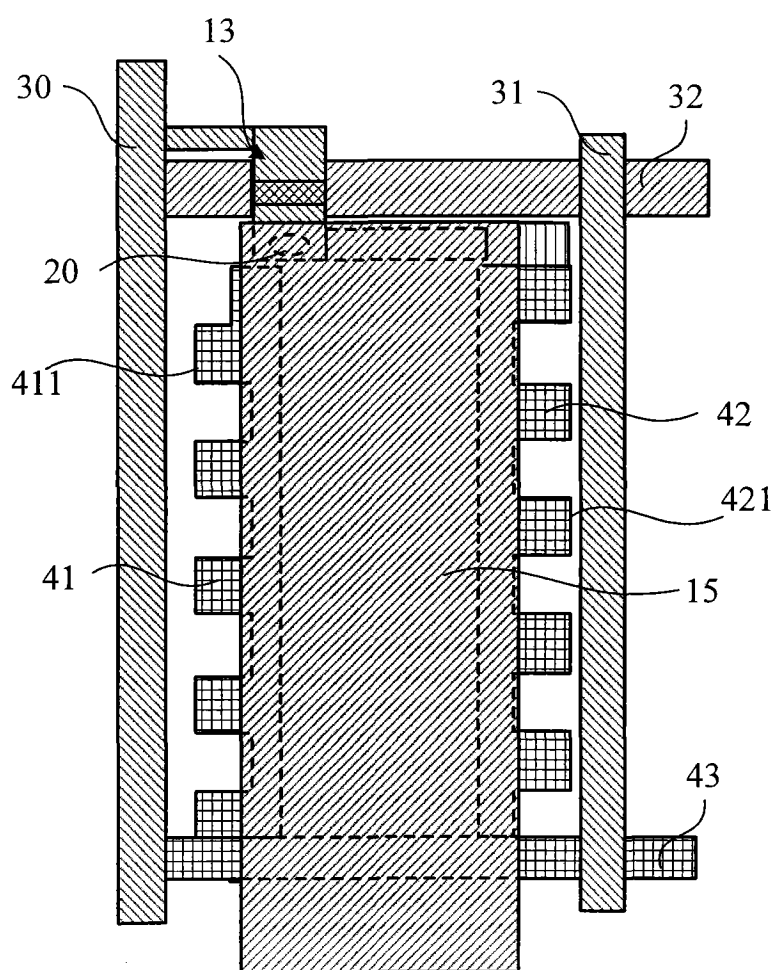


图 9

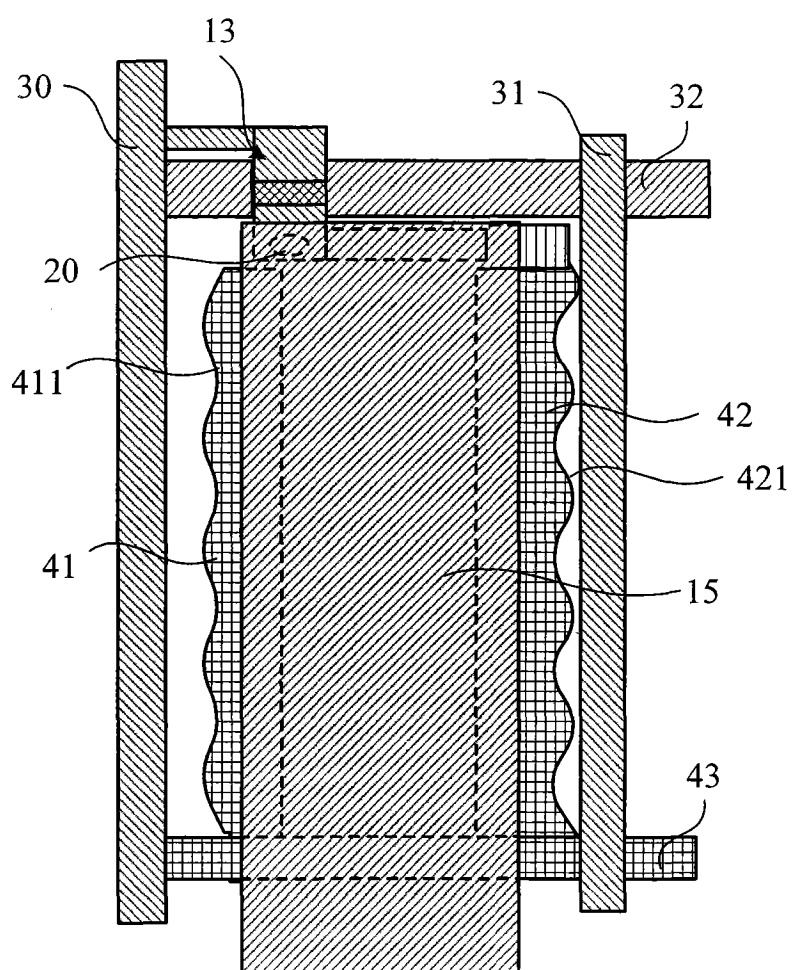


图 10

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 像素单元以及液晶显示面板                                   |         |            |
| 公开(公告)号        | <a href="#">CN102053439A</a>                   | 公开(公告)日 | 2011-05-11 |
| 申请号            | CN201010559903.5                               | 申请日     | 2010-11-24 |
| [标]申请(专利权)人(译) | 深圳市华星光电技术有限公司                                  |         |            |
| 申请(专利权)人(译)    | 深圳市华星光电技术有限公司                                  |         |            |
| 当前申请(专利权)人(译)  | 深圳市华星光电技术有限公司                                  |         |            |
| [标]发明人         | 林沛<br>贺成明                                      |         |            |
| 发明人            | 林沛<br>贺成明                                      |         |            |
| IPC分类号         | G02F1/1362 G02F1/1343 G02F1/1333               |         |            |
| CPC分类号         | G02F1/136213 G02F2201/122                      |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明公开一种像素单元以及液晶显示面板，液晶显示面板的公共电压线、第一遮光线和第二遮光线位于像素电极之下，且是同一金属层形成。第一和第二遮光线未与像素电极重叠的一侧呈弯曲状。因为弯曲状的第一、第二遮光线会扩大公共电压线的面积，所以存储电容也会同时增加。因此每一像素单元受图形重合精度误差的影响降低，即使制造过程中液晶显示面板仍有图形重合精度的误差，液晶显示面板显示亮度不均的影响也会改善。

