



(12) 发明专利

(10) 授权公告号 CN 101467098 B

(45) 授权公告日 2011.08.24

(21) 申请号 200780021682.2

(22) 申请日 2007.03.27

(30) 优先权数据

210530/2006 2006.08.02 JP

356448/2006 2006.12.28 JP

(85) PCT申请进入国家阶段日

2008.12.11

(86) PCT申请的申请数据

PCT/JP2007/056329 2007.03.27

(87) PCT申请的公布数据

W02008/015813 JA 2008.02.07

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 津幡俊英

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 侯颖嫒

(51) Int. Cl.

G02F 1/1368 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

G09F 9/30 (2006.01)

(56) 对比文件

JP 特开 2006-85131 A, 2006.03.30, 全文.

JP 特开 2003-215540 A, 2003.07.30, 全文.

JP 特开平 11-326957 A, 1999.11.26, 全文.

JP 特开平 10-282524 A, 1998.10.23, 全文.

审查员 李玉林

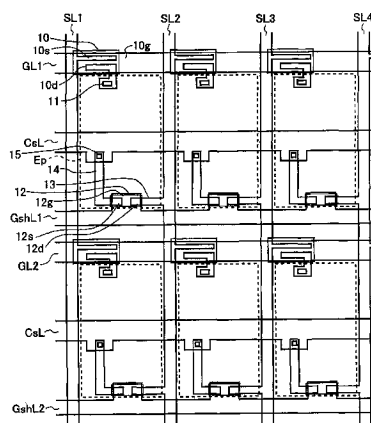
权利要求书 4 页 说明书 27 页 附图 22 页

(54) 发明名称

有源矩阵基板及具有该有源矩阵基板的显示装置

(57) 摘要

本发明的目的在于,在具备有源矩阵基板的显示装置中,即使向大型化及高分辨率发展、驱动频率提高,也不产生显示质量的降低。在液晶显示装置的有源矩阵基板中,沿各栅极线 (GLj) 配置放电控制信号线 (GshLj),对各源极线 (SLi) 设置与栅极线数相等个数的放电用 TFT (12)。该放电用 TFT (12) 的栅极端子 (12g) 与放电控制信号线 (GshLj) 连接,源极端子与保持电容线 (CsL) 连接,漏极端子与附近的源极线 (SLi) 连接。对各保持电容线 (CsL) 供给公共电位 Vcom。对各放电控制信号线 (GshLj) 供给使放电用 TFT (12) 在每隔 1 个水平期间仅在规定期间 Tsh 为导通状态的信号 Gsh。



1. 一种有源矩阵基板,其特征在于,具备:
 - 多个数据信号线;
 - 与所述多个数据信号线交叉的多个扫描信号线;
 - 与所述多个数据信号线和所述多个扫描信号线的各交叉点对应设置的、利用通过对应的交叉点的扫描信号线进行导通及阻断的像素开关元件;
 - 经所述像素开关元件与通过对应于所述像素开关元件的交叉点的数据信号线连接的像素电极;
 - 以在和所述像素电极之间形成规定电容的方式沿所述多个扫描信号线的各扫描信号线设置的保持电容线;
 - 对所述多个数据信号线的各数据信号线设置为 2 以上的规定数、且配置于该数据信号线的延伸方向的放电用开关元件,所述放电用开关元件在导通状态时和所述多个数据信号线与所述保持电容线连接,使得所述多个数据信号线的各数据信号线与所述保持电容线短路;以及
 - 使所述放电用开关元件导通及阻断用的放电用控制信号线。
2. 如权利要求 1 所述的有源矩阵基板,其特征在于,
 - 所述多个数据信号线的各数据信号线由互相电分离的第 1 及第 2 信号线构成,
 - 所述放电用开关元件对于所述第 1 及第 2 信号线的各信号线设置为 2 以上的规定数、且配置于所述数据信号线的延伸方向。
3. 如权利要求 1 所述的有源矩阵基板,其特征在于,
 - 所述放电用开关元件在所述数据信号线的延伸方向以近似等间隔配置。
4. 如权利要求 1 所述的有源矩阵基板,其特征在于,
 - 所述放电用控制信号线包含分别沿所述多个扫描信号线配置的多个控制信号线,
 - 所述放电用开关元件包含对于所述多个数据信号线的各数据信号线与所述多个控制信号线对应设置的多个开关元件,
 - 所述多个开关元件的各开关元件利用对应的控制信号线进行导通及阻断。
5. 如权利要求 1 所述的有源矩阵基板,其特征在于,
 - 具有分别配置于所述多个数据信号线的各数据信号线的一端附近以及另一端附近的开关元件,以作为所述放电用开关元件。
6. 如权利要求 1 所述的有源矩阵基板,其特征在于,
 - 所述保持电容线具有沿所述数据信号线方向延伸的延伸部,
 - 所述放电用开关元件是具有漏极电极及源极电极的薄膜晶体管,
 - 所述漏极电极与所述放电用开关元件为导通状态时应该和所述保持电容线短路的数据信号线连接,
 - 所述源极电极通过规定的源极引出电极与所述延伸部连接。
7. 如权利要求 6 所述的有源矩阵基板,其特征在于,
 - 所述保持电容线还具有沿着所述像素电极的外边缘与所述扫描信号线平行延伸的水平延伸部,
 - 在沿着所述数据信号线的方向延伸的所述延伸部,沿着所述像素电极的外边缘形成多个,

将在沿着所述数据信号线的方向延伸的多个所述延伸部、和所述水平延伸部、以及所述源极引出电极,构成沿着所述像素电极的外边缘呈环状配置而成的结构体。

8. 如权利要求 6 所述的有源矩阵基板,其特征在于,

所述延伸部与所述源极引出电极通过在设置于规定的层间绝缘膜中的接触孔部形成的导通电极进行连接。

9. 如权利要求 8 所述的有源矩阵基板,其特征在于,

所述导通电极由与所述像素电极的材料相同的材料形成。

10. 如权利要求 1 所述的有源矩阵基板,其特征在于,

所述保持电容线具有环状部分,所述环状部分包含沿所述像素电极的外边缘与所述数据信号线平行延伸的部分、和沿所述像素电极的外边缘与所述扫描信号线平行延伸的部分、以及源极引出电极。

11. 如权利要求 1 所述的有源矩阵基板,其特征在于,

所述放电用开关元件配置为与形成所述放电用控制信号线的电极图形重叠。

12. 如权利要求 1 所述的有源矩阵基板,其特征在于,

所述放电用开关元件是具有第 1 及第 2 漏极电极及源极电极的薄膜晶体管,所述源极电极与所述保持电容线连接,

所述第 1 漏极电极与夹住所述放电用开关元件的相邻的 2 个数据信号线中的一方连接,而且,所述第 2 漏极电极与所述 2 个数据信号线中的另一方连接。

13. 如权利要求 1 所述的有源矩阵基板,其特征在于,

所述像素电极配置为与所述放电用控制信号线重叠。

14. 一种显示装置,其特征在于,具备:

权利要求 1 至 13 的任一项所述的有源矩阵基板;

生成有选择地驱动所述多个扫描信号线用的多个扫描信号、并将该多个扫描信号施加给所述多个扫描信号线的扫描信号线驱动电路;

生成表示应该显示的图像的多个数据信号作为每规定数的水平期间其极性反转的电压信号、并将该多个数据信号施加给所述多个数据信号线的数据信号线驱动电路;

对所述保持电容线供给规定电位的电位供给部;以及

生成应该供给所述放电用控制信号线的放电控制信号以使所述多个数据信号线的各数据信号线每 1 个水平期间仅在规定期间与所述保持电容线短路的放电控制电路。

15. 如权利要求 14 所述的显示装置,其特征在于,

所述数据信号线驱动电路生成所述多个数据信号,使得每 2 以上的规定数的水平期间其电压极性反转。

16. 如权利要求 14 所述的显示装置,其特征在于,

所述数据信号线驱动电路包含每 1 个水平期间在所述规定期间切断对所述多个数据信号线施加所述多个数据信号并将所述多个数据信号线互相短路的开关电路,

生成所述多个数据信号作为每规定数的数据信号线其极性反转的电压信号。

17. 如权利要求 16 所述的显示装置,其特征在于,

所述数据信号线驱动电路在利用所述开关电路使所述多个数据信号线互相短路时,将所述规定电位供给所述多个数据信号线。

18. 如权利要求 14 所述的显示装置,其特征在于,

所述数据信号线驱动电路包含每 1 个水平期间在所述规定期间切断对所述多个数据信号线施加所述多个数据信号并使所述多个数据信号线的各数据信号线与所述规定电位短路的开关电路。

19. 如权利要求 14 所述的显示装置,其特征在于,

还具备配置为与所述有源矩阵基板中的各像素电极相对的公共电极,

所述电位供给部对所述公共电极供给规定的公共电位,将该公共电位作为所述规定电位供给所述保持电容线。

20. 如权利要求 14 所述的显示装置,其特征在于,

所述电位供给部将相当于所述数据信号的最小值与最大值之间的中间值的电位作为所述规定电位供给所述保持电容线。

21. 如权利要求 14 所述的显示装置,其特征在于,

所述规定电位是与黑显示相对应的电位,

所述扫描信号线驱动电路有选择地驱动所述多个扫描信号线,使得所述多个扫描信号线的各扫描信号线在各帧期间中至少有 1 次在所述规定期间以外的期间即有效扫描期间为选择状态,在该有效扫描期间成为选择状态的扫描信号线从该选择状态变为非选择状态的时刻起经过规定的像素值保持期间之后,下一帧期间的有效扫描期间中成为选择状态之前,至少有 1 次在所述规定期间为选择状态。

22. 如权利要求 21 所述的显示装置,其特征在于,

所述扫描信号线驱动电路使在所述有效扫描期间成为选择状态的扫描信号线,从该选择状态变为非选择状态的时刻起经过所述像素值保持期间之后,到下一帧期间的有效扫描期间中成为选择状态之前,多次在所述规定期间为选择状态。

23. 如权利要求 22 所述的显示装置,其特征在于,

所述多个扫描信号线的各扫描信号线在所述有效扫描期间为选择状态的期间,与所述规定期间中所述多个扫描信号线的任一个成为选择状态的期间不重叠。

24. 如权利要求 14 所述的显示装置,其特征在于,

所述数据信号线驱动电路包含:

输出应该施加到所述多个数据信号线上的所述多个数据信号的多个缓冲器;以及在所述规定期间中使所述多个缓冲器停止的停止控制部。

25. 一种电视接收机,其特征在于,

具备权利要求 14 所述的显示装置。

26. 一种驱动方法,是有源矩阵基板的驱动方法,所述有源矩阵基板包含:多个数据信号线;与所述多个数据信号线交叉的多个扫描信号线;与所述多个数据信号线和所述多个扫描信号线的各交叉点对应设置的、利用通过对应的交叉点的扫描信号线进行导通及阻断的像素开关元件;经所述像素开关元件与通过对应于所述像素开关元件的交叉点的数据信号线连接的像素电极;以及以在和所述像素电极之间形成规定电容的方式沿所述多个扫描信号线的各扫描信号线设置的保持电容线,

所述有源矩阵基板的驱动方法,其特征在于,具备:

生成有选择地驱动所述多个扫描信号线用的多个扫描信号、并将该多个扫描信号施加

给所述多个扫描信号线的扫描信号线驱动步骤；

生成表示应该显示的图像的多个数据信号作为每规定数的水平期间其极性反转的电压信号、并将该多个数据信号施加给所述多个数据信号线的数据信号线驱动步骤；

对所述保持电容线供给规定电位的电位供给步骤；以及

使得所述多个数据信号线的各数据信号线每 1 个水平期间与所述保持电容线短路的放电步骤，

所述有源矩阵基板还包含：

对于所述多个数据信号线的各数据信号线设置为 2 以上的规定数、且配置于该数据信号线的延伸方向的放电用开关元件，所述放电用开关元件在导通状态时和所述多个数据信号线与所述保持电容线连接，使得所述多个数据信号线的各数据信号线与所述保持电容线短路；以及

使所述放电用开关元件导通及阻断用的放电用控制信号线，

在所述放电步骤中，通过将每 1 个水平期间仅在规定期间使所述放电用开关元件导通的信号供给所述放电用控制信号线，从而使所述多个数据信号线的各数据信号线与所述保持电容线短路。

有源矩阵基板及具有该有源矩阵基板的显示装置

技术领域

[0001] 本发明涉及使用薄膜晶体管等开关元件的有源矩阵基板、以及具有该有源矩阵基板的液晶显示装置等有源矩阵型显示装置。

背景技术

[0002] 有源矩阵基板在液晶显示装置及 EL (Electroluminescence :电致发光) 显示装置等有源矩阵型显示装置中广泛使用。例如在有源矩阵型液晶显示装置中,由液晶面板及其驱动电路构成主要部分,液晶面板通常由以下构成:含有作为开关元件的薄膜晶体管 (Thin Film Transistor, 以下简记作「TFT」) 及像素电极等的像素电路呈矩阵状配置的有源矩阵基板;在玻璃等透明的绝缘性基板整个面上依次层叠对置电极及取向膜的对置基板;被夹在两基板之间的液晶层;以及粘贴在两基板各自外表面的偏光板。

[0003] 图 32 所示为上述液晶显示装置中使用的以往的有源矩阵基板 700 的结构平面图,表示相当于 1 个像素的部分的图案结构。有源矩阵基板 700 具有:多个数据信号线 715;与该多个数据信号线 715 交叉的多个扫描信号线 716;在该多个数据信号线 715 与该多个扫描信号线 716 的各交叉点附近形成的作为开关元件的 TFT712;以及像素电极 717。扫描信号线 716 兼作为 TFT712 的栅极电极,TFT712 的源极电极 719 与数据信号线 715 连接,漏极电极 708 通过漏极引出电极 707 与像素电极 717 连接。对配置在漏极引出电极 707 与像素电极 717 之间的绝缘膜开孔,从而形成连接漏极引出电极 707 与像素电极 717 的接触孔 710。像素电极 717 是 ITO (Indium Tin Oxide :铟锡氧化物) 等透明电极,使来自包含该有源矩阵基板 700 的液晶面板后方的光 (背照光) 透过。

[0004] 在该有源矩阵基板 700 中,利用作为提供给扫描信号线 716 的扫描信号的栅极导通电压,使 TFT712 成为导通状态 (源极电极 719 与漏极电极 708 导通的状态),在该状态下,提供给数据信号线 715 的数据信号通过源极电极 719、漏极电极 708 及漏极引出电极 707 写入像素电容 (利用像素电极 717 及对置电极形成的电容)。另外,在该有源矩阵基板 700 上,沿扫描信号线 716 形成保持电容线 718,该保持电容线 718 具有避免在 TFT712 阻断期间内液晶层自放电等功能。

[0005] 使用这样的有源矩阵基板 700 的液晶显示装置,为了防止显示质量恶化,通常用交流电压驱动,对与有源矩阵基板 700 夹住液晶层而相对的对置基板上设置的对置电极 (也称为「公共电极」) 施加对置电压,并将该对置电压作为基准电位,每隔一定时间向像素电极交替供给正极性电压及负极性电压,例如提出了每隔 2 个水平期间将极性反转的技术 (以下称为「2H 反转驱动」) (例如日本专利特开平 8-43795 号公报 (专利文献 2))。

[0006] 但是,对于该 2H 反转驱动中的极性反转单位即 2 行中的第 1 行驱动,是在该第 1 行的驱动就要开始之前,对数据信号线施加的电压极性反转,而与此相反,从该 2 行中的第 1 行驱动转移到第 2 行驱动时,对数据信号线施加的电压极性不反转。因此,在第 1 行的驱动中,与第 2 行的驱动相比,对数据信号线的充电更需要时间,其结果是在第 1 行与第 2 行中的像素电容充电量产生差异。该充电量之差表现为 1 帧中相当于极性反转单位的第 1 行

的第 N 行像素与相当于极性反转单位的第 2 行的第 (N+1) 行像素之间的亮度差,可看出线状的横条不均匀。

[0007] 因此,提出一种方法,通过使数据信号在每隔 1 个水平期间的消隐期间为正极性与负极性之间的某一中间电位,从而使充电特性均匀(日本专利特开 2004-61590 号公报(专利文献 3))。

[0008] 专利文献 1:日本专利特开平 9-152625 号公报

[0009] 专利文献 2:日本专利特开平 8-43795 号公报

[0010] 专利文献 3:日本专利特开 2004-61590 号公报

[0011] 专利文献 4:日本专利特开平 9-243998 号公报

[0012] 专利文献 5:日本专利特开 2002-268613 号公报

[0013] 专利文献 6:日本专利特开 11-30975 号公报

发明内容

[0014] 但是,在采用施加在液晶面板的数据信号线上的数据信号的极性每隔 1 或 2 个水平期间反转同时每隔数据信号线也反转的点反转驱动方式的有源矩阵型液晶显示装置中,为了降低功耗,有时采用在数据信号 S(1) ~ S(N) 的极性反转时将相邻数据信号线之间短路的方式(以下称为「充电共用方式」)(例如日本专利特开平 -243998 号公报(专利文献 4))。另外,在上述有源矩阵型液晶显示装置中,为了降低功耗,有时也采用在数据信号 S(1) ~ S(N) 的极性反转时使各数据信号线与公共电极短路(与公共电极电位短路)的方式(以下称为「公共电位短路方式」),来代替这样的充电共用方式(例如日本专利特开 11-30975 号公报(专利文献 6))。

[0015] 在每隔 2 个水平期间数据信号极性反转的点反转驱动方式(以下称为「2H 点反转驱动方式」)的液晶显示装置中采用充电共用方式时,每隔 2 个水平期间相邻数据信号线短路。因而,这种情况下,在作为极性反转单位的 2 行之间像素电容的充电量也会产生差异,有时可看出线状的横条不均匀。另外,在 2H 点反转驱动方式的液晶显示装置中采用公共电位短路方式时也同样,根据同样的理由而有时可看出线状的横条不均匀。

[0016] 在这样的 2H 点反转驱动方式的液晶显示装置中,通过使相邻数据信号线之间不是每隔 2 个水平期间而是每隔 1 个水平期间短路,能够与日本专利特开 2004-61590 号公报(上述专利文献 3)的技术相同,使作为极性反转单位的 2 行的充电特性均匀化(消除像素电容的充电量之差)。但是,通过相邻数据信号线的短路而使电荷再分配、各数据信号线的电位稳定到一定值的时间,对于作为极性反转单位的 2 行中的第 1 行与第 2 行是不同的。因此,为了电荷再分配而将相邻数据信号线短路的期间(以下称为「充电共用期间」)中,如图 13 所示,数据信号线的电压 V_s 未达到上述一定值即数据信号线电位的中间值(以下称为「源极中心电位」),第 1 行驱动开始前的紧接充电共用期间之后的电位与第 2 行驱动开始前的紧接充电共用期间之后的电位不同。这时,不能完全消除第 1 行与第 2 行之间像素电容的充电量之差,有时依然可看出线状的横条不均匀。

[0017] 另外,在 2H 点反转驱动方式的液晶显示装置中,通过使各数据信号线之间不是每隔 2 个水平期间而是每隔 1 个水平期间与公共电位短路,能够与日本专利特开 2004-61590 号公报(上述专利文献 3)的技术相同,使作为极性反转单位的 2 行的充电特性均匀化。但

是,这时也同样,在为了放电而将各数据信号线与公共电位短路的期间(以下称为「公共电位短路期间」)中,数据信号线的电压 V_s 未达到公共电位,第1行驱动开始前的紧接充电共用期间之后的电位、与第2行驱动开始前的紧接充电共用期间之后的电位不同,其结果,不能完全消除第1行与第2行之间像素电容的充电量之差,有时依然可看出线状的横条不均匀。

[0018] 近年来,在液晶显示装置等有源矩阵型显示装置中,分辨率不断提高,另外为了改进动态图像性能等,也采用提高驱动频率的方法。因而,能够确保像素数据写入像素电容的充电时间有缩短的倾向。若充电时间缩短,则产生因充电不足而对像素电容不能写入正确的像素数据的问题,同时也难以确保足够的充电共用期间或公共电位短路期间,而在2H点反转驱动方式的液晶显示装置中上述问题更明显。另外,在由于不能确保足够的充电共用期间或公共电位短路期间而使得各数据信号线电位未达到源极中心电位或公共电位时,这也成为使充电不足恶化的主要原因。这样随着分辨率的提高及驱动频率的上升而导致充电不足成为问题这一点,在1H点反转驱动方式的液晶显示装置中也同样。

[0019] 对此,日本专利特开2002-268613号公报(专利文献5)中揭示了一种液晶显示装置,该液晶显示装置在远离数据驱动器(也称为「数据信号线驱动电路」或「源极驱动器」)一侧的液晶面板的端部附近形成使相邻的数据信号线短路的开关元件。根据这样的结构,能够改善越远离数据驱动器越增加的数据线的电压畸变,因此能够降低或消除随着液晶显示装置的大型化而产生的寄生电容增大、数据电压不能对数据线充分充电的问题。另外,与没有采用充电共用方式的以往的液晶显示装置相比,能够使数据电压对数据线充分充电。但是,上述因分辨率提高及驱动频率提高而引起的充电不足的问题并没有通过该结构得到解决。

[0020] 如上所述在使用有源矩阵基板的以往液晶显示装置中,若向大型化及高分辨率发展、驱动频率提高,则因像素电容中的充电量之差及充电不足,难以进行很好的图像显示。

[0021] 因此,本发明的目的在于提供一种即使向大型化及高分辨率发展、驱动频率提高也不会产生显示质量降低的有源矩阵基板。另外,本发明的其它目的在于提供一种即使向大型化及高分辨率发展、驱动频率提高也不会产生显示质量降低的有源矩阵型显示装置。

[0022] 本发明的第1方面是有源矩阵基板,该有源矩阵基板具备:

[0023] 多个数据信号线;

[0024] 与前述多个数据信号线交叉的多个扫描信号线;

[0025] 与前述多个数据信号线和前述多个扫描信号线的各交叉点对应设置的、利用通过对交叉点的扫描信号线进行导通及阻断的像素开关元件;

[0026] 经前述像素开关元件而与通过对应于前述像素开关元件的交叉点的数据信号线连接的像素电极;

[0027] 以在和前述像素电极之间形成规定电容的方式沿前述多个扫描信号线的各扫描信号线设置的保持电容线;

[0028] 对于前述多个数据信号线的各数据信号线在该数据信号线的延伸方向每隔2以上规定数设置的放电用开关元件,该放电用开关元件在导通状态时和前述多个数据信号线与前述保持电容线连接,使得前述多个数据信号线的各数据信号线与前述保持电容线短路;以及

- [0029] 使前述放电用开关元件导通及阻断用的放电用控制信号线。
- [0030] 本发明的第 2 方面是在本发明的第 1 方面中，
- [0031] 前述多个数据信号线的各数据信号线由互相电分离的第 1 及第 2 信号线构成，
- [0032] 前述放电用开关元件对于前述第 1 及第 2 信号线的各信号线是在前述数据信号线的延伸方向每隔 2 以上规定数设置。
- [0033] 本发明的第 3 方面是在本发明的第 1 方面中，
- [0034] 前述放电用开关元件在前述数据信号线的延伸方向以近似等间隔配置。
- [0035] 本发明的第 4 方面是在本发明的第 1 方面中，
- [0036] 前述放电用控制信号线包含分别沿前述多个扫描信号线配置的多个控制信号线，
- [0037] 前述放电用开关元件包含对于前述多个数据信号线的各数据信号线与前述多个控制信号线对应设置的多个开关元件，
- [0038] 前述多个开关元件的各开关元件利用对应的控制信号线进行导通及阻断。
- [0039] 本发明的第 5 方面是在本发明的第 1 方面中，
- [0040] 前述放电用开关元件由配置在前述多个数据信号线的一端附近的开关元件群和配置在前述多个数据信号线的另一端附近的开关元件群构成。
- [0041] 本发明的第 6 方面是在本发明的第 1 方面中，
- [0042] 前述保持电容线具在沿前述数据信号线方向延伸的延伸部，
- [0043] 前述放电用开关元件是具有漏极电极及源极电极的薄膜晶体管，
- [0044] 前述漏极电极与前述放电用开关元件为导通状态时应该和前述保持电容线短路的数据信号线连接，
- [0045] 前述源极电极通过规定的源极引出电极与前述延伸部连接。
- [0046] 本发明的第 7 方面是在本发明的第 6 方面中，
- [0047] 前述延伸部与前述源极引出电极构成沿前述像素电极的外边缘呈环状配置的结构体。
- [0048] 本发明的第 8 方面是在本发明的第 6 方面中，
- [0049] 前述延伸部与前述源极引出电极通过在规定层间绝缘膜设置的接触孔部形成的导通电极进行连接。
- [0050] 本发明的第 9 方面是在本发明的第 8 方面中，
- [0051] 前述导通电极由与前述像素电极的材料相同的材料形成。
- [0052] 本发明的第 10 方面是在本发明的第 1 方面中，
- [0053] 前述保持电容线具有包含沿前述像素电极的外边缘与前述数据信号线平行延伸的部分和沿前述像素电极的外边缘与前述扫描信号线平行延伸的部分的环状部分。
- [0054] 本发明的第 11 方面是在本发明的第 1 方面中，
- [0055] 前述放电用开关元件配置为与形成前述放电用控制信号线的电极图形重叠。
- [0056] 本发明的第 12 方面是在本发明的第 1 方面中，
- [0057] 前述放电用开关元件是具有第 1 及第 2 漏极电极和源极电极的薄膜晶体管，
- [0058] 前述源极电极与前述保持电容线连接，
- [0059] 前述第 1 漏极电极与夹住前述放电用开关元件的相邻的 2 个数据信号线中的一方连接，而且前述第 2 漏极电极与前述 2 个数据信号线中的另一方连接。

- [0060] 本发明的第 13 方面是在本发明的第 1 方面中，
- [0061] 前述像素电极配置为与前述放电用控制信号线重叠。
- [0062] 本发明的第 14 方面是显示装置，该显示装置具备：
- [0063] 本发明的第 1 至第 13 方面中的任一项有关的有源矩阵基板；
- [0064] 生成有选择地驱动前述多个扫描信号线用的多个扫描信号并将该多个扫描信号施加给前述多个扫描信号线的扫描信号线驱动电路；
- [0065] 生成表示应该显示的图像的多个数据信号作为每隔规定数的水平期间极性反转的电压信号并将该多个数据信号施加给前述多个数据信号线的数据信号线驱动电路；
- [0066] 对前述保持电容线供给规定电位的电位供给部；以及
- [0067] 生成应该供给前述放电用控制信号线的放电控制信号以使前述多个数据信号线的各数据信号线每隔 1 个水平期间仅在规定期间内与前述保持电容线短路的放电控制电路。
- [0068] 本发明的第 15 方面是在本发明的第 14 方面中，
- [0069] 前述数据信号线驱动电路生成前述多个数据信号，使得每隔 2 以上规定数的水平期间其电压极性反转。
- [0070] 本发明的第 16 方面是在本发明的第 14 方面中，
- [0071] 前述数据信号线驱动电路包含每隔 1 个水平期间在前述规定期间切断向前述多个数据信号线施加前述多个数据信号、同时将前述多个数据信号线互相短路的开关电路，
- [0072] 生成前述多个数据信号作为每隔规定数的数据信号线其极性反转的电压信号。
- [0073] 本发明的第 17 方面是在本发明的第 16 方面中，
- [0074] 前述数据信号线驱动电路在利用前述开关电路将前述多个数据信号线互相短路时，将前述规定电位供给前述多个数据信号线。
- [0075] 本发明的第 18 方面是在本发明的第 14 方面中，
- [0076] 前述数据信号线驱动电路包含每隔 1 个水平期间在前述规定期间切断对前述多个数据信号线施加前述多个数据信号、同时使前述多个数据信号线的各数据信号线与前述规定电位短路的开关电路。
- [0077] 本发明的第 19 方面是在本发明的第 14 方面中，
- [0078] 还具有配置为与前述有源矩阵基板中的各像素电极相对的公共电极，
- [0079] 前述电位供给部对前述公共电极供给规定的公共电位，将该公共电位作为前述规定电位供给前述保持电容线。
- [0080] 本发明的第 20 方面是在本发明的第 14 方面中，
- [0081] 前述电位供给部将相当于前述数据信号的最小值与最大值之间的中间值的电位作为前述规定电位供给前述保持电容线。
- [0082] 本发明的第 21 方面是在本发明的第 14 方面中，
- [0083] 前述规定电位是与黑显示相对应的电位，
- [0084] 前述扫描信号线驱动电路有选择地驱动前述多个扫描信号线，使得前述多个扫描信号线的各扫描信号线在各帧期间中至少有 1 次在前述规定期间以外的期间即有效扫描期间为选择状态，在该有效扫描期间成为选择状态的扫描信号线从该选择状态变为非选择状态的时刻起经过规定的像素值保持期间之后，到下一帧期间的有效扫描期间中成为选择

状态之前,至少有 1 次在前述规定期间为选择状态。

[0085] 本发明的第 22 方面是在本发明的第 21 方面中,

[0086] 前述扫描信号线驱动电路使在前述有效扫描期间成为选择状态的扫描信号线,从该选择状态变为非选择状态的时刻起经过前述像素值保持期间之后,到下一帧期间的有效扫描期间中成为选择状态之前,多次在前述规定期间为选择状态。

[0087] 本发明的第 23 方面是在本发明的第 22 方面中,

[0088] 前述多个扫描信号线的各扫描信号线在前述有效扫描期间为选择状态的期间,与前述规定期间中前述多个扫描信号线的任一个成为选择状态的期间不重叠。

[0089] 本发明的第 24 方面是在本发明的第 14 方面中,

[0090] 前述数据信号线驱动电路包含:

[0091] 输出应该施加到前述多个数据信号线上的前述多个数据信号的多个缓冲器;以及

[0092] 在前述规定期间中使前述多个缓冲器停止的停止控制部。

[0093] 本发明的第 25 方面是电视接收机,该电视接收机具备本发明的第 14 方面有关的显示装置。

[0094] 本发明的第 26 方面是有源矩阵基板的驱动方法,该有源矩阵基板包含:多个数据信号线;与前述多个数据信号线交叉的多个扫描信号线;与前述多个数据信号线和前述多个扫描信号线的各交叉点对应设置的、利用通过对应的交叉点的扫描信号线进行导通及阻断的像素开关元件;经前述像素开关元件与通过对应于前述像素开关元件的交叉点的数据信号线连接的像素电极;以及以在和前述像素电极之间形成规定电容的方式沿前述多个扫描信号线的各扫描信号线设置的保持电容线,

[0095] 前述有源矩阵基板的驱动方法具备:

[0096] 生成有选择地驱动前述多个扫描信号线用的多个扫描信号并将该多个扫描信号施加给前述多个扫描信号线的扫描信号线驱动步骤;

[0097] 生成表示应该显示的图像的多个数据信号作为每隔规定数的水平期间其极性反转的电压信号并将该多个数据信号施加给前述多个数据信号线的数据信号线驱动步骤;

[0098] 对前述保持电容线供给规定电位的电位供给步骤;以及

[0099] 使得前述多个数据信号线的各数据信号线每隔 1 个水平期间与前述保持电容线短路的放电步骤,

[0100] 前述有源矩阵基板还包含:

[0101] 对于前述多个数据信号线的各数据信号线在该数据信号线的延伸方向每隔 2 以上的规定数设置的放电用开关元件,前述放电用开关元件在导通状态时和前述多个数据信号线与前述保持电容线连接,使得前述多个数据信号线的各数据信号线与前述保持电容线短路;以及

[0102] 使前述放电用开关元件导通及阻断用的放电用控制信号线,

[0103] 在前述放电步骤中,通过将每隔 1 个水平期间仅在规定期间内使前述放电用开关元件导通的信号供给前述放电用控制信号线,使前述多个数据信号线的各数据信号线与前述保持电容线短路。

[0104] 根据本发明的第 1 方面,由于各数据信号线通过多个放电用开关元件与保持电容线连接,因此在各数据信号线与保持电容线短路的期间即放电期间,促使数据信号线与保

持电容线之间的电荷移动。这里,对 1 个数据信号线设置多个放电用开关元件,相当于对 1 条数据信号线充电的电荷进行细分并利用各个放电用开关元件使其移动。通过这样,能够使各数据信号线的电位以短时间达到规定电位(保持电容线的电位)。其结果,即使使用有源矩阵基板的显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0105] 根据本发明的第 2 方面,由于各数据信号线由互相电分离的第 1 及第 2 信号线构成,成为与上下分割驱动方式相对应的结构,因此本发明的该方面有关的有源矩阵基板适合于以提高驱动频率、提高动态图像显示性能为目的的显示装置。在这样的有源矩阵基板中由于各数据信号线通过多个放电用开关元件与保持电容线连接,因此在放电期间促使数据信号线与保持电容线之间的电荷移动。通过这样,能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0106] 根据本发明的第 3 方面,由于放电用开关元件在数据信号线的延伸方向以近似等间隔配置,因此即使显示装置向大型化及高分辨率发展,也能够使在放电期间使数据信号线的电位在整个有源矩阵基板中均匀地达到规定电位。

[0107] 根据本发明的第 4 方面,由于沿各扫描信号线设置放电用的控制信号线,对于各数据信号线与各控制信号线相对应设置放电用的开关元件,因此对于各数据信号线存在与扫描信号线的数量相等个数的开关元件,利用这些开关元件使电荷在放电期间在数据信号线与保持电容线之间移动。因而,即使放电期间缩短或有源矩阵基板大型化,也能够使数据信号线的电位在整个有源矩阵基板中均匀地达到规定电位。另外,由于每个像素存在放电用的开关元件,每 1 个像素行存在使该开关元件导通及阻断用的控制信号线,因此放电用的开关元件及控制信号线的配置与应该利用有源矩阵基板而形成的图像的像素配置相匹配,也不会因追加放电用的开关元件及控制信号线而破坏像素配置的规则性。

[0108] 根据本发明的第 5 方面,利用配置在数据信号线的一端附近的开关元件群及配置在数据信号线的另一端附近的开关元件群,使电荷在放电期间在数据信号线与保持电容线之间移动。因而,与利用数据信号线驱动电路内的开关电路使电荷在数据信号线之间(或数据信号线与公共电极之间)移动的以往方式相比,能够使紧接放电期间之后的数据信号线的电位在有源矩阵基板内均匀化。

[0109] 根据本发明的第 6 方面,由于保持电容线具有与数据信号线平行延伸的延伸部,因此能够抑制其它电极的电位变动对像素电极的电位产生的影响。

[0110] 根据本发明的第 7 方面,由于保持电容线的延伸部及作为放电用开关元件的薄膜晶体管的源极引出电极构成沿像素电极的外边缘呈环状配置的结构体,因此能够抑制数据信号线或扫描信号线的电位变动对像素电极电位产生的影响。

[0111] 根据本发明的第 8 方面,保持电容线的延伸部及薄膜晶体管的源极引出电极通过形成于接触孔部的导通电极而连接,从而各数据信号线通过作为放电用开关元件的该薄膜晶体管与保持电容线电连接。

[0112] 根据本发明的第 9 方面,由于将保持电容线的延伸部与作为放电用开关元件的薄膜晶体管的源极引出电极连接用的导通电极由与像素电极的材料相同的材料形成,因此能够用同一工序来实现该延伸部与该源极引出电极的电连接、和作为像素开关元件的薄膜晶体管的漏极电极与像素电极的电连接。通过这样,能够抑制制造成本增加,而且能够将各数

据信号线通过放电用开关元件与保持电容线连接。

[0113] 根据本发明的第 10 方面,由于保持电容线具有沿像素电极的外边缘与数据信号线平行延伸的部分和沿像素电极的外边缘与扫描信号线平行延伸的部分,因此能够抑制数据信号线或扫描信号线的电位变动对像素电极电位产生的影响。

[0114] 根据本发明的第 11 方面,由于放电用开关元件配置为与形成放电用控制信号线的电极图形重叠,因此能够增大开口率。

[0115] 根据本发明的第 12 方面,由于作为放电用开关元件的薄膜晶体管的第 1 及第 2 漏极电极分别与相邻的 2 个数据信号线连接,因此促使放电期间的相邻数据信号线之间的电荷移动及各数据信号线与保持电容线之间的电荷移动。通过这样,能够以更短的放电期间使各数据信号线的电位达到保持电容线的电位。

[0116] 根据本发明的第 13 方面,由于通过配制像素电极使其与放电用控制信号线重叠,从而确保较大的区域作为像素区域,因此能够增大开口率。

[0117] 根据本发明的第 14 方面,在有源矩阵型显示装置中,通过在数据信号的极性反转时的放电期间使各数据信号线与保持电容线短路而使电荷在各数据信号线与保持电容线之间移动,从而降低功耗。另外,在例如在以往的 2H 反转驱动方式的液晶显示装置中,在极性反转单位即 2 行之间像素电容的充电量产生差异,有时可看出线状的横条不均匀,但在本发明的该方面有关的显示装置中,由于每隔 1 个水平期间设置各数据信号线与保持电容线短路的放电期间,因此能够抑制这样的充电量之差或线状的横条不均匀。而且,由于各数据信号线通过多个放电用开关元件与保持电容线进行连接,因此能够在短的放电期间进行数据信号线与保持电容线之间的电荷移动。其结果,即使显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0118] 根据本发明的第 15 方面,由于数据信号的极性反转周期为 2 个水平期间以上,因此能够降低数据信号线驱动电路的发热量及功耗。一般极性反转周期越长、即采用 nH 点反转驱动方式时的 n 越大,则数据信号线驱动电路的发热量及功耗就降低得越多。另外,根据与本发明的第 14 方面的情况同样的理由,即使显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0119] 根据本发明的第 16 方面,通过生成数据信号作为每隔规定数的数据信号线其极性反转的电压信号,并利用数据信号线驱动电路内的开关电路使有源矩阵基板上的数据信号线在放电期间(每隔 1 个水平期间的规定期间)互相短路,从而在数据信号线之间进行电荷移动。通过这样,能够缩短在放电期间各数据信号线的电位达到规定电位(保持电容线的电位)所需要的时间。

[0120] 根据本发明的第 17 方面,由于利用数据信号线驱动电路内的开关电路而在有源矩阵基板上的数据信号线互相短路时将规定电位供给这些数据信号线,因此能够更加缩短在放电期间各数据信号线的电位达到规定电位所需要的时间。

[0121] 根据本发明的第 18 方面,由于除了有源矩阵基板内的放电用开关元件,再加上还利用数据信号线驱动电路内的开关电路,在放电期间(每隔 1 个水平期间的规定期间)将各数据信号线与规定电位短路,因此能够缩短在放电期间各数据信号线的电位达到规定电位所需要的时间。

[0122] 根据本发明的第 19 方面,由于将应该供给公共电极的公共电位也供给保持电容线,因此能够公用公共电极的电位供给部与保持电容线的电位供给部。

[0123] 根据本发明的第 20 方面,由于在紧接放电期间之后使各数据信号线的电位为数据信号的最小值与最大值之间的中间值,因此能够使像素电容的充电量均匀化而与应该施加给像素电极的数据信号的极性无关。

[0124] 根据本发明的第 21 方面,在有源矩阵基板上的多个数据信号线与保持电容线短路的期间即放电期间,各数据信号线的电压与供给保持电容线的规定电位相等。这意味着各数据信号线的电压成为与黑显示对应的值(黑电压)。另一方面,各扫描信号线从为了写入像素值而在有效扫描期间被选择起,经过规定的像素值保持期间后,至少有 1 次在放电期间为选择状态。通过这样,由于到下一次为了写入像素值而在有效扫描期间成为选择状态为止是黑显示期间,因此能够对所有显示行进行相同长度的黑插入而不缩短写入像素值用的像素电容的充电期间,通过形成确保足够的黑插入期间的脉冲而改进动态图像的显示性能。另外,由于黑插入也不需要提高数据信号线驱动电路等的工作速度。

[0125] 根据本发明的第 22 方面,在有效扫描期间成为选择状态的扫描信号线从该选择状态变为非选择状态的时刻起经过像素值保持期间之后,到下一帧期间中的有效扫描期间成为选择状态之前,多次在放电期间成为选择状态。通过这样,在形成脉冲用的黑显示期间能够使显示亮度成为足够的黑电平。

[0126] 根据本发明的第 23 方面,由于各扫描信号线在有效扫描期间为选择状态的期间与放电期间中扫描信号线的任一个成为选择状态的期间不重叠,因此不会使扫描信号线成为选择状态用的电源负载过大,能够抑制作为有效扫描期间写入像素值用的脉冲及放电期间的写入黑电压用的脉冲而包含在各扫描信号中的脉冲的波形钝化。通过这样,能够在黑显示期间使像素的亮度为足够的黑电平,而且能够抑制因写入像素值用脉冲的波形钝化而导致的像素电容的充电不足。

[0127] 根据本发明的第 24 方面,由于在各数据信号线与保持电容线短路的期间即放电期间数据信号线驱动电路内的缓冲器为停止状态,因此能够减少数据信号线驱动电路的功耗。

附图说明

[0128] 图 1 所示为本发明第 1 实施方式中的有源矩阵基板的图案结构第 1 例的平面图。

[0129] 图 2 所示为上述第 1 实施方式中的有源矩阵基板的图案结构第 2 例的平面图。

[0130] 图 3 为图 2 的 A-A 线的剖面图。

[0131] 图 4 所示为上述第 1 实施方式中的有源矩阵基板的图案结构第 3 例的平面图。

[0132] 图 5 为图 4 的 B-B 线的剖面图。

[0133] 图 6 所示为上述第 1 实施方式中的有源矩阵基板的图案结构第 4 例的平面图。

[0134] 图 7 所示为上述第 1 实施方式中的有源矩阵基板的图案结构第 5 例的平面图。

[0135] 图 8 所示为上述第 1 实施方式有关的液晶显示装置的结构方框图。

[0136] 图 9 所示为上述第 1 实施方式中的有源矩阵基板的电路结构第 1 例的等效电路图。

[0137] 图 10 所示为上述第 1 实施方式有关的液晶显示装置中的源极驱动器的结构方框

图。

[0138] 图 11 所示为上述源极驱动器的输出部的第 1 结构例的电路图。

[0139] 图 12 为说明上述第 1 实施方式有关的液晶显示装置的动作用的信号波形图 (A ~ F)。

[0140] 图 13 为说明采用充电共用方式或公共电位短路方式的以往的 2H 点反转驱动的液晶显示装置中的有源矩阵基板的动作用的详细信号波形图。

[0141] 图 14 为说明上述第 1 实施方式中的有源矩阵基板的动作用的详细信号波形图。

[0142] 图 15 所示为上述第 1 实施方式中的有源矩阵基板的电路结构第 2 例的等效电路图。

[0143] 图 16 所示为上述源极驱动器的输出部的第 2 结构例的电路图。

[0144] 图 17 所示为上述源极驱动器的输出部的第 3 结构例的电路图。

[0145] 图 18 所示为本发明第 2 实施方式有关的液晶显示装置的结构方框图。

[0146] 图 19 所示为本发明第 3 实施方式中的栅极驱动器的结构例方框图 (A、B)。

[0147] 图 20 为说明上述第 3 实施方式中的栅极驱动器的动作用的信号波形图 (A ~ F)。

[0148] 图 21 为说明上述第 3 实施方式有关的液晶显示装置的驱动方法用的信号波形图 (A ~ H)。

[0149] 图 22 为说明上述第 3 实施方式的变形例有关的液晶显示装置的扫描信号用的信号波形图 (A ~ G)。

[0150] 图 23 所示为上述第 1 实施方式的第 1 变形例有关的液晶显示装置的结构方框图。

[0151] 图 24 所示为上述第 1 变形例中的有源矩阵基板的电气结构的电路图。

[0152] 图 25 所示为上述第 1 实施方式的第 2 变形例有关的液晶显示装置的结构方框图。

[0153] 图 26 所示为上述第 2 变形例中的有源矩阵基板的电气结构的电路图。

[0154] 图 27 所示为上述第 1 至第 3 实施方式的其它变形例有关的液晶显示装置的源极驱动器的输出部的结构电路图。

[0155] 图 28 所示为图 27 所示的源极驱动器的输出部中的输出缓冲器的结构电路图。

[0156] 图 29 所示为使用本发明有关的有源矩阵基板的电视接收机用的显示装置的结构例方框图。

[0157] 图 30 所示为使用本发明有关的有源矩阵基板的包含电视接收机的调谐器部的整体结构方框图。

[0158] 图 31 所示为上述电视接收机的机械结构的分解立体图。

[0159] 图 32 所示为以往的有源矩阵基板的图案结构的部分平面图。

[0160] 标号说明

[0161] 10...像素 TFT(像素开关元件)

[0162] 12...放电用 TFT(放电用开关元件)

[0163] 12d...漏极电极

[0164] 12s...源极电极

[0165] 14...源极引出电极

[0166] 16a ~ 16e... (保持电容线的) 延伸部

[0167] 100...显示部

- [0168] 110、112、114、116…有源矩阵基板
- [0169] 120…对置基板
- [0170] 200…显示控制电路
- [0171] 300…源极驱动器（数据信号线驱动电路）
- [0172] 302…数据信号生成部
- [0173] 304…输出部
- [0174] 400…栅极驱动器（扫描信号线驱动电路）
- [0175] 500…放电控制电路
- [0176] 600…公共电极驱动电路（电位供给部）
- [0177] Clc…液晶电容
- [0178] Ccs…保持电容
- [0179] Ep…像素电极
- [0180] Ec…公共电极
- [0181] SWa…第 1MOS 晶体管
- [0182] SWb…第 2MOS 晶体管
- [0183] SWb2…第 3MOS 晶体管
- [0184] SWc…第 2MOS 晶体管
- [0185] SLi…源极线（数据信号线）（ $i = 1, 2, \dots, N$ ）
- [0186] GLj…栅极线（扫描信号线）（ $j = 1, 2, \dots, 2M$ ）
- [0187] CsL…保持电容线
- [0188] GshLj…放电控制信号线（ $j = 1, 2, \dots, 2M$ ）
- [0189] S(i)…数据信号（ $i = 1, 2, \dots, N$ ）
- [0190] G(j)…扫描信号（ $j = 1, 2, \dots, 2M$ ）
- [0191] Vcom…公共电位（对置电压）
- [0192] Csh…放电控制信号
- [0193] Gsh…矩阵基板用放电控制信号
- [0194] Psh…放电控制脉冲
- [0195] Pw…像素数据写入脉冲
- [0196] Pb…黑电压施加入脉冲
- [0197] Tsh…放电期间
- [0198] Thd…像素数据保持期间（像素值保持期间）

具体实施方式

[0199] 以下，参照附图说明本发明的实施方式。

[0200] <1. 第 1 实施方式>

[0201] <1.1 结构及动作>

[0202] 说明使用本发明有关的有源矩阵基板的液晶显示装置的一个例子作为第 1 实施方式。图 8 所示为本实施方式有关的液晶显示装置的结构方框图。图 9 所示为本实施方式中的有源矩阵基板 110 的电路结构第 1 例的等效电路图，表示该有源矩阵基板 110 的一部

分（相当于相邻 4 个像素的部分）101 的电气结构。

[0203] 该液晶显示装置具备：使用有源矩阵基板 110 的有源矩阵型显示部 100；作为数据信号线驱动电路的源极驱动器 300；作为扫描信号线驱动电路的栅极驱动器 400；放电控制电路 500；公共电极驱动电路 600；以及控制源极驱动器 300、栅极驱动器 400、放电控制电路 500 及公共电极驱动电路 600 用的显示控制电路 200。

[0204] 上述液晶显示装置中的显示部 100 由夹住液晶层的 1 对电极基板构成，在各电极基板的外表面粘贴有偏光板。上述 1 对电极基板中的一方是有源矩阵基板 110。如图 8 及图 9 所示，在该有源矩阵基板 110 中，在玻璃等绝缘性基板上形成多条（2M 条）作为扫描信号线的栅极线 GL1 ~ GL2M、与这些栅极线 GL1 ~ GL2M 的各栅极线交叉的多条（N 条）作为数据信号线的源极线 SL1 ~ SLN、与这些栅极线 GL1 ~ GL2M 和源极线 SL1 ~ SLN 的交叉点分别对应设置的多个（2M×N 个）像素电路、以及多条（2M 条）放电控制信号线 GshL1 ~ GshL2M。各像素电路由栅极端子与通过对应交叉点的栅极线 GLj 连接同时源极端子与通过该交叉点的栅极线 SLi 连接的开关元件即 TFT（以下称为「像素 TFT」）10、以及与该像素 TFT10 的漏极端子（电极）连接的像素电极 Ep 构成。

[0205] 另一方面，上述 1 对电极基板中的另一方被称为对置基板 120，在玻璃等透明的绝缘性基板的整个面上形成公共电极 Ec。该公共电极 Ec 对上述多个（2M×N 个）像素电路公共设置。然后，有源矩阵基板 110 中的各像素电路与公共设置的公共电极 Ec 和液晶层一起构成像素形成部，在该像素形成部中，利用像素电极 Ep 与公共电极 Ec 形成作为像素电容的液晶电容 Clc。另外，为了在该像素电容中确实保持电压，与液晶电容 Clc 并联设置保持电容 Ccs。即，在有源矩阵基板 110 中，与各栅极线 GLj 平行配置保持电容线 CsL，利用该保持电容线 CsL 和夹住绝缘膜等相对的像素电极 Ep 形成上述保持电容 Ccs。因而，应该写入并保持作为像素数据的数据信号 S(i) 的电容（以下将该电容称为「像素电容」，用标号“Cp”表示）由液晶电容 Clc 及辅助电容 Ccs 构成。即，若设这些标号“Cp”、“Clc”、“Ccs”也表示电容值，则 $C_p = C_{lc} + C_{cs}$ 。

[0206] 再有，对于本实施方式，在有源矩阵基板 110 中，形成栅极端子与沿各栅极线 GLj (j = 1、2、...、2M) 配置的放电控制信号线 GshLj 连接的作为放电用开关元件的 TFT（以下称为「放电用 TFT」）12。该放电用 TFT12 的源极端子与附近的保持电容线 CsL 连接，而且漏极端子与附近的数据信号线 SLi 连接，若对各放电控制信号线 GshLj 供给激活信号（使 TFT12 导通的电压），则使有源矩阵基板 110 上的全部数据信号线与保持电容线 CsL 短路。即，该放电用 TFT12 对于各源极线 SLi 仅存在与栅极线 GLj 的条数（2M）相等的个数，若对各放电控制信号线 GshLj 供给激活信号，则各数据信号线 SLi (i = 1、2、...、N) 通过 M 个放电用 TFT12 与 M 条保持电容线 CsL 短路。

[0207] 如图 8 及图 9 所示，利用后述那样动作的源极驱动器 300 及栅极驱动器 400 向各像素形成部中的像素电极 Ep 供给与应该显示的图像相对应的电位，向公共电极 Ec 从公共电极驱动电路 600 供给规定电位作为公共电位 Vcom（该公共电位 Vcom 也被称为「对置电压」或「公共电压」）。通过这样，对液晶施加与像素电极 Ep 和公共电极 Ec 之间的电位差相对应的电压，通过该电压的施加来控制光对液晶层的透射量，从而进行图像显示。但是，为了通过对液晶层施加电压来控制光的透射量要使用偏光板，例如在本实施方式有关的液晶显示装置中，配置偏光板使其成为常黑模式。另外，如图 8 所示，供给公共电极 Ec 的公共电位

Vcom 也供给保持电容线 CsL 及源极驱动器 300。

[0208] 显示控制电路 200 从外部的信号源接受表示应该显示的图像的数字视频信号 Dv、与该数字视频信号 Dv 相对应的水平同步信号 HSY 和垂直同步信号 VSY、以及控制显示动作的控制信号 Dc, 根据这些信号 Dv、HSY、VSY、Dc, 生成并输出数据起始脉冲信号 SSP、数据时钟信号 SCK、放电控制信号 Csh、表示应该显示的图像的数字图像信号 DA (相当于视频信号 Dv 的信号)、栅极起始脉冲信号 GSP、栅极时钟信号 GCK、以及栅极驱动器输出控制信号 GOE, 作为使显示部 100 显示该数字视频信号 Dv 所表示图像用的信号。更详细来说, 在对视频信号 Dv 用内部存储器根据需要进行时序调整等之后, 作为数字图像信号 DA 从显示控制电路 200 输出, 生成数据时钟信号 SCK 作为由与该数字图像信号 DA 表示的图像的各像素相对应的脉冲构成的信号, 根据水平同步信号 HSY 生成数据起始脉冲信号 SSP 作为每隔 1 个水平期间仅在规定期间成为高电平 (H 电平) 的信号, 根据垂直同步信号 VSY 生成栅极起始脉冲信号 GSP 作为每隔 1 帧期间 (1 个垂直扫描期间) 仅在规定期间成为 H 电平的信号, 根据水平同步信号 HSY 生成栅极时钟信号 GCK, 根据水平同步信号 HSY 及控制信号 Dc 生成放电控制信号 Csh 及栅极驱动器输出控制信号 GOE。

[0209] 如上所述, 显示控制电路 200 生成的信号中, 数字图像信号 DA、放电控制信号 Csh、数据起始脉冲信号 SSP 及数据时钟信号 SCK 输入至源极驱动器 300, 栅极起始脉冲信号 GSP、栅极时钟信号 GCK 及栅极驱动器输出控制信号 GOE 输入至栅极驱动器 400。另外, 放电控制信号 Csh 也输入至放电控制电路 500。

[0210] 源极驱动器 300 根据数字图像信号 DA、数据起始脉冲信号 SSP 及数据时钟信号 SCK, 每隔 1 个水平期间 (每隔 1H) 生成数据信号 S(1) ~ S(N) 作为相当于数字图像信号 DA 表示的图像的各水平扫描线中的像素值的模拟电压, 将这些数据信号 S(1) ~ S(N) 分别施加到源极线 SL1 ~ SLN。

[0211] 本实施方式中采用 nH 点反转驱动方式, 即对液晶层的施加电压的极性在每隔 1 帧期间反转, 并且在各帧内每隔 n 条栅极线 (n 为 2 以上) 且每隔 1 条源极线也反转, 从而输出数据信号 S(1) ~ S(N) 的驱动方式。因而源极驱动器 300 使得对源极线 SL1 ~ SLN 的施加电压的极性每隔源极线反转, 而且使得对各源极线 SLi 施加的数据信号 S(i) 的极性每隔 n 个水平期间反转。这里, 成为对源极线的施加电压的极性反转的基准的电位是数据信号 S(1) ~ S(N) 的直流电平 (相当于直流分量的电位), 该直流电平一般不与公共电极 Ec 的直流电平一致, 与公共电极 Ec 的直流电平仅相差因各像素形成部中的 TFT 的栅-漏间寄生电容 Cgd 而产生的引入电压 AVd。但是, 在因寄生电容 Cgd 而产生的引入电压 ΔVd 相对于液晶的光学阈值电压 Vth 为足够小时, 由于数据信号 S(1) ~ S(N) 的直流电平可看成与公共电极 Ec 的直流电平相等, 因此也可以认为数据信号 S(1) ~ S(N) 的极性即对源极线的施加电压的极性以公共电极 Ec 的电位 Vcom 为基准每隔 n 个水平期间反转。

[0212] 图 10 所示为本实施方式中的源极驱动器的结构方框图。该源极驱动器由数据信号生成部 302 和输出部 304 构成。数据信号生成部 302 根据数据起始脉冲信号 SSP 及数据时钟信号 SCK, 从数字图像信号 DA 生成分别与源极线 SL1 ~ SLN 相对应的模拟电压信号 d(1) ~ d(N)。该数据信号生成部 302 的构成与以往的源极驱动器相同, 因此省略说明。输出部 304 对数据信号生成部 302 生成的模拟电压信号 d(i) 进行阻抗变换, 作为数据信号 S(i) 输出 (i = 1、2、...、N)。

[0213] 另外,在该源极驱动器 300 中,为了降低功耗以及为了改善 nH 点反转驱动时的线状横条不均匀,采用每隔 1 个水平期间使相邻源极线之间短路的充电共用方式。因此,源极驱动器 300 中的输出部 304 如图 11 所示那样构成。即,该输出部 304 接受根据数字图像信号 DA 生成的模拟电压信号 $d(1) \sim d(N)$,通过对这些模拟电压信号 $d(1) \sim d(N)$ 进行阻抗变换生成数据信号 $S(1) \sim S(N)$,作为应该用源极线 $SL1 \sim SLN$ 传递的图像信号,具有 N 个输出缓冲器 31 作为该阻抗变换用的电压跟随器。作为开关元件的第 1MOS 晶体管 SWa 与各缓冲器 31 的输出端子连接,来自各缓冲器 31 的数据信号 $S(i)$ 通过第 1MOS 晶体管 SWa 从源极驱动器 300 的输出端子输出 ($i = 1, 2, \dots, N$)。另外,源极驱动器 300 的相邻的输出端子间利用作为开关元件的第 2MOS 晶体管 SWb 连接(通过这样使相邻源极线间用第 2MOS 晶体管 SWb 连接)。然后,从显示控制电路 200 输入放电控制信号 Csh 作为充电共用的控制信号,该放电控制信号 Csh 供给上述输出端子之间的第 2MOS 晶体管 SWb 的栅极端子,反相器 33 的输出信号即放电控制信号 Csh 的逻辑反转信号供给与各缓冲器 31 的输出端子连接的第 1MOS 晶体管 SWa 的栅极端子。

[0214] 另外,源极驱动器 300 的输出部 304 包含作为开关元件的第 3MOS 晶体管 $SWb2$,放电控制信号 Csh 也供给该第 3MOS 晶体管 $SWb2$ 的栅极端子。然后,供给公共电极 E_c 的公共电位 V_{com} 通过该第 3MOS 晶体管 $SWb2$ 与应该和某一个源极线 $SL(i)$ 连接的源极驱动器的输出端子连接(在图 11 所示的例子中是与应该和第 1 号源极线 $SL1$ 连接的输出端子连接)。

[0215] 根据上述构成,在放电控制信号 Csh 为非激活(低电平)时,由于第 1MOS 晶体管 SWa 导通(成为导通状态),第 2MOS 晶体管 SWb 阻断(成为切断状态),因此来自各缓冲器 31 的数据信号通过第 1MOS 晶体管 SWa 从源极驱动器 300 输出。另外,在放电控制信号 Csh 为激活(高电平)时,由于第 1MOS 晶体管 SWa 阻断(成为切断状态),第 2MOS 晶体管 SWb 导通(成为导通状态),因此来自各缓冲器 31 的数据信号不输出(即切断向源极线 $SL1 \sim SLN$ 施加数据信号 $S(1) \sim S(N)$),显示部 100 中的相邻源极线通过第 2MOS 晶体管 SWb 而短路。这时,对源极线 $SL1$ 通过第 3MOS 晶体管 $SWb2$ 供给公共电位 V_{com} 。另外,由图 9 的构成可知,这时利用有源矩阵基板 110 内的放电用 TFT12 对各源极线 $SL1 \sim SLN$ 也供给公共电位 V_{com} 。

[0216] 在本构成的源极驱动器 300 中,如图 12(A) 所示,生成模拟电压信号 $d(i)$ 作为每隔 n 个水平期间(nH)、这里是每隔 $n = 2$ 的 2 个水平期间(2H)其极性反转的图像信号,在显示控制电路 200 中,如图 12(B) 所示,生成仅在各模拟电压信号 $d(i)$ 的 1 个水平消隐期间左右的短期间 T_{sh} 内成为高电平(H 电平)的放电控制信号 Csh 。该放电控制信号 Csh 成为 H 电平的期间是为了电荷再分配而将相邻数据信号线短路的期间,被称为「充电共用期间」。另一方面,对于有源矩阵基板 110,在该期间 T_{sh} 中各源极线 $SL1 \sim SLN$ 通过放电用 TFT12 与保持电容线 CsL 短路,各源极线 $SL1 \sim SLN$ 的布线电容中存储的电荷(以下,为方便起见称为「各源极线 $SL1 \sim SLN$ 的存储电荷」)进行放电。因此,以下将该期间 T_{sh} 称为「放电期间」。

[0217] 如上所述,在源极驱动器 300 中,在放电控制信号 Csh 为低电平(L 电平)时,各模拟电压信号 $d(i)$ 作为数据信号 $S(i)$ 输出,在放电控制信号 Csh 为 H 电平时,切断对源极线 $SL1 \sim SLN$ 施加数据信号 $S(1) \sim S(N)$ 并使相邻源极线互相短路。在本构成中,由于采用 nH 点反转驱动方式使相邻源极线的电压互为相反极性,所以各数据信号 $S(i)$ 的值即各

源极线 SL_i 的电压在放电期间（充电共用期间） T_{sh} 中，向正极性与负极性之间的某中间电位变化。另外，在该放电期间 T_{sh} 中，如上所述，由于对各源极线 $SL_1 \sim SL_N$ 供给公共电位 V_{com} ，因此结果各数据信号 $S(i)$ 的值即各源极线 SL_i 的电压与公共电位 V_{com} 相等。

[0218] 在本液晶显示装置中，各数据信号 $S(i)$ 以数据信号 $S(i)$ 的直流电平 V_{Sdc} 为基准而极性反转，该直流电平 V_{Sdc} 是接近公共电位 V_{com} 的值。然后如图 12(F) 所示，各数据信号 $S(i)$ 在放电期间 T_{sh} 中，通过充电共用动作及与公共电位 V_{com} 短路的动作，变为与公共电位 V_{com} 相等（即与数据信号 $S(i)$ 的直流电平 V_{Sdc} 近似相等）。但是，这里描述的是理想的数据信号波形，实际上是利用后述的与放电控制信号线 G_{shLj} 连接的放电用 TFT12 的动作，如后述图 14 所示，源极线的电位 V_s 在放电期间 T_{sh} 内能够达到公共电位 V_{com} 。顺便说一下，数据信号极性反转时通过将相邻源极线短路而使各源极线电压等于数据信号 $S(i)$ 的直流电平 V_{Sdc} 的构成，并不限于图 11 所示的构成。

[0219] 栅极驱动器 400 根据栅极起始脉冲信号 GSP 、栅极时钟信号 GCK 、以及栅极驱动器输出控制信号 GOE ，为了将各数据信号 $S(1) \sim S(N)$ 写入各像素形成部（的像素电容 C_p ），在数字图像信号 DA 的各帧期间（各垂直扫描期间）中，近似每隔 1 个水平期间依次选择栅极线 $GL_1 \sim GL_{2M}$ 。即，栅极驱动器 400 分别对栅极线 $GL_1 \sim GL_{2M}$ 施加图 12(C) 及图 12(D) 所示的包含像素数据写入脉冲 P_w 的扫描信号 $G(1) \sim G(2M)$ 。通过这样，施加脉冲 P_w 的栅极线 GL_j 成为选择状态，与选择状态的栅极线 GL_j 连接的像素 TFT10 成为导通状态（与非选择状态的栅极线连接的像素 TFT10 成为阻断状态）。这里，像素数据写入脉冲 P_w 在水平期间（1H）中相当于显示期间的有效扫描期间为 H 电平。

[0220] 在利用该像素数据写入脉冲 P_w 使某像素 TFT10 为导通状态期间，与该像素 TFT10 的源极端子连接的源极线 SL_i 的电位通过该像素 TFT10 供给像素电极 E_p 。通过这样，将作为源极线 SL_i 的电压的数据信号 $S(i)$ 写入与该像素电极 E_p 相对应的像素电容 C_p 。然后，若该像素 TFT10 成为阻断状态，则写入该像素电容 C_p 的电压作为像素数据保持在该像素电容 C_p 中，直到对与该像素 TFT10 连接的栅极线 GL_j 施加下一个像素数据写入脉冲 P_w 为止（直到栅极线 GL_j 的下次选择为止）。

[0221] 放电控制电路 500 根据来自显示控制电路 200 的放电控制信号 C_{sh} ，生成图 12(E) 所示那样的包含放电控制脉冲 P_{sh} 的有矩阵基板用放电控制信号 G_{sh} ，并将它施加给各放电控制信号线 $G_{shL1} \sim G_{shL2M}$ 。通过这样，在放电期间 T_{sh} 中，一起选择放电控制信号线 $G_{shL1} \sim G_{shL2M}$ ，全部放电用 TFT12 成为导通状态。这里，放电控制脉冲 P_{sh} 在 1 个水平期间（1H）中的相当于消隐期间的放电期间 T_{sh} 内为 H 电平。

[0222] 公共电极驱动电路 600 在显示控制电路 200 的控制下，将规定的固定电位即公共电位 V_{com} 供给对置基板 120 中的公共电极 E_c ，同时也供给有源矩阵基板 110 上的保持电容线 C_{sL} 。因而，该公共电极驱动电路 600 也具有作为保持电容线驱动电路的作用。即，该公共电极驱动电路 600 起到作为对公共电极 E_c 供给公共电位 V_{com} 作为第 1 规定电位、同时对保持电容线 C_{sL} 供给公共电位 V_{com} 作为第 2 规定电位的电位供给部的功能。另外，在本实施方式中，第 1 规定电位与第 2 规定电位是同一电位，但也可以如后述那样，第 1 规定电位与第 2 规定电位不同。

[0223] <1.2 效果>

[0224] 图 13 所示为采用充电共用方式的以往的 2H 点反转驱动的液晶显示装置中的有源

矩阵基板的动作的详细信号波形图。在该以往的液晶显示装置中,由于各源极线 SL_i 的电位 V_s 在充电共用期间 T_{sh} 内未达到中间电位 V_{Sdc} ,因此极性反转单位即 2 行中的第 1 行像素电容的充电量与第 2 行像素电容的充电量产生差异,该差异表现为亮度差,有时可看出线状的横条不均匀。

[0225] 对此在本实施方式中,在相当于上述充电共用期间的放电期间 T_{sh} 的期间内,除了源极驱动器 300 的输出部 304(参照图 11 等)的充电共用动作及与公共电位 V_{com} 短路的动作,再加上在有源矩阵基板 110 中利用与各放电控制信号线 G_{shLj} 连接的放电用 TFT12,将各源极线 $SL_1 \sim SL_N$ 与其附近的保持电容线 C_{sL} 短路。通过这样,使各源极线 $SL_1 \sim SL_N$ 的存储电荷放电,如图 14 所示,由于在放电期间 T_{sh} 各源极线 SL_i 的电位 V_s 达到公共电位 V_{com} ,因此能够抑制发生横条不均匀。即,由于利用这样的有源矩阵基板 110 中的放电动作,使各源极线 SL_i 的电位 V_s 与以往相比在更短时间内达到公共电位 V_{com} ,因此即使液晶显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0226] 另外,在本实施方式中,由于每个像素存在放电用 TFT12,每 1 个像素行存在使该放电用 TFT12 导通及阻断用的放电控制信号线 G_{shLj} ,因此这些放电用 TFT12 及放电控制信号线 G_{shLj} 的配置与应该利用有源矩阵基板 110 形成的图像的像素配置相匹配,从而也不会因追加放电用 TFT12 及放电控制信号线 G_{shLj} 而破坏像素配置的规则性。

[0227] <1.3 有源矩阵基板的图案结构>

[0228] 下面,参照图 1~图 7,说明实现上述实施方式有关的液晶显示装置用的有源矩阵基板 110 的图案结构。

[0229] 图 1 所示为本实施方式中的有源矩阵基板 110 的图案结构第 1 例的平面图,所示为相当于 6 个像素部分的图案结构。在栅极线 GL_j 与源极线 SL_i 的交叉部附近设置像素 TFT10($i = 1, 2, \dots, N; j = 1, 2, \dots, 2M$)。在该例子中,栅极线 GL_j 兼作为像素 TFT10 的栅极电极(端子)10g,像素 TFT10 的源极电极(端子)10s 与源极线 SL_i 连接,漏极电极(端子)10d 通过设置在层间绝缘膜中的接触孔 11 与像素电极 E_p 连接。

[0230] 另外,沿栅极线 GL_j 配置放电控制信号线 G_{shLj} ,在放电控制信号线 G_{shLj} 的附近设置放电用 TFT12。该放电用 TFT12 的栅极电极(端子)12g 与放电控制信号线 G_{shLj} 连接,该放电用 TFT12 的源极电极(端子)12s 通过源极引出电极 14 及接触孔 15 与保持电容线 C_{sL} 连接,其漏极电极(端子)12d 与附近的源极线 SL_i 连接。该放电控制信号线 G_{shLj} 在显示区域内最好设置多个,如前所述,在本例中仅设置与栅极线 GL_j 相同的数量。

[0231] 在图 1 的例子中,分别与放电用 TFT12 的源极电极 12s 及漏极电极 12d 连接的源极引出电极 14 及漏极引出电极 13 与放电控制信号线 G_{shLj} 不重叠。若这样,则在因放电用 TFT12 的沟道部中残留薄膜缺陷等而使放电用 TFT12 平时为导通状态时(TFT12 的短路故障时),能够通过激光照射等来切断源极引出电极 14 或漏极引出电极 13,从而修复该短路故障。另外,能够减小放电控制信号线 G_{shLj} 与源极线 SL_i 短路的概率。

[0232] 图 2 所示为本实施方式有关的有源矩阵基板 110 的图案结构第 2 例的平面图,所示为相当于 2 个像素部分的图案结构。图 3 为图 2 的 A-A 线的剖面图。对于该第 2 例的构成要素中与第 1 例的构成要素同一或对应的部分附加同一参照标号,以下省略同一部分的说明。

[0233] 在该第 2 例中,配置为与栅极线 GL_j($j = 1, 2, \dots, 2M$) 平行并通过像素电极 E_p 的中央的保持电容线 CsL,在各像素电路中具有沿像素电极 E_p 的外边缘部与源极线 SL_i 平行而延伸的 4 个延伸部 16a ~ 16d。这些延伸部 16a ~ 16d 起到作为抑制源极线 SL₁、SL₂ 的电位变化对像素电极 E_p 的影响用的屏蔽电极的功能。这 4 个延伸部 16a ~ 16d 中面向放电控制信号线 GshL_j 的延伸部 16b、16c 的两端部,通过接触孔 15 利用源极引出电极 14 互相连接,该源极引出电极 14 与放电用 TFT12 的源极电极 12s 连接。

[0234] 即,如图 3 所示,在作为透明性绝缘基板的玻璃基板 20 上,依次形成保持电容线 CsL 的延伸部 16b、16c 和由掺氮硅 (SiN_x) 等形成的栅极绝缘膜 22,在其上形成的源极引出电极 14 通过设置在栅极绝缘膜 22 中的接触孔 15 与保持电容线 CsL 的延伸部 16b、16c 电连接。在该源极引出电极 14 上,依次形成由掺氮硅等构成的作为钝化膜的层间绝缘膜 24 和由丙烯类感光性树脂等构成的层间绝缘膜 26,再在其上形成由 ITO(Indium Tin Oxide: 铟锡氧化物) 等构成的作为透明性电极的像素电极 E_p。

[0235] 另外如图 2 所示,在该第 2 例中,放电控制信号线 GshL_j 兼作为放电用 TFT12 的栅极电极(端子),该放电用 TFT12 通过绝缘层被放电控制信号线 GshL_j 覆盖。从有源矩阵基板制造时的合格率这一点来看,放电用 TFT12 及其源极引出电极和漏极引出电极与放电控制信号线 GshL_j 不重叠的上述第 1 例比较有利,但从开口率这一点来说,该第 2 例比较有利。

[0236] 图 4 所示为本实施方式有关的有源矩阵基板 110 的图案结构第 3 例的平面图,所示为相当于 2 个像素部分的图案结构。图 5 为图 4 的 B-B 线的剖面图。对于该第 3 例的构成要素中与第 1 或第 2 例的构成要素同一或对应的部分附加同一参照标号,以下省略同一部分的详细说明。

[0237] 在该第 3 例中,保持电容线 CsL 也与上述第 2 例相同,在各像素电路中具有 4 个延伸部 16a ~ 16d。而且,这些延伸部 16a ~ 16d 中面向放电控制信号线 GshL_j 的延伸部 16b、16c 的两端部,通过接触孔 15 利用源极引出电极 14 互相连接,该源极引出电极 14 与放电用 TFT12 的源极电极 12s 连接。但是,与上述第 2 例不同的是,形成有覆盖连接延伸部 16b、16c 的端部与源极引出电极 14 用的接触孔 15 的透明导电膜 28,该透明导电膜 28 起到作为导通电极的功能。即,上述延伸部 16b、16c 的各延伸部在接触孔 15 中,不是与源极引出电极 14 直接连接,而是通过该透明导电膜 28 与源极引出电极 14 连接(图 5)。该透明导电膜 28 使用与由 ITO(Indium Tin Oxide) 等构成的像素电极 E_p 相同的掩膜制成。

[0238] 即,如图 5 所示,在作为透明性绝缘基板的玻璃基板 20 上,依次形成保持电容线 CsL 的延伸部 16b、16c 和由掺氮硅 (SiN_x) 等构成的栅极绝缘膜 22,在其上依次形成源极引出电极 14、由掺氮硅等构成的作为钝化膜的层间绝缘膜 24、和由丙烯类感光性树脂等构成的层间绝缘膜 26。然后,通过层间绝缘膜 24、26 及设置在栅极绝缘膜 22 中的接触孔 15 中形成的透明导电膜 28,将源极引出电极 14 与保持电容线 CsL 的延伸部 16b、16c 电连接。

[0239] 这样的第 3 例除了具有与上述第 2 例同样的优点以外,还由于保持电容线 CsL(的延伸部 16b、16c) 与源极引出电极 14 通过与像素电极 E_p 同时形成的透明导电膜 28 电连接,因此与第 2 例相比,还具有能够简化制造工序的优点。即,在像素 TFT10 的漏极电极 10d 与像素电极 E_p 的电连接用的工序中,能够同时实现保持电容线 CsL(的延伸部 16b、16c) 与源极引出电极 14 的电连接。

[0240] 图 6 所示为本实施方式有关的有源矩阵基板 110 的图案结构第 4 例的平面图, 所示为相当于 2 个像素部分的图案结构。对于该第 4 例的构成要素中与第 1 或第 2 例的构成要素同一或对应的部分附加同一参照标号, 以下省略同一部分的详细说明。

[0241] 在该第 4 例中, 与上述第 2 例相同, 为了抑制源极线 SL1、SL2 的电位变化对像素电极 Ep 的影响, 保持电容线 CsL 在各像素电路中具有沿像素电极 Ep 的外边缘部与源极线 SLi 平行而延伸的 4 个延伸部 16a ~ 16d。这些延伸部 16a ~ 16d 中面向栅极线 GLj 而延伸的延伸部 16a、16d 通过沿像素电极 Ep 的外边缘与栅极线 GLj 平行而延伸的电极 (以下称为「水平延伸部」) 16e 互相连接, 与该水平延伸部 16e 一起形成作为与保持电容线 CsL 构成一体化的图形。该水平延伸部 16e 起到作为抑制栅极线 GLj 的电位变化对像素电极 Ep 的电位的影响用的屏蔽电极的功能。另外, 面向放电控制信号线 GshLj 的延伸部 16b、16c 的两端部与上述第 2 例相同, 通过接触孔 15 利用源极引出电极 14 互相连接, 该源极引出电极 14 与放电用 TFT12 的源极电极 12s 连接。在该第 4 例中, 这样利用沿像素电极 Ep 的外边缘部而形成的保持电容线 CsL 的 5 个延伸部 16a ~ 16e 和源极引出电极 14 就构成环状结构体。

[0242] 另外, 由于如上所述保持电容线 CsL 具有水平延伸部 16e, 因此像素 TFT10 的漏极电极 10d 通过漏极引出电极 18 及接触孔 11 在像素电极 Ep 的中间部与该像素电极 Ep 连接。另外, 漏极引出电极 18 在该连接部位具有与保持电容线 CsL 相对的部分 19, 该部分 19 作为保持电容电极通过绝缘膜与保持电容线 CsL 相对而形成保持电容 Ccs。

[0243] 图 7 所示为本实施方式有关的有源矩阵基板 110 的图案结构第 5 例的平面图, 所示为相当于 2 个像素部分的图案结构。对于该第 5 例的构成要素中与第 1 或第 2 例的构成要素同一或对应的部分附加同一参照标号, 以下省略同一部分的详细说明。

[0244] 在该第 5 例中, 配置为与栅极线 GLj 平行并通过像素电极 Ep 的中间的保持电容线 CsL 通过接触孔 15 与放电用 TFT12 的源极引出电极 14 电连接。该放电用 TFT12 设置在放电控制信号线 GshLj 的附近, 其栅极电极 (端子) 12g 与放电控制信号线 GshLj 连接。另外, 对该放电用 TFT12 设置 2 个漏极电极, 一个漏极电极通过第 1 漏极引出电极 12d1 与夹住该放电用 TFT12 的 2 个源极线中的一个源极线 SLi 连接, 另一个漏极电极通过第 2 漏极引出电极 12d2 与该 2 个源极线中的另一个源极线 SLi+1 连接 ($i = 1, 2, \dots, N-1$)。

[0245] 另外, 在该第 5 例中, 像素电极 Ep 与放电控制信号线 GshLj 及放电用 TFT12 重叠。由于该图案结构能够拓宽像素区域, 因此对于提高开口率是有效的。但是, 从降低与放电用 TFT12 连接的各源极线 (及源极引出电极 12d1、12d2) 和像素电极 Ep 之间的寄生电容的观点来看, 最好在像素电极 Ep 与放电用 TFT12 之间具有几微米厚度的层间绝缘膜。作为该层间绝缘膜, 可以采用例如由丙烯类树脂或 SOG (Spin-on-Glass: 自旋玻璃) 材料构成的有机膜或这些有机膜与掺氮硅 (SiNx) 等的层叠结构。

[0246] 有源矩阵基板 110 的等效电路在上述的第 1 ~ 第 4 例的情况下为图 9 所示那样的构成, 但在该第 5 例的情况下为图 15 所示那样的构成。即, 在第 5 例中, 相邻的 2 个源极线 SLi、SLi+1 ($i = 1, 2, \dots, N-1$) 利用具有 2 个漏极电极的相当于上述放电用 TFT12 的第 1TFT121 及第 2TFT122 相互连接, 各源极线 SLi ($i = 1, 2, \dots, N$) 与保持电容线 CsL 通过第 1TFT121 连接, 同时也通过第 2TFT122 连接。根据这样的构成, 促使放电期间 Tsh 中各源极线 SL1 ~ SLN 的存储电荷的移动, 各源极线 SL1 ~ SLN 的电位 Vs 以比第 1 ~ 第 4 例更短的时间达到公共电位 Vcom。通过这样, 能够进一步提高本实施方式的效果, 即, 能够进一步提

高即使显示装置向大型化及高分辨率发展和驱动频率提高也能抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降的效果。

[0247] <1.4 源极驱动器的其它结构例>

[0248] 在图 11 所示的构成中,源极驱动器 300 的输出部 304 包含由作为开关元件的 N 个第 1MOS 晶体管 SWa、(N-1) 个第 2MOS 晶体管 SWb 及第 3MOS 晶体管 SWb2、和反相器 33 构成的开关电路,利用该开关电路实现充电共用动作及与公共电位 Vcom 短路的动作。但是,源极驱动器 300 的输出部 304 的结构并不限于图 11 所示的结构(以下称为「第 1 结构例」),例如也可以是图 16 所示的结构或图 17 所示的结构。

[0249] 图 16 所示为源极驱动器 300 的输出部 304 的第 2 结构例的电路图。根据该结构例的输出部 304 的构成要素中与第 1 结构例同样的构成要素附加同一参照标号,并省略说明。

[0250] 根据本结构例的输出部 304 也与第 1 结构例相同,对各源极线 SLi (i = 1 ~ N) 各设置 1 个作为开关元件的第 2MOS 晶体管 SWc。但是,在第 1 结构例中,是在相邻源极线之间各插入 1 个第 2MOS 晶体管 SWb 而构成开关电路,而不同的是在本结构例中,是在源极驱动器 300 从其外部接受公共电压 Vcom 用的输入端子(以下称为「公共电压输入端子」)与各源极线 SLi 之间各插入 1 个第 2MOS 晶体管 SWc 而构成开关电路。即,在本结构例中,应该与各源极线 SLi 连接的源极驱动器的输出端子通过这些第 2MOS 晶体管 SWc 的某 1 个与公共电压输入端子连接。而且,对这些第 2MOS 晶体管 SWc 的栅极端子的某一个供给放电控制信号 Csh。

[0251] 根据上述那样的第 2 结构例,也与第 1 结构例相同,根据放电控制信号 Csh,在放电期间 Tsh 以外(的有效扫描期间),数据信号生成部 302 生成的模拟电压信号 d(1) ~ d(N) 通过缓冲器 31 作为数据信号 S(1) ~ S(N) 输出并施加给源极线 SL1 ~ SLN,在放电期间 Tsh 切断对源极线 SL1 ~ SLN 施加数据信号 S(1) ~ S(N) 并对全部源极线 SL1 ~ SLN 供给公共电位 Vcom。而且,根据该第 2 结构例,在放电期间 Tsh 仅通过 1 个 MOS 晶体管 SWc 而对各源极线 SLi (i = 1 ~ N) 供给公共电位 Vcom。

[0252] 图 17 所示为源极驱动器 300 的输出部 304 的第 3 结构例的电路图。该第 3 结构例是相当于通常的充电共用方式的结构,除了删除作为开关元件的第 3MOS 晶体管 SWb2、不供给公共电位 Vcom 这一点以外,与第 1 结构例(图 11)相同。根据该结构例的输出部 304 的构成要素中与第 1 结构例同样的构成要素附加同一参照标号,并省略说明。

[0253] 根据这样的结构,虽然在放电期间 Tsh 从源极驱动器 300 不向源极线 SL1 ~ SLN 供给公共电位 Vcom,但在有源矩阵基板 110 中,在放电期间 Tsh 对各源极线 SL1 ~ SLN 供给公共电位 Vcom(参照图 9 等)。因而,即使利用该第 3 结构例,也能够使各源极线 SL1 ~ SLN 的电位以比以往更短的时间达到公共电位 Vcom。

[0254] <2. 第 2 实施方式>

[0255] 本发明也可以适用于用独立的驱动电路来驱动显示部 100 的上半部分及下半部分的方式(以下称为「上下分割驱动方式」)的液晶显示装置。以下,将使用本发明有关的有源矩阵基板的这样的液晶显示装置的一个例子作为第 2 实施方式进行说明。

[0256] 图 18 所示为本实施方式有关的液晶显示装置的结构方框图。在该液晶显示装置的有源矩阵基板 112 中,各源极线由在中间互相电分离的上部源极线 SLi(上)及下部源极

线 SL_i(下) 构成。该有源矩阵基板 112 的其它结构与上述第 1 实施方式中的有源矩阵基板 110 相同。因而, 该有源矩阵基板 112 的像素电路的结构也与第 1 实施方式中的有源矩阵基板 110 的像素电路相同, 相当于相邻 4 个像素的部分 101 的等效电路如图 9 所示。

[0257] 有源矩阵基板 112 的各源极线如上所述上下分离, 与此相对应, 源极驱动器由驱动上部源极线 SL₁(上) ~ SL_N(上) 的上部源极驱动器 300a 及驱动下部源极线 SL₁(下) ~ SL_N(下) 的下部源极驱动器 300b 构成。另外, 栅极驱动器由驱动与上部源极线 SL₁(上) ~ SL_N(上) 交叉的 M 条栅极线 GL₁ ~ GL_M 的上部栅极驱动器 400a 及驱动与下部源极线 SL₁(下) ~ SL_N(下) 交叉的 M 条栅极线 GL_{M+1} ~ GL_{2M} 的下部栅极驱动器 400b 构成。然后, 放电控制电路由对与上部源极线 SL₁(上) ~ SL_N(上) 交叉的 M 条放电控制信号线 GshL₁ ~ GshL_M 施加矩阵基板用放电控制信号 Gsh 的上部放电控制电路 500a、及对与下部源极线 SL₁(下) ~ SL_N(下) 交叉的 M 条放电控制信号线 GshL_{M+1} ~ GshL_{2M} 施加矩阵基板用放电控制信号 Gsh 的下部放电控制电路 500b 构成。

[0258] 另外, 显示控制电路 200 生成供给上部源极驱动器 300a 的上部数字图像信号 DA_a 及供给下部源极驱动器 300b 的下部数字图像信号 DA_b, 作为应该供给源极驱动器数字图像信号, 生成供给上部栅极驱动器 400a 的上部栅极起始脉冲信号 GSP_a 及供给下部栅极驱动器 400b 的下部栅极起始脉冲信号 GSP_b, 作为应该供给栅极驱动器的栅极起始脉冲信号。上部源极驱动器 300a 使用上部数字图像信号 DA_a 生成应该施加给上部源极线 SL₁(上) ~ SL_N(上) 的数据信号 Sa(1) ~ Sa(N), 下部源极驱动器 300b 使用下部数字图像信号 DA_b 生成应该施加给下部源极线 SL₁(下) ~ SL_N(下) 的数据信号 Sb(1) ~ Sb(N)。上部栅极驱动器 400a 使用上部栅极起始脉冲 GSP_a 生成应该施加给栅极线 GL₁ ~ GL_M 的扫描信号 G(1) ~ G(M), 下部栅极驱动器 400b 使用下部栅极起始脉冲 GSP_b 生成应该施加给栅极线 GL_{M+1} ~ GL_{2M} 的扫描信号 G(M+1) ~ G(2M)。由于该液晶显示装置中的上述以外的结构与第 1 实施方式的相同, 因此对同一部分附加同一标号并省略说明。

[0259] 在上述那样构成的液晶显示装置中也同样, 由于在放电期间 T_{sh} 的期间中, 除了上部及下部源极驱动器 300a、300b 的充电共用动作 (及对公共电位 V_{com} 的短路动作), 再加上有源矩阵基板 112 中利用与各放电控制信号线 GshL_j 连接的放电用 TFT₁₂ 使各源极线 SL₁ ~ SL_N 与附近的保持电容线 CsL 短路, 因此能够得到与上述第 1 实施方式相同的效果。

[0260] <3. 第 3 实施方式 >

[0261] 下面, 将采用通过插入黑显示期间 (黑插入) 而使显示脉冲化的方式的本发明有关的液晶显示装置的一个例子作为本发明的第 3 实施方式进行说明。本实施方式有关的液晶显示装置的整体结构与上述第 1 实施方式有关的液晶显示装置相同, 如图 8 所示那样, 对于同一或对应的部分附加同一标号, 并省略详细说明。本实施方式中的栅极驱动器的内部结构与上述第 1 实施方式中的栅极驱动器 400 等通常的栅极驱动器不同。所以以下, 对本实施方式以栅极驱动器为中心进行说明。

[0262] 本实施方式中的栅极驱动器根据栅极起始脉冲信号 GSP、栅极时钟信号 GCK、以及栅极驱动器输出控制信号 GOEr (r = 1、2、...、q), 为了将各数据信号 S(1) ~ S(N) 写入各像素形成部 (的像素电容 C_p), 在数字图像信号 DA 的各帧期间, 每隔近似 1 个水平期间 (有效扫描期间) 依次选择栅极线 GL₁ ~ GL_M, 同时为了后述的黑插入, 在来自显示控制电路 200 的放电控制信号 Csh 成为 H 电平的每隔 1 个水平期间的放电期间 T_{sh} 中, 对各扫描信号线

GLj 预先选择的放电期间 Tsh 内仅在规定期间（相当于后述的图 20 所示的黑电压施加脉冲 Pb 的期间）选择栅极线 GLj(j = 1 ~ 2M)。

[0263] 图 19(A) (B) 所示为栅极驱动器 400 的一个结构例的方框图。根据该结构例的栅极驱动器 400 由包含移位寄存器的多个 (q 个) 作为部分电路的栅极驱动器用 IC(Integrated Circuit; 集成电路) 芯片 411、412、...、41q 构成。

[0264] 各栅极驱动器用 IC 芯片如图 19(B) 所示, 具备: 移位寄存器 40; 与该移位寄存器 40 的各级对应设置的第 1 及第 2 与门 41、43; 以及根据第 2 与门 43 的输出信号 g1 ~ gp 输出扫描信号 G1 ~ Gp 的输出部 45, 从外部接受起始脉冲信号 SPi、时钟信号 CK 及输出控制信号 OE。对移位寄存器 40 的输入端供给起始脉冲信号 SPi, 从移位寄存器 40 的输出端输出应该输入至后续的栅极驱动器用 IC 芯片的起始脉冲信号 Spo。另外, 对第 1 与门 41 的各与门输入时钟信号 CK 的逻辑反转信号, 对第 2 与门 43 的各与门输入输出控制信号 OE 的逻辑反转信号。然后, 移位寄存器 40 各级的输出信号 Qk(k = 1 ~ p) 输入到与该级相对应的第 1 与门 41, 该第 1 与门 41 的输出信号输入到与该级相对应的第 2 与门 43。

[0265] 根据本结构例的栅极驱动器如图 19(A) 所示, 是通过将上述构成的多个 (q 个) 栅极驱动器用 IC 芯片 411 ~ 41q 串级连接而实现。即, 栅极驱动器用 IC 芯片 411 ~ 41q 内的移位寄存器 40 如形成 1 个移位寄存器那样 (以下, 将通过这样串级连接而形成的移位寄存器称为「耦合移位寄存器」), 将各栅极驱动器用 IC 芯片内的移位寄存器的输出端 (起始脉冲信号 Spo 的输出端子) 与下一个栅极驱动器用 IC 芯片内的移位寄存器的输入端 (起始脉冲信号 SPi 的输入端子) 连接。但是, 对最前端的栅极驱动器用 IC 芯片 411 内的移位寄存器的输入端从显示控制电路 200 输入栅极起始脉冲信号 GSP, 最末端的栅极驱动器用 IC 芯片 41q 内的移位寄存器的输出端子未与外部连接。另外, 来自显示控制电路 200 的栅极时钟信号 GCK 作为时钟信号 CK 而公共输入至各栅极驱动器用 IC 芯片 411 ~ 41q。另一方面, 显示控制电路 200 中生成的栅极驱动器输出控制信号 GOE 由第 1 ~ 第 q 栅极驱动器输出控制信号 GOE1 ~ GOEq 构成, 将这些栅极驱动器输出控制信号 GOE1 ~ GOEq 作为输出控制信号 OE 而分别独立地输入至栅极驱动器用 IC 芯片 411 ~ 41q。

[0266] 下面, 一面参照图 20, 一面说明根据上述结构例的栅极驱动器的动作。显示控制电路 200 如图 20(A) 所示, 生成仅在与像素数据写入脉冲 Pw 相对应的期间 Tspw 和与 3 个黑电压施加脉冲 Pb 相对应的期间 Tspbw 为 H 电平 (激活) 的信号作为栅极起始脉冲信号 GSP, 同时如图 20(B) 所示, 生成每隔 1 个水平期间 (1H) 仅在规定期间成为 H 电平的栅极时钟信号 GCK。若将这样的栅极起始脉冲信号 GSP 及栅极时钟信号 GCK 输入至图 19(A) 的栅极驱动器, 则作为最前端的栅极驱动器用 IC 芯片 411 的移位寄存器 40 的第 1 级输出信号 Q1, 将输出图 20(C) 所示那样的信号。该输出信号 Q1 在各帧期间包含与像素数据写入脉冲 Pw 相对应的 1 个脉冲 Pqw 和与 3 个黑电压施加脉冲 Pb 相对应的 1 个脉冲 Pqbw, 在这 2 个脉冲 Pqw 与 Pqbw 之间仅隔开规定期间 Thd。这样的 2 个脉冲 Pqw 与 Pqbw 根据栅极时钟信号 GCK 依次传送至栅极驱动器内的耦合移位寄存器。由此, 从耦合移位寄存器的各级每隔 1 个水平期间 (1H) 依次偏移输出图 20(C) 所示那样的波形信号。

[0267] 另外, 显示控制电路 200 如上所述, 生成应该供给构成栅极驱动器的栅极驱动器用 IC 芯片 411 ~ 41q 的栅极驱动器输出控制信号 GOE1 ~ GOEq。这里, 应该供给第 r 号栅极驱动器用 IC 芯片 41r 的栅极驱动器输出控制信号 GOEr, 在从该栅极驱动器用 IC 芯片 41r

内的移位寄存器 40 的某一级输出与像素数据写入脉冲 P_w 相对应的脉冲 P_{qw} 的期间,为了调整像素数据写入脉冲 P_w 而在栅极时钟信号 GCK 的脉冲附近的规定期间 T_{ad} 为 H 电平,此外为 L 电平,在除此以外的期间中,仅在紧接着栅极时钟信号 GCK 从 H 电平变为 L 电平之后的规定期间 T_{oe} 为 L 电平,此外为 H 电平。但是,该规定期间 T_{oe} 设定为使其包含在某一个放电期间 T_{sh} 中。例如,对最前端的栅极驱动器用 IC 芯片 411 供给图 20 (D) 所示那样的栅极驱动器输出控制信号 $GOE1$ 。另外,为了调整像素数据写入脉冲 P_w ,栅极驱动器输出控制信号 $GOE1 \sim GOE_q$ 中包含的脉冲(这相当于在上述规定期间 T_{ad} 成为 H 电平,以下称为「写入期间调整脉冲」),根据需要的像素数据写入脉冲 P_w ,比栅极时钟信号 GCK 的上升沿要早上升,或者比栅极时钟信号 GCK 的下降沿要迟下降。另外,也可以不使用这样的写入期间调整脉冲,而仅用栅极时钟信号 GCK 的脉冲来调整像素数据写入脉冲 P_w 。

[0268] 在各栅极驱动器用 IC 芯片 41r ($r = 1 \sim q$) 中,根据上述那样的移位寄存器 40 各级的输出信号 Q_k ($k = 1 \sim p$)、栅极时钟信号 GCK 及栅极驱动器输出控制信号 GOE_r ,利用第 1 及第 2 与门 41、43 生成内部扫描信号 $g_1 \sim g_p$,这些内部扫描信号 $g_1 \sim g_p$ 在输出部 45 中进行电平变换,输出应该施加给栅极线的扫描信号 $G_1 \sim G_p$ 。通过这样,如图 20 (E) (F) 所示,对栅极线 $GL_1 \sim GL_M$ 依次施加像素数据写入脉冲 P_w ,同时对各栅极线 GL_j ($j = 1 \sim 2M$) 在从像素数据写入脉冲 P_w 施加结束时刻(下降沿时刻)起仅经过规定期间 T_{hd} 的时刻,施加黑电压施加脉冲 P_b ,之后,以 1 个水平期间 (1H) 间隔施加 2 个黑电压施加脉冲 P_b 。这样施加 3 个黑电压施加脉冲 P_b 之后,到下一帧期间施加像素数据写入脉冲 P_w 为止维持为 L 电平。

[0269] 以下,一面参照图 21,一面说明本实施方式中利用上述源极驱动器 300 及栅极驱动器 400 进行的显示部 100 (图 8、图 9) 的驱动。在显示部 100 的各像素形成部中,对与其中包含的 TFT10 的栅极端子连接的栅极线 GL_j 施加像素数据写入脉冲 P_w ,从而该 TFT10 导通,将与该 TFT10 的源极端子连接的源极线 SL_i 的电压作为数据信号 $S(i)$ 值写入该像素形成部。即,将源极线 SL_i 的电压保持在像素电容 C_p 中。然后,由于该栅极线 GL_j 在黑电压施加脉冲 P_b 出现之前的期间 T_{hd} 为非选择状态,因此写入该像素形成部的电压照原样保持。

[0270] 黑电压施加脉冲 P_b 在该非选择状态的期间(以下称为「像素数据保持期间」) T_{hd} 之后的放电期间 T_{sh} 内施加给栅极线 GL_j 。如上所述,在放电期间 T_{sh} 中,各数据信号 $S(i)$ 的值即各源极线 SL_i 的电压与数据信号 $S(i)$ 的直流电平近似相等(即为黑电压)。因而,通过对该栅极线 GL_j 施加黑电压施加脉冲 P_b ,该像素形成部的像素电容 C_p 中保持的电压向与黑显示相对应的电压(黑电压)变化。但是,由于黑电压施加脉冲 P_b 的脉冲宽度窄,因此为了使像素电容 C_p 中的保持电压确实为黑电压,如图 21 (D) (E) 所示,在各帧期间中以 1 个水平期间 (1H) 为间隔对该栅极线 GL_j 连续施加 3 个黑电压施加脉冲 P_b 。通过这样,利用与该栅极线 GL_j 连接的像素形成部所形成的像素的亮度(由像素电容中的保持电压所决定的透射光通量) $L(j, i)$ 如图 21 (H) 所示那样变化。

[0271] 因而,在与各栅极线 GL_j 连接的像素形成部相对应的 1 个显示行中,在像素数据保持期间 T_{hd} 中根据数字图像信号 DA 进行显示,然后施加上述 3 个黑电压施加脉冲 P_b 之后,在下一帧对该栅极线 GL_j 施加像素数据写入脉冲 P_w 的时刻之前的期间 T_{bk} 进行黑显示。这样,通过在各帧期间插入进行黑显示的期间(以下称为「黑显示期间」) T_{bk} ,从而利用液晶显示装置进行显示的脉冲化。

[0272] 由图 21(D)(E) 还可知, 由于像素数据写入脉冲 P_w 出现的时刻对每个扫描信号 $G(j)$ 各偏移 1 个水平期间 (1H), 因此黑电压施加脉冲 P_b 出现的时刻对每个扫描信号 $G(j)$ 也各偏移 1 个水平期间 (1H)。因而, 黑显示期间 T_{bk} 也对每 1 显示行各偏移 1 个水平期间 (1H), 对全部显示行进行相同长度的黑插入。这样, 不缩短像素数据写入用的像素电容 C_p 中的充电期间就能确保足够的黑插入期间。另外, 也不需要为了黑插入而提高源极驱动器 300 等的工作速度。

[0273] 在上述第 3 实施方式中, 如图 21(D) ~ (G) 所示, 像素数据写入脉冲 P_w 与黑电压施加脉冲 P_b 在时间上重叠。例如, 扫描信号 $G(j+m)$ 的像素数据写入脉冲 P_w 与扫描信号 $G(j)$ 的黑电压施加脉冲 P_b 在时间上重叠, 扫描信号 $G(j+m+1)$ 的像素数据写入脉冲 P_w 与扫描信号 $G(j)$ 及 $G(j+1)$ 的黑电压施加脉冲 P_b 在时间上重叠。这里, 若增加 1 帧期间中各扫描信号 $G(j)$ ($j = 1, 2, \dots, 2M$) 所包含的黑电压施加脉冲 P_b 的个数 (以下称为「每 1 帧的黑电压施加脉冲数」), 则与像素数据写入脉冲 P_w 在时间上重叠的黑电压施加脉冲 P_b 的个数也增加。通过这样, 由于有源矩阵基板 100 上的栅极线 $GL1 \sim GL_{2M}$ 中同时成为 H 电平的栅极线的条数增加, 因此供给该 H 电平用的电源负载增大, 像素数据写入脉冲 P_w 及黑电压施加脉冲 P_b 的波形变钝。由于黑电压施加脉冲 P_b 的时间宽度比像素数据写入脉冲 P_w 的时间宽度要窄很多, 因此该波形变钝主要影响黑电压施加脉冲 P_b 。由图 21(H) 可知, 若每 1 帧的黑电压施加脉冲数从 1 开始增加, 虽然在黑显示期间 T_{bk} 中像素的亮度为更加足够的黑电平, 但如上所述, 由于黑电压施加脉冲的波形变钝的影响也变大, 因此若增大每 1 帧的黑电压施加脉冲数到规定个数以上, 则在黑显示期间 T_{bk} 中不能使像素的亮度成为足够的黑电平。另外, 近年来, 在使用有源矩阵基板的显示装置中, 正寻求提高分辨率、提高帧频、将插补图像的像素数据写入像素形成部那样的动态图像观看性改进技术, 在这样的状况下, 因像素数据写入脉冲 P_w 与黑电压施加脉冲 P_b 在时间上的重叠而导致像素数据写入脉冲 P_w 的波形变钝, 也有可能引起像素数据的写入不足 (像素电容的充电不足)。

[0274] 因此, 最好采用的结构是, 如图 22 所示, 分别对有源矩阵基板 100 上的栅极线 $GL1 \sim GL_{2M}$ 施加使像素数据写入脉冲 P_w 与黑电压施加脉冲 P_b 在时间上不重叠的扫描信号 $G(1) \sim G(2M)$ 。与上述第 3 实施方式 (参照图 21) 不同, 在图 22 所示的例子中, 各扫描信号 $G(k)$ ($k = 1 \sim 2M$) 中的像素数据写入脉冲 P_w 与任一扫描信号中的黑电压施加脉冲在时间上都不重叠 (图 22(D) ~ (G))。通过对栅极驱动器采用输出这样的扫描信号 $G(1) \sim G(2M)$ 的结构, 从而同时成为 H 电平的栅极线的条数 (同时成为 H 电平的扫描信号的个数) 减少。其结果, 在黑显示期间 T_{bk} 中能够使像素的亮度成为足够的黑电平, 而且能抑制因像素数据写入脉冲 P_w 的波形变钝而导致的像素电容的充电不足。

[0275] <4. 变形例 >

[0276] 在上述第 1 实施方式中, 作为充电共用用的开关元件, 在源极驱动器的输出部 304 设置 MOS 晶体管 SW_b (图 11 等), 并且在有源矩阵基板 110 设置放电用 TFT12 (图 8、图 9)。但是, 如果在放电期间 T_{sh} 内可以使源极线 SL_i 的电位达到与公共电位 V_{com} 相等的值, 则也可以省略源极驱动器的输出部 304 中的充电共用用的开关元件 (MOS 晶体管 SW_b)。

[0277] 另外, 在上述第 1 及第 2 实施方式的有源矩阵基板中, 沿各栅极线 GL_j 配置放电控制信号线 $GshL_j$ ($j = 1, 2, \dots, 2M$), 对各源极线 SL_i 设置与栅极线的条数 (2M) 相等个数的放电用 TFT12 ($i = 1, 2, \dots, N$) (图 8、图 9 等)。但是, 本发明不限于这样的结构, 只要是

在放电期间 T_{sh} 内能够使各源极线的电位达到与公共电位 V_{com} 相等的值即可。

[0278] 例如,也可以如图 23 及图 24 所示,对每 1 条栅极线 GL_j 配置放电控制信号线,对各源极线 SL_i 设置与栅极线的条数 ($2M$) 的 $1/2$ 相等个数 (M 个) 的放电用 TFT12,来代替图 8 及图 9 所示的第 1 实施方式的结构。这里,图 24 所示为图 23 所示的液晶显示装置的有源矩阵基板 114 的一部分(相当于 4 个像素的部分)104 的等效电路的电路图。

[0279] 另外,也可以如图 25 及图 26 所示,仅在源极线 $SL_1 \sim SL_N$ 的两端部配置放电控制信号线 $GshLa$ 、 $GshLb$,在各源极线 SL_i 的一端及另一端各设置 1 个放电用 TFT12,来代替图 8 及图 9 所示的第 1 实施方式的结构。这里,图 26 所示为图 25 所示的液晶显示装置的有源矩阵基板 116 的一部分(相当于 2 排像素的部分)106 的等效电路的电路图。

[0280] 然而,为了在放电期间 T_{sh} 内使各源极线的电位达到与公共电位 V_{com} 相等的值而需要的放电用 TFT12 的个数,取决于源极线的布线电阻及布线电容和能够确保的放电期间 T_{sh} 的长度,而这些由显示装置的画面尺寸(这相当于有源矩阵基板的尺寸)和分辨率等决定。因而,一般来说,只要根据这样的画面尺寸和分辨率等,决定应该对各源极线 SL_i 设置的放电用 TFT12 的适当的个数,并在源极线 SL_i 的延伸方向近似均匀配置该个数的放电用 TFT12 即可。然后,只要配置与该个数相对应的条数的放电控制信号线,并能够利用这些放电控制信号线使全部放电用 TFT12 在放电期间 T_{sh} 成为导通状态那样构成即可。根据这样的结构,能够使各源极线 $SL_1 \sim SL_N$ 的存储电荷在放电期间 T_{sh} 对整个有源矩阵基板均匀且以短时间放电。通过这样,能够使各源极线的电位对整个有源矩阵基板均匀且以短时间的达到与公共电位 V_{com} 相等的值。其结果,即使显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0281] 另外,在上述第 1 及第 2 实施方式中采用了点反转驱动方式,但本发明不限于于此,如果是采用每隔规定数的水平期间使数据信号的极性反转的结构,则也可以适用于其它驱动方式的显示装置。例如,对于全部数据信号的极性相同并每隔 2 个水平期间反转的方式即 2 行反转驱动方式的有源矩阵型显示装置,也能通过采用公共电位短路方式来减少功耗,并且通过采用本发明,能够抑制因像素电容中的充电量之差或充电不足而导致的显示质量下降。

[0282] 另外,在上述第 1 ~ 第 3 实施方式中,是利用有源矩阵基板 110 中的放电用 TFT12 及源极驱动器的输出部 304 中的开关电路,在放电期间 T_{sh} 对各源极线 $SL_1 \sim SL_N$ 供给公共电位 V_{com} ,但也可以采用在放电期间 T_{sh} 对各源极线 $SL_1 \sim SL_N$ 供给与数据信号 $S(i)$ 的直流电平(源极中心电位) V_{Sdc} 相等的固定电位的结构来代替。在这种情况下,与对公共电极 E_c 供给公共电位 V_{com} 用的作为电位供给部的公共电极驱动电路 600 分开,另外设置对有源矩阵基板 110 内的各保持电容线 CsL 及源极驱动器 300 供给与数据信号 $S(i)$ 的直流电平 V_{Sdc} 相等的固定电位用的作为电位供给部的保持电容线驱动电路。作为该固定电位的具体值,只要使用例如数据信号 $S(i)$ 的最小值与最大值之间的中间值即可。根据这样的结构,能够使像素电容 C_p 的充电量均匀而与向像素电极应该施加的数据信号的极性无关。

[0283] 另外,在上述第 1 ~ 第 3 实施方式中,使用电压跟随器作为源极驱动器 300 的输出缓冲器 31,为了使该电压跟随器动作必须供给偏置电压。但是,作为输出缓冲器 31 的电压跟随器在供给偏置电压的期间,即使是在未驱动源极线 SL_i 的情况下也会因内部电流而消耗功率。因而,最好在切断各输出缓冲器 31 与源极线 SL_i 的电连接的放电期间 T_{sh} 内,停

止对各输出缓冲器 31 供给偏置电压,以使内部电流不流通。图 27 所示为为此而使用的源极驱动器输出部 304 的结构例的电路图。

[0284] 图 28 所示为图 27 的结构中所使用的输出缓冲器 32 的结构例的电路图。另外,其它结构的输出部中也可以使用图 28 构成的输出缓冲器。如图 28 所示,输出缓冲器 32 由具有应该起到恒流源功能的 N 沟道型 MOS 晶体管(以下简称为「Nch 晶体管」)Q1 的第 1 差动放大器 321、具有应该起到恒流源功能的 P 沟道型 MOS 晶体管(以下简称为「Pch 晶体管」)Q2 的第 2 差动放大器 322、以及由 Pch 晶体管 Q3 及 Nch 晶体管 Q4 构成的推挽形式输出电路 323 构成,该输出缓冲器 32 具有:同相输入端子 Tin;反相输入端子 TinR;输出端子 Tout;与 Nch 晶体管 Q1 的栅极端子连接的第 1 偏置用端子 Tb1;以及与 Pch 晶体管 Q2 的栅极端子连接的第 2 偏置用端子 Tb2。然后,输出端子 Tout 与反相输入端子 TinR 直接连接,若对第 1 偏置用端子 Tb1 供给规定的第 1 偏置电压 Vba1,对第 2 偏置用端子 Tb2 供给规定的第 2 偏置电压 Vba2,则该输出缓冲器 32 作为电压跟随器而动作。另一方面,在对第 1 偏置用端子 Tb1 供给接地电位 VSS、对第 2 偏置用端子 Tb2 供给电源电压 VDD 时,Nch 晶体管 Q1 及 Pch 晶体管 Q2 成为阻断状态,对输出电路 323 的 Pch 晶体管 Q3 供给与电源电压 VDD 近似相等的电压,对 Nch 晶体管 Q4 供给与接地电位 VSS 近似相等的电压。通过这样,输出电路 323 的 Pch 晶体管 Q3 及 Nch 晶体管 Q4 也成为阻断状态。这意味着输出缓冲器 32 成为停止状态,在该停止状态下,电流不通过输出缓冲器 32 的内部,其输出成为高阻抗状态。

[0285] 在图 27 的结构例中,与上述实施方式不同,删除了第 1MOS 晶体管 SWa 及反相器 33,各输出缓冲器 32 的输出端子 Tout 与源极驱动器 300 的输出端子直接连接。另一方面,该结构例中具备:第 1 及第 2 切换开关 37、38;将各输出缓冲器 32 的第 1 偏置用端子 Tb1 与第 1 切换开关 37 连接用的第 1 偏置线 Lb1;以及将各输出缓冲器 32 的第 2 偏置用端子 Tb2 与第 2 切换开关 38 连接用的第 2 偏置线 Lb2。另外,对各输出缓冲器 32 的作为输入端的同相输入端子 Tin 供给内部数据信号 d(i)。第 1 切换开关 37 是根据放电控制信号 Csh 来切换应该供给第 1 偏置线 Lb1 的电压用的开关。利用该第 1 切换开关 37,在放电控制信号 Csh 为 L 电平时,对第 1 偏置线 Lb1 供给第 1 偏置电压 Vba1,为 H 电平时供给接地电位 VSS。第 2 切换开关 38 是根据放电控制信号 Csh 来切换应该供给第 2 偏置线 Lb2 的电压用的开关。利用该第 2 切换开关 38,在放电控制信号 Csh 为 L 电平时对第 2 偏置线 Lb2 供给第 2 偏置电压 Vba2,为 H 电平时供给电源电压 VDD。通过这样,各输出缓冲器 32 在放电控制信号 Csh 为 L 电平时作为电压跟随器而动作,在 H 电平时为停止状态。这样,第 1 及第 2 切换开关 37 及 38 起到作为各输出缓冲器 32 的停止控制部的功能。由于图 27 所示的源极驱动器的输出部的其它结构与图 16 所示的源极驱动器的输出部 304 相同,因此对同一部分附加同一参照标号并省略说明。另外,关于生成第 1 及第 2 偏置电压 Vba1、Vba2 用的结构也与以往相同,因此省略说明。

[0286] 根据上述那样的结构,由于在放电期间 Tsh 以外的期间放电控制信号 Csh 为 L 电平,因此各内部数据信号 d(i) 通过输出缓冲器 32 作为数据信号 S(i) 施加给源极线 SLi (i = 1 ~ N)。另一方面,在放电期间 Tsh 中,由于放电控制信号 Csh 成为 H 电平,因此输出缓冲器 32 为停止状态,其输出成为高阻抗状态,对各源极线 SLi 通过第 2MOS 晶体管 SWc 供给公共电位 Vcom。这样既能实现与上述实施方式同样的功能,还能在放电期间 Tsh 中使各输出缓冲器成为停止状态,从而能够减少源极驱动器 300 的功耗。

[0287] 另外,输出缓冲器 32 的结构不限于图 28 的结构,只要是通过切换偏置电压而能减少或切断内部电流成为停止状态即可。另外,在输出缓冲器 32 的输出是停止状态但不成为高阻抗状态的结构时,也可以与图 16 所示的结构相同,将第 1MOS 晶体管 SWa 插入各输出缓冲器 32 与源极驱动器的输出端子之间。再有,在图 27 所示的结构中,也可以不对第 2MOS 晶体管 SWc 供给公共电位 Vcom,而是将各输出缓冲器 32 的输出端子通过第 2MOS 晶体管 SWc 互相连接而构成。采外还可以删除第 2MOS 晶体管 SWc。

[0288] <5. 适用于电视接收机 >

[0289] 以下,说明将本发明有关的有源矩阵基板用于电视接收机的例子。图 29 所示为电视接收机用的显示装置 800 的结构方框图。该显示装置 800 具备:Y/C 分离电路 80;视频色度电路 81;A/D 转换器 82;液晶控制器 83;液晶面板 84;背光源驱动电路 85;背光源 86;微机(微型计算机)87;以及灰度电路 88。

[0290] 上述液晶面板 84 包含:使用本发明有关的有源矩阵基板的显示部;以及驱动该显示部用的源极驱动器、栅极驱动器和放电控制电路,关于其具体结构,也可以是对本发明的各实施方式或各变形例所说明的某种结构(参照图 8、图 9、图 15、图 18、图 23~26)。

[0291] 在上述构成的显示装置 800 中,首先,将作为电视信号的复合彩色图像信号 Scv 从外部向 Y/C 分离电路 80 输入,在那里被分离成亮度信号及色信号。将这些亮度信号及色信号用视频色度电路 81 变换为与光的三原色相对应的模拟 RGB 信号,再将该模拟 RGB 信号利用 A/D 转换器 82 转换为数字 RGB 信号。将该数字 RGB 信号输入液晶控制器 83。另外,在 Y/C 分离电路 80 中,从外部输入的复合彩色图像信号 Scv 中还取出水平及垂直同步信号,将这些同步信号也通过微机 87 输入液晶控制器 83。

[0292] 对液晶面板 84 以规定的时序与基于上述同步信号的时序信号一起,从液晶控制器 83 输入数字 RGB 信号。另外,用灰度电路 88 生成彩色显示的三原色 R、G、B 各自的灰度电压,将这些灰度电压也供给液晶面板 84。在液晶面板 84 中,根据这些 RGB 信号、时序信号及灰度电压,利用内部的源极驱动器及栅极驱动器等生成驱动用信号(数据信号、扫描信号、放电控制信号等),并根据这些驱动用信号在(使用有源矩阵基板的)内部的显示部上显示彩色图像。另外,为了利用该液晶面板 84 显示图像,必须从液晶面板 84 的后方照射光,在该显示装置 800 中,在微机 87 的控制下,通过背光源驱动电路 85 驱动背光源 86,从而对液晶面板 84 的背面照射光。

[0293] 微机 87 进行包含上述处理在内的整个系统的控制。另外,作为从外部输入的图像信号(复合彩色图像信号),不仅可以使基于电视广播的图像信号,还可以使用利用摄像机拍摄的图像信号、或通过互联网线路供给的图像信号等,在该显示装置 800 中,能够根据各种图像信号来进行图像显示。

[0294] 在上述结构的显示装置 800 中显示基于电视广播的图像时,如图 30 所示,将调谐器部 90 与该显示装置 800 连接。该调谐器部 90 从天线(未图示)接收的接收波(高频信号)中提取应该接收的频道的信号并转换为中频信号,通过对该中频信号进行检波,取出作为电视信号的复合彩色图像信号 Scv。将该复合彩色图像信号 Scv 如上所述输入显示装置 800,利用该显示装置 800 显示基于该复合彩色图像信号 Scv 的图像。

[0295] 图 31 所示为将上述构成的显示装置作为电视接收机时的机械结构一个例子的分解立体图。在图 31 所示的例子中,作为电视接收机的构成要素,除了上述显示装置 800 以

外,具有第 1 壳体 801 及第 2 壳体 806,形成用第 1 壳体 801 及第 2 壳体 806 包围显示装置 800 而夹住的结构。在第 1 壳体 801 中形成使显示装置 800 显示的图像透过的开口部 801a。另外,第 2 壳体 806 覆盖显示装置 800 的背面侧,设置有操作该显示装置 800 用的操作用电路 805,并在下方安装有支撑用构件 808。

[0296] 根据以上那样的电视接收机,由于在液晶面板 84 内的有源矩阵基板中对各源极线 SLi 设置多个放电用 TFT12,因此即使显示装置向大型化及高分辨率发展、驱动频率提高,也能够抑制像素电容中的充电量之差或充电不足,从而进行很好的图像显示。

[0297] 工业上的实用性

[0298] 本发明适用于有源矩阵基板及具有该有源矩阵基板的显示装置,特别适用于有源矩阵型的液晶显示装置及其所使用的有源矩阵基板。

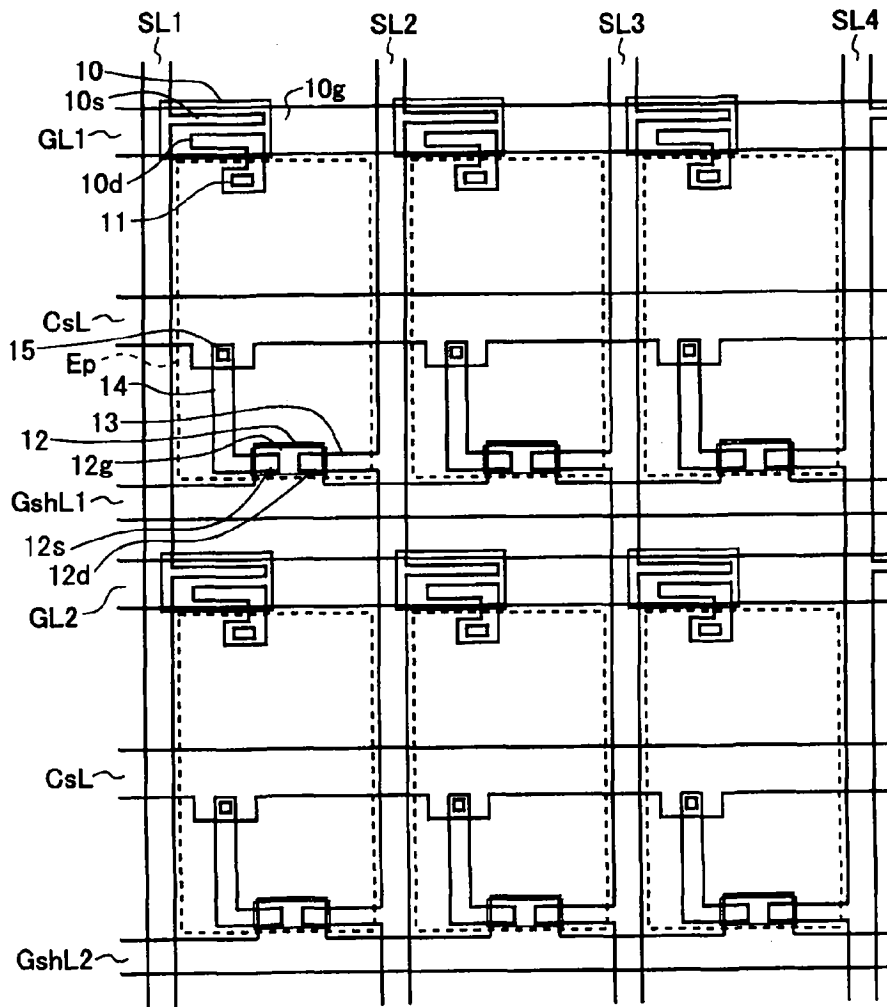


图 1

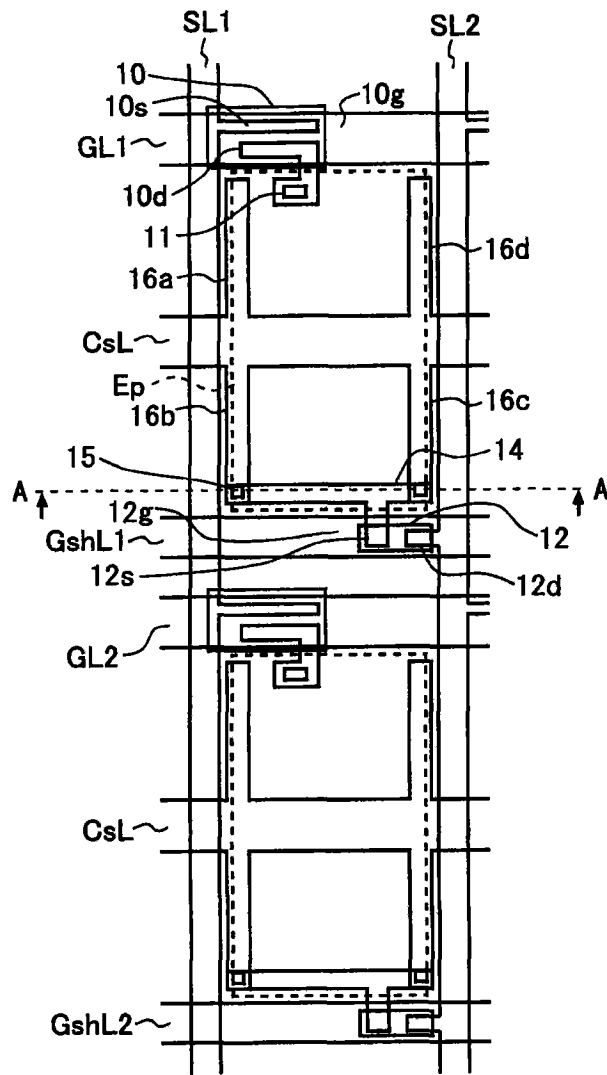


图 2

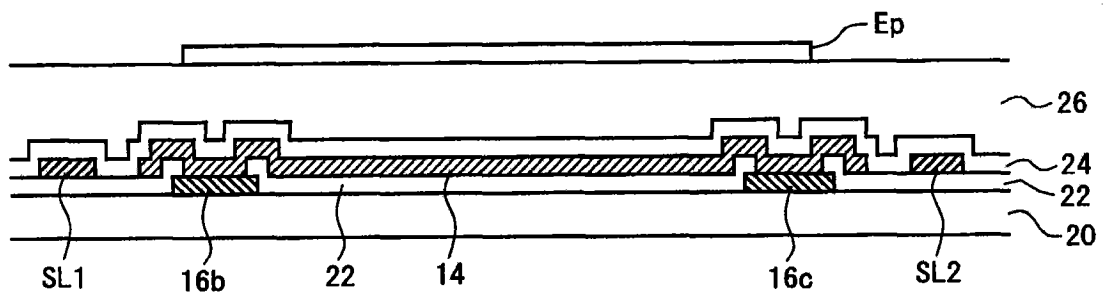


图 3

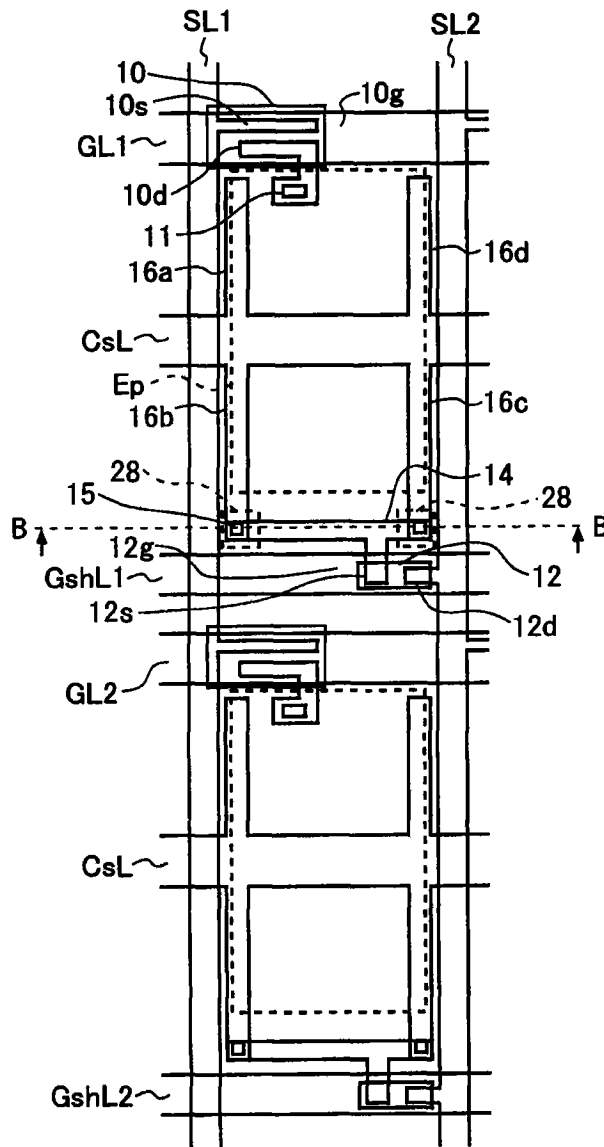


图 4

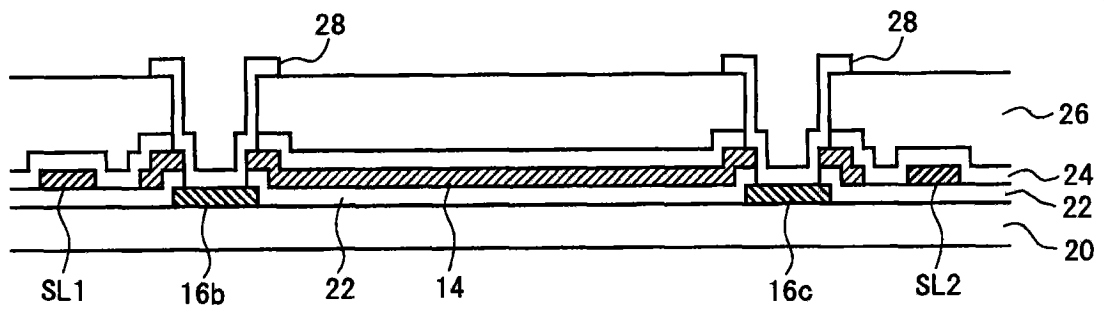


图 5

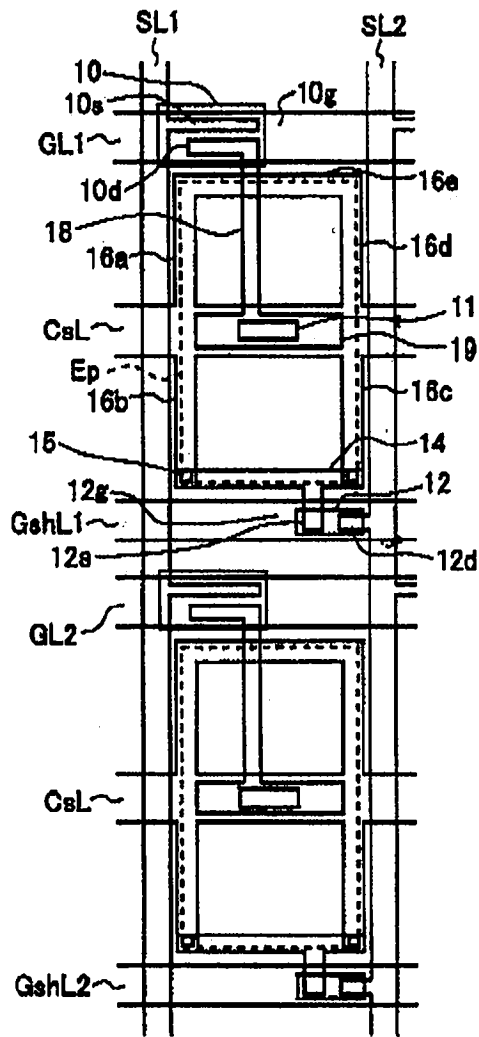


图 6

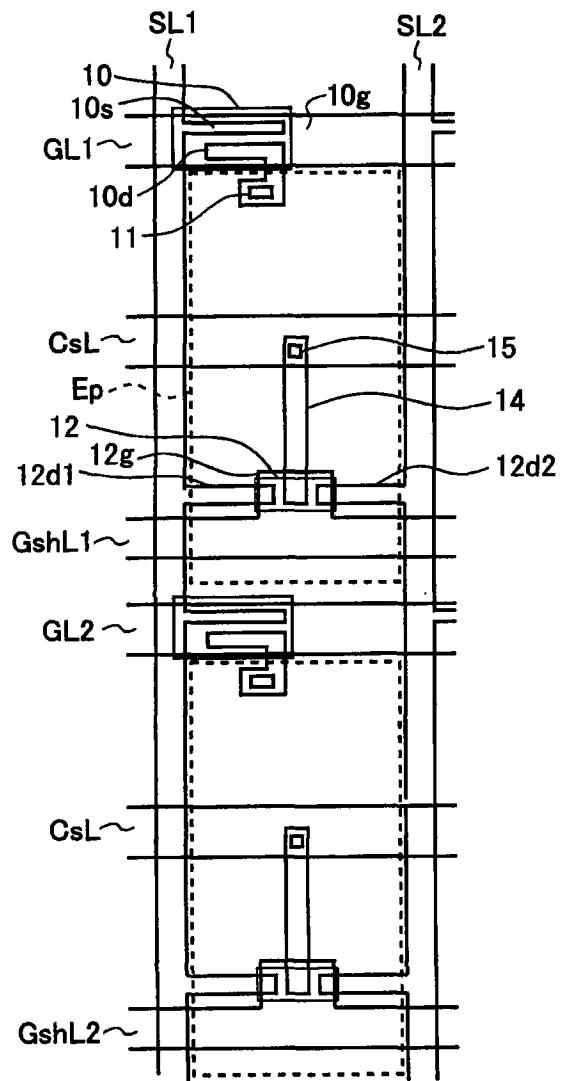


图 7

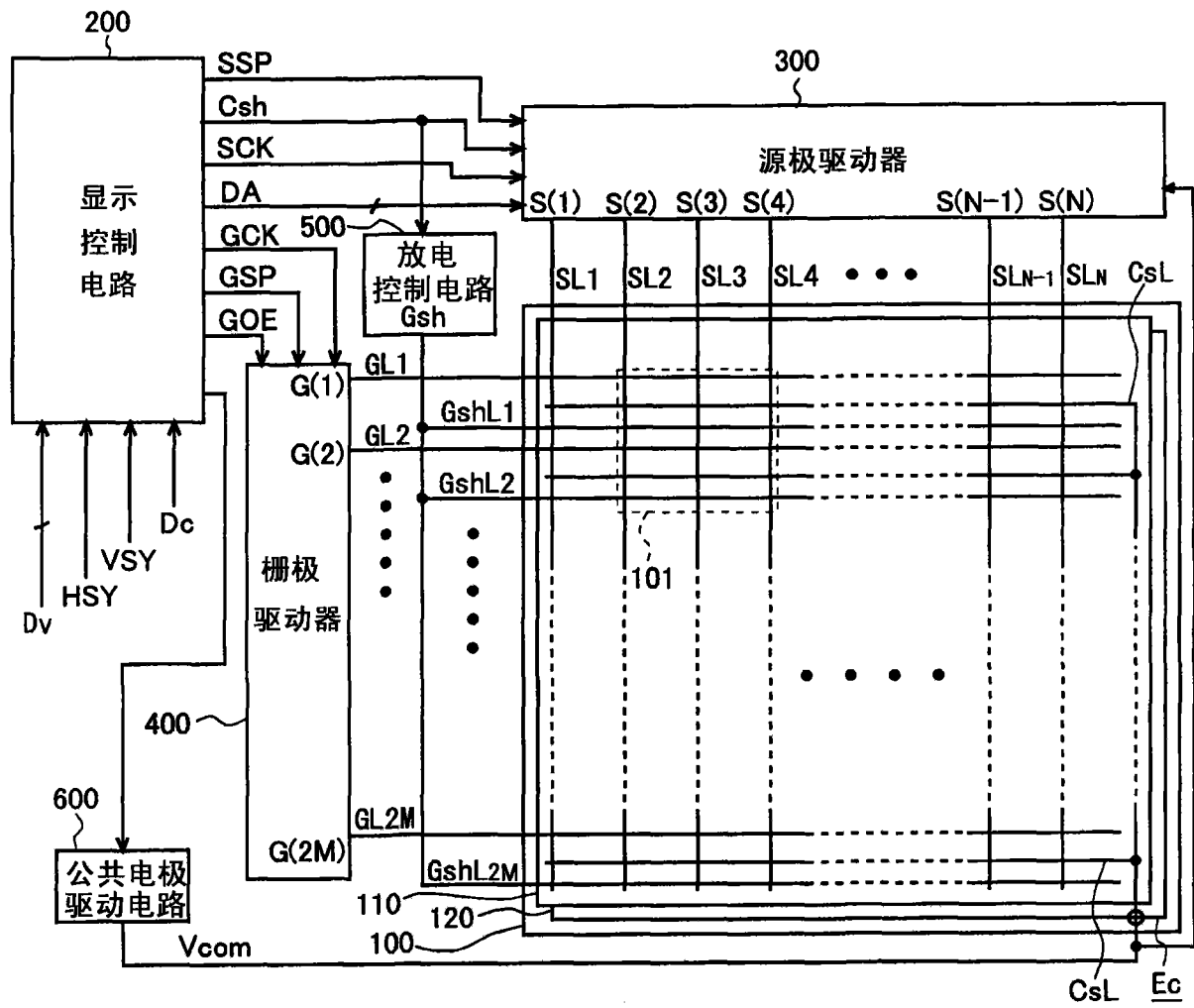


图 8

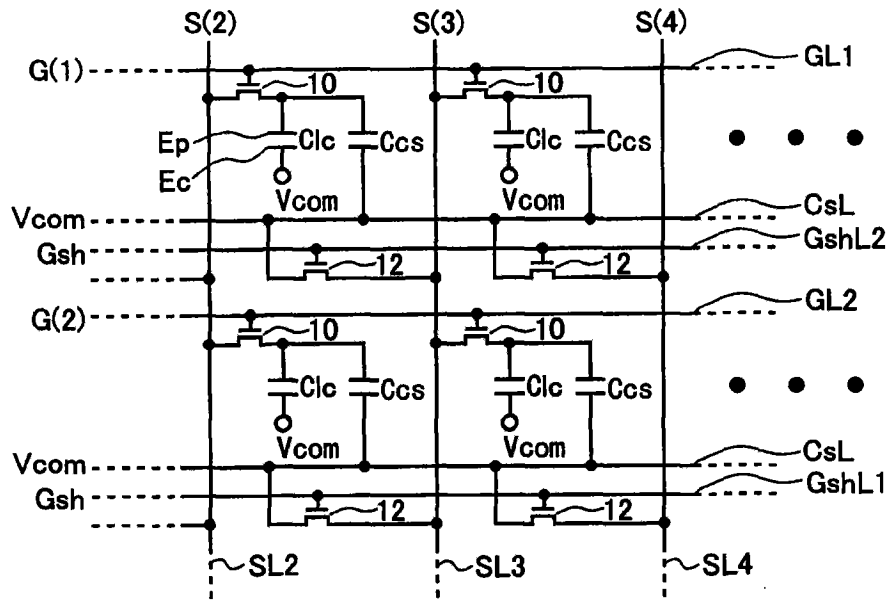


图 9

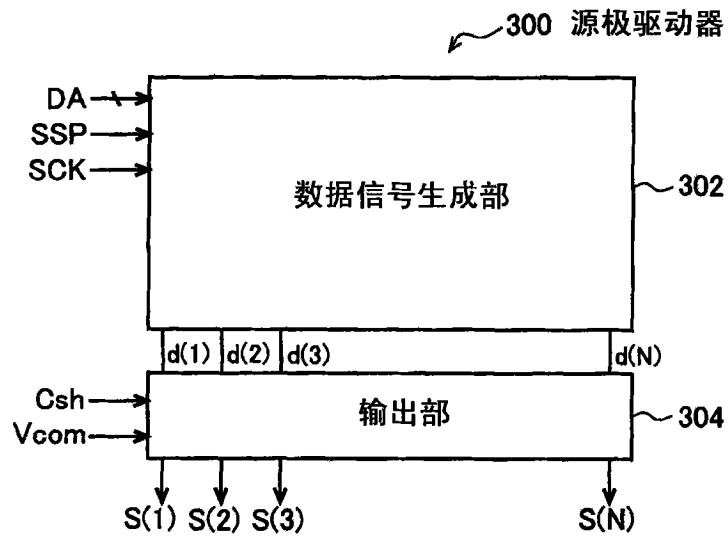


图 10

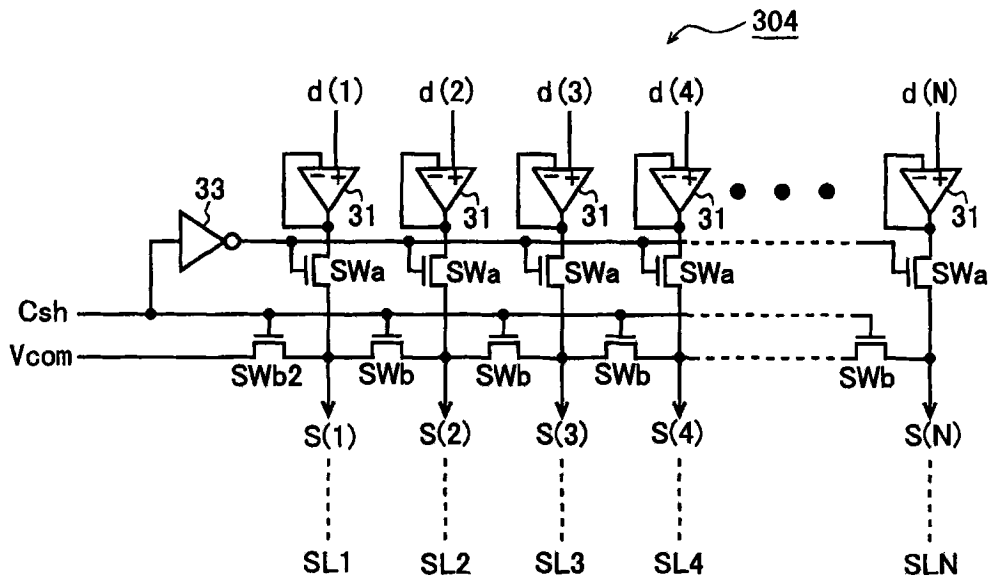


图 11

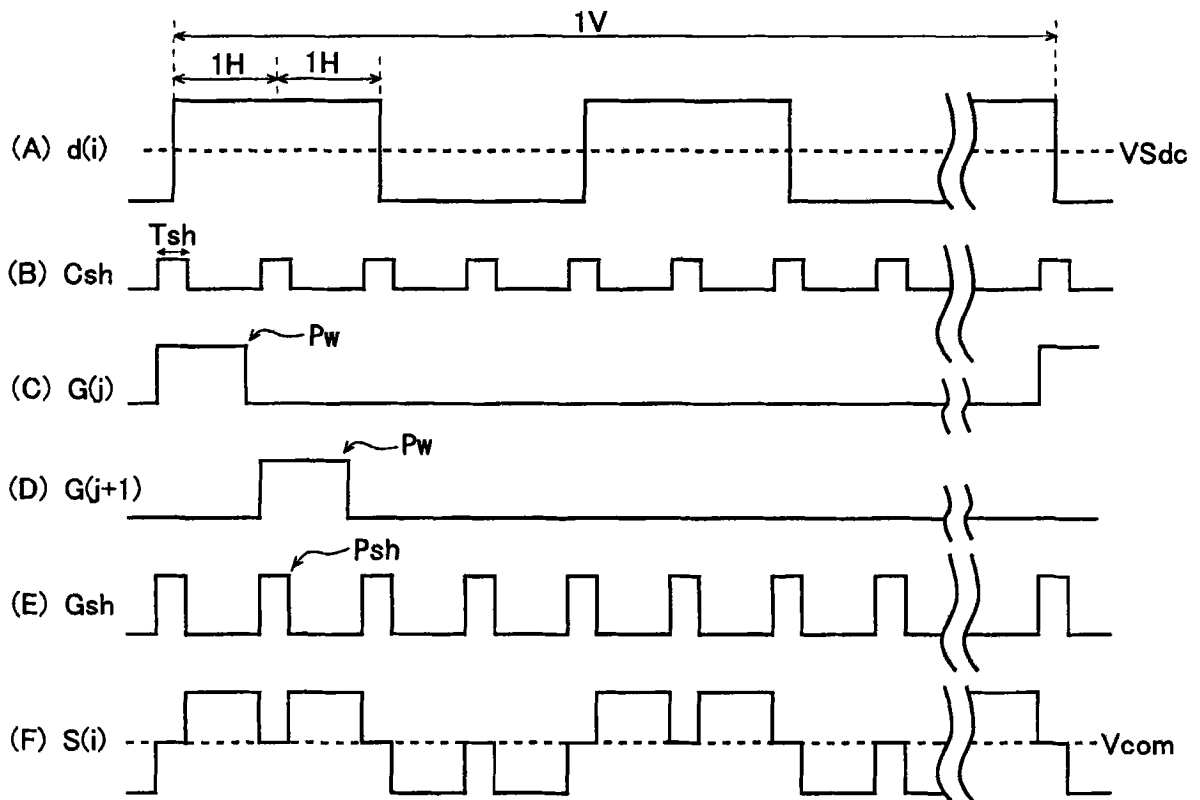


图 12

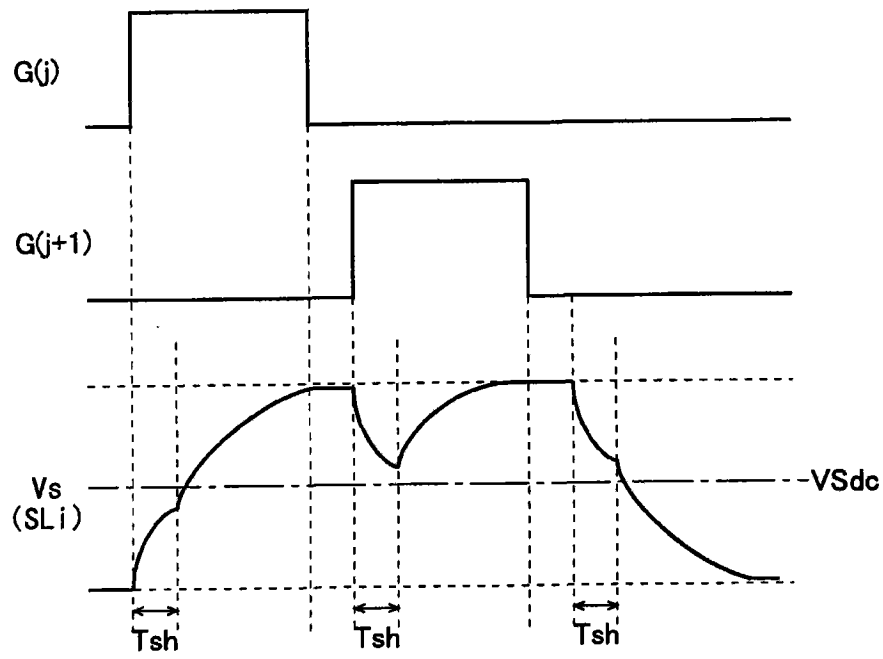


图 13

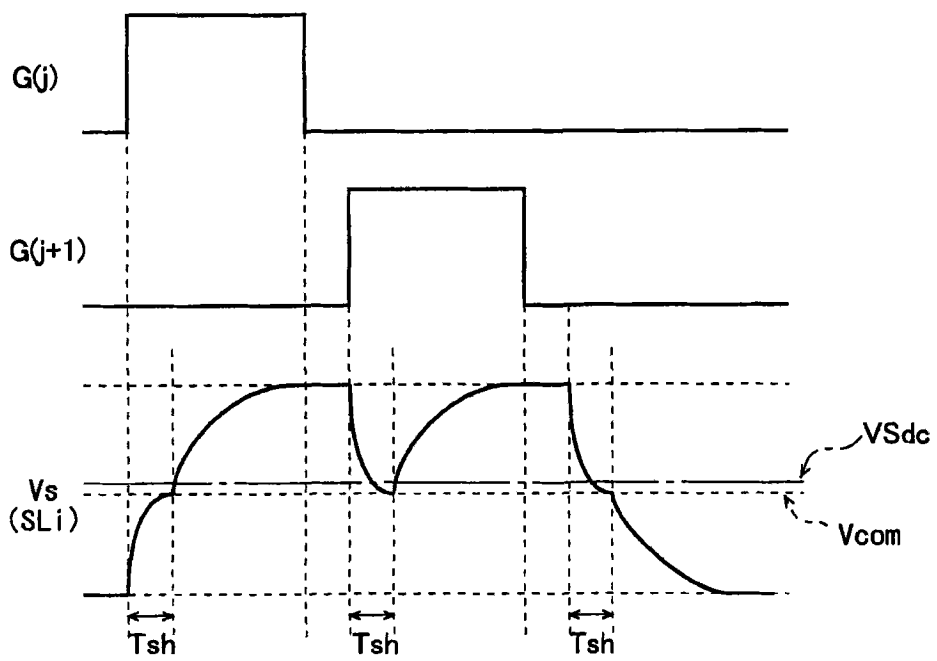


图 14

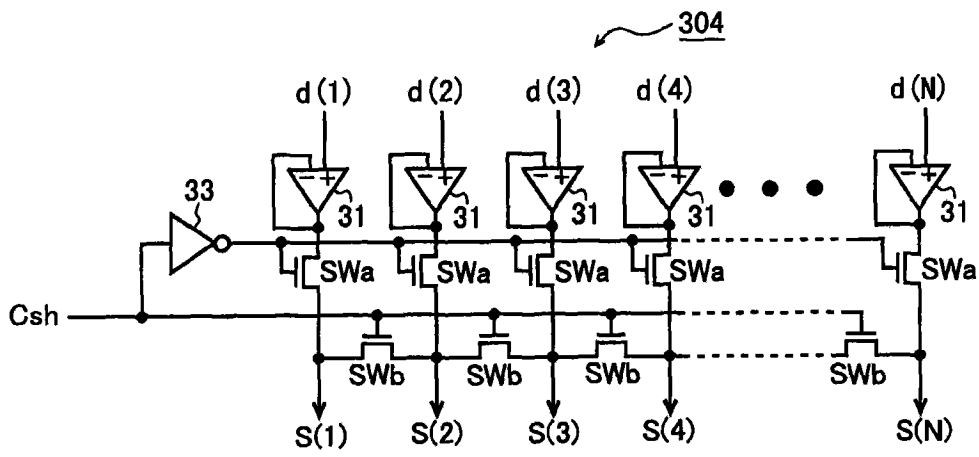


图 17

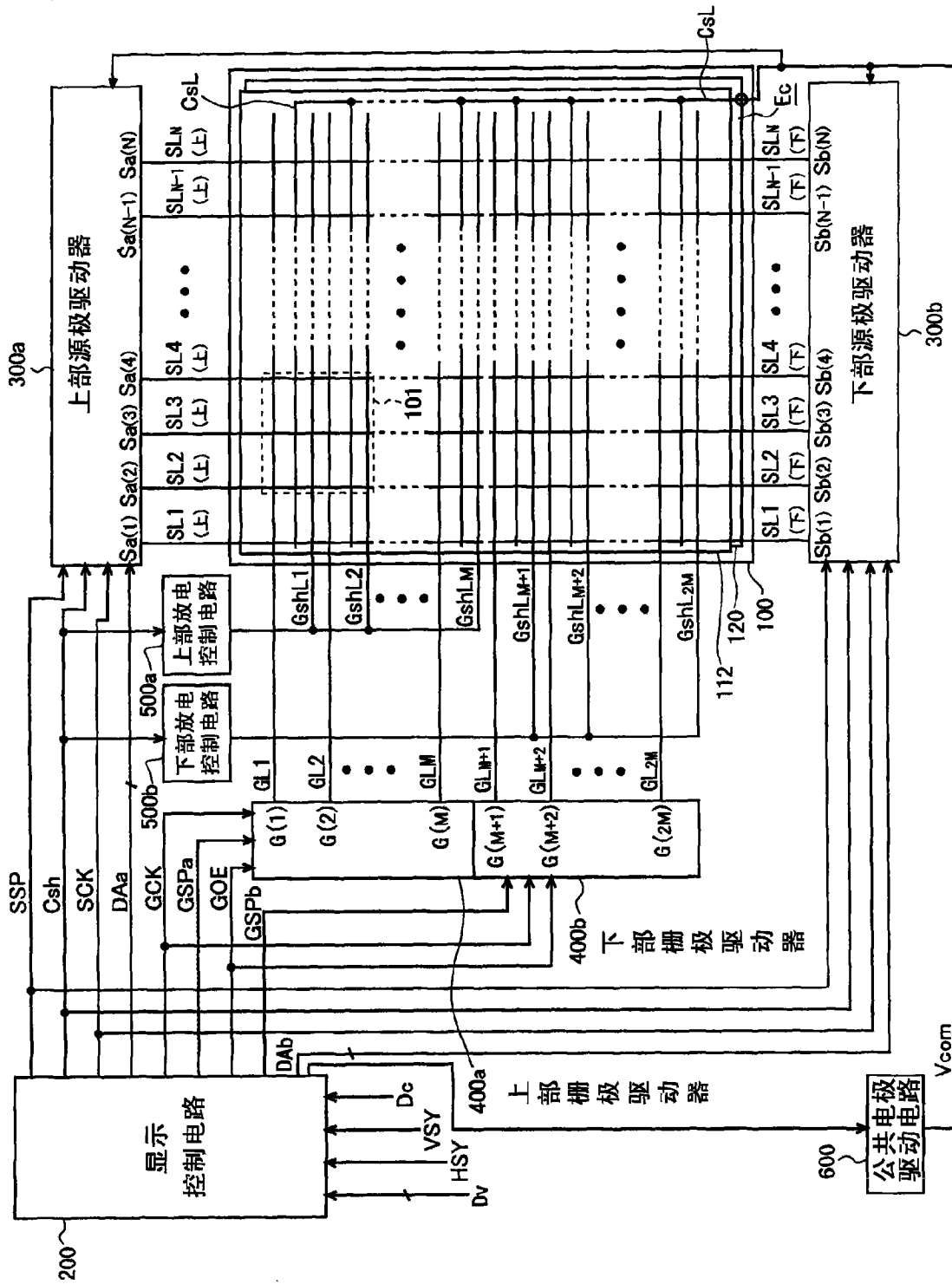


图 18

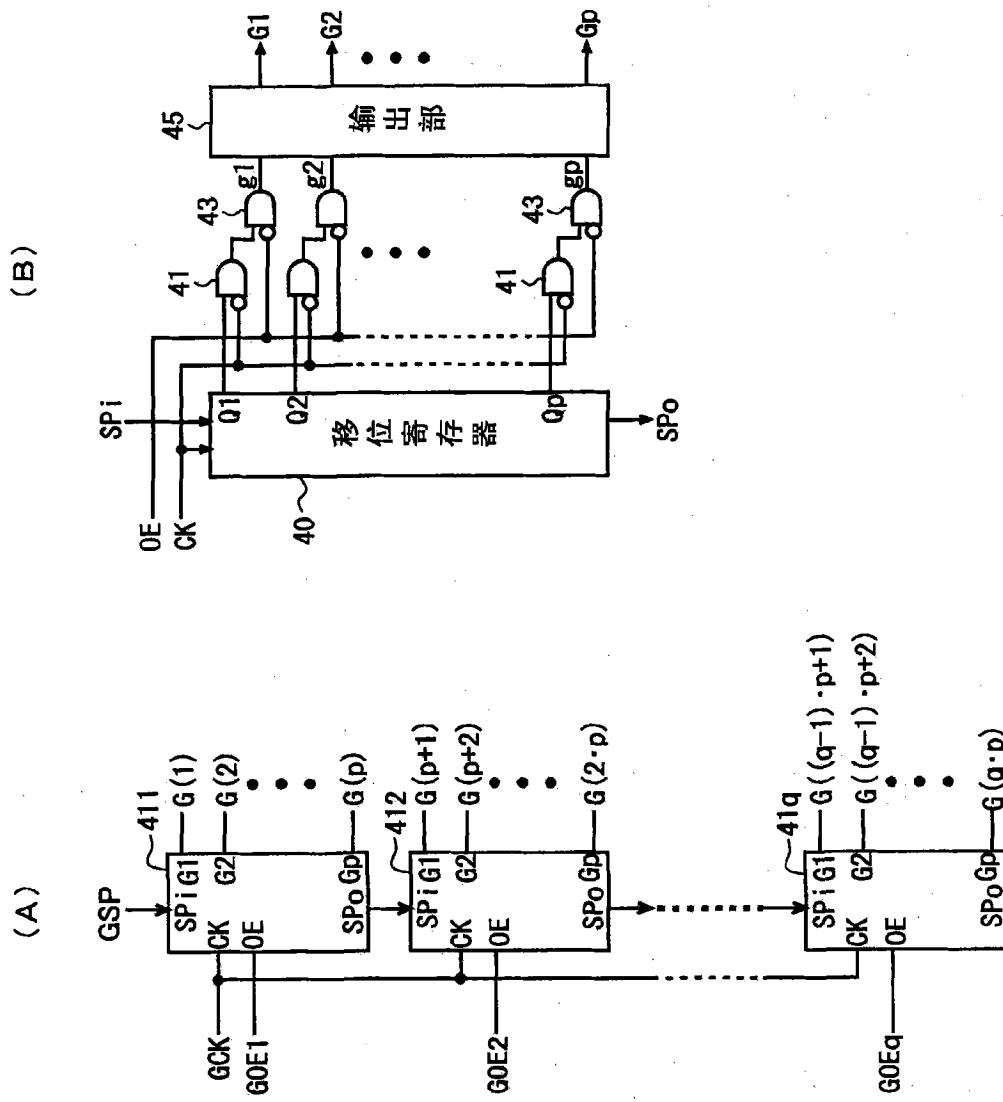


图 19

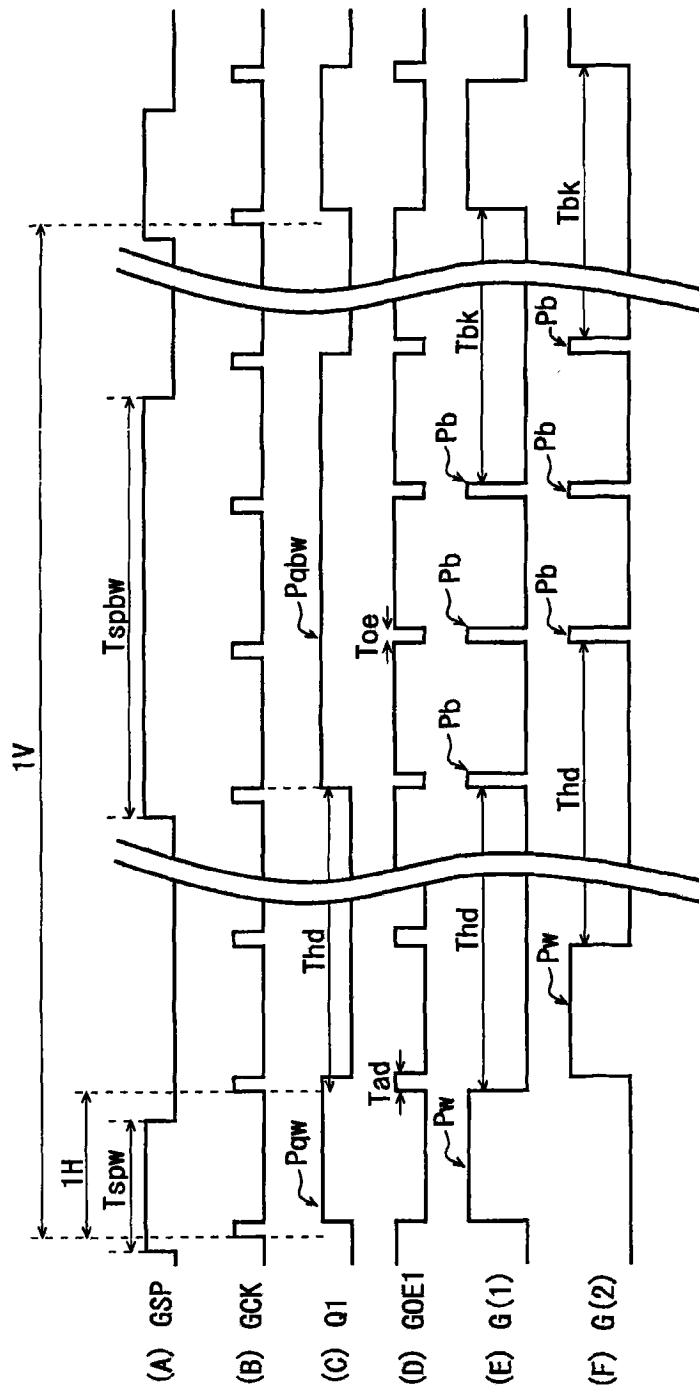


图 20

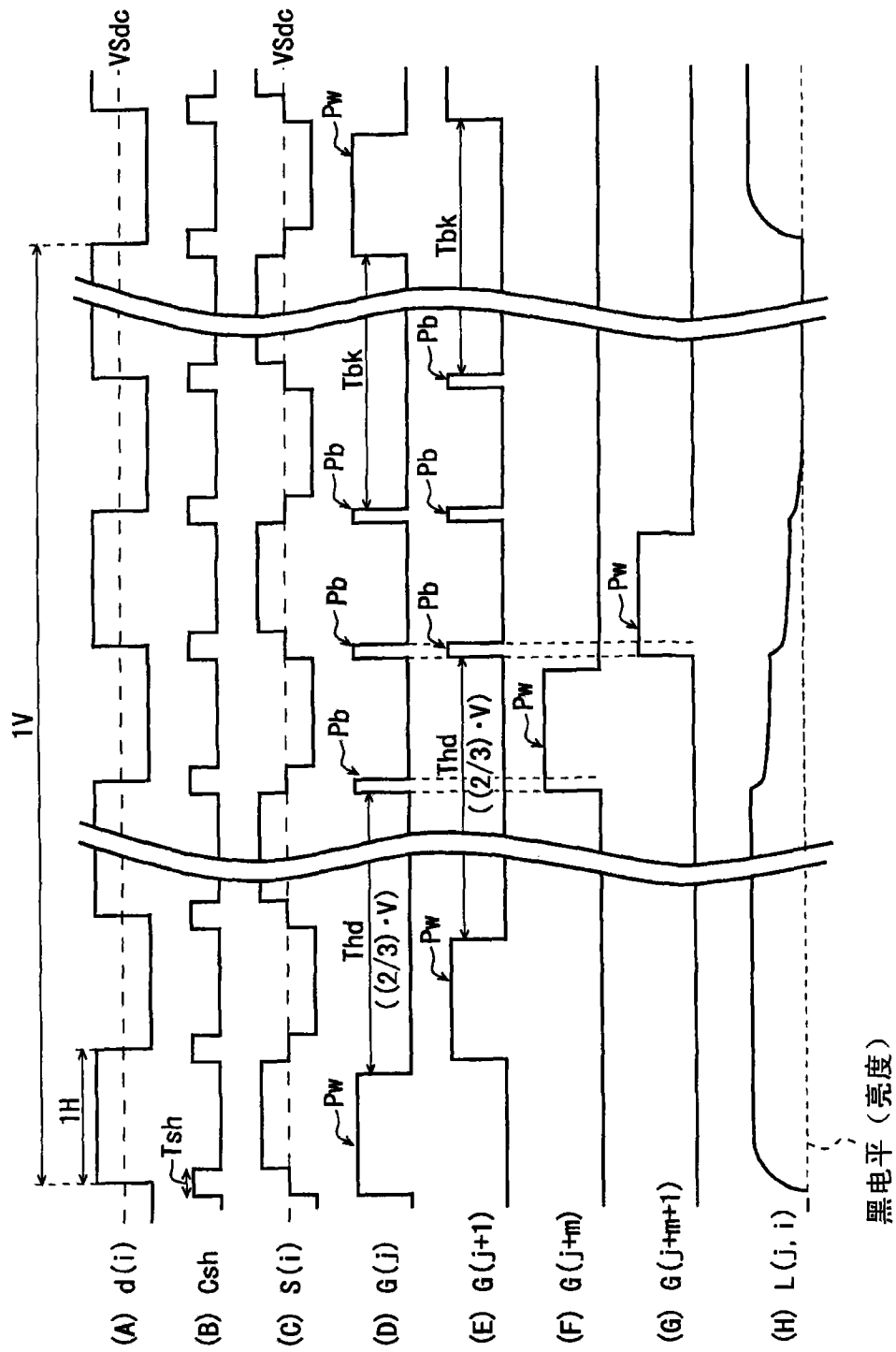


图 21

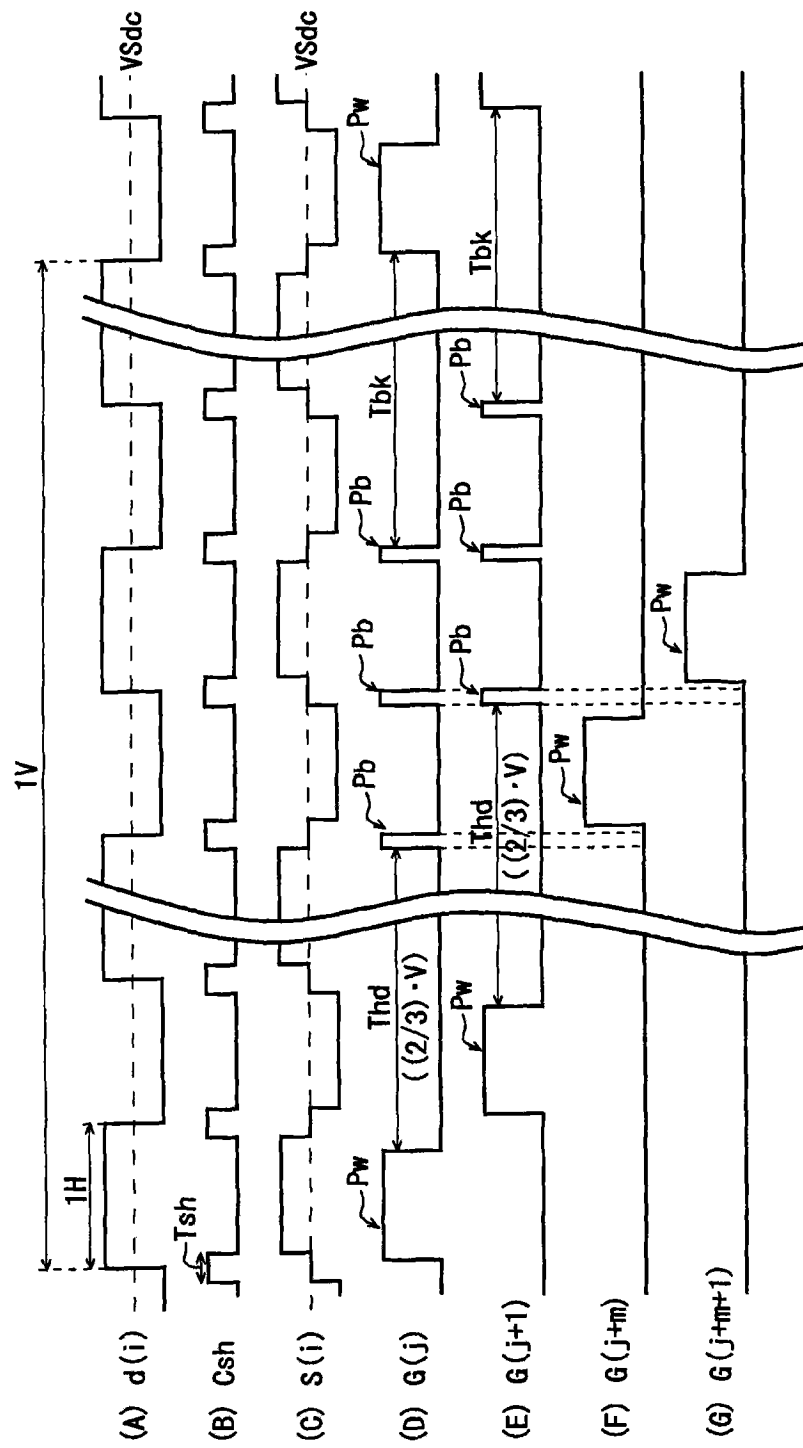


图 22

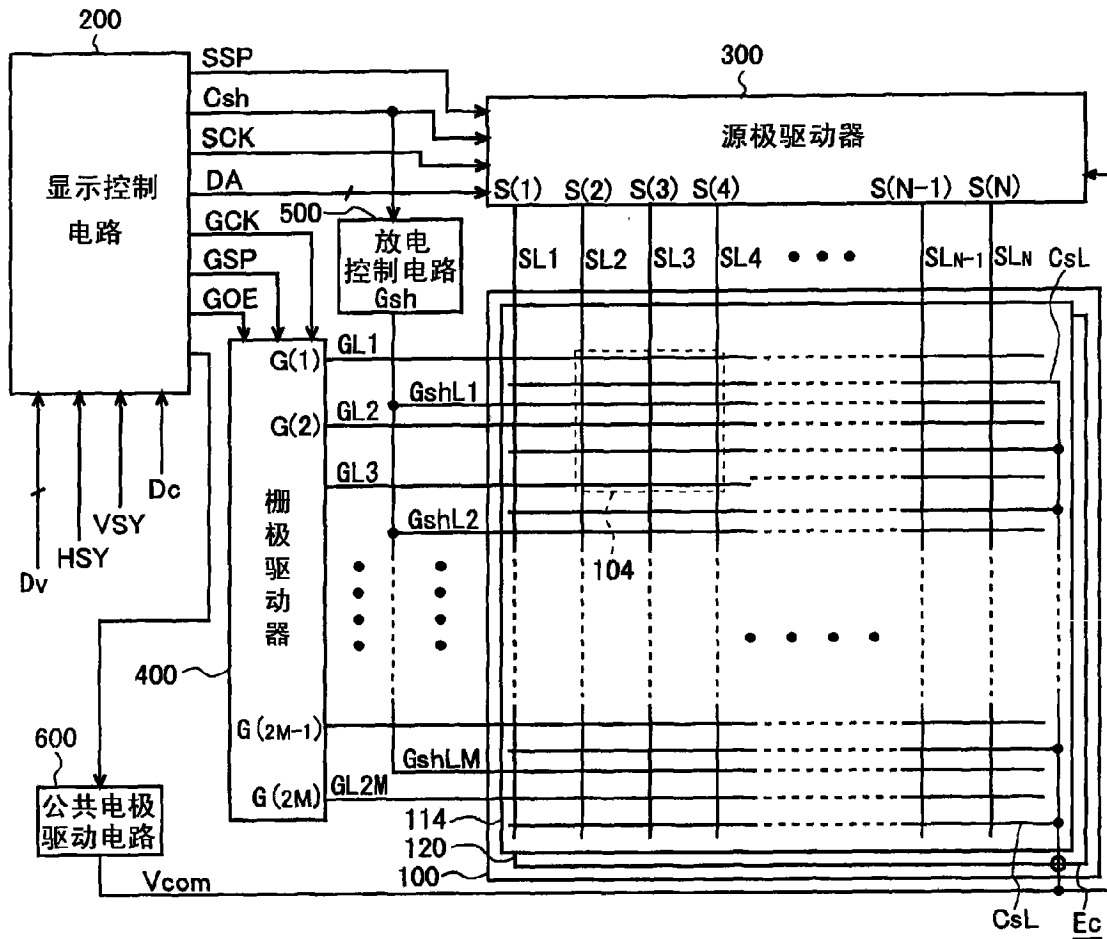


图 23

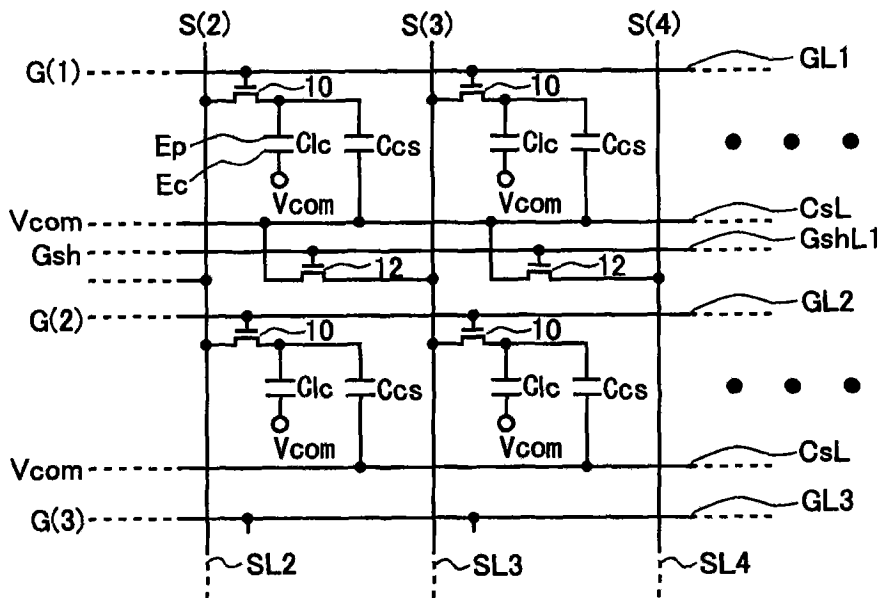


图 24

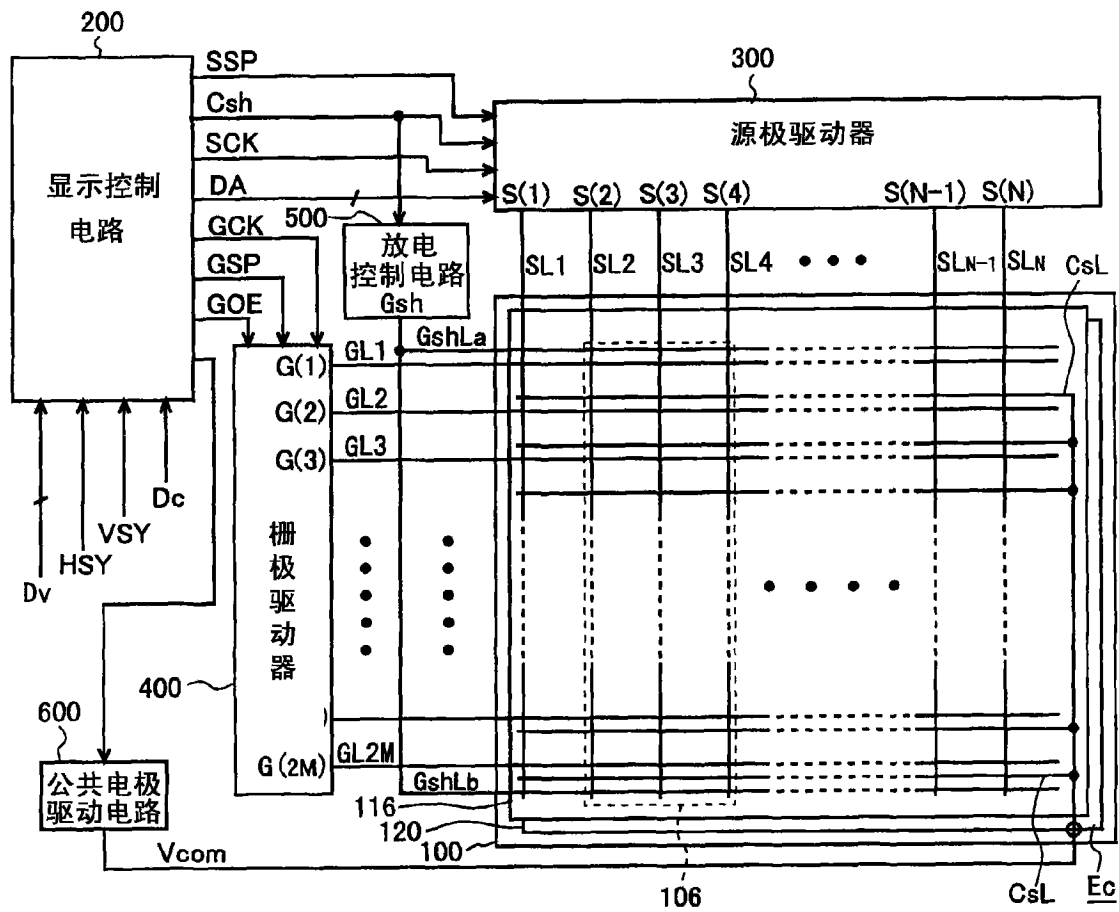


图 25

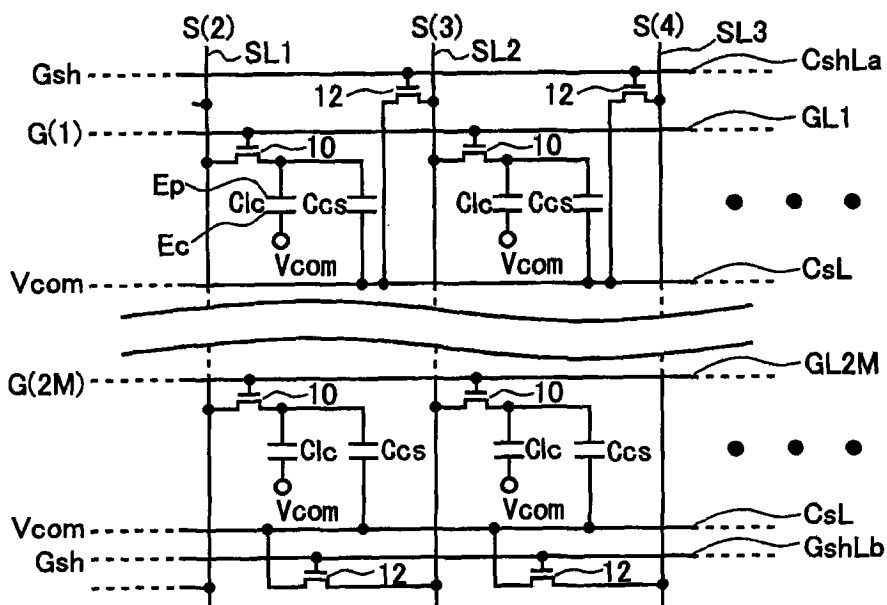


图 26

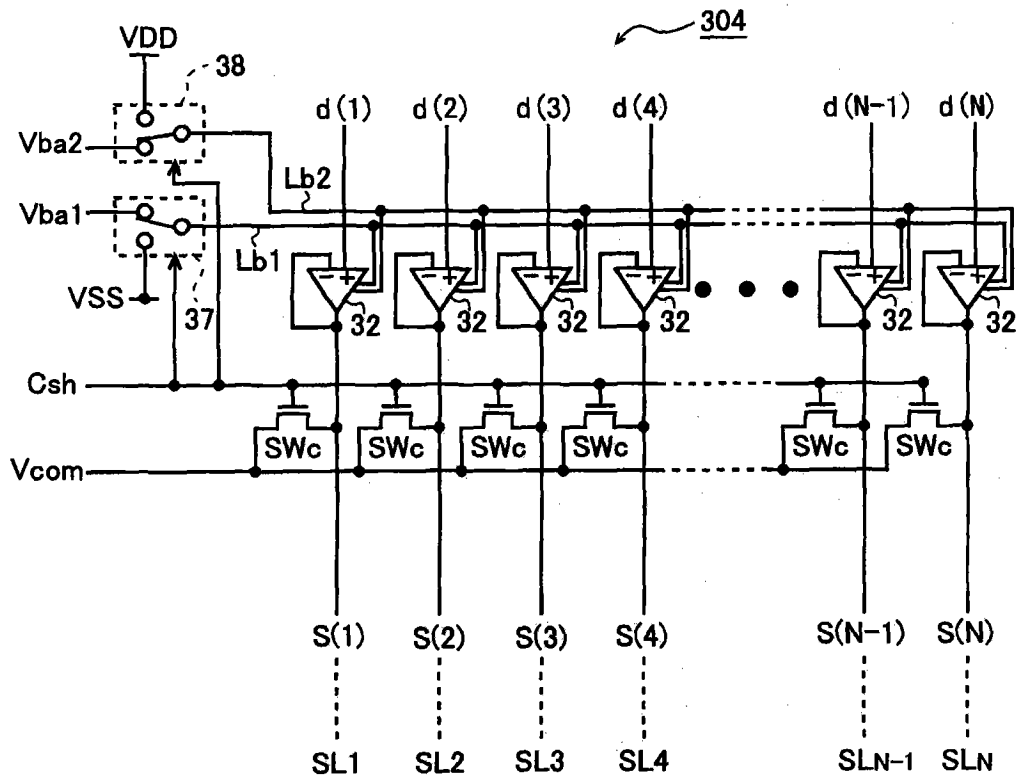


图 27

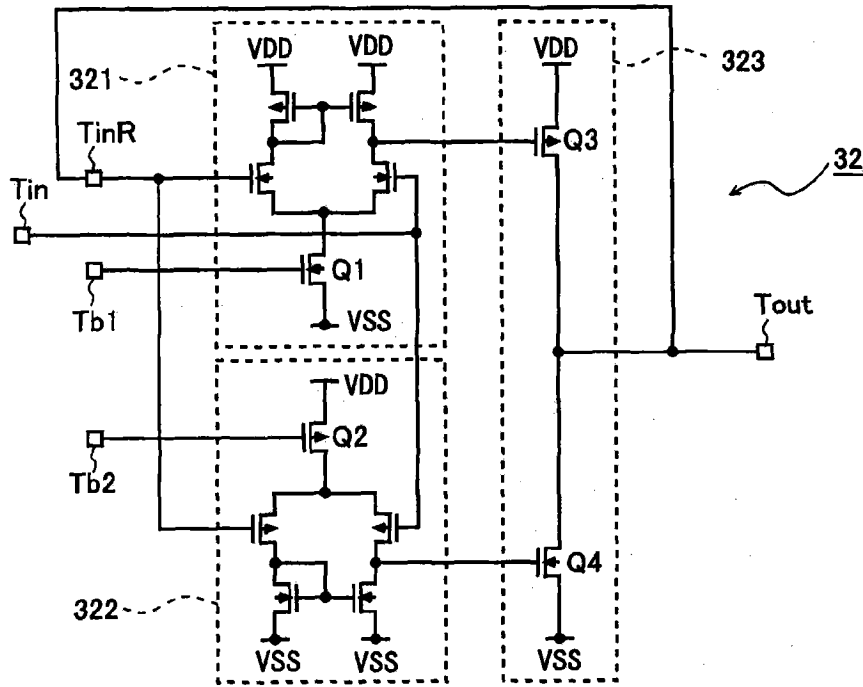


图 28

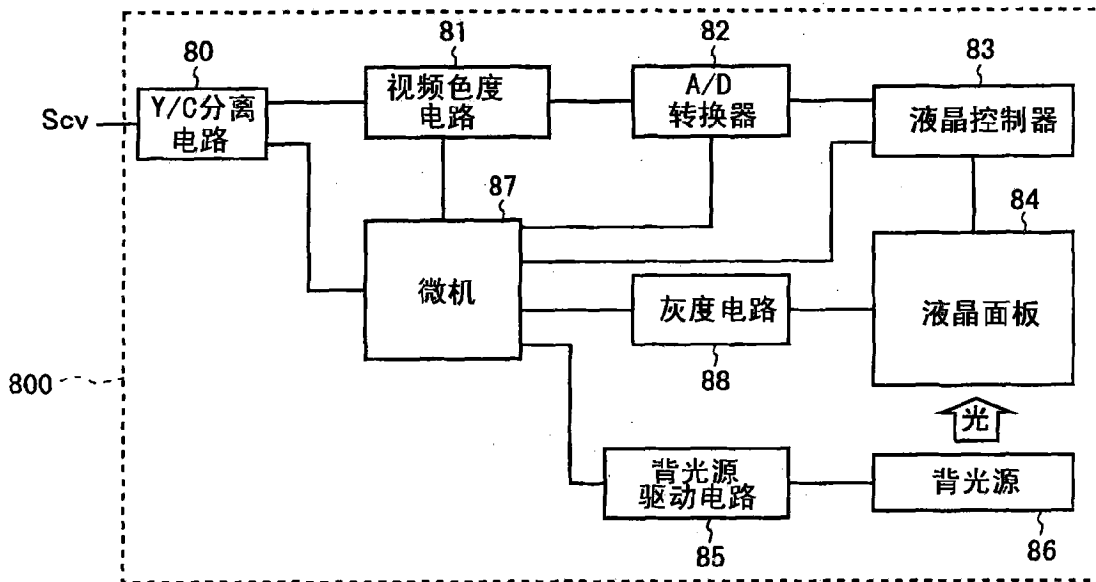


图 29

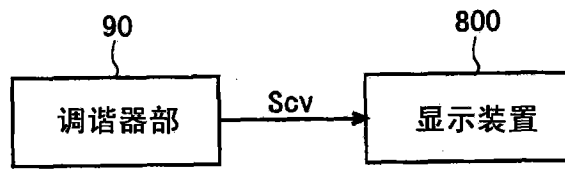


图 30

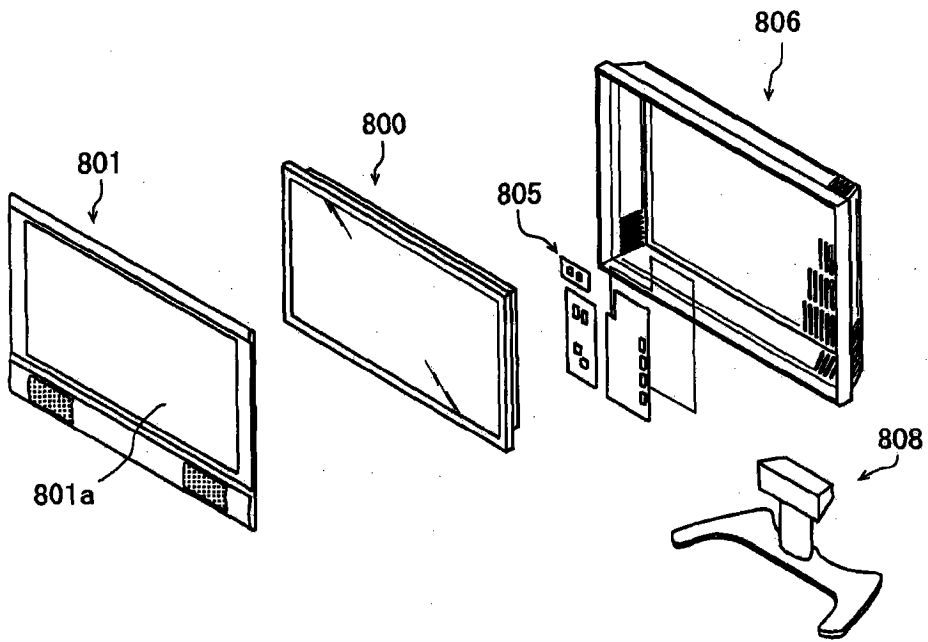


图 31

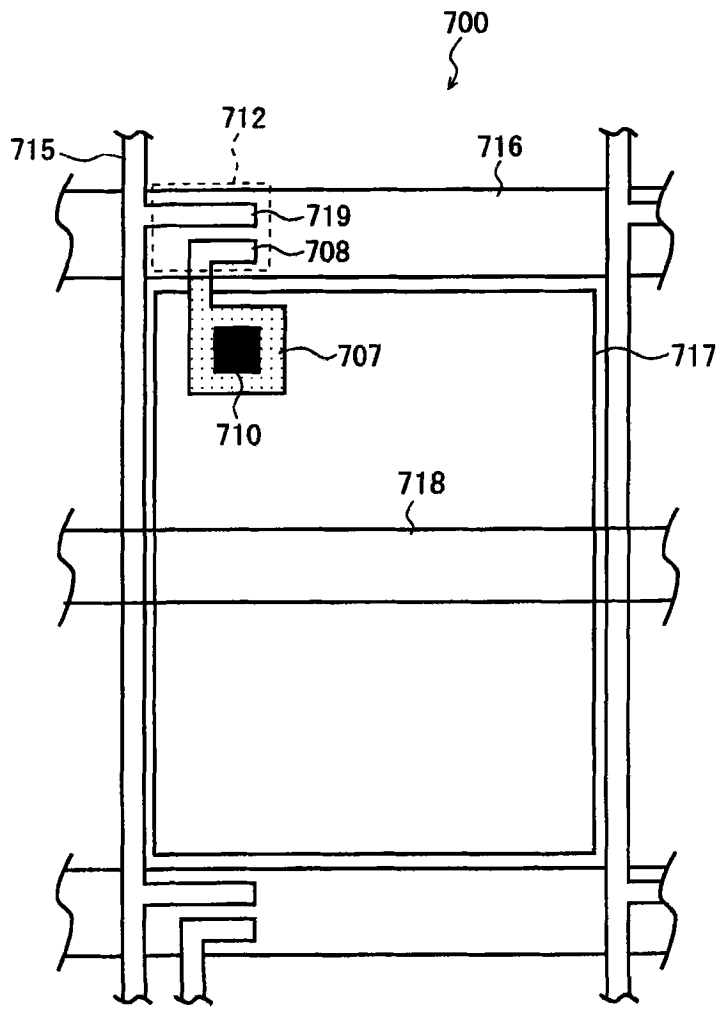


图 32

专利名称(译)	有源矩阵基板及具有该有源矩阵基板的显示装置		
公开(公告)号	CN101467098B	公开(公告)日	2011-08-24
申请号	CN200780021682.2	申请日	2007-03-27
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	津幡俊英		
发明人	津幡俊英		
IPC分类号	G02F1/1368 G09G3/20 G02F1/133 G09G3/36 G09F9/30 G02F1/1343		
CPC分类号	G09G3/3614 G09G2310/0251 G09G3/3688 G09G2330/021 G09G2310/0291 G09G2320/0261 G09G2310/0248 G02F1/13624 G09G2310/0297 G09G3/3666 G09G3/3659 G09G2320/0233 G09G2300/0823 G09G2300/0876 G09G2320/0223 G09G2330/023 G09G3/3677		
审查员(译)	李玉林		
优先权	2006356448 2006-12-28 JP 2006210530 2006-08-02 JP		
其他公开文献	CN101467098A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的在于，在具备有源矩阵基板的显示装置中，即使向大型化及高分辨率发展、驱动频率提高，也不产生显示质量的降低。在液晶显示装置的有源矩阵基板中，沿各栅极线(GLj)配置放电控制信号线(GshLj)，对各源极线(SLi)设置与栅极线数相等个数的放电用TFT(12)。该放电用TFT(12)的栅极端子(12g)与放电控制信号线(GshLj)连接，源极端子与保持电容线(CsL)连接，漏极端子与附近的源极线(SLi)连接。对各保持电容线(CsL)供给公共电位Vcom。对各放电控制信号线(GshLj)供给使放电用TFT(12)在每隔1个水平期间仅在规定期间Tsh为导通状态的信号Gsh。

