



(45) 授权公告日 2011.03.16

权利要求书 3 页 说明书 8 页 附图 8 页

1. 一种具测试架构的液晶显示装置,其特征在于,包含:

多条数据线,每一条数据线接收一对应数据信号;

多条栅极线,每一条栅极线接收一对应栅极信号;

多条共享电极线,这些共享电极线的多条奇数共享电极线用以接收一第一共享电压,这些共享电极线的多条偶数共享电极线用以接收一第二共享电压;以及

多列像素单元,每一列像素单元包含多个像素单元,其中这些列像素单元的一奇数列像素单元的多个像素单元耦合于这些共享电极线的一对应奇数共享电极线,这些列像素单元的一偶数列像素单元的多个像素单元耦合于这些共享电极线的一对应偶数共享电极线,

其中,每个该像素单元包含一第一像素电容、一第二像素电容、一第一开关及一第二开关,并且通过该第一像素电容、该第二像素电容、该第一开关及该第二开关连接共享电极线、栅极线和数据线;

其中,该第一像素电容包含一第一端及一第二端,其中该第一端耦合于这些共享电极线的一对应共享电极线;

该第二像素电容包含一第一端及一第二端,其中该第一端耦合于该对应共享电极线;

该第一开关包含一第一端、一第二端及一栅极端,其中该第一端耦合于该第一像素电容的第二端,该栅极端耦合于这些栅极线的一对应栅极线,该第二端耦合于这些数据线的一对应数据线;以及

该第二开关包含一第一端、一第二端及一栅极端,其中该第一端耦合于该第二像素电容的第二端,该栅极端耦合于该对应栅极线,该第二端耦合于下一列像素单元中的第一开关的第一端,其中该下一列像素单元中的第一开关的第二端耦合于该对应数据线。

2. 如权利要求1所述的液晶显示装置,其特征在于,

这些列像素单元的一第 n 列像素单元的一第 m 个像素单元的第一开关的第二端耦合于这些数据线的一第 m 条数据线,其中 m 与 n 为大于0的整数;

这些列像素单元的一第 $n+1$ 列像素单元的一第 m 个像素单元的第一开关的第二端耦合于该第 m 条数据线;以及

该第 n 列像素单元的第 m 个像素单元的第二开关的第二端耦合于该第 $n+1$ 列像素单元的第 m 个像素单元的第一开关的第一端。

3. 如权利要求2所述的液晶显示装置,其特征在于,

该第 n 列像素单元的一第 $m+1$ 个像素单元的第一开关的第二端耦合于这些数据线的一第 $m+1$ 条数据线;

该第 $n+1$ 列像素单元的一第 $m+1$ 个像素单元的第一开关的第二端耦合于该第 $m+1$ 条数据线;以及

该第 n 列像素单元的第 $m+1$ 个像素单元的第二开关的第二端耦合于该第 $n+1$ 列像素单元的第 $m+1$ 个像素单元的第一开关的第一端。

4. 如权利要求1所述的液晶显示装置,其特征在于,另包含:

一电压产生器,包含一第一输出端及一第二输出端,其中该第一输出端耦合于这些奇数共享电极线以提供该第一共享电压,该第二输出端耦合于这些偶数共享电极线以提供该第二共享电压;

一辅助栅极线,相邻于这些栅极线的一第一条栅极线,该辅助栅极线用以接收一辅助

栅极信号；

一辅助共享电极线，耦合于该电压产生器的第二输出端，用以接收该第二共享电压；以及

一辅助列像素单元，该辅助列像素单元包含多个辅助像素单元，每一个辅助像素单元包含：

一辅助电容，包含一第一端及一第二端，其中该第一端耦合于该辅助共享电极线；以及

一辅助开关，包含一第一端、一第二端及一栅极端，其中该第一端耦合于该辅助电容的第二端，该栅极端耦合于该辅助栅极线，该第二端耦合于与该辅助像素单元同一列的像素单元的第一开关的第一端。

5. 如权利要求 4 所述的液晶显示装置，其特征在于，

该辅助列像素单元的一第 m 个辅助像素单元的辅助开关的第二端耦合于该些列像素单元的一第一列像素单元的一第 m 个像素单元的第一开关的第一端。

6. 如权利要求 1 所述的液晶显示装置，其特征在于，另包含：

一电压产生器，包含一第一输出端及一第二输出端，其中该第一输出端耦合于该些奇数共享电极线以提供该第一共享电压，该第二输出端耦合于该些偶数共享电极线以提供该第二共享电压；

一辅助栅极线，相邻于该些栅极线的一倒数第一条栅极线，该辅助栅极线用以接收一辅助栅极信号；以及

一辅助列像素单元，该辅助列像素单元包含多个辅助像素单元，每一个辅助像素单元包含：

一辅助开关，包含一第一端、一第二端及一栅极端，其中该第一端耦合于与该辅助像素单元同一列的像素单元的第二开关的第二端，该栅极端耦合于该辅助栅极线，该第二端耦合于一对应数据线；

其中，该辅助像素单元另包含：一辅助电容，包含一第一端及一第二端，其中该第一端用以接收该第一共享电压或该第二共享电压，该第二端耦合于该辅助开关的第一端。

7. 如权利要求 6 所述的液晶显示装置，其特征在于，另包含：

一辅助共享电极线，耦合于该辅助电容的第一端。

8. 如权利要求 7 所述的液晶显示装置，其特征在于，

该辅助共享电极线另耦合于该电压产生器的第一输出端或第二输出端。

9. 如权利要求 6 所述的液晶显示装置，其特征在于，

该辅助列像素单元的一第 m 个辅助像素单元的辅助开关的第一端耦合于该些列像素单元的一倒数第一列像素单元的一第 m 个像素单元的第二开关的第二端。

10. 如权利要求 1 所述的液晶显示装置，另包含：

一源极驱动电路，耦合于该些数据线，用以提供该些数据信号；以及

一栅极驱动电路，耦合于该些栅极线，用以提供该些栅极信号。

11. 一种用以测试权利要求 1 的液晶显示装置的测试方法，该液晶显示装置包含多条第一栅极线、多条第二栅极线、多条数据线、多条第一共享电极线、及多条第二共享电极线，该测试方法包含：

于一第一时段，供应一栅极致能信号至该些第一栅极线及该些第二栅极线，供应一第

一测试电压至该些数据线的一数据线,供应一第一共享测试电压至该些第一共享电极线,供应一第二共享测试电压至该些第二共享电极线;

于一第二时段,供应该栅极致能信号至该些第一栅极线,供应一栅极除能信号至该些第二栅极线,供应一第二测试电压至该数据线,供应该第一共享测试电压至该些第一共享电极线,供应该第二共享测试电压至该些第二共享电极线;以及

于一第三时段,供应该栅极除能信号至该些第一栅极线及该些第二栅极线,供应一第三共享测试电压至该些第二共享电极线。

12. 如权利要求 11 所述的测试方法,其特征在于,该些第一栅极线为多条奇数栅极线,该些第二栅极线为多条偶数栅极线,该些第一共享电极线为多条奇数共享电极线,该些第二共享电极线为多条偶数共享电极线。

13. 如权利要求 11 所述的测试方法,其特征在于,该些第一栅极线为多条奇数栅极线,该些第二栅极线为多条偶数栅极线,该些第一共享电极线为多条偶数共享电极线,该些第二共享电极线为多条奇数共享电极线。

14. 如权利要求 11 所述的测试方法,其特征在于,该些第一栅极线为多条偶数栅极线,该些第二栅极线为多条奇数栅极线,该些第一共享电极线为多条偶数共享电极线,该些第二共享电极线为多条奇数共享电极线。

15. 如权利要求 11 所述的测试方法,其特征在于,该些第一栅极线为多条偶数栅极线,该些第二栅极线为多条奇数栅极线,该些第一共享电极线为多条奇数共享电极线,该些第二共享电极线为多条偶数共享电极线。

16. 如权利要求 11 所述的测试方法,其特征在于,该第一时段、该第二时段及该第三时段不互相重叠。

17. 如权利要求 11 所述的测试方法,其特征在于,该第一时段在该第二时段之前,且该第二时段在该第三时段之前。

具测试架构的液晶显示装置及相关测试方法

技术领域

[0001] 本发明是有关于一种具测试架构的液晶显示装置及相关测试方法,尤指一种可提供精确缺陷检测的具测试架构的液晶显示装置及相关测试方法。

背景技术

[0002] 液晶显示装置 (Liquid Crystal Display ;LCD) 是目前广泛使用的一种平面显示器,其具有外型轻薄、省电以及无辐射等特征。液晶显示装置的工作原理是利用改变液晶层两端的电压差来改变液晶层内的液晶分子的排列状态,藉以改变液晶层的透光性,再配合背光模块所提供的光源以显示影像。

[0003] 在目前高分辨率显示设计的要求下,液晶显示装置中的组件尺寸不断地缩小,期能提高组件积集度,所以微小缺陷或微粒对液晶显示装置的质量影响也日趋严重,使得液晶显示装置的工艺越来越不容易达到高生产合格率的目标。因此,为维持产品质量的稳定,通常在液晶显示装置的生产过程中,亦须针对所生产的液晶显示装置进行缺陷检测,一方面可淘汰不良品,另一方面可根据检测结果来分析造成缺陷的原因,之后才能进一步地藉由工艺参数的调整或生产环境的改善来避免或减少缺陷的产生。换句话说,能实时地对生产过程所产生的缺陷做出分析,找出缺陷发生的原因,并加以排除,不但已成为品保技术的核心能力之一,更是快速开发高质量液晶显示装置工艺的关键。

[0004] 一般而言,为使液晶显示装置具有广视角的特性,在一个像素单元内会设计两个子像素单元,相对应于两子像素单元的两条伽玛曲线 (Gamma Curve, 亦称为灰阶曲线),经由灰阶平均效应,可在不同视角产生最佳视觉效果,即具有高质量广视角特性。通常液晶显示装置的短路缺陷发生在相邻子像素单元之间,所以如何精确地检测出相邻子像素单元之间的短路缺陷实为生产过程的重要关键技术之一。然而在习知的检测短路缺陷测试方法中,只能检测部分相邻子像素单元之间的短路缺陷,因此无法提供完整的缺陷检测信息以及时淘汰所有不良品,而缺陷检测结果的分析也难以提供足够信息以改良工艺提高合格率。

发明内容

[0005] 依据本发明的实施例,其揭露一种液晶显示装置,包含多条数据线、多条栅极线、多条共享电极线及多列像素单元。每一条数据线用以接收对应数据信号。每一条栅极线用以接收对应栅极信号。多条奇数共享电极线用以接收第一共享电压,多条偶数共享电极线用以接收第二共享电压。每一列像素单元包含多个像素单元,奇数列像素单元的多个像素单元耦合于对应奇数共享电极线,偶数列像素单元的多个像素单元耦合于对应偶数共享电极线。

[0006] 依据本发明的实施例,其另揭露一种用以测试液晶显示装置的测试方法,被测试的液晶显示装置包含多条第一栅极线、多条第二栅极线、多条数据线、多条第一共享电极线、及多条第二共享电极线,此测试方法包含:于第一时段,供应栅极致能信号至该些第一

栅极线及该些第二栅极线,供应第一测试电压至该些数据线的一数据线,供应第一共享测试电压至该些第一共享电极线,供应第二共享测试电压至该些第二共享电极线;于第二时段,供应栅极致能信号至该些第一栅极线,供应栅极除能信号至该些第二栅极线,供应第二测试电压至该数据线,供应第一共享测试电压至该些第一共享电极线,供应第二共享测试电压至该些第二共享电极线;以及于第三时段,供应栅极除能信号至该些第一栅极线及该些第二栅极线,供应第三共享测试电压至该些第二共享电极线。

附图说明

[0007] 图1为本发明第一实施例液晶显示装置的示意图;

[0008] 图2为依图1的液晶显示装置执行本发明第一测试方法的工作相关信号测试波形示意图,其中横轴为时间轴;

[0009] 图3为根据图2所示的相关信号以检测图1的液晶显示装置的第一测试方法流程图;

[0010] 图4为图1的液晶显示装置在无缺陷状况下,经图2的波形测试后的子像素电压示意表列;

[0011] 图5为依图1的液晶显示装置执行本发明第二测试方法的工作相关信号测试波形示意图,其中横轴为时间轴;

[0012] 图6为根据图5所示的相关信号以检测图1的液晶显示装置的第二测试方法流程图;

[0013] 图7为图1的液晶显示装置在无缺陷状况下,经图5的波形测试后的子像素电压示意表列;

[0014] 图8为本发明第二实施例液晶显示装置的示意图。

[0015] 【主要组件符号说明】

[0016]	400、800	液晶显示装置
[0017]	410、810	栅极线
[0018]	420、820	数据线
[0019]	430、830	共享电极线
[0020]	440、840	像素单元
[0021]	441、841	第一开关
[0022]	443、843	第二开关
[0023]	445、845	第一像素电容
[0024]	447、847	第二像素电容
[0025]	460	电压产生器
[0026]	470	栅极驱动电路
[0027]	480	源极驱动电路
[0028]	600	第一测试方法
[0029]	812	辅助栅极线
[0030]	832	辅助共享电极线
[0031]	890	前置辅助像素单元

[0032]	891	第一辅助开关
[0033]	893	第一辅助电容
[0034]	895	后置辅助像素单元
[0035]	897	第二辅助开关
[0036]	899	第二辅助电容
[0037]	900	第二测试方法
[0038]	C11、C21、C31、C41	第一像素电容
[0039]	C12、C22、C32、C42	第二像素电容
[0040]	CL1、CLlast1、	共享电极线
[0041]	CLn-CLn+3	
[0042]	CLA1	第一辅助共享电极线
[0043]	CLA2	第二辅助共享电极线
[0044]	DLm、DLm+1	数据线
[0045]	GLn-GLn+3	栅极线
[0046]	P1m、P2m、	像素单元
[0047]	Pn_m-Pn+3_m	
[0048]	PA1	前置辅助像素单元
[0049]	PA2	后置辅助像素单元
[0050]	S605-S635、	步骤
[0051]	S905-S935	
[0052]	SDm、SDm+1	数据信号
[0053]	SGeven	偶数栅极信号
[0054]	SGn-SGn+3	栅极信号
[0055]	SGodd	奇数栅极信号
[0056]	Ta、Td	第一时段
[0057]	Tb、Te	第二时段
[0058]	Tc、Tf	第三时段
[0059]	V1、V2、V3、V4	电压
[0060]	Vcom1	第一共享电压
[0061]	Vcom2	第二共享电压
[0062]	Vct1	第一共享测试电压
[0063]	Vct2	第二共享测试电压
[0064]	Vts1	第一测试电压
[0065]	Vts2	第二测试电压
[0066]	$V_{P11}-V_{P42}$	子像素电压

具体实施方式

[0067] 为让本发明更显而易见，下文依本发明具测试架构的液晶显示装置及相关测试方法，特举实施例配合所附图式作详细说明，但所提供的实施例并非用以限制本发明所涵盖

的范围,而方法流程步骤编号更非用以限制其执行先后次序,任何由方法步骤重新组合的执行流程所产生具有均等功效的方法,皆为本发明所涵盖的范围。

[0068] 图1为本发明第一实施例液晶显示装置的示意图。如图1所示,液晶显示装置400包含多条栅极线410、多条数据线420、多条共享电极线430、多列像素单元、电压产生器460、栅极驱动电路470及源极驱动电路480。每一列像素单元包含多个像素单元440。每一个像素单元440包含第一开关441、第二开关443、第一像素电容445及第二像素电容447,其中第一开关441及第一像素电容445组合为一子像素单元,第二开关443及第二像素电容447组合为另一子像素单元。第一开关441及第二开关443可为金属氧化物半导体场效晶体管(Metal-Oxide-Semiconductor Field Effect Transistor)或薄膜晶体管(ThinFilm Transistor)。

[0069] 第一像素电容445包含第一端及第二端,其中第一端耦合于对应共享电极线430。第二像素电容447包含第一端及第二端,其中第一端耦合于对应共享电极线430。第一开关441包含第一端、第二端与门极端,其中第一端耦合于对应第一像素电容445的第二端,第二端耦合于对应数据线420,栅极端耦合于对应栅极线410。第二开关443包含第一端、第二端与门极端,其中第一端耦合于对应第二像素电容447的第二端,栅极端耦合于对应栅极线410,第二端耦合于相异像素单元440的第一开关441的第一端。奇数列像素单元的多个像素单元440耦合于对应奇数共享电极线430以接收第一共享电压 V_{com1} ,偶数列像素单元的多个像素单元440耦合于对应偶数共享电极线430以接收第二共享电压 V_{com2} 。在另一实施例中,奇数共享电极线430用以接收第二共享电压 V_{com2} ,即奇数列像素单元的多个像素单元440接收第二共享电压 V_{com2} ,而偶数共享电极线430则用以接收第一共享电压 V_{com1} ,即偶数列像素单元的多个像素单元440接收第一共享电压 V_{com1} 。

[0070] 举例而言,在第 n 列像素单元(奇数列像素单元)的第 m 个像素单元 P_{n_m} 中(m 和 n 是大于0的整数),第一像素电容 $C11$ 及第二像素电容 $C12$ 的第一端耦合于奇数共享电极线 CL_n ,第一开关 $T11$ 及第二开关 $T12$ 的栅极端耦合于栅极线 GL_n ,第一开关 $T11$ 的第一端耦合于第一像素电容 $C11$ 的第二端,第二开关 $T12$ 的第一端耦合于第二像素电容 $C12$ 的第二端,第一开关 $T11$ 的第二端耦合于数据线 DL_m ,第二开关 $T12$ 的第二端耦合于第 $n+1$ 列像素单元的第 m 个像素单元 P_{n+1_m} 的第一开关 $T21$ 的第一端,第一开关 $T21$ 的第二端耦合于数据线 DL_m 。因此,第一开关 $T11$ 及第一开关 $T21$ 的第二端均耦合于数据线 DL_m ,即第一像素电容 $C11$ 及第二像素电容 $C12$ 均由数据线 DL_m 所提供的信号 SD_m 进行充电。

[0071] 在第 $n+1$ 列像素单元(偶数列像素单元)的第 m 个像素单元 P_{n+1_m} 中,第一像素电容 $C21$ 及第二像素电容 $C22$ 的第一端耦合于偶数共享电极线 CL_{n+1} ,第一开关 $T21$ 及第二开关 $T22$ 的栅极端耦合于栅极线 GL_{n+1} ,第一开关 $T21$ 的第一端耦合于第一像素电容 $C21$ 的第二端,第二开关 $T22$ 的第一端耦合于第二像素电容 $C22$ 的第二端,第一开关 $T21$ 的第二端耦合于数据线 DL_m ,第二开关 $T22$ 的第二端耦合于第 $n+2$ 列像素单元的第 m 个像素单元 P_{n+2_m} 的第一开关 $T31$ 的第一端,第一开关 $T31$ 的第二端耦合于数据线 DL_m 。因此,第一开关 $T21$ 及第一开关 $T31$ 的第二端均耦合于数据线 DL_m ,即第一像素电容 $C21$ 及第二像素电容 $C22$ 均由数据线 DL_m 所提供的信号 SD_m 进行充电。

[0072] 由上述可知,每一个第一像素电容445经由对应数据线420及相同像素单元440的第一开关441进行充电。每一个第二像素电容447经由对应数据线420、相异像素单元

440 的第一开关 441、及相同像素单元 440 的第二开关 443 进行充电。举例而言,像素单元 Pn_m 的第一像素电容 $C11$ 由数据信号 SDm 经数据线 DLm 及像素单元 Pn_m 的第一开关 $T11$ 进行充电,第二像素电容 $C12$ 由数据信号 SDm 经数据线 DLm 、像素单元 $Pn+1_m$ 的第一开关 $T21$ 、及像素单元 Pn_m 的第二开关 $T12$ 进行充电。

[0073] 电压产生器 460 包含第一输出端及第二输出端,其中第一输出端耦合于多条奇数共享电极线 430,第二输出端耦合于多条偶数共享电极线 430,第一输出端用以输出第一共享电压 $Vcom1$ 至多条奇数共享电极线 430,第二输出端用以输出第二共享电压 $Vcom2$ 至多条偶数共享电极线 430。举例而言,奇数共享电极线 CLn 及 $CLn+2$ 耦合于电压产生器 460 的第一输出端以接收第一共享电压 $Vcom1$,偶数共享电极线 $CLn+1$ 及 $CLn+3$ 耦合于电压产生器 460 的第二输出端以接收第二共享电压 $Vcom2$ 。

[0074] 图 2 为依图 1 的液晶显示装置 400 执行本发明第一测试方法的工作相关信号测试波形示意图,其中横轴为时间轴。在执行液晶显示装置 400 的缺陷测试中,多条奇数栅极线及多条偶数栅极线分别被馈入奇数栅极信号 $SGodd$ 及偶数栅极信号 $SGeven$,多条奇数共享电极线及多条偶数共享电极线分别被馈入第一共享电压 $Vcom1$ 及第二共享电压 $Vcom2$ 。在图 2 中,由上往下的信号分别为奇数栅极信号 $SGodd$ 、偶数栅极信号 $SGeven$ 、数据信号 SDm 、第一共享电压 $Vcom1$ 、第二共享电压 $Vcom2$ 、及对应于四个像素单元 Pn_m - $Pn+3_m$ 的子像素电压 V_{P11} - V_{P42} ,其中第一共享电压 $Vcom1$ 保持于固定电压准位 $Vct3$ 。

[0075] 请参考第 1、2 及 3 图,图 3 为根据图 2 所示的相关信号以检测图 1 的液晶显示装置的第一测试方法流程图。如图 3 所示,第一测试方法 600 包含下列步骤:

[0076] 步骤 S605:于第一时段 Ta 内,将第二共享电压 $Vcom2$ 及第一共享电压 $Vcom1$ 分别设为第一共享测试电压 $Vct1$ 及第三共享测试电压 $Vct3$,并将奇数栅极信号 $SGodd$ 及偶数栅极信号 $SGeven$ 均设为高准位的致能信号,用以切换多个第一开关 $T11$ - $T41$ 及多个第二开关 $T12$ - $T42$ 至导通状态;

[0077] 步骤 S610:于第一时段 Ta 内,将数据信号 SDm 设为第一测试电压 $Vts1$,用以对像素单元 Pn_m - $Pn+3_m$ 的第一像素电容 $C11$ - $C41$ 及第二像素电容 $C12$ - $C42$ 充电,使多个子像素电压 V_{P11} - V_{P42} 提升至电压 $V1$;

[0078] 步骤 S615:于第二时段 Tb 内,将奇数栅极信号 $SGodd$ 设为高准位的致能信号,并将偶数栅极信号 $SGeven$ 设为低准位的除能信号,用以切换第一开关 $T21$, $T41$ 及第二开关 $T22$, $T42$ 至截止状态,及保持第一开关 $T11$, $T31$ 及第二开关 $T12$, $T32$ 于导通状态;

[0079] 步骤 S620:于第二时段 Tb 内,将数据信号 SDm 设为第二测试电压 $Vts2$,用以对像素单元 Pn_m 及 $Pn+2_m$ 的第一像素电容 $C11$ 及 $C31$ 充电,使子像素电压 V_{P11} 及 V_{P31} 变更为电压 $V2$;

[0080] 步骤 S625:在第二时段 Tb 后,将奇数栅极信号 $SGodd$ 及偶数栅极信号 $SGeven$ 均设为低准位的除能信号,用以切换第一开关 $T11$, $T31$ 及第二开关 $T12$, $T32$ 至截止状态,及保持第一开关 $T21$, $T41$ 及第二开关 $T22$, $T42$ 于截止状态;

[0081] 步骤 S630:于第三时段 Tc 内,将第二共享电压 $Vcom2$ 设为第二共享测试电压 $Vct2$,用以使子像素电压 V_{P21} 、 V_{P22} 、 V_{P41} 及 V_{P42} 变更为电压 $V3$;以及

[0082] 步骤 S635:于第三时段 Tc 内,根据子像素电压 V_{P11} - V_{P42} 的电压同异关系以检测液晶显示装置 400 的像素单元 Pn_m - $Pn+3_m$ 的相关短路缺陷。

[0083] 在上述第一测试方法 600 的流程中,第一时段 Ta、第二时段 Tb 及第三时段 Tc 不互相重叠,第一测试电压 Vts1 及第二测试电压 Vts2 为相异电压,第一共享测试电压 Vct1 及第二共享测试电压 Vct2 也为相异电压。在步骤 S630 中,将第二共享电压 Vcom2 设为第二共享测试电压 Vct2,用以使子像素电压 V_{P21} 、 V_{P22} 、 V_{P41} 及 V_{P42} 变更为电压 V3,为利用第一像素电容 C21, C41 及第二像素电容 C22, C42 的电容效应,于第二共享电压 Vcom2 从第一共享测试电压 Vct1 变更为第二共享测试电压 Vct2 时,将子像素电压 V_{P21} 、 V_{P22} 、 V_{P41} 及 V_{P42} 从电压 V1 变更为电压 V3。在另一实施例中,步骤 S630 可包含将第一共享电压 Vcom1 设为相异于第三共享测试电压 Vct3 的另一共享测试电压,用以变更子像素电压 V_{P11} 、 V_{P12} 、 V_{P31} 及 V_{P32} 。

[0084] 图 4 为图 1 的液晶显示装置 400 在无缺陷状况下,经图 2 的波形测试后的子像素电压示意表列。如图 4 所示,像素单元 Pn+1_m 的相邻子像素单元的子像素电压 V_{P21} 及 V_{P22} 均为电压 V3,且像素单元 Pn+3_m 的相邻子像素单元的子像素电压 V_{P41} 及 V_{P42} 均为电压 V3,其余相邻子像素单元的子像素电压均为相异电压。因此,在检测短路缺陷的第一测试方法 600 中,只有像素单元 Pn+1_m 的相邻子像素单元间的短路缺陷模式以及像素单元 Pn+3_m 的相邻子像素单元间的短路缺陷模式无法被检测出来,其余相邻子像素单元间的短路缺陷模式均可被检测出来。

[0085] 图 5 为依图 1 的液晶显示装置 400 执行本发明第二测试方法的工作相关信号测试波形示意图,其中横轴为时间轴。在图 5 中,由上往下的信号分别为奇数栅极信号 SGodd、偶数栅极信号 SGeven、数据信号 SDm、第一共享电压 Vcom1、第二共享电压 Vcom2、及对应于四个像素单元 Pn_m-Pn+3_m 的子像素电压 V_{P11} - V_{P42} ,其中第一共享电压 Vcom1 保持于固定电压准位 Vct3。

[0086] 请参考第 1、5 及 6 图,图 6 为根据图 5 所示的相关信号以检测图 1 的液晶显示装置的第二测试方法流程图。如图 6 所示,第二测试方法 900 包含下列步骤:

[0087] 步骤 S905:于第一时段 Td 内,将第一共享电压 Vcom1 及第二共享电压 Vcom2 分别设为第三共享测试电压 Vct3 及第一共享测试电压 Vct1,并将奇数栅极信号 SGodd 及偶数栅极信号 SGeven 均设为高准位的致能信号,用以切换多个第一开关 T11-T41 及多个第二开关 T12-T42 至导通状态;

[0088] 步骤 S910:于第一时段 Td 内,将数据信号 SDm 设为第一测试电压 Vts1,用以对像素单元 Pn_m-Pn+3_m 的第一像素电容 C11-C41 及第二像素电容 C12-C42 充电,使多个子像素电压 V_{P11} - V_{P42} 提升至电压 V1;

[0089] 步骤 S915:于第二时段 Te 内,将偶数栅极信号 SGeven 设为高准位的致能信号,并将奇数栅极信号 SGodd 设为低准位的除能信号,用以切换第一开关 T11, T31 及第二开关 T12, T32 至截止状态,及保持第一开关 T21, T41 及第二开关 T22, T42 于导通状态;

[0090] 步骤 S920:于第二时段 Te 内,将数据信号 SDm 设为第二测试电压 Vts2,用以对像素单元 Pn+1_m 及 Pn+3_m 的第一像素电容 C21 及 C41 充电,使子像素电压 V_{P21} 及 V_{P41} 变更为电压 V2;

[0091] 步骤 S925:在第二时段 Te 后,将奇数栅极信号 SGodd 及偶数栅极信号 SGeven 均设为低准位的除能信号,用以切换第一开关 T21, T41 及第二开关 T22, T42 至截止状态,及保持第一开关 T11, T31 及第二开关 T12, T32 于截止状态;

[0092] 步骤 S930:于第三时段 Tf 内,将第二共享电压 Vcom2 设为第二共享测试电压

Vct2,用以使子像素电压 V_{P22} 及 V_{P42} 变更为电压 V3,及使子像素电压 V_{P21} 及 V_{P41} 变更为电压 V4;以及

[0093] 步骤 S935:于第三时段 Tf 内,根据子像素电压 V_{P11} - V_{P42} 的电压同异关系以检测液晶显示装置 400 的像素单元 Pn_m-Pn+3_m 的相关短路缺陷。

[0094] 在上述第二测试方法 900 的流程中,第一时段 Td、第二时段 Te 及第三时段 Tf 不互相重叠,第一测试电压 Vts1 及第二测试电压 Vts2 为相异电压,第一共享测试电压 Vct1 及第二共享测试电压 Vct2 也为相异电压。在步骤 S930 中,将第二共享电压 Vcom2 设为第二共享测试电压 Vct2,用以使子像素电压 V_{P22} 及 V_{P42} 变更为电压 V3,及使子像素电压 V_{P21} 及 V_{P41} 变更为电压 V4,为利用第一像素电容 C21, C41 及第二像素电容 C22, C42 的电容效应,于第二共享电压 Vcom2 从第一共享测试电压 Vct1 变更为第二共享测试电压 Vct2 时,将子像素电压 V_{P22} 及 V_{P42} 从电压 V1 变更为电压 V3,及将子像素电压 V_{P21} 及 V_{P41} 从电压 V2 变更为电压 V4。在另一实施例中,步骤 S930 可包含将第一共享电压 Vcom1 设为相异于第三共享测试电压 Vct3 的另一共享测试电压,用以变更子像素电压 V_{P11} 、 V_{P12} 、 V_{P31} 及 V_{P32} 。

[0095] 图 7 为图 1 的液晶显示装置 400 在无缺陷状况下,经图 5 的波形测试后的子像素电压示意表列。如图 7 所示,像素单元 Pn_m 的相邻子像素单元的子像素电压 V_{P11} 及 V_{P12} 均为电压 V1,且像素单元 Pn+2m 的相邻子像素单元的子像素电压 V_{P31} 及 V_{P32} 为均电压 V1,其余相邻子像素单元的子像素电压均为相异电压。所以在检测短路缺陷的第二测试方法 900 中,只有像素单元 Pn_m 的相邻子像素单元间的短路缺陷模式,及像素单元 Pn+2_m 的相邻子像素单元间的短路缺陷模式无法被检测出来,其余相邻子像素单元间的短路缺陷模式均可被检测出来。

[0096] 由上述可知,第一测试方法 600 无法检测的短路缺陷模式可被第二测试方法 900 检测出来,而第二测试方法 900 无法检测的短路缺陷模式可被第一测试方法 600 检测出来,所以整合第一测试方法 600 及第二测试方法 900 的测试结果,就可检测所有模式的短路缺陷。

[0097] 图 8 为本发明第二实施例液晶显示装置的示意图。如图 8 所示,液晶显示装置 800 包含多条栅极线 810、多条辅助栅极线 812、多条数据线 820、多条共享电极线 830、多条辅助共享电极线 832、多列像素单元、及多列辅助像素单元。多列辅助像素单元包含第一列辅助像素单元及第二列辅助像素单元,第一列辅助像素单元相邻于第一列像素单元,第二列辅助像素单元相邻于倒数第一列像素单元。多条辅助栅极线 812 包含第一辅助栅极线 GLA1 及第二辅助栅极线 GLA2。多条辅助共享电极线 832 包含第一辅助共享电极线 CLA1 及第二辅助共享电极线 CLA2。第一条共享电极线 CL1 及第一辅助共享电极线 CLA1 分别用以接收第一共享电压 Vcom1 及第二共享电压 Vcom2。若倒数第一条共享电极线 CLlast1 为偶数共享电极线,则如图所示,倒数第一条共享电极线 CLlast1 及第二辅助共享电极线 CLA2 分别用以接收第二共享电压 Vcom2 及第一共享电压 Vcom1。在另一实施例中,若倒数第一条共享电极线 CLlast1 为奇数共享电极线,则倒数第一条共享电极线 CLlast1 及第二辅助共享电极线 CLA2 分别用以接收第一共享电压 Vcom1 及第二共享电压 Vcom2。

[0098] 每一列像素单元包含多个像素单元 840。每一个像素单元 840 包含第一开关 841、第二开关 843、第一像素电容 845 及第二像素电容 847。前述像素单元的第二列像素单元至倒数第二列像素单元的像素单元耦合关系同于上述图 1 的液晶显示装置 400 的像素单元耦

合关系。

[0099] 第一列辅助像素单元包含多个前置辅助像素单元 890。第二列辅助像素单元包含多个后置辅助像素单元 895。前置辅助像素单元 890 包含第一辅助开关 891 及第一辅助电容 893。后置辅助像素单元 895 包含第二辅助开关 897 及第二辅助电容 899。第一开关 841、第二开关 843、第一辅助开关 891 及第二辅助开关 897 可为金属氧化物半导体场效晶体管或薄膜晶体管。

[0100] 第一辅助电容 893 包含第一端及第二端,其中第一端耦合于第一辅助共享电极线 CLA1。第一辅助开关 891 包含第一端、第二端与门极端,其中第一端耦合于对应第一辅助电容 893 的第二端,栅极端耦合于第一辅助栅极线 GLA1,第二端耦合于对应第一开关 841。第二辅助电容 899 包含第一端及第二端,其中第一端耦合于第二辅助共享电极线 CLA2。第二辅助开关 897 包含第一端、第二端与门极端,其中第二端耦合于对应数据线 820,栅极端耦合于第二辅助栅极线 GLA2,第一端耦合于对应第二辅助电容 899 的第二端,第一端另耦合于对应第二开关 843。

[0101] 举例而言,在第一列辅助像素单元的第 m 个前置辅助像素单元 PA1 中,第一辅助电容 CA1 的第一端耦合于第一辅助共享电极线 CLA1,第一辅助开关 TA1 的第一端耦合于第一辅助电容 CA1 的第二端,第一辅助开关 TA1 的第二端耦合于第一列像素单元的第 m 个像素单元 P1m 的第一开关 T1m。

[0102] 在第二列辅助像素单元的第 m 个后置辅助像素单元 PA2 中,第二辅助电容 CA2 的第一端耦合于第二辅助共享电极线 CLA2,第二辅助开关 TA2 的第一端耦合于第二辅助电容 CA2 的第二端,第二辅助开关 TA2 的第二端耦合于数据线 DLm,第二辅助开关 TA2 的第一端另耦合于倒数第一列像素单元的第 m 个像素单元 P2m 的第二开关 T2m。

[0103] 第一列辅助像素单元用来辅助第一列像素单元的第一像素电容 845 以执行精确的测试电压写入操作,若没有第一列辅助像素单元,则会导致第一列像素单元的第一像素电容 845 的测试电压写入失真状况。第二列辅助像素单元用来辅助倒数第一列像素单元的第二像素电容 847 以执行精确的测试电压写入操作,若没有第二列辅助像素单元,则无法执行倒数第一列像素单元的第二像素电容 847 的测试电压写入操作。

[0104] 由上述可知,本发明液晶显示装置配合本发明第一测试方法及第二测试方法,可将液晶显示装置的所有模式的短路缺陷检测出来,所以本发明液晶显示装置的驱动电路架构特别适用于高分辨率显示设计,用以在高分辨率液晶显示装置的制造过程中,提供各种短路缺陷模式的精确检测,一方面可及时淘汰不良品以节省后续制造成本,另一方面可根据检测结果分析造成缺陷的原因以调整工艺参数或改善生产环境来避免或减少缺陷的产生。

[0105] 在本发明的均等实施例中,液晶显示装置的电压产生器可用以提供异于第一共享电压及第二共享电压的额外共享电压,相异共享电压馈入相异共享电极线,用以在不同时段根据相异共享电压,配合数据信号的电压切换及相关栅极信号的致能/除能切换,以精确地检测出所有模式的短路缺陷。

[0106] 虽然本发明已以较佳实施例揭露如上,然其并非用以限定本发明,在不背离本发明精神及其实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

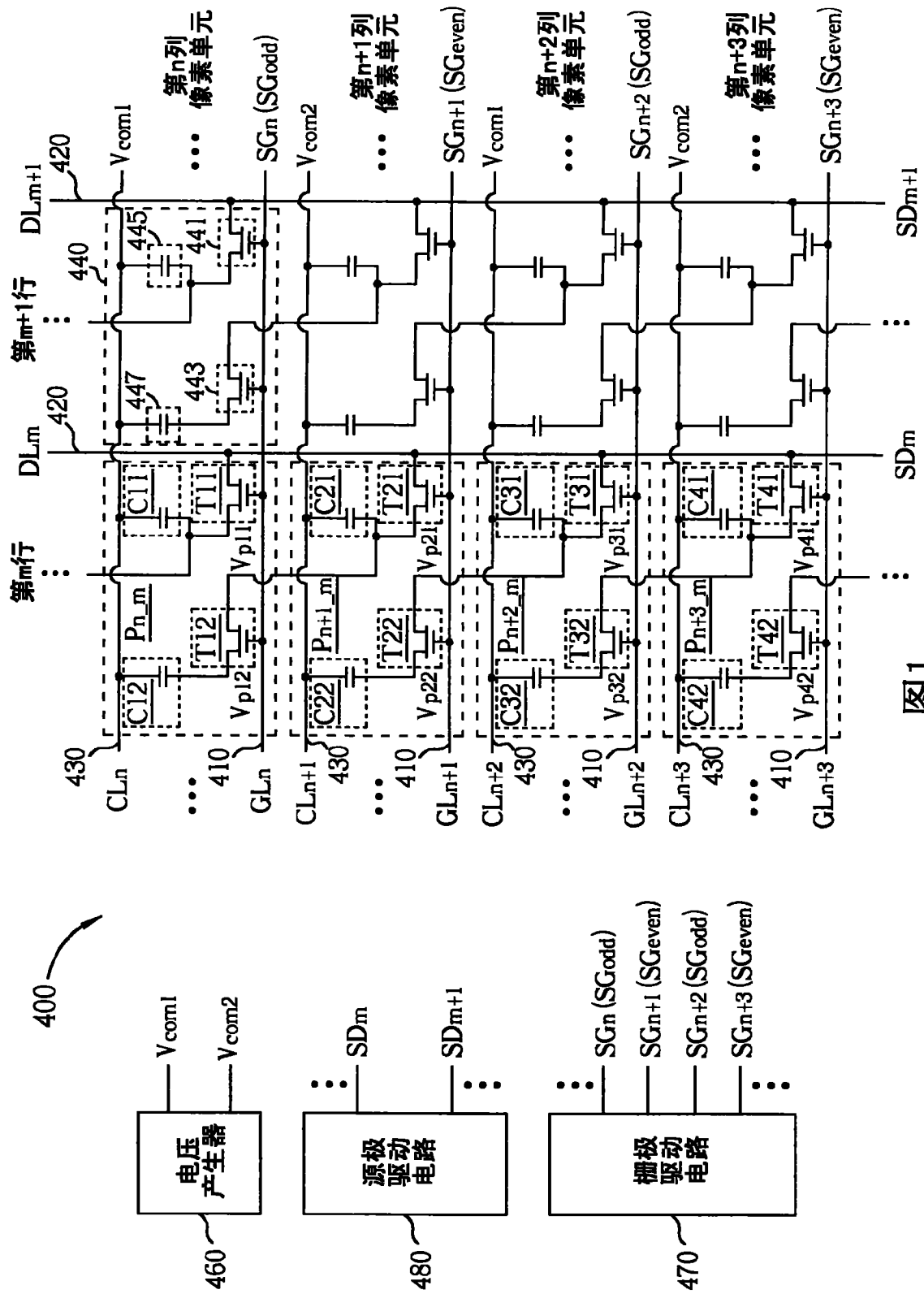


图1

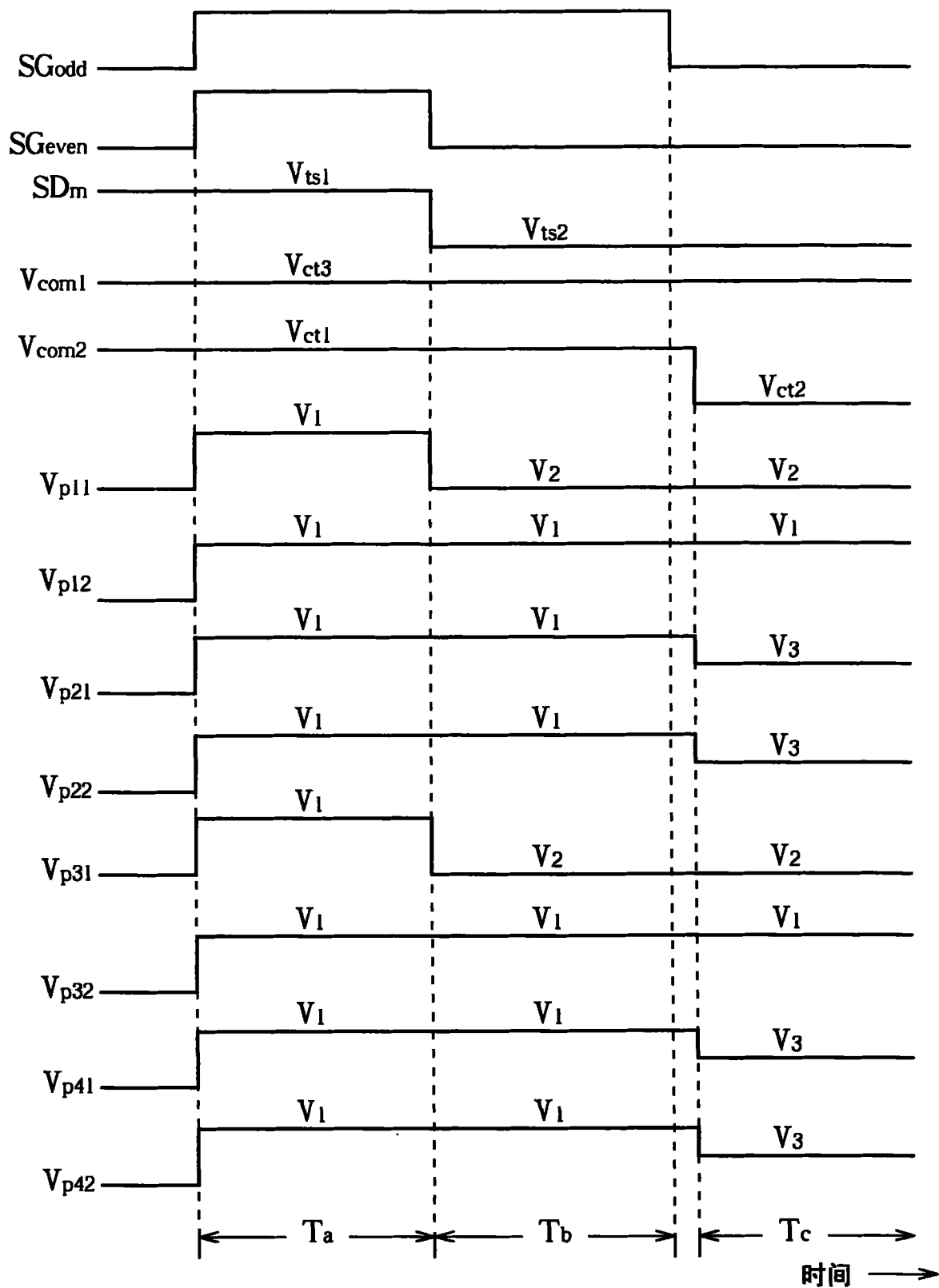


图 2

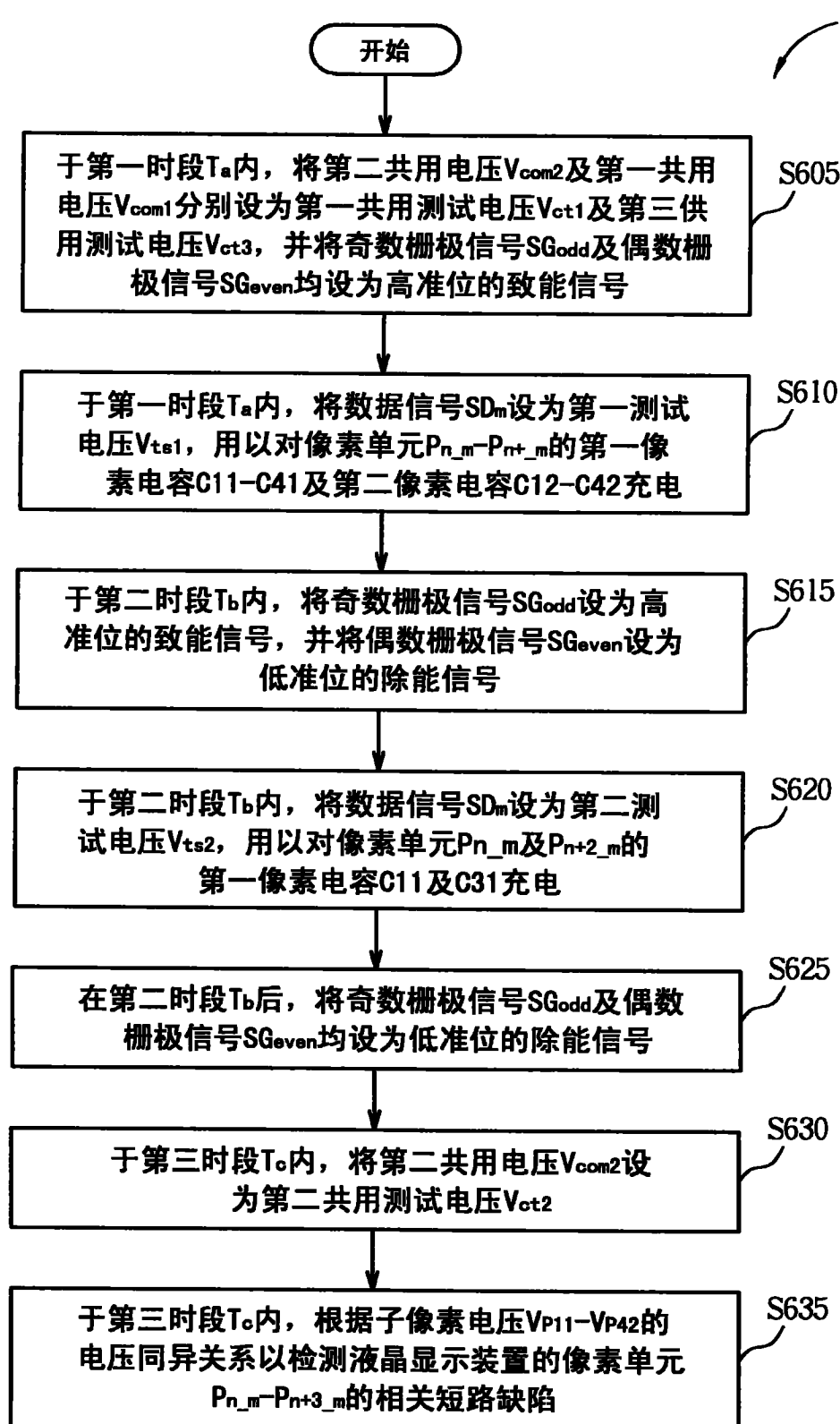


图 3

$V_{p12} \ (V_1)$	$V_{p11} \ (V_2)$
$V_{p22} \ (V_3)$	$V_{p21} \ (V_3)$
$V_{p32} \ (V_1)$	$V_{p31} \ (V_2)$
$V_{p42} \ (V_3)$	$V_{p41} \ (V_3)$

图 4

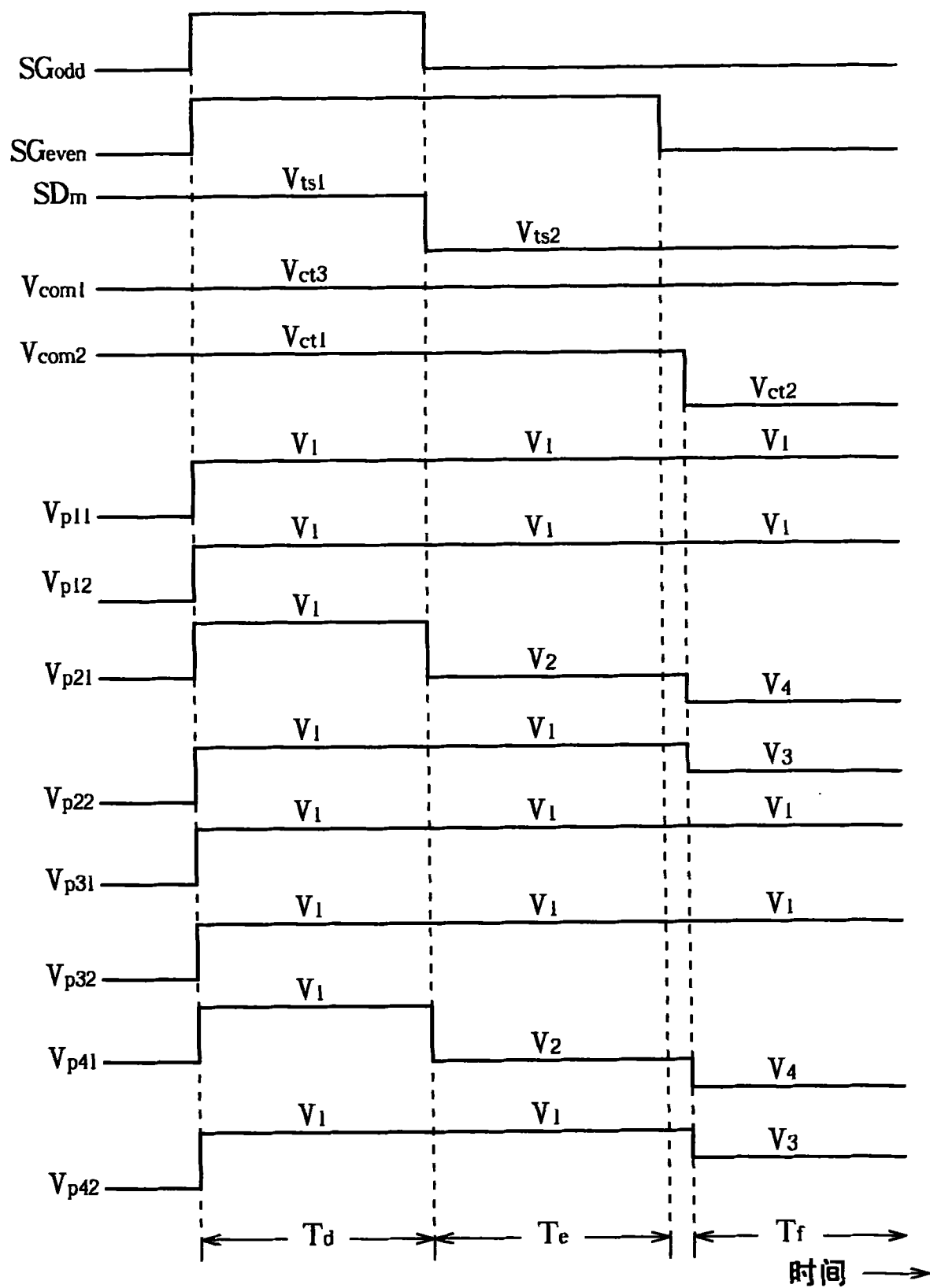


图 5

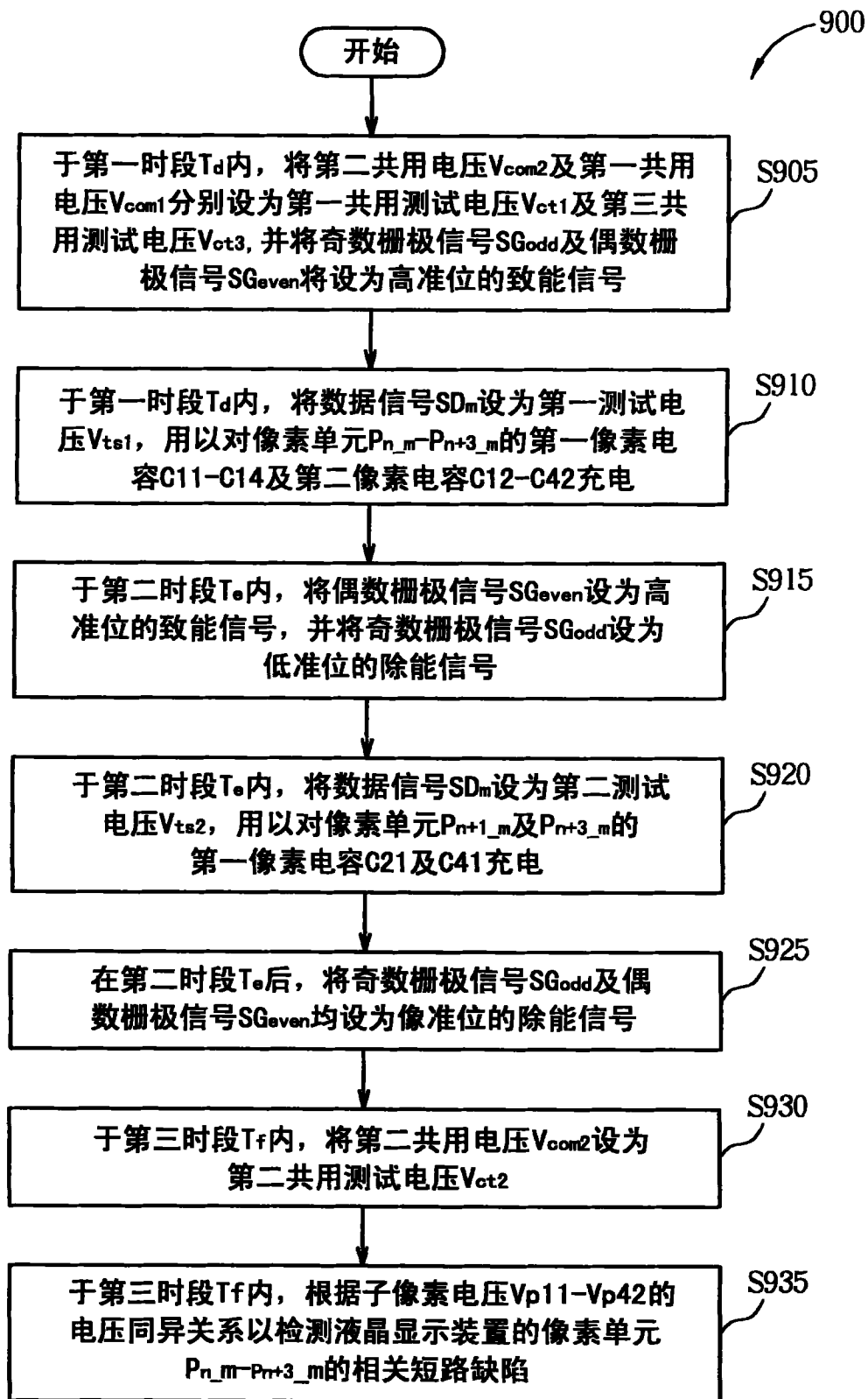


图 6

$V_{p12} (V_1)$	$V_{p11} (V_1)$
$V_{p22} (V_3)$	$V_{p21} (V_4)$
$V_{p32} (V_1)$	$V_{p31} (V_1)$
$V_{p42} (V_3)$	$V_{p41} (V_4)$

图 7

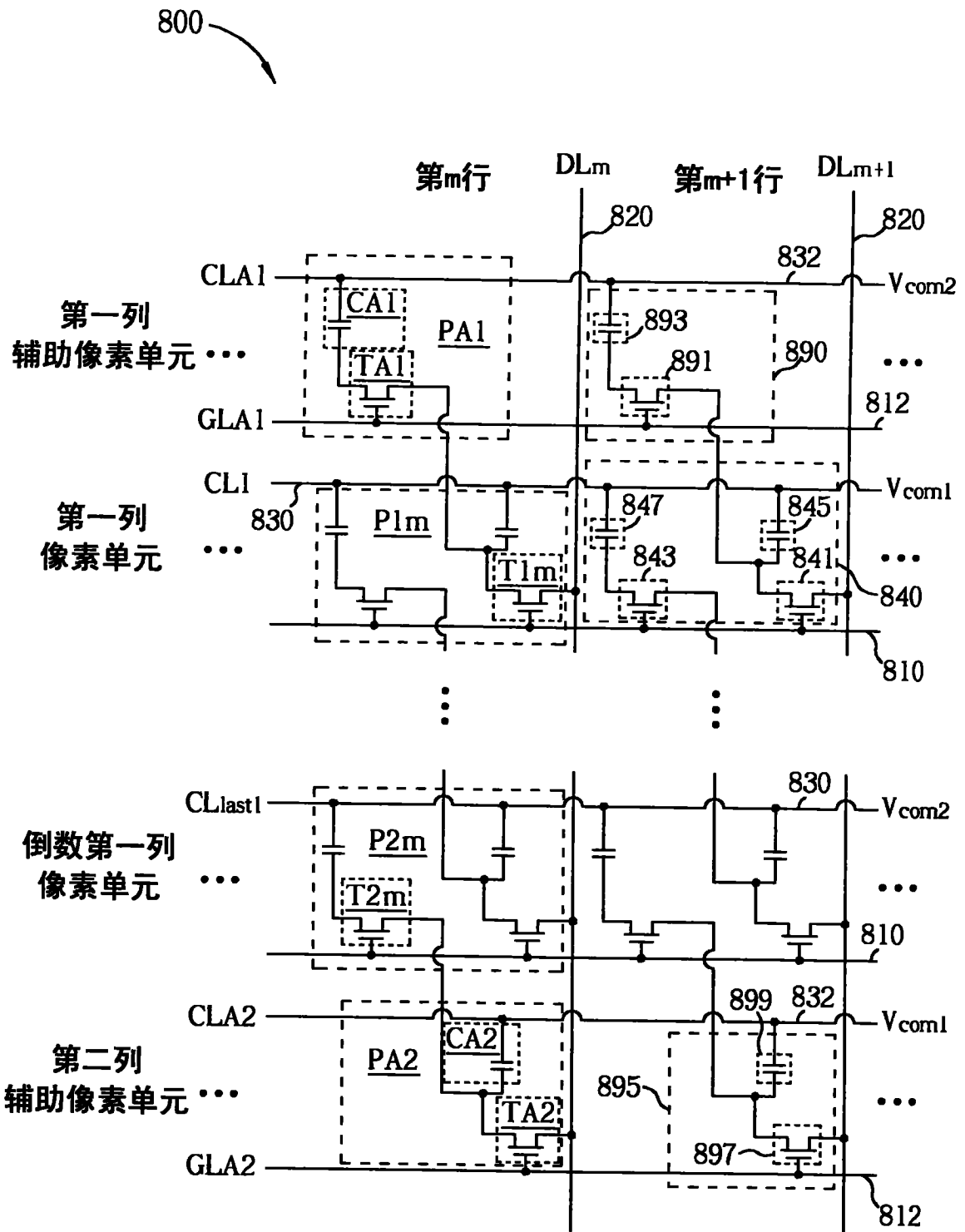


图 8

专利名称(译)	具测试架构的液晶显示装置及相关测试方法		
公开(公告)号	CN101308306B	公开(公告)日	2011-03-16
申请号	CN200810132560.7	申请日	2008-07-15
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	黄韦凯 李蘩伦 林家强		
发明人	黄韦凯 李蘩伦 林家强		
IPC分类号	G02F1/1362 G02F1/13 G09G3/36 G01R31/00		
审查员(译)	钟宇		
其他公开文献	CN101308306A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种具测试架构的液晶显示装置，主要包含多条数据线、多条栅极线、多条共享电极线及多列像素单元。多条奇数共享电极线是用以馈送第一共享电压，多条偶数共享电极线是用以馈送第二共享电压。奇数列像素单元及偶数列像素单元分别耦合于对应奇数共享电极线及对应偶数共享电极线。另揭露一种检测液晶显示装置的缺陷的测试方法，包含：于第一时段致能所有栅极线及馈入第一测试电压至对应数据线；于第二时段除能偶数栅极线及馈入第二测试电压至对应数据线；及于第三时段将第二共享电压从第一共享测试电压切换为第二共享测试电压。

