



(12) 发明专利

(10) 授权公告号 CN 101221730 B

(45) 授权公告日 2012. 04. 18

(21) 申请号 200710196117. 1

审查员 李文斐

(22) 申请日 2007. 11. 28

(30) 优先权数据

118529/06 2006. 11. 28 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 朴钟国

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 邵亚丽

(51) Int. Cl.

G09G 3/36 (2006. 01)

G09G 3/20 (2006. 01)

H03K 17/687 (2006. 01)

G02F 1/133 (2006. 01)

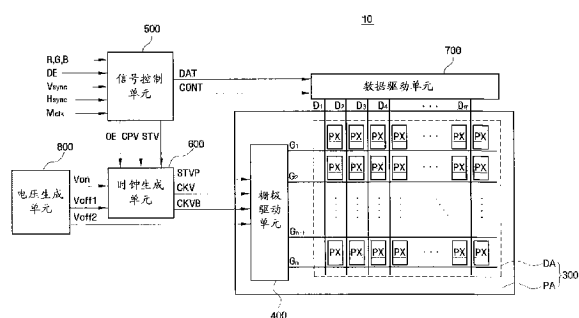
权利要求书 2 页 说明书 10 页 附图 10 页

(54) 发明名称

液晶显示器

(57) 摘要

一种能够增强显示质量的液晶显示器 (LCD)，包括：电压生成单元、时钟生成单元、栅极驱动单元和显示单元。电压生成单元输出栅极导通电压以及第一和第二栅极关断电压，第一和第二栅极关断电压彼此是不同的。时钟生成单元输出第一时钟信号和第二时钟信号，该第二时钟信号的相位与第一时钟信号的相位相反。第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动。栅极驱动单元被提供有第一时钟信号、第二时钟信号和第二栅极关断电压，并且输出栅极信号。显示单元包括多个像素，所述多个像素响应于栅极信号导通或关断，并且显示图像。



1. 一种液晶显示器 LCD, 包括 :

电压生成单元, 输出栅极导通电压以及第一和第二栅极关断电压, 第一和第二栅极关断电压彼此是不同的 ;

时钟生成单元, 输出第一时钟信号和第二时钟信号, 该第二时钟信号的相位与第一时钟信号的相位相反, 第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动 ;

栅极驱动单元, 被提供有第一时钟信号、第二时钟信号和第二栅极关断电压, 并且输出栅极信号 ; 和

显示单元, 包括多个像素, 所述多个像素响应于栅极信号导通或关断, 并且显示图像, 其中, 电压生成单元包括 :

温度传感器, 其输出根据环境温度而变化的温变电压 ;

升压转换器, 通过升高第一输入电压生成驱动电压和脉冲信号, 并且输出该驱动电压和脉冲信号, 该驱动电压根据温变电压而变化 ;

栅极导通电压生成器, 通过将驱动电压偏移与脉冲信号的电压相对应的量, 生成栅极导通电压, 并且输出该栅极导通电压 ;

第一栅极关断电压生成器, 通过将第二输入电压偏移与脉冲信号的电压相对应的量, 生成第一栅极关断电压, 并且输出该第一栅极关断电压 ; 和

第二栅极关断电压生成器, 接收第一栅极关断电压, 通过将第一栅极关断电压分压来生成第二栅极关断电压, 并且输出该第二栅极关断电压。

2. 如权利要求 1 所述的 LCD, 其中, 第一栅极关断电压低于第二栅极关断电压。

3. 如权利要求 1 所述的 LCD, 其中, 栅极导通电压随着环境温度增加而降低, 并且随着环境温度降低而增加。

4. 如权利要求 1 所述的 LCD, 其中, 温变电压随着环境温度增加而增加, 并且随着环境温度降低而降低。

5. 如权利要求 4 所述的 LCD, 其中, 温度传感器包括至少一个二极管, 该二极管具有与环境温度成反比变化的阈值电压。

6. 如权利要求 1 所述的 LCD, 其中, 第二栅极关断电压生成器包括 :

分压器, 将第一栅极关断电压分压 ; 和

齐纳二极管, 始终如一地输出第二栅极关断电压。

7. 如权利要求 1 所述的 LCD, 其中, 第一栅极关断电压随着环境温度增加而增加, 并且随着环境温度降低而降低。

8. 如权利要求 1 所述的 LCD, 其中, 栅极驱动单元包括依次输出栅极信号的多个级, 每个级包括至少一个非晶硅薄膜晶体管 a-Si TFT。

9. 一种 LCD, 包括 :

电压生成单元, 包括温度传感器, 该温度传感器输出根据环境温度变化的温变电压 ;

升压转换器, 通过升高根据温变电压变化的第一输入电压, 生成驱动电压和脉冲信号 ;

栅极导通电压生成器, 通过将驱动电压偏移与脉冲信号的电压相对应的量, 生成栅极导通电压 ;

第一栅极关断电压生成器, 通过将第二输入电压偏移与脉冲信号的电压相对应的量,

生成第一栅极关断电压；

第二栅极关断电压生成器，接收第一栅极关断电压，通过将第一栅极关断电压分压来生成第二栅极关断电压，并且输出第二栅极关断电压；

信号控制单元，提供扫描开始信号；

时钟生成单元，输出第一时钟信号和第二时钟信号，该第二时钟信号的相位与第一时钟信号的相位相反，第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动；

栅极驱动单元，其由扫描开始信号使能，接收第一时钟信号和第二时钟信号，并且输出在栅极导通电压和第二栅极关断电压之间摆动的栅极信号；和

显示单元，包括多个像素，所述多个像素响应于栅极信号导通或关断，并且显示图像。

10. 如权利要求 9 所述的 LCD，其中，栅极信号的幅度随着环境温度增加而降低，并且随着环境温度降低而增加。

11. 如权利要求 9 所述的 LCD，其中，温变电压随着环境温度增加而增加，并且随着环境温度降低而降低。

12. 如权利要求 9 所述的 LCD，其中，第二栅极关断电压是始终如一的，而不管环境温度如何。

13. 如权利要求 12 所述的 LCD，其中，第二栅极关断电压生成器包括：

分压器，将第一栅极关断电压分压；和

齐纳二极管，始终如一地输出第二栅极关断电压。

14. 如权利要求 9 所述的 LCD，其中，第一栅极关断电压低于第二栅极关断电压。

15. 如权利要求 9 所述的 LCD，其中，栅极驱动单元包括依次输出栅极信号的多个级，每个级包括：

充电单元，响应于扫描开始信号或前一级的进位信号被充电；

上拉单元，当充电单元被充电时，上拉单元输出第一时钟信号或第二时钟信号作为栅极信号；

下拉单元，响应于后一级的栅极信号，将栅极信号的电压下拉到第二栅极关断电压；和

放电单元，响应于后一级的栅极信号，对充电单元放电。

液晶显示器

技术领域

[0001] 本发明涉及一种具有增强显示质量的液晶显示器 (LCD)。

背景技术

[0002] 液晶显示器 (LCD) 包括配备有多条栅极线 and 多条数据线的液晶面板、向栅极线输出栅极信号的栅极驱动单元、和向数据线输出数据信号的数据驱动单元。为了减少 LCD 的尺寸并增强 LCD 的可制造性,将栅极驱动器集成在 LCD 面板的外围区域。在 LCD 面板上形成栅极驱动单元,它包括用于依次输出栅极信号的多个级。每个级包括至少一个非晶硅薄膜晶体管 (a-Si TFT)。a-Si TFT 接收第一和第二时钟信号,并且输出栅极信号。a-Si TFT 的驱动能力随着环境温度变化,a-Si TFT 的驱动能力随环境温度的降低而降低。

[0003] 当温度非常低时,a-Si TFT 可能无法输出具有导通或关断像素的开关器件的足够电压的栅极信号。因此,为了增强 a-Si TFT 在低温时的驱动能力,增加第一和第二时钟信号的幅度。假若第一和第二时钟信号在栅极导通电压和栅极关断电压之间摆动,则降低栅极关断电压以增加第一和第二时钟信号的幅度。

[0004] 传统上,栅极关断电压的降低会导致图像残留 (image sticking),从而对显示质量有不利影响。因此,有必要增强 a-Si TFT 在低温时的驱动能力,并且降低残留图像 (after image)。

发明内容

[0005] 根据本发明的一个方面,提供一种具有增强显示质量的 LCD,包括:电压生成单元、时钟生成单元、栅极驱动单元和显示单元。电压生成单元输出栅极导通电压以及第一和第二栅极关断电压。第一和第二栅极关断电压彼此不同。时钟生成单元输出第一时钟信号和相位与第一时钟信号的相位相反的第二时钟信号。第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动。栅极驱动单元被提供有第一时钟信号、第二时钟信号和第二栅极关断电压,并且输出栅极信号。显示单元包括多个像素,所述多个像素响应于栅极信号导通或关断,并且显示图像。

[0006] 根据本发明的另一方面,提供一种 LCD,包括:电压生成单元、信号控制单元、时钟生成单元、栅极驱动单元和显示单元。电压生成单元包括温度传感器,该温度传感器输出根据环境温度变化的温变电压 (temperature-variable voltage)。升压转换器通过升高根据温变电压变化的第一输入电压,生成驱动电压和脉冲信号,并输出该驱动电压和脉冲信号。

[0007] 栅极导通电压生成器通过将驱动电压偏移与脉冲信号的电压相对应的量,生成栅极导通电压,并且输出该栅极导通电压。第一栅极关断电压生成器通过将第二输入电压偏移与脉冲信号的电压相对应的量,生成第一栅极关断电压,并且输出该第一栅极关断电压。第二栅极关断电压生成器接收第一栅极关断电压,通过将第一栅极关断电压分压生成第二栅极关断电压,并且输出该第二栅极关断电压。信号控制单元提供扫描开始信号。

[0008] 时钟生成单元输出第一时钟信号和第二时钟信号,该第二时钟信号的相位与第一

时钟信号的相位相反,第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动。栅极驱动单元被扫描开始信号使能,被提供有第一时钟信号和第二时钟信号,并且输出在栅极导通电压和第二栅极关断电压之间摆动的栅极信号。显示单元包括多个像素,所述多个像素响应于栅极信号而导通或关断,并且显示图像。

附图说明

[0009] 通过参照附图详细描述其优选实施例,本发明的上述和其他特征和优点将变得更加明显,其中:

- [0010] 图 1 是根据本发明实施例的液晶显示器的框图;
- [0011] 图 2 是图 1 所示的像素的等效电路图;
- [0012] 图 3 是说明图 1 所示的时钟生成单元的操作的信号图;
- [0013] 图 4 是图 1 所示的栅极驱动单元的框图;
- [0014] 图 5 是说明图 4 所示的第 j 级的电路图;
- [0015] 图 6 是说明图 5 所示的第 j 级的信号图;
- [0016] 图 7 是说明图 1 所示的电压生成单元的框图;
- [0017] 图 8 是图 7 所示的升压转换器的电路图;
- [0018] 图 9 是图 8 所示的脉宽调制生成器的框图;
- [0019] 图 10 是图 7 所示的栅极导通电压生成单元和第一栅极关断电压生成单元的电路图;
- [0020] 图 11 是图 7 所示的第二栅极关断电压生成单元的电路图;
- [0021] 图 12 是图 1 所示的时钟生成单元的框图;
- [0022] 图 13 是图 12 所示的 D 触发器的电路图;
- [0023] 图 14 是说明图 12 所示的时钟生成单元的操作的信号图。

具体实施方式

[0024] 图 1 是根据本发明实施例的液晶显示器的框图。图 2 是图 1 所示的像素的等效电路图,图 3 是说明图 1 所示的时钟生成单元的操作的信号图,图 4 是图 1 所示的栅极驱动单元的框图,图 5 是说明图 4 所示的第 j 级的电路图,以及图 6 是说明图 5 所示的第 j 级的信号图。

[0025] 参照图 1,根据本发明实施例的液晶显示器 (LCD) 10 包括液晶面板 300、电压生成单元 800、信号控制单元 500、时钟生成单元 600、栅极驱动单元 400 和数据驱动单元 700。

[0026] 液晶面板 300 被划分成显示图像的显示区域 DA 和非显示区域 PA。

[0027] 显示区域 DA 包括多条栅极线 G_1 到 G_n 、多条数据线 D_1 到 D_m 和多个像素 PX,各像素分别被形成在栅极线 G_1 到 G_n 和多条数据线 D_1 到 D_m 之间的交叉处上,并且显示图像。栅极线 G_1 到 G_n 在行方向上延伸,并且彼此平行或基本上平行。数据线 D_1 到 D_m 在列方向上延伸,并且彼此平行或基本上平行。

[0028] 下面将参照图 2 详细描述图 1 中所示的每个像素 PX 的结构。

[0029] 参照图 2,在第一基板 100 上形成像素电极 PE,并且在第二基板 200 上形成公共电极 CE 和滤色器 CF。液晶层 150 介于第一基板 100 和第二基板 200 之间。例如,连接到第 i

栅极线 G_i ($i = 1 \sim n$) 和第 j 数据线 D_j ($j = 1 \sim m$) 的像素 PX 包括: 连接到第 i 栅极线 G_i 和第 j 数据线 D_j 的开关器件 Q1; 连接到开关器件 Q1 的液晶电容器 C_{lc} ; 和存储电容器 C_{st} 。如果不需要的话也可以不提供存储电容器 C_{st} 。

[0030] 第一基板 100 比第二基板 200 大得多。图 1 所示的非显示区域 PA 对应于第一基板 100 中未与第二基板 200 重叠的区域, 因此, 在非显示区域 PA 中不显示图像。

[0031] 参照图 1, 电压生成单元 800 生成 LCD 10 的操作所需的电压, 例如, 栅极导通电压 V_{on} 、第一栅极关断电压 V_{off1} 和第二栅极关断电压 V_{off2} 。

[0032] 电压生成单元 800 向时钟生成单元 600 提供栅极导通电压 V_{on} 和第一栅极关断电压 V_{off1} , 并且向栅极驱动单元 400 提供第二栅极关断电压 V_{off2} 。栅极导通电压 V_{on} 和/或第一栅极关断电压 V_{off1} 可以随着环境温度改变。第二栅极关断电压 V_{off2} 可以比第一栅极关断电压 V_{off1} 高。例如, 栅极导通电压 V_{on} 可以在低温时增加, 而在高温时降低。第一栅极关断电压 V_{off1} 可以在低温时降低, 而在高温时增加。可替代地, 第一栅极关断电压 V_{off1} 可以不管环境温度如何都保持在一致的电平上。将在后面参照图 6 进一步详细描述电压生成单元 800 的操作和结构。

[0033] 信号控制单元 500 从外部图形控制器 (未示出) 接收输入图像信号 (R、G、B) 和用于控制输入图像信号 (R、G、B) 的显示的输入控制信号。输入控制信号的例子包括垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、主时钟信号 M_{clk} 和数据使能信号 DE。

[0034] 信号控制单元 500 基于输入图像信号 (R、G、B) 和输入控制信号, 生成数据控制信号 CONT, 并且将数据控制信号 CONT 和图像数据 DAT 发送到数据驱动单元 700。

[0035] 此外, 信号控制单元 500 为时钟生成单元 600 提供第一时钟生成控制信号 OE、第二时钟生成控制信号 CPV 和原始扫描开始信号 STV。第一时钟生成控制信号 OE 是栅极使能信号, 其使能栅极信号。原始扫描开始信号 STV 是指示帧的开始信号。第二时钟生成控制信号 CPV 可以是确定栅极信号占空比的栅极时钟信号。

[0036] 时钟生成单元 600 响应于第一时钟生成控制信号 OE、第二时钟生成控制信号 CPV 和原始扫描开始信号 STV, 基于栅极导通电压 V_{on} 和第一栅极关断电压 V_{off1} 生成第一时钟信号 CKV 和第二时钟信号 CKVB, 并且输出第一时钟信号 CKV 和第二时钟信号 CKVB。此外, 时钟生成单元 600 将原始扫描开始信号 STV 转换成扫描开始信号 STVP, 并且向栅极驱动单元 400 提供扫描开始信号 STVP。扫描开始信号 STVP 是通过增加原始扫描开始信号 STV 的幅度而获得的信号。

[0037] 第一时钟信号 CKV 和第二时钟信号 CKVB 在栅极导通电压 V_{on} 和第一栅极关断电压 V_{off1} 之间摆动, 并且具有相反的相位。将在下面参照图 1 和图 3 进一步详细描述第一时钟信号 CKV 和第二时钟信号 CKVB。

[0038] 如上所述, 电压生成单元 800 可以在低温时输出栅极导通电压 V_{on_L} , 并且在高温时输出栅极导通电压 V_{on_H} 。此外, 电压生成单元 800 可以在低温时输出第一栅极关断电压 V_{off1_L} , 并且在高温时输出第一栅极关断电压 V_{off1_H} 。

[0039] 因此, 时钟生成单元 600 可以在高温时输出在栅极导通电压 V_{on_H} 和第一栅极关断电压 V_{off1_H} 之间摆动的第一时钟信号 CKV 和第二时钟信号 CKVB。此外, 时钟生成单元 600 可以在低温时输出在栅极导通电压 V_{on_L} 和第一栅极关断电压 V_{off1_L} 之间摆动的第一时钟信号 CKV 和第二时钟信号 CKVB。时钟生成单元 600 的操作和结构将在后面参照图

11 和图 12 进一步详细描述。

[0040] 由例如信号控制单元 500 为数据驱动单元 700 提供图像数据 DAT 信号和数据控制信号 CONT。数据驱动单元 700 向数据线 D_1 到 D_m 中的每一条提供对应于图像数据 DAT 的图像数据电压。数据控制信号 CONT 包括用于启动数据驱动单元 700 的操作的水平开始信号和用于控制两个数据电压的输出的负载信号。

[0041] 栅极驱动单元 400 被提供有第一时钟信号 CKV、第二时钟信号 CKVB、扫描开始信号 STVP 和第二栅极关断电压 Voff2, 并且向栅极线 G_1 到 G_n 中的每一条提供栅极信号。

[0042] 下面将参照图 4 到图 6 进一步详细描述栅极驱动单元 400。图 4 和图 5 示出栅极驱动单元 400 的例子, 但本发明并不限于此。栅极驱动单元 400 可以包括至少一个非晶硅薄膜晶体管 (a-Si TFT)。

[0043] 栅极驱动单元 400 包括多个级 ST_1 到 ST_{n+1} 。级 ST_1 到 ST_{n+1} 级联连接, 并且分别输出多个栅极信号 $Gout_{(1)}$ 到 $Gout_{(n+1)}$ 。图 3 中所示的第二栅极关断电压 Voff2、第一时钟信号 CKV 和第二时钟信号 CKVB 被输入到级 ST_1 至 ST_{n+1} 的每一个。级 ST_1 到 ST_{n+1} 中, 除了最后级 ST_{n+1} 外的所有级都连接到液晶面板 (未示出) 的各个相应栅极线 (未示出)。

[0044] 如上所述, 第一时钟信号 CKV 和第二时钟信号 CKVB 是在栅极导通电压 Von 和第一栅极关断电压 Voff1 之间摆动、且具有相反相位的信号。当栅极信号 $Gout_{(1)}$ 到 $Gout_{(n+1)}$ 为逻辑高时, 输出第一时钟信号 CKV 或第二时钟信号 CKVB。当栅极信号 $Gout_{(1)}$ 到 $Gout_{(n+1)}$ 为逻辑低时, 输出第二栅极关断电压 Voff2。换言之, 栅极信号 $Gout_{(1)}$ 到 $Gout_{(n+1)}$ 在栅极导通电压 Von 和第二栅极关断电压 Voff2 之间摆动。

[0045] 级 ST_1 到 ST_{n+1} 中的每一个包括第一时钟端子 CK1、第二时钟端子 CK2、设置端子 S、复位端子 R、电源电压端子 GV、帧复位端子 FR、栅极输出端子 OUT1 和进位 (carry) 输出端子 OUT2。

[0046] 例如, 第 (j-1) 级 ST_{j-1} 的进位信号 $Cout_{(j-1)}$ 被输入到第 j 级 ST_j 的设置端子 S; 第 (j+1) 级 ST_{j+1} 的栅极信号 $Gout_{(j+1)}$ 被输入到第 j 级 ST_j 的复位端子 R; 第一时钟信号 CKV 和第二时钟信号 CKVB 分别被输入到第 j 级 ST_j 的第一时钟端子 CK1 和第二时钟端子 CK2; 第二栅极关断电压 Voff2 被输入到第 j 级 ST_j 的电源电压端子 GV; 并且初始化信号 INT 被输入到第 j 级 ST_j 的帧复位端子 FR。栅极输出端子 OUT1 分别输出栅极信号 $Gout_{(1)}$ 到 $Gout_{(n+1)}$, 并且进位输出端子 OUT2 分别输出进位信号 $Cout_{(1)}$ 到 $Cout_{(n+1)}$ 。最后级 ST_{n+1} 的进位信号 $Cout_{(n+1)}$ 是初始化信号, 并且被提供给级 ST_1 到 ST_{n+1} 中的每一个。

[0047] 第一级 ST_1 与第二级 ST_2 到第 (n+1) 级 ST_{n+1} 不同, 它被提供有扫描开始信号 STVP 而非前一级的进位信号; 并且第 (n+1) 级, 即最后级 ST_{n+1} 与第一级 ST_1 到第 n 级 ST_n 不同, 它被提供有扫描开始信号 STVP 而非后一级的栅极信号。

[0048] 下面将参照图 5 和图 6 进一步详细描述图 4 所示的第 j 级 ST_j 。

[0049] 参照图 5, 第 j 级 ST_j 包括缓冲单元 410、充电单元 420、上拉单元 430、进位信号生成单元 470、下拉单元 440、放电单元 450 和保持单元 460。如果不需要的话可以不提供进位信号生成单元 470。在这种情况下, 栅极信号 $Gout_{(j)}$ 可以用作进位信号。

[0050] 缓冲单元 410 被提供有前一级的进位信号, 即, 第 (j-1) 级 ST_{j-1} 的进位信号 $Cout_{(j-1)}$, 它一般通过设置端子 S 被输入到晶体管 T4 的漏极和栅极, 并且被输入到与晶体管 T4 的源极相连的充电单元 420、进位信号生成单元 470、放电单元 450 和保持单元 460。

[0051] 充电单元 420 包括电容器 C6。电容器 C6 的第一端连接到晶体管 T4 的源极并且连接到放电单元 450, 电容器 C6 的第二端连接到栅极输出端子 OUT1。响应于第 (j-1) 级 ST_{j-1} 的进位信号 $Cout_{(j-1)}$, 对充电单元 420 充电。

[0052] 上拉单元 430 包括晶体管 T1。晶体管 T1 的漏极连接到第一时钟端子 CK1, 晶体管 T1 的栅极连接到电容器 C6 的第一端, 晶体管 T1 的源极连接到电容器 C6 的第二端, 并且连接到栅极输出端子 OUT1。一旦充电单元 420 的电容器 C6 被充电, 晶体管 T1 就被导通, 并且将通过第一时钟端子 CK1 输入的第一时钟信号 CKV, 通过栅极输出端子 OUT1 作为栅极信号 $Gout_{(j)}$ 提供。如果第一时钟信号 CKV 为逻辑高, 即, 如果第一时钟信号 CKV 具有栅极导通电压 Von_H 或 Von_L , 则上拉单元 430 输出具有栅极导通电压 Von_H 或 Von_L 的栅极信号 $Gout_{(j)}$ 。

[0053] 在低温时上拉单元 430 的驱动能力恶化。然而, 由于第一时钟信号 CKV 和第二时钟信号 CKVB 是在栅极导通电压 Von_L 与第一栅极关断电压 $Voff_L$ 之间摆动的信号, 并且具有大幅度, 因此即使在低温时, 也能防止上拉单元 430 的驱动能力显著恶化。

[0054] 进位信号生成单元 470 包括晶体管 T15 和连接到晶体管 T15 的栅极和源极的电容器 C7。晶体管 T15 的漏极连接到第一时钟端子 CK1, 晶体管 T15 的源极连接到进位输出端子 OUT2, 并且晶体管 T15 的栅极连接到充电单元 420。由与充电单元 420 相同的电压对电容器 C7 充电。一旦电容器 C7 被充电, 晶体管 T15 就通过进位输出端子 OUT2 输出第一时钟信号 CKV, 作为进位信号 $Cout_{(j)}$ 。

[0055] 下拉单元 440 包括晶体管 T2。晶体管 T2 的漏极连接到晶体管 T1 的源极和电容器 C6 的第二端, 晶体管 T2 的源极连接到电源电压端子 GV, 并且晶体管 T2 的栅极连接到复位端子 R。下拉单元 440 被通过复位端子 R 输入其中的下一级的栅极信号, 即, 第 (j+1) 级 ST_{j+1} 的栅极信号 $Gout_{(j+1)}$ 导通, 并且将栅极信号 $Gout_{(j)}$ 的电压下拉到第二栅极关断电压 $Voff2$ 。第二栅极关断电压 $Voff2$ 可以高于第一栅极关断电压 $Voff1$ 。

[0056] 放电单元 450 包括晶体管 T9 和晶体管 T6。晶体管 T9 的栅极连接到复位端子 R, 晶体管 T9 的漏极连接到电容器 C6 的第一端, 并且晶体管 T9 的源极连接到电源电压端子 GV。晶体管 T9 响应于第 (j+1) 级 ST_{j+1} 的栅极信号 $Gout_{(j+1)}$, 对充电单元 420 放电。晶体管 T6 的栅极连接到帧复位端子 FR, 晶体管 T6 的漏极连接到电容器 C6 的第一端, 并且晶体管 T6 的源极连接到电源电压端子 GV。晶体管 T6 对放电单元 420 放电。也就是说, 放电单元 450 响应于第 (j+1) 级 ST_{j+1} 的栅极信号 $Gout_{(j+1)}$ 或初始化信号 INT, 通过晶体管 T9 和 T6 的源极将电容器 C6 放电到第二栅极关断电压 $Voff2$ 。

[0057] 当栅极信号 $Gout_{(j)}$ 为逻辑高时, 保持单元 460 通过维持晶体管 T3 关断来执行保持操作。当栅极信号 $Gout_{(j)}$ 变为逻辑低时, 保持单元 460 通过导通晶体管 T3 和晶体管 T5 来执行保持操作。

[0058] 晶体管 T3 的漏极连接到栅极输出端子 OUT1, 并且第二栅极关断电压 $Voff2$ 被施加到晶体管 T3 的源极。当通过栅极输出端子 OUT1 输出的栅极信号 $Gout_{(j)}$ 为逻辑高时, 晶体管 T7 和 T8 被导通。然后, 通过将晶体管 T3 的栅极电压下拉到第二栅极关断电压 $Voff2$, 晶体管 T7 和 T8 使晶体管 T3 关断。结果, 晶体管 T3 的漏极可以保持到栅极信号 $Gout_{(j)}$ 的逻辑高电平, 即, 栅极导通电压 Von_H 或 Von_L 。

[0059] 晶体管 T11 的漏极连接到设置端子 S, 晶体管 T11 的栅极连接到第二时钟端子

CK2,并且晶体管 T11 的源极连接到电容器 C6 的第一端。晶体管 T10 的漏极连接到晶体管 T11 的源极以及电容器 C6 的第一端,晶体管 T10 的栅极连接到第一时钟端子 CK1,并且晶体管 T10 的源极连接到栅极输出端子 OUT1。晶体管 T5 的漏极连接到栅极输出端子 OUT1,晶体管 T5 的栅极和晶体管 T11 的栅极共同地连接到第二时钟端子 CK2,并且晶体管 T5 的源极连接到电源电压端子 GV。

[0060] 当第二时钟信号 CKVB 为逻辑高时,栅极信号 $G_{out(j)}$ 为逻辑低,并且晶体管 T5 被导通。然后,保持单元 460 执行保持操作,使得栅极输出端子 OUT1 可以被保持到第二栅极关断电压 V_{off2} 。

[0061] 换言之,由于即使在低温时第一时钟信号 CKV 和第二时钟信号 CKVB 的幅度也增加,因此可以防止栅极驱动单元 400 的驱动能力显著恶化。因此,通过提供其电流和电压足以导通或关断连接到栅极线 G_1 到 G_n 的多个开关器件 Q1 (例如,图 2 所示的开关器件 Q1) 的栅极信号 $G_{out(j)}$,即使在低温时也能增强显示质量。

[0062] 向栅极线 G_1 到 G_n 提供的第二栅极关断电压 V_{off2} 与第一时钟信号 CKV 或第一栅极关断电压 V_{off1} 不同 (第一栅极关断电压 V_{off1} 是第二时钟信号 CKVB 的逻辑低电平信号)。换言之,可以独立于第一栅极关断电压 V_{off1} 控制第二栅极关断电压 V_{off2} 。例如,如果作为低温电压的第一栅极关断电压 V_{off1} 被提供给栅极线 G_1 到 G_n ,则开关器件 Q1 可以减少漏电流。结果,多个像素电极 PE (例如,图 2 所示的像素电极 PE) 在开关器件 Q1 被关断期间可能不能快速地放电,从而引起图像残留。

[0063] 然而,根据本实施例,向栅极线 G_1 到 G_n 提供高于第一栅极关断电压 V_{off1} 的第二栅极关断电压 V_{off2} ,即使在低温时,也可以在电力被切断之后快速地对像素电极 PE 充有的数据电压进行放电,从而降低了图像残留现象。

[0064] 下面将参照图 7 到图 11 进一步详细描述图 1 所示的电压生成单元 800 的结构和操作。图 7 是图 1 所示的电压生成单元的框图,图 8 是图 7 所示的升压转换器的电路图,图 9 是图 8 所示的脉宽调制生成器的框图,图 10 是图 7 所示的栅极导通电压生成单元和第一栅极关断电压生成单元的电路图,以及图 11 是图 7 所示的第二栅极关断电压生成单元的电路图。

[0065] 参照图 7,电压生成单元 800 包括升压转换器 810、温度传感器 820、栅极导通电压生成器 830、第一栅极关断电压生成器 840 和第二栅极关断电压生成器 850。

[0066] 温度传感器 820 输出根据环境温度变化的温变电压 VARV。升压转换器 810 通过升高第一输入电压 V_{in1} 来生成驱动电压 AVDD 和脉冲信号 PULSE。驱动电压 AVDD 根据温变电压 VARV 而变化。栅极导通电压生成器 830 将驱动电压 AVDD 偏移与脉冲信号 PULSE 的电压相对应的量,并且将偏移的结果作为栅极导通电压 V_{on} 输出。在另一示例性实施例中,第一栅极关断电压生成器 840 将可能由升压转换器 810 生成的第二输入电压 V_{in2} 偏移与脉冲信号 PULSE 的电压相对应的量,并且将偏移的结果作为第一栅极关断电压 V_{off1} 输出。第二栅极关断电压生成器 850 可以接收第一栅极关断电压 V_{off1} ,将第一栅极关断电压 V_{off1} 分压,并且将分压结果作为第二栅极关断电压 V_{off2} 输出。

[0067] 下面将参照图 8 和图 9 进一步详细描述升压转换器 810 和温度传感器 820 的结构和操作。

[0068] 升压转换器 810 包括:电感器 L,向其施加第一输入电压 V_{in1} ;第一二极管 D1,包

括连接到电感器 L 的阳极和连接到驱动电压 AVDD 的输出端子的阴极；第一电容器 C1，连接在第一二极管 D1 与地之间；和脉冲宽度调制 (PWM) 信号生成器 812，连接到第一二极管 D1 的阳极。升压转换器 810 可以是直流 - 直流 (DC-DC) 转换器，但本发明不限于此。

[0069] 当 PWM 信号生成器 812 输出的 PWM 信号为逻辑高时，开关器件 Q2 被导通。然后，由于电感器 L 的电流和电压特性，流过电感器 L 的电流 I_L 与施加到电感器 L 的第一输入电压 V_{in1} 成正比地递增。

[0070] 当 PWM 信号为逻辑低时，开关器件 Q2 被关断。然后，电流 I_L 流过第一二极管 D1，并且由于电感器 L 的电流和电压特性，对第一电容器 C1 充电。结果，第一输入电压 V_{in1} 被升高，并且升高后的第一输入电压 V_{in1} 作为驱动电压 AVDD 输出。PWM 信号的占空比根据温变电压 VARV 而变化。电流 I_L 根据使开关器件 Q2 导通或关断的 PWM 信号的占空比而变化，结果，升高或降低驱动电压 AVDD 和脉冲信号 PULSE。

[0071] 下面将参照图 9 进一步详细描述 PWM 信号生成器 812 的操作。参照图 9，振荡器 814 生成具有一致频率的参考时钟信号 RCLK。比较器 816 对参考时钟信号 RCLK 的电压与温变电压 VARV 进行比较。如果温变电压 VARV 高于参考时钟信号 RCLK 的电压，则比较器 816 输出具有逻辑高电平的 PWM 信号。另一方面，如果温变电压 VARV 低于参考时钟信号 RCLK 的电压，则比较器 816 输出具有逻辑低电平的 PWM 信号。以这种方式，PWM 信号生成器 812 生成 PWM 信号。

[0072] 由于参考时钟信号 RCLK 的频率是一致的，因此 PWM 信号生成器 812 所生成的 PWM 信号的占空比根据温变电压 VARV 而变化。本发明不限于振荡器 814。换言之，本发明可以应用到能够生成其占空比根据控制电压信号 VCONT 变化的参考时钟 RCLK 的任何类型电路。

[0073] 温度传感器 820 生成根据环境温度变化的温变电压 VARV。例如，随着环境温度增加，温变电压 VARV 可以增加。另一方面，随着环境温度降低，温变电压 VARV 可以降低。温度传感器 820 可以包括二极管 D2 到 D4，其具有基本上与环境温度成反比变化的阈值电压。参照图 8，可以通过使预定电压通过二极管 D2 到 D4，使得预定电压下降，从而获得温变电压 VARV。

[0074] 随着环境温度增加，二极管 D2 到 D4 的阈值电压相应地降低。然后，通过二极管 D2 到 D4 降压的电压量减少，因此温变电压 VARV 增加。另一方面，随着环境温度降低，二极管 D2 到 D4 的阈值电压相应地增加。然后，通过二极管 D2 到 D4 降压的电压量增加，因此温变电压 VARV 降低。图 8 示出了当通过使用电阻器 R1 和 R2 将驱动电压 AVDD 分压而获得预定电压时的情况。

[0075] 换言之，当环境温度增加时，温度传感器 820 提供具有高电压的温变电压 VARV，并且升压转换器 810 输出具有低电压的脉冲信号 PULSE 和驱动电压 AVDD。另一方面，当环境温度降低时，温度传感器 820 提供具有低电压的温变电压 VARV，并且升压转换器 810 输出具有高电压的脉冲信号 PULSE 和驱动电压 AVDD。升压转换器 810 和温度传感器 820 的结构不限于图 8 和图 9 所示的结构。

[0076] 下面将参照图 10 进一步详细描述图 7 所示的栅极导通电压生成器 830 和第一栅极关断电压生成器 840 的结构和操作，这里假设栅极导通电压生成器 830 和第一栅极关断电压生成器 840 是电荷泵电路 (charge pump circuit)。

[0077] 参照图 10，栅极导通电压生成器 830 包括第五和第六二极管 D5 和 D6 以及第二和

第三电容器 C2 和 C3。温变电压 VARV 被提供到第五二极管 D5 的阳极,并且第五二极管 D5 的阴极连接到第一节点 N1。第二电容器 C2 连接在第一节点 N1 和被施加了脉冲信号 PULSE 的第二节点 N2 之间。第六二极管 D6 的阳极连接到第一节点 N1,并且第六二极管 D6 的阴极输出栅极导通电压 Von。第三电容器 C3 连接在第五二极管 D5 的阳极和第六二极管 D6 的阴极之间。栅极导通电压生成器 830 的结构不限于图 10 所示的结构。换言之,栅极导通电压生成器 830 可以包括三个或更多二极管以及三个或更多电容器。

[0078] 当脉冲信号 PULSE 被提供给第二电容器 C2 时,第一节点 N1 输出通过将温变电压 VARV 增加与脉冲信号 PULSE 的电压相对应的量而获得的脉冲。第六二极管 D6 和第三电容器 C3 通过钳制第一节点 N1 的电压来生成栅极导通电压 Von,然后输出栅极导通电压 Von。换言之,栅极导通电压 Von 是通过将温变电压 VARV 偏移与脉冲信号 PULSE 的电压相对应的量而获得的直流 (DC) 电压。

[0079] 第一栅极关断电压生成器 840 包括第七和第八二极管 D7 和 D8 以及第四和第五电容器 C4 和 C5。第二输入电压 Vin2 被提供到第七二极管 D7 的阴极,并且第七二极管 D7 的阳极连接到第三节点 N3。第四电容器 C4 连接在第三节点 N3 和被施加了脉冲信号 PULSE 的第二节点 N2 之间。第八二极管 D8 的阴极连接到第三节点 N3,并且第八二极管 D8 的阳极输出第一栅极关断电压 Voff1。第五电容器 C5 连接在第七二极管 D7 的阴极与第八二极管 D8 的阳极之间。第一栅极关断电压生成器 840 的结构不限于图 10 所示的结构。换言之,第一栅极关断电压生成器 840 可以包括三个或更多二极管以及三个或更多电容器。

[0080] 当脉冲信号 PULSE 被提供到第四电容器 C4 时,第三节点 N3 输出通过将第二输入电压 Vin2 降低与脉冲信号 PULSE 的电压相对应的量而获得的脉冲。第八二极管 D8 和第五电容器 C5 通过钳制第三节点 N3 的电压来生成第一栅极关断电压 Voff1,然后输出第一栅极关断电压 Voff1。换言之,第一栅极关断电压 Voff1 可以通过将第二输入电压 Vin2 偏移与脉冲信号 PULSE 的电压相对应的量而获得的 DC 电压。

[0081] 如上所述,温变电压 VARV 和脉冲信号 PULSE 的电压根据环境温度变化。因此,栅极导通电压 Von 和第一栅极关断电压 Voff1 也可以如图 3 所示变化。

[0082] 下面将参照图 11 进一步描述图 7 所示的第二栅极关断电压生成器 850 的结构和操作。由于第一栅极关断电压 Voff1 在低温时降低,因此第二栅极关断电压生成器 850 将第二栅极关断电压 Voff2 相对于温度的变化量设置得小于第一栅极关断电压 Voff1 相对于温度的变化量。或者,第二栅极关断电压生成器 850 可以输出一致的第二栅极关断电压 Voff2,而不管环境温度如何。第二栅极关断电压生成器 850 可以包括分压器 R3 和 R4 以及齐纳二极管 Z。

[0083] 如果齐纳二极管 Z 具有 -5V 的击穿电压,则第二栅极关断电压生成器 850 可以通过分压器 R3 和 R4 的电阻等级,输出具有 -5V 的一致电压的第二栅极关断电压 Voff2。当第二栅极关断电压生成器 850 中没有提供齐纳二极管时,可以使用分压器 R3 和 R4 将第二栅极关断电压 Voff2 的变化量设置得小于第一栅极关断电压 Voff1 的变化量。

[0084] 第二栅极关断电压生成器 850 可以输出高于第一栅极关断电压 Voff1 的第二栅极关断电压 Voff2。由于使用第二栅极关断电压 Voff2 作为栅极信号,因此可以解决图像残留问题。

[0085] 下面将参照图 12 到图 14 进一步详细描述图 1 所示的时钟生成单元 600 的结构和

操作。图 12 是图 1 所示的时钟生成单元的框图,图 13 是图 12 所示的 D- 触发器的电路图,并且图 14 是说明图 12 所示的时钟生成单元的操作的信号图。

[0086] 时钟生成单元 600 包括逻辑 OR 运算器 OR、D- 触发器 610、第一时钟电压施加器 620、第二时钟电压施加器 630 和电荷分配器 (charge sharer) 640。然而,时钟生成单元 600 不限于这里所述的结构。

[0087] 逻辑 OR 运算器 OR 接收第一时钟生成控制信号 OE 和第二时钟生成控制信号 CPV,对第一时钟生成控制信号 OE 和第二时钟生成控制信号 CPV 执行逻辑 OR 运算,来生成第三时钟生成控制信号 CPVX,并且将第三时钟生成控制信号 CPVX 提供给 D- 触发器 610。

[0088] 参照图 13,D- 触发器 610 通过时钟端子 CLK 接收第三时钟生成控制信号 CPVX。由于输入端子 D 和输出反端子 $\overline{Q}$ 连接,因此输出端子 Q 输出第二时钟使能信号 ECS,该信号在第三时钟生成控制信号 CPVX 的每个上升沿被触发 (toggle),并且输出反端子 $\overline{Q}$ 输出第一时钟使能信号 OCS,该信号的相位与第二时钟使能信号 ECS 的相位相反。

[0089] 第一时钟使能信号 OCS 被提供到第一时钟电压施加器 620,并且第二时钟使能信号 ECS 被提供到第二时钟电压施加器 630。

[0090] 第一时钟电压施加器 620 被第一时钟使能信号 OCS 使能,并且输出在第一时钟使能信号 OCS 为逻辑高 (如图 14 中部分 1 所示) 时具有栅极导通电压 V_{on} 以及在第一时钟使能信号 OCS 为逻辑低 (如图 14 中部分 2 所示) 时具有第一栅极关断电压 V_{off1} 的第一时钟信号 CKV。第二时钟电压施加器 630 被第二时钟使能信号 ECS 使能,并且输出在第二时钟使能信号 ECS 为逻辑高时 (如图 14 中部分 1 所示) 具有栅极导通电压 V_{on} 以及在第二时钟使能信号 ECS 为逻辑低 (如图 14 中部分 2 所示) 时具有第一栅极关断电压 V_{off1} 的第二时钟信号 CKVB。栅极导通电压 V_{on} 和第一栅极关断电压 V_{off1} 根据环境温度变化,如图 3 所示。

[0091] 电荷分配器 640 接收第三时钟生成控制信号 CPVX,并且在第一时钟信号 CKV 和第二时钟信号 CKVB 的充电和放电期间执行电荷分配操作。

[0092] 参照图 14,在部分 1 期间,第一时钟信号 CKV 具有与栅极导通电压 V_{on} 一样高的电压,并且第二时钟信号 CKVB 具有与第一栅极关断电压 V_{off1} 一样低的电压。当第三时钟生成控制信号 CPVX 变为逻辑低时,第一时钟信号 CKV 开始被放电,并且第二时钟信号 CKVB 开始被充电。换言之,在部分 3 期间,第一时钟信号 CKV 在与第二时钟信号 CKVB 分配电荷的同时,开始被放电,因此第一时钟信号 CKV 的电压递减到第一栅极关断电压 V_{off1} 。另一方面,在第一个部分 3 期间,第二时钟信号 CKV 开始被第一时钟信号 CKV 提供的电荷充电,因此第二时钟信号 CKVB 的电压递增到栅极导通电压 V_{on} 。由于第一和第二时钟信号 CKV 和 CKVB 在部分 3 期间分配电荷,因此可以减少功耗。如果不需要的话,可以不提供电荷分配器 640。

[0093] 如上所述,根据本发明的 LCD 可以提供以下优点。

[0094] 第一,甚至在环境温度降低时,也能增强栅极驱动单元的驱动能力。

[0095] 第二,由于第一和第二时钟信号的低电压和栅极关断电压是分别生成的并被提供到栅极线,因此甚至当环境温度降低时,也可以防止出现图像残留现象。

[0096] 第三,通过甚至当环境温度降低时增强栅极驱动单元的驱动能力并减少图像残留现象,可以增强显示质量。

[0097] 尽管已经参照本发明示例性实施例具体示出和描述了本发明,但本领域普通技术人员将理解,在不背离权利要求书所限定的本发明精神和范围的前提下可以进行形式和细节上的各种改变。因此期望本发明实施例在所有方面都被认为是示意性而非限制性的,应当参考权利要求书而不是上述说明书来表示本发明范围。

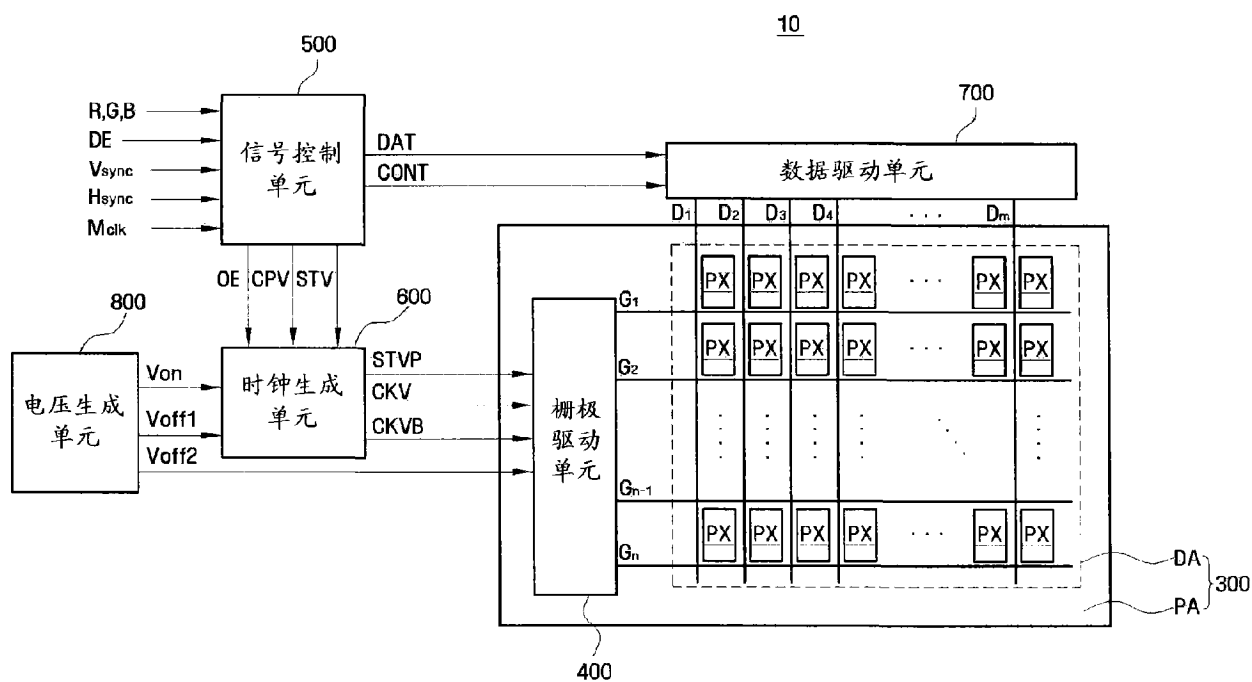


图 1

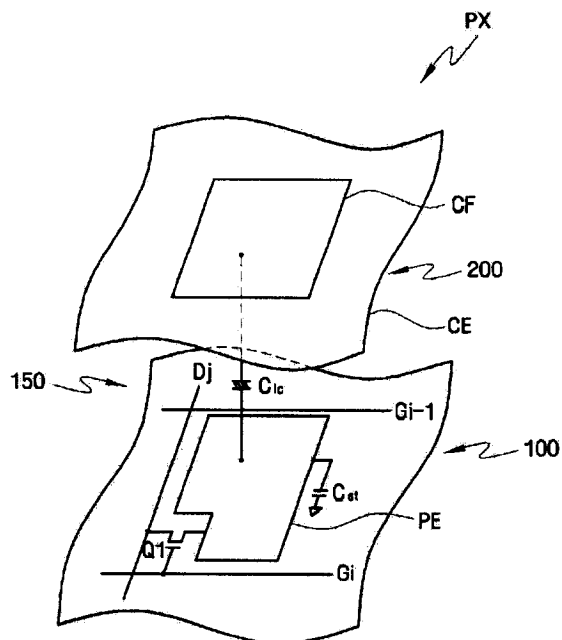


图 2

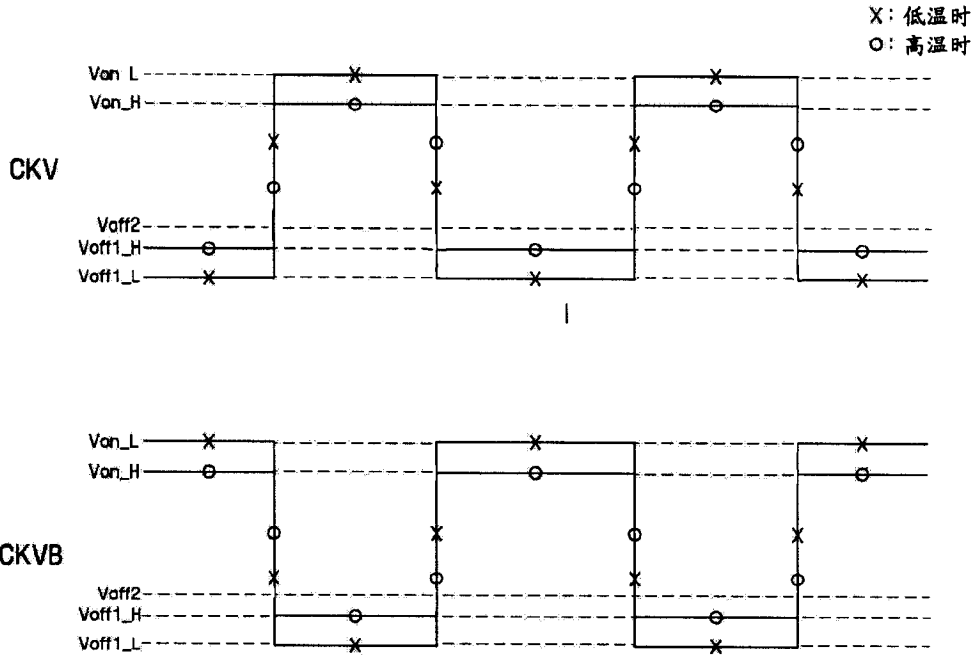


图 3

400

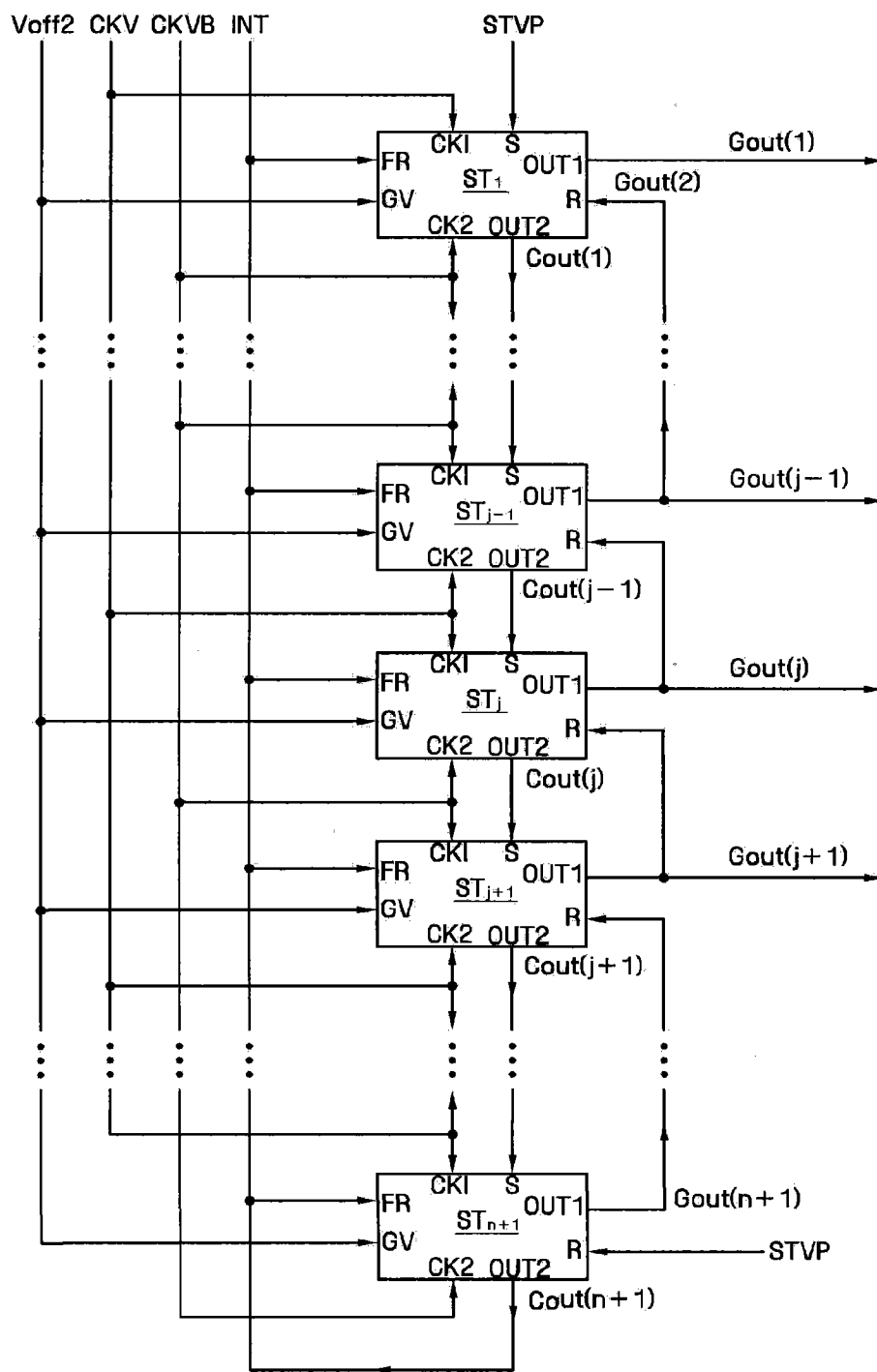


图 4

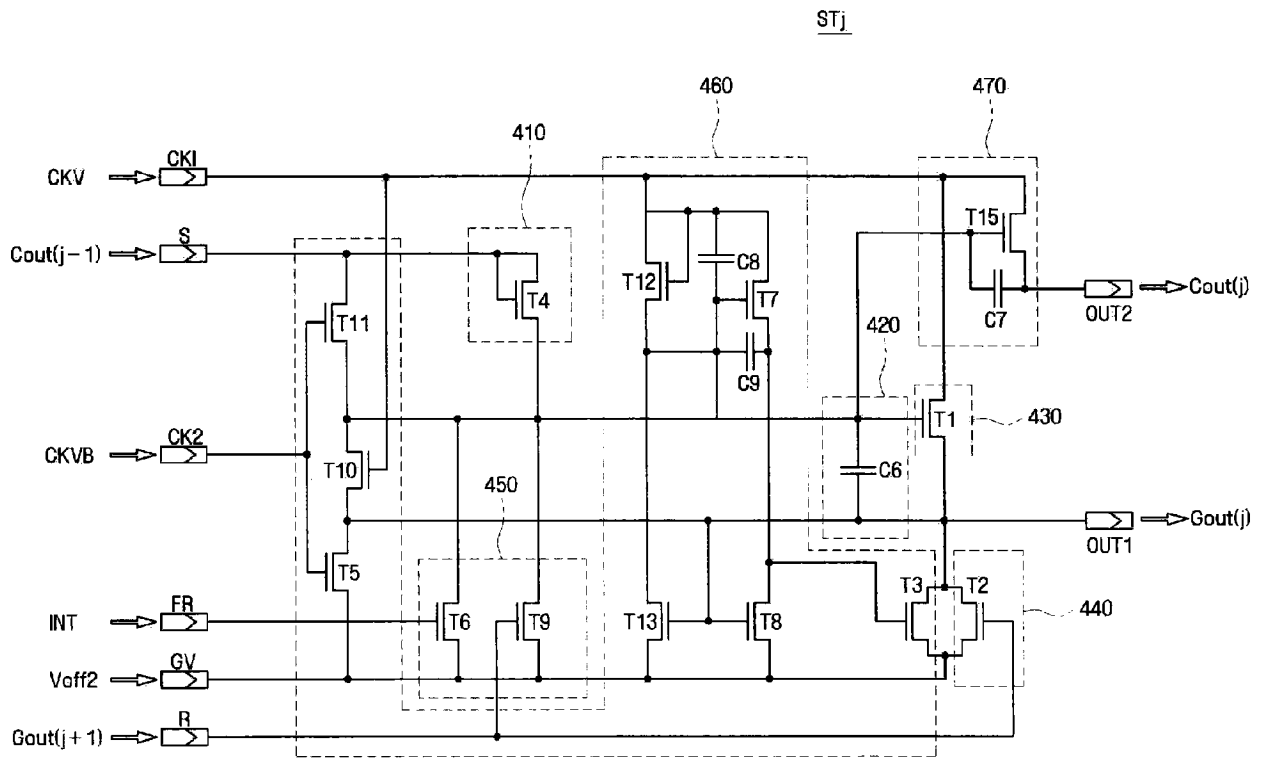


图 5

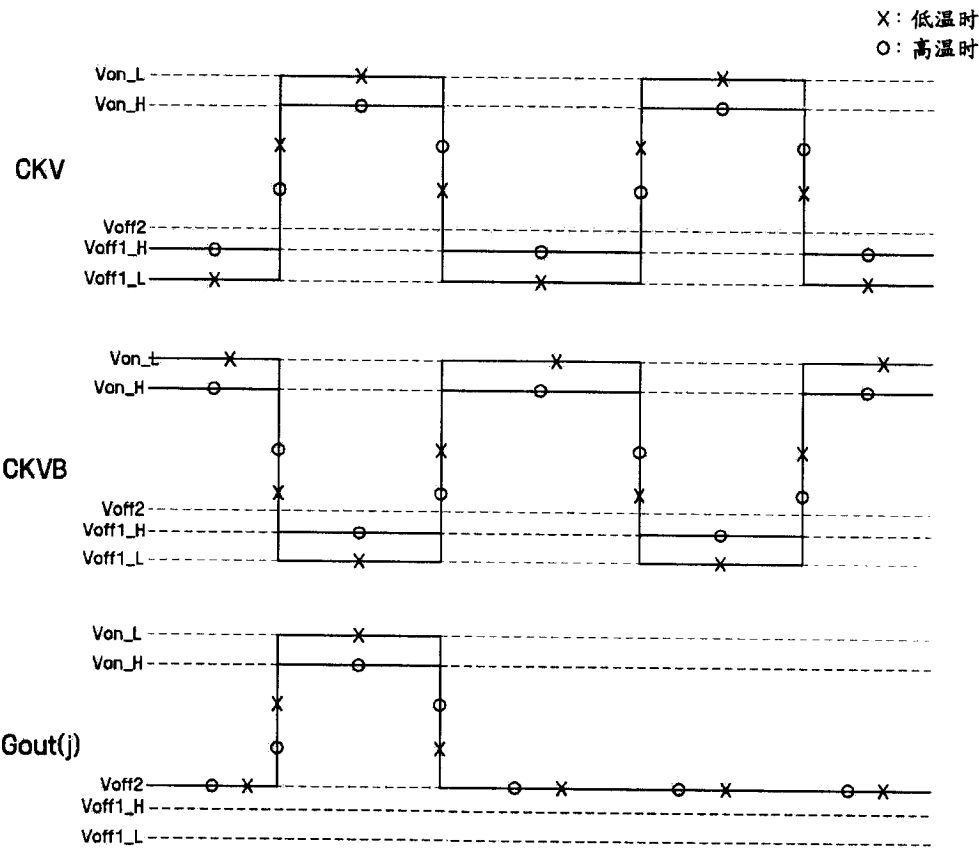


图 6

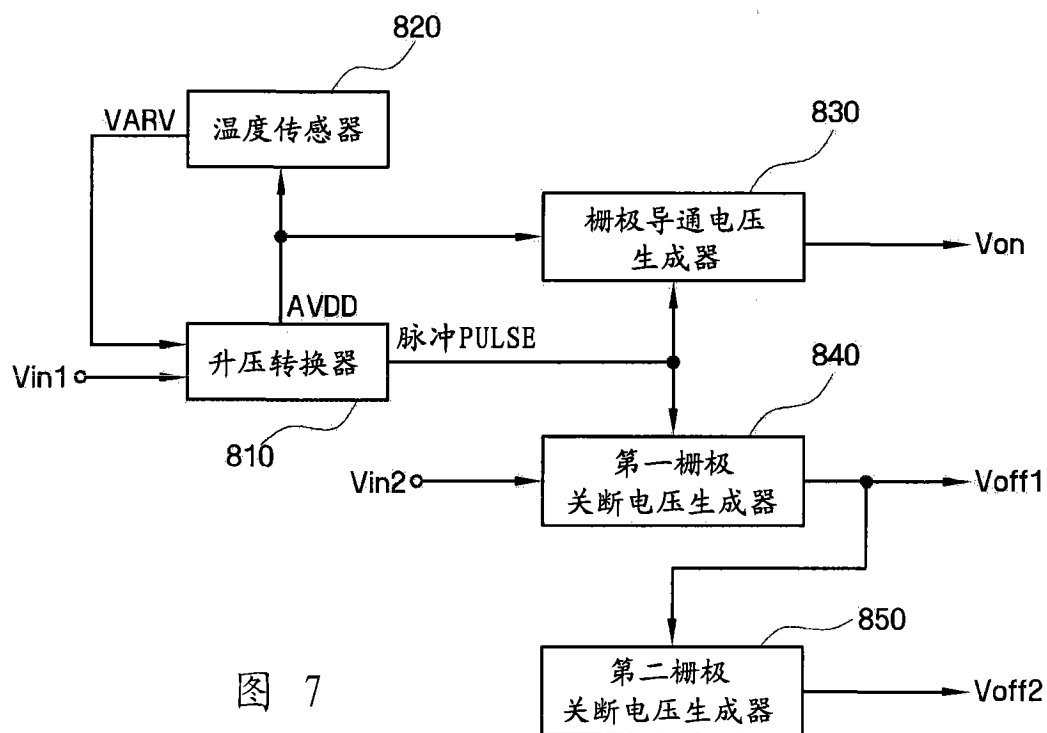


图 7

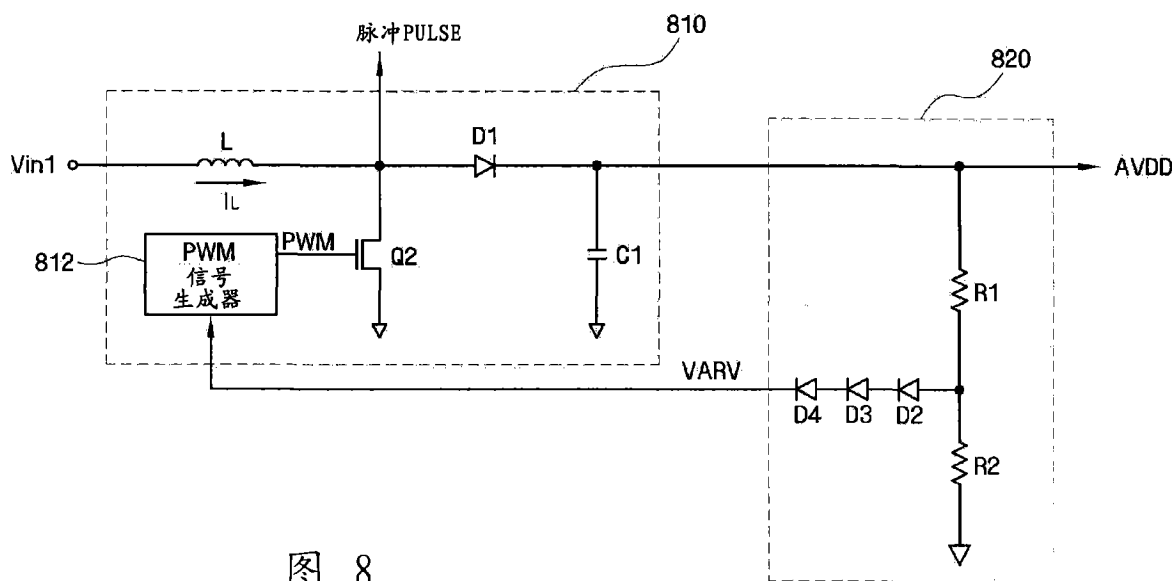


图 8

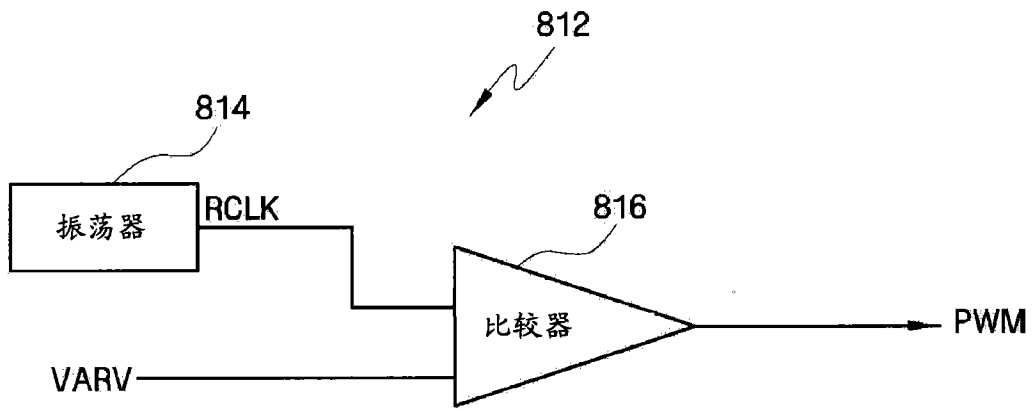


图 9

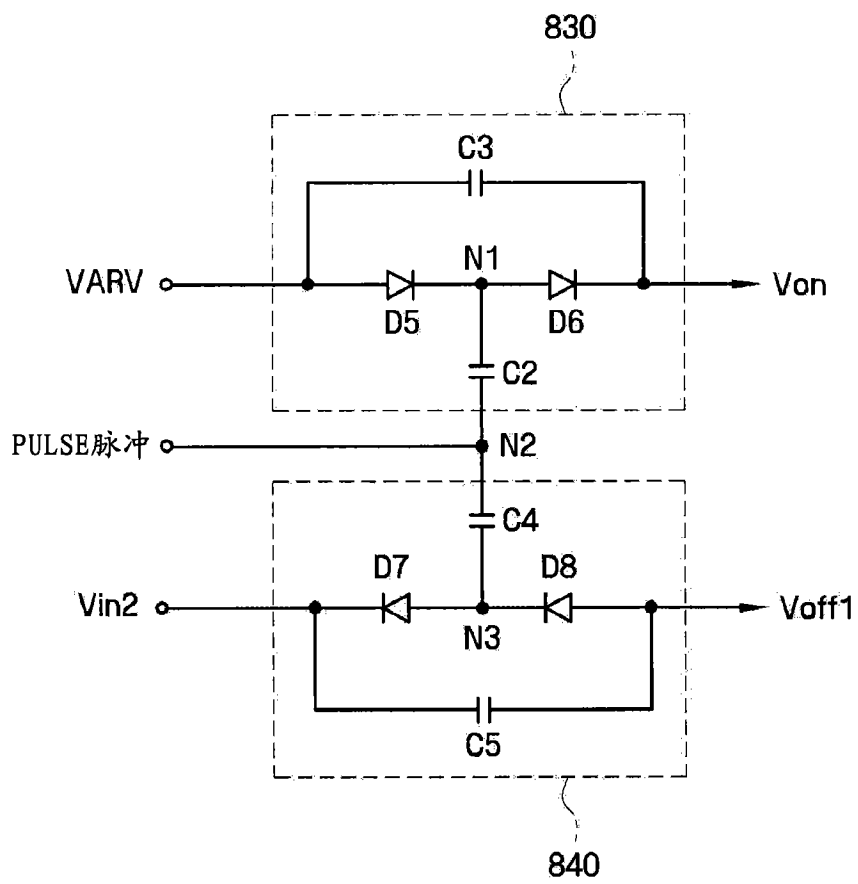


图 10

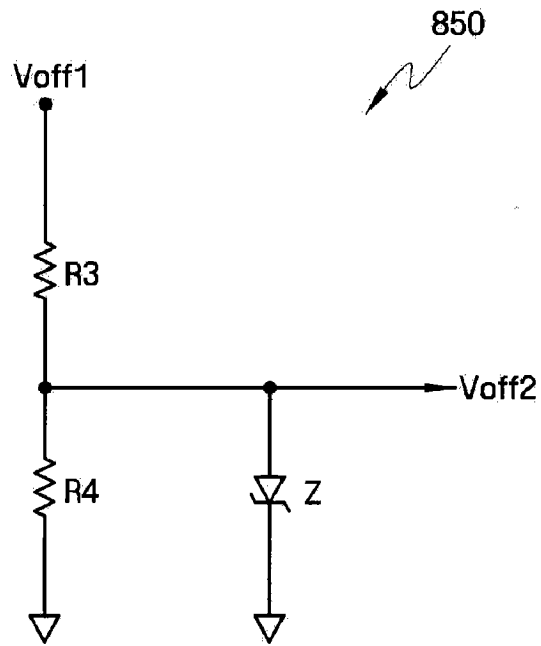


图 11

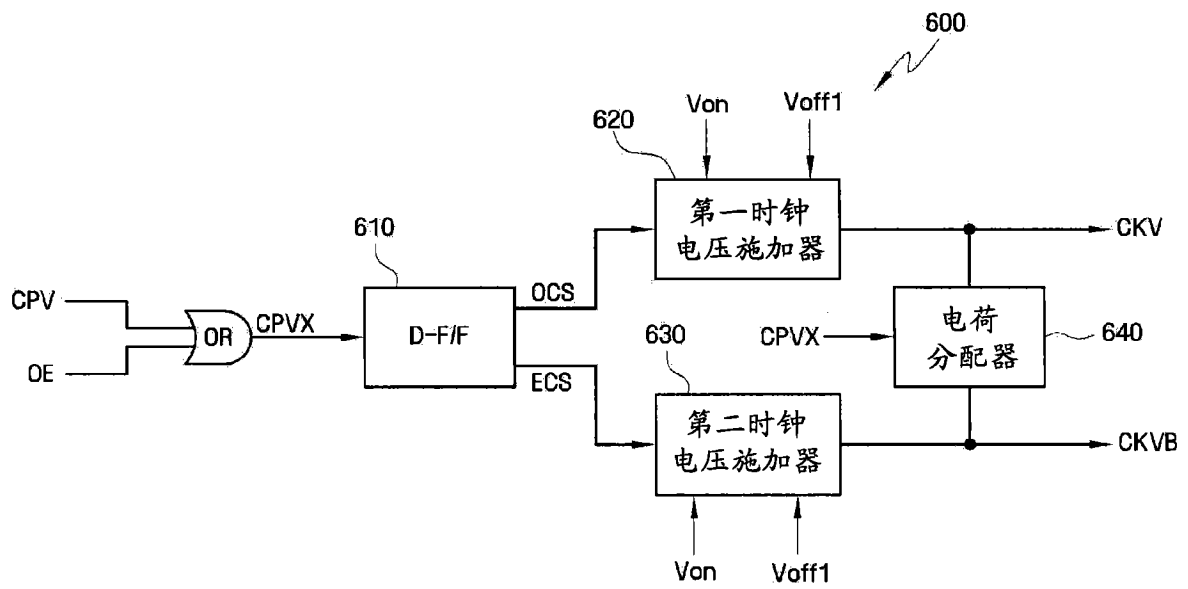


图 12

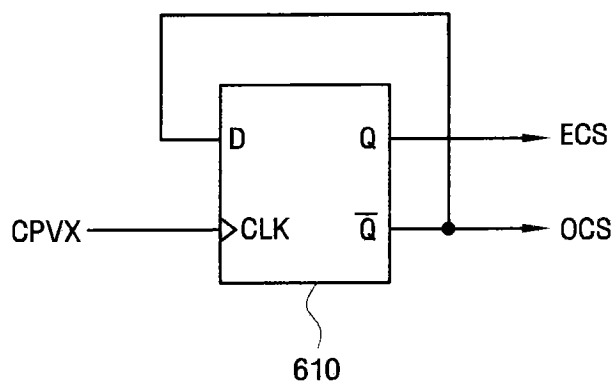


图 13

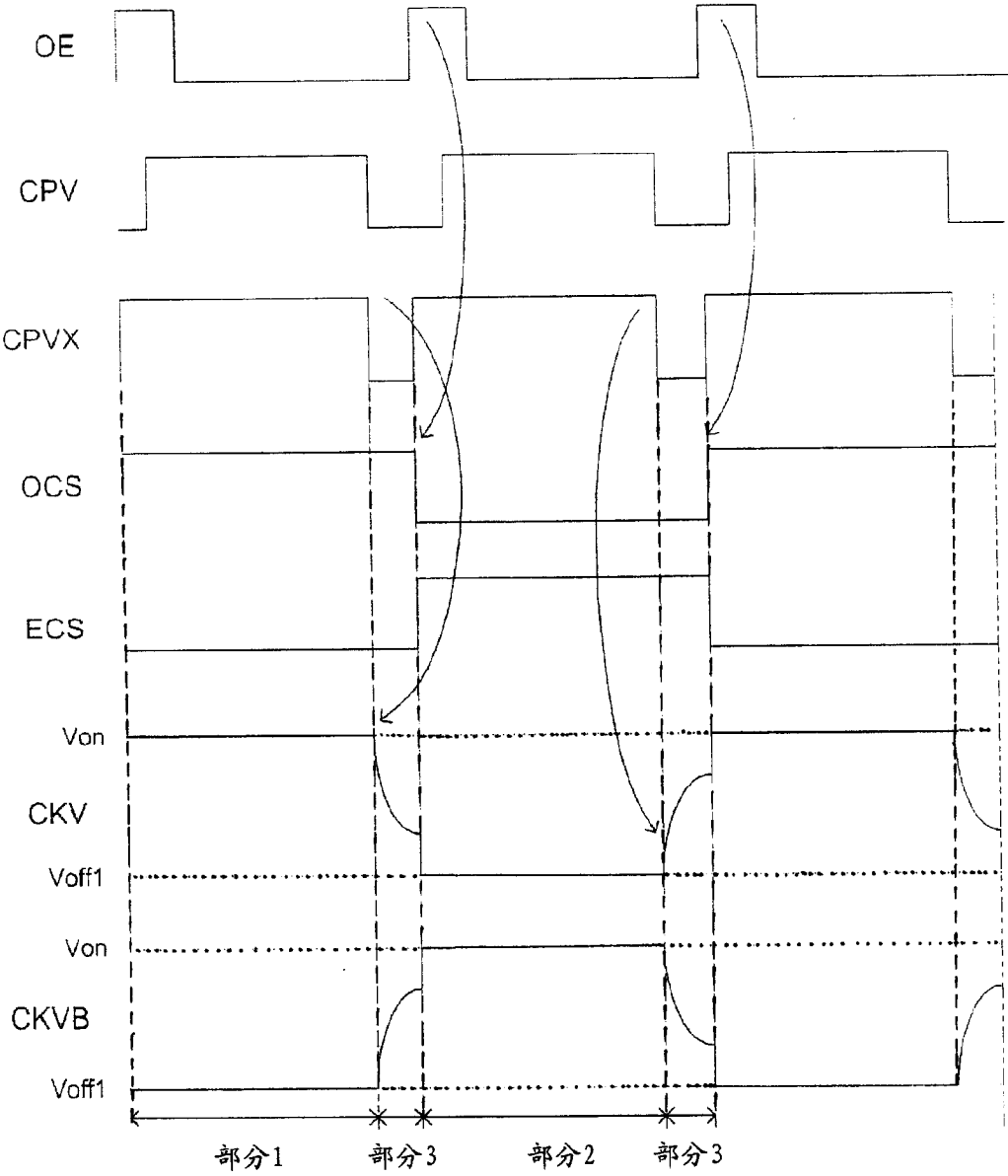


图 14

专利名称(译)	液晶显示器		
公开(公告)号	CN101221730B	公开(公告)日	2012-04-18
申请号	CN200710196117.1	申请日	2007-11-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	朴钟国		
发明人	朴钟国		
IPC分类号	G09G3/36 G09G3/20 H03K17/687 G02F1/133		
CPC分类号	G09G2320/041 G09G3/3677		
代理人(译)	邵亚丽		
审查员(译)	李文斐		
优先权	1020060118529 2006-11-28 KR		
其他公开文献	CN101221730A		
外部链接	Espacenet SIPO		

摘要(译)

一种能够增强显示质量的液晶显示器(LCD)，包括：电压生成单元、时钟生成单元、栅极驱动单元和显示单元。电压生成单元输出栅极导通电压以及第一和第二栅极关断电压，第一和第二栅极关断电压彼此是不同的。时钟生成单元输出第一时钟信号和第二时钟信号，该第二时钟信号的相位与第一时钟信号的相位相反。第一时钟信号在栅极导通电压和第一栅极关断电压之间摆动。栅极驱动单元被提供有第一时钟信号、第二时钟信号和第二栅极关断电压，并且输出栅极信号。显示单元包括多个像素，所述多个像素响应于栅极信号导通或关断，并且显示图像。

