

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

G02F 1/1362 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200710186735.8

[43] 公开日 2008年5月28日

[11] 公开号 CN 101187743A

[22] 申请日 2007.11.16

[21] 申请号 200710186735.8

[30] 优先权

[32] 2006.11.20 [33] KR [31] 114696/06

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 黄仁载 牟相文

[74] 专利代理机构 北京市柳沈律师事务所

代理人 钱大勇 邵亚丽

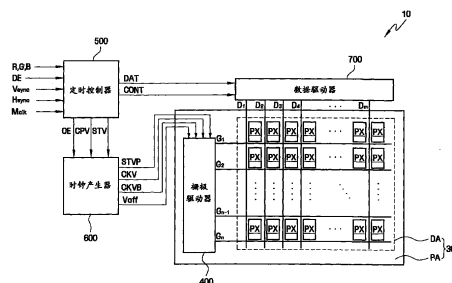
权利要求书 4 页 说明书 18 页 附图 9 页

## [54] 发明名称

液晶显示器及其驱动方法

## [57] 摘要

提供显示质量改善的液晶显示器及其驱动方法，液晶显示器包括：定时控制器，接收主时钟信号并且输出具有可变占空比的第一时钟产生控制信号和第二时钟产生控制信号；时钟产生器，接收第一时钟产生控制信号和第二时钟产生控制信号并且输出具有可变占空比和相反相位的第一时钟信号和第二时钟信号；栅极驱动器，接收第一时钟信号和第二时钟信号并且输出具有可变占空比的栅极信号；以及液晶面板，包括根据栅极信号被导通并且显示图像的多个像素。



1. 一种液晶显示器, 包括:

定时控制器, 接收主时钟信号并且输出具有可变占空比的第一时钟产生控制信号和第二时钟产生控制信号;

时钟产生器, 接收具有可变占空比的第一时钟产生控制信号和第二时钟产生控制信号并且输出第一时钟信号和第二时钟信号, 第一时钟信号和第二时钟信号具有相反的相位和可变的占空比;

栅极驱动器, 接收第一时钟信号和第二时钟信号并且输出具有可变占空比的栅极信号; 以及

液晶面板, 包括基于栅极信号导通并且显示图像的多个像素。

2. 如权利要求 1 的液晶显示器, 其中, 定时控制器输出第二时钟产生控制信号, 当主时钟信号的频率小于参考频率时, 第二时钟产生控制信号的占空比减小; 当主时钟信号的频率大于参考频率时, 第二时钟产生控制信号的占空比增大。

3. 如权利要求 2 的液晶显示器, 其中, 定时控制器包括:

比较单元, 把主时钟信号的频率与参考频率进行比较, 并且根据比较结果提供控制计数值的计数控制信号; 以及

计数单元, 当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿进行计数时, 输出处在高电平的第二时钟产生控制信号。

4. 如权利要求 3 的液晶显示器, 其中:

比较单元通过对单位时间内的主时钟信号的上升沿或下降沿进行计数来比较主时钟信号的频率和参考频率;

当主时钟信号的频率小于参考频率时, 比较单元提供与小于参考计数值的计数值相应的计数控制信号;

当主时钟信号的频率大于参考频率时, 比较单元提供与大于参考计数值的计数值相应的计数控制信号; 以及

参考计数值是预先设置的主时钟信号的上升沿或下降沿的计数值。

5. 如权利要求 1 的液晶显示器, 其中, 定时控制器输出具有如下占空比的第二时钟产生控制信号: 当第一时钟产生控制信号的频率小于参考频率时, 第二时钟产生控制信号的占空比减小, 并且当第一时钟产生控制信号的

频率大于所述参考频率时，第二时钟产生控制信号的占空比增加。

6. 如权利要求5的液晶显示器，其中，定时控制器包括：

比较单元，把第二时钟产生控制信号的频率与参考频率进行比较并且根据比较结果提供控制计数值的计数控制信号；以及

计数单元，当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿进行计数时，输出处在高电平的第二时钟产生控制信号。

7. 如权利要求6的液晶显示器，其中：

比较单元通过对单位时间内的第二时钟产生控制信号的上升沿或下降沿进行计数来比较第二时钟产生控制信号的频率和参考频率；

当第二时钟产生控制信号的频率小于参考频率时，比较单元提供与小于参考计数值的计数值对应的计数控制信号；

当第二时钟产生控制信号的频率大于参考频率时，比较单元提供与大于参考计数值的计数值对应的计数控制信号；以及

通过计数第二时钟产生控制信号的上升沿或下降沿的数量来预先设置参考计数值。

8. 如权利要求1的液晶显示器，其中：

第一和第二时钟信号包括第一到第三时段，在此期间第一和第二时钟信号具有彼此不同的电平；

第一时钟信号在第一时段内处在第一电平，在第二时段内处在与第一电平不同的第二电平，在第三时段内从第一电平过渡到第二电平或者从第二电平过渡到第一电平；

第二时钟信号在第一时段内处在第二电平，在第二时段内处在第一电平，在第三时段内从第一电平过渡到第二电平或者从第二电平过渡到第一电平；

当主时钟信号的频率小于参考频率时，第一和第二时段减小而第三时段增加；以及

当主时钟信号的频率大于参考频率时，第一和第二时段增加而第三时段减小。

9. 如权利要求8的液晶显示器，其中，第三时段包括电荷共享周期，在此期间，当第一时钟信号的电平下降时第二时钟信号的电平上升，并且在此期间，当第一时钟信号的电平上升时第二时钟信号的电平下降。

10. 如权利要求 8 的液晶显示器, 其中:

第三时钟产生控制信号包括通过执行第一时钟产生控制信号和第二时钟产生控制信号的 OR 操作所获得的信号; 以及

在第三时钟产生控制信号处在高电平的时段期间, 第一和第二时钟信号处在高电平或低电平;

以及在第三时钟产生控制信号处在低电平的时段期间, 第一和第二时钟信号从高电平过渡到低电平或者从低电平过渡到高电平。

11. 如权利要求 10 的液晶显示器, 其中, 时钟产生器包括:

OR 操作器, 接收第一时钟产生控制信号和第二时钟产生控制信号并且输出第三时钟产生控制信号给 D 触发器和电荷共享单元;

第一时钟电压施加单元, 接收第一时钟使能信号, 并且在第一时段期间输出第一时钟信号的第一电平, 以及在第二时段期间输出第一时钟信号的第二电平; 以及

第二时钟电压施加单元, 接收第二时钟使能信号, 并且在第一时段期间输出第二时钟信号的第二电平, 以及在第二时段期间输出第二时钟信号的第一电平。

12. 如权利要求 11 的液晶显示器, 其中:

D 触发器输出: 第一时钟使能信号, 具有在第三时钟产生控制信号的每个上升沿处被反转的相位; 以及第二时钟使能信号, 具有与第一时钟使能信号的相位相反的相位; 以及

电荷共享单元, 接收第三时钟产生控制信号并且控制在第三时段期间第一和第二时钟信号的过渡。

13. 如权利要求 1 的液晶显示器, 其中:

栅极驱动器包括顺序地输出栅极信号的多个级; 以及

多个级的每个级包括至少一个非晶硅薄膜晶体管 a-Si TFT。

14. 如权利要求 1 的液晶显示器, 其中, 无论液晶显示器的帧频率为多少, 在一个周期内第二时钟产生控制信号处在高电平的时间为恒定。

15. 一种驱动液晶显示器的方法, 所述方法包括:

接收主时钟信号并且输出占空比可变的第一时钟产生控制信号和第二时钟产生控制信号;

接收第一时钟产生控制信号和第二时钟产生控制信号并且输出具有可

变占空比和相反相位的第一时钟信号和第二时钟信号;

接收第一时钟信号和第二时钟信号并且输出具有可变占空比的栅极信号; 以及

根据栅极信号导通像素以显示图像。

16. 如权利要求 15 的方法, 其中, 当主时钟信号的频率小于参考频率时, 第二时钟产生控制信号的占空比减小, 而当主时钟信号的频率大于参考频率时, 第二时钟产生控制信号的占空比增加。

17. 如权利要求 16 的方法, 其中, 第二时钟产生控制信号的输出包括: 比较主时钟信号的频率与参考频率;

根据比较结果提供控制计数值的计数控制信号; 以及

当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿计数时, 输出处在高电平的第二时钟产生控制信号。

18. 如权利要求 15 的方法, 其中, 当第二时钟产生控制信号的频率小于参考频率时, 第二时钟产生控制信号的占空比减小, 而当第二时钟产生控制信号的频率大于参考频率时, 第二时钟产生控制信号的占空比增加。

19. 如权利要求 18 的方法, 其中, 第二时钟产生控制信号的输出包括: 比较第二时钟产生控制信号的频率与所述参考频率;

根据比较结果提供控制计数值的计数控制信号; 以及

当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿计数时, 输出处在高电平的第二时钟产生控制信号。

20. 如权利要求 15 的方法, 其中, 无论液晶显示器的帧频率为多少, 在一个周期期间第二时钟产生控制信号处在高电平的时间为恒定。

## 液晶显示器及其驱动方法

### 技术领域

本发明涉及液晶显示器及其驱动方法，更特定地，涉及具有改善的显示质量的液晶显示器及其驱动方法。

### 背景技术

在许多液晶显示器中，以载带封装（“TCP”）、玻璃板上芯片（“COG”）形式或其它适合安装的方法来安装栅极驱动集成电路（“IC”），但是在寻找改进生产成本或产品尺寸以及设计的过程中已经采用了其它的方法。更特定地，不使用栅极驱动 IC；而是在玻璃基板上安装利用非晶硅薄膜晶体管（“a-Si TFT”）产生栅极信号的栅极驱动器。

每个栅极驱动器包括多个 a-Si TFT。当接收到第一时钟信号和第二时钟信号时，输出栅极信号的多个 a-Si TFT 的每个 a-Si TFT 运行。第一时钟信号和第二时钟信号每个的频率和占空比根据液晶显示器的帧频率变化。例如，当所述帧频率相对于液晶显示器的其它帧频率处在低频时，与帧频率较高时相比，第一和第二时钟信号处在高电平（例如，当数字时钟脉冲为“on”时）的经过时间增加。换句话说，当帧频率处在低频时，与帧频率处在较高频率时相比，第一和第二时钟信号的占空比增加。另外，a-Si TFT 具有随温度增加的高的电荷迁移特性。结果，当在一个周期内第一和第二时钟信号处在高电平所经过时间很长时，接收第一和第二时钟信号的 a-Si TFT 在一帧期间可能错误地输出栅极导通电压几次，导致液晶显示器的显示质量恶化。

因此，为了防止引起显示质量恶化的栅极驱动器的错误操作，不论帧频率是多少，第一时钟信号和第二时钟信号处在高电平时所经过时间应当恒定。

### 发明内容

本发明示例实施例提供一种液晶显示器，它具有有效减少或防止栅极驱动器的错误操作从而改善显示质量的优点。本发明可替换的示例实施例并不

限于这里所提及的那些，并且对于本领域技术人员来说，通过以下描述，本发明的其它示例实施例将是显然的。

根据本发明的一个示例实施例，液晶显示器包括定时控制器，接收主时钟信号并且输出占空比可变的第二时钟产生控制信号和第一时钟产生控制信号；时钟产生器，接收第二时钟产生控制信号和第一时钟产生控制信号并且输出具有可变占空比和相反相位的第二时钟信号和第一时钟信号；栅极驱动器，接收第二时钟信号和第一时钟信号并且输出具有可变占空比的栅极信号，以及液晶面板，包括响应栅极信号而导通并且显示图像的多个像素。

定时控制器输出第二时钟产生控制信号。当主时钟信号频率小于参考频率时，第二时钟产生控制信号的占空比减小，而当主时钟信号频率大于参考频率时，第二时钟产生控制信号的占空比增加。

定时控制器包括比较单元，比较主时钟信号频率与参考频率，并且根据比较结果提供控制计数值的计数控制信号；以及计数单元，当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿进行计数时，输出处在高电平的第二时钟产生控制信号。

比较单元通过对每个时间单位的主时钟信号的上升沿或下降沿计数来比较主时钟信号频率和参考频率，当主时钟信号频率小于参考频率时，提供与小于参考计数值的计数值相对应的计数控制信号，而当主时钟信号频率大于参考频率时，提供与大于参考计数值的计数值相对应的计数控制信号。

参考计数值是预先设置的主时钟信号的上升沿或下降沿的计数值。

定时控制器输出第二时钟产生控制信号。当第一时钟产生控制信号的频率小于参考频率时，第二时钟产生控制信号的占空比减小，而当第一时钟产生控制信号的频率大于所述参考频率时，第二时钟产生控制信号的占空比增加。

定时控制器可以进一步包括比较单元，比较第二时钟产生控制信号的频率与参考频率，并且根据比较结果提供控制计数值的计数控制信号；以及计数单元，当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿进行计数时，输出处在高电平的第二时钟产生控制信号。

比较单元可以通过对每个时间单位的第二时钟产生控制信号的上升沿或下降沿计数来比较第二时钟产生控制信号的频率与所述参考频率，当第二时钟产生控制信号的频率小于所述参考频率时，提供与小于参考计数值的计

数值相对应的计数控制信号，而当第二时钟产生控制信号的频率大于参考频率时，提供与大于参考计数值的计数值相对应的计数控制信号。

参考计数值可以通过对第二时钟产生控制信号的上升沿或下降沿的数量进行计数来预先设置。

第一和第二时钟信号包括在其间第一和第二时钟信号彼此具有不同的电平的第一至第三时间段。

更具体地，第一时钟信号在第一时段内处在第一电平，在第二时段内处在与第一电平不同的第二电平，在第三时段内从第一电平过渡到第二电平或者从第二电平过渡到第一电平。类似地，第二时钟信号在第一时段内处在第二电平，在第二时段内处在第一电平，在第三时段内从第一电平过渡到第二电平或者从第二电平过渡到第一电平。

当主时钟信号的频率小于参考频率时，第一和第二时段减小而第三时段增加；以及当主时钟信号的频率大于参考频率时，第一和第二时段增加而第三时段减小。

第三时段是电荷共享周期，在此期间，当第一时钟信号的电平下降时第二时钟信号的电平上升，并且在此期间，当第一时钟信号的电平上升时第二时钟信号的电平下降。

液晶显示器包括第三时钟产生控制信号，其通过执行第一时钟产生控制信号和第二时钟产生控制信号的 OR 操作而获得。

在第三时钟产生控制信号处在高电平的时段期间，第一和第二时钟信号处在高电平或低电平；以及在第三时钟产生控制信号处在低电平的时段期间，第一和第二时钟信号从高电平过渡到低电平或者从低电平过渡到高电平。

时钟产生器包括：OR 操作器，接收第一时钟产生控制信号和第二时钟产生控制信号并且输出第三时钟产生控制信号给 D 触发器和电荷共享单元；第一时钟电压施加单元，接收第一时钟使能信号，并且在第一时段期间输出第一时钟信号的第一电平，以及在第二时段期间输出第一时钟信号的第二电平；以及第二时钟电压施加单元，接收第二时钟使能信号，并且在第一时段期间输出第二时钟信号的第二电平，以及在第二时段期间输出第二时钟信号的第一电平。

D 触发器输出：第一时钟使能信号，具有在第三时钟产生控制信号的每

个上升沿处被反转的相位；以及第二时钟使能信号，具有与第一时钟使能信号的相位相反的相位。

电荷共享单元接收第三时钟产生控制信号并且控制在第三时段期间第一和第二时钟信号的过渡。

栅极驱动器包括顺序地输出栅极信号的多个级；以及多个级的每个级包括至少一个非晶硅薄膜晶体管（a-Si TFT）。

在本发明的示例实施例中，无论液晶显示器的帧频率为多少，在一个周期内第二时钟产生控制信号处在高电平的时间为恒定。

根据本发明的另一个示例实施例，提供一种驱动液晶显示器的方法，所述方法包括：接收主时钟信号并且输出占空比可变的第二时钟产生控制信号和第一时钟产生控制信号；接收第二时钟产生控制信号和第一时钟产生控制信号并且输出具有可变占空比和相反相位的第二时钟信号和第一时钟信号；接收第二时钟信号和第一时钟信号并且输出具有可变占空比的栅极信号；以及根据栅极信号导通像素以显示图像。

当主时钟信号的频率小于参考频率时，第二时钟产生控制信号的占空比减小，而当主时钟信号的频率大于参考频率时，第二时钟产生控制信号的占空比增加。

第二时钟产生控制信号的输出包括：比较主时钟信号的频率与参考频率；根据比较结果提供控制计数值的计数控制信号；以及当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿计数时，输出处在高电平的第二时钟产生控制信号。

当第二时钟产生控制信号的频率小于参考频率时，第二时钟产生控制信号的占空比减小，而当第二时钟产生控制信号的频率大于参考频率时，第二时钟产生控制信号的占空比增加。

第二时钟产生控制信号的输出可以包括：比较第二时钟产生控制信号的频率与所述参考频率；根据比较结果提供控制计数值的计数控制信号；以及当基于对应于计数控制信号的计数值对主时钟信号的上升沿或下降沿计数时，输出处在高电平的第二时钟产生控制信号。

无论液晶显示器的帧频率为多少，在一个周期期间第二时钟产生控制信号处在高电平的时间为恒定。

## 附图说明

通过参考附图对本发明示例实施例的详细描述，本发明的以上和其它方面、特征和优点将变得更加显而易见，附图中：

图 1 是根据本发明示例实施例的液晶显示器的框图；

图 2 是根据本发明示例实施例的图 1 的液晶显示器的一个像素的等价电路图；

图 3 是根据本发明示例实施例的图 1 的液晶显示器的栅极驱动器的框图；

图 4 是根据本发明示例实施例的图 3 的栅极驱动器的第  $j$  级的示意性电路图；

图 5 是根据本发明示例实施例的液晶显示器的定时控制器的框图；

图 6 是根据本发明示例实施例的液晶显示器的时钟产生器的框图；

图 7 是根据本发明示例实施例的图 6 的时钟产生器的 D 触发器的框图；

图 8 和 9 是根据本发明示例实施例的分别说明图 5 和 6 的时钟产生器和定时控制器的操作的信号波形时序图；以及

图 10 是根据本发明另一个可选示例实施例的液晶显示器的定时控制器的框图。

## 具体实施方式

下面将参考示出本发明示例实施例的附图更全面地描述本发明。然而，本发明可以以许多不同的形式来具体化，不应当被解释为限定于这里所提出的实施例。更准确地，提供这些实施例以便本公开将是彻底和完全的，并且将完全地传达本发明的范围给本领域技术人员。全文中，类似的附图标记指代类似的元素。

应当理解，当一个元件被称为在另一个元件“上”时，它可以是直接在其它元件上或者在它们之间可以存在中间元件。相反，当一个元件被称为“直接在其它元件上”时，则没有中间元件存在。如这里所使用，术语“和/或”包括一个或多个相关所列条目的任意和所有组合。

应当理解，虽然这里可以用术语“第一”、“第二”、“第三”等来描述各种元件、组件、区域、层和/或部分，但元件、组件、区域、层和/或部分不应当被这些术语所限制。这些术语仅仅用于区分一个元件、组件、区域、层

和/或部分与另一个元件、组件、区域、层和/或部分。因此，在不脱离本发明示教的情况下，可以将下面所讨论的第一元件、组件、区域、层和/或部分称为第二元件、组件、区域、层和/或部分。

这里所使用的术语仅仅是为了描述特定的实施例，并不意欲限制本发明。如这里所使用，单数形式意欲包括复数形式，除非上下文清楚地表示。进一步应当理解，当在本文中使用时术语“包括”和/或“包括着”或者“包含”和/或“包含着”时，指定所述的特征、区域、整数、步骤、操作、元件和/或组件的存在，但是不排除一个或多个其它特征、区域、整数、步骤、操作、元件、组件和/或他们的组的存在或附加存在。

进一步，可以用相关的术语，例如“下方”或“底部”和“上方”或“顶部”来描述如图所示的一个元件与其它元件的关系。应当理解，除了图中所示方位外，相关的术语意欲包含设备的不同方位。例如，如果翻转某个图中的设备，则被描述为在其它元件“下方”的元件将被定向为在其它元件的“上方”一侧。因此，示例术语“下方”依赖于附图的特定朝向能够包含“下方”和“上方”两个方位。类似地，如果翻转某个图中的设备，则被描述为“低于”或在其它元件“之下”的元件将被定向于在其它元件“之上”。因此，示例术语“低于”或“在...之下”能够包含之上和之下两个方向。

除非另外定义，这里所用的所有术语（包括技术和科学术语）具有与本发明所属领域普通技术人员所共同理解含义相同的含义。进一步应当理解，术语，例如在公用词典中所定义的那些术语，应当被解释为具有与相关领域和本发明公开上下文中的其含义相一致的含义，而不应当以理想化或过度形式化的意义来解释，除非这里清楚地定义。

这里参考作为本发明理想化实施例示意图的截面图解来描述本发明的示例实施例。同样地，预期会有由诸如生产技术和/或公差所导致的图解形状的变化。因此，本发明实施例不应当被解释为限定于这里所图解区域的特定形状，而要包括由诸如生产所导致的形状差异。例如，被图解或描述为平面的区域典型地可以具有粗糙的和/或非线性的特征。此外，可以将所图解的尖角弄圆滑。因此，图中所图解的区域本质上是示意性的，它们的形状并不意欲图解区域的精确形状，并且不意欲限制本发明的范围。

在下文中，将占空比定义为在特定时钟信号的一个周期内信号保持高电平的持续时间。

下面将参考图 1 和 2 详细描述根据本发明一个示例实施例的液晶显示器。图 1 是根据本发明示例实施例的液晶显示器的框图。图 2 是根据本发明示例实施例的图 1 的液晶显示器的一个像素的等价电路图。

参考图 1 和 2, 根据本发明示例实施例的液晶显示器 10 包括液晶面板 300、定时控制器 500、时钟产生器 600、栅极驱动器 400 和数据驱动器 700。

液晶面板 300 被分成显示图像的显示区 DA 和不显示图像的非显示区 PA。

显示区 DA 包括: 第一基板 (100), 具有在其上形成的多个栅极线  $G_1$  到  $G_n$ 、多个数据线  $D_1$  到  $D_m$ 、开关元件 (Q) 和像素电极 (PE); 第二基板 (200), 具有在其上形成的滤色器 (CF) 和公共电极 (CE); 以及液晶层 (150), 插在第一基板 (100) 和第二基板 (200) 之间以便显示图像。如图 1 和 2 所示, 栅极线  $G_1$  到  $G_n$  彼此基本并行地沿行方向延伸, 并且数据线  $D_1$  到  $D_m$  彼此基本并行地沿列方向延伸。

参考图 2, 以滤色器 CF 面向第一基板 100 的像素电极 PE 的方式, 在第二基板 200 的公共电极 CE 的局部上可以形成滤色器 CF。进一步地, 与第  $i$  个 ( $i=1$  到  $n$ ) 栅极线  $G_i$  和第  $j$  个 ( $j=1$  到  $m$ ) 数据线  $D_j$  相连的像素 PX 包括: 开关元件 Q, 与信号线  $G_i$  和  $D_j$  相连; 以及与开关元件 Q 相连的液晶电容器  $C_{lc}$  和存储电容器  $C_{st}$ 。在另一可选择的示例实施例中, 可以省略存储电容器  $C_{st}$ 。开关元件 Q 是由非晶硅 (“a-Si”) 形成的薄膜晶体管 (“TFT”)。

如图 2 中所示, 非显示区 PA 是在液晶面板 300 外围区域中的部分, 在此区域由于第一基板 100 大于第二基板 200 而不显示图像。

又参考图 1, 数据驱动器 700 从定时控制器 500 接收图像信号 DAT 和数据控制信号 CONT, 并且提供与图像信号 DAT 对应的图像数据电压给每个数据线  $D_1$  到  $D_m$ 。数据控制信号 CONT 控制数据驱动器 700 的操作, 并且包括, 例如, 水平启动信号 (未示出), 用于启动数据驱动器 700 的操作; 以及加载信号 (未示出), 用于指示两个数据电压的输出, 但是不限于此。

栅极驱动器 400 从时钟产生器 600 接收第一时钟信号 CKV、第二时钟信号 CKVB、第二扫描启动信号 STVP 和栅极截止电压  $V_{off}$ , 并且提供栅极信号给多个栅极线  $G_1$  到  $G_n$ 。

下面将参考图 3 和 4 详细描述根据本发明示例实施例的栅极驱动器 400。另一可选的示例实施例并不限于图 3 和 4 中所示的结构或组件。

图3是根据本发明示例实施例的图1的液晶显示器10的栅极驱动器400的框图,并且图4是根据本发明示例实施例的图3的栅极驱动器400的第j级的示意性电路图。

参考图3,栅极驱动器包括至少一个a-Si TFT(未示出)。进一步地,栅极驱动器400包括多个级 $ST_1$ 、……、和 $ST_{n+1}$ 。如图3所示,级 $ST_1$ 、……、和 $ST_{n+1}$ 以级联方式相互连接,并且顺序地输出栅极信号 $G_{out1}$ 、……、和 $G_{out(n+1)}$ 。将栅极截止电压 $V_{off}$ 、第一时钟信号 $CKV$ 、第二时钟信号 $CKVB$ 和初始化信号 $INT$ 输入到级 $ST_1$ 、……、和 $ST_{n+1}$ 的每一个。将除最后一级 $ST_{n+1}$ 外的每一级连接到液晶面板的多个栅极线 $G_1$ 到 $G_n$ 的每一个的各自对应栅极线(图1)。根据这里所描述的示例实施例,第一时钟信号 $CKV$ 和第二时钟信号 $CKVB$ 具有可变的占空比,它的优点是无论液晶显示器的帧频率高低都可以有效减少或防止栅极驱动器400的错误操作。

级 $ST_1$ 、……、和 $ST_{n+1}$ 的每个级包括第一时钟端子 $CK1$ 、第二时钟端子 $CK2$ 、置位端子 $S$ 、复位端子 $R$ 、电源电压端子 $GV$ 、帧复位端子 $FR$ 、栅极输出端子 $OUT1$ 以及进位输出端子 $OUT2$ 。

更明确地,并且为了进一步说明,在级 $ST_1$ 、……、和 $ST_{n+1}$ 当中,例如,第j级 $ST_j$ 包括:置位端子 $S$ ,前一级 $ST_{j-1}$ 的进位信号 $C_{out}(j-1)$ 被输入到其中;复位端子 $R$ ,后一级 $ST_{j+1}$ 的栅极信号 $G_{out}(j+1)$ 被输入到其中;第一时钟端子 $CK1$ 和第二时钟端子 $CK2$ ,第一时钟信号 $CKV$ 和第二时钟信号 $CKVB$ 分别被输入到其中;电源电压端子 $GV$ ,栅极截止电压 $V_{off}$ 被输入到其中;以及帧复位端子 $FR$ ,初始化信号 $INT$ 被输入到其中。第j级 $ST_j$ 具有输出栅极信号 $G_{out}(j)$ 的栅极输出端子 $OUT1$ 、以及输出进位信号 $C_{out}(j)$ 的进位输出端子 $OUT2$ 。最后一级 $ST_{n+1}$ 的进位信号 $C_{out}(n+1)$ 被提供给级 $ST_1$ 、……、和 $ST_{n+1}$ 每一级的帧复位端子 $FR$ 。

为了防止级 $ST_1$ 、……、和 $ST_{n+1}$ 的不稳定震荡条件,将第二扫描启动信号 $STVP$ 代替前一级的进位信号输入给第一级 $ST_1$ ,并且将第二扫描启动信号 $STVP$ 代替后一级的栅极信号输入给最后一级 $ST_{n+1}$ 。

现在将参考图4更详细描述图3中所示的栅极驱动器400的第j级 $ST_j$ 。

第j级 $ST_j$ 包括缓冲单元410、充电单元420、上拉单元430、进位信号产生器470、下拉单元440、放电单元450和维持单元460。

缓冲单元410给连接到晶体管T4源极的充电单元420、进位信号产生

器 470、放电单元 450 和维持单元 460 提供前一级  $ST_{n-1}$  的进位信号  $Cout(j-1)$ ，进位信号  $Cout(j-1)$  通过置位端子 S 被输入到晶体管 T4 的漏极和栅极。

充电单元 420 包括电容器 C1，它的一个端子被连接到晶体管 T4 的源极和放电单元 450，它的另一个端子被连接到栅极输出端子 OUT1。根据前一级  $ST_{n-1}$  的进位信号  $Cout(j-1)$  用电荷对充电单元 420 进行充电。

前一级  $ST_{n-1}$  的进位信号  $Cout(j-1)$  的占空比与第一时钟信号 CKV 和第二时钟信号 CKVB 的占空比成正向关系变化。例如，当第一时钟信号 CKV 和第二时钟信号 CKVB 的占空比增加时，级  $ST_{n-1}$  的进位信号  $Cout(j-1)$  的占空比增加。相反，当第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个的占空比减小时，级  $ST_{n-1}$  的进位信号  $Cout(j-1)$  的占空比减小。

当液晶显示器的所述帧频率相对于液晶显示器的其他帧频率处在低频率时，与液晶显示器的帧频率相对较高时相比，在一个周期内第一时钟信号 CKV 和第二时钟信号 CKVB 处在高电平的时间要长。因此，在一个周期内前一级  $ST_{n-1}$  的进位信号  $Cout(j-1)$  处在高电平的时间也要变长。结果，大量的电荷被充入充电单元 420。相反，当液晶显示器的所述帧频率相对于液晶显示器的其他帧频率处在高频率时，与液晶显示器的帧频率相对较低时相比，在一个周期内第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个处在高电平的时间变短，相对少量的电荷被充入充电单元 420。

在充电单元 420 中的电荷量决定上拉单元 430 是接通还是断开，例如，晶体管 T1 分别是导通还是截止。当液晶显示器的帧频率处在如上所述的相对低频率时，对应的相对大量的电荷被充入充电单元 420，并且上拉单元 430 很容易被接通。相反，当所述帧频率处在如上所述的相对高频率时，相对少量的电荷被充入充电单元 420，因此上拉单元 430 不容易被接通。由于上拉单元容易被接通与否的程度取决于液晶的帧频率，因此上拉单元 430 的操作是不稳定和/或不可预测的。为了补偿这一点，本发明示例实施例提供第一时钟信号 CKV 和第二时钟信号 CKVB 给栅极驱动器 400，并且不论液晶显示器的帧频率是多少，在一个周期内第一时钟信号 CKV 和第二时钟信号 CKVB 处在高电平的经过时间恒定。因此，被充入充电单元 420 的电荷量保持恒定，并且以可预测和稳定的方式接通上拉单元 430。

上拉单元 430 包括晶体管 T1，如图 4 中所示，晶体管 T1 具有连接到第一时钟信号 CK1 的漏极、连接到电容器 C1 的一个端子的栅极、以及连接到

电容器 C1 的另一个端子和栅极输出端子 OUT1 的源极。当充电单元 420 的电容器 C1 被充入足够多的电荷时,晶体管 T1 被导通,并且将通过第一时钟端子 CK1 输入的第一时钟信号 CKV 通过栅极输出端子 OUT1 提供给多个栅极线  $G_1$  到  $G_n$  (图 1) 作为栅极信号  $G_{out}(j)$ 。

如上所述,当液晶显示器的帧频率处在相对低频率时,相对大量的电荷被充入充电单元 420,并且上拉单元 430 更容易被接通。进一步地,当温度增加时,电荷迁移性增加并且上拉单元 430 可以由于噪声而被接通,导致在一帧内栅极信号  $G_{out}(j)$  输出几次,引起液晶显示器图像质量的下降。然而,如这里所述,在本发明的示例实施例中,无论液晶显示器的帧频率是多少,在一个周期期间第一时钟信号 CKV 和第二时钟信号 CKVB 处在高电平的经过时间保持恒定,并且被充入充电单元 420 的电荷量保持恒定,减小或有效阻止由于上拉单元 430 因噪声而接通所造成的栅极驱动器 400 的错误操作。在一个周期期间第一时钟信号 CKV 和第二时钟信号 CKVB 处在高电平的时间如下面所详细描述的方式来确定。

再次参考图 4,进位信号产生器 470 包括:晶体管 T15,晶体管 T15 具有连接到第一时钟端子 CK1 的漏极、连接到进位输出端子 OUT2 的源极、和连接到缓冲单元 410 的栅极;以及电容器 C2,连接到晶体管 T15 的栅极和源极。以如上所述参考充电单元 420 相同的方式对电容器 C2 充电。当对电容器 C2 充电时,晶体管 T15 导通并且通过进位输出端子 OUT2 输出第一时钟信号 CKV 作为级  $ST_{j+1}$  的置位端子 S 的进位信号  $C_{out}(j)$ 。

下拉单元 440 包括晶体管 T2,晶体管 T2 具有连接到晶体管 T1 源极和电容器 C1 的另一个端子的漏极、连接到电源电压端子 GV 的源极和连接到复位端子 R 的栅极。根据从复位端子 R 输入的下一级  $ST_{j+1}$  的栅极信号  $G_{out}(j+1)$  接通下拉单元 440,并且将栅极信号  $G_{out}(j)$  下拉到栅极截止电压  $V_{off}$ 。

放电单元 450 包括晶体管 T9 和晶体管 T6。晶体管 T9 具有连接到复位端子 R 的栅极、连接到电容器 C1 的一个端子的漏极和连接到电源电压端子 GV 的源极,并且响应下一级  $ST_{j+1}$  的栅极信号  $G_{out}(j+1)$  使充电单元 420 放电。晶体管 T6 具有连接到帧复位端子 FR 的栅极、连接到电容器 C1 的一个端子的漏极、以及连接到电源电压端子 GV 的源极,并且响应初始化信号 INT 使充电单元 420 放电。

在维持单元 460 中, 当栅极信号  $Gout(j)$  处在高电平时, 晶体管 T3 保持截止并且执行维持  $Gout(j)$  处在高电平的维持操作。当栅极信号  $Gout(j)$  从高电平变为低电平时, 晶体管 T3 和晶体管 T5 导通, 并且执行维持  $Gout(j)$  处在低电平的维持操作。

更特定地, 晶体管 T3 包括连接到栅极输出端子 OUT1 的漏极和连接到栅极截止电压  $V_{off}$  的源极。当从栅极输出端子 OUT1 输出的栅极信号  $Gout(j)$  处在高电平时, 晶体管 T13 和 T8 导通, 并且将晶体管 T3 和晶体管 T7 的栅极下拉到栅极截止电压  $V_{off}$  以截止晶体管 T3 和 T7。因此, 栅极信号  $Gout(j)$  的高电平被维持在高电平。当栅极信号  $Gout(j)$  变为低电平时, 晶体管 T8 和 T13 截止并且晶体管 T3 和 T5 导通以维持栅极信号  $Gout(j)$  在低电平。就是说, 当第二时钟信号 CKVB 处在高电平时, 栅极信号  $Gout(j)$  处在低电平, 并且晶体管 T5 被导通并执行维持操作以便将栅极输出端子 OUT1 维持在栅极截止电压  $V_{off}$ 。当第一时钟信号 CKV 处在高电平时, 晶体管 T3 和 T7 被导通, 由于晶体管 T12 提供第一时钟信号 CKV 给晶体管 T7 的栅极, 所以栅极输出端子 OUT1 被保持在栅极截止电压  $V_{off}$ 。

晶体管 T11 包括连接到置位端子 S 的漏极、连接到第二时钟端子 CK2 的栅极、和连接到电容器 C1 的一个端子的源极。晶体管 T10 包括连接到晶体管 T11 源极和电容器 C1 一个端子的漏极、连接到第一时钟端子 CK1 的栅极、和连接到栅极输出端子 OUT1 的源极。晶体管 T5 包括连接到栅极输出端子 OUT1 的漏极、与晶体管 T11 栅极一起共同连接到第二时钟端子 CK2 的栅极、和连接到电源电压端子 GV 的源极。

再次参考图 1, 定时控制器 500 接收来自图形控制器 (未示出) 的输入图像信号 R、G 和 B, 和控制输入图像信号 R、G 和 B 的显示的输入控制信号。输入控制信号可以包括例如垂直同步信号  $V_{sync}$ 、水平同步信号  $H_{sync}$ 、主时钟信号  $M_{clk}$  和数据使能信号 DE, 但不限于此。根据上面所讨论的液晶显示器的帧频率来确定主时钟信号  $M_{clk}$  的频率。

定时控制器 500 在输入图像信号 R、G 和 B 以及输入控制信号的基础上产生数据控制信号 CONT, 并且提供数据控制信号 CONT 和图像数据 DAT 给数据驱动器 700。

进一步地, 定时控制器 500 提供第一时钟产生控制信号 OE、第二时钟产生控制信号 CPV 和第一扫描启动信号 STV 给时钟产生器 600。第一时钟

产生控制信号 OE 是使栅极信号起作用的栅极使能信号，第一扫描启动信号 STV 是表示和/或开始一帧的启动的信号，并且第二时钟产生控制信号 CPV 是确定栅极信号占空比的栅极时钟信号。第二时钟产生控制信号 CPV 具有可变的占空比。

时钟产生器 600 接收第一时钟产生控制信号 OE、第二时钟产生控制信号 CPV 和第一扫描启动信号 STV，并且提供第一时钟信号 CKV、第二时钟信号 CKVB、第二扫描启动信号 STVP 和栅极截止电压  $V_{off}$  给栅极驱动器 400。

通常，第二时钟产生控制信号 CPV 的频率和占空比由液晶显示器的帧频率来确定。例如，根据帧频率确定在一个周期内第二时钟产生控制信号 CPV 处在高电平的时间。然而，在本发明的示例实施例中，不论帧频率是多少，在一个周期内第二时钟产生控制信号 CPV 处在高电平的时间保持恒定。如上所述，为了防止栅极驱动器 400 的错误操作，在一个周期内第一时钟信号 CKV 和第二时钟信号 CKVB 处在高电平的时间也恒定。第一时钟产生控制信号 OE 和第二时钟产生控制信号 CPV 分别产生第一时钟信号 CKV 和第二时钟信号 CKVB。进一步地，无论帧频率是多少，由定时控制器 500 所输出的第二时钟产生控制信号 CPV 处在高电平的时间为恒定。

第一时钟信号 CKV 和第二时钟信号 CKVB 每一个的占空比根据第二时钟产生控制信号 CPV 的占空比来改变。例如，当第二时钟产生控制信号 CPV 的占空比增加时，第一时钟信号 CKV 和第二时钟信号 CKVB 每一个的占空比增加。进一步地，当第二时钟产生控制信号 CPV 的占空比减小时，第一时钟信号 CKV 和第二时钟信号 CKVB 每一个的占空比都减小。结果，当定时控制器 500 提供第二时钟产生控制信号 CPV 时，在一个周期内第二时钟产生控制信号 CPV 处在高电平的时间为恒定(如在图 8 中的第二时段所示)。进一步地，由第二时钟使能信号 ECS 使能第二时钟电压施加单元 630，并且第二时钟电压施加单元 630 输出第二时钟信号，无论帧频率为多少。时钟产生器 600 产生第一时钟信号 CKV 和第二时钟信号 CKVB，并且在一个周期内第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个处在高电平的时间也为恒定。

换句话说，无论液晶显示器正在运行的帧频率是多少，定时控制器 500 控制第二时钟产生控制信号 CPV 的占空比，并且时钟产生器 600 根据第二

时钟产生控制信号 CPV 提供第一时钟信号 CKV 和第二时钟信号 CKVB。因此，无论液晶显示器运行的帧频率是多少，防止了栅极驱动器 400 的错误操作。

下面将参考图 5、8 和 9 详细描述根据本发明示例实施例的定时控制器 500 和时钟产生器 600。图 5 是根据本发明示例实施例的液晶显示器的定时控制器的框图。图 8 和 9 是根据如图 5 中所示的本发明示例实施例的说明定时控制器和时钟产生器操作的信号波形时序图。

通常，根据液晶显示器的帧频率来确定主时钟信号  $M_{clk}$  和第二时钟产生控制信号 CPV 的频率和占空比，并且基于主时钟信号  $M_{clk}$  的频率和占空比来确定第一时钟信号 CKV 和第二时钟信号 CKVB 每一个的占空比。例如在一个示例实施例中，当根据所述帧频率确定主时钟信号  $M_{clk}$  的频率时，根据主时钟信号  $M_{clk}$  上升沿的数量来确定在一个周期内第二时钟产生控制参考信号 CPV\_REF 处在高电平的时间以及第二时钟产生控制参考信号 CPV\_REF 处在低电平的时间。参考图 8 和 9，在一般定时控制器（未示出）中预先设置计数值  $J_1$  和  $K_1$ ，以便第二时钟产生控制参考信号 CPV\_REF 在以计数值  $J_1$  为基础对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在高电平，并且在以计数值  $k_1$  为基础对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在低电平。因此，根据主时钟信号  $M_{clk}$  的频率和预先设置的参考计数值  $J_1$  和  $K_1$ （下面称为“参考计数值”）来确定第二时钟产生控制参考信号 CPV\_REF 处在高电平和低电平的时间。

更特定地，为了控制在一个周期内第二时钟产生控制信号 CPV 处在高电平的时间以便使栅极驱动器的错误操作减小到最小，测量主时钟信号  $M_{clk}$  的频率，并且产生对应于主时钟信号  $M_{clk}$  的上升沿或下降沿的计数值  $J_2$ 、 $K_2$ 、 $J_3$  和  $K_3$  以确定使栅极驱动器的错误操作最小化的主时钟信号的频率（下面称为“第一参考频率”）。更特定地，测量被输入的主时钟信号  $M_{clk}$  的频率，并且当主时钟信号  $M_{clk}$  的频率小于第一参考频率时，计数值（例如  $J_2$ 、 $K_2$ 、 $J_3$  和  $K_3$ ）减小以便当在一个周期内第二时钟产生控制信号 CPV 处在高电平时所经过时间减少，如图 8 中所示。可替换地，当被输入的主时钟信号  $M_{clk}$  的频率大于第一参考频率时，计数值（例如  $J_2$ 、 $K_2$ 、 $J_3$  和  $K_3$ ）增加以便当在一个周期内第二时钟产生控制信号 CPV 处在高电平时所经过时间增加，如图 9 中所示。

参考图 5 和 8，下面将详细描述当主时钟信号  $M_{clk}$  的频率小于第一参考频率时，输出第二时钟产生控制信号 CPV 的过程。

定时控制器 501 包括第一时钟产生控制信号产生单元 550 和第二时钟产生控制信号产生单元 511。

当提供主时钟信号  $M_{clk}$  时，第一时钟产生控制信号产生单元 550 根据主时钟信号  $M_{clk}$  输出第一时钟产生控制信号 OE。

通过对主时钟信号  $M_{clk}$  的上升沿或下降沿计数，确定高电平或低电平的时段。

比较单元 531 接收主时钟信号  $M_{clk}$ ，把主时钟信号  $M_{clk}$  的频率与上述的第一参考频率进行比较，并且提供计数控制信号 CN 给计数单元 521。当主时钟信号  $M_{clk}$  的频率小于第一参考频率时，比较单元 531 给计数单元 521 提供对应于计数值  $J_2$  的计数控制信号 CN， $J_2$  小于参考计数值  $J_1$ ，如图 8 所示。

计数单元 521 基于预先设置的参考计数值  $J_1$  和  $K_1$  对主时钟信号  $M_{clk}$  计数，并且输出第二时钟产生控制参考信号 CPV\_REF。计数单元 521 从比较单元 531 接收计数控制信号 CN，并且输出第二时钟产生控制信号 CPV，第二时钟产生控制信号 CPV 在基于计数值  $J_2$  对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在高电平，在基于计数值  $K_2$  对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在低电平， $K_2$  大于计数值  $K_1$ ，如图 8 所示。结果，当主时钟信号  $M_{clk}$  的频率小于第一参考频率时，第二时钟产生控制信号产生单元 511 输出具有减小占空比的第二时钟产生控制信号 CPV。

下面将参考图 5 和 9 更详细描述当主时钟信号  $M_{clk}$  的频率大于第一参考频率时，输出具有增加占空比的第二时钟产生控制信号 CPV 的过程。

比较单元 531 把预先存储的第一参考频率与主时钟信号  $M_{clk}$  的频率进行比较。通过对每个时间单位内主时钟信号  $M_{clk}$  的上升沿或下降沿计数来确定主时钟信号  $M_{clk}$  的频率。当主时钟信号  $M_{clk}$  的频率大于第一参考频率时，比较单元 531 给计数单元 521 提供对应于计数值  $J_3$  的计数控制信号 CN，计数值  $J_3$  大于参考计数值  $J_1$ 。

计数单元 521 基于预先设置的计数值  $J_1$  和  $K_1$  计数主时钟信号  $M_{clk}$  并输出第二时钟产生控制参考信号 CPV\_REF。计数单元 521 从比较单元 531 接收计数控制信号 CN 并且输出第二时钟产生控制信号 CPV，第二时钟产生控制信号 CPV 在基于计数值  $J_3$  对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在

高电平，并且在基于计数值  $K_3$  对主时钟信号  $M_{clk}$  的上升沿计数的时间内处在低电平，如图 9 所示。结果，当主时钟信号  $M_{clk}$  的频率大于第一参考频率时，第二时钟产生控制信号产生单元 511 输出具有增加占空比的第二时钟产生控制信号 CPV。

总之，定时控制器 501 输出第二时钟产生控制信号 CPV 以便在一个周期内第二时钟产生控制信号 CPV 处在高电平的时间为恒定。因此，定时控制器给时钟产生器 601 提供能够最小化栅极驱动器 400（图 1）的错误操作的第二时钟产生控制信号 CPV。

下文中，将参考附图进一步详细描述时钟产生器 601，其使用具有如上所述的受控的占空比的第二时钟产生控制信号 CPV 生成第一时钟信号 CKV 和第二时钟信号 CKVB。

图 6 是根据本发明示例实施例的液晶显示器的时钟产生器的框图。图 7 是根据本发明示例实施例的图 6 的时钟产生器的 D 触发器的框图。

首先将参考图 6 到 8 描述当主时钟信号  $M_{clk}$  的频率小于第一参考频率时，产生第一时钟信号 CKV 和第二时钟信号 CKVB 的过程。

时钟产生器 601 包括 OR 操作器 OR、D 触发器 610、第一时钟电压施加单元 620、第二时钟电压施加单元 630 和电荷共享单元 640。在本发明的可替换示例实施例中，时钟产生器 601 的内部电路不限于这里所述的组件。

OR 操作器 OR 接收第一时钟产生控制信号 OE 和第二时钟产生控制信号 CPV，对所接收信号执行 OR 操作并且产生第三时钟产生控制信号 CPVX。OR 操作器 OR 给 D 触发器 610 提供所产生的第三时钟产生控制信号 CPVX。

如图 7 中所示，D 触发器 610 具有输入第三时钟产生控制信号 CPVX 的时钟端子 CLK、输出端子 Q、互相连接的输入端子 D 和输出横线端子 (output bar terminal)  $\bar{Q}$ 。因此，通过输出端子 Q 输出在第三时钟产生控制信号 CPVX 的每个上升沿反转 (toggle) 的第二时钟使能信号 ECS，并且通过输出横线端子  $\bar{Q}$  输出具有与第二时钟使能信号 ECS 相反相位的第一时钟使能信号 OCS。

将第一时钟使能信号 OCS 提供给第一时钟电压施加单元 620，并且将第二时钟使能信号 ECS 提供给第二时钟电压施加单元 630。

第一时钟电压施加单元 620 被第一时钟使能信号 OCS 使能并且输出第一时钟信号 CKV，当第一时钟使能信号 OCS 处在高电平时，第一时钟信号

CKV 处在高电平  $V_{on}$  (如图 8 中第一时段所示), 当第一时钟使能信号 OCS 处在低电平时, 第一时钟信号 CKV 处在低电平  $V_{off}$ 。第二时钟电压施加单元 630 被第二时钟使能信号 ECS 使能并且输出第二时钟信号 CKVB, 当第二时钟使能信号 ECS 处在高电平时, 第二时钟信号 CKVB 处在高电平  $V_{on}$  (如图 8 中第二时段所示), 当第二时钟使能信号 ECS 处在低电平时, 第二时钟信号 CKVB 处在低电平  $V_{off}$  (如图 8 中第一时段所示)。

电荷共享单元 640 接收第三时钟产生控制信号 CPVX, 并且当第一时钟信号 CKV 和第二时钟信号 CKVB 进行充放电时共享电荷。

更特定地, 如图 8 中所示, 在第一时段期间, 第一时钟信号 CKV 处在高电平  $V_{on}$ , 而第二时钟信号 CKVB 处在低电平  $V_{off}$ 。当第三时钟产生控制信号 CPVX 变为低电平时, 第一时钟信号 CKV 开始放电, 而第二时钟信号 CKVB 开始充电, 如图 8 中的第三时段所示。在第三时段期间, 当电荷被电荷共享单元 640 所共享时, 第一时钟信号 CKV 进行放电并且过渡到低电平  $V_{off}$ , 以及第二时钟信号 CKVB 用从第一时钟信号 CKV 提供的电荷进行充电并且过渡到高电平  $V_{on}$ 。

于是, 第二时段, 第一时钟信号 CKV 变成低电平  $V_{off}$ , 并且第二时钟信号 CKVB 变成高电平  $V_{on}$ 。接下来, 在后续的第三时段期间, 当电荷再次被共享时, 第一时钟信号 CKV 开始充电, 并且第二时钟信号 CKVB 开始放电。第三时钟产生控制信号 CPVX 的占空比控制第三时段的时间长度。当第三时钟产生控制信号 CPVX 的占空比增加时, 第三时段减小并且第一和第二时段时间长度相对于第三时段时间长度增加。可选择地, 当第三时钟产生控制信号 CPVX 的占空比减小时, 第三时段增加并且因此第一和第二时段时间长度相对于第三时段减小。以这种方式, 第三时钟产生控制信号 CPVX 的占空比确定第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个的占空比。

可选择地, 当主时钟信号  $M_{clk}$  的频率大于第一参考频率时, 第二时钟产生控制信号 CPV 的占空比增加, 于是第三时钟产生控制信号 CPVX 的占空比增加, 如图 9 所示。由于第三时钟产生控制信号 CPVX 处在低电平的时长减小, 电荷被共享的第三时段减小, 并且第一时段和第二时段增加。以这种方式, 第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个的占空比增加。

因此, 无论帧频率为多少, 第一时钟信号 CKV 和第二时钟信号 CKVB 的占空比改变以便第一时钟信号 CKV 和第二时钟信号 CKVB 的每一个在一

个周期内处在高电平的时间保持恒定，有效地防止或减小了栅极驱动器的错误操作。

下面将参考图 10 描述根据本发明可替换示例实施例的液晶显示器。图 10 是根据本发明示例实施例的液晶显示器的定时控制器的框图。

如上根据一个示例实施例所讨论的，将主时钟信号  $M_{clk}$  的频率与第一参考频率进行比较以便控制第二时钟产生控制信号 CPV 的占空比。然而，在另外可选的示例实施例中，将第二时钟产生控制信号 CPV 的频率与第二参考频率进行比较以便控制第二时钟产生控制信号 CPV 的占空比。特定地，第二参考频率是使栅极驱动器的错误操作最小化的第二时钟产生控制信号 CPV 的频率。

根据本发明另一个可选示例实施例的定时控制器 502 包括第一时钟产生控制信号产生单元 550 和第二时钟产生控制信号产生单元 512。

更特定地，参考图 10，计数单元 522 从比较单元 532 接收对应于参考计数值的计数控制信号 CN，并且输出处在高电平或低电平的第二时钟产生控制信号 CPV。

比较单元 532 接收第二时钟产生控制信号 CPV。当第二时钟产生控制信号 CPV 的频率小于第二参考频率时，比较单元 532 提供表示计数值小于所述参考计数值的计数控制信号 CN。当第二时钟产生控制信号 CPV 的频率大于第二参考频率时，比较单元 532 提供表示计数值大于第二参考计数值的计数控制信号 CN。

当根据从比较单元 532 所提供的计数控制信号 CN 计数主时钟信号  $M_{clk}$  的上升沿或下降沿时，计数单元 522 输出处在高电平的第二时钟产生控制信号 CPV。当第二时钟产生控制信号 CPV 的频率小于第二参考频率时，计数单元 522 减小第二时钟产生控制信号 CPV 的占空比。当第二时钟产生控制信号 CPV 的频率大于第二参考频率时，计数单元 522 增大第二时钟产生控制信号 CPV 的占空比。因此，计数单元 522 输出具有可变占空比的第二时钟产生控制信号 CPV，因此如前面讨论的，有效防止或最小化了栅极驱动器的错误操作。

如这里所述，无论液晶显示器的帧频率是多少，根据本发明示例实施例的液晶显示器有效防止或减小了栅极驱动器的错误操作。结果，改善了液晶显示器的显示质量。

尽管结合上述示例实施例已经描述了本发明，但是本发明不应当被理解为限于这里所提出的示例实施例。更恰当地，提供这些示例实施例以便本公开将是彻底和完全的，并且将完全地传达本发明的概念给本领域技术人员。更进一步，在不脱离如下面权利要求书所描述的本发明的精神和范围的情况下可以对其进行各种修改和改变，这一点对于本领域技术人员将是显而易见的。

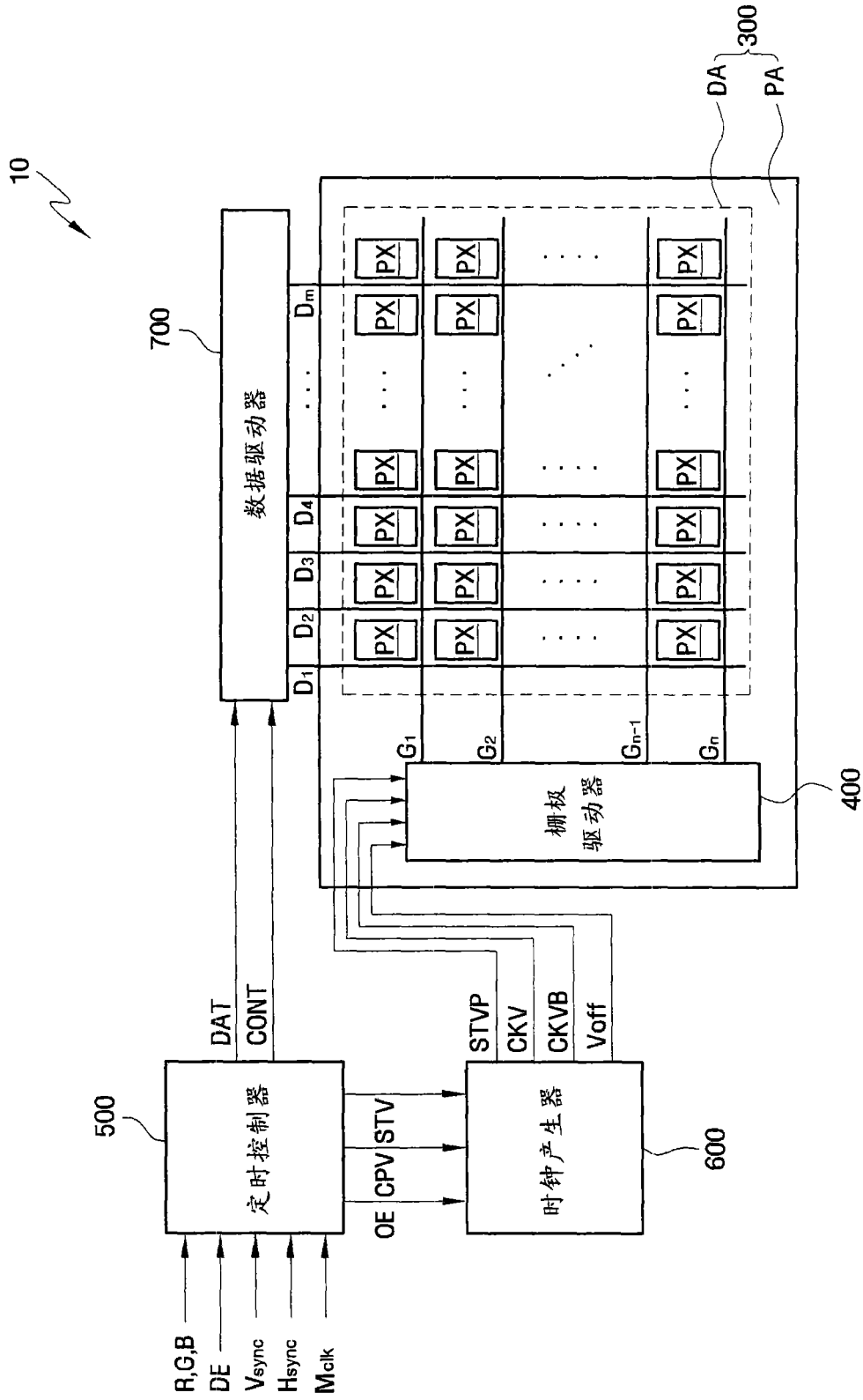


图 1

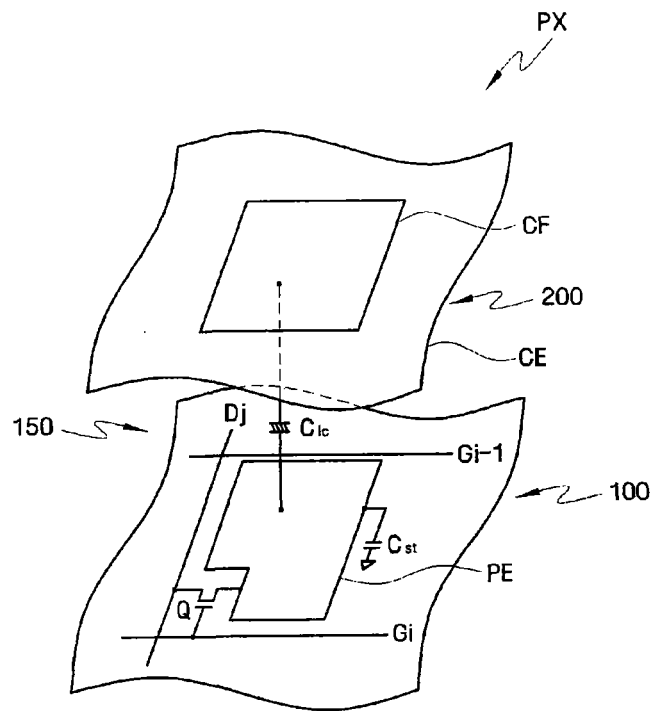


图 2

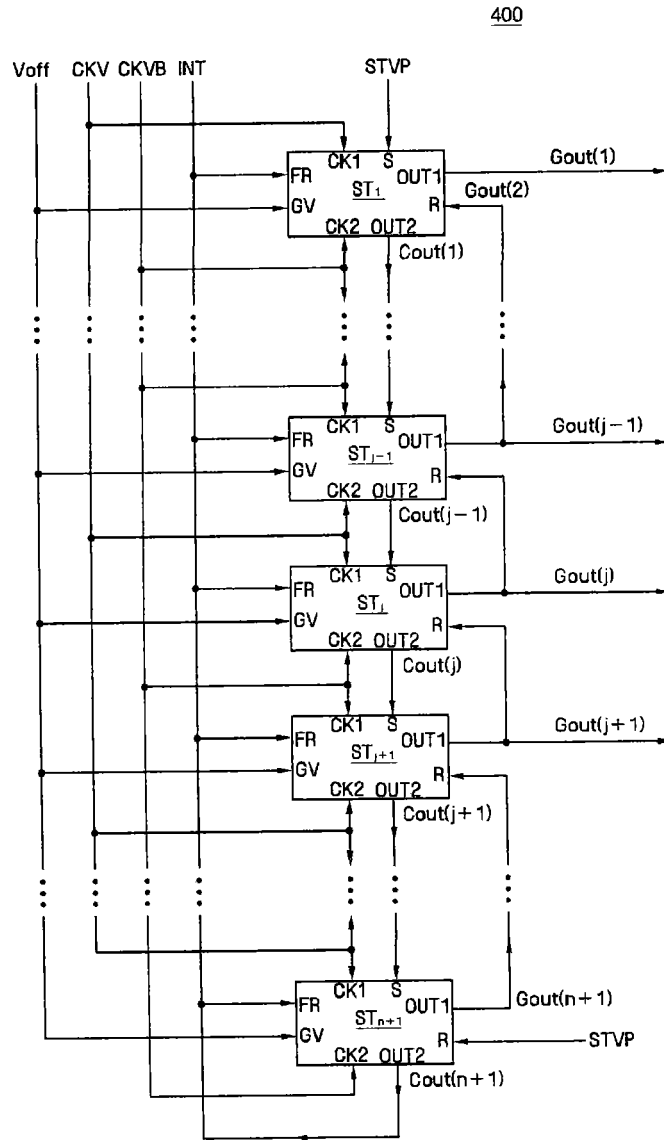


图 3

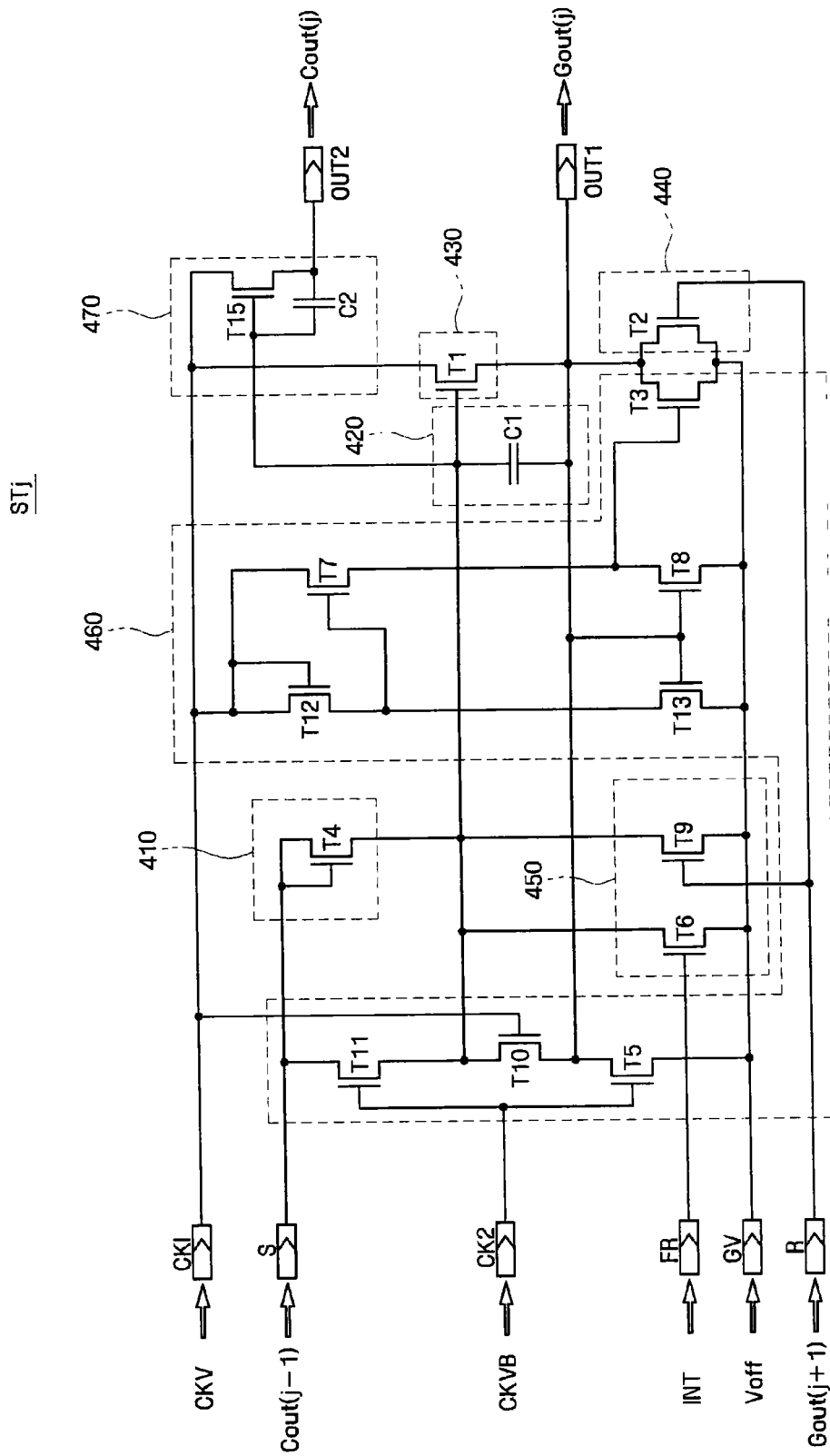


图 4

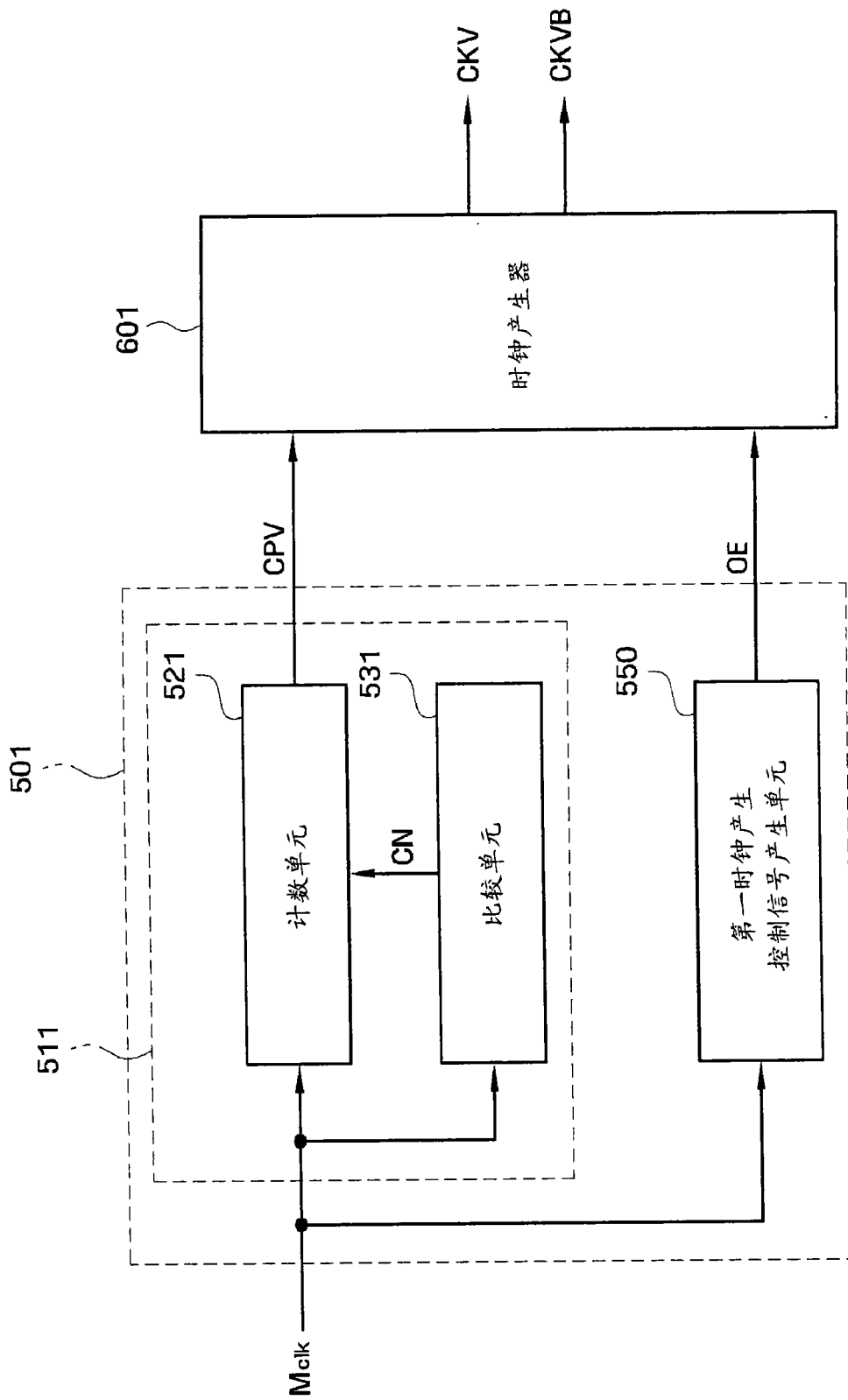


图 5

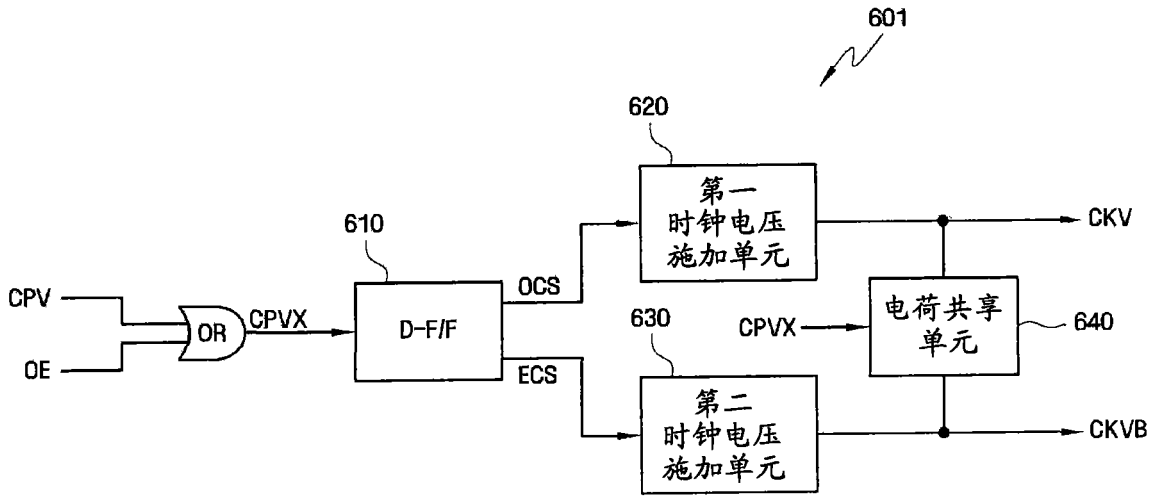


图 6

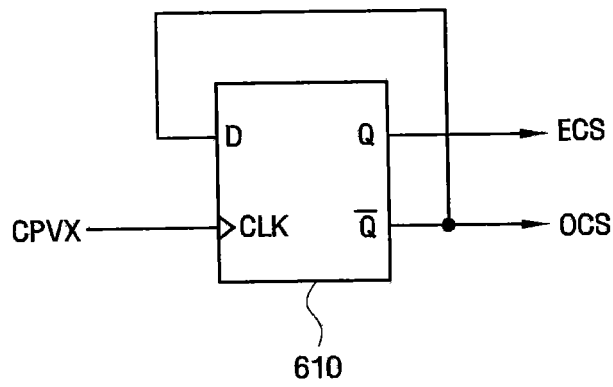


图 7

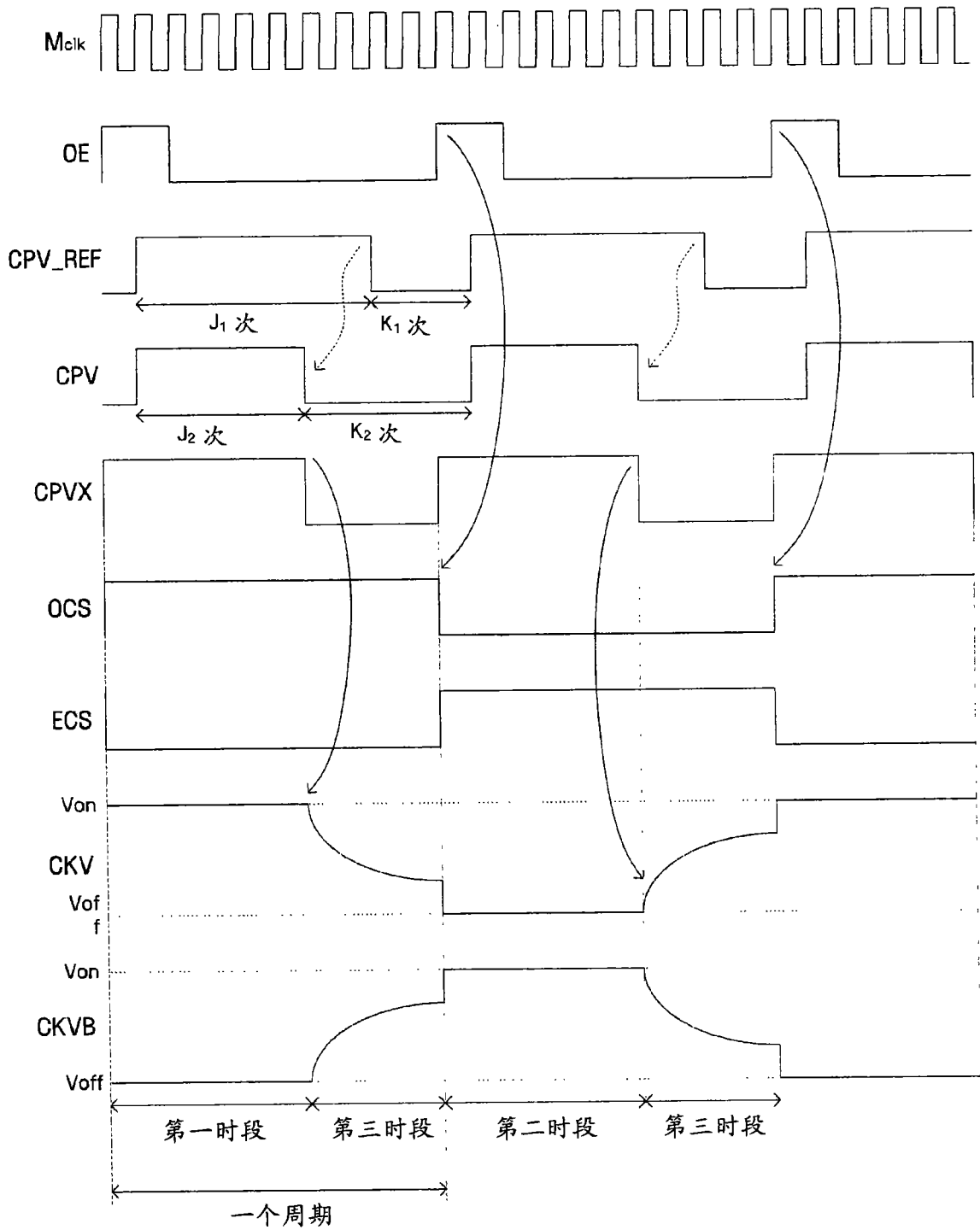


图 8

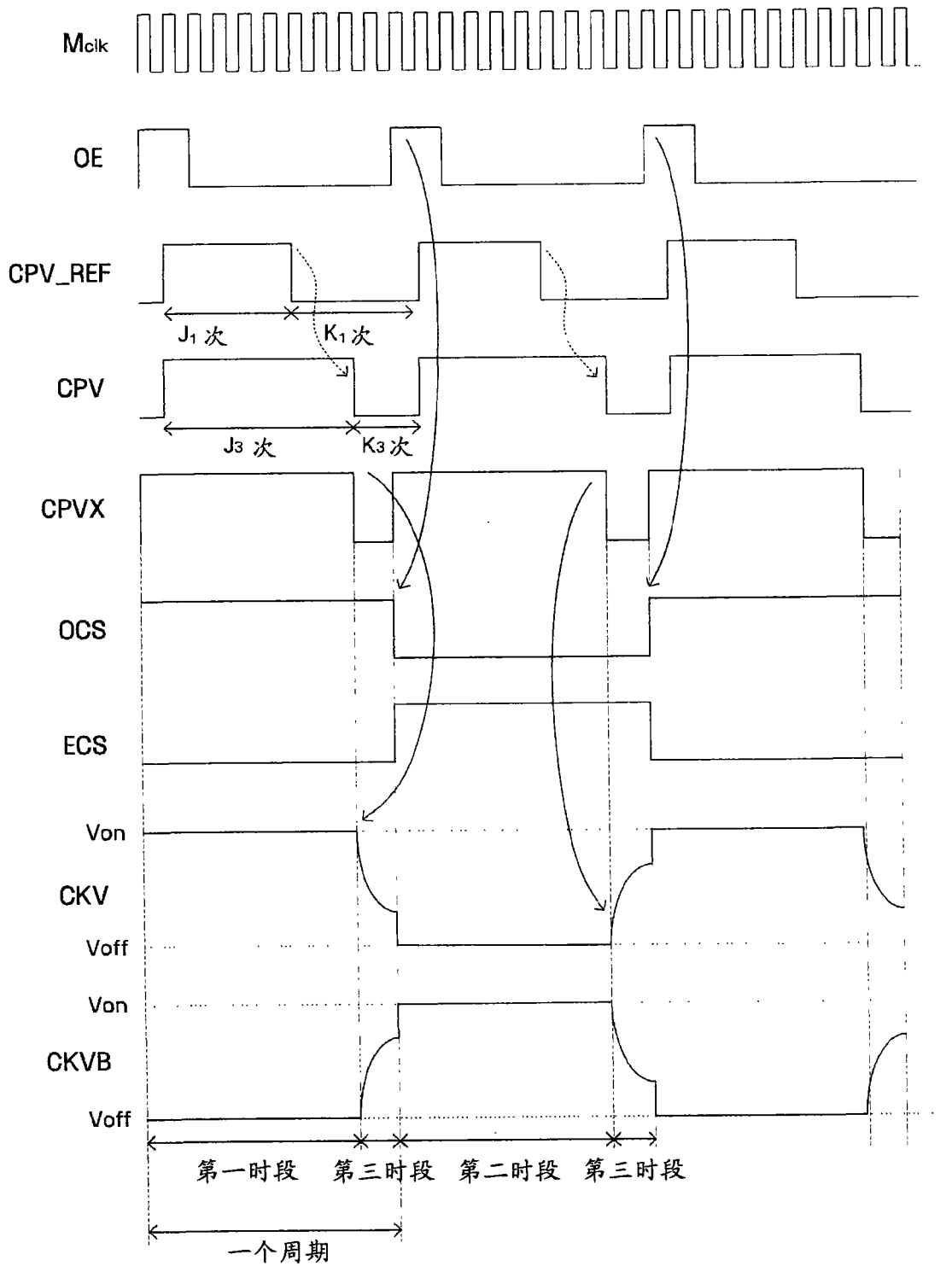


图 9

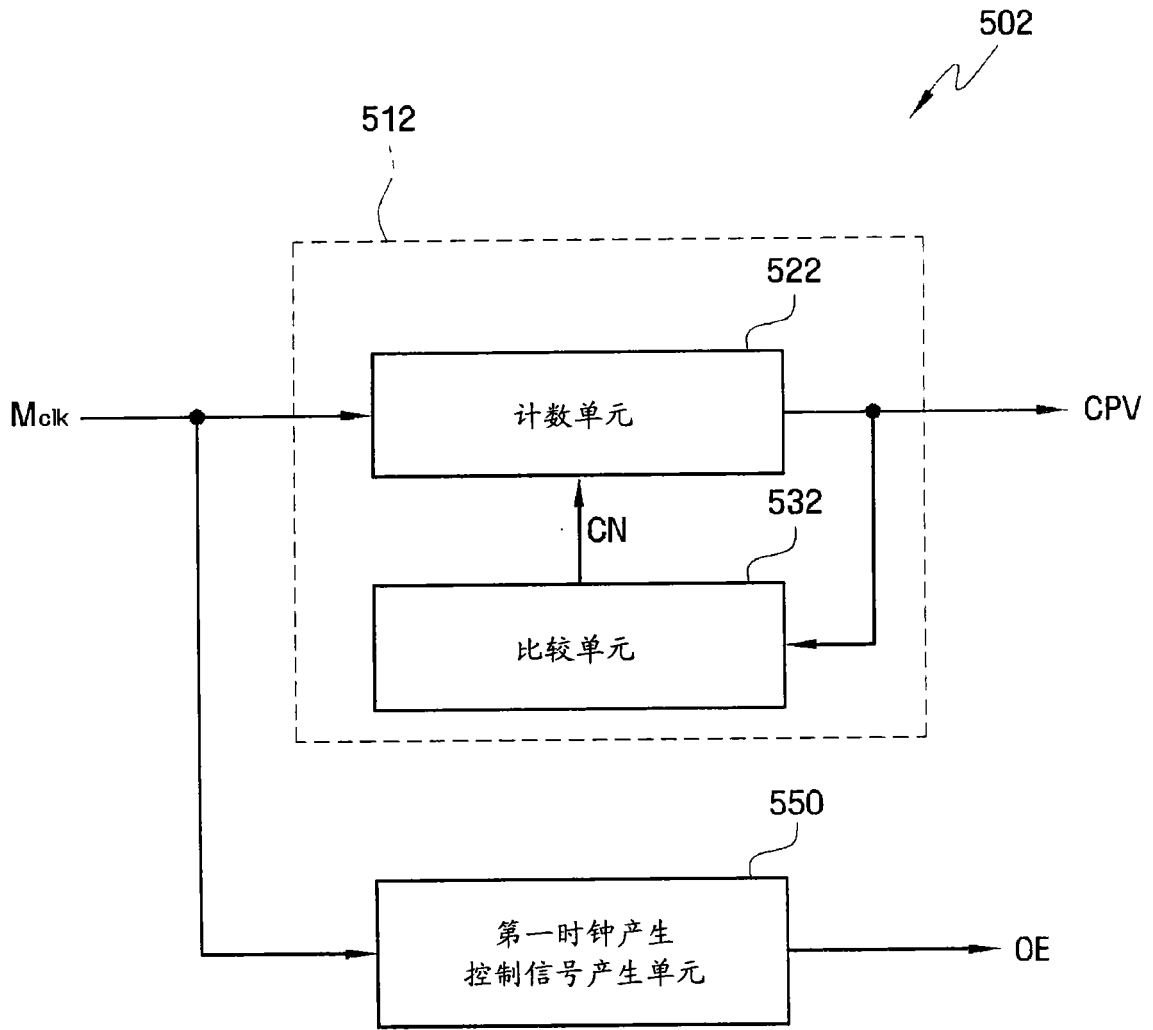


图 10

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">CN101187743A</a>	公开(公告)日	2008-05-28
申请号	CN200710186735.8	申请日	2007-11-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	黄仁载 牟相文		
发明人	黄仁载 牟相文		
IPC分类号	G02F1/133 G09G3/36 G02F1/1362		
CPC分类号	G09G2300/0408 G09G2310/0286 G09G3/3611 G09G2300/0417 G09G3/3677 G09G2310/08 G11C19/184		
代理人(译)	钱大勇 邵亚丽		
优先权	1020060114696 2006-11-20 KR		
其他公开文献	CN101187743B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供显示质量改善的液晶显示器及其驱动方法，液晶显示器包括：定时控制器，接收主时钟信号并且输出具有可变占空比的第一时钟产生控制信号和第二时钟产生控制信号；时钟产生器，接收第一时钟产生控制信号和第二时钟产生控制信号并且输出具有可变占空比和相反相位的第一时钟信号和第二时钟信号；栅极驱动器，接收第一时钟信号和第二时钟信号并且输出具有可变占空比的栅极信号；以及液晶面板，包括根据栅极信号被导通并且显示图像的多个像素。

