

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610169000. X

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/136 (2006.01)

G02F 1/1333 (2006.01)

G03F 7/20 (2006.01)

G03F 7/26 (2006.01)

G03F 7/00 (2006.01)

[43] 公开日 2008 年 1 月 2 日

[11] 公开号 CN 101097320A

[51] Int. Cl. (续)

H01L 21/027 (2006.01)

[22] 申请日 2006.12.15

[21] 申请号 200610169000. X

[30] 优先权

[32] 2006.6.29 [33] KR [31] 10-2006-0059346

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 金东瑛

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 孙海龙

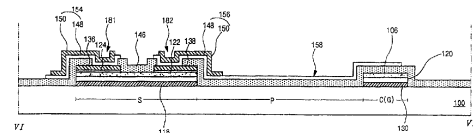
权利要求书 6 页 说明书 13 页 附图 37 页

[54] 发明名称

液晶显示装置及其制造方法

[57] 摘要

本发明提供了一种液晶显示装置及其制造方法。该液晶显示装置包括：在一基板上的选通线和栅极，所述栅极与所述选通线相连；在所述栅极和所述选通线上的栅绝缘层；位于所述栅绝缘层上并在所述栅极之上的有源层；位于所述有源层上的欧姆接触层；位于所述欧姆接触层上的第一源极和第一漏极；分别与所述第一源极和第一漏极相连的第二源极和第二漏极；数据线，所述数据线从所述源极延伸并与所述选通线交叉以限定像素区；以及像素电极，所述像素电极位于所述像素区中并从所述第二漏极延伸。



- 1、一种液晶显示装置，该液晶显示装置包括：
在一基板上的选通线和栅极，其中所述栅极与所述选通线相连；
叠加在所述栅极和所述选通线上的栅绝缘层；
叠加在所述栅绝缘层上的有源层；
叠加在所述有源层上的欧姆接触层；
叠加在所述欧姆接触层上的第一源极和第一漏极；
分别与所述第一源极和第一漏极相连的第二源极和第二漏极；
数据线，所述数据线从所述源极延伸并与所述选通线交叉以限定像素区；以及
像素电极，所述像素电极位于所述像素区中并从所述第二漏极延伸。
- 2、根据权利要求1所述的装置，其中，所述栅绝缘层具有与所述选通线和所述栅极基本上相同的轮廓。
- 3、根据权利要求1所述的装置，该装置还包括从所述有源层延伸并在所述选通线之上的半导体层。
- 4、根据权利要求3所述的装置，其中，所述半导体层和所述有源层具有与所述选通线和所述栅极基本上相同的轮廓。
- 5、根据权利要求1所述的装置，其中，所述欧姆接触层以及所述第一源极和第一漏极被所述栅极覆盖。
- 6、根据权利要求1所述的装置，其中，所述欧姆接触层具有与所述第一源极和第一漏极基本上相同的轮廓。
- 7、根据权利要求1所述的装置，该装置还包括钝化层，该钝化层具有分别使所述第一源极和第一漏极露出的第一接触孔和第二接触孔。
- 8、根据权利要求7所述的装置，其中，所述钝化层覆盖所述第一源极和第一漏极之间的所述有源层。
- 9、根据权利要求1所述的装置，其中，所述数据线以及所述第二源极和第二漏极均包括第一层和第二层。
- 10、根据权利要求9所述的装置，其中，所述像素电极从所述第二

漏极的所述第一层延伸。

11、根据权利要求 10 所述的装置，其中，所述第一层包括透明材料，而所述第二层包括不透明材料。

12、根据权利要求 11 所述的装置，其中，所述第一层包括铟锡氧化物、铟锌氧化物和铟锡锌氧化物中的一种或更多种，并且所述第二层包括铝 (Al)、铝合金、钨 (W)、铬 (Cr)、钼 (Mo)、钛 (Ti)、铜 (Cu) 和钽 (Ta) 中的一种或更多种。

13、根据权利要求 9 所述的装置，该装置还包括从所述选通线延伸的选通焊盘、以及在所述选通焊盘上并包括所述第一层的选通焊盘电极。

14、根据权利要求 9 所述的装置，该装置还包括从所述数据线的所述第一层延伸的数据焊盘电极。

15、根据权利要求 1 所述的装置，其中，所述像素电极与所述选通线交叠。

16、根据权利要求 15 所述的装置，其中，所述选通线的与所述像素电极交叠的部分朝向所述像素区伸出。

17、根据权利要求 1 所述的装置，其中，所述有源层包括本征非晶硅，并且所述欧姆接触层包括掺杂非晶硅。

18、一种制造液晶显示装置的方法，该方法包括以下步骤：

使用第一掩模工艺，在一基板上形成选通线、从所述选通线延伸的选通焊盘以及栅极，在所述栅极和所述选通线上的栅绝缘层，在所述栅绝缘层上并在所述栅极之上的有源层，在所述有源层上的欧姆接触层，以及在所述欧姆接触层上的第一源极和第一漏极；

使用第二掩模工艺，形成覆盖在所述第一源极与第一漏极之间的所述有源层的钝化层；以及

使用第三掩模工艺，形成分别与所述第一源极和第一漏极相连的第二源极和第二漏极，从所述源极延伸并与所述选通线交叉以限定像素区的数据线，从所述数据线延伸的数据焊盘电极，以及在所述像素区中并从所述第二漏极延伸的像素电极。

19、根据权利要求 18 所述的方法，该方法还包括形成从所述有源层

延伸并在所述选通线之上的半导体层。

20、根据权利要求 19 所述的方法，其中，所述使用所述第一掩模工艺以形成所述选通线、选通焊盘、栅极、栅绝缘层、有源层、半导体层、欧姆接触层以及第一源极和第一漏极的步骤包括：

在所述基板上形成第一导电层、第一绝缘层、本征非晶硅层、掺杂非晶硅层和第二导电层；

使用所述第一掩模在所述第二导电层上形成第一光刻胶图案，其中所述第一光刻胶图案具有与开关区和选通区的一部分相对应的第一部分、以及与所述开关区的所述部分的两侧相对应的第二部分，并且其中所述第二部分比所述第一部分厚；

使用所述第一光刻胶图案对所述第二导电层、所述掺杂非晶硅层、所述本征非晶硅层、所述第一绝缘层和所述第一导电层进行构图，以形成在所述选通区中的所述选通线、所述选通焊盘和所述半导体层，在所述开关区中的所述栅极和所述有源层，以及在所述选通区和所述开关区中的栅绝缘层；

使所述第一光刻胶图案灰化以除去所述第一部分；以及

使用所述经灰化的第一光刻胶图案对所述经构图的第二导电层和掺杂非晶硅层进行构图，以形成所述第一源极和第一漏极以及所述欧姆接触层。

21、根据权利要求 20 所述的方法，其中，所述形成所述第一光刻胶图案的步骤包括：

在所述第二导电层上形成光刻胶层；

使用所述第一掩模使所述光刻胶层曝光，其中所述第一掩模的半透射部分与所述开关区和所述选通区的所述部分相对应，并且所述第一掩模的阻挡部分与所述开关区的所述部分的两侧相对应；以及

使所述经曝光的光刻胶层显影。

22、根据权利要求 20 所述的方法，其中，所述使用所述第二掩模工艺以形成所述钝化层的步骤包括形成分别使所述第一源极和第一漏极露出的第一接触孔和第二接触孔。

23、根据权利要求 22 所述的方法，其中，所述使用所述第二掩模以形成所述钝化层的步骤包括：

在具有所述第一源极和第一漏极的所述基板上形成第二绝缘层；

使用所述第二掩模在所述第二绝缘层上形成第二光刻胶图案，其中所述第二光刻胶图案具有与所述第一源极和漏极中每一个的一部分相对应的第三部分、以及比所述第三部分薄的第四部分，并且其中所述选通焊盘的至少一部分没有被所述第二光刻胶图案覆盖；

使用所述第二光刻胶图案对所述第二绝缘层、所述半导体层和所述栅绝缘层进行构图，以使所述选通焊盘的所述至少一部分露出；

使所述第二光刻胶图案灰化以除去所述第三部分；以及

对所述经构图的所述第二绝缘层进行构图以形成具有所述第一和第二接触孔的钝化层。

24、根据权利要求 23 所述的方法，其中，形成所述第二光刻胶图案的步骤包括：

在所述第二绝缘层上形成光刻胶层；

使用所述第二掩模使所述光刻胶层曝光，其中，所述第二掩模的透射部分与所述选通焊盘的所述至少一部分相对应，并且所述第二掩模的半透射部分与所述第一源极和第一漏极中每一个的所述部分相对应；以及

使所述经曝光的光刻胶层显影。

25、根据权利要求 18 所述的方法，其中，所述数据线以及所述第二源极和第二漏极均包括第一层和第二层。

26、根据权利要求 25 所述的方法，其中，所述像素电极从所述第二漏极的所述第一层延伸，并且所述数据焊盘电极从所述数据线的所述第一层延伸。

27、根据权利要求 26 所述的方法，该方法还包括：形成在所述选通焊盘上并包括所述第一层的选通焊盘电极。

28、根据权利要求 27 所述的方法，其中，所述第一层包括透明材料，而所述第二层包括不透明材料。

29、根据权利要求 28 所述的方法，其中，所述第一层包括铟锡氧化物、铟锌氧化物和铟锡锌氧化物中的一种或更多种，并且所述第二层包括铝（Al）、铝合金、钨（W）、铬（Cr）、钼（Mo）、钛（Ti）、铜（Cu）和钽（Ta）中的一种或更多种。

30、根据权利要求 27 所述的方法，其中，所述使用所述第三掩模工艺以形成所述数据线、数据焊盘电极、第二源极和第二漏极、像素电极以及选通焊盘电极的步骤包括：

在所述钝化层上形成所述第一层和第二层；

使用所述第三掩模在所述第二层上形成光刻胶图案，其中所述光刻胶图案具有与所述选通焊盘的至少一部分、数据区的一端和所述像素区相对应的第一部分、以及与所述数据区的第二部分相对应且比所述第一部分厚的第二部分，并且其中覆盖所述第一源极和第一漏极之间的所述有源层的所述钝化层的至少一部分没有被所述光刻胶图案覆盖；

使用所述光刻胶图案对所述第二层和所述第一层进行构图，以形成在所述数据区的所述第二部分中的所述数据线、以及所述第二源极和第二漏极；

使所述光刻胶图案灰化以除去所述第一部分；以及

对所述构图的第二层进行构图，以形成在所述数据区的所述一端处的所述数据焊盘电极、在所述像素区中的所述像素电极、以及所述选通焊盘电极。

31、根据权利要求 30 所述的方法，其中，所述形成所述光刻胶图案的步骤包括：

在所述第二层上形成光刻胶层；

使用所述第三掩模使所述光刻胶层曝光，其中所述第三掩模的半透射部分与所述选通焊盘的所述至少一部分、所述数据区的所述一端和所述像素区相对应，其中所述第三掩模的阻挡部分与所述数据区的所述第二部分相对应，并且其中所述第三掩模的透射部分与覆盖所述第一源极和第一漏极之间的所述有源层的所述钝化层的所述至少一部分相对应；以及

使所述经曝光的光刻胶层显影。

32、根据权利要求 18 所述的方法，其中，所述像素电极与所述选通线交叠。

33、根据权利要求 32 所述的方法，其中，所述选通线的与所述像素电极交叠的部分朝向所述像素区伸出。

液晶显示装置及其制造方法

技术领域

本发明涉及一种液晶显示装置，更具体地涉及一种液晶显示（LCD）装置及其制造方法。

背景技术

直到最近，显示装置通常使用阴极射线管（CRT）。目前，进行许多努力来研发各种类型的平板显示器作为 CRT 的替代物，所述平板显示器例如为液晶显示（LCD）装置、等离子体显示板（PDP）、场发射显示器和电致发光显示器（ELD）。在这些平板显示器中，LCD 装置具有许多优点，例如高分辨率、轻质、薄外形、紧凑尺寸和低电压电源要求。

通常，LCD 装置包括两个间隔开且彼此面对的基板，在这两个基板之间插设有液晶材料。这两个基板包括彼此面对的电极，从而在所述电极之间施加的电压跨液晶材料感应出电场。液晶材料中的液晶分子的配向根据感应电场的强度而改变为感应电场的方向，从而改变了 LCD 装置的光透射率。因而，LCD 装置通过改变感应电场的强度而显示图像。

图 1 是示出了根据现有技术的 LCD 装置的立体图。

参照图 1，LCD 装置 51 包括阵列基板、滤色器基板以及在这两个基板之间的液晶层。

滤色器基板包括黑底（black matrix）6、以及在第二基板 5 上的红色（R）、绿色（G）和蓝色（B）滤色器图案 7a、7b 和 7c。在滤色器图案 7a、7b 和 7c 上布置有公共电极 9。

阵列基板包括选通线 14 和数据线 26，它们在第一基板 10 上彼此交叉以限定像素区 P。在选通线 14 和数据线 26 的交叉部分附近布置有薄膜晶体管 T。像素电极 32 布置在像素区 P 中并与薄膜晶体管 T 相连。

通过五个掩模工艺而制成阵列基板。在第一掩模工艺中形成栅极和

选通线。在第二掩模工艺中形成半导体层。在第三掩模工艺中形成数据线以及源极和漏极。在第四掩模工艺中形成钝化层，该钝化层具有使漏极露出的接触孔。在第五掩模工艺中形成像素电极。

因为阵列基板通过五个掩模工艺制成，所以制造时间和产品成本增加。为了解决该问题，提出了一种通过四个掩模工艺来制造阵列基板的方法。

图 2 是示出了根据现有技术通过四个掩模工艺制成的用于 LCD 装置的阵列基板的平面图。

参照图 2，选通线 62 和数据线 98 在一基板上彼此交叉以限定像素区 P。在选通线 62 的一端处布置有选通焊盘 66，并且在数据线 98 的一端处布置有数据焊盘 99。在选通焊盘 66 上布置有选通焊盘电极 GP，并且在数据焊盘 99 上布置有数据焊盘电极 DP。

在选通线 62 和数据线 98 的交叉部分的附近布置有薄膜晶体管 T。薄膜晶体管 T 包括栅极 64、第一半导体层 90a、以及源极 94 和漏极 96。像素电极 PXL 布置在像素区 P 中并与漏极 96 接触。

存储电极 86 与选通线 62 交叠。存储电极 86、选通线 62 以及它们之间的栅绝缘层形成了存储电容器 Cst。

在数据线 98 的下方布置有第二半导体层 90b，并且在存储电极 86 的下方布置有第三半导体层 90c。

第一半导体层 90a 的有源层 92a 的一部分没有被选通线 64 覆盖。使有源层 92a 的该部分暴露于诸如背光的光，因而产生光电流。该光电流在薄膜晶体管 T 中变为漏电流。

另外，因为通过同一掩模工艺形成了诸如数据线 98、存储电极 86 以及源极 94 和漏极 96 的金属图案、以及诸如第一至第三半导体层 90a 至 90c 的半导体图案，所以半导体图案的本征非晶硅层伸出金属图案之外。第二半导体层 90b 的本征非晶硅层的伸出部分也暴露于诸如背光的光，因而产生光电流。这导致与像素电极 PXL 的耦合，并且在显示图像时出现波形噪音。

图 3A 和图 3B 分别是沿着图 2 的线 II-II 和 V-V 剖取的剖视图。

参照图 3A 和图 3B, 当通过四个掩模工艺制造阵列基板时, 第一半导体层 90a 和第二半导体层 90b 分别形成在源极 94 和漏极 96 以及数据线 98 的下方。钝化层 PAS 位于源极 94 和漏极 96 上。

第一半导体层 90a 包括本征非晶硅的有源层 92a 和掺杂非晶硅的欧姆接触层 92b。第二半导体层 90b 包括本征非晶硅层 70 和掺杂非晶硅层 72。

有源层 92a 的一部分没有被栅极 64 覆盖。有源层 92a 的该部分暴露于诸如背光的光, 因而产生光电流。该光电流在薄膜晶体管 T 中变为漏电流。当产生该漏电流时, 像素区 P 中充有的电压异常地通过薄膜晶体管 T 泄漏。因此, 薄膜晶体管 T 的特性变差。

另外, 第二半导体层 90b 的本征非晶硅层 70 伸出数据线 98 之外。当本征非晶硅层 70 的伸出部分暴露于诸如背光的光时, 其被反复地激发和非激发 (inactivated), 因而产生光电流。该光电流与像素电极 PXL 上的信号耦合, 从而液晶分子的排列异常地变差。因此, 出现会在 LCD 装置的屏幕上显示波形细线的波形噪音。

考虑到配向误差, 数据线 98 与像素电极之间的距离通常为 $4.75 \mu\text{m}$ 。第二半导体层 90b 的本征非晶硅层 70 伸出数据线 98 之外大约 $1.7 \mu\text{m}$ 。在现有技术中, 由于本征非晶硅层 70 的伸出, 因而数据线 98 与像素电极 PXL 之间的距离 D 为大约 $6.45 \mu\text{m}$ ($= 4.75 \mu\text{m} + 1.7 \mu\text{m}$)。因此, 像素电极 PXL 远离数据线 98, 并且用于遮蔽数据线 98 和距离 D 的黑底 BM 的宽度 W1 增加, 因而孔径比减少。

根据现有技术, 上述问题涉及四个掩模工艺。

图 4A 至图 4G、图 5A 至图 5G 和图 6A 至图 6G 分别是沿着图 2 的 II-II、III-III 和 IV-IV 剖取的剖视图, 示出了根据现有技术通过四个掩模工艺来制造用于 LCD 装置的阵列基板的方法。

参照图 4A、图 5A 和图 6A, 在具有像素区 P、开关区 S、选通区 G、数据区 D 和存储区 C 的基板 60 上沉积金属材料。通过第一掩模工艺对金属材料层进行构图, 以形成选通线 62、选通焊盘 66 和栅极 64。

参照图 4B、图 5B 和图 6B, 在具有选通线 62 的基板 60 上形成栅绝

缘层 68、本征非晶硅层 70、掺杂非晶硅层 72 和金属材料层 74。在金属材料层 74 上形成光刻胶层 76。在光刻胶层 76 之上布置第二掩模 M。第二掩模 M 具有透射部分 B1、阻挡部分 B2 和半透射部分 B3。半透射部分 B3 和在半透射部分 B3 的两侧的阻挡部分 B2 与开关区 S 相对应。阻挡部分 B2 与存储区 S 相对应。阻挡部分 B2 与数据区 D 相对应。使用第二掩模 M 使光刻胶层 76 曝光。

参照图 4C、图 5C 和图 6C，在开关区 S、数据区 D 和存储区 S 中分别形成第一至第三光刻胶图案 78a 至 78c。使用第一至第三光刻胶图案 78a 至 78c 对金属材料层 74、掺杂非晶硅层 72 和本征非晶硅层 70 进行蚀刻。

参照图 4D、图 5D 和图 6D，在第一至第三光刻胶图案 78a 至 78c 的下方形成有第一至第三金属图案 80、82 和 86。在第一至第三金属图案 80、82 和 86 的下方形成有第一至第三半导体层 90a 至 90c。对于第一至第三光刻胶图案 78a 至 78c 进行灰化处理，以除去第一光刻胶图案 78a 的较薄部分。通过灰化处理，也除去了第一至第三光刻胶图案 78a 至 78c 的侧部。通过灰化的第一至第三光刻胶图案 78a 至 78c，对第一至第三金属图案 80、82 和 86、以及第一至第三半导体层 90a 至 90c 的掺杂非晶硅层 72 进行蚀刻。

参照图 4E、图 5E 和图 6E，形成了源极 94 和漏极 96、数据线 98 以及数据焊盘 99。第三金属图案 86 被称为存储电极 86。第一半导体层 90a 的掺杂非晶硅层被称为欧姆接触层 92b，并且第一半导体层 90a 的本征非晶硅层被称为有源层 92a。存储电极 86 与选通线 62 形成了存储电容器 Cst。

当使用第一至第三经灰化的光刻胶图案 78a 至 78c，对第一至第三金属图案（图 4D、图 5D 和图 6D 的 80、82 和 86）、以及第一至第三半导体层（图 4D、图 5D 和图 6D 的 90a 至 90c）进行蚀刻时，有源层 92a 被过蚀刻从而杂质不会留在有源层 92a 上。

参照图 4F、图 5F 和图 6F，在具有数据线 98 的基板 60 上形成钝化层 PAS。通过第三掩模工艺对该钝化层 PAS 进行构图，以形成使漏极 96

露出的漏接触孔 CH1、使存储电极 86 露出的存储接触孔 CH2 以及使数据焊盘 99 露出的数据焊盘接触孔 CH4。而且，通过第三掩模工艺对钝化层 PAS 和栅绝缘层 68 进行构图，以形成使选通焊盘 66 露出的选通焊盘接触孔 CH3。

参照图 4G、图 5G 和图 6G，在钝化层 PAS 上沉积透明的导电材料并通过第四掩模工艺对其进行构图，以形成像素电极 PXL、选通焊盘电极 GP 和数据焊盘电极 DP。像素电极 PXL 通过漏接触孔 CH1 与漏极 96 接触，并通过存储接触孔 CH2 与存储电极 86 接触。选通焊盘电极 GP 通过选通焊盘接触孔 CH3 与选通焊盘 66 接触，并且数据焊盘电极 DP 通过数据焊盘接触孔 CH4 与数据焊盘 99 接触。

通过上述四个掩模工艺，制成了阵列基板。如上所述，第二半导体层的本征非晶硅层伸出数据线之外。因此，出现波形噪音并且孔径比减少。

另外，有源层的所述部分没有被栅极覆盖。因此，在薄膜晶体管中产生漏电流。而且，因为考虑到过蚀刻而应该较厚地形成有源层，所以制造时间和产品成本增加。

发明内容

因此，本发明旨在一种液晶显示装置及其制造方法，其基本上克服了由于现有技术的局限和缺点而导致的一个或更多个问题。

本发明的其他特征和优点将在随后的说明中进行阐述，而部分地将从下面的内容中变得清楚，或者可以通过实施本发明而获知。本发明的其他优点可以由在说明书及其权利要求书以及附图中具体指出的结构而实现并获得。

为了实现这些目的和其他优点，并且根据本文中所具体体现和广泛描述的发明目的，一种液晶显示装置包括在一基板上的选通线和栅极，其中所述栅极与所述选通线相连。栅绝缘层叠加在所述栅极和所述选通线上，并且有源层叠加在所述栅绝缘层上。欧姆接触层叠加在所述有源层上，并且第一源极和第一漏极叠加在所述欧姆接触层上。第二源极和

第二漏极分别与所述第一源极和第一漏极相连，并且数据线从所述源极延伸并与所述选通线交叉以限定像素区。像素电极位于所述像素区中并从所述第二漏极延伸。

在另一方面中，一种制造液晶显示装置的方法包括：使用第一掩模工艺在一基板上形成选通线、从所述选通线延伸的选通焊盘以及栅极，在所述栅极和所述选通线上的栅绝缘层，在所述栅绝缘层上并在所述栅极之上的有源层，在所述有源层上的欧姆接触层，以及在所述欧姆接触层上的第一源极和第一漏极。使用第二掩模工艺形成覆盖所述第一源极与第一漏极之间的所述有源层的钝化层。使用第三掩模工艺形成分别与所述第一源极和第一漏极相连的第二源极和第二漏极，以及从所述源极延伸并与所述选通线交叉以限定像素区的数据线。形成从所述数据线延伸的数据焊盘电极，并且形成在所述像素区中并从所述第二漏极延伸的像素电极。

应当理解，上文的概述与下文的详述都是示例性和解释性的，旨在提供对如所要求权利的发明的进一步解释。

附图说明

附图被包括以提供对本发明的进一步理解，其被并入而构成本说明书的一部分，示出了本发明的实施例并与描述一起用于解释本发明的原理。在附图中：

图 1 是示出了根据现有技术的 LCD 装置的立体图；

图 2 是示出了根据现有技术的通过四个掩模工艺制造的用于 LCD 装置的阵列基板的平面图；

图 3A 和图 3B 分别是沿着图 2 的线 II-II 和 V-V 剖取的剖视图；

图 4A 至图 4G、图 5A 至图 5G 以及图 6A 至图 6G 分别是沿着图 2 的 II-II、III-III 和 IV-IV 剖取的剖视图，示出了根据现有技术通过四个掩模工艺来制造用于 LCD 装置的阵列基板的方法；

图 7 是示出了根据本发明实施例的用于 LCD 装置的阵列基板的平面图；

图 8A、图 8B 和图 8C 分别是沿着线 VI-VI、VII-VII 和 VIII-VIII 剖取的剖视图；以及

图 9A 至图 9M、图 10A 至图 10M 以及图 11A 至图 11M 是沿着图 7 的线 VI-VI、VII-VII 和 VIII-VIII 剖取的剖视图，示出了根据本发明实施例的制造用于 LCD 装置的阵列基板的方法。

具体实施方式

下面将详细地说明本发明的所示实施例，在附图中示出了其示例。

图 7 是示出了根据本发明实施例的用于 LCD 装置的阵列基板的平面图。

参照图 7，在根据本发明实施例的用于 LCD 装置的阵列基板中，选通线 130 和数据线 160 在基板 100 上彼此交叉以限定像素区 P。

在选通线 130 的一端处布置有选通焊盘 132。在选通焊盘 132 上布置有选通焊盘电极 164，并且在数据线 160 的一端处布置有数据焊盘电极 162。

在选通线 130 和数据线 160 的交叉部分附近布置有薄膜晶体管 T。薄膜晶体管 T 包括栅极 118、具有有源层和欧姆接触层的第一半导体层、第一源极 136 和第一漏极 138、以及第二源极 154 和第二漏极 156。第一源极 136 和第一漏极 138 与欧姆接触层接触。第二源极 154 和第二漏极 156 分别与第一源极 136 和第一漏极 138 接触。

蚀刻阻止件 146 位于薄膜晶体管 T 上，并覆盖在第一源极 136 和第二源极 154 与第一漏极 138 和第二漏极 156 之间露出的有源层。

像素电极 158 位于像素区 P 中并与第二漏极 156 接触。像素电极 158 的与选通线 130 交叠的部分与选通线 130 形成存储电容器 Cst。为了形成存储电容器 Cst，选通线 130 的一部分朝向像素区 P 伸出并与像素电极 158 交叠。

通过三个掩模工艺而制成根据该实施例的阵列基板。

图 8A、图 8B 和图 8C 分别是沿着线 VI-VI、VII-VII 和 VIII-VIII 剖取的剖视图。

参照图 8A 至图 8C，基板 100 具有像素区 P、选通区 G、数据区 D、存储区 C 和开关区 S。存储区 C 可以位于选通区 G 中。

薄膜晶体管（图 7 的 T）位于开关区 S 中。该薄膜晶体管包括栅极 118、具有有源层 122 和欧姆接触层 124 的第一半导体层、第一源极 136 和第一漏极 138、以及第二源极 154 和第二漏极 156。

栅绝缘层 120 位于栅极 118 和选通线 130 上。有源层 122 包括本征非晶硅，并且欧姆接触层 124 包括掺杂非晶硅。

第一源极 136 和第一漏极 138 与欧姆接触层 124 接触。第一源极 136 和其下方的欧姆接触层 124 可以具有相同的岛形状。第一漏极 138 和其下方的欧姆接触层 124 可以具有相同的岛形状。第一源极 136 和其下方的欧姆接触层 124 与第一漏极 138 和其下方的欧姆接触层 124 间隔开。第一源极 136 和第一漏极 138 以及欧姆接触层 124 被栅极 118 覆盖。

第二源极 154 和第二漏极 156 分别通过钝化层 140 的第一接触孔 181 和第二接触孔 182 而与第一源极 136 和第一漏极 138 接触。第二源极 154 和第二漏极 156 可以具有双层结构。例如，第二源极 154 和第二漏极 156 均包括透明材料的第一层 148 和不透明材料的第二层 150。

像素电极 158 从第二漏极 156 的第一层 148 延伸。像素电极 158 与选通线 130 交叠以形成存储电容器（图 7 的 Cst）。

有源层 122 的在第一源极 136 和第一漏极 138 之间的部分被蚀刻阻止件 146 覆盖。蚀刻阻止件 146 是钝化层 140 的用于覆盖在第一源极 136 和第一漏极 138 之间露出的有源层 122 的部分。

数据线 160 和数据焊盘电极 162 位于数据区 D 中。数据线 160 从第二源极 154 延伸。与第二源极 154 和第二漏极 156 相似，数据线 160 可以具有双层结构，该双层结构具有第一层 148 和第二层 150。数据焊盘电极 162 可具有单层结构。例如数据焊盘电极 162 从数据线 160 的第一层 148 延伸。

选通线 130 和选通焊盘 132 位于选通区 G 中。选通焊盘电极 164 可以具有与数据线 130 的第一层 148 相同的层。

第二半导体层 106 位于选通线 130 上并从有源层 122 延伸。第一栅

绝缘层 120 的轮廓 (outline)、有源层 122 和半导体图案 134 的轮廓、以及栅极 118 和选通线 130 的轮廓可以基本上相同。

如上所述,有源层被栅极覆盖,因而栅极遮蔽有源层使其不会暴露于诸如背光的光。因此,可以减少薄膜晶体管中的漏电流。另外,半导体层没有伸出金属线或电极之外并且没有形成在数据线下方,因而不会出现现有技术中的耦合。因此,可以减少波形噪音并可以增加孔径比。

图 9A 至图 9M、图 10A 至图 10M 和图 11A 至图 11M 是沿着图 7 的线 VI-VI、VII-VII 和 VIII-VIII 剖取的剖视图,示出了根据本发明实施例的制造用于 LCD 装置的阵列基板的方法。

参照图 9A、图 10A 和图 11A,在具有像素区 P、开关区 S、选通区 G、数据区 D 和存储区 C 的基板 100 上,形成第一导电层 102、第一绝缘层 104、本征非晶硅层 106 和掺杂非晶硅层 108、以及第二导电层 110。存储区 C 可以位于选通区 G 中。

第一导电层 102 和第二导电层 110 均包括铝 (Al)、铝合金 (AlNd)、钨 (W)、铬 (Cr)、钼 (Mo)、钛 (Ti)、铜 (Cu) 和钽 (Ta) 中的一种或更多种。对于第一导电层 102 和第二导电层 110 中的每一个,可以沉积至少一种导电材料以具有单层或双层结构。第一导电层 102 可以使用具有低阻抗的铝 (Al) 和保护铝 (Al) 的导电材料。第二导电层 110 可以使用待干蚀刻的导电材料,例如钼 (Mo)。第一绝缘层 104 包括硅氮化物 (SiN_x) 和硅氧化物 (SiO_2) 中的一种或更多种。

在第二导电层 110 上形成光刻胶层 112。具有透射部分 B1、阻挡部分 B2 和半透射部分 B3 的第一掩模 M 位于光刻胶层 112 之上。半透射部分 B3 具有狭缝结构或半透射膜,从而穿过半透射部分 B3 的光强度或透射率可以比透射部分 B1 低。

存储区 S 的一部分与半透射部分 B3 相对应,并且存储区 S 的该部分的两侧与阻挡部分 B2 相对应。选通区 G 和存储区 C 与半透射部分 B3 相对应。透射部分 B1 可以位于半透射部分 B3 与阻挡部分 B2 之间。使用第一掩模 M 使光刻胶层 112 曝光并使其显影。

参照图 9B、图 10B 和图 11B,通过曝光和显影,对应于开关区 S 形

成第一光刻胶图案 114，并且对应于选通区 G 和存储区 C 形成第二光刻胶图案 116。第一光刻胶图案 114 和第二光刻胶图案 116 的对应于半透射部分（图 9A 和图 10A 的 B3）的部分所具有的厚度比第一光刻胶图案 114 的对应于阻挡部分（图 9A 的 B2）的其它部分要薄。

使用第一光刻胶图案 114 和第二光刻胶图案 116 对第一导电层（图 9A、图 10A 和图 11A 的 102）、第一绝缘层（图 9A、图 10A 和图 11A 的 104）、本征非晶硅层（图 9A、图 10A 和图 11A 的 106）和掺杂非晶硅层（图 9A、图 10A 和图 11A 的 108）、以及第二导电层（图 9A、图 10A 和图 11A 的 110）进行蚀刻。当第二导电层由待干蚀刻的材料制成时，可以同时第二导电层、掺杂非晶硅层、本征非晶硅层和第一绝缘层进行干蚀刻。当第二导电层由其它材料制成时，可以蚀刻第二导电层，然后可以同时掺杂非晶硅层、本征非晶硅层和第一绝缘层进行干蚀刻。在对第二导电层、掺杂非晶硅层、本征非晶硅层和第一绝缘层进行蚀刻之后，可以对第一导电层进行蚀刻，例如在第一导电层包括铝（Al）或铝合金（AlNd）时进行湿蚀刻。可选的是，第一导电层可以与其上的多层一起被蚀刻。

通过蚀刻，对应于开关区 S 形成栅极 118、栅绝缘层 120、第一半导体层 126 和源-漏图案 128。对应于选通区 G 形成选通线 130、选通焊盘 132、栅绝缘层 120 和导电图案 129。第一半导体层 126 具有非晶硅层 106 和掺杂非晶硅层 108。

对于第一光刻胶图案 114 和第二光刻胶图案 116 进行灰化处理，以除去第一光刻胶图案 114 和第二光刻胶图案 116 的较薄部分。使用经灰化的第一光刻胶图案 114 和第二光刻胶图案 116，对源-漏图案 128、导电图案 129 和掺杂非晶硅层 108 进行蚀刻。

参照图 9C、图 10C 和图 11C，通过蚀刻，在开关区 S 中形成彼此间隔开的第一源极 136 和第一漏极 138。除去第一半导体层 126 的掺杂非晶硅层的在第一源极 136 和第一漏极 138 之间的部分。第一半导体层 126 的掺杂非晶硅层被称为欧姆接触层 124。第一半导体层 126 的本征非晶硅层被称为有源层 122。除去导电图案（图 9B 和图 10B 的 129）和其下方

的掺杂非晶硅层。在选通线 130 和选通焊盘 132 之上的本征非晶硅层 106 被称为第二半导体层 106。

通过上述处理，完成了第一掩模工艺。

参照图 9D、图 10D 和图 11D，在具有第一源极 136 和第一漏极 138 的基板 100 上形成第二绝缘层 140。在第二绝缘层 140 上形成光刻胶层 142。第二绝缘层 140 包括硅氮化物 (SiN_x) 和硅氧化物 (SiO_2) 中的一种或更多种。第二绝缘层 140 被称为钝化层 140。

具有透射部分 B1、阻挡部分 B2 和半透射部分 B3 的第二掩模 M 位于光刻胶层 142 之上。

第一源极 136 和第一漏极 138 中每一个的一部分与半透射部分 B3 相对应。选通焊盘 132 与透射部分 B1 相对应。阻挡部分 B2 可以位于透射部分 B1 与半透射部分 B3 之间。在与第一源极 136 和第一漏极 138 的所述部分相对应的半透射部分 B3 之间的阻挡部分 B2 覆盖第一源极 136 和第一漏极 138 之间的有源层 122。

使用第二掩模 M 使光刻胶层 142 曝光并使其显影。

参照图 9E、图 10E 和图 11E，通过曝光和显影而形成光刻胶图案 142。光刻胶图案 142 的对应于半透射部分（图 9D 的 B3）的部分所具有的厚度比光刻胶图案 142 的其它部分要薄。使选通焊盘 132 之上的钝化层 140 露出。

使用光刻胶图案 142 对选通焊盘 132 之上的钝化层 140、第二半导体层 106 和栅绝缘层 120 进行蚀刻。

参照图 9F、图 10F 和图 11F，通过蚀刻使选通焊盘 132 露出。

参照图 9G、图 10G 和图 11G，进行灰化处理以除去光刻胶图案 142 的较薄部分。使用灰化的光刻胶图案 142 对钝化层 140 进行蚀刻。

参照图 9H、图 10H 和图 11H，通过蚀刻，在钝化层 140 中形成分别使第一源极 136 和第一漏极 138 露出的第一接触孔 181 和第二接触孔 182。钝化层 140 的在第一接触孔 181 和第二接触孔 182 之间的部分覆盖有源层 122 的在第一源极 136 和第一漏极 138 之间的部分，并且钝化层 140 的该部分被称为蚀刻阻止件 146。蚀刻阻止件 146 通过后面的处理而保护

有源层 122 不受污染或损坏。

通过上述处理，完成了第二掩模工艺。

参照图 9I、图 10I 和图 11I，在钝化层 140 上形成第一层 148 和第二层 150。第一层 148 可以是包括铟锡氧化物 (ITO)、铟锌氧化物 (IZO) 和铟锡锌氧化物 (ITZO) 中的一种或更多种的透明导电层 148。第二层 150 可以是包括铝 (Al)、铝合金 (AlNd)、钨 (W)、铬 (Cr)、钼 (Mo)、钛 (Ti)、铜 (Cu) 和钽 (Ta) 中的一种或更多种的不透明导电层 150。

在第二导电层 150 上形成光刻胶层 152。具有透射部分 B1、阻挡部分 B2 和半透射部分 B3 的第三掩模 M 位于光刻胶层 152 之上。

阻挡部分 B2 位于对应于蚀刻阻止件 146 的透射部分 B1 的两侧。像素区 P 和存储区 C 与半透射部分 B3 相对应。选通焊盘 132 与半透射部分 B3 相对应。数据区 D 与阻挡部分 B2 相对应，并且数据区 D 的一端与半透射部分 B3 相对应。透射部分 B1 可以位于半透射部分 B3 与阻挡部分 B2 之间。使用第三掩模 M 使光刻胶层 152 曝光并使其显影。

参照图 9J、图 10J 和图 11J，通过曝光和显影，形成光刻胶图案 152。光刻胶图案 152 的对应于半透射部分 (图 9I、图 10I 和图 11I 的 B3) 的部分所具有的厚度比光刻胶图案 152 的其它部分要薄。使对应于透射部分 (图 9I、图 10I 和图 11I 的 B1) 的第二层 150 露出。使用光刻胶图案 152 对第二层 150 和第一层 148 进行蚀刻。

参照图 9K、图 10K 和图 11K，通过蚀刻，在开关区 S 中形成彼此间隔开的第二源极 154 和第二漏极 156。在像素区 P 中形成从第二漏极 156 延伸的像素图案 158。在数据区 D 中形成数据线 160 和数据焊盘图案 162。第二源极 154 和第二漏极 156、像素图案 158、数据线 160 和数据焊盘图案 162 中的每一个均具有第一层 148 和第二层 150。第一层 148 和第二层 150 位于选通焊盘 132 上。

参照图 9L、图 10L 和图 11L，进行灰化处理以除去光刻胶图案 152 的较薄部分。使像素图案 158 和数据焊盘图案 162 的第二层 150 以及选通焊盘 132 之上的第二层 150 露出。使用经灰化的光刻胶图案 152 对第二层 150 进行蚀刻。

参照图 9M、图 10M 和图 11M，通过蚀刻，像素图案 158 和数据焊盘图案 162 具有第一层 148。第一层 148 留在选通焊盘 132 上。具有第一层 148 的像素图案 158 被称为像素电极 158。具有第一层 148 的数据焊盘图案 162 被称为数据焊盘电极 162。选通焊盘 132 之上的第一层 148 被称为选通焊盘电极 164。

通过上述处理，完成了第三掩模工艺。

通过所述处理，制成用于 LCD 装置的阵列基板。通过安装阵列基板和与该阵列基板相对的基板（例如，滤色器基板），并在这两个基板之间插设液晶层，而制成 LCD 装置。

如上所述，通过三个掩模工艺制成阵列基板。因此，可以减少制造时间和产品成本。另外，有源层被栅极覆盖，因而栅极遮蔽了有源层以使其不会暴露于诸如背光的光。因此，可以减少薄膜晶体管中的漏电流。另外，半导体层没有伸出到金属线或电极之外并且没有形成在数据线下方，因而不会出现现有技术中的耦合。因此，可以减少波形噪音并且可以增加孔径比。

对于本领域技术人员显而易见的是，可以在不脱离本发明的精神或范围的情况下对本发明作出各种修改和变型。因而，本发明旨在覆盖本发明的所述修改和变型，只要它们落在所附权利要求及其等价物的范围内。

本发明要求于 2006 年 6 月 29 日提交的韩国专利申请 No.2006-0059346 的优先权，因而通过引用将其并入。

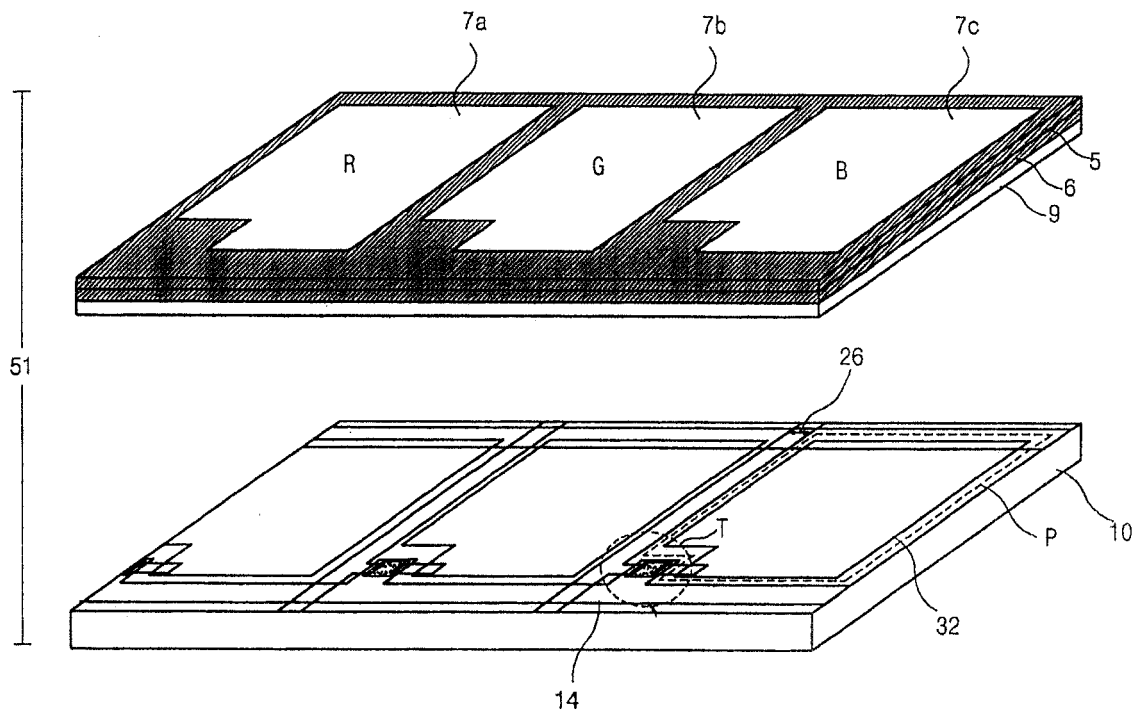


图 1
现有技术

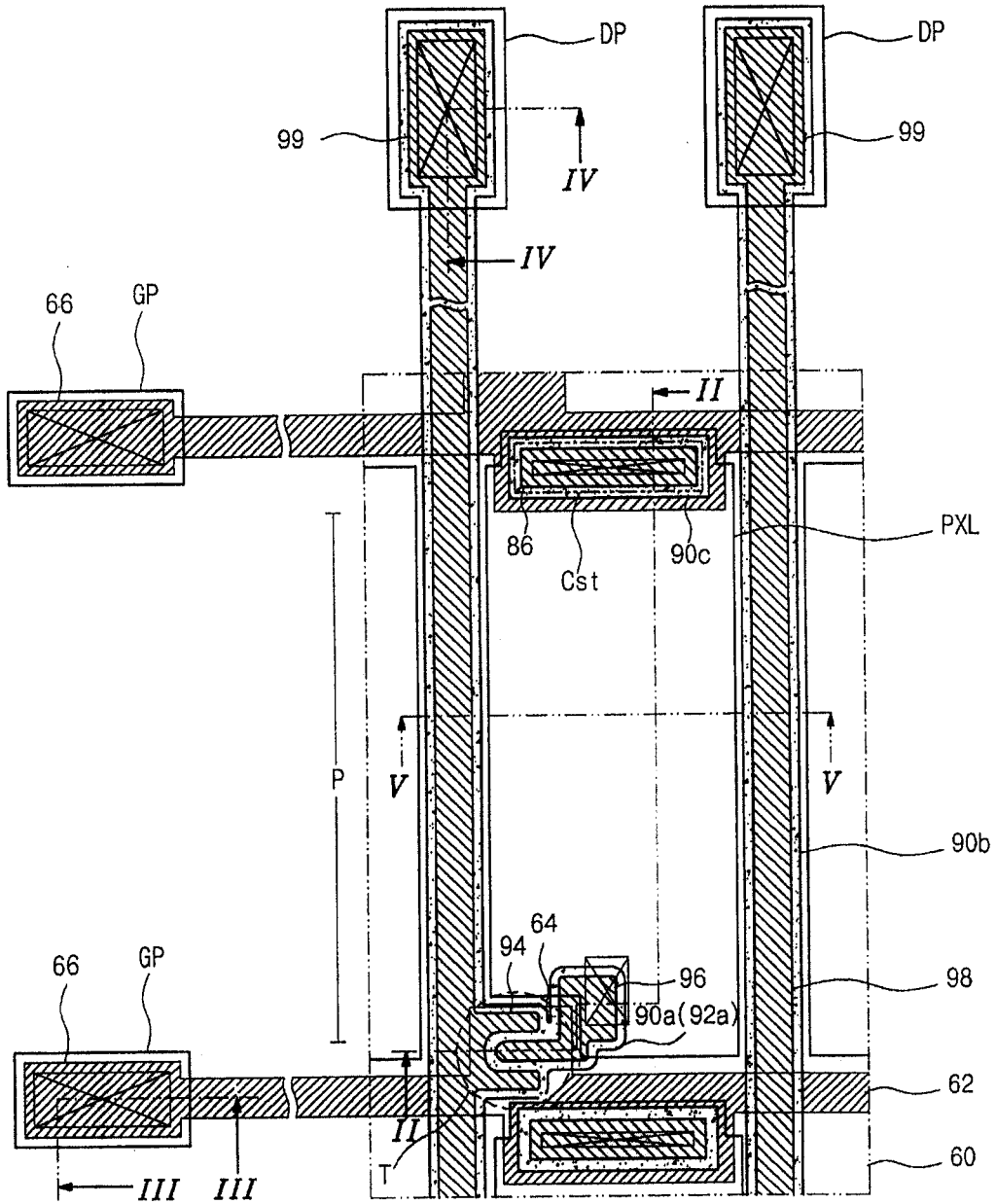


图 2
现有技术

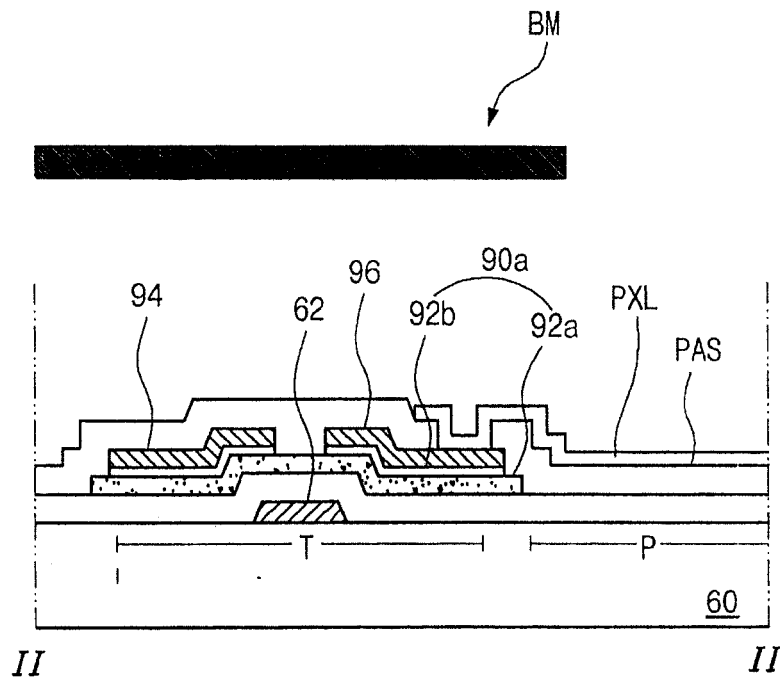


图 3A
现有技术

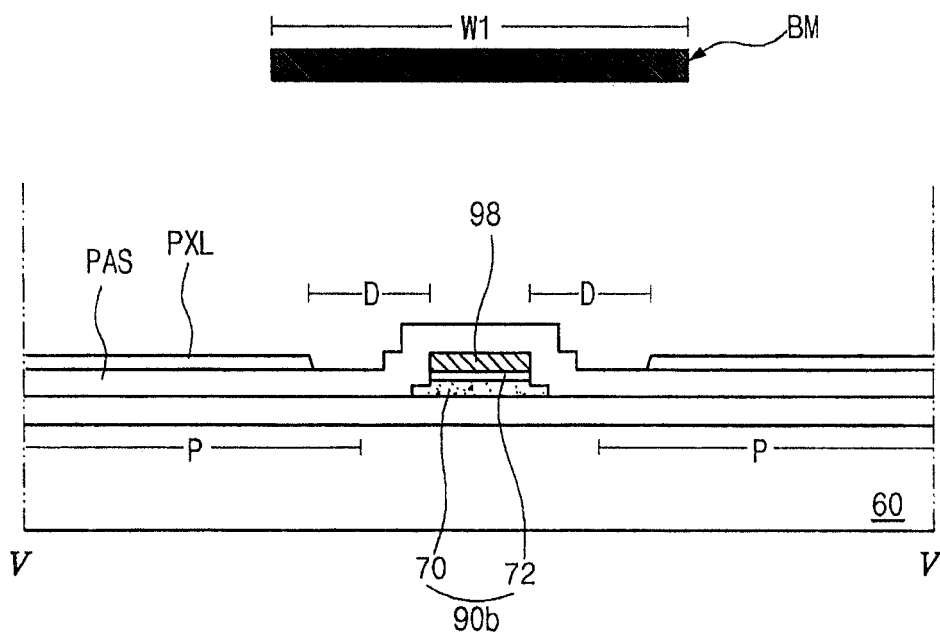


图 3B
现有技术

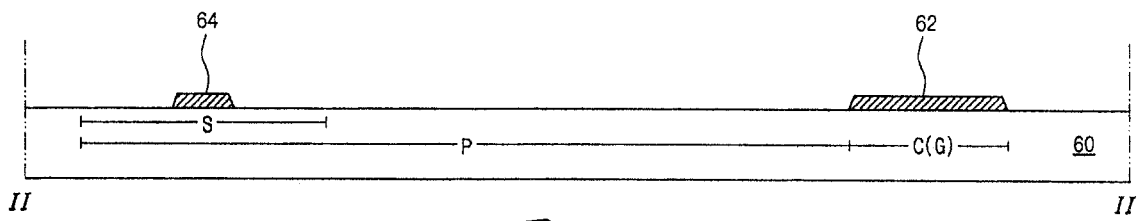


图 4A
现有技术

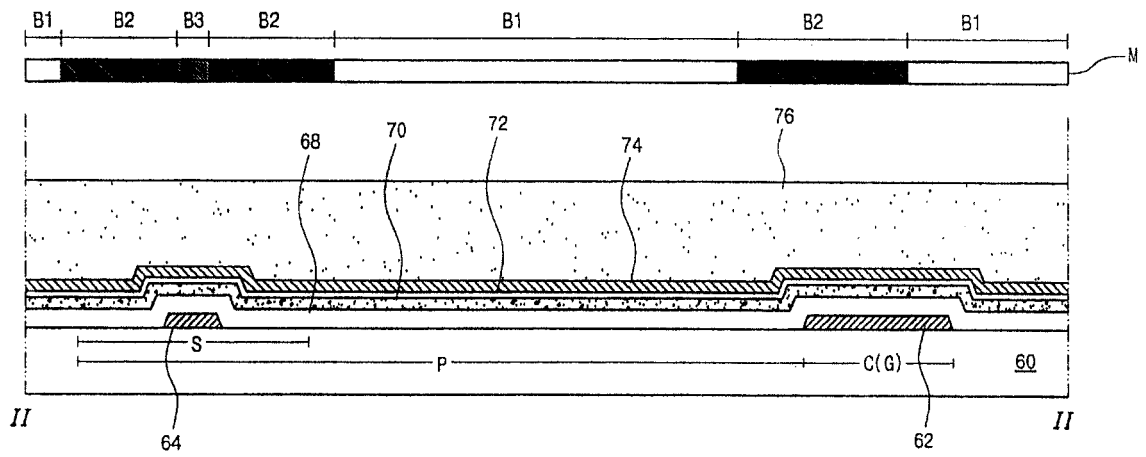


图 4B
现有技术

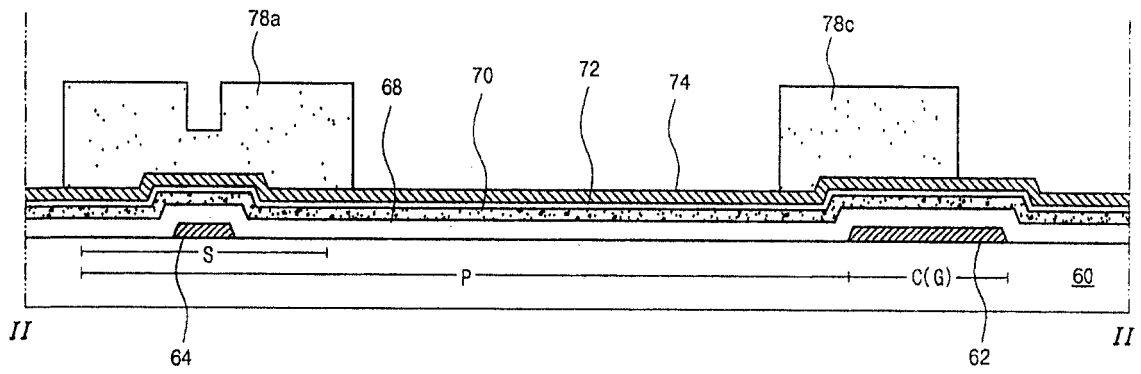


图 4C
现有技术

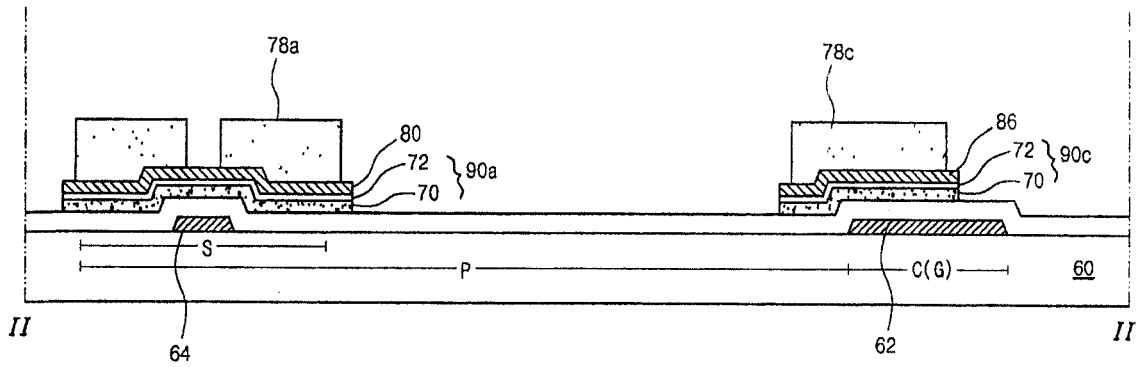


图 4D
现有技术

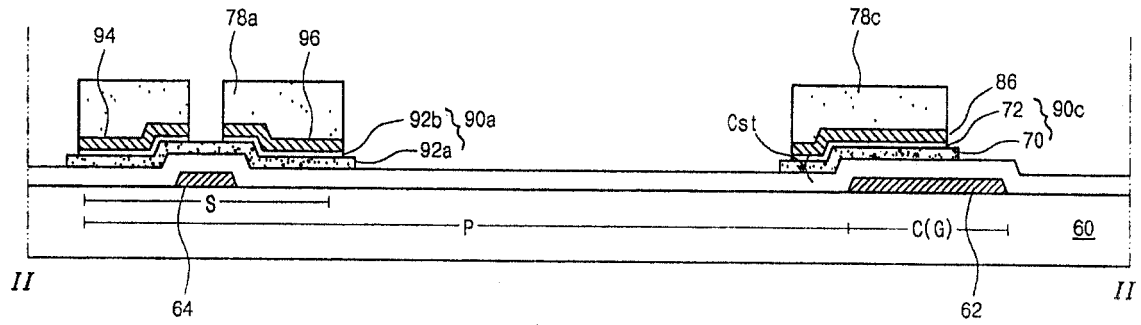


图 4E
现有技术

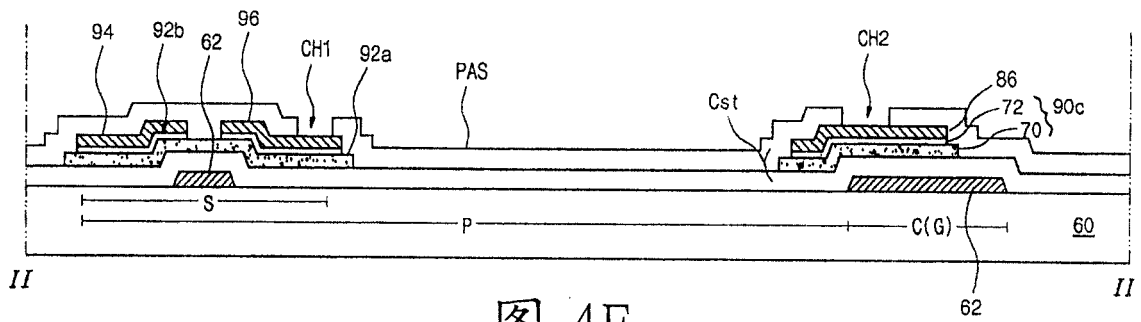


图 4F
现有技术

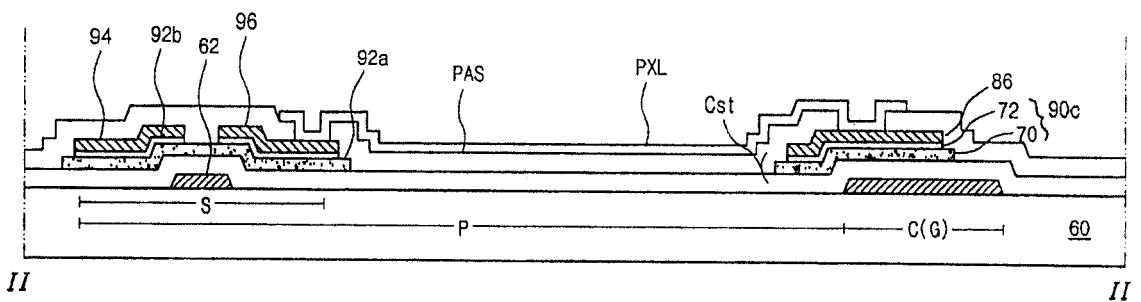


图 4G
现有技术

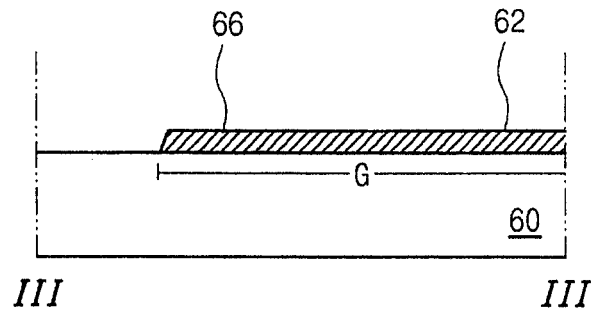


图 5A
现有技术

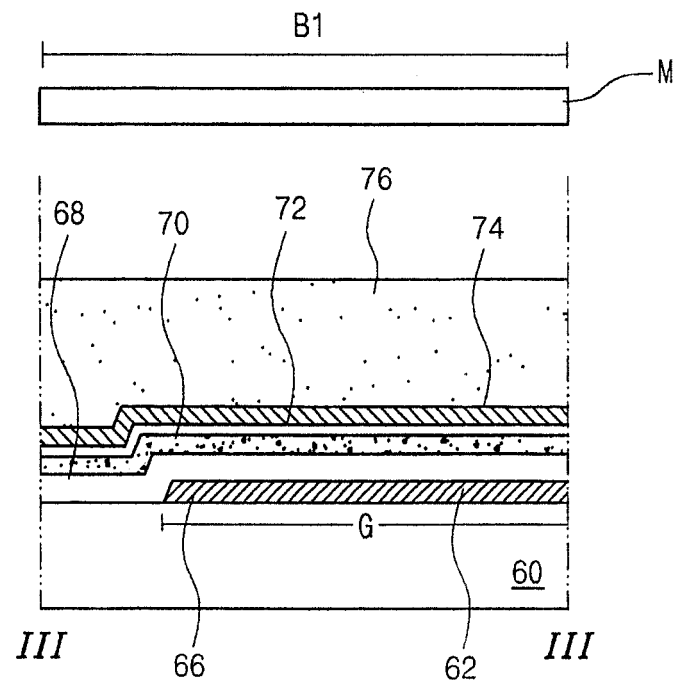


图 5B
现有技术

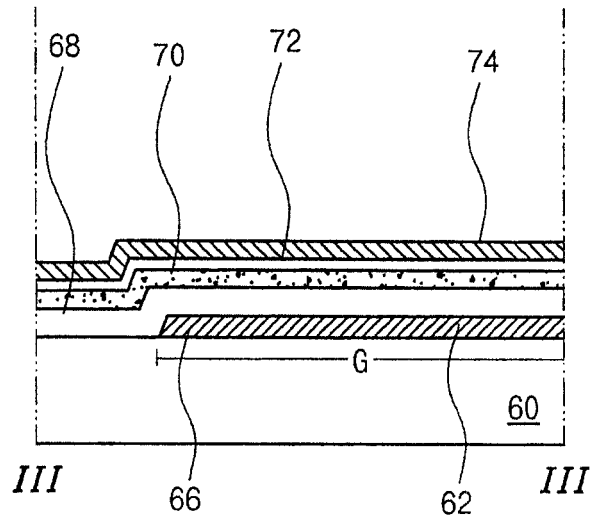


图 5C
现有技术

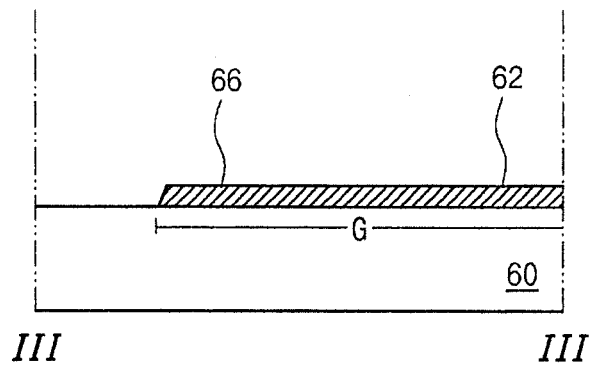


图 5D
现有技术

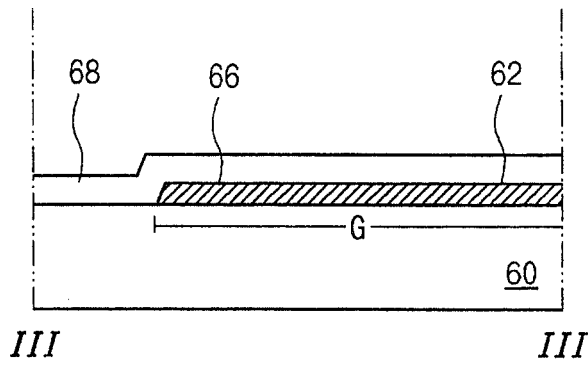


图 5E
现有技术

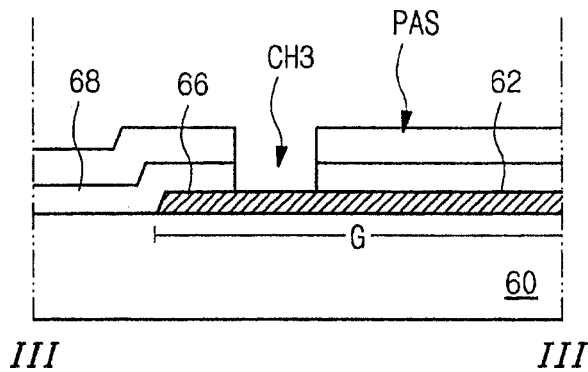


图 5F
现有技术

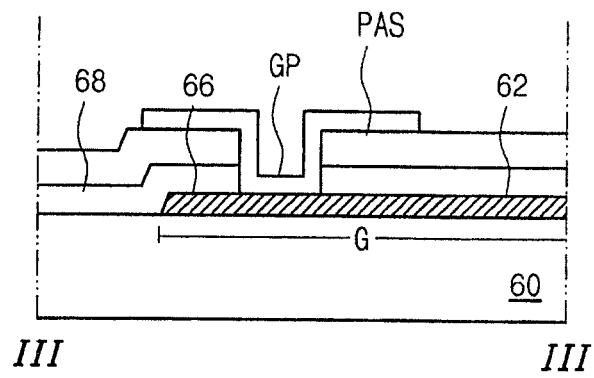


图 5G
现有技术

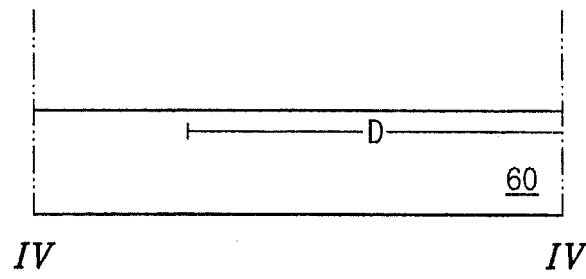


图 6A
现有技术

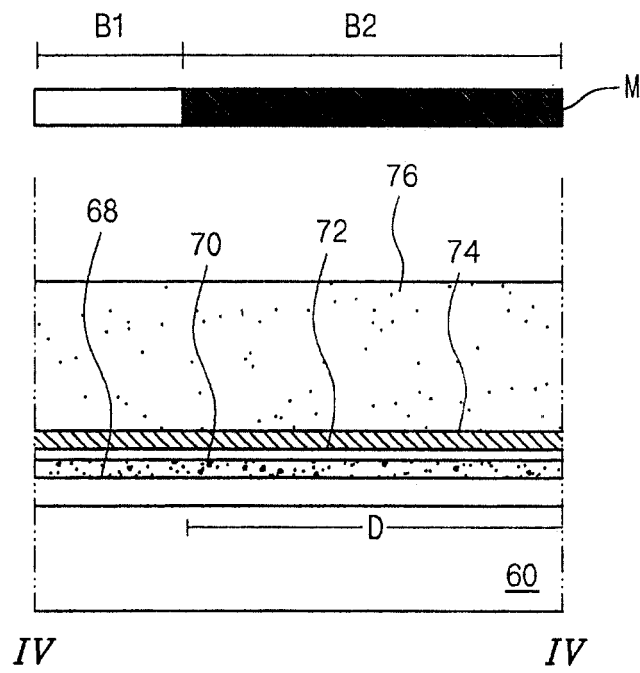


图 6B
现有技术

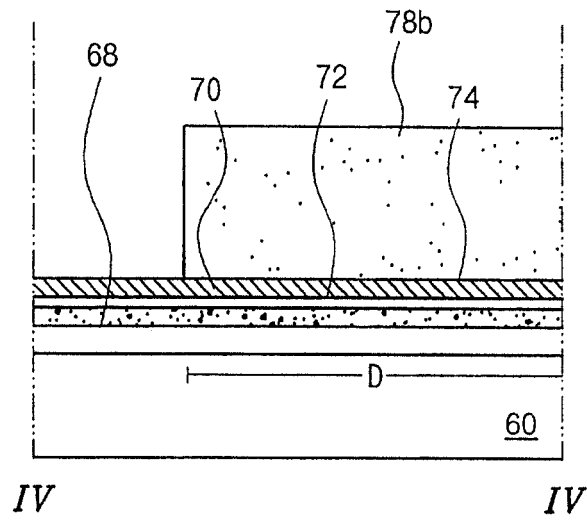


图 6C
现有技术

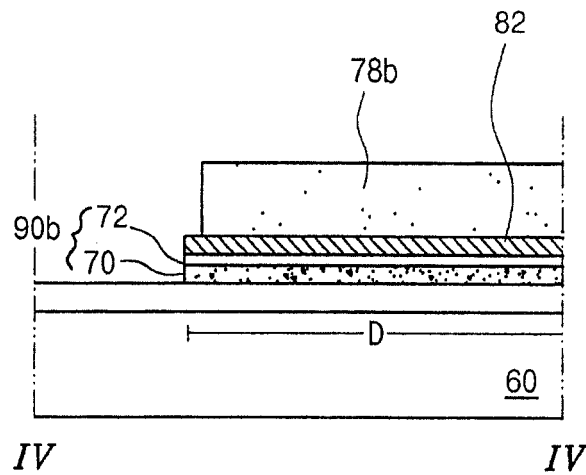


图 6D
现有技术

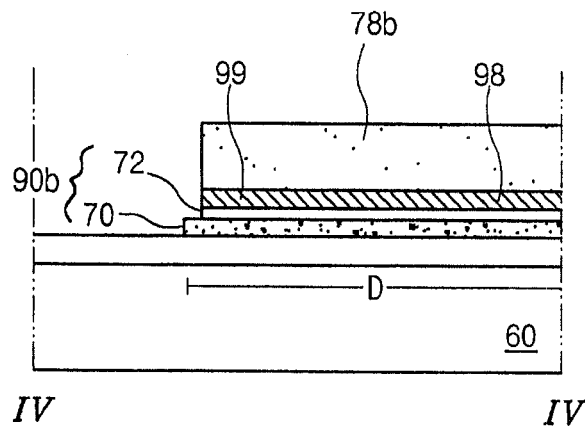


图 6E
现有技术

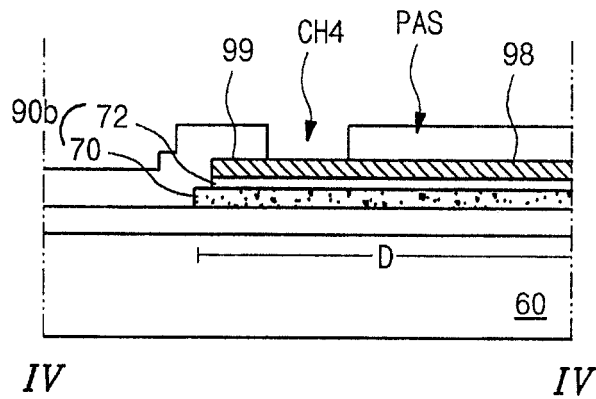


图 6F
现有技术

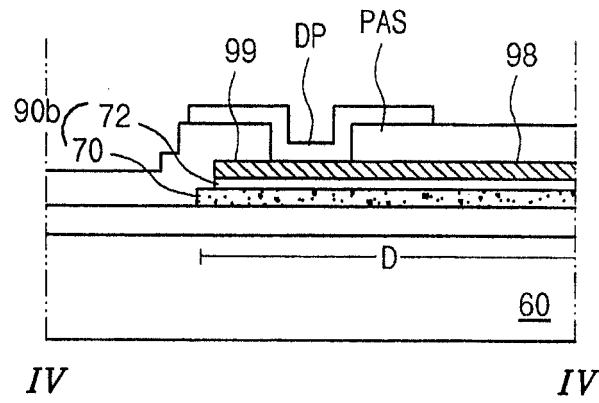


图 6G
现有技术

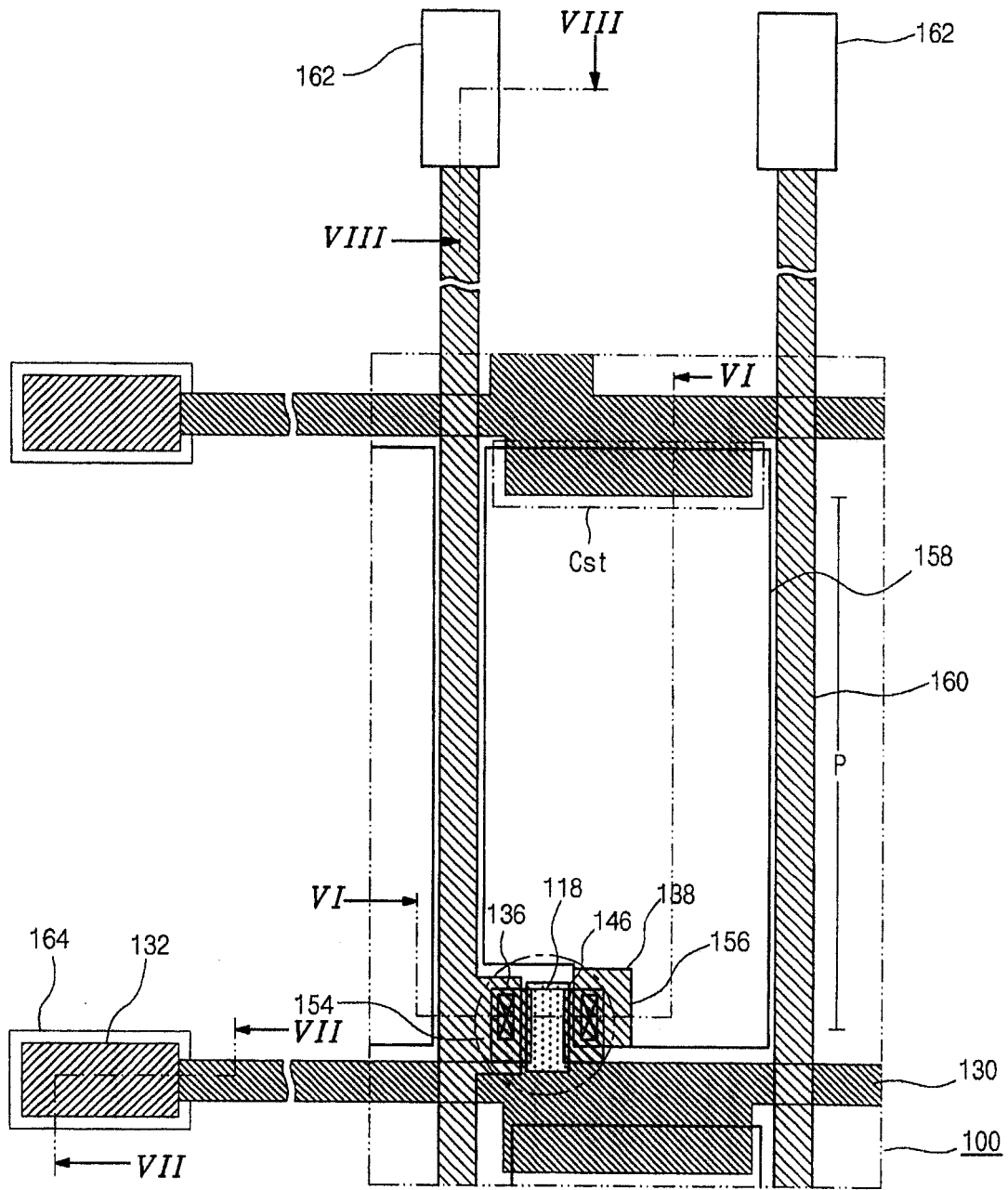


图 7

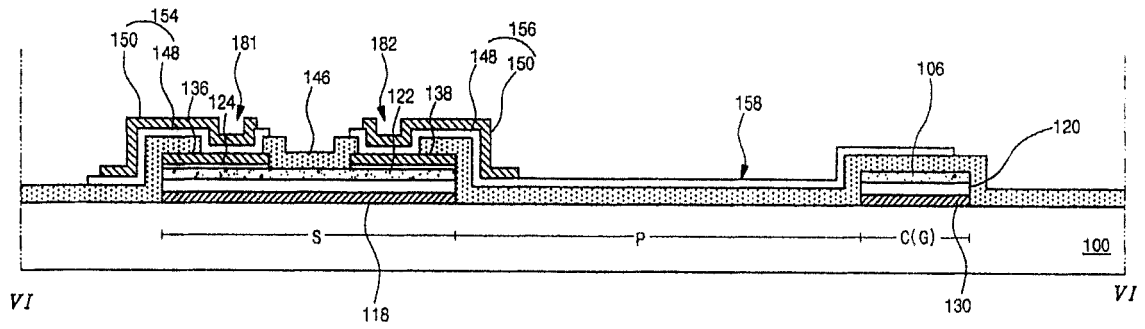


图 8A

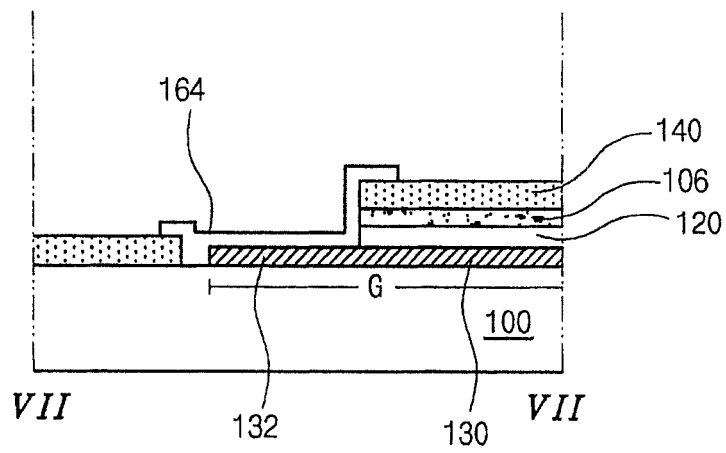


图 8B

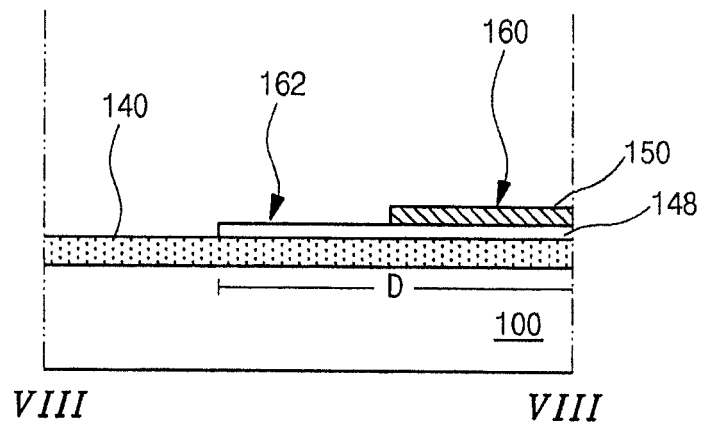


图 8C

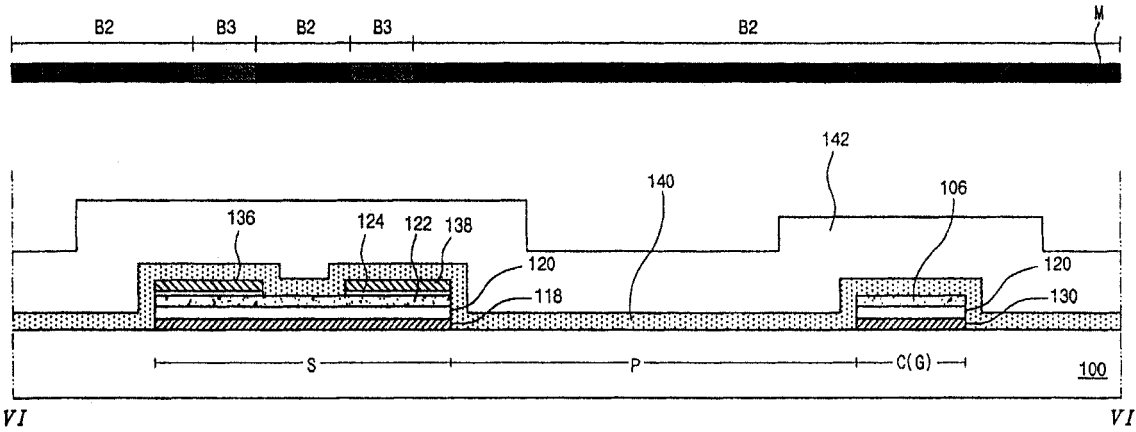


图 9D

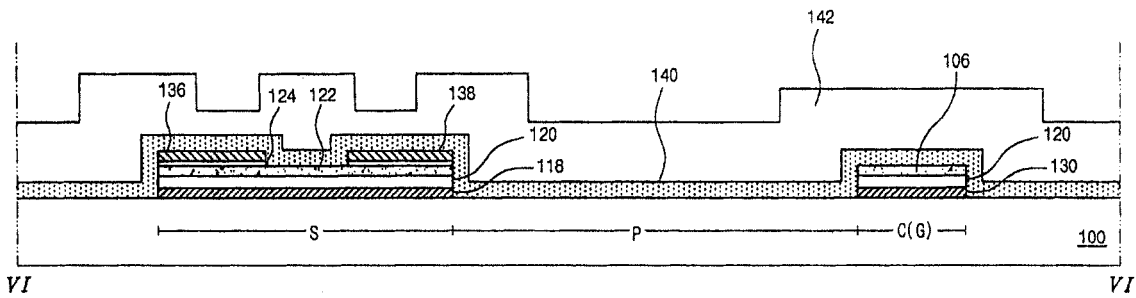


图 9E

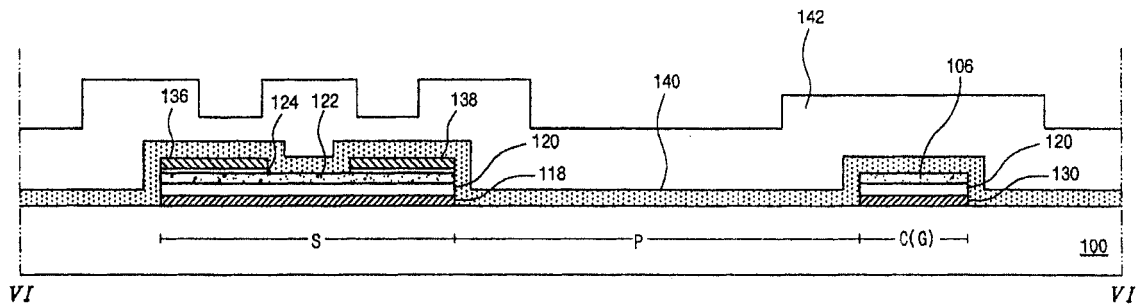


图 9F

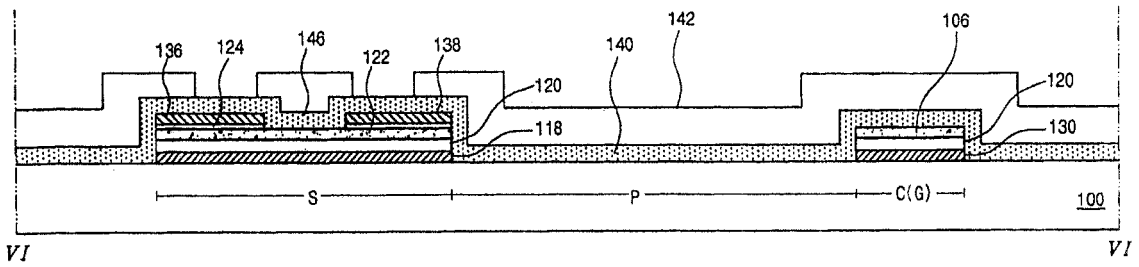


图 9G

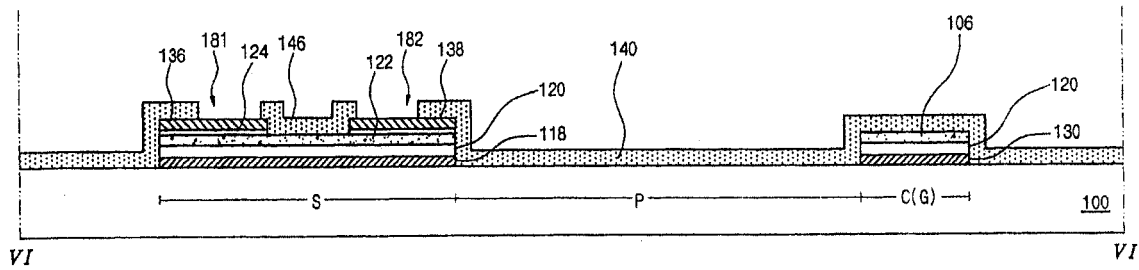


图 9H

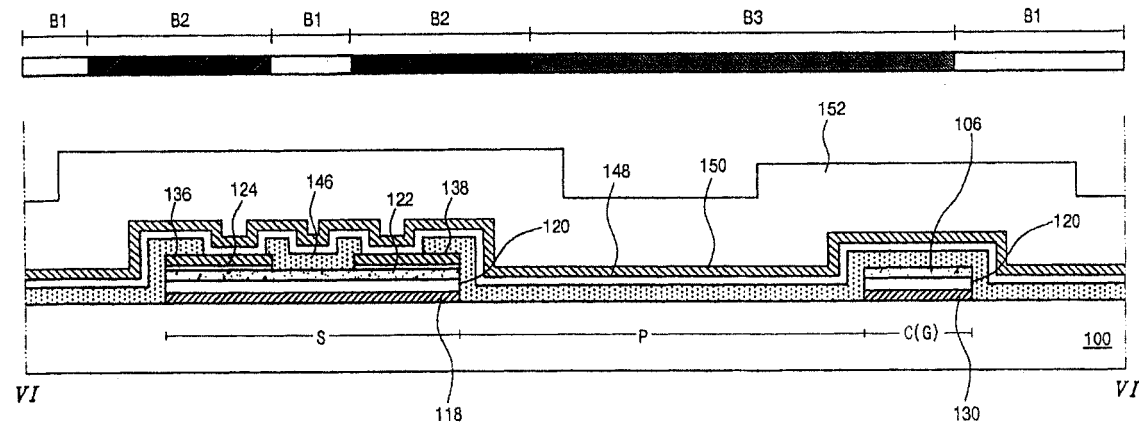


图 9I

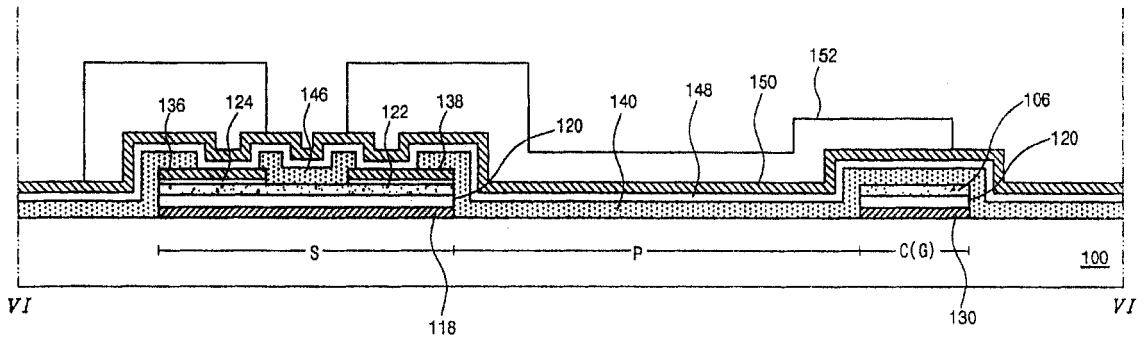


图 9J

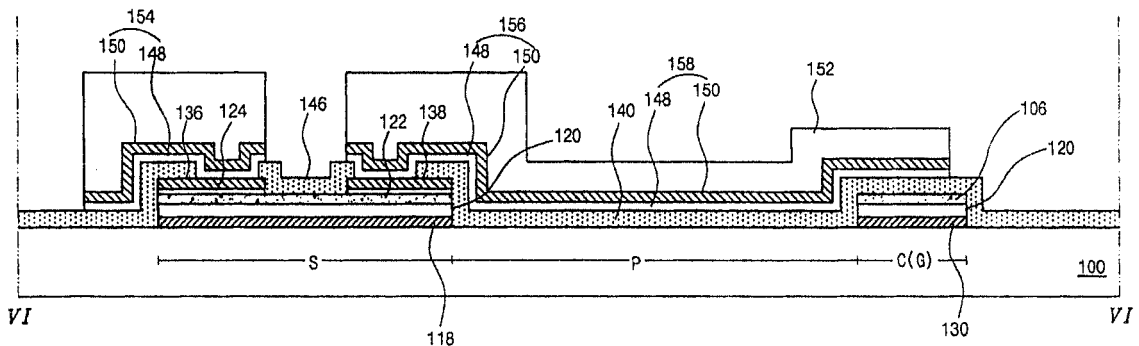


图 9K

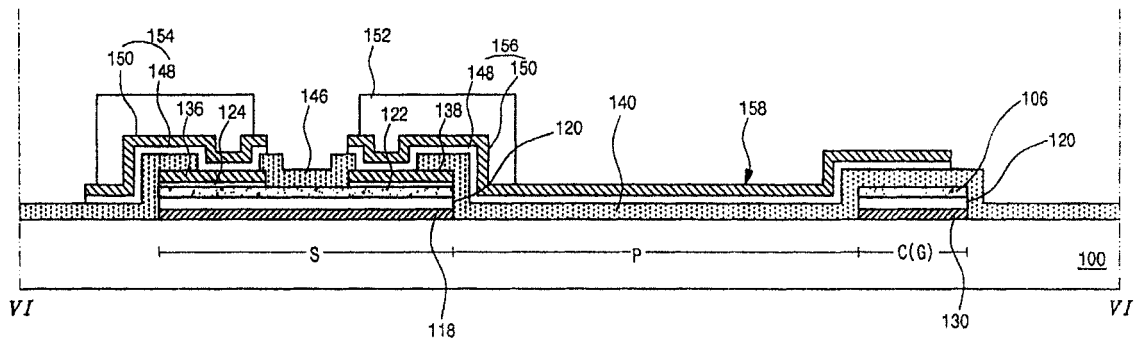


图 9L

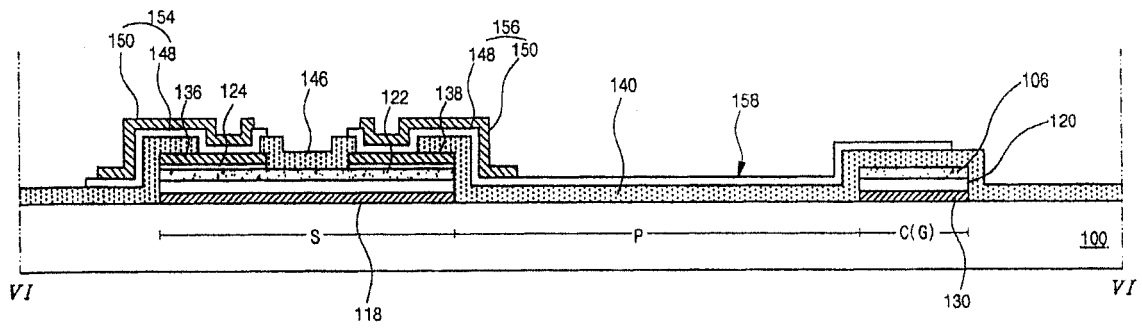


图 9M

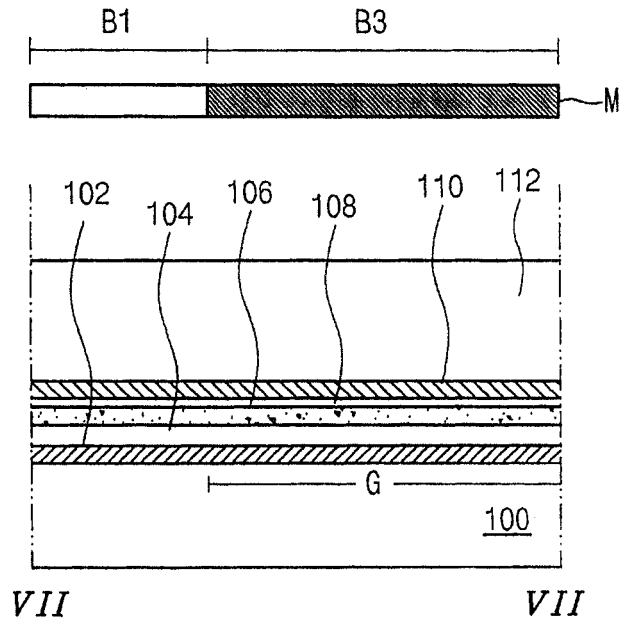


图 10A

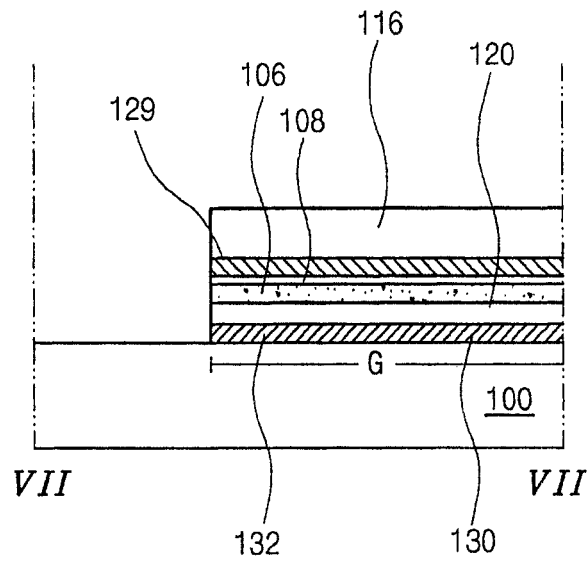


图 10B

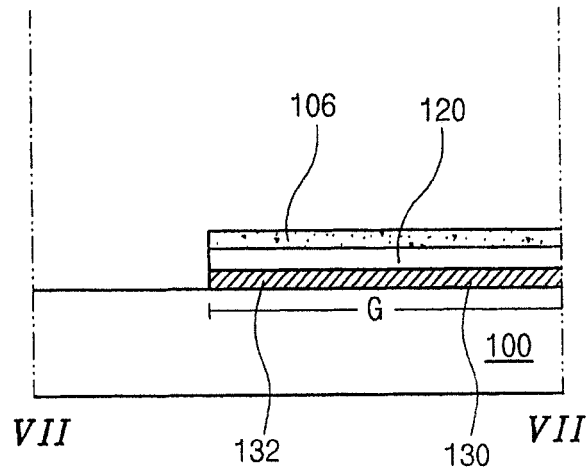


图 10C

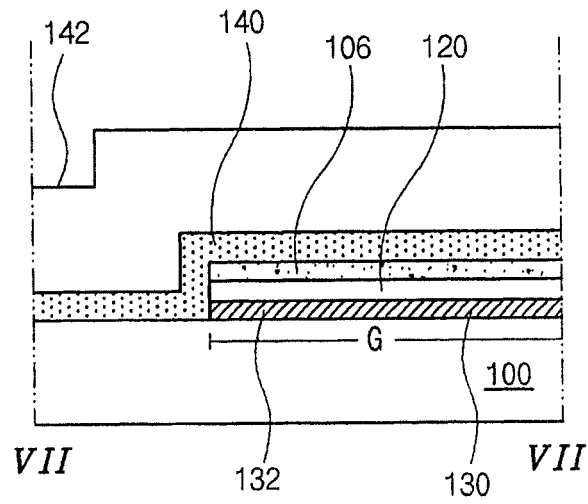
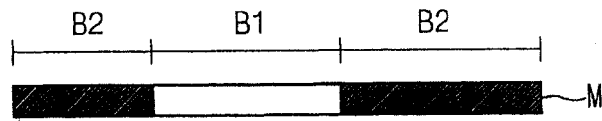


图 10D

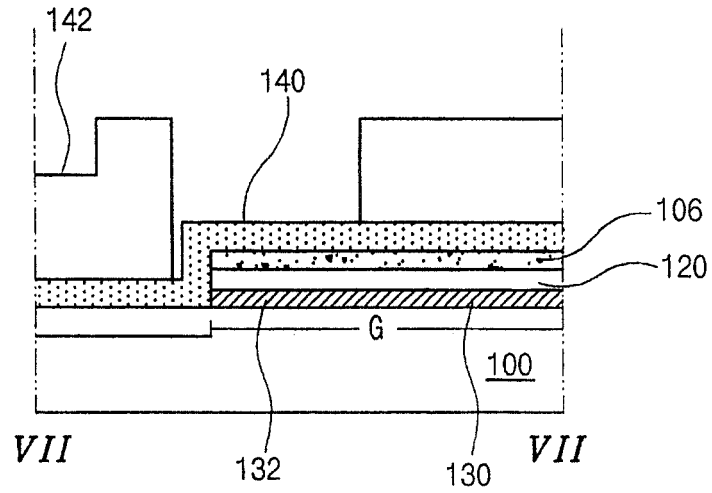


图 10E

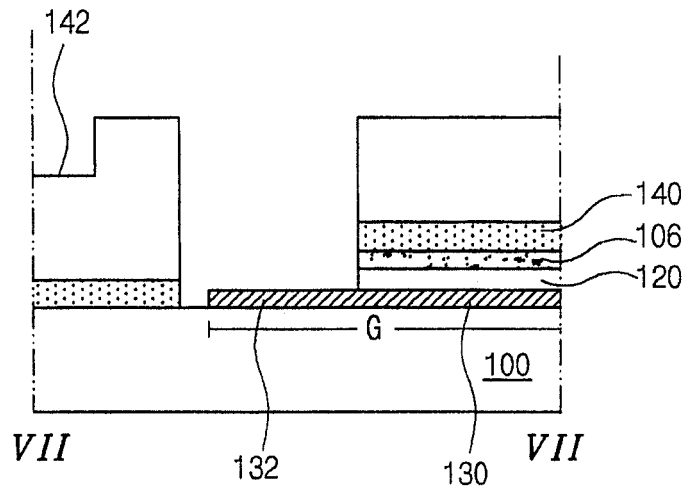


图 10F

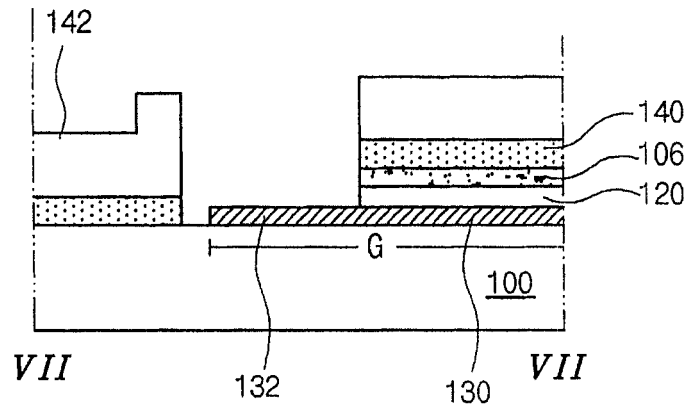


图 10G

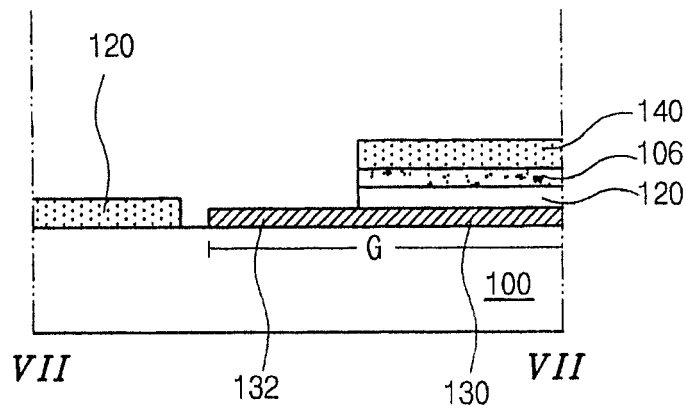


图 10H

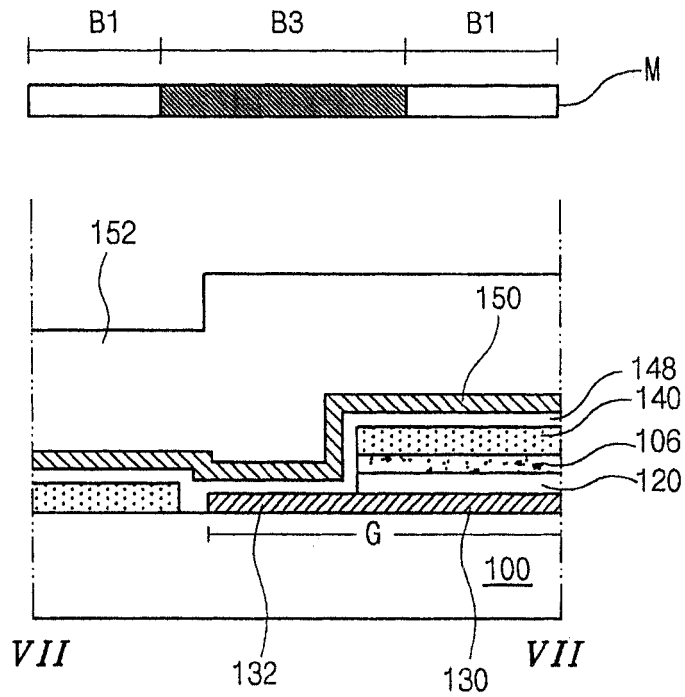


图 10I

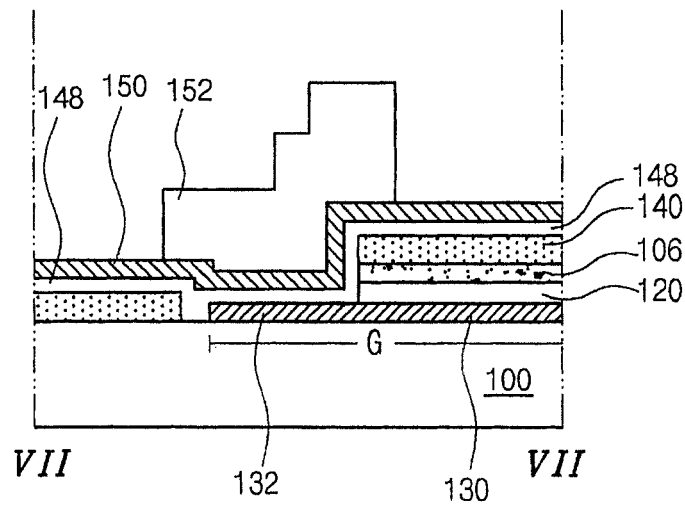


图 10J

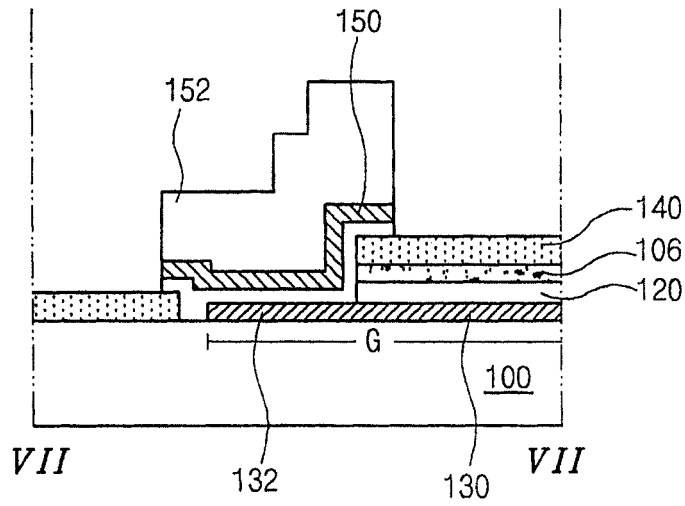


图 10K

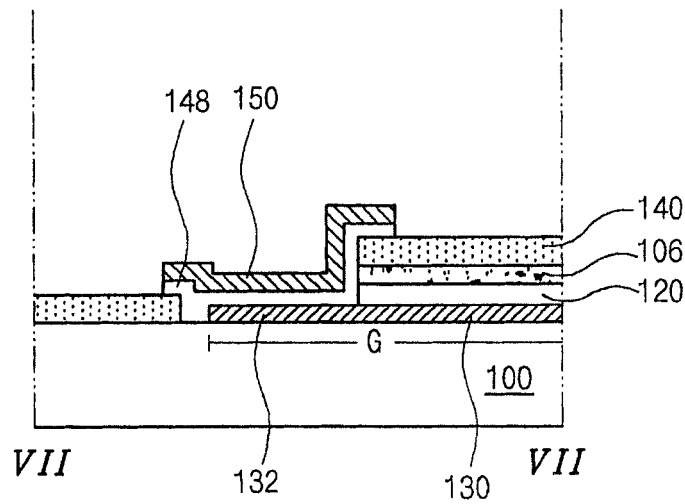


图 10L

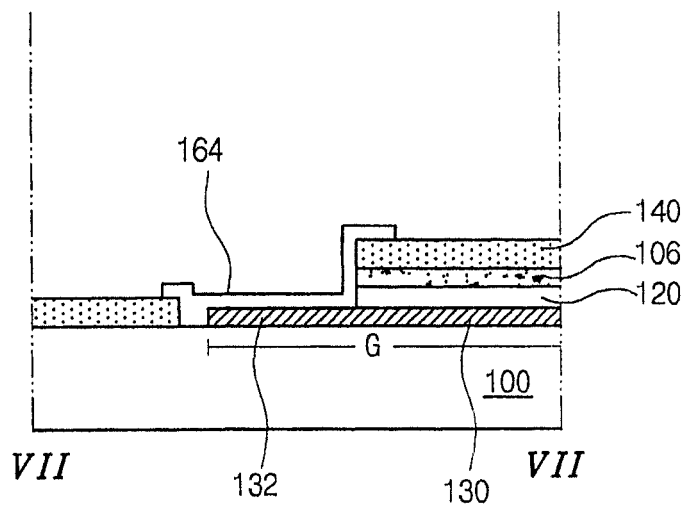


图 10M

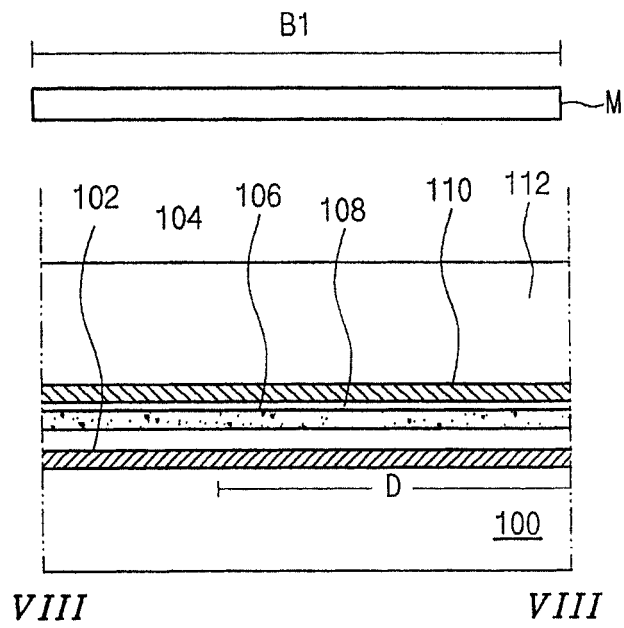


图 11A

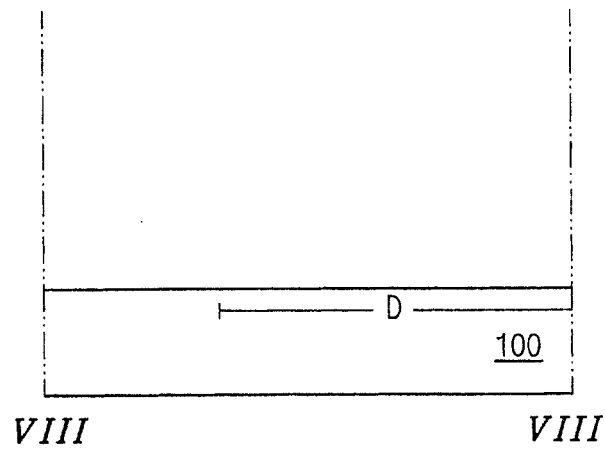


图 11B

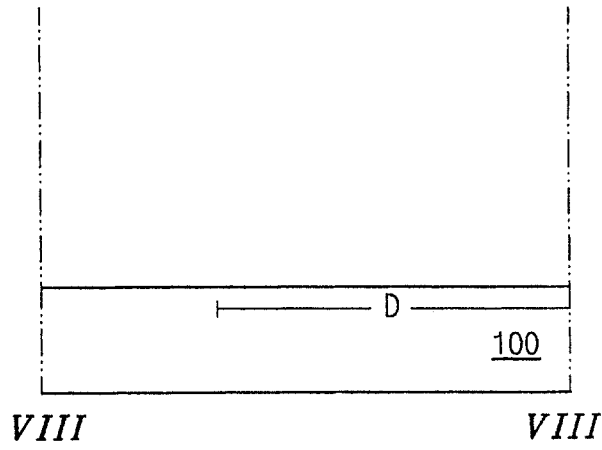


图 11C

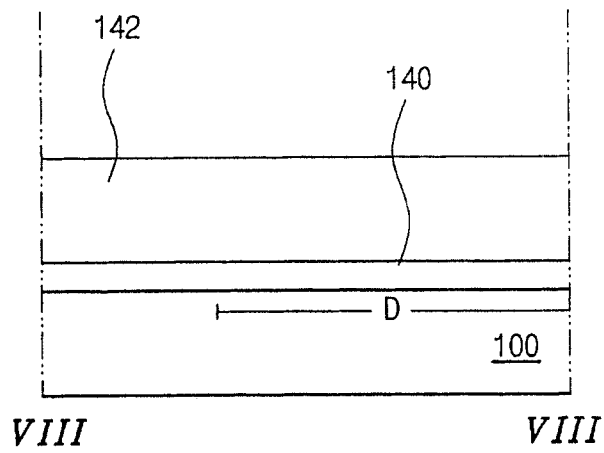
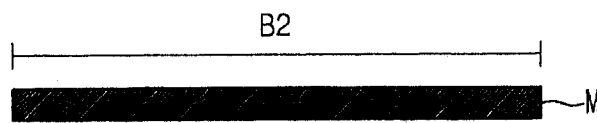


图 11D

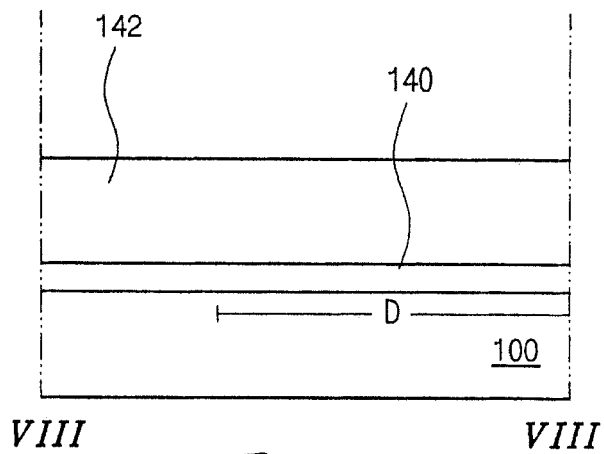


图 11E

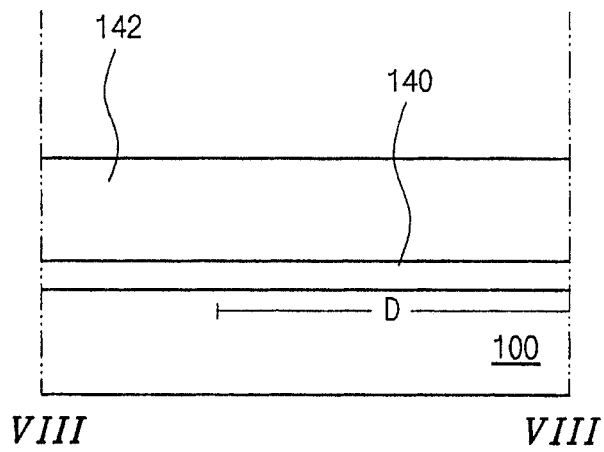


图 11F

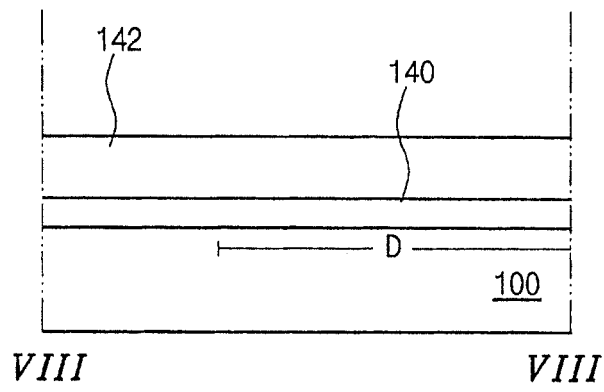


图 11G

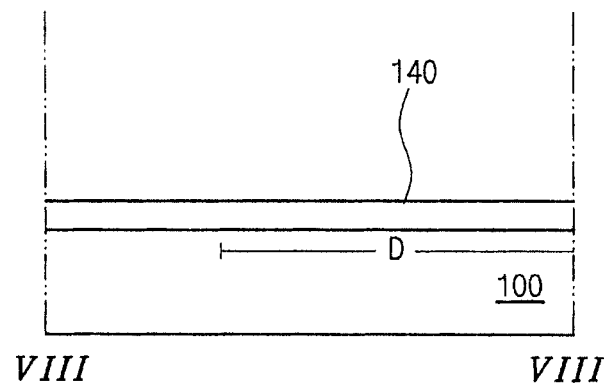


图 11H

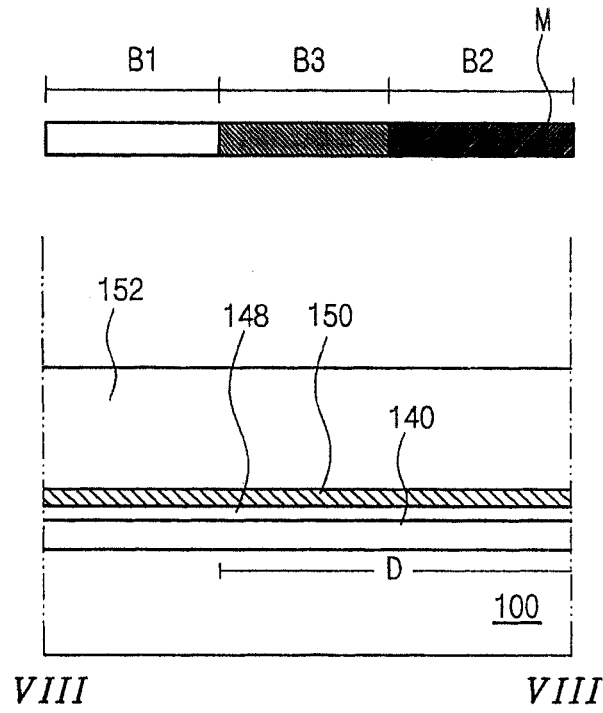


图 11I

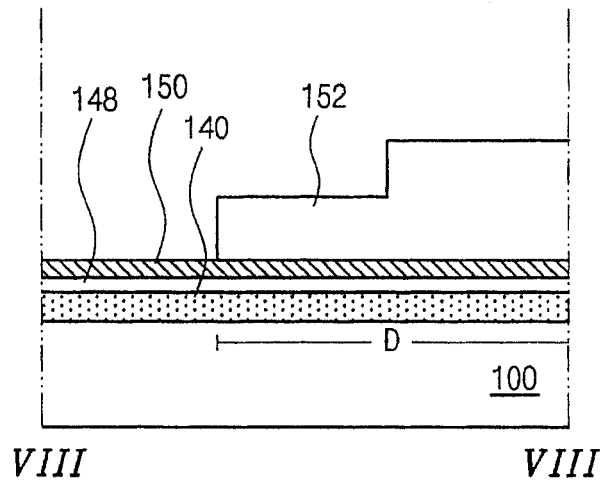


图 11J

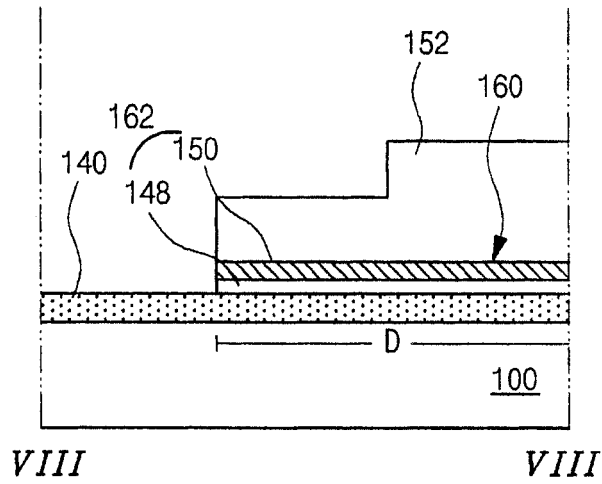


图 11K

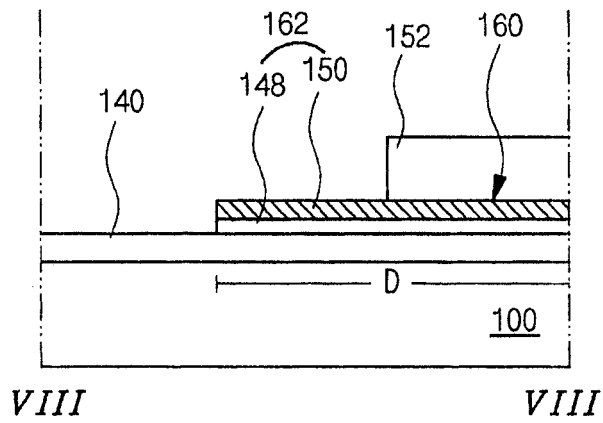


图 11L

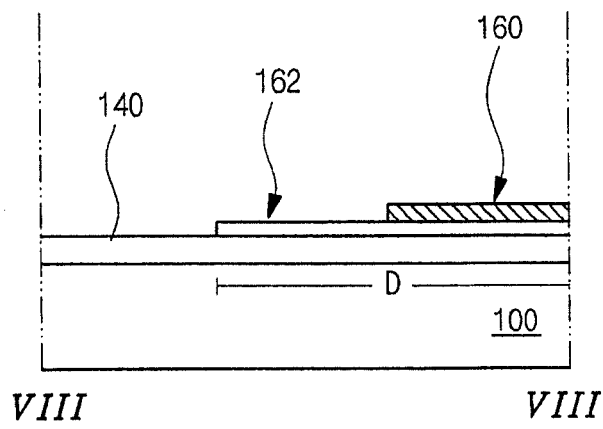


图 11M

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN101097320A	公开(公告)日	2008-01-02
申请号	CN200610169000.X	申请日	2006-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	金东瑛		
发明人	金东瑛		
IPC分类号	G02F1/133 G02F1/136 G02F1/1333 G03F7/20 G03F7/26 G03F7/00 H01L21/027		
CPC分类号	H01L29/66765 H01L27/1214 G02F2001/136236 H01L27/1288 G02F1/136209 G02F1/136227 G02F1/1368 G02F2001/136295 H01L27/124		
代理人(译)	孙海龙		
优先权	1020060059346 2006-06-29 KR		
其他公开文献	CN101097320B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示装置及其制造方法。该液晶显示装置包括：在一基板上的选通线和栅极，所述栅极与所述选通线相连；在所述栅极和所述选通线上的栅绝缘层；位于所述栅绝缘层上并在所述栅极之上的有源层；位于所述有源层上的欧姆接触层；位于所述欧姆接触层上的第一源极和第一漏极；分别与所述第一源极和第一漏极相连的第二源极和第二漏极；数据线，所述数据线从所述源极延伸并与所述选通线交叉以限定像素区；以及像素电极，所述像素电极位于所述像素区中并从所述第二漏极延伸。