

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/133 (2006.01)
G02F 1/13 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610057648.8

[45] 授权公告日 2009 年 10 月 14 日

[11] 授权公告号 CN 100549772C

[22] 申请日 2006.2.22

[21] 申请号 200610057648.8

[30] 优先权

[32] 2005.2.22 [33] KR [31] 10-2005-0014578

[32] 2005.6.2 [33] KR [31] 10-2005-0047262

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金东奎

[56] 参考文献

CN1495498A 2004.5.12

CN1453615A 2003.11.5

US6839121B2 2005.1.4

审查员 杨云锋

[74] 专利代理机构 北京康信知识产权代理有限公司
代理人 李伟

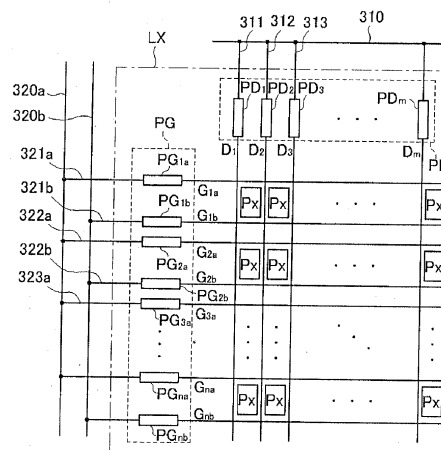
权利要求书 9 页 说明书 44 页 附图 19 页

[54] 发明名称

液晶显示器及其测试方法

[57] 摘要

本发明提供了一种液晶显示器，其包括多个像素电极，该像素电极呈矩阵排列并且具有大小彼此不同的第一子像素和第二子像素。第一开关元件和第二开关元件分别连接至所述第一子像素电极和第二子像素电极。第一栅极线和第二栅极线分别连接至第一开关元件和第二开关元件。数据线连接至第一开关元件和第二开关元件，以传输数据电压。第一栅极短路棒和第二栅极短路棒分别连接至第一栅极线和第二栅极线。将连接至各个子像素的栅极线连接至两个或者四个栅极短路棒，以进行阵列测试和视觉检测测试，由此以简便的方法检测各个相邻子像素电极之间的电桥。



1. 一种液晶显示器，包括：

多个像素电极，呈矩阵排列，每个像素电极具有彼此尺寸不同的第一子像素电极和第二子像素电极；

第一开关元件和第二开关元件，分别连接至所述第一子像素电极和所述第二子像素电极；

第一栅极线和第二栅极线，分别连接至所述第一开关元件和所述第二开关元件；

数据线，连接至所述第一开关元件和所述第二开关元件并传输数据电压；以及

第一栅极短路棒和第二栅极短路棒，分别连接至所述第一栅极线和所述第二栅极线并且分别被提供有第一栅极测试信号和第二栅极测试信号，

其中，正数据电压在施加所述第一栅极测试信号的情况下被施加给所述数据线，并且负数据电压在施加所述第二栅极测试信号的情况下被施加给数据线，并且所述正数据电压和所述负数据电压具有基本相同的大小，

其中，所述第一栅极测试信号和所述第二栅极测试信号具有 180° 的相位差。

2. 根据权利要求 1 所述的液晶显示器，进一步包括连接至所述数据线的栅极短路棒。

3. 根据权利要求 2 所述的液晶显示器，其中，所述栅极短路棒与所述第一栅极线和所述第二栅极线形成在所述液晶显示器的同一层中。

4. 根据权利要求1所述的液晶显示器,进一步包括屏蔽电极,其与所述数据线重叠并设置在两个相邻的像素电极之间。
5. 根据权利要求4所述的液晶显示器,其中,所述屏蔽电极与所述第一栅极线和所述第二栅极线中的至少一条重叠。
6. 根据权利要求1所述的液晶显示器,其中,当输入一个图像信号时施加给所述第一子像素电极和所述第二子像素电极的数据电压的大小彼此不同,并且所述数据电压从一组图像信息中获取。
7. 根据权利要求6所述的液晶显示器,其中,所述第一子像素电极在尺寸上大于所述第二子像素电极,并且当输入一个图像信号时,施加给所述第一子像素电极的数据电压的大小小于施加给所述第二子像素电极的数据电压的大小。
8. 根据权利要求1所述的液晶显示器,其中,所述第一和第二栅极短路棒与所述数据线形成在所述液晶显示器的同一层中。
9. 根据权利要求1所述的液晶显示器,其中,所述第一栅极短路棒和所述第二栅极短路棒基本上平行于所述数据线。
10. 根据权利要求1所述的液晶显示器,其中,所述第一栅极短路棒与所述第二栅极短路棒处于所述液晶显示器的显示面板边缘的外部。
11. 根据权利要求1所述的液晶显示器,进一步包括分别连接至所述第一栅极线和所述第二栅极线的栅极焊盘以及分别连接至所述第一栅极短路棒和所述第二栅极短路棒的栅极延伸线。

12. 一种液晶显示器，包括：

多个像素电极，呈矩阵排列，每个像素电极具有彼此尺寸不同的第一子像素电极和第二子像素电极。

第一开关元件和第二开关元件，分别连接至所述第一子像素电极和第二子像素电极；

第一栅极线和第二栅极线，分别连接至所述第一开关元件和所述第二开关元件；

数据线，连接至所述第一开关元件和所述第二开关元件并传输数据电压；

第一栅极短路棒和第二栅极短路棒，分别连接至奇数像素行的所述第一栅极线和所述第二栅极线，并且分别被提供有第一栅极测试信号以及第二栅极测试信号；以及

第三栅极短路棒和第四栅极短路棒，分别连接至偶数像素行的所述第一栅极线和所述第二栅极线，并且分别被提供有第三栅极测试信号以及第四栅极测试信号，

其中，正数据电压在施加所述第一和第四栅极测试信号的情况下被施加给所述数据线，负数据电压在施加所述第二和第三栅极测试信号的情况下被施加给所述数据线，并且所述正数据电压和所述负数据电压具有基本相同的大小，

其中，所述第一栅极测试信号、所述第二栅极测试信号、所述第三栅极测试信号以及所述第四栅极测试信号具有 90° 的相位差。

13. 根据权利要求 12 所述的液晶显示器，还包括连接至所述数据线的栅极短路棒。

14. 根据权利要求 13 所述的液晶显示器, 其中, 所述数据短路棒与所述第一栅极线和所述第二栅极线形成在所述液晶显示器的同一层中。
15. 根据权利要求 12 所述的液晶显示器, 其中, 还包括分别连接至所述第一栅极测试信号、所述第二栅极测试信号、所述第三栅极测试信号以及所述第四栅极测试信号的栅极焊盘以及分别将所述第一栅极短路棒、所述第二栅极短路棒、所述第三栅极短路棒以及所述第四栅极短路棒连接至所述栅极焊盘的栅极延伸线。
16. 一种液晶显示器的测试方法, 所述液晶显示器包括多个具有第一子像素电极和第二子像素电极的像素; 分别连接至所述第一子像素电极和所述第二子像素电极的第一开关元件和第二开关元件; 分别连接至所述第一开关元件和所述第二开关元件的第一栅极线 and 第二栅极线; 以及连接至所述第一开关元件和所述第二开关元件的数据线, 所述测试方法包括:

提供分别连接至所述第一栅极线和所述第二栅极线的第一栅极短路棒和第二栅极短路棒;

提供连接至所述数据线的数据短路棒;

向所述数据短路棒施加正数据电压;

向所述第一栅极短路棒施加第一栅极测试信号, 以向所述第一子像素电极施加所述正数据电压;

向所述数据短路棒施加负数据电压; 以及

向所述第二栅极短路棒施加第二栅极测试信号, 以向所述第二子像素电极施加所述负数据电压,

其中, 所述正数据电压和所述负数据电压具有基本相同的大小,

其中，所述第一栅极测试信号以及所述第二栅极测试信号具有 180° 的相位差。

17. 根据权利要求 16 所述的方法，进一步包括检测所述第一子像素电极和所述第二子像素电极的极性。
18. 根据权利要求 17 所述的方法，其中，检测所述第一子像素电极和所述第二子像素电极的极性包括进行阵列测试。
19. 根据权利要求 18 所述的方法，进一步包括识别所述第一子像素电极与所述第二子像素电极之间电桥的存在。
20. 根据权利要求 19 所述的方法，其中，在施加正数据电压和负数据电压的情况下不连续地提供具有电桥的所述第一子像素电极和所述第二子像素电极的正像素电压与负像素电压。
21. 根据权利要求 19 所述的方法，进一步包括检测所述液晶显示器的亮度均匀性。
22. 根据权利要求 21 所述的方法，其中，检测亮度均匀性包括进行视觉检测测试。
23. 根据权利要求 21 所述的方法，进一步包括当具有带有电桥的所述第一子像素和所述第二子像素的像素的亮度与不具有电桥的像素的亮度不同时，识别所述第一子像素电极和所述第二子像素电极之间电桥的存在。
24. 根据权利要求 16 所述的方法，进一步包括将所述第一和第二栅极短路棒与所述第一和第二栅极线分离，并且将所述数据短路棒与所述数据线分离。

25. 一种液晶显示器的测试方法,所述液晶显示器包括多个具有第一子像素电极和第二子像素电极的像素;分别连接至所述第一子像素电极和所述第二子像素电极的第一开关元件和第二开关元件;分别连接至所述第一开关元件和所述第二开关元件的第一栅极线 and 第二栅极线;以及连接至所述第一开关元件和所述第二开关元件的数据线,所述测试方法包括:

提供分别连接至奇数像素行的所述第一栅极线和所述第二栅极线的第一栅极短路棒和第二栅极短路棒;

提供分别连接至偶数像素行的所述第一栅极线和所述第二栅极线的第三栅极短路棒和第四栅极短路棒;

提供连接至所述数据线的的数据短路棒;

向所述数据短路棒施加正数据电压;

向所述第一栅极短路棒施加第一栅极测试信号,以向所述奇数像素行的所述第一子像素电极施加所述正数据电压,

向所述数据短路棒施加负数据电压;

向所述第二和第三栅极短路棒施加第二栅极测试信号和第三栅极测试信号,以向所述奇数像素行的所述第二子像素电极和所述偶数像素行的所述第一子像素电极施加所述负数据电压;以及

向所述第四栅极短路棒施加第四栅极测试信号,以向所述偶数像素行的所述第二子像素电极施加所述正数据电压,

其中,所述正数据电压和所述负数据电压具有基本相同的大小,以及

其中,所述第一栅极测试信号、所述第二栅极测试信号、所述第三栅极测试信号以及所述第四栅极测试信号具有 90° 的相位差。

26. 根据权利要求 25 所述的方法, 进一步包括检测所述第一子像素电极和所述第二子像素电极的极性。
27. 根据权利要求 25 所述的方法, 进一步包括识别所述第一子像素电极与所述第二子像素电极之间电桥的存在。
28. 根据权利要求 25 所述的方法, 进一步包括识别相邻像素的第一子像素电极之间电桥的存在。
29. 根据权利要求 25 所述的方法, 进一步包括检测所述液晶显示器的亮度均匀性。
30. 根据权利要求 25 所述的方法, 进一步包括将所述第一栅极短路棒和所述第二栅极短路棒与所述奇数像素行的所述第一栅极线和所述第二栅极线分离; 将所述第三栅极短路棒和所述第四栅极短路棒与所述偶数像素行的所述第一栅极线和所述第二栅极线分离; 以及将所述数据短路棒与所述数据线分离。
31. 一种液晶显示器, 包括:

多个像素电极, 呈矩阵排列, 每个像素电极具有彼此尺寸不同的第一子像素电极和第二子像素电极。

第一开关元件和第二开关元件, 分别连接至所述第一子像素电极和第二子像素电极;

栅极线, 连接至所述第一开关元件和所述第二开关元件;

栅极短路棒, 连接至所述栅极线;

第一数据线和第二数据线, 与所述栅极线交叉并且分别连接至所述第一开关元件和所述第二开关元件; 以及

第一数据短路棒和第二数据短路棒，分别连接至所述第一数据线和所述第二数据线，并且被提供有彼此极性不同的数据电压，

其中，彼此极性不同的所述数据电压具有基本相同的大小，

其中，向所述栅极短路棒施加栅极测试信号，以向所述第一子像素电极施加正数据电压并向所述第二子像素电极施加负数据电压。

32. 根据权利要求 31 所述的液晶显示器，其中，当输入一个图像信号时施加给所述第一子像素电极和所述第二子像素电极的数据电压的大小彼此不同，并且所述数据电压从一个图像信息组中获取。
33. 根据权利要求 32 所述的液晶显示器，其中，所述第一子像素电极在尺寸上大于所述第二子像素电极，并且当输入一个图像信号时施加给第一子像素电极的所述数据电压的大小小于施加给第二子像素电极的所述数据电压的大小。
34. 根据权利要求 31 所述的液晶显示器，其中，所述第一数据短路棒和所述第二数据短路棒与所述栅极线形成在所述液晶显示器的同一层中。
35. 根据权利要求 31 所述的液晶显示器，其中，所述第一数据短路棒和所述第二数据短路棒基本上平行于所述栅极线。
36. 根据权利要求 31 所述的液晶显示器，其中，所述第一数据短路棒与所述第二数据短路棒处于所述液晶显示器的显示面板边缘的外部。

37. 一种液晶显示器的测试方法,所述液晶显示器包括多个具有第一子像素电极和第二子像素电极的像素;分别连接至所述第一子像素电极和所述第二子像素电极的第一开关元件和第二开关元件;分别连接至所述第一开关元件和所述第二开关元件的栅极线;以及分别连接至所述第一开关元件和所述第二开关元件的第一数据线和第二数据线,所述测试方法包括:

设置第一数据短路棒和第二数据短路棒分别连接至所述第一数据线和所述第二数据线;

提供连接至所述栅极线的栅极短路棒;

向所述第一数据短路棒施加正数据电压;

向所述第二数据短路棒施加负数据电压; 以及

向所述栅极短路棒施加栅极测试信号, 以向所述第一子像素电极施加所述正数据电压并向所述第二子像素电极施加所述负数据电压,

其中, 所述正数据电压和所述负数据电压具有基本相同的大小。

38. 根据权利要求 37 所述的方法, 进一步包括检测所述液晶显示器的亮度均匀性。
39. 根据权利要求 37 所述的方法, 进一步包括识别所述第一数据线和第二数据线之间电桥的存在。
40. 根据权利要求 37 所述的方法, 进一步包括识别所述第一子像素电极与所述第二子像素电极之间电桥的存在。
41. 根据权利要求 37 所述的方法, 进一步包括将所述第一和第二数据短路棒与所述第一和第二数据线分离, 并且将所述栅极短路棒与所述栅极线分离。

液晶显示器及其测试方法

本申请要求 2005 年 2 月 22 日提交的韩国专利申请第 2005-0014578 号以及 2005 年 6 月 2 日提交的韩国专利申请第 2005-0047262 号的优先权，其全部内容结合于此作为参考。

技术领域

本发明涉及一种液晶显示器，以及一种该液晶显示器的测试方法。更具体地，本发明涉及一种液晶显示器及其测试方法，该方法可很容易地检测出液晶显示器的子像素电极之间以及数据线之间形成的电桥。

背景技术

液晶显示器（“LCD”）是一种被广泛应用的平板显示装置，其包括在其上安装有诸如像素电极和共电极的场致电极的两个显示面板以及夹置在电极之间的液晶层。LCD 通过向场致电极施加电压来在 LC 层中产生电场，并且排列液晶层中的液晶分子，以调节射入的光的极化，从而显示想要得到的图像。

应该进行各种测试，以检测 LCD 制造过程中的断线或短路，例如开路/短路（“OS”）测试、阵列测试、视觉检测测试（“VI”）、粗测试（gross test）以及模块测试。

在制造薄膜晶体管（“TFT”）的工艺过程中，LCD 中的第一面板上的源电极和漏电极彼此分离时，进行 OS 测试，通过施加预定

电压来检测信号线的断线或者 TFT 的短路。在将素玻璃 (mother glass) 分成多个单元之前, 进行阵列测试, 以通过施加预定电压并识别存在或不存在输出电压, 来检测显示信号线的断线。将素玻璃分成多个单元并且将上部面板与下部面板彼此组合之后, 进行 VI 测试, 以通过施加预定电压从视觉上检测显示信号线的断线。在安装驱动电路之前, 进行粗测试, 以通过施加与实际驱动电压相同的电压并识别显示屏幕的状态来检测显示图像的质量和显示信号线的断线。在安装驱动电路之后, 进行模块测试, 以最终检测驱动电路的最佳运转。

垂直定向 (“VA”) 模式的 LCD 是在没有施加电场的情况下液晶分子定向 (director) 垂直于上部面板和下部面板的 LCD, 其提供了高对比度和宽基准视角。基准视角是指具有 1:10 对比度的视角或者中间灰度亮度反转临界角。

根据 VA 模式的 LCD, 可在场致电极上形成切口或突起, 以实现宽视角。由于倾斜的液晶分子的方向由切口或突起确定, 所以使液晶分子的倾斜方向不同, 由此使基准视角变宽。

然而, 与其前面的可视性相比, VA 模式 LCD 在其侧面具有很差的可视性。例如, 在具有切口的图案化 (patterned) 垂直定向 (“PVA”) 模式 LCD 的情况下, 其亮度在到达其边侧面时增强, 严重的时候, 消除了高灰度之间的亮度差, 从而显示图像可能出现失真。

为了增强边侧面的可视性, 已经提出应该将每个像素分成两个子像素, 同时每个像素中的子像素接收不同的电压。然而, 在 LCD 的制造工艺的过程中当将子像素的电极被图案化时, 可能形成电桥, 从而该电桥将子像素电极或者相邻的数据线互连。从电路的角度观察, 这意味着那些电极或数据线彼此短路。由此, 将相同的电

压，而不是不同的电压施加给各个子像素，从而，降低了显示图像的质量。

发明内容

当电极或数据线通过连接而短路时，应该通过进行各种测试检测出形成的电桥。因此，本发明提供了一种液晶显示器（“LCD”）以及一种 LCD 的测试方法，该方法可很容易地检测出子像素电极之间以及数据线之间形成的电桥。

本发明提供一种具有下列特征的 LCD 及其测试方法。

根据本发明的示例性实施例，LCD 包括多个呈矩阵排列的像素电极，每个像素电极均具有尺寸不同的第一子像素和第二子像素；以及分别连接至第一子像素电极和第二子像素电极的第一开关元件和第二开关元件。第一栅极线和第二栅极线分别连接至第一开关元件和第二开关元件。数据线连接至第一开关元件和第二开关元件并传输数据电压。第一栅极短路棒和第二栅极短路棒分别连接至第一栅极线和第二栅极线。

彼此不同的第一栅极测试信号和第二栅极测试信号可分别被施加给第一栅极短路棒与第二栅极短路棒。

正数据电压可在施加第一栅极测试信号的情况下被施加给数据线，负数据电压可在施加第二栅极测试信号的情况下被施加给数据线。

正数据电压和负数据电压可具有基本相同的大小。

数据短路棒可连接至数据线，并且可以与第一栅极线和第二栅极线形成在 LCD 的同一层中。

屏蔽电极可与数据线重叠，并且可设置在两个相邻像素电极之间。

屏蔽电极可与第一栅极线和第二栅极线中的至少一条重叠。

施加给第一子像素电极和第二子像素电极的数据电压的大小可以彼此不同，并且可以从一个图像信息组中获得。

第一子像素电极的尺寸可大于第二子像素电极的尺寸，并且施加给第一子像素电极的数据电压的大小可以小于施加给第二子像素电极的数据电压的大小。

第一和第二栅极短路棒可与数据线形成在液晶显示器的同一层中，并且可基本上平行于数据线。

第一栅极短路棒和第二栅极短路棒可处于 LCD 显示面板边缘的外部。

LCD 可进一步包括分别连接至第一栅极线和第二栅极线的栅极焊盘 (pad) 和将栅极焊盘分别连接至第一栅极短路棒和第二栅极短路棒的栅极延伸线。

根据本发明的其它示例性实施例，LCD 包括多个呈矩阵排列的像素电极，每个像素电极均具有彼此大小不同的第一子像素和第二子像素；以及分别连接至第一子像素和第二子像素的第一开关元件和第二开关元件。第一栅极线和第二栅极线分别连接至第一开关元件和第二开关元件。数据线连接至第一开关元件和第二开关元件并传输数据电压。第一栅极短路棒和第二栅极短路棒连接至在奇数像素行的第一栅极线和第二栅极线。第三栅极短路棒和第四栅极短路棒连接至在偶数像素行的第一栅极线和第二栅极线。

第一至第四栅极测试信号可分别施加给第一至第四栅极短路棒。

正数据电压可在施加第一栅极测试信号和第四栅极测试信号的情况下被施加给数据线，而负数据电压可在施加第二栅极测试信号和第三栅极测试信号的情况下被施加给数据线。

根据本发明的其它示例性实施例，提供了一种 LCD 的测试方法，该 LCD 包括：多个像素电极，其具有第一子像素电极和第二子像素电极；第一开关元件和第二开关元件，分别连接至第一子像素电极和第二子像素电极；第一栅极线和第二栅极线，分别连接至第一开关元件和第二开关元件；以及连接至第一开关元件和第二开关元件的数据线。该测试方法包括：提供第一栅极短路棒和第二栅极短路棒，其分别连接至第一栅极线和第二栅极线；提供数据短路棒，其连接至数据线；向数据短路棒施加正数据电压；向第一栅极短路棒施加第一栅极测试信号，以向第一子像素电极施加正数据电压；向数据短路棒施加负电压；以及向第二栅极短路棒施加第二栅极测试信号，以向第二子像素电极施加负数据电压。

该方法可进一步包括诸如通过进行阵列测试来检测第一子像素电极和第二子像素电极的极性。

该方法可进一步包括识别第一子像素电极和第二子像素电极之间电桥的存在，其中，具有电桥的第一子像素电极和第二子像素电极的正像素电压与负像素电压在施加正数据电压和负数据电压的情况下无法连续地提供。

该方法可进一步包括诸如通过进行视觉检测测试来检测 LCD 的亮度均匀性。

该方法可进一步包括当具有电桥的第一子像素和第二子像素的像素的亮度不同于其它不具有电桥的像素的亮度时，识别第一子像素电极和第二子像素电极之间电桥的存在。

该方法可进一步包括识别第一子像素电极与屏蔽电极之间电桥的存在。

该方法可进一步包括将第一栅极短路棒、第二栅极短路棒与第一栅极线、第二栅极线分离，并且将数据短路棒与数据线分离。

根据本发明的其它示例性实施例，提供了一种 LCD 的测试方法，该 LCD 包括：多个像素电极，其具有第一子像素电极和第二子像素电极；第一开关元件和第二开关元件，分别连接至第一子像素电极和第二子像素电极；第一栅极线和第二栅极线，分别连接至第一开关元件和第二开关元件；以及连接至第一开关元件和第二开关元件的数据线。该测试方法包括：提供第一栅极短路棒和第二栅极短路棒，其分别连接至在奇数像素行的第一栅极线和第二栅极线；提供第三栅极短路棒和第四栅极短路棒，其分别连接至在偶数像素行的第一栅极线和第二栅极线；提供数据短路棒，其连接至数据线；向数据短路棒施加正数据电压；向第一栅极短路棒施加第一栅极测试信号，以向在奇数像素行的第一子像素电极施加正数据电压；向数据短路棒施加负数据电压；向第二栅极短路棒和第三栅极短路棒施加第二栅极测试信号和第三栅极测试信号，以向在奇数像素行的第二子像素电极和在偶数像素行的第一子像素电极施加负数据电压；并且向第四栅极短路棒施加第四栅极测试信号，以向在偶数像素行的第二子像素电极施加正数据电压。

该方法可进一步包括检测第一子像素电极和第二子像素电极的极性。

该方法可进一步包括识别第一子像素电极与第二子像素电极之间电桥的存在。

该方法可进一步包括识别相邻电极的第一子像素电极之间电桥的存在。

正数据电压和负数据电压可具有基本相同的大小。

该方法可进一步包括检测 LCD 的亮度均匀性。

该方法可进一步包括将第一和第二栅极短路棒与在奇数像素行的第一和第二栅极线分离，将第三和第四栅极短路棒与在偶数像素行的第一和第二栅极线分离，以及将数据短路棒与数据线分离。

根据本发明的示例性实施例，LCD 包括多个呈矩阵排列的像素电极，每个像素电极均具有彼此大小不同的第一子像素电极和第二子像素电极；以及分别连接至第一子像素电极和第二子像素电极的第一开关元件和第二开关元件。栅极线连接至第一开关元件和第二开关元件。第一数据线和第二数据线与栅极线交叉并且分别连接至第一开关元件和第二开关元件。第一数据短路棒和第二数据短路棒分别连接至第一数据线和第二数据线。

彼此极性不同的数据电压可施加给第一数据短路棒和第二数据短路棒。

彼此极性不同的数据电压可具有基本相同的大小。

栅极短路棒可连接至栅极线。

施加给第一子像素电极和第二子像素电极的数据电压的大小可以彼此不同，并且可以从一个图像信息组中获得。

第一子像素电极的尺寸可大于第二子像素电极的尺寸，并且施加给第一子像素电极的数据电压的大小小于施加给第二子像素电极的数据电压的大小。

第一数据短路棒和第二数据短路棒可与栅极线形成在液晶显示器的同一层中。

第一数据短路棒和第二数据短路棒可基本上平行于栅极线。

第一数据短路棒和第二数据短路棒可处于 LCD 显示面板边缘的外部。

根据本发明的其它示例性实施例，提供了一种 LCD 的测试方法，该 LCD 包括：多个像素电极，其具有第一子像素电极和第二子像素电极；第一开关元件和第二开关元件，分别连接至第一子像素电极和第二子像素电极；栅极线，分别连接至第一开关元件和第二开关元件；以及第一数据线和第二数据线，分别连接至第一开关元件和第二开关元件。该测试方法包括：提供第一数据短路棒和第二数据短路棒，其连接至第一数据线和第二数据线；提供栅极短路棒，其连接至栅极线；向第一数据短路棒施加正数据电压；向第二数据短路棒施加负数据电压；向栅极短路棒施加栅极测试信号，以向第一子像素电极施加正数据电压并向第二子像素电极施加负数据电压。

该方法包括检测 LCD 的亮度均匀性。

该方法可进一步包括识别第一数据线与第二数据线之间电桥的存在。

该方法可进一步包括识别第一子像素电极与第二子像素电极之间电桥的存在。

正数据电压和负数据电压具有基本相同的大小。

该方法可进一步包括将第一和第二数据短路棒与第一和第二数据线分离，以及将栅极短路棒与栅极线分离。

附图说明

通过参照附图详细描述实施例，本发明将变得更加显而易见，其中：

图 1 是根据本发明的 LCD 的示例性实施例的示意图；

图 2 是根据本发明的 LCD 的示例性实施例的示例性像素的等效电路图；

图 3 是根据本发明的 LCD 的示例性实施例的示例性子像素的等效电路图；

图 4 是根据本发明的 LCD 的示例性实施例的平面图；

图 5 和 6 是沿图 4 的 V-V'线和 VI-VI'线截取的 LCD 的示例性实施例的横截面图；

图 7 是图 1 所示 LCD 的示例性实施例的示例性栅极短路棒的放大图；

图 8 是沿图 7 的 VIII-VIII'线截取的 LCD 的示例性实施例的横截面图；

图 9 是根据本发明的 LCD 的示例性实施例的测试波形图；

图 10 示出根据本发明 LCD 的示例性实施例的示例性像素的极性;

图 11 是根据本发明的 LCD 的另一示例性实施例的示意图;

图 12 是图 11 所示 LCD 的示例性实施例的示例性栅极短路棒的放大图;

图 13 是根据本发明的 LCD 的另一示例性实施例的测试波形图;

图 14 示出根据本发明 LCD 的另一示例性实施例的像素的极性;

图 15 是根据本发明的 LCD 的另一示例性实施例的示意图;

图 16 是根据本发明的 LCD 的另一示例性实施例的示例性像素的等效电路图;

图 17 是根据本发明的 LCD 的另一示例性实施例的平面图;

图 18 是沿图 17 的 XVIII-XVIII'线截取的 LCD 的示例性实施例的横截面图;

图 19 是图 15 所示 LCD 的示例性实施例的示例性数据短路棒的放大图;

图 20 是沿图 19 的 XX-XX'线截取的 LCD 的示例性实施例的横截面图;

图 21 是根据本发明的 LCD 的另一示例性实施例的测试波形图; 以及

图 22 示出根据本发明 LCD 的另一示例性实施例的示例性像素的极性。

具体实施方式

下面将参照附图更加全面地描述本发明，在附图中示出了本发明的实施例。然而，本发明可以多种不同的方式来实现而不局限于在此描述的实施例。相反地，所提供的这些实施例，对本领域的技术人员来说，使得本发明充分公开并且完全覆盖本发明的范围。在整个说明书附图中，相同的标号表示相同的元件。附图中，为清楚起见，扩大了层和区域的厚度。

应当理解，当元件或层被指出“位于”另一个元件上时，该元件可直接位于另一个元件上，或者也可在其间存在插入元件。相反地，当元件被指出“直接位于”另一个元件上时，是指在元件之间不存在插入元件。正如在此所应用的，术语“和/或”包括任何的以及所有的一个或多个相关所列术语的结合。

应当理解，尽管在此可能使用术语第一、第二等来描述不同的元件、部件、区域、层、和/或部分，但是这些元件、部件、区域、层、和/或部分并不局限于这些术语。这些术语仅用于将一个元件、部件、区域、层、或部分另一个区域、层、或部分相区分。因此，在不背离本发明宗旨的情况下，下文所述的第一元件、组件、区域、层、或部分可以称为第二元件、组件、区域、层、或部分。

在此使用的术语仅用于描述特定实施例而不是限制本发明。正如在此使用的，单数形式的“一个”、“这个”也包括复数形式，除非文中有其它明确指示。应当进一步理解，当在本申请文件中使用术语“包括”和/或“包含”时，是指存在所声称的特征、整数、步

骤、操作、元件、和/或部件，但是并不排除还存在或附加一个或多个其它的特征、整数、步骤、操作、元件、部件、和/或其组合。

为了便于说明，在此可能使用诸如“在...之下”、“在...下面”、“下面的”、“在...上面”、以及“上面的”等的空间关系术语，以描述如图中所示的一个元件或机构与另一元件或机构的关系。应当理解，除图中所示的方位之外，空间关系术语将包括使用或操作中的装置的各种不同的方位。例如，如果翻转图中所示的装置，则被描述为在其他元件或机构“下面”或“之下”的元件将被定位为在其他元件或机构的“上面”。因此，示例性术语“在...下面”包括在上面和在下面的方位。装置可以以其它方式定位（旋转 90 度或在其他方位），并且在此所描述的空间关系可相应地进行解释。

除非另有限定，在此所采用的所有的术语（包括技术和科技术语）具有与本发明所属领域的普通技术人员通常所理解的同意思。对该术语的进一步理解，例如，字典中通常采用的限定术语应该被解释为与相关技术上下文中的意思相一致的意思，并且除非在此进行特别限定，其不应被解释为理想的或者过于正式的解释。

在此，参考作为本发明的理想实施例的示意图的横截示意图描述本发明的实施例。同样，可以预料诸如制造技术和/或公差可以导致示意图的变化。因此，本发明的实施例不应该被理解为局限于在此示出的特定形状，而且包括例如由于制造而导致的形状的偏差。例如，被显示或描述为平坦的区域，典型地可能具有粗糙和/或非线性特性。此外，所示的锐角可以为圆角。因此，在图中示出的区域实际上是示意性的，并且形状并不用于描述区域的准确形状，并且不用于限定本发明的范围。

下面，将参照附图描述根据本发明的 LCD 的示例性实施例以及其测试方法。

图 1 是根据本发明的 LCD 的示例性实施例的示意图，图 2 是根据本发明的 LCD 的示例性实施例的示例性像素的等效电路图，图 3 是根据本发明的 LCD 的示例性实施例的示例性子像素的等效电路图。

如图 1 所示，LCD 的示例性实施例包括液晶面板组件，从等效电路的角度观察，其具有多条显示信号线 G1a-Gnb 和 D1-Dm；以及多个像素 PX，其大概以矩阵形式排列并连接至显示信号线 G1a-Gnb 和 D1-Dm。根据图 3 所示的结构，液晶显示面板组件包括下部面板 100 和上部面板 200 以及位于面板 100 和 200 之间的液晶层 3。下部面板 100 也可称为薄膜晶体管（“TFT”）面板或第一面板，并且上部面板 200 也可称为共电极面板、滤色器面板、或第二面板。

显示信号线 G1a-Gnb 和 D1-Dm 设置在下部面板 100，其具有多条用于传输栅极信号（也被称为“扫描信号”）的栅极线 G1a-Gnb 和用于传输数据信号的数据线 D1-Dm。栅极线 G1-Gn 沿像素行的方向延伸，其在第一方向基本上互相平行，并且数据线 D1a-Dmb 沿像素列的方向延伸，其在第二方向基本上互相平行。第一方向可基本上垂直于第二方向。

液晶显示面板组件进一步包括分别连接至栅极线 G1a-Gnb 的栅极焊盘（pad）PG1a-PGnb 和分别连接至数据线 D1-Dm 的数据焊盘 PD1-PDm。也就是说，每条栅极线 G1a-Gnb 均连接至一个栅极焊盘 PG，并且每条数据线 D1-Dm 均连接至一个数据焊盘 PD。第一栅极短路棒 320a 和第二栅极短路棒 320b 连接至相应的栅极焊盘 PG1-PGnb，并且数据短路棒 310 连接至各个数据焊盘 PD1-PDm。

第一栅极短路棒 320a 通过第一栅极延伸线（gate extension line）321a、322a、323a、... 连接至第一栅极焊盘 PG1a、PG2a、PG3a、...

并且第二栅极短路棒 **320b** 通过第二栅极延伸线 **321b**、**322b**、... 连接至第二栅极焊盘 PG1b、PG2b、...。第一栅极短路棒 **320a** 和第二栅极短路棒 **320b** 可基本上垂直于栅极线 G1a-Gnb 并基本上平行于数据线 D1-Dm 延伸。数据短路棒 **310** 通过数据延伸线 **311**、**312**、**313**、... 连接至数据焊盘 PD1、PD2、PD3、...。数据短路棒 **310** 可基本上垂直于数据线 D1-Dm 并基本上平行于栅极线 G1a-Gnb 延伸。由此，各条第一栅极线 G1a-Gna 通过第一栅极短路棒 **320a** 彼此连接，并且各条第二栅极线 G1b-Gnb 通过第二栅极短路棒 **320b** 彼此连接。此外，各条数据线 D1-Dm 通过数据短路棒 **310** 彼此连接。

在栅极短路棒 **320a** 和 **320b**、以及数据短路棒 **310** 的端部设置单独的焊盘（未示出），以施加各种测试信号，以下将对其进行进一步的描述。

栅极短路棒 **320a** 和 **320b**、以及数据短路棒 **310** 经过若干测试，随后沿其 LX 线去除。也就是说，保留 LX 边缘的内部中的元件用于 LCD，并且去除 LX 边缘外部的元件，例如第一栅极短路棒 **320a**、第二栅极短路棒 **320b**、以及数据短路棒 **310**。因此，通过去除短路棒 **320a**、**320b** 和 **310**，将各条栅极线 G1a-Gnb 与数据线 D1-Dm 彼此分离。栅极驱动器（未示出）和数据驱动器（未示出）外部连接至栅极焊盘 PG1a-PGnb 和数据焊盘 PD1-PDm，以分别向栅极线 G1a-Gnb 和数据线 D1-Dm 施加栅极信号和数据信号。然而，在栅极驱动器集成于液晶面板组件的情况下，在从栅极驱动器伸出栅极延伸线 **321a**、**321b**、**322a**、**322b**、... 时，可以省略栅极焊盘。

图 2 示出显示信号线和示例性像素 PX 的等效电路图，其中，显示信号线包括由 GLa 和 GLb 表示的栅极线、由 DL 表示的数据线、以及几乎平行于栅极线 GLa 和 GLb 延伸并将像素 Px 分割的存储电极线 SL。

各个像素 P_x 均包括一对子像素 P_{xa} 和 P_{xb} ，每一个均具有连接至相应栅极线 GL_a 和 GL_b 以及数据线 DL 的开关元件 Q_a 和 Q_b ；液晶电容器 C_{LCa} 和 C_{LCb} ，其连接至开关元件 Q_a 和 Q_b ；存储电容器 C_{STa} 和 C_{STb} ，其连接至开关元件 Q_a 和 Q_b ；以及存储电极线 SL 。在可选实施例中，可以省略存储电容器 C_{STa} 和 C_{STb} ，并且在这种情况下，可以省略存储电极线 SL 。

如图 1 和 2 所示，所有的第一栅极线 GL_a 均连接至第一栅极短路棒 **320a**，并且所有的第二栅极线 GL_b 均连接至第二栅极短路棒 **320b**。由此，可将相同的信号施加给各个第一子像素 P_{xa} ，并且可将相同的信号施加给各个第二子像素 P_{xb} ，然而，施加给第一子像素 P_{xa} 的信号可不同于施加给第二子像素 P_{xb} 的信号，下面将对其进行进一步的描述。

如图 3 所示，各个子像素 P_{xa} 和 P_{xb} 的开关元件 Q 形成有在下部面板 **100** 形成的 TFT，该 TFT 为三极管装置，其具有连接至栅极线 GL 的控制端（栅极）、连接至数据线 DL 的输入端（源极）、以及连接至液晶电容器 C_{LC} 和存储电容器 C_{ST} 的输出端（漏极）。而图 3 中仅示出了一个子像素 P_{xb} ，应该理解的是，每个像素 P_x 还包括如前面图 2 所示的子像素 P_{xa} 。

液晶电容器 C_{LC} 采用下部面板 **100** 的子像素电极 PE 和上部面板 **200** 的共电极 CE 作为两个端子。位于两个电极 PE 和 CE 之间的液晶层 **3** 起到电介质的作用。子像素电极 PE 连接至开关元件 Q ，并且共电极 CE 形成在上部面板 **200** 的整个表面、或者基本整个表面上，以接收共电压 V_{com} 。可选地，共电极 CE 也可设置在下部面板 **100**，在这种情况下，两个电极 PE 和 CE 中的至少一个形成线或棒的形状。

关于辅助液晶电容器的存储电容器 C_{ST} ，在夹置绝缘体时，设置在下部面板 **100** 的存储电极线 SL 和像素电极 PE 彼此重叠，并且将诸如共电压 V_{com} 的预定电压施加给存储电极线 SL。可选地，在夹置绝缘体时，可通过将子像素电极 PE 与最接近的前端栅极线重叠，形成存储电容器。

为了使液晶面板组件显示颜色，各个像素均可固有地呈现出原色（主）色中的一种（空间分割），或者选择地按时间顺序呈现出原色（时间分割），从而可以通过原色的空间和时间上的总和看到期望的颜色。原色优选地包括红色、绿色、和蓝色，然而，可选的颜色也宰这些实施例的范围中。图 3 示出了时间分割的实例，其中，每个像素在上部面板 **200** 的区域均具有呈现出原色之一的滤色器 CF。在可选的实施例中，滤色器 CF 可形成在下部面板 **100** 的子像素电极 PE 之上或之下。

参照图 4 至图 6，将进一步描述 LCD 的结构。

图 4 是根据本发明的 LCD 的示例性实施例的平面图，图 5 和 6 是沿图 4 的 V-V' 线和 VI-VI' 线截取的 LCD 示例性实施例的横截面图。

图 4 至 6 中所示的 LCD 包括下部面板 **100**、面向下部面板 **100** 的上部面板 **200**、以及位于面板 **100** 和 **200** 之间的液晶层 **3**。

首先，将进一步描述下部面板 **100**。

基于透明玻璃或塑料的绝缘基板 **110** 由多对第一栅极线 **121a** 和第二栅极线 **121b** 以及多条存储电极线 **131** 覆盖。

栅极线 **121a** 和 **121b** 沿诸如横向或第一方向水平延伸，并且彼此物理 - 电（physico-electrically）分离，以传输栅极信号。第一栅

极线 **121a** 和第二栅极线 **121b** 包括多个部分，这些部分偏离第一栅极线 **121a** 和第二栅极线 **121b** 的纵向并且具有左侧宽区域的端部 **129a** 和 **129b**，用于将多个从第一栅极线 **121a** 和第二栅极线 **121b** 突出的第一栅电极 **124a** 和 **124b** 连接至另一层或外部驱动电路。可选地，端部 **129a** 和 **129b** 可设置在左右两侧，例如交替设置、或者都只设置在右侧。

存储电极线 **131** 也基本上平行于第一栅极线 **121a** 和第二栅极线 **121b** 水平延伸，并且相比于第二栅极线 **121b**，更靠近第一栅极线 **121a**。各条存储电极线 **131** 包括多个存储电极 **137**，其从存储电极线 **131** 中突出并具有宽区域。存储电极 **137** 可为矩形形状并且与存储电极线 **131** 对称。向存储电极线 **131** 施加预定电压，例如施加给 LCD 的上部面板 **200** 的共电极 **270** 的共电压。

栅极线 **121a** 和 **121b** 以及存储电极线 **131** 由诸如铝 (Al) 和铝合金的基于铝的金属材料、诸如银 (Ag) 和银合金的基于银的金属材料、铜 (Cu) 和铜合金的基于铜的金属材料、钼 (Mo) 和钼合金的基于钼的金属材料、铬 (Cr)、钛 (Ti) 或钽 (Ta) 形成。可选地，栅极线 **121a** 和 **121b** 以及存储电极线 **131** 可具有多层结构，其带有物理特性不同的两个导电层 (未示出)。如果采用多层结构，导电层中的一层可由诸如基于铝的金属材料、基于银的金属材料、以及基于铜的金属材料的低电阻率的金属材料形成，由此可以降低栅极线 **121a** 和 **121b** 以及存储电极线 **131** 的信号延迟或电压降。相反地，多层结构中的另一导电层可由相对于诸如氧化铟锡 (“ITO”) 或氧化铟锌 (“IZO”) 的其它材料具有良好接触特性的材料形成，例如基于钼的金属材料、铬、钛、以及钽。这种组合的实例包括具有基于铬的下部面板和基于铝的上部面板的结构，以及基于铝的下部面板和基于钼的上部面板的结构。虽然已经描述了特定实施例和实例，栅极线 **121a** 和 **121b** 以及存储电极线 **131** 也可由多种其它金属材料 and 导体形成。

栅极线 **121a** 和 **121b** 以及存储电极线 **131** 的侧面相对于绝缘基板 **110** 的表面倾斜，其倾斜角优选地在约 30° 至约 80° 之间。

栅极绝缘层 **140** 形成在栅极线 **121a** 和 **121b** 以及存储电极线 **131** 上，并且可进一步形成在绝缘基板 **110** 的露出部分之上。栅极绝缘层 **140** 可由氮化硅 (SiN_x) 或类似材料形成。

具有氢化非晶硅 (“a-Si”) 的多个岛状半导体 **154a**、**154b** 和 **156** 形成在栅极绝缘层 **140** 上。半导体 **154a** 和 **154b** 分别形成在栅电极 **124a** 和 **124b** 上。半导体 **156** 形成在栅极线 **121a** 和 **121b** 以及存储电极线 **131** 上。

具有 n+氢化 a-Si 的多个岛状欧姆接触件 **163a**、**165a** 和 **166** 形成在半导体 **154a**、**154b** 和 **156** 上，在 n+氢化 a-Si 中，掺杂诸如硅化物和磷的高浓度 n 型杂质。一对第一欧姆接触件 **163a** 和 **165a** 以及一对第二欧姆接触件（未示出）分别设置在半导体 **154a** 和 **154b** 上并且彼此分离，以在半导体 **154a** 和 **154b** 上形成沟道。

半导体 **154a**、**154b** 和 **156** 以及欧姆接触件 **163a**、**165a** 和 **166** 的侧面相对于绝缘基板 **110** 的表面倾斜，并且其倾斜角优选地在约 30° 至约 80° 的范围内。

多条数据线 **171** 和多对与数据线 **171** 分离的漏电极 **175a** 和 **175b** 形成在欧姆接触件 **163a**、**165a**、**166** 以及栅极绝缘层 **140** 上。

数据线 **171** 诸如沿纵向或第二方向垂直延伸，从而与栅极线 **121a** 和 **121b** 以及存储电极线 **131** 交叉，以将数据电压传输到此。通过设置在栅极线 **121a** 与 **121b** 之间的栅极绝缘层 **140** 将数据线 **171** 与栅极线绝缘。各条数据线 **171** 包括多个分别向第一漏电极 **175a** 和第二漏电极 **175b** 延伸的第一源电极 **173a** 和第二源电极 **173b**

以及宽度扩大的端部 179, 该端部用于与另一层或诸如数据驱动电路的外部装置连接。

第一漏电极 175a 和第二漏电极 175b 沿第一方向和第二方向从位于半导体 154a 和 154b 之上的棒状端部向存储电极 137 延伸, 并且具有与存储电极 137 重叠的宽延伸部 (extension) 177a 和 177b。将各个源电极 173a 和 173b 弯曲, 以使它们包围漏电极 175a 和 175b 的棒状端部。第一栅电极 124a 和第二栅电极 124b、第一源电极 173a 和第二源电极 173b、以及第一漏电极 175a 和第二漏电极 175b 与半导体 154a 和 154b 一起形成第一薄膜晶体管 (“TFT”) Qa 和第二薄膜晶体管 Qb。TFT Qa 和 Qb 的沟道形成在第一和第二源电极 173a、173b 与第一和第二漏电极 175a、175b 之间以及岛状欧姆接触件 163a 和 165a 之间的半导体 154a 和 154b 上。

数据线 171 和漏电极 175a、175b 优选地由基于铬的金属材料、基于钼的金属材料、或者诸如钽和钛的难熔金属材料形成, 并且可具有多层结构, 该多层结构包括基于难熔金属的下部层 (未示出) 和在下部层上由低电阻材料形成的上部层 (未示出)。除了具有基于铬或钼的下部层和基于铝的上部层的双层结构外, 多层结构的实例还包括具有钼层 - 铝层 - 钼层的三层结构, 但并不局限于该结构。然而, 数据线 171 和漏电极 175a、175b 可由各种金属或导体制成。

如与栅极线 121a 和 121b 以及存储电极线 131 一样, 数据线 171 和漏电极 175a 以及 175b 的侧面具有相对于绝缘基板 110 表面的倾斜的边外形, 并且其倾斜角在约 30° 至约 80° 之间。

欧姆接触件 163a、163b、165a、165b 和 166 只介于下层半导体 154a、154b 和 156 与上覆 (overlying) 数据线 171 和漏电极 175a、175b 之间, 以降低其间的接触电阻。半导体 154a 和 154b 具有通过

源电极 **173a** 和 **173b** 以及漏电极 **175a** 和 **175b** 露出的部分。此外，如上所述，半导体 **156** 形成在栅极线 **121a**、**121b** 与存储电极线 **131** 和数据线 **171** 交叉的区域以及漏电极 **175a**、**175b** 与存储电极 **137** 交叉的区域，以使在那些交叉区域的外型平滑并防止数据线 **171** 和漏电极 **175a**、**175b** 相交。

钝化层 **180** 形成在数据线 **171**、漏电极 **175a**、**175b** 以及半导体 **154a** 与 **154b** 的露出部分上。如图所示，钝化层 **180** 可进一步形成在栅极绝缘层 **140** 的露出部分上。钝化层 **180** 由基于氮化硅或氧化硅的无机材料、具有良好平整特性（flattening characteristics）和感光性的有机材料、或者通过等离子增强型化学气相沉积（“PECVD”）形成的诸如 a-Si:C:O 和 a-Si:O:F 的低介电绝缘材料形成。可选地，钝化层 **180** 可具有双层结构，该双层结构具有下部无机层和上部无机层，以在确保有机层的良好特性的同时保护半导体 **154a** 和 **154b** 的露出部分。

多个接触孔 **182**、**187a** 和 **187b** 形成在钝化层 **180** 处，以露出数据线 **171** 的端部 **179** 以及漏电极 **175a**、**175b** 的延伸部 **177a** 和 **177b**。多个接触孔 **181a** 和 **181b** 形成在钝化层 **180** 和栅极绝缘层 **140** 处，以露出栅极线 **121a** 和 **121b** 的端部 **129a** 和 **129b**。

多个具有第一子像素 **190a** 和第二子像素 **190b** 的像素电极 **190**、多个屏蔽电极 **88**、以及多个接触辅助件 **81a**、**81b**、和 **82** 形成在钝化层 **180** 上。像素电极 **190**、屏蔽电极 **88**、以及接触辅助件 **81a**、**81b**、和 **82** 由诸如 ITO 或 IZO 的透明导电材料形成，或者由诸如铝的用于反射型 LCD 的反射导电材料形成。

第一子像素电极 **190a** 和第二子像素电极 **190b** 通过接触孔 **187a** 和 **187b** 物理 - 电连接至第一漏电极 **175a** 和第二漏电极 **175b**，以接收来自第一漏电极 **175a** 和第二漏电极 **175b** 的数据电压。相对于一

个输入图像信号，将彼此不同的预定电压施加给一对子像素电极 **190a** 和 **190b**，并且根据子像素电极 **190a** 和 **190b** 的形状和大小确定其大小（dimension）。此外，子像素电极 **190a** 和 **190b** 的区域可以彼此不同。例如，第二子像素电极 **190b** 接收高于第一子像素电极 **190a** 的电压，并具有小于第一子像素电极 **190a** 的区域。

根据接收数据电压，子像素电极 **190a** 和 **190b** 与提供有共电压的对置面板 **200** 的共电极 **270** 一起产生电场，并调整在两个电极 **190a** 和 **190b** 与共电极 **270** 之间的液晶层 **3** 中的液晶分子。

如上所述，子像素电极 **190a** 和 **190b** 与共电极 **270** 形成液晶电容器 C_{LCa} 和 C_{LCb} ，以即使在 TFT Q_a 和 Q_b 关闭后仍保持施加到此的电压。存储电容器 C_{STa} 和 C_{STb} 平行于液晶电容器 C_{LCa} 和 C_{LCb} 设置，以增强电压存储容量。通过将第一子像素电极 **190a**、第二子像素电极 **190b** 与漏电极 **175a**、**175b** 和连接至此的存储电极 **137** 重叠，形成存储电容器 C_{STa} 和 C_{STb} 。

各个像素电极 **190** 在其右边角被斜切或者被切边（edge-cut），并且切脚（cut-leg）相对于栅极线 **121a** 和 **121b** 的角度约为 45° 。

在插入间隙（gap）**94** 时，形成一个像素电极 **190** 的一对第一子像素电极 **190a** 和第二子像素电极 **190b** 彼此接合，并且像素电极 **190** 的外形大概呈矩形形状。第二子像素电极 **190b** 的形状为旋转的等边梯形，其具有梯形的凹底面。第二子像素电极 **190b** 大部分由第一子像素电极 **190a** 包围，也就是说，第二子像素电极 **190b** 落入第一子像素电极 **190a** 中。第一子像素电极 **190a** 由上部梯形、下部梯形、以及在其左侧彼此相连的中部梯形形成。第一子像素 **190a** 具有一对切口（cutout）**91a** 和 **91b**，其从上部梯形的顶侧和下部梯形的底侧向其右侧延伸。切口 **91a** 在与第一栅极线 **121a** 接合的区域由两个彼此分离的子切口形成。第一子像素电极 **190a** 的中部梯

形安装在第二子像素电极 **190b** 的凹底面中。第一子像素电极 **190a** 具有沿存储电极线 **131** 延伸的切口 **92**，并且切口 **92** 在邻近数据线 **171** 的第一子像素电极 **190a** 的左侧具有用于像素的入口、以及从入口水平伸出的水平部分。切口 **92** 的入口具有一对与存储电极线 **131** 成约 45° 角的脚 (leg)。在第一子像素电极 **190a** 和第二子像素电极 **190b** 之间的间隙 **94** 具有两对与第一栅极线 **121a** 和第二栅极线 **121b** 成约 45° 角的具有相同宽度的上部倾斜部分和下部倾斜部分、以及三个基本具有相同宽度的垂直部分。为了便于说明，间隙 **94** 也可称为切口。

像素电极 **190** 具有切口 **91a**、**91b** 和 **92**，并且通过切口 **91a**、**91b** 和 **92** 以及间隙 **94** 被分隔成多个区域。切口 **91a**、**91b** 和 **92** 倾斜地从像素电极 **190** 的左侧向其右侧延伸，并且与存储电极线 **131** 镜面对称。切口与栅极线 **121a** 和 **121b** 成约 45° 角。切口 **91a** 以及设置在像素电极 **190** 上半部分上的间隙 **94** 的倾斜部分基本上垂直于切口 **91b** 和设置在像素电极 **190** 下半部分上的间隙 **94** 的倾斜部分。

由此，通过切口 **91a**、**91b** 和 **92** 以及间隙 **94** 将像素 **190** 的上半部分和下半部分分别分成四个区域。虽然已经说明和描述了特定的布置，但是分隔区域或切口的数量也可以根据设计因素而改变，例如像素尺寸、像素 **190** 的水平边到垂直边的长度比、以及液晶层 **3** 的类型或特性。

像素电极 **190** 与相邻的栅极线 **121** 重叠以增加开口率。

屏蔽电极 **88** 沿着数据线 **171** 和栅极线 **121b** 延伸，并且位于数据线 **171** 之上的部分完全覆盖数据线 **171**。屏蔽电极 **88** 位于栅极线 **121b** 之上的部分位于栅极线 **121b** 的边界内，其具有小于栅极线 **121b** 的宽度。设置在相邻两个像素电极 **190** 之间的数据线 **171** 由屏

屏蔽电极 88 完全覆盖。然而，可以控制屏蔽电极 88 的宽度，以使其小于数据线 171 的宽度，或者具有位于栅极线 121b 的边界外部的边界。向屏蔽电极 88 施加共电压。为此，屏蔽电极 88 通过钝化层 180 和栅极绝缘层 140 内的接触孔(未示出)连接至存储电极线 131，或者连接至短路点(未示出)，在此处，共电压从下部面板 100 施加给上部面板 200。优选地使开口率最小化，以尽可能地缩短屏蔽电极 88 与像素电极 190 之间的距离。

当接收共电压的屏蔽电极 88 位于数据线 171 之上时，屏蔽电极 88 屏蔽形成在数据线 171 与像素电极 190 之间以及数据线 171 与共电极 270 之间的电场，从而降低像素电极 190 的电压失真以及数据线 171 所传输的数据电压的信号延迟和失真。

此外，像素电极 190 和屏蔽电极 88 应该彼此分开足够的距离，以防止其短路。因此，像素电极 190 从数据线 171 伸出足够远，从而减小它们之间的寄生电容。此外，由于液晶层 3 的介电常数高于钝化层 180 的介电常数，所以数据线 171 与屏蔽电极 88 之间的寄生电容小于在没有屏蔽电极 88 的情况下数据线 171 与共电极 270 之间的寄生电容。

由于像素电极 190 和屏蔽电极 88 由同一层形成，它们之间的距离保持一致，因此它们之间的介电常数保持不变。

接触辅助件 81a、81b 和 82 分别通过接触孔 181a、181b 和 182 连接至栅极线 121a 和 121b 的端部 129a 和 129b 以及数据线 171 的端部 179。接触辅助件 81a、81b 和 82 用来增强栅极线 121a 和 121b 的露出端部 129a 和 129b 以及数据线 171 的露出端部 179 与外部装置之间的附着力，并保护它们。

定向层 (alignment layer) **11** 形成在像素电极 **190**、屏蔽电极 **88**、接触辅助件 **81a**、**81b** 和 **82** 以及钝化层 **180** 上,以使液晶层 **3** 定向。定向层 **11** 可以为水平定向层。

下面,将描述共电极面板 **200**。

遮光件 **220** 也被称为黑色矩阵,形成在基于透明玻璃或塑料的绝缘基板 **210** 上,以防止光的泄漏。遮光件 **220** 面向像素电极 **190** 并且具有多个与像素电极 **190** 形状相同的开口部分。可选地,遮光件 **220** 可由对应于数据线 **171** 的部分和对应于 TFT Qa 和 Qb 的部分形成。然而,遮光件 **220** 可形成有不同的形状,以防止像素电极 **190** 以及 TFT Qa 和 Qb 周围光的泄漏。

多个滤色器 **230** 形成在基板 **210** 上。滤色器 **230** 大部分设置在由遮光件 **220** 包围的区域内,并且相对于像素电极 **190** 水平和垂直地延伸。滤色器 **230** 可呈现出红、绿、蓝的三种颜色中的一种,尽管其它颜色也在这些实施例的范围内。

覆盖层或保护层 (overcoat) **250** 形成在滤色器 **230** 和遮光件 **220** 上,以防止滤色器 **230** 露出,并且提供平坦的表面。覆盖层 **250** 可以由有机绝缘体制成。

共电极 **270** 形成在覆盖层 **250** 上,其由透明导电材料形成,例如,但不限于 ITO 和 IZO。

共电极 **270** 具有多组切口 **271-274b**。

每组切口 **271-274b** 均面向一个像素电极 **190**,并且包括中部切口 **271** 和 **272**、上部切口 **273a** 和 **274a**、以及下部切口 **273b** 和 **274b**。切口 **271-274b** 设置在共电极 **270** 上,对应于相邻像素电极 **190** 的切口 **91a**、**91b**、**92** 和 **94** 之间的位置以及像素电极 **190** 的脚和周围切

口 **91a** 和 **91b** 之间的位置。此外，各个切口 **271-274b** 均包括至少一个平行于像素电极 **190** 的切口 **91a**、**91b**、**92** 和间隙 **94** 延伸的倾斜部分。

下部切口和上部切口 **273a-274b** 包括倾斜部分、水平和垂直部分，该倾斜部分沿共电极 **270** 从对应于像素电极 **190** 右侧的位置向其下侧和上侧延伸，并且当水平和垂直部分与像素电极的侧面重叠并相对于倾斜部分成钝角时，其从对应于倾斜部分的各个端部的的位置沿像素电极 **190** 的侧面伸出。

第一中部切口 **271** 具有中心水平部分，其位于共电极 **270** 上，从对应于像素电极 **190** 的左侧的位置水平伸出；一对倾斜部分，当相对于中心水平部分倾斜时，从对应于中心水平部分的端部的的位置向像素电极 **190** 的左侧伸出；以及垂直端部，当与像素电极 **190** 的左侧重叠并与倾斜部分成钝角时，从对应于倾斜部分的端部的的位置伸出。第二中部切口 **272** 包括垂直部分，其位于共电极 **270** 上，当与第二子像素电极重叠时，沿对应于第二子像素电极 **190b** 的右侧的位置延伸；一对倾斜部分，从对应于垂直部分的各个端部的的位置向像素电极 **190** 的左侧伸出；以及垂直端部，当与第二子像素电极重叠重叠并与倾斜部分成钝角时，从对应于倾斜部分的端部的的位置沿第二子像素电极 **190b** 的左侧伸出。

三角形的凹口（notch）形成在切口 **271-274b** 的倾斜部分。可选地，每个凹口的形状可为矩形、梯形、或者半圆形的形状，并且可以凸起或者凹入。凹口决定位于对应切口 **271-274b** 区域的边缘的液晶分子 **3** 的排列。

虽然已经说明和描述了特定的布置，但是切口 **271-274b** 的数量可以根据设计因素而改变，并且遮光件 **220** 可与切口 **271-274b** 重叠，以防止切口 **271-274b** 周围的光泄漏。

由于将相同的电压施加给共电极 270 和屏蔽电极 88，共电极 270 和屏蔽电极 88 之间不存在电场。因此，设置在共电极 270 与屏蔽电极 88 之间的液晶分子持续地保持其最初的垂直排列状态，并且截断入射至此的光。

将定向层 21 涂布在共电极 270 和覆盖层 250 上，以使液晶层 3 定向。定向层 21 可以为水平定向层。

偏振板 (polarizing plate) 12 和 22 设置在面板 100 和 200 的外表面上，并且两个偏振板 12 和 22 的透光轴彼此垂直。两个偏振板 12 和 22 中的一个透光轴 (或者光吸收轴) 沿水平方向延长。在反射型 LCD 的情况下，可省略两个偏振板 12 和 22 中的一个。

液晶层 3 具有负的介电各向异性，并且在未施加电压时，液晶层 3 的液晶分子具有相对于两个面板表面垂直排列的定向 (director)。

当将共电极施加给共电极 270 并且将数据电压施加给像素电极 190 时，产生几乎垂直于面板 100 和 200 表面的电场。电极 190 和 270 的切口 91a-94 和 271-274b 破坏该电场，并且形成与切口 91a-94 和 271-274b 的侧面垂直的分量。

由此，电场相对于垂直于面板 100 和 200 表面的方向倾斜。液晶分子响应电场排列，以使其定向垂直于电场。这时，形成在切口 91a-94 和 271-274b 以及像素电极 190 的侧面周围的电场没有平行于液晶分子的定向，而是与它们成预定的角度。因此，液晶分子在位于定向与在该方向上的电场之间的面板上转动很短的移动距离。由此，一组切口 91a-94 和 271-274b 以及像素电极 190 的侧面将位于像素电极 190 上的液晶层 3 分成多个区域 (domain)，在其中，液晶分子的倾斜方向彼此不同，因此增大了基准视角。

切口 **91a-94** 和 **271-274b** 中的至少一个可以被突起或者凹的部分代替, 并且可以改变切口 **91a-94** 和 **271-274b** 的形状和设置。

下面, 将参照附图 7 和 8 进一步描述根据本发明的 LCD 的示例性实施例的示例性栅极短路棒。

图 7 是图 1 所示 LCD 示例性实施例的示例性栅极短路棒的放大图, 图 8 是沿图 7 的 VIII-VIII' 线截取的 LCD 示例性实施例的横截面图。

栅极焊盘 **PG1a-PGnb** 形成在绝缘基板 **110** 上, 并且基于与栅极线 **121a** 和 **121b** 相同的材料的栅极延伸线 **321a**、**321b**、**322a**、**322b**、... 从栅极焊盘 **PG1a-PGnb** 水平伸出。栅极焊盘 **PG1a-PGnb** 以及栅极延伸线 **321a**、**321b**、**322a**、**322b**、... 可在与栅极线 **121a** 和 **121b** 相同的制造工艺过程中形成。栅极绝缘层 **140** 形成在其上, 并且当沿垂直方向延长时, 栅极短路棒 **320a** 和 **320b** 由与数据线 **171** 相同的材料形成在栅极绝缘层 **140** 上。栅极短路棒 **320a** 和 **320b** 可在与数据线 **171** 相同的制造工艺过程中形成。钝化层 **180** 形成在栅极短路棒 **320a** 和 **320b** 上。

用于露出第一栅极短路棒 **320a** 的接触孔 **351a**、**352a**、... 以及用于露出第二栅极短路棒 **320b** 的接触孔 **351b**、**352b**、... 通过钝化层 **180** 形成。用于露出栅极延伸线 **321a**、**321b**、**322a**、**322b**、... 的接触孔 **361a**、**361b**、**362a**、**362b**、... 通过钝化层 **180** 和栅极绝缘层 **140** 形成。

连接器 **341a**、**341b**、**342a**、**342b**、... 由 ITO 或 IZO 形成在钝化层 **180** 上。连接器 **341a**、**341b**、**342a**、**342b**、... 可在与像素电极 **190** 相同的制造工艺过程中形成。第一连接器 **341a**、**342a**、... 通过第一接触孔 **351a** 和 **361a** 以及 **352a** 和 **362a**、... 将第一栅极短路棒

320a 分别物理 - 电连接至第一栅极延伸线 **321a**、**322a**、...。第二连接器 **341b**、**342b**、...通过第二接触孔 **351b** 和 **361b** 以及 **352b** 和 **362b**、...将第二栅极短路棒 **320b** 分别物理 - 电连接至第二栅极延伸线 **321b**、**322b**、...。

同时, 栅极延伸线 **321a**、**321b**、**322a**、**322b**、...可在栅极短路棒 **320a** 和 **320b** 之上延伸, 并到达防静电辅助线 (static prevention subsidiary line, 未示出), 并且连接到此。

将参照图 9 和 10 描述根据本发明的 LCD 的示例性实施例的阵列测试和 VI 测试。

图 9 是根据本发明的 LCD 的示例性实施例的示例性测试波形图, 图 10 示出根据本发明的 LCD 的示例性实施例的示例性像素的极性。

如图 9 所示, 以 T_2 为周期, 向栅极短路棒 **320a** 和 **320b** 施加栅极测试信号 V_{ga} 和 V_{gb} 。栅极测试信号 V_{ga} 和 V_{gb} 包括 180° 的相位差 (phase difference)。以 T_2 为周期, 交替地向数据短路棒 **310** 施加正数据电压 V_+ 和负数据电压 V_- 。正负极性表示数据电压 V_{data} 相对于共电压 V_{com} 的极性, 并且正数据电压 V_+ 和负数据电压 V_- 的大小相等, 或者至少基本上相等。换句话说, 正数据电压 V_+ 和负数据电压 V_- 均具有相同或者基本上相同的偏离共电压 V_{com} 的量。在施加正数据电压 V_+ 的情况下, 施加第一栅极测试信号 V_{ga} , 以开启第一开关元件 Q_a 。在施加负数据电压 V_- 的情况下, 施加第二栅极测试信号 V_{gb} , 以开启第二开关元件 Q_b 。

随后, 如图 10 所示, 在第一子像素电极 **190a** 充有正像素电压, 并且在第二子像素电极 **190b** 充有负像素电压。在第一子像素电极

190a 和 **第二子像素电极 190b** 分别连续地提供正像素电压和负像素电压。

然而，如图 10 的上部右侧上的像素所示，在夹置电桥 **ST1** 的第一子像素电极和 **第二子像素电极** 交替地充有与图 9 中所示的电压 V_{PST1} 一样的正像素电压和负像素电压。由此，图 10 中所示的电桥 **ST1**、或者位于每个像素的第一子像素与第二子像素之间的任何其它电桥均可以通过阵列测试检测各个子像素电极的极性来很容易地识别。

同时，当适当地控制栅极测试信号 V_{ga} 和 V_{gb} 的脉冲宽度，以降低数据电压的充电速度时，在具有电桥的第一子像素电极和 **第二子像素电极** 充有小于正数据电压 $V+$ 和负数据电压 $V-$ 的电压。换句话说，在具有电桥的第一子像素电极和 **第二子像素电极** 所充的电压的大小小于正数据电压 $V+$ 和负数据电压 $V-$ 的大小。然而，由于将正数据电压 $V+$ 和负数据电压 $V-$ 持续施加给正常的第一子像素电极和 **第二子像素电极**，所以在那里维持与正数据电压 $V+$ 和负数据电压 $V-$ 相同的电压。由此，通过 VI 测试检测像素与其它像素亮度的不同，可以很容易地识别 **第一子像素电极 190a** 与 **第二子像素电极 190b** 之间的电桥。

如果在 **第一子像素电极 190a** 与屏蔽电极 **88** 之间形成电桥，并且向屏蔽电极 **88** 施加共电压 V_{com} ，那么在 **第一像素电极 190a** 不会充有正常的正像素电压。由此，通过 VI 测试和阵列测试，可以很容易地识别在 **第一子像素电极 190a** 与屏蔽电极 **88** 之间电桥的存在。

将参照图 11 至 14 进一步描述根据本发明的 LCD 的另一示例性实施例及其测试方法。

图 11 是根据本发明的 LCD 的另一示例性实施例的示意图，并且图 12 是图 11 所示 LCD 的示例性实施例的示例性栅极短路棒的放大图。图 13 是根据本发明的 LCD 的另一示例性实施例的测试波形图，图 14 示出根据本发明 LCD 的另一示例性实施例的示例性像素的极性。

参照图 11 至 14 所描述的 LCD 的示例性实施例与前一实施例的 LCD 非常相似，因此，只对与前一实施例不同的部分进行进一步地描述。

如图 11 所示，位于 LX 线内部的 LCD 的部分与前一实施例的 LCD 的部分基本相同。对于根据本实施例的 LCD，省略了图 4 中所示的屏蔽电极 88，因此，第一像素电极 190a 和第二像素电极 190b 可与数据线 171 重叠，由此提高了其开口率。

此外，根据本实施例的数据短路棒 310 与根据前一实施例的数据短路棒相同。然而，根据本实施例的 LCD 包括四个连接至栅极焊盘 PG1a-PGnb 的栅极短路棒 420a-420d，而不是前一实施例中的两个栅极短路棒 320a 和 320b。

栅极焊盘 PG1a-PGnb 顺序连接至四个栅极短路棒 420a-420d。也就是说，栅极焊盘 PG1a、PG1b、PG2a 和 PG2b 通过栅极延伸线 421a、421b、421c 和 421d 分别连接至栅极短路棒 420a、420b、420c 和 420d。下一组栅极焊盘 PG3a、... 通过栅极延伸线 422a、... 以同样的方式分别连接至栅极短路棒 420a、420b、420c 和 420d，对于剩余的栅极焊盘 PG 也如此进行。

如图 12 所示，除了栅极短路棒 420a-420d 的数量增加到四个以及其与栅极焊盘 PG1a-PGnb 的连接顺序不同以外，栅极短路棒 420a-420d 以及栅极延伸线的互连结构与图 7 和 8 中所示栅极短路

棒 **320a** 和 **320b** 以及栅极延伸线的互连结构基本相同。换句话说, 每条第四栅极延伸线连接至相同的栅极短路棒。

如图 13 所示, 以 T_4 为周期, 向栅极短路棒 **420a-420d** 施加栅极测试信号 $V_{ga}-V_{gd}$, 由此向栅极线施加该栅极测试信号。栅极测试信号 $V_{ga}-V_{gd}$ 包括 90° 的相位差。以 T_4 为周期, 交替地向数据短路棒 **310** 施加正数据电压 V_+ 和负数据电压 V_- , 由此, 向数据线施加该正数据电压和负数据电压。

在向数据线施加正数据电压 V_+ 和负数据电压 V_- 的情况下, 将第一栅极测试信号 V_{ga} 和第四栅极测试信号 V_{gd} 施加给栅极线, 以开启在奇数像素行的第一开关元件 Q_a 和在偶数像素行的第二开关元件 Q_b , 而在向数据线施加负数据电压 V_- 的情况下, 将第二栅极测试信号 V_{gb} 和第三栅极测试信号 V_{gc} 施加给栅极线, 以开启在奇数像素行的第二开关元件 Q_b 和在偶数像素行的第一开关元件 Q_a 。

随后, 如图 14 所示, 在奇数像素行的第一子像素电极 **190a** 充有正像素电压, 并且在奇数像素行的第二子像素电极 **190b** 充有负像素电压。此外, 在偶数像素行的第一子像素电极 **190a** 充有负像素电压, 并且在偶数像素行的第二子像素电极 **190b** 充有正像素电压。在没有任何电桥夹置于其上的各个子像素电极 **190a** 和 **190b** 持续地维持曾经所充的正像素电压或负像素电压。

然而, 如图 14 的右边顶部所示, 在夹置电桥 ST_2 的相邻像素中的两个第一子像素电极 **190a** 交替地充有与图 13 中所示的电压 V_{PST2} 一样的正电压和负电压。此外, 如图 14 的右边底部所示, 在夹置电桥 ST_3 的相同像素中的第一子像素电极 **190a** 和第二子像素电极 **190b** 交替地充有与图 13 中所示的电压 V_{PST3} 一样的正电压和负电压。由此, 如图 14 所示的电桥 ST_3 或者可在每个像素的第一子像素电极 **190a** 与第二子像素电极 **190b** 之间存在的任何其它电

桥、以及如图 14 所示的电桥 ST2 或者相邻两个第一子像素电极 190a 之间存在的任何其它电桥都可以通过阵列测试检测各个子像素电极的极性来很容易地识别。

当适当地控制栅极测试信号 Vga-Vgd 的脉冲宽度 T3，以降低数据电压的充电速度时，在具有电桥的两个第一子像素电极 190a 充有小于正数据电压 V+和负数据电压 V-的电压，并且在具有电桥的第一子像素电极 190a 和第二子像素电极 190b 也充有小于正数据电压 V+和负数据电压 V-的电压。换句话说，在具有电桥的第一子像素电极和第二子像素电极所充的电压的大小小于正数据电压 V+和负数据电压 V-的大小。由此，通过 VI 测试检测像素与其它像素亮度的不同，可以很容易地识别第一子像素电极 190a 之间以及第一子像素 190a 与第二子像素电极 190b 之间任何其它的电桥。

虽然，已经描述了根据本发明的 LCD 的示例性实施例具有一个数据短路棒，应该可以理解，LCD 可选地包括多个数据短路棒，例如两个或者三个数据短路棒。如同包括多个栅极短路棒的 LCD 的实施例，也可以在具有多个数据短路棒的 LCD 的实施例中进行阵列测试和 VI 测试。

下面，将参照图 15 和 16 描述根据本发明的 LCD 的另一示例性实施例。

图 15 是根据本发明的 LCD 的另一示例性实施例的示意图，图 16 是根据本发明的 LCD 的另一示例性实施例的示例性像素的等效电路图。

如图 15 所示，LCD 包括液晶面板组件，从等效电路的角度观察，该面板组件包括多条显示信号线 G1-Gn 和 D1a-Dmb 以及多个连接至显示信号线并以矩阵形式排列的像素 PX。

显示信号线 G1-Gn 和 D1a-Dmb 包括多条用于传输栅极信号的栅极线 G1-Gn 和多条用于传输数据信号的数据线 D1a-Dmb。栅极线 G1-Gn 沿像素行的方向延伸，其在第一方向基本上互相平行，并且数据线 D1a-Dmb 沿像素列的方向延伸，其在第二方向基本上互相平行。第一方向可基本上垂直于第二方向。

液晶面板组件包括分别连接至栅极线 G1-Gn 的栅极焊盘 PG1-PGn 和分别连接至数据线 D1a-Dmb 的数据焊盘 PD1a-PDmb，以使每条栅极线 G1-Gn 均连接至一个栅极焊盘 PG，并且每条数据线 D1a-Dmb 均连接至一个数据焊盘 PD。栅极短路棒 320 以及数据短路棒 310a 和 310b 分别连接至栅极线 G1-Gn 和数据线 D1a-Dmb。

栅极短路棒 320 通过栅极延伸线 321、322...连接至栅极焊盘 PG1、PG2、...。由此，各条栅极线 G1-Gn 通过栅极短路棒 320 彼此连接。栅极短路棒 320 可基本上垂直于栅极线 G1-Gn 并基本上平行于数据线 D1a-Dmb 延伸。

第一数据短路棒 310a 通过第一数据延伸线 311a、312a、313a、...连接至第一数据焊盘 PD1a、PD2a、PD3a、...，并且第二数据短路棒 310b 通过第二数据延伸线 311b、312b、...连接至第二栅极焊盘 PD1b、PD2b、...。由此，各条第一数据线 D1a-Dma 通过数据短路棒 310a 彼此连接，并且各条第二数据线 D1b-Dmb 通过数据短路棒彼此连接。数据短路棒 310a 和 310b 可基本垂直于数据线 D1a-Dmb 并基本上平行于栅极线 G1-Gn 延伸。

在栅极短路棒 320 和数据短路棒 310a 和 310b 的端部设置单独的焊盘（未示出），以施加各种测试信号，以下将对其进行进一步的描述。

在栅极短路棒 **320** 以及数据短路棒 **310a** 和 **310b** 经过若干测试之后, 将它们沿 LX 线去除。也就是说, 保留 LX 边缘的内部中的元件用于 LCD, 并且去除 LX 边缘外部的元件, 例如栅极短路棒 **320** 以及数据短路棒 **310a** 和 **310b**。因此, 通过去除短路棒 **320**、**310a** 和 **310b**, 栅极线 G1-Gn 和数据线 D1a-Dmb 彼此分离。栅极驱动器 (未示出) 和数据驱动器 (未示出) 作为外部装置连接至栅极焊盘 PG1-PGn 和数据焊盘 PD1a-PDmb, 以向栅极线 G1-Gn 和数据线 D1a-Dmb 施加栅极信号和数据信号。然而, 在将栅极驱动器集成在液晶面板组件上的情况下, 可以省略栅极焊盘, 并且栅极延伸线 **321**、**322**... 从栅极驱动器伸出。

图 16 示出显示信号线和位于一个示例性像素 PX 的等效电路图。显示信号线包括由 GL 表示的栅极线、由 DLa 和 DLb 表示的数据线、以及基本上平行于栅极线 GL 延长的存储电极线 SL。因此, 与每个像素包括两条栅极线 GLa 和 GLb 以及单一一条数据线 DL 的前一实施例相比, 本实施例的每个像素包括单一一条栅极线 GL 和一对数据线 DLa 和 DLb。

各个像素 PX 均包括一对子像素 PXc 和 PXd, 并且每个 PXc 和 PXd 均包括连接至相应栅极线 GL 和数据线 DLa 和 DLb 的开关元件 Qc 和 Qd、以及连接至那些开关元件的液晶电容器 C_{LCc} 和 C_{LCd} 与存储电容器 C_{STc} 和 C_{STd} 。在可选实施例中, 可以省略存储电容器 C_{STc} 和 C_{STd} , 并且在这种情况下, 可以省略存储电极线 SL。

如图 15 和 16 所示, 所有的栅极线 GL 连接至栅极短路棒 **320**, 所有的第一数据线 DLa 连接至第一数据短路棒 **310a**, 并且所有的第二数据线 DLb 连接至第二数据短路棒。由此, 可以将相同的信号施加给各个第一子像素 PXc, 并且可以将相同的信号施加给各个第二子像素 PXd, 该信号与施加给第一子像素 PXc 的信号不同。

由于各个子像素 PXc 和 PXd 与图 3 中所示的子像素基本相同，将省略对其详细的描述。

下面，将参照图 17 和图 18 进一步描述 LCD 的结构。

图 17 是根据本发明的 LCD 的另一个示例性实施例的平面图，图 18 是沿图 17 的 XVIII-XVIII' 线截取的 LCD 示例性实施例的横截面图。

如图 17 和 18 所示，LCD 包括下部面板 101、面向下部面板 101 的上部面板 201、以及位于面板 101 和 201 之间的液晶层 3。下部面板 101 也可被称为 TFT 面板或第一面板，并且上部面板 201 也可被称为共电极面板、滤色器面板或者第二面板。

首先，将描述下部面板 101。

在基于透明玻璃或塑料的绝缘基板 110 上形成多条栅极线 121 和多条存储电极线 131a。

栅极线 121 沿诸如横向或第一方向水平延伸，并且彼此分离，以传输栅极信号。各条栅极线 121 具有多个用于形成栅电极 124c 和 124d 的突起以及连接其它层或外部装置的宽区域的端部 129。

存储电极线 131a 也基本平行于栅极线 121 水平延伸，并且具有多个突起，用于形成存储电极 133a 和 133b。存储电极 133a 和 133b 可为矩形形状并与存储电极线 131a 对称。

栅极绝缘层 140 形成在栅极线 121 以及存储电极线 131a 上，并且可进一步形成在绝缘基板 110 的露出部分之上。栅极绝缘层 140 可由氮化硅 (SiNx) 或类似材料制成。

多个岛状半导体 **154c**、**154d**、**156b** 和 **157b** 由氢化 a-Si 或多晶硅形成在栅极绝缘层 **140** 上。半导体 **154c** 和 **154d** 分别位于栅电极 **124c** 和 **124d** 上。

具有 n+氢化 a-Si 的多个岛状欧姆接触件 **163c**、**163d**、**165c**、**165d**、**166b** 和 **167** 形成在半导体 **154c**、**154d**、**156b** 和 **157b** 上，在 n+氢化 a-Si 中，掺杂诸如硅化物和磷的高浓度 n 型杂质。多对欧姆接触件 **163c** 和 **165c** 以及欧姆接触件 **163d** 和 **165d** 位于半导体 **154c** 和 **154d** 上，而其它欧姆接触件 **166b** 和 **167** 分别位于半导体 **156b** 和 **157b** 上。

多条数据线 **171a** 和 **171b** 以及与数据线 **171a** 和 **171b** 分离的漏电极 **175c** 和 **175d** 形成在栅极绝缘层 **140** 和欧姆接触件 **163c**、**163d**、**165c**、**165d**、**166b** 和 **167** 上。

数据线 **171a** 和 **171b** 沿诸如纵向或第二方向垂直延伸，从而与栅极线 **121** 和存储电极线 **131a** 交叉，以传输数据电压。通过设置在栅极线与数据线之间的栅极绝缘层 **140**，将数据线 **171a** 和 **171b** 与栅极线 **121** 分离。数据线 **171a** 和 **171b** 包括多个源电极 **173c** 和 **173d** 以及具有扩大宽度的端部 **179a** 和 **179b**，该端部用于连接其它层或者外部装置。

第一漏电极 **175c** 和第二漏电极 **175d** 与数据线 **171a** 和 **171b** 分离，并分别面向栅电极 **124c** 和 **124d** 周围的源电极 **173c** 和 **173d**。第一漏电极 **175c** 和第二漏电极 **175d** 具有棒状的端部，其位于半导体 **154c** 和 **154d** 之上；以及宽区域的延伸部 **177c** 和 **177d**，其从棒状端部伸出并与存储电极 **133a** 和 **133b** 重叠。漏电极 **175c** 和 **175d** 的棒状端部由 U 形弯曲的源电极 **173c** 和 **173d** 部分地包围。

第一栅电极 124c 和第二栅电极 124d、第一源电极 173c 和第二源电极 173d、第一漏电极 175c 和第二漏电极 175d 连同半导体 154c 和 154d 一起形成第一 TFT Qc 和第二 TFT Qd。TFT Qc 和 Qd 的沟道形成在第一源电极 173c 和第二源电极 173d 与第一漏电极 175c 和第二漏电极 175d 之间以及欧姆接触件 163c、163d 和 165c、165d 之间的半导体 154c 和 154d 上。

欧姆接触件 163c、163d、165c、165d、166b 和 167 仅夹置在下层半导体 154c、154d、156b 和 157b 与上覆数据线 171a、171b 以及漏电极 175a、175b 之间，以降低其间的接触电阻。岛状半导体 154c 和 154d 具有通过源电极 173c 和 173d 以及漏电极 175c 和 175d 露出的部分，并且半导体 156b 和 157b 使得栅极线 121 和存储电极线 131a 上的外形平滑，从而防止数据线 171a 和 171b 以及漏电极 175c 和 175d 相交。

钝化层 180 形成在数据线 171a、171b、漏电极 175c、175d 以及半导体 154c 与 154d 的露出部分上。如图所示，钝化层 180 可进一步形成在栅极绝缘层 140 的露出部分上。

多个接触孔 185c、185d、182a、以及 182b 通过钝化层 180 形成，以分别露出漏电极 175c、175d 的延伸部 177c、177d 和数据线 171a、171b 的端部 179a 和 179b。多个接触孔 181 通过钝化层 180 和栅极绝缘层 140 形成，以露出栅极线 121 的端部 129。

多个具有第一子像素 191a 和第二子像素 191b 的像素电极 191、多个屏蔽电极 88a、以及多个辅助接触件（接触辅助件）81、82a、和 82b 形成在钝化层 180 上。多个像素电极 191、多个屏蔽电极 88a 以及多个辅助接触件 81、82a、和 82b 可由诸如 ITO 或 IZO 的透明导电材料制成，或者由诸如铝的用于反射型 LCD 中的反光导电材料制成。

第一子像素电极 **191a** 和第二子像素电极 **191b** 通过接触孔 **185c** 和 **185d** 物理 - 电连接至第一漏电极 **175c** 和第二漏电极 **175d**, 以接收来自第一漏电极 **175c** 和第二漏电极 **175d** 的数据电压。相对于一个输入图像信号, 向像素电极 **191a** 和 **191b** 施加彼此不同的预定电压, 并且可根据子像素电极 **191a** 和 **191b** 的形状和大小确定电压的大小。此外, 子像素电极 **191a** 和 **191b** 的区域可彼此相同。与第一子像素电极 **191a** 相比, 第二子像素电极 **191b** 接收更高的电压, 并且其区域小于第一子像素电极 **190a** 的区域。

用于接收数据电压的子像素电极 **191a** 和 **191b** 与提供有共电压的对置面板 **200** 的共电极 **270** 结合产生电场, 从而确定位于两个电极 **191** 与 **270** 之间的液晶层 **3** 的液晶分子的排列。

各个子像素电极 **191a** 和 **191b** 以及共电极 **270** 形成液晶电容器 C_{LCc} 和 C_{LCd} , 并且即使在 TFT **Qc** 和 **Qd** 关闭后仍保持施加的电压。通过将第一子像素电极 **191a**、第二子像素电极 **191b** 以及连接至此的漏电极 **175c**、**175d** 的延伸部 **177c**、**177d** 与存储电极 **133a** 和 **133b** 重叠而形成存储电容器 C_{STc} 和 C_{STd} , 其并联至液晶电容器 C_{LCc} 和 C_{LCd} , 以增强电压存储容量。

在其间插入间隙 (gap) **93** 时, 形成像素电极 **191** 的一对第一子像素电极 **191a** 和第二子像素电极 **191b** 彼此接合, 并且像素电极 **191** 的外形大概呈矩形。第二子像素电极 **191b** 大概形成旋转的的等边梯形, 其具有梯形的凹底面, 并且第二子像素电极大部分由第一子像素电极 **191a** 包围, 也就是说, 第二子像素电极 **191b** 落入第一子像素电极 **191a** 中。第一子像素电极 **191a** 具有上部梯形部分、下部梯形部分、以及在其左侧彼此相连的中部梯形。第一子像素电极 **191a** 的中部梯形部分安装到第二子像素电极 **191b** 的凹底面中。位于第一子像素电极 **191a** 和第二子像素电极 **191b** 之间的间隙 **93** 大概具有两对与栅极线 **121** 成约 45° 角具有均匀宽度的上部倾斜部分

和下部倾斜部分、以及三个具有基本均匀宽度的垂直部分。为了便于说明，间隙 **93** 也可被称为切口。

第一子像素 **191a** 具有切口 **96a**、**96b**、**97a** 和 **97b**，该切口从上部梯形部分的顶面和下部梯形部分的底面向其右侧延伸。第一子像素电极 **191a** 具有沿存储电极线 **131a** 延伸的切口 **91** 和 **92a**，并且切口 **91** 和 **92a** 具有从其中心水平延伸的水平部分和两个与存储电极线 **131a** 成约 45° 角的脚。第二子像素电极 **191b** 具有从左侧向右侧延伸的切口 **94a** 和 **94b**。切口 **91**、**92a**、**94a**、**94b**、**96a**、**96b**、**97a** 和 **97b** 与存储电极线 **131a** 镜面对称，并且当与栅极线 **121** 成约 45° 角时彼此基本上垂直或者平行地延伸。也就是说，在像素电极 **191** 的上半部分上的切口彼此平行设置，在像素电极 **191** 的下半部分上的切口彼此平行设置，而且在上半部分上的切口垂直于下半部分上的切口。像素电极 **191** 的上半部分和下半部分通过切口 **91-97b** 被分成八个区域。

虽然已经说明和描述了特定的布置，但是分隔区域或切口的数量也可以根据设计因素而改变，例如像素尺寸、像素 **191** 的水平边到垂直边的长度比、以及液晶层 **3** 的类型或特性。

屏蔽电极 **88a** 具有沿数据线 **171a** 和 **171b** 延伸的垂直部分和沿栅极线 **121** 延伸的水平部分。垂直部分完全覆盖数据线 **171a** 和 **171b**，并且水平部分完全覆盖栅极线 **121**。

屏蔽电极 **88a** 屏蔽数据线 **171a** 和 **171b** 与像素电极 **191** 之间以及数据线 **171a** 和 **171b** 与共电极 **270** 之间的电场，以减小像素电极 **191** 的电压失真以及由数据线 **171a** 和 **171b** 传输的数据电压的信号延迟。此外，像素电极 **191** 和屏蔽电极 **88a** 应该彼此相隔足够的距离，以防止其短路电路。因此，由于像素电极 **191** 从数据线 **171a**

和 171b 以及栅极线 121 延伸足够远, 所以降低了它们之间的寄生电容。

辅助接触件 81、82a 和 82b 分别连接至栅极线 121 的端部 129 以及数据线 171a 和 171b 的端部 179a 和 179b。辅助接触件 81、82a 和 82b 起到增强栅极线 121 的露出端部 129 以及数据线 171a 和 171b 的露出端部 179a 和 179b 与外部装置之间的附着力, 并保护它们。

定向层 11 形成在像素电极 191、辅助接触件 81、82a 和 82b 以及钝化层 180 上, 以使液晶层 3 定向。

接下来, 将描述上部面板 201。

遮光件 220 (也称为黑色矩阵)、多个滤色器 230、覆盖层 250、以及共电极 270 顺序地形成在基于透明玻璃或塑料的绝缘基板 210 上。

共电极 270 具有多组切口 71、72、73a、74a、75c、75d、76c、76d、77a、77b、78a 和 78b。

每组切口 71-78 面向一个像素电极 191 并且包括中部切口 71、72、73a 和 74a、上部切口 75c、76c、77a 和 78a 以及下部切口 75d、76d、77b 和 78b。切口 71-78b 设置在共电极 270 上, 其对应于像素电极 191 左侧中心, 在像素电极 191 的相邻切口之间, 并在最外侧切口 97a 和 97b 与像素电极 191 的角落之间的位置。此外, 切口 72-78b 包括至少一个平行于像素电极 191 的切口 91-97b 延长的倾斜部分。

下部切口和上部切口 75c-78b 包括倾斜部分以及水平部分和垂直部分, 该倾斜部分从对应于像素电极 191 右侧的位置沿共电极 270 向底面或顶面延伸, 并且当水平和垂直部分与像素电极的侧面重叠

并相对于倾斜部分成钝角时，其从对应于倾斜部分的各个端部的位置沿像素电极 **191** 的侧面伸出。

第一中部切口 **71** 具有位于共电极 **270** 上的垂直部分，当与像素电极重叠时，沿对应于像素电极 **191** 左侧的位置延伸；以及水平部分，其从垂直部分的中心沿存储电极线 **131a** 伸出。第二和第三中部切口 **72** 和 **73a** 包括位于共电极 **270** 上的水平部分，其沿对应于存储电极线 **131a** 的位置延伸；一对倾斜部分，其从水平部分向对应于像素电极 **191** 左侧的位置伸出并倾斜于存储电极线 **131a**；以及垂直端部，当其与像素电极的左侧重叠并与倾斜部分成钝角时，从倾斜部分端部沿对应于像素电极 **191** 左侧的位置伸出。第四中部切口 **74a** 包括位于共电极 **270** 上的垂直部分，当与像素电极重叠时，沿对应于像素电极 **191** 右侧的位置延伸；一对倾斜部分，从垂直部分的各个端部向对应于像素电极 **191** 左侧的位置延伸；以及垂直端部，当与像素电极重叠并与倾斜部分成钝角时，从倾斜部分的端部沿共电极 **270** 上对应于第二子像素电极 **191b** 左侧的位置延伸。

三角形的凹口形成在切口 **72-77b** 的倾斜部分上。可选地，每个凹口的形状可为矩形、梯形、或者半圆形的形状，并且具有突起或者凹入的形状。

虽然已经说明和描述了特定的布置，但是共电极 **270** 上的切口的数量可以根据设计因素而改变。

定向层 **21** 形成在共电极 **270** 和覆盖层 **250** 上，以使液晶层 **3** 定向。

偏振板 **12** 和 **22** 附着到显示面板 **101** 和 **201** 的外表面。在反射型 LCD 的情况下，可省略两个偏振板 **12** 和 **22** 中的一个。

参照图 4 至 6 所描述的 LCD 的前实施例的许多特征可以应用于图 17 和 18 中所示的 LCD。

将参照图 19 和 20 进一步描述根据本实施例的示例性数据短路棒。

图 19 是图 15 所示的 LCD 示例性实施例的示例性数据短路棒的放大图,图 20 是沿图 19 的 XX-XX'线截取的 LCD 的示例性实施例的横截面图。

数据短路棒 **310a** 和 **310b** 形成在绝缘基板 **110** 上,由与栅极线 **121** 相同的材料形成,并且栅极绝缘层 **140** 形成在其上。数据短路棒 **310a** 和 **310b** 可以在与栅极线 **121** 相同的制造工艺过程中形成。数据焊盘 **PD1a-PDmb** 形成在栅极绝缘层 **140** 上,并且数据延伸线 **311a**、**311b**、**312a**、**312b**、...从数据焊盘垂直伸出,其由与数据线 **171a** 和 **171b** 相同的材料形成。数据焊盘 **PD1a-PDmb** 以及数据延伸线 **311a**、**311b**、**312a**、**312b**、...可在与数据线 **171a** 和 **171b** 相同的制造工艺过程中形成。钝化层 **180** 形成在数据延伸线 **311a**、**311b**、**312a**、**312b**、...上。

接触孔 **381a**、**381b**、**382a**、**382b**、...通过钝化层 **180** 形成,以露出数据延伸线 **311a**、**311b**、**312a**、**312b**、...。用于露出第一栅极短路棒 **310a** 的接触孔 **391a**、**392a**、...和用于露出第二栅极短路棒 **310b** 的接触孔 **391b**、**392b**、...通过钝化层 **180** 和栅极绝缘层 **140** 形成。

连接器 **371a**、**371b**、**372a**、**372b**、...由 ITO 或 IZO 形成在钝化层 **180** 上。连接器 **371a**、**371b**、**372a**、**372b**、...可以在与像素电极 **191** 相同的制造工艺过程中形成。第一连接器 **371a**、**372a**、...通过第一接触孔 **381a**、**391a**、**382a**、**392a**、...分别与第一数据短路棒

310a 和数据延伸线 **311a**、**312a**、...物理-电互连, 而第二连接器 **371b**、**372b**、...通过第二接触孔 **381b**、**391b**、**382b**、**392b**、...分别与第二数据短路棒 **310b** 和数据延伸线 **311b**、**312b**、...物理-电互连。

同时, 数据延伸线 **311a**、**311b**、**312a**、**312b**、...可在数据短路棒 **310a** 和 **310b** 之上延伸, 从而它们连接至防静电辅助线(未示出)。

下面, 将参照图 21 和 22 描述用于根据本发明的 LCD 的示例性实施例的 VI 测试。

图 21 是根据本发明的 LCD 的另一示例性实施例的示例性测试波形图, 图 22 示出根据本发明 LCD 的另一示例性实施例的像素极性。

如图 2 所示, 根据 T6 的周期, 向栅极短路棒 **320** 施加栅极测试信号 V_g 。向第一栅极短路棒 **310a** 施加正数据电压 V_+ , 并向第二栅极短路棒 **310b** 施加负数据电压 V_- 。正数据电压 V_+ 和负数据电压 V_- 的大小相等, 或者至少基本上相等。换句话说, 正数据电压 V_+ 和负数据电压 V_- 均具有相同或者基本相同的偏离共电压的量。由于施加栅极测试信号, 开关元件 Q_c 和 Q_d 开启, 以使第一子像素电极 **191a** 充有正像素电压, 并且第二子像素电压 **191b** 充有负像素电压。在第一子像素电极 **191a** 和第二子像素电极 **190b** 持续地提供正像素电压和负像素电压。

然而, 如图 22 所示, 在数据线 $D2b$ 和 $D3a$ 之间形成电桥 ST4 的情况下, 将小于正数据电压 V_+ 和负数据电压 V_- 的电压 V_{PST4} (例如, 共电压) 施加给与其相连的第一子像素电极和第二子像素电极。也就是说, 连接至数据线 $D2b$ 和 $D3a$ 的子像素电极施加有诸如共电压的电压 V_{PST4} , 其具有小于正数据电压 V_+ 和负数据电压 V_- 的大小,

这是由于它没有像正数据电压 $V+$ 和负数据电压 $V-$ 偏离共电压过多。因此，通过 VI 测试检测像素列与相邻列之间的不同亮度，可以很容易地识别第一数据线 **171a** 和第二数据线 **171b** 之间的电桥。

此外，即使当第一子像素电极 **191a** 和第二子像素电极 **191b** 之间形成电桥 ST5 时，在子像素电极充有小于正数据电压 $V+$ 和负数据电压 $V-$ 的电压 V_{PST5} 。因此，通过 VI 测试检测像素与相邻像素之间不同的亮度，可以很容易地识别第一数据线 **191a** 和第二数据线 **191b** 之间的电桥。

如上所描述的，通过本发明的结构，将连接至各个子像素的栅极线与两个或者四个栅极短路棒连接，并且完成阵列测试和 VI 测试。由此，可以很容易地检测到各个相邻子像素电极之间的电桥。

此外，将连接至各个子像素的数据线与两个或者四个数据短路棒连接，并且完成阵列测试和 VI 测试。由此，可以很容易地检测到各个相邻数据线之间以及各个相邻子像素电极之间的电桥。

虽然已经参照优选实施例对本发明进行了详细的描述，但是正如所附的权利要求所述，对于本领域的技术人员而言，在不背离本发明的精神和保护范围的前提下，可以对本发明进行各种修改和等同替换。

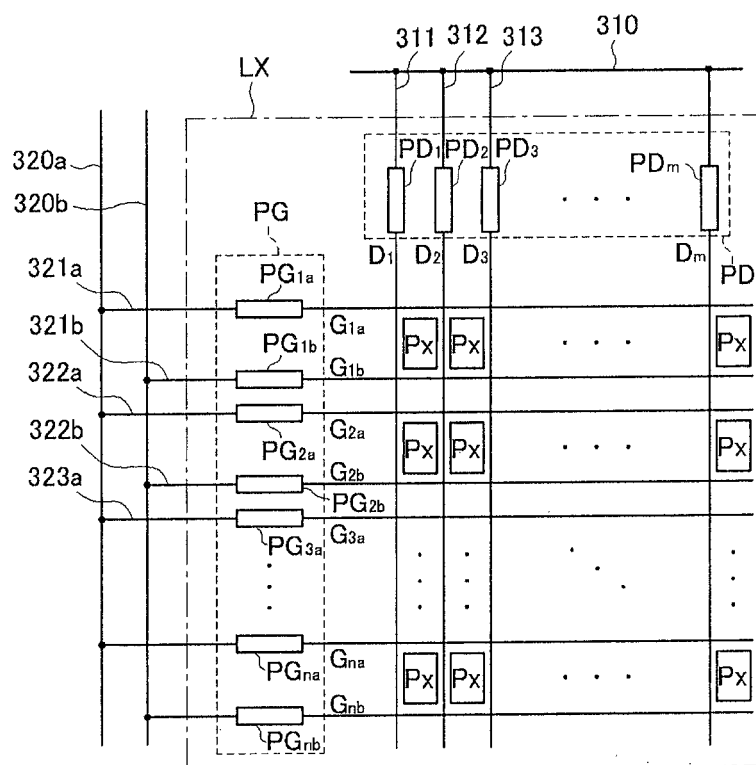


图 1

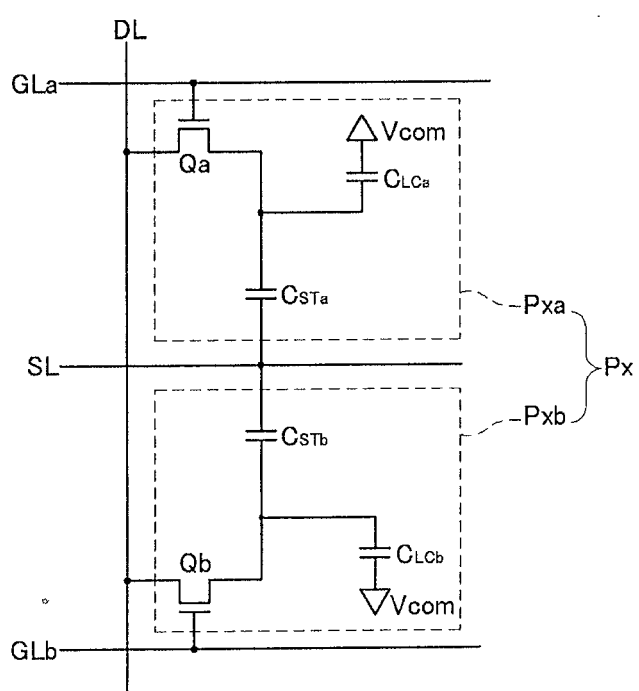


图 2

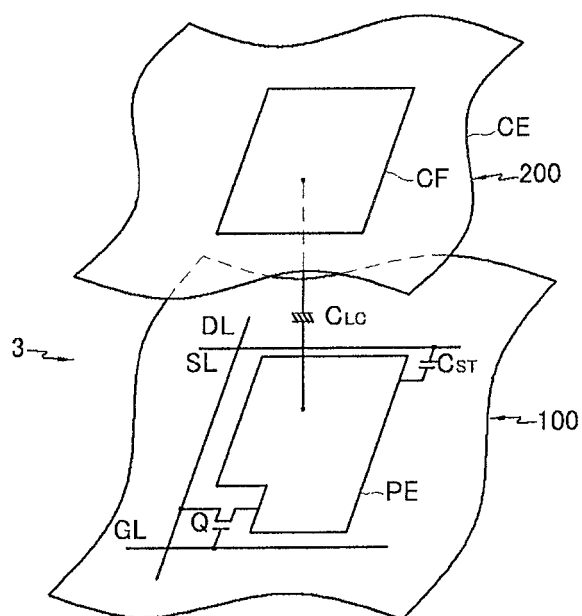


图 3

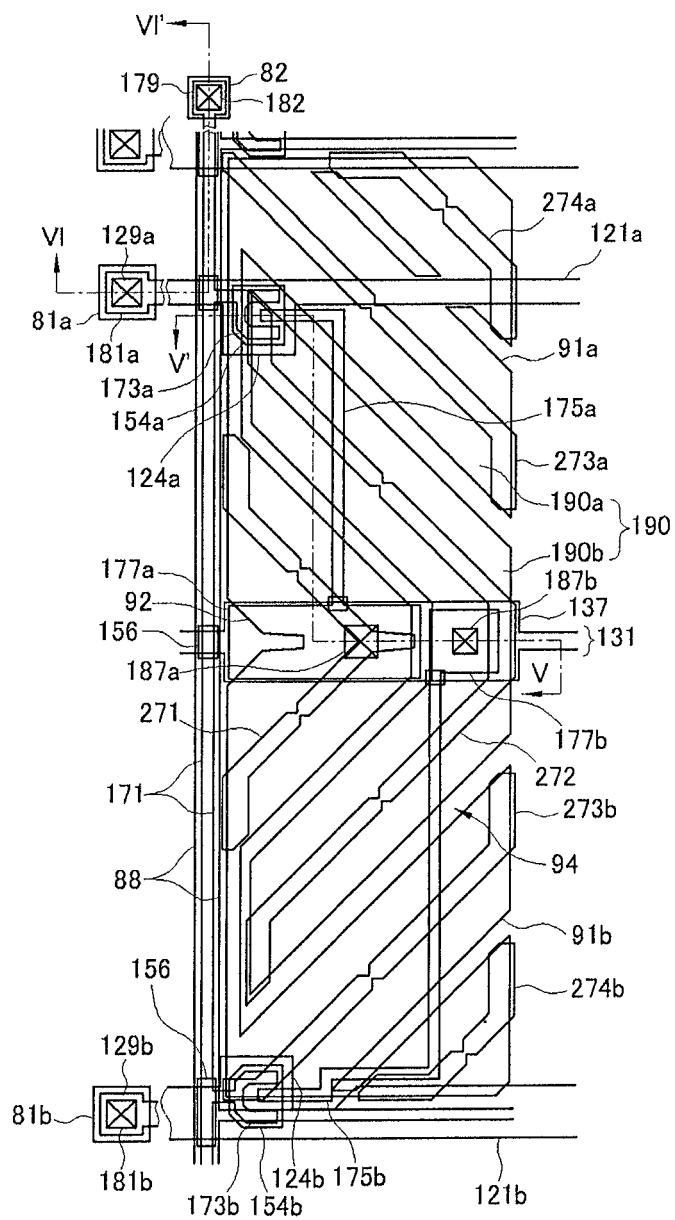


图 4

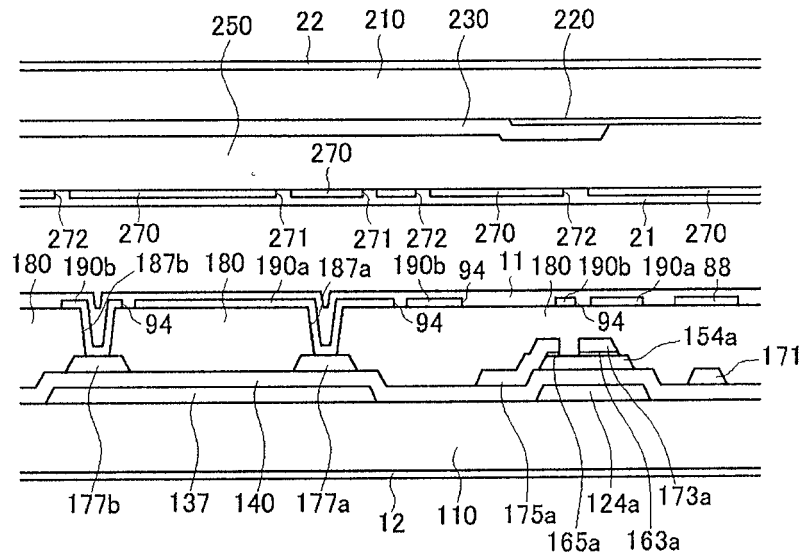


图 5

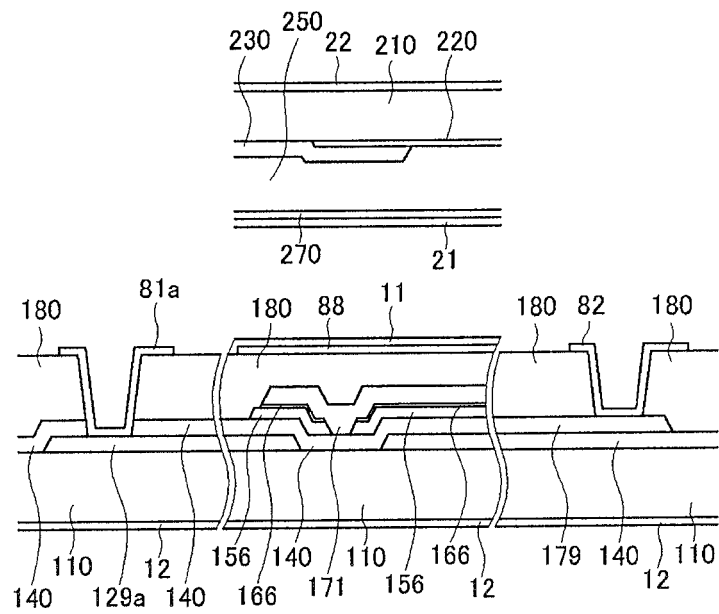


图 6

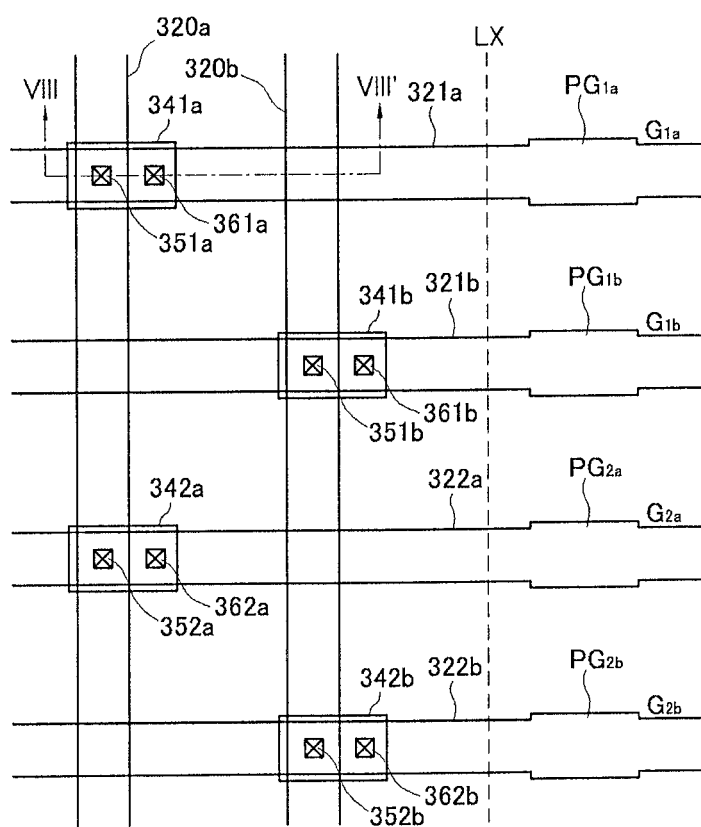


图 7

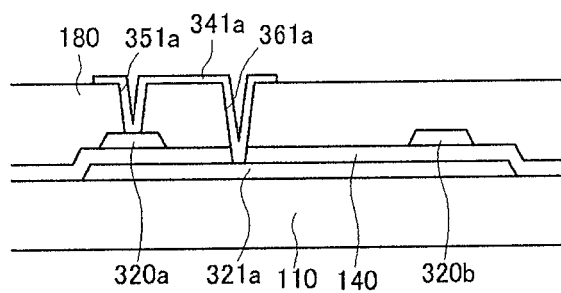


图 8

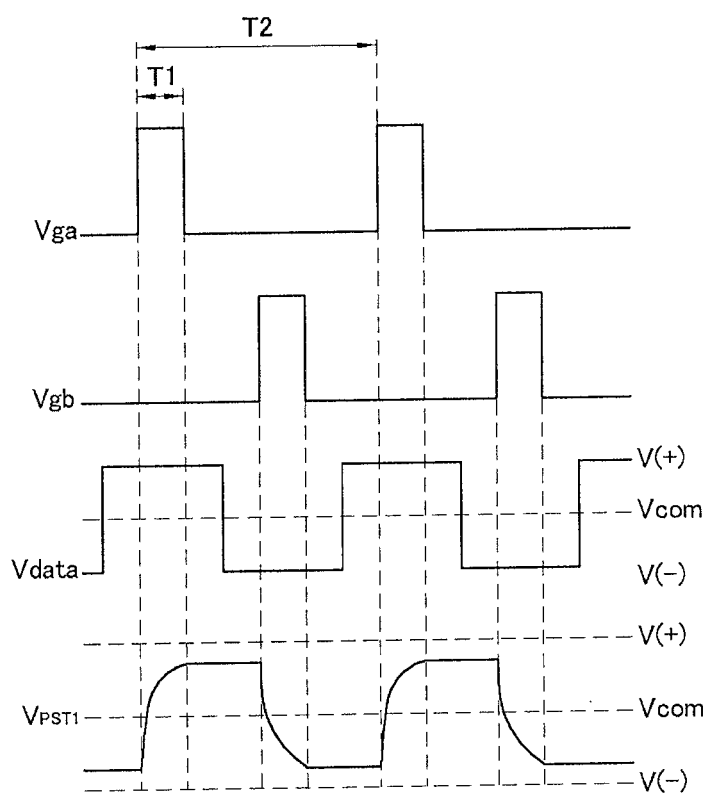


图 9

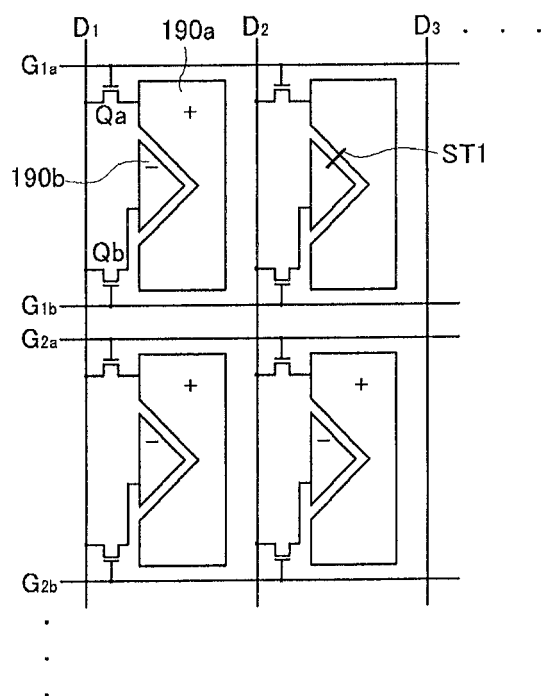


图 10

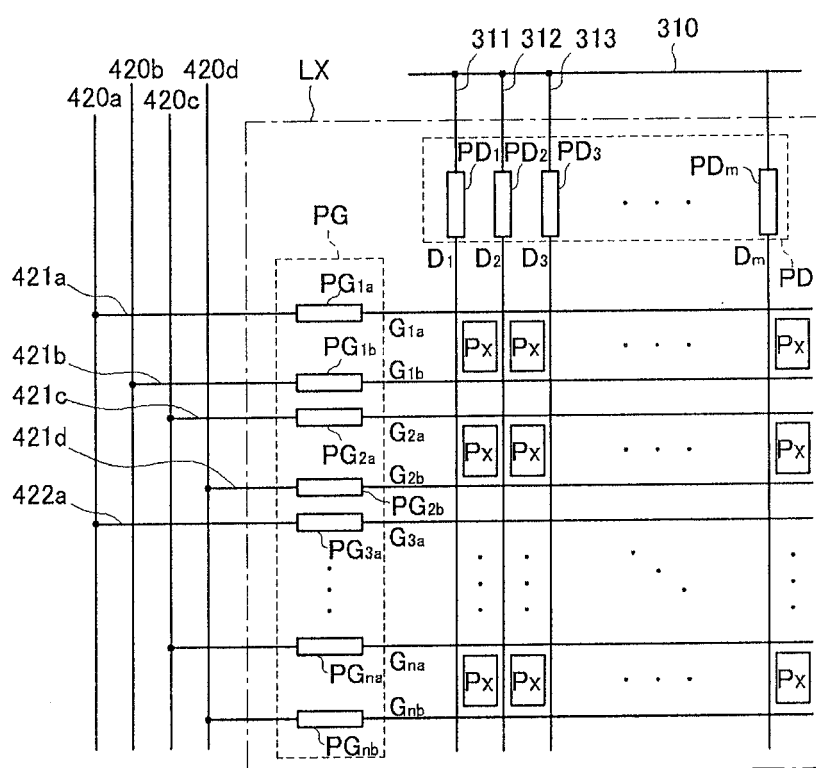


图 11

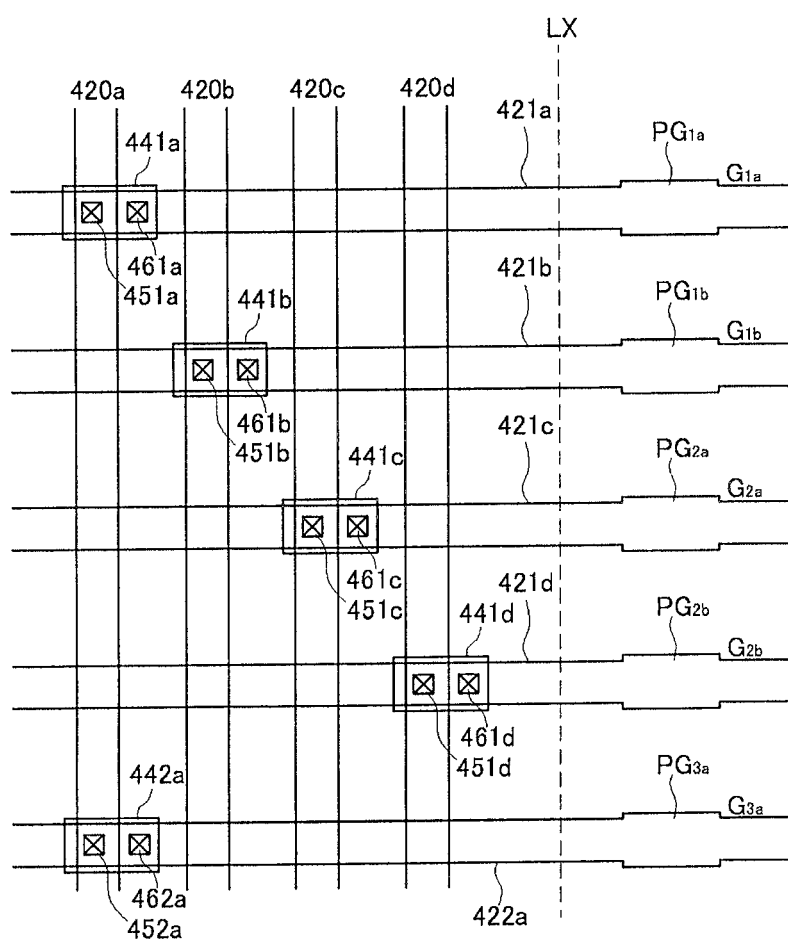


图 12

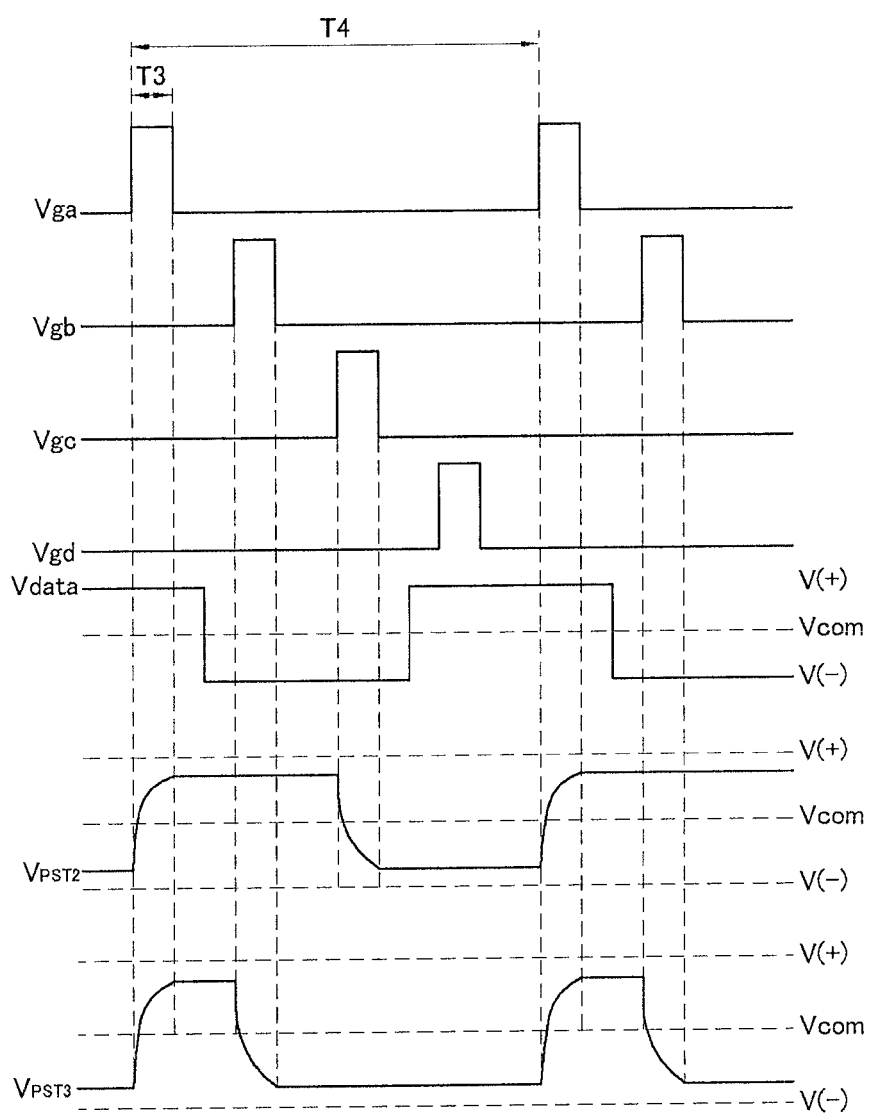


图 13

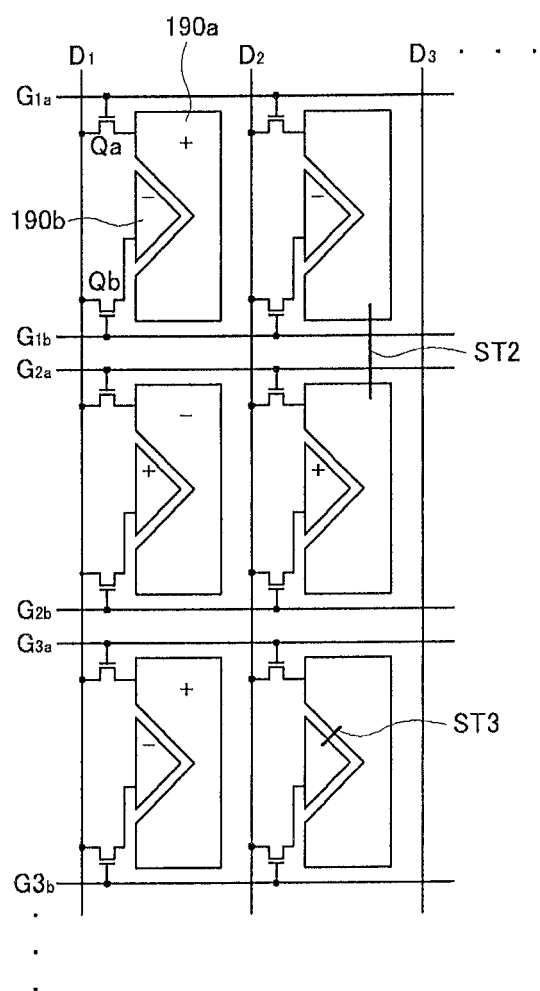


图 14

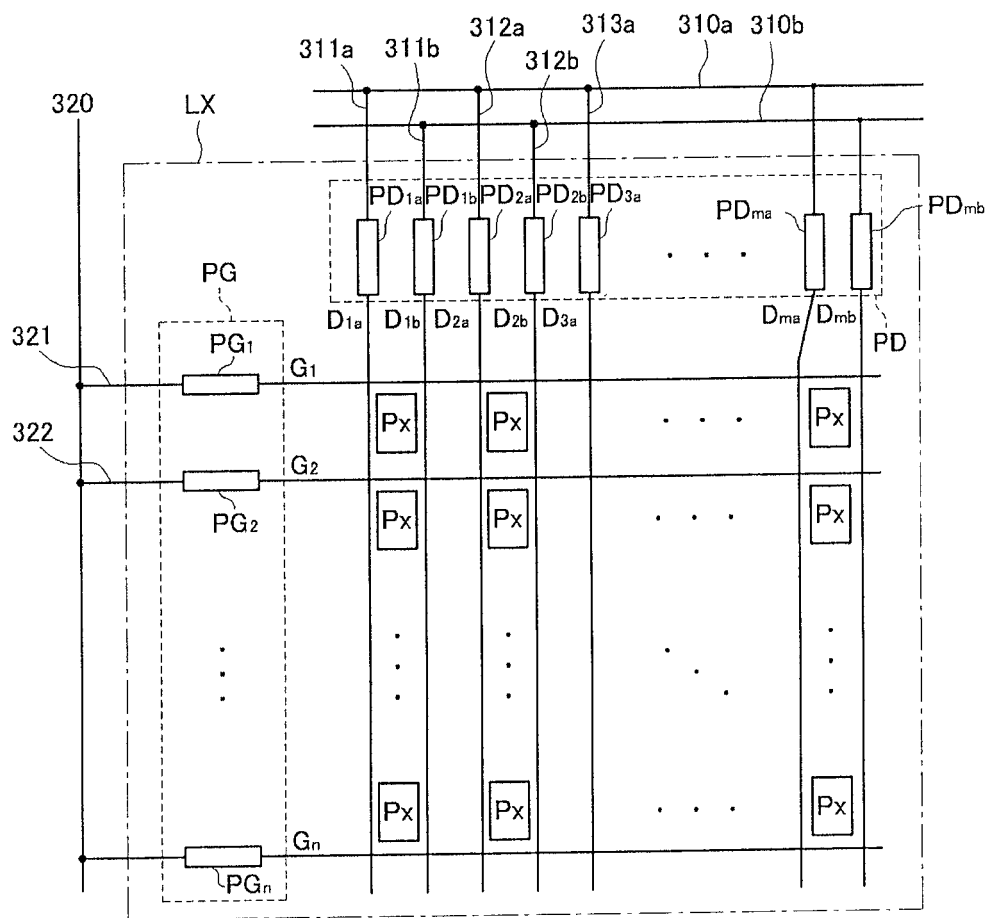


图 15

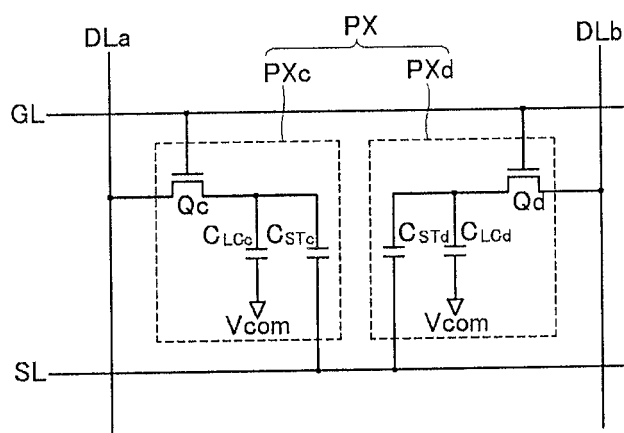


图 16

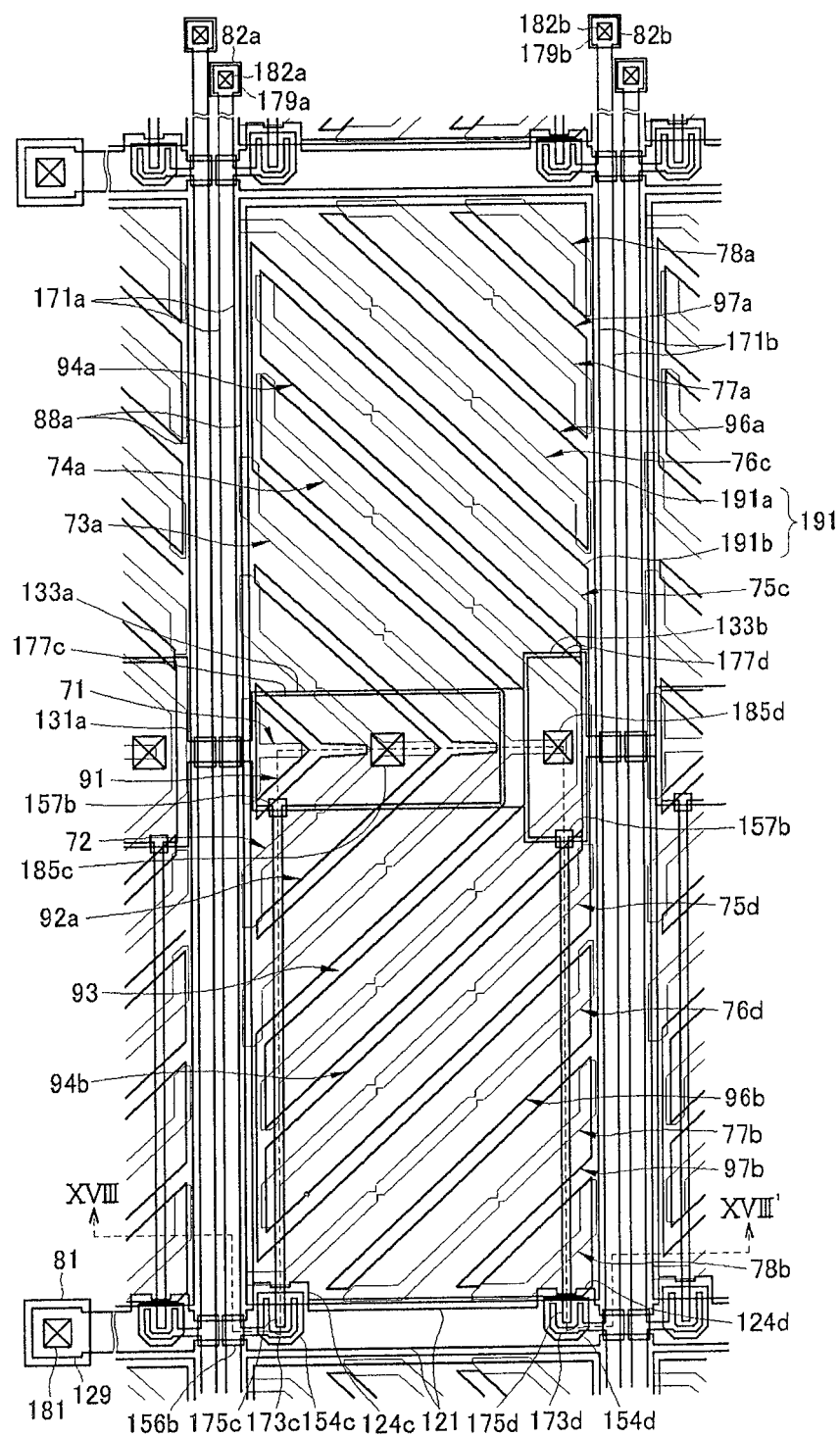


图 17

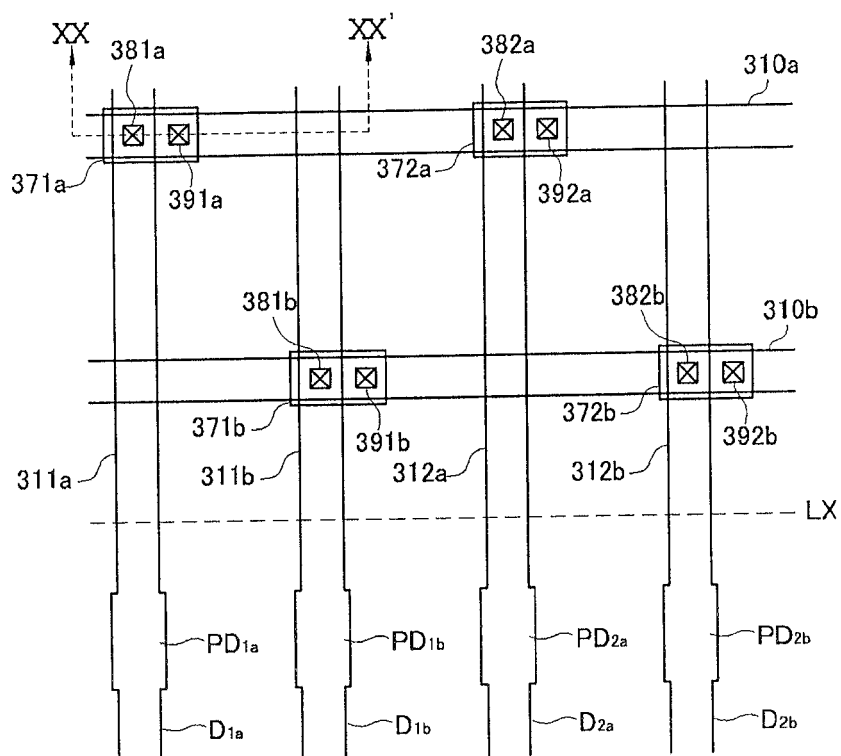


图 19

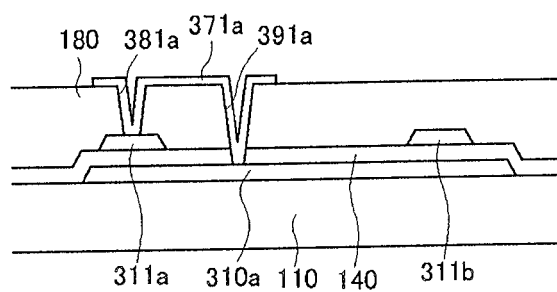


图 20

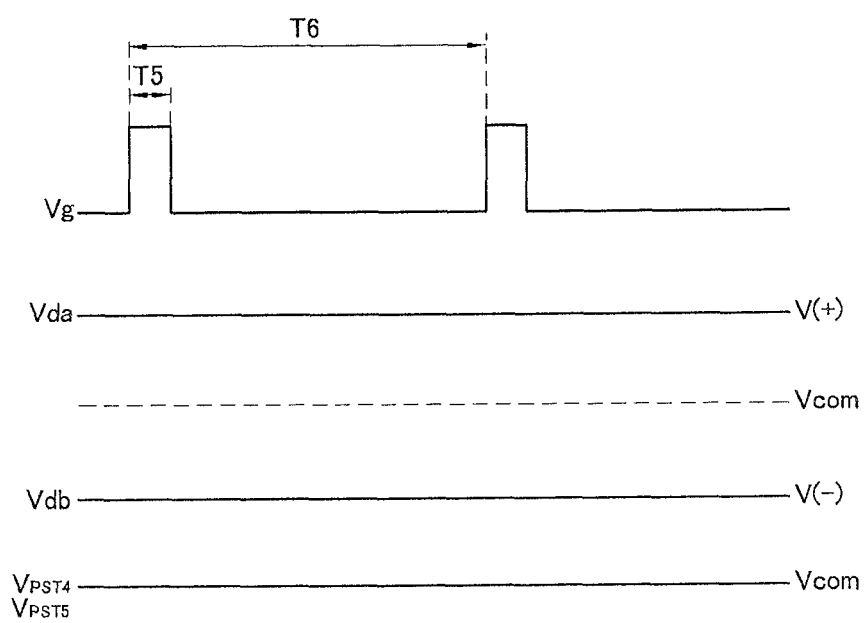


图 21

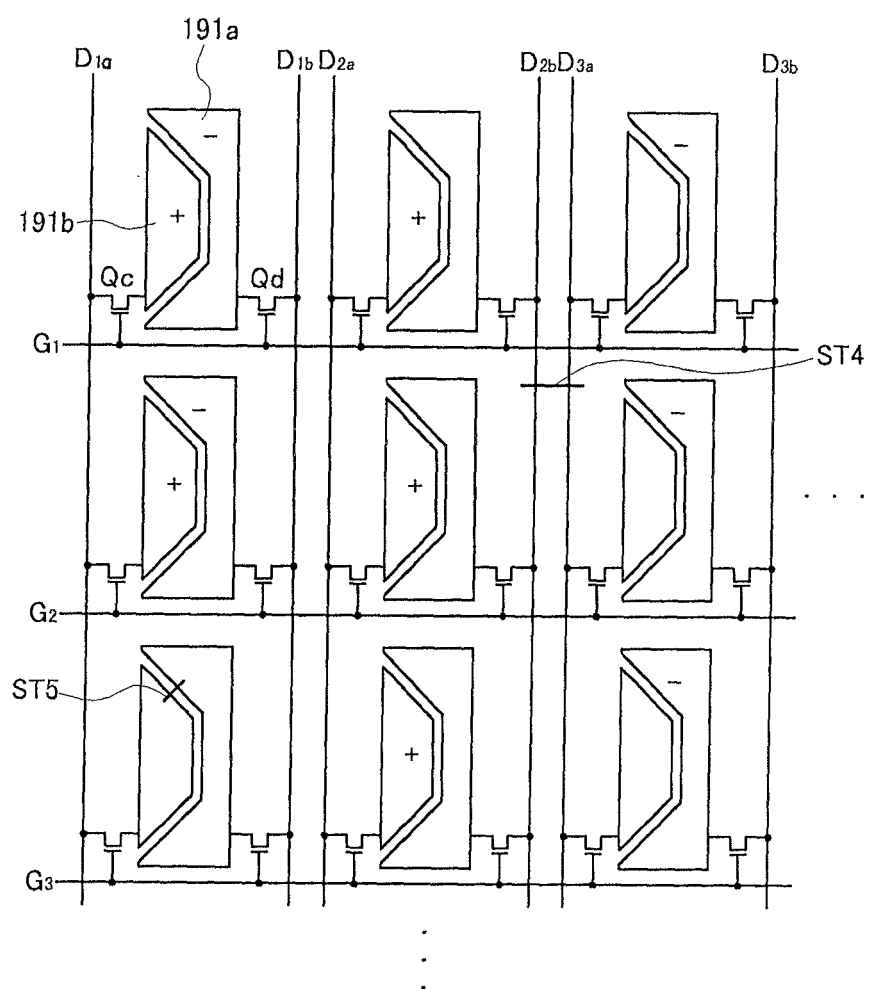


图 22

专利名称(译)	液晶显示器及其测试方法		
公开(公告)号	CN100549772C	公开(公告)日	2009-10-14
申请号	CN200610057648.8	申请日	2006-02-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金东奎		
发明人	金东奎		
IPC分类号	G02F1/133 G02F1/13		
CPC分类号	F21V17/002 F21V17/12		
代理人(译)	李伟		
审查员(译)	杨云峰		
优先权	1020050014578 2005-02-22 KR 1020050047262 2005-06-02 KR		
其他公开文献	CN1825176A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示器，其包括多个像素电极，该像素电极呈矩阵排列并且具有大小彼此不同的第一子像素和第二子像素。第一开关元件和第二开关元件分别连接至所述第一子像素电极和第二子像素电极。第一栅极线和第二栅极线分别连接至第一开关元件和第二开关元件。数据线连接至第一开关元件和第二开关元件，以传输数据电压。第一栅极短路棒和第二栅极短路棒分别连接至第一栅极线和第二栅极线。将连接至各个子像素的栅极线连接至两个或者四个栅极短路棒，以进行阵列测试和视觉检测测试，由此以简便的方法检测各个相邻子像素电极之间的电桥。

