

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/133 (2006.01)
G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610168049.3

[45] 授权公告日 2009年6月17日

[11] 授权公告号 CN 100501513C

[22] 申请日 2006.12.15

[21] 申请号 200610168049.3

[30] 优先权

[32] 2006.3.20 [33] KR [31] 10-2006-0025222

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 李珉京

[56] 参考文献

JP8248385A 1996.9.27

WO2004021322 A2 2004.3.11

US20060034125A1 2006.2.16

CN1722198A 2006.1.18

审查员 李晴晴

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

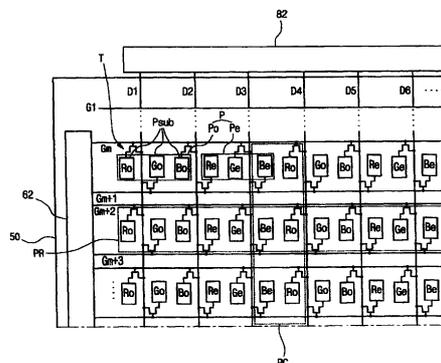
权利要求书 3 页 说明书 11 页 附图 6 页

[54] 发明名称

液晶显示器件及其驱动方法

[57] 摘要

本发明提供一种液晶显示器件，其包括：具有矩阵形式的像素行和像素列的液晶面板；该液晶面板上的第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线，其中 m 为自然数；与该第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线相交叉的数据线；产生数据信号、控制信号、第一闪烁信号和第二闪烁信号的时序控制器；利用第一闪烁信号产生第 m 和 $(m+2)$ 个栅信号并利用第二闪烁信号产生第 $(m+1)$ 和 $(m+3)$ 个栅信号的栅驱动器，该第 m 和 $(m+2)$ 个栅信号分别被提供给第 m 和 $(m+2)$ 条栅线，并且第 $(m+1)$ 和 $(m+3)$ 个栅信号分别被提供给第 $(m+1)$ 和 $(m+3)$ 条栅线，其中第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号依次延迟半个周期；以及利用数据信号和控制信号产生图像信号并将该图像信号提供给数据线的数据驱动器。



1. 一种液晶显示器件，包括：
具有矩阵形式的像素行和像素列的液晶面板；
液晶面板上的第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线，其中 m 为自然数；
与该第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线相交叉的数据线；
产生数据信号、控制信号、第一闪烁信号和第二闪烁信号的时序控制器；
利用第一闪烁信号产生第 m 和 $(m+2)$ 个栅信号并利用第二闪烁信号产生第 $(m+1)$ 和 $(m+3)$ 个栅信号的栅驱动器，该第 m 和 $(m+2)$ 个栅信号分别被提供给第 m 和 $(m+2)$ 条栅线，并且第 $(m+1)$ 和 $(m+3)$ 个栅信号分别被提供给第 $(m+1)$ 和 $(m+3)$ 条栅线，其中第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号依次延迟半个周期；以及
利用数据信号和控制信号产生图像信号并将该图像信号提供给数据线的驱动器。
2. 根据权利要求 1 所述的器件，其特征在于，所述像素行设置在第 m 和 $(m+1)$ 条栅线以及第 $(m+2)$ 和 $(m+3)$ 条栅线之间，其中像素列设置在数据线的两侧。
3. 根据权利要求 2 所述的器件，其特征在于，所述各像素行包括顺序重复的红色、绿色和蓝色子像素区域，其中各像素列包括红色、绿色和蓝色子像素区域中的一个。
4. 根据权利要求 3 所述的器件，其特征在于，所述红色、绿色和蓝色子像素区域构成在像素行中交替设置的奇数和偶数像素区域之一，其中奇数像素区域的红色和蓝色子像素区域以及偶数像素区域的绿色子像素区域与第 m 和 $(m+2)$ 条栅线中的一条相连接，并且奇数像素区域的绿色子像素区域以及偶数像素区域的红色和蓝色子像素区域与第 $(m+1)$ 和 $(m+3)$ 条栅线中的一条相连接。
5. 根据权利要求 4 所述的器件，其特征在于，所述数据线包括第一、第二和第三条数据线，其中奇数像素区域的红色和绿色子像素区域与第一条数据线相连接，其中奇数像素区域的蓝色子像素区域以及偶数像素区域

的红色子像素区域与第二条数据线相连接，并且其中偶数像素区域的绿色和蓝色子像素区域与第三条数据线相连接。

6. 根据权利要求 1 所述的器件，其特征在于，所述栅驱动器产生分别具有完全矩形波形的第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个原始栅信号，其中所述栅驱动器利用第一闪烁信号调制第 m 和 $(m+2)$ 个原始栅信号，并且其中栅驱动器利用第二闪烁信号调制第 $(m+1)$ 和 $(m+3)$ 个原始栅信号。

7. 根据权利要求 6 所述的器件，其特征在于，所述栅驱动器包括：
产生第一、第二、第三和第四时钟脉冲以及栅高压的脉冲宽度调制部件；

第一栅极脉冲调制部件，其利用栅高压、第一时钟脉冲和第三时钟脉冲产生第 m 和 $(m+2)$ 个原始栅信号，并利用第一闪烁信号调制第 m 和 $(m+2)$ 个原始栅信号以产生第 m 和 $(m+2)$ 个栅信号；以及

第二栅极脉冲调制部件，其利用栅高压、第二时钟脉冲和第四时钟脉冲产生第 $(m+1)$ 和 $(m+3)$ 个原始栅信号，并利用第二闪烁信号调制第 $(m+1)$ 和 $(m+3)$ 个原始栅信号以产生第 $(m+1)$ 和 $(m+3)$ 个栅信号。

8. 根据权利要求 1 所述的器件，其特征在于，所述各第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号具有脉冲形状，并在导通时间段具有栅高压而在截止时间段具有栅低压，并且其中导通时间段和截止时间段顺序重复。

9. 根据权利要求 1 所述的器件，其特征在于，所述第一和第二闪烁信号具有矩形波形并具有半个周期的时间差。

10. 根据权利要求 9 所述的器件，其特征在于，所述各第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号在导通时间段的后部分具有调节时间段，并且其中各第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号具有低于栅高压并高于栅低压的电压值。

11. 一种驱动包含第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线以及与该第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线相交叉的数据线的液晶显示器件的方法，包括：

向第 m 和 $(m+2)$ 条栅线分别施加利用第一闪烁信号调制的第 m 和 $(m+2)$ 个栅信号；以及

向第 $(m+1)$ 和 $(m+3)$ 条栅线分别施加利用第二闪烁信号调制的第 $(m+1)$

和 $(m+3)$ 个栅信号，

其中，第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号依次延迟半个周期。

12. 根据权利要求 11 所述的方法，其特征在于，所述第一和第二闪烁信号具有矩形波形并具有半个周期的时间差。

13. 根据权利要求 11 所述的方法，进一步包括：

向所述数据线施加图像信号；以及

将所述图像信号施加到与第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线之一相连接的子像素区域，同时将第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号中的一个施加到第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线之一。

14. 根据权利要求 11 所述的方法，进一步包括：

产生分别具有完全矩形波形的第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个原始栅信号；

利用第一闪烁信号分别调制第 m 和 $(m+2)$ 个原始栅信号以产生第 m 和 $(m+2)$ 个栅信号；以及

利用第二闪烁信号分别调制第 $(m+1)$ 和 $(m+3)$ 个原始栅信号以产生第 $(m+1)$ 和 $(m+3)$ 个栅信号。

液晶显示器件及其驱动方法

本申请要求享有 2006 年 3 月 20 日递交的韩国专利申请 No. 2006-0025222 的权益，在此引入其全部内容作为参考。

技术领域

本发明涉及一种液晶显示（LCD）器件，尤其涉及一种双像素栅共面板（DGIP）型 LCD 器件及其驱动方法。

背景技术

液晶显示（LCD）器件因其高分辨率、高对比度、色彩表现能力以及显示移动图像的优越性而广泛地用作笔记本电脑以及台式电脑的监视器。LCD 器件依赖于液晶分子的光学各向异性以及极化特性而产生图像。LCD 器件包括具有两个基板及其之间插入的液晶层的液晶显示（LCD）面板以及为 LCD 面板提供光的背光组件。液晶分子沿着形成在 LCD 面板的两单独基板上的电极之间所产生的电场方向排列。通过折射和透射来自 LCD 面板下方的背光组件的入射光并控制施加到特定像素区域内的一组液晶分子的电场，获得所需图像。

在已知的不同类型的液晶显示（LCD）器件中，具有以矩阵形式设置的薄膜晶体管（TFT）和像素电极的有源矩阵 LCD（AM-LCD）器件，因其高分辨率和显示移动图像的优良性能而成为重要研究和开发的对象。

图 1 示出了现有技术的液晶显示器件的示意性框图。在图 1 中，液晶显示（LCD）器件包括 LCD 面板 10 和驱动电路单元 20。LCD 面板 10 显示图像，驱动电路单元 20 为 LCD 面板 10 施加用于显示图像的各种电信号。

LCD 面板 10 包括第一基板、第二基板以及第一和第二基板之间的液晶层。栅线 12 和数据线 14 形成在被称作阵列基板的第一基板上。栅线 12 与数据线 14 相交叉以限定像素区域“P”。薄膜晶体管（TFT）“T”与栅线 12 和数据线 14 相连接，并且与 TFT “T”相连接的像素区域形成在像素

区域“P”内。包含红色、绿色和蓝色滤色片的滤色片层形成在被称作滤色片基板的第二基板上。公共电极形成在滤色片层上。液晶层与像素电极和公共电极构成液晶电容“C_{lc}”。

驱动电路单元 20 包括接口 22、时序控制器 24、栅驱动器 26、数据驱动器 28、基准电压发生器 30 以及源电压发生器 32。接口 22 将外部驱动系统，如电脑的信号传送到时序控制器 24。时序控制器 24 处理上述信号以便为栅驱动器 26 和数据驱动器 28 施加数据信号、数据控制信号和栅控制信号。栅驱动器 26 和数据驱动器 28 分别与栅线 12 和数据线 14 相连接。栅驱动器 26 利用来自时序控制器 24 的栅控制信号产生用于导通/截止 LCD 面板 10 的 TFT“T”的栅信号，并且利用栅信号在每帧内顺序使能栅线 12。数据驱动器 28 利用来自时序控制器 24 的数据信号和数据控制信号产生伽马电压，并将该伽马电压施加给数据线 14。因此，当利用栅信号导通 TFT“T”时，对应于数据信号的伽马电压通过 TFT“T”施加到相应的像素电极，并且像素电极和公共电极之间产生的电场驱动液晶层。

基准电压发生器 30 为数据驱动器 28 的数模转换器 (DAC) 产生伽马基准电压。另外，源电压发生器 32 为驱动单元 20 的元件产生源电压并为 LCD 面板 10 产生公共电压。

在 LCD 器件中，当为液晶层施加长时间段的直流 (DC) 电压时，液晶分子中的极性杂质由于电场而被固定在液晶层和第一与第二基板之一之间的界面处。因此，改变了液晶分子的预倾角并不能按照需要控制液晶层，进而引起显示质量的下降。为了防止上述恶化，利用反转 (inversion) 方法驱动 LCD 器件，在所述方法中在每帧内反转数据信号的极性。

图 2 示出了为现有技术的液晶显示器件施加的信号的时序图。在图 2 中，为公共电极施加公共电压“V_{com}”并为栅线施加栅信号“V_{gate}”。另外，为数据线施加数据信号“V_{data}”并将其传送到像素电极以使像素电极具有像素电压。在具有矩形波形的栅信号“V_{gate}”中，栅高压“V_{gh}”和栅低压“V_{gl}”交替重复。栅高压“V_{gh}”和栅低压“V_{gl}”分别对应于导通时间段和截止时间段。数据信号“V_{data}”在两个连续帧内具有相反的极性。因此，数据信号“V_{data}”在第 t 帧期间内具有正极性 (+)，而数据信号“V_{data}”在第 (t+1) 帧期间内具有负极性 (-)。

另外，当导通时间段和截止时间段之间边界处的栅信号“Vgate”从栅高压“Vgh”变至栅低压“Vgl”时，液晶电容“Clc”的电容和像素电压由于在 TFT “T”、液晶电容“Clc”和存储电容（未示出）之间电荷的重新分配而改变。像素电压差可表示为以下等式。

$$\Delta V_p = \{C_{gd}/(C_{lc}+C_{st}+C_{gd})\}(V_{gh}-V_{gl})$$

其中 ΔV_p 为像素电压差， C_{lc} 为液晶电容的电容， C_{st} 为存储电容的电容， C_{gd} 为 TFT 的寄生电容的电容，并且 V_{gh} 和 V_{gl} 分别为栅高压和栅低压。

像素电压差“ ΔV_p ”根据像素电极在 LCD 面板中的位置而存在偏差。因此，像素电压由于非均匀的像素电压差“ ΔV_p ”而非对称地失真，进而引起亮度偏差。因此，由于诸如闪烁的恶化，使得显示质量下降。为了改善诸如闪烁的恶化，已经提出了根据闪烁信号调节栅信号“Vgate”的驱动方法，所述闪烁信号具有矩形波形。在利用闪烁信号的驱动方法中，导通时间段内的栅信号“Vgate”的后部分具有低于栅高压“Vgh”的电压值，进而降低了像素电压差“ ΔV_p ”。

具有相对低成本的 LCD 器件已经成为最近研究和开发的对象。为了降低生产成本，已经提出了具有减少数量的驱动集成电路（IC）的 LCD 器件。例如，可以通过减少数据线的数量而减少驱动 IC 的数量。因此，提出了双像素栅共面板（DGIP）型 LCD 器件，其中两个相邻像素电极与一条数据线相连接。

图 3 示出了现有技术的 DGIP 型 LCD 器件的示意图。在图 3 中，在 LCD 面板上限定有子像素区域“Psub”和像素区域“P”。在三个相邻的子像素区域“Psub”内分别显示红色、绿色和蓝色，并且三个相邻的子像素区域“Psub”构成一个像素区域“P”。子像素区域“Psub”被设置为条形，其中显示红色“R”、绿色“G”和蓝色“B”的子像素区域“Psub”沿像素行顺序重复，而显示相同颜色的子像素区域沿 LCD 面板内的像素列设置。

另外，沿像素行的两个相邻的子像素区域“Psub”具有一条公共的数据线，并且沿像素列在两个相邻的子像素区域“Psub”之间设置两条栅线。例如，像素行设置在第 m 条和第 $m+1$ 条栅线“ G_m ”和“ G_{m+1} ”以及第 $(m+2)$ 条和第 $(m+3)$ 条栅线“ G_{m+2} ”和“ G_{m+3} ”之间，同时第 $(m+1)$ 条和第 $(m+2)$

条栅线“ G_{m+1} ”和“ G_{m+2} ”之间没有像素行而彼此相邻。

在 LCD 面板中，栅信号被顺序施加给栅线“ $G_1, \dots, G_m, G_{m+1}, G_{m+2}$ ”并且与该选定栅线相连接的 TFT 导通。相应地，数据信号被施加到数据线“ D_1, D_2, D_3, \dots ”并借助该数据信号驱动子像素区域“ P_{sub} ”以显示相应的颜色。

图 4 示出了施加到现有技术的 LCD 器件的栅信号和闪烁信号的示意性时序图。如图 3 和图 4 所示，第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”分别被施加给第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线“ G_m ”、“ G_{m+1} ”、“ G_{m+2} ”和“ G_{m+3} ”。以左侧最外的像素列作为基准，像素行中的像素区域“ P ”被分为奇数像素区域“ P_o ”和偶数像素区域“ P_e ”。因此，在的 m 和 $(m+1)$ 条栅线“ G_m ”和“ G_{m+1} ”之间的像素行中，奇数像素区域“ P_o ”的红色和蓝色子像素区域“ R_o ”和“ B_o ”与偶数像素区域“ P_e ”的绿色子像素区域“ G_e ”由的 m 条栅线“ G_m ”的第 m 个栅信号“ V_{gm} ”所驱动。此外，奇数像素区域“ P_o ”的绿色子像素区域“ G_o ”与偶数像素区域“ P_e ”的红色和蓝色子像素区域“ R_e ”和“ B_e ”由第 $(m+1)$ 条栅线“ G_{m+1} ”的第 $(m+1)$ 个栅信号“ V_{gm+1} ”所驱动。类似地，在第 $(m+2)$ 和 $(m+3)$ 条栅线“ G_{m+2} ”和“ G_{m+3} ”之间的像素行中，奇数像素区域“ P_o ”的红色和蓝色子像素区域“ R_o ”和“ B_o ”与偶数像素区域“ P_e ”的绿色子像素区域“ G_e ”由第 $(m+2)$ 条栅线“ G_{m+2} ”的第 $(m+2)$ 个栅信号“ V_{gm+2} ”所驱动。此外，奇数像素区域“ P_o ”的绿色子像素区域“ G_o ”与偶数像素区域“ P_e ”的红色和蓝色子像素区域“ R_e ”和“ B_e ”由第 $(m+3)$ 条栅线“ G_{m+3} ”的第 $(m+3)$ 个栅信号“ V_{gm+3} ”所驱动。

第 m 和 $(m+2)$ 个栅信号“ V_{gm} ”和“ V_{gm+2} ”具有一个周期“ T ”的时间差，而第 $(m+1)$ 和 $(m+3)$ 个栅信号“ V_{gm+1} ”和“ V_{gm+3} ”具有一个周期“ T ”的时间差。另外，第 m 和 $(m+1)$ 个栅信号“ V_{gm} ”和“ V_{gm+1} ”具有半个周期“ $T/2$ ”的时间差。结果，第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”依次延迟半个周期“ $T/2$ ”。

根据闪烁信号“ FLK ”调制第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”以防止诸如闪烁的恶化。因为闪烁信号“ FLK ”与第 m 个栅信号“ V_{gm} ”同步，调制具有一个周期“ T ”

的第 m 和 $(m+2)$ 个栅信号 “ V_{gm} ” 和 “ V_{gm+2} ”，使得第 m 和 $(m+2)$ 个栅信号 “ V_{gm} ” 和 “ V_{gm+2} ” 的后部分 “ a ” 在导通时间段内具有低于栅高压 “ V_{gh} ” 的电压值。因此，防止了与第 m 和 $(m+2)$ 条栅线 “ G_m ” 和 “ G_{m+2} ” 相连接的子像素区域 “ P_{sub} ” 中的诸如闪烁的恶化。然而，根据闪烁信号 “ FLK ” 分别调制相对于第 m 和 $(m+2)$ 个栅信号 “ V_{gm} ” 和 “ V_{gm+2} ” 具有半个周期 “ $1/2$ ” 时间差的第 $(m+1)$ 和 $(m+3)$ 个栅信号 “ V_{gm+1} ” 和 “ V_{gm+3} ”，使得第 $(m+1)$ 和 $(m+3)$ 个栅信号 “ V_{gm+1} ” 和 “ V_{gm+3} ” 的前部分在导通时间段内具有低于栅高压 “ V_{gh} ” 的电压值。借助在导通时间段的前段部分内的栅信号调制不能阻止诸如闪烁的恶化。而且，在导通时间段的前段部分内的栅信号调制引起与的 $(m+1)$ 和 $(m+3)$ 条栅线 “ G_{m+1} ” 和 “ G_{m+3} ” 相连接的子像素区域 “ P_{sub} ” 中的亮度降低，进而降低了显示质量。

发明内容

因此，本发明涉及一种基本消除由于现有技术的限制和缺陷所引起的一个或多个问题的液晶显示器件及其驱动方法。

本发明的一个目的是提供一种能够防止由于不正确的栅信号所引起的显示质量下降的液晶显示器件以及利用闪烁信号驱动该液晶显示器件的方法。

本发明的其他特征和优点将在以下描述中予以阐述，并根据该描述部分地变得七个年初或通过本发明的实践予以了解到。借助所撰写的说明书和权利要求及附图中特殊指出的结构能够了解和获得本发明的这些和其他优点。

为了实现这些和其他优点并根据本发明的目的，如在此具体且广泛描述的，一种液晶显示器件包括：具有矩阵形式的像素行和像素列的液晶板，该液晶面板上的第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线，其中 m 为自然数；与该第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线相交叉的数据线；产生数据信号、控制信号、第一闪烁信号和第二闪烁信号的时序控制器；利用第一闪烁信号产生第 m 和 $(m+2)$ 个栅信号并利用第二闪烁信号产生第 $(m+1)$ 和 $(m+3)$ 个栅信号的栅驱动器，该第 m 和 $(m+2)$ 个栅信号分别被提供给第 m 和 $(m+2)$ 条栅线，并且该第 $(m+1)$ 和 $(m+3)$ 个栅信号分别被提供给第 $(m+1)$ 和 $(m+3)$ 条栅

线，其中第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号依次延迟半个周期；以及利用数据信号和控制信号产生图像信号并将图像信号提供给数据线的数据驱动器。

在另一方面，一种驱动包含第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线以及与该第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线交叉的数据线的液晶显示器件的方法，包括：向第 m 和 $(m+2)$ 条栅线分别施加利用第一闪烁信号调制的第 m 和 $(m+2)$ 个栅信号；并向第 $(m+1)$ 和 $(m+3)$ 条栅线分别施加利用第二闪烁信号调制的第 $(m+1)$ 和 $(m+3)$ 个栅信号，其中第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号依次延迟半个周期。

应当理解，前述的总体描述以及以下的详细描述都是示例性和说明性的，并用于提供所请求的本发明的进一步说明。

附图说明

下面参照附图详细描述本发明，其实实施例示于附图中。尽可能的，使用相同的附图标记表示相同或者类似的部件。

图 1 示出了现有技术的液晶显示器件的示意性框图；

图 2 示出了施加到现有技术的液晶显示器件的信号时序图；

图 3 示出了现有技术的 DGIP 型 LCD 器件的示意图；

图 4 示出了施加到现有技术的 LCD 器件的栅信号和闪烁信号的示意性时序图；

图 5 示出了根据本发明一实施例的 DGIP 型 LCD 器件的示意图；

图 6 示出了施加到根据本发明一实施例的 LCD 器件的栅信号和闪烁信号的示意性时序图；以及

图 7 示出了根据本发明一实施例的 LCD 器件中栅驱动器的示意性框图。

具体实施方式

现详细参照本发明的优选实施例，在附图中示出了所述实施例的实例。只要可能，相同的附图标记用于指代相同或相似的部件。

图 5 示出了根据本发明一实施例的 DGIP 型 LCD 器件的示意图。

在图 5 中，液晶显示 (LCD) 器件包括液晶显示 (LCD) 面板 50 和与 LCD 面板 50 相连接的数据驱动器 82。因为 LCD 面板 50 为双像素栅共面板 (DGIP) 型，所以栅驱动器 62 集成在 LCD 面板 50 内。即使图 5 中未示出，LCD 面板 50 包括第一基板、第二基板以及第一和第二基板之间的液晶层。在第一基板上形成多条栅线 “G1, ……Gm, Gm+1, Gm+2, Gm+3, ……” 以及多条数据线 “D1, D2, D3, D4……”。多条栅线 “G1, ……Gm, Gm+1, Gm+2, Gm+3, ……” (m 为自然数) 和多条数据线 “D1, D2, D3, D4……” 被设置成矩阵形式以限定像素行 “PR” 和像素列 “PC”。薄膜晶体管 (TFT) “T” 与栅线和数据线相连接，而像素电极 (未示出) 与 TFT “T” 相连接。尽管图 5 中未示出，但具有红色、绿色和蓝色滤色片的滤色片层以及公共电极形成在第二基板上。像素电极、公共电极以及像素电极和公共电极之间的液晶层构成液晶电容 (未示出)。

在 LCD 面板 50 内限定子像素区域 “Psub” 和像素区域 “P”。分别在三个相邻的子像素区域 “Psub” 内显示红色、绿色和蓝色，并且三个相邻的子像素区域 “Psub” 构成一个像素区域 “P”。子像素区域 “Psub” 设置为条形，其中显示红色 “R”、绿色 “G” 和蓝色 “B” 的子像素区域 “Psub” 沿像素行 “PR” 顺序重复，而显示相同颜色的子像素区域 “Psub” 沿 LCD 面板内的像素列 “PC” 设置。

在 LCD 面板 50 中，像素行 “PR” 中两个相邻的子像素区域 “Psub” 具有一条公共的数据线，并且在像素列 “PC” 的两个相邻的子像素区域 “Psub” 之间设置两条栅线。因此，两个相邻的像素列 “PC” 设置在一条数据线的两侧，而两条相邻的栅线设置在两个相邻的像素行 “PR” 之间。例如，像素行 “PR” 设置在第 m 和 (m+1) 条栅线 “Gm” 和 “Gm+1” 以及第 (m+2) 和 (m+3) 条栅线 “Gm+2” 和 “Gm+3” 之间，同时第 (m+1) 和 (m+2) 条栅线 “Gm+1” 和 “Gm+2” 之间没有像素行 “PR” 而彼此相邻。

以左侧最外的像素列作为基准，沿像素行将像素区域 “P” 分为奇数像素区域 “Po” 和偶数像素区域 “Pe”。奇数和偶数像素区域 “Po” 和 “Pe” 沿像素行 “PR” 交替设置。因此，在第 m 和 (m+1) 条栅线 “Gm” 和 “Gm+1” 之间的像素行 “PR” 中，奇数像素区域 “Po” 的红色和蓝色子像素区域 “Ro” 和 “Bo” 以及偶数像素区域 “Pe” 的绿色子像素区域 “Ge” 与第 m 条栅线

“ G_m ”相连接。此外，奇数像素区域“ P_o ”的绿色子像素区域“ G_o ”和偶数像素区域“ P_e ”的红色和蓝色子像素区域“ R_e ”和“ B_e ”与第 $(m+1)$ 条栅线“ G_{m+1} ”相连接。类似地，在第 $(m+2)$ 和 $(m+3)$ 条栅线“ G_{m+2} ”和“ G_{m+3} ”之间的像素行中，奇数像素区域“ P_o ”的红色和蓝色子像素区域“ R_o ”和“ B_o ”和偶数像素区域“ P_e ”的绿色子像素区域“ G_e ”与第 $(m+2)$ 条栅线“ G_{m+2} ”相连接。此外，奇数像素区域“ P_o ”的绿色子像素区域“ G_o ”和偶数像素区域“ P_e ”的红色和蓝色子像素区域“ R_e ”和“ B_e ”与第 $(m+3)$ 条栅线“ G_{m+3} ”相连接。

在像素列“ PC ”中，奇数像素区域“ P_o ”的红色和绿色子像素区域“ R_o ”和“ G_o ”与第一数据线“ D_1 ”相连接。进一步，奇数像素区域“ P_o ”的蓝色子像素区域“ B_o ”和偶数像素区域“ P_e ”的红色子像素区域“ R_e ”与第二条数据线“ D_2 ”相连接，并且偶数像素区域“ P_e ”的绿色子像素区域和蓝色子像素区域“ G_e ”和“ B_e ”与第三条数据线“ D_3 ”相连接。

多条栅线“ $G_1, \dots, G_m, G_{m+1}, G_{m+2}, G_{m+3}, \dots$ ”与栅驱动器 62 相连接，而多条数据线“ $D_1, D_2, D_3, D_4, \dots$ ”与数据驱动器 82 相连接。栅信号被顺序施加到栅线“ $G_1, \dots, G_m, G_{m+1}, G_{m+2}, G_{m+3}, \dots$ ”并且与选定的栅线相连接的 TFT 导通。因此，数据信号被施加给数据线“ $D_1, D_2, D_3, D_4, \dots$ ”并且子像素区域“ P_{sub} ”由该数据信号驱动以显示相应的颜色。

图 6 示出了施加至根据本发明一实施例的 LCD 器件的栅信号和闪烁信号的示意性时序图。

在图 5 和 6 中，第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”分别被施加至第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 条栅线“ G_m ”、“ G_{m+1} ”、“ G_{m+2} ”和“ G_{m+3} ”。第 m 和 $(m+2)$ 个栅信号“ V_{gm} ”和“ V_{gm+2} ”具有一个周期“ T ”的时间差，而第 $(m+1)$ 和 $(m+3)$ 个栅信号“ V_{gm+1} ”和“ V_{gm+3} ”具有一个周期“ T ”的时间差。另外，第 m 和 $(m+1)$ 个栅信号“ V_{gm} ”和“ V_{gm+1} ”具有半个周期“ T ” ($T/2$) 的时间差。因此，第 m 、 $(m+1)$ 、 $(m+2)$ 和 $(m+3)$ 个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”依次延迟半个周期“ T ” ($T/2$)。

各栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”除后部分之外

都具有矩形波形，并且栅高压“V_{gh}”和栅低压“V_{gl}”交替重复。栅高压“V_{gh}”和栅低压“V_{gl}”分别对应于导通时间段和截止时间段。因此，各栅信号“V_{gm}”、“V_{gm+1}”、“V_{gm+2}”和“V_{gm+3}”具有以帧为周期的重复脉冲。

通过利用来自时序控制器（未示出）的第一和第二闪烁信号“FLK1”和“FLK2”调制具有完全矩形波形的原始栅信号（未示出），获得第 m、(m+1)、(m+2) 和 (m+3) 个栅信号“V_{gm}”、“V_{gm+1}”、“V_{gm+2}”和“V_{gm+3}”。原始栅信号分别具有与调制的栅信号相同的时序。第一和第二闪烁信号“FLK1”和“FLK2”具有矩形波形并且第一和第二闪烁信号“FLK1”和“FLK2”之间的时间差为半个周期“T”（T/2）。另外，第一和第二闪烁信号“FLK1”和“FLK2”分别与第 m 和 (m+1) 个栅信号“V_{gm}”和“V_{gm+1}”同步。第一闪烁信号“FLK1”用于获得第 m 和 (m+2) 个栅信号“V_{gm}”和“V_{gm+2}”，而第二闪烁信号“FLK2”用于获得第 (m+1) 和 (m+3) 个栅信号“V_{gm+1}”和“V_{gm+3}”。因此，在导通时间段后部分的各第 m、(m+1)、(m+2) 和 (m+3) 个栅信号“V_{gm}”、“V_{gm+1}”、“V_{gm+2}”和“V_{gm+3}”的调节时间段“a”具有低于栅高压“V_{gh}”并且高于栅低压“V_{gl}”的电压值。

因此，通过利用与第 m 个栅信号“V_{gm}”同步的第一闪烁信号“FLK1”调制第 m 和 (m+2) 个原始栅信号，能够获得第 m 和 (m+2) 个栅信号“V_{gm}”和“V_{gm+2}”，并通过利用与第 (m+1) 个栅信号“V_{gm+1}”同步的第二闪烁信号“FLK2”调制第 (m+1) 和 (m+3) 个原始栅信号，获得第 (m+1) 和 (m+3) 个栅信号“V_{gm+1}”和“V_{gm+3}”。因为利用与第一闪烁信号“FLK1”具有半个周期“T”（T/2）时间差的第二闪烁信号“FLK2”调制与第 m 个原始信号具有半个周期“T”（T/2）时间差的第 (m+1) 个原始栅信号，该第 (m+1) 个栅信号“V_{gm+1}”在导通时间段的后部分具有调节时间段“a”，而不同于现有技术是在导通时间段的前部分。

在调节时间段“a”中，各第 m、(m+1)、(m+2) 和 (m+3) 个栅信号“V_{gm}”、“V_{gm+1}”、“V_{gm+2}”和“V_{gm+3}”的调节时间段“a”具有低于栅高压“V_{gh}”的电压值以减少像素电压差“ ΔV_p ”。例如，调节时间段“a”中的各第 m、(m+1)、(m+2) 和 (m+3) 个栅信号“V_{gm}”、“V_{gm+1}”、“V_{gm+2}”

和“ V_{gm+3} ”的电压值可沿着连接栅高压“ V_{gh} ”以及栅高压“ V_{gh} ”和栅低压“ V_{gl} ”之间的电压的曲线进行变化。因此，调节时间段“a”中各第m、(m+1)、(m+2)和(m+3)个栅信号“ V_{gm} ”、“ V_{gm+1} ”、“ V_{gm+2} ”和“ V_{gm+3} ”的电压值可从栅高压“ V_{gh} ”非线性地变为栅高压“ V_{gh} ”和栅低压“ V_{gl} ”之间的电压。

在根据本发明一实施例的LCD器件中，利用具有半个周期时间差的第一和第二闪烁信号防止了不正确的栅极信号调制。因此，阻止了诸如闪烁的恶化并改善了亮度的不均匀性。

图7示出了根据本发明一实施例的LCD器件中栅驱动器的示意性框图。

在图7中，集成在LCD器件中的栅驱动器62包括脉冲宽度调制(PWM)部件64、第一栅脉冲调制(GPM)部件66、第二GPM部件68、第一电平转移(LS)部件70、第二LS部件72、第三LS部件74和第四LS部件76。第一、第二、第三和第四LS部件70、72、74和76分别与第m、(m+1)、(m+2)和(m+3)条栅线“ G_m ”、“ G_{m+1} ”、“ G_{m+2} ”和“ G_{m+3} ”相连接。尽管图7示出了用于第m、(m+1)、(m+2)和(m+3)条栅线“ G_m ”、“ G_{m+1} ”、“ G_{m+2} ”和“ G_{m+3} ”的栅驱动器62，但可类似地为其它栅线形成栅驱动器。

PWM部件64处理来自时序控制器(未示出)的控制信号以便为调制之前的原始栅信号产生第一、第二、第三和第四时钟脉冲脉冲“ CG_m ”、“ CG_{m+1} ”、“ CG_{m+2} ”和“ CG_{m+3} ”和栅高压“ V_{gh} ”。栅高压“ V_{gh} ”、第一时钟脉冲脉冲“ CG_m ”和第三时钟脉冲脉冲“ CG_{m+2} ”被传送到第一GPM部件66，同时栅高压“ V_{gh} ”、第二时钟脉冲脉冲“ CG_{m+1} ”和第四时钟脉冲脉冲“ CG_{m+3} ”被传送到第二GPM部件68。

第一GPM部件66利用来自第一PWM部件64的栅高压“ V_{gh} ”、第一时钟脉冲“ CG_m ”和第三时钟脉冲“ CG_{m+2} ”产生第m和(m+2)个原始栅信号(未示出)，并利用来自时序控制器的第一闪烁信号“FLK1”调制第m和(m+2)个原始栅信号以产生第m和(m+2)个栅信号“ V_{gm} ”和“ V_{gm+2} ”，所述栅信号在导通时间段的后部分具有调节时间段“a”。另外，第二GPM部件68利用栅高压“ V_{gh} ”、第二时钟脉冲“ CG_{m+1} ”和第四时钟脉冲“ CG_{m+3} ”产生第(m+1)和(m+3)个原始栅信号(未示出)，并利用来自时序控制器的第二闪烁信号“FLK2”调制第(m+1)和(m+3)个原始栅信号以产生第(m+1)和(m+3)个栅信号“ V_{gm+1} ”和“ V_{gm+3} ”，所述栅信号在导通时间段的后部分具有调节时间段“a”。

+3”产生第(m+1)和(m+3)个原始栅信号(未示出),并利用来自时序控制器的第二闪烁信号“FLK2”调制第(m+1)和(m+3)个原始栅信号以产生第(m+1)和(m+3)个栅信号“V_{gm+1}”和V_{gm+3}”,所述栅信号在导通时间段的后部分分别具有调节时间段“a”。来自时序控制器的其它时钟脉冲也被传送到第一和第二GPM部件66和68。

利用第一闪烁信号“FLK1”调制的第m和(m+2)个栅信号“V_{gm}”和V_{gm+2}”分别被施加给第一和第三LS部件70和74。第m和(m+2)个栅信号“V_{gm}”和V_{gm+2}”的电压电平分别在第一和第三LS部件70和74中改变,并且电压电平改变的第m和(m+2)个栅信号“V_{gm}”和“V_{gm+2}”随后分别被施加至第m和(m+2)条栅线“G_m”和“G_{m+2}”。类似地,利用第二闪烁信号“FLK2”调制的第(m+1)和(m+3)个栅信号“V_{gm+1}”和“V_{gm+3}”分别被施加给第二和第四LS部件72和76,并且电压电平改变的第(m+1)和(m+3)个栅信号“V_{gm+1}”和“V_{gm+3}”随后分别被施加至第(m+1)和(m+3)条栅线“G_{m+1}”和“G_{m+3}”。

因此,在根据本发明的DGIP型LCD器件中,阻止了由于不正确的栅信号调制而引起的显示质量下降。特别地,由于利用具有半个周期时间差的两个闪烁信号分别调制具有半个周期时间差的原始栅信号,各调制过的栅信号在导通时间段的后部分具有调制过的时间段。因此,阻止了闪烁并改善了亮度的均匀性。

本领域技术人员应当理解,在不脱离本发明的精神或范围的情况下,可对液晶显示器件及本发明的液晶显示器件的制造方法进行各种修改和改变。因此,本发明倾向于覆盖本发明提供的修改和改变,这些修改和改变包含在所附权利要求及其等同物的范围内。

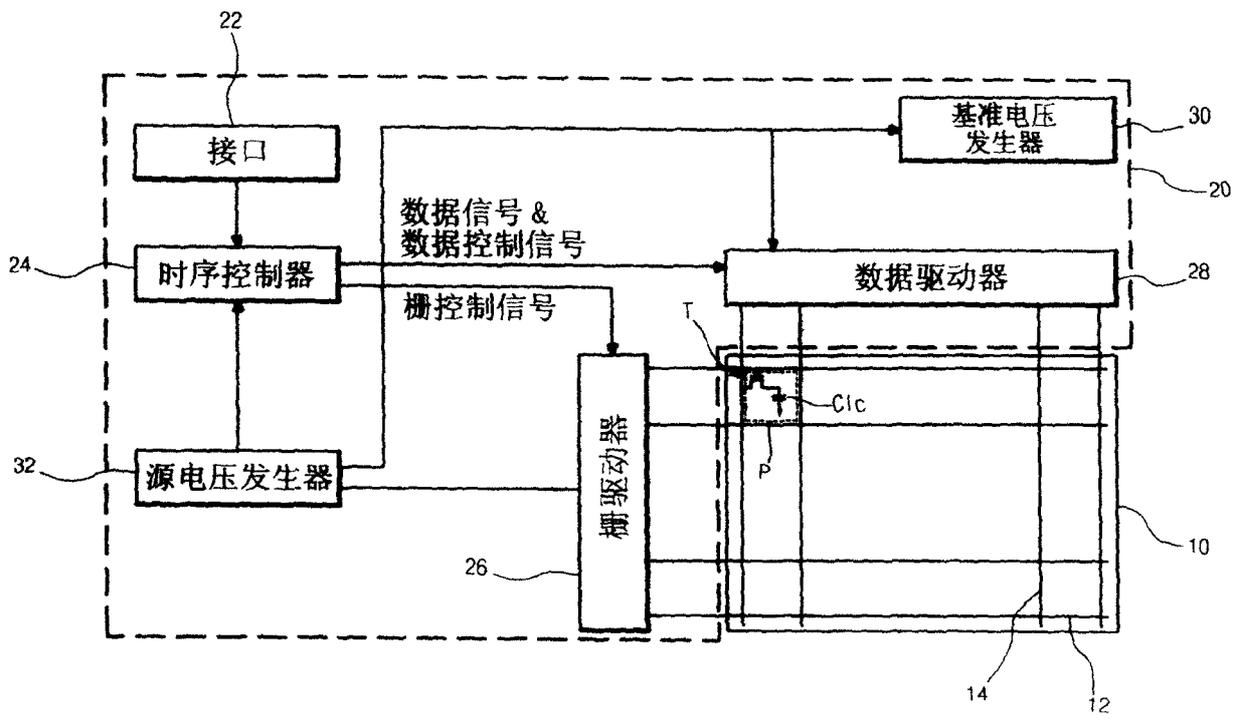


图 1

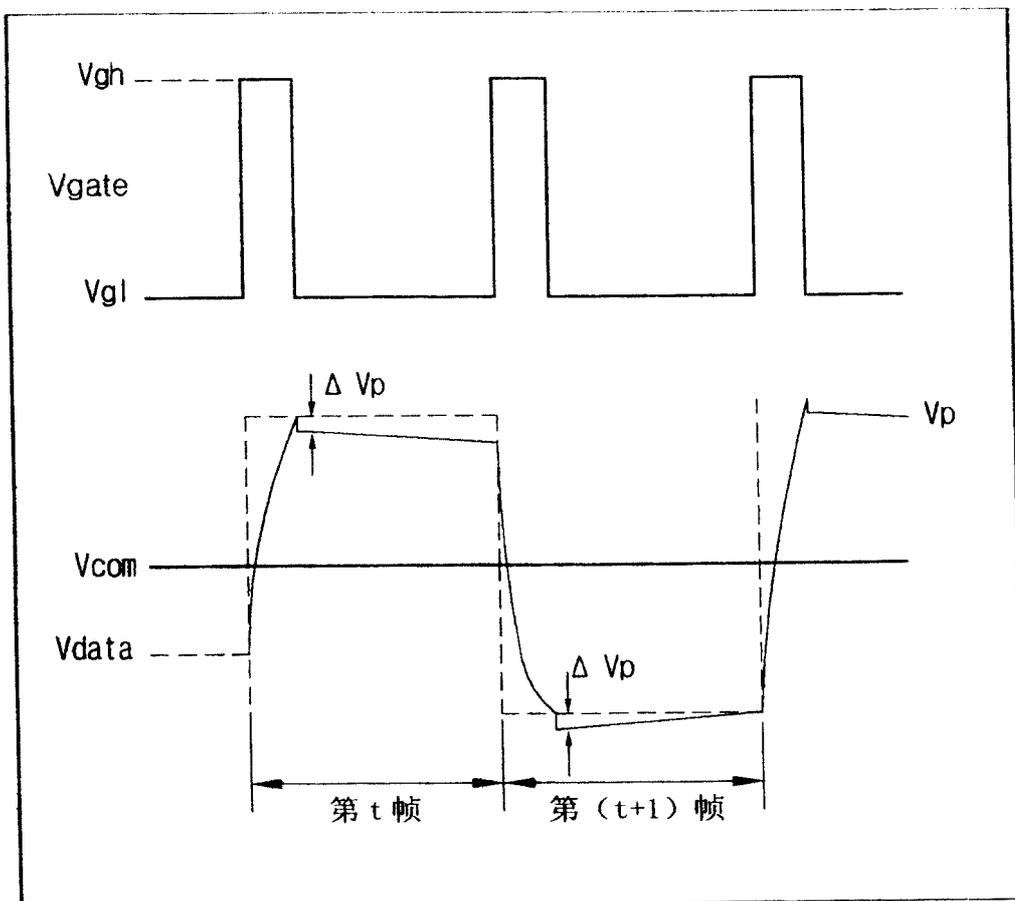


图 2

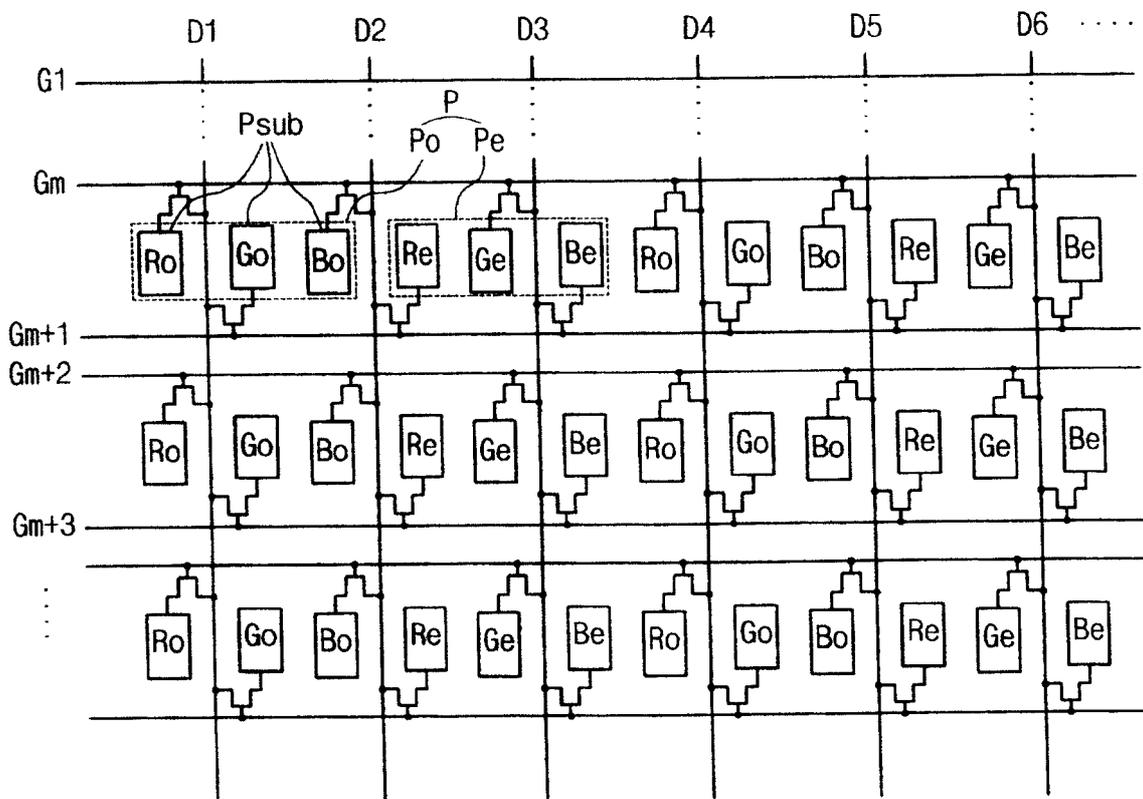


图 3

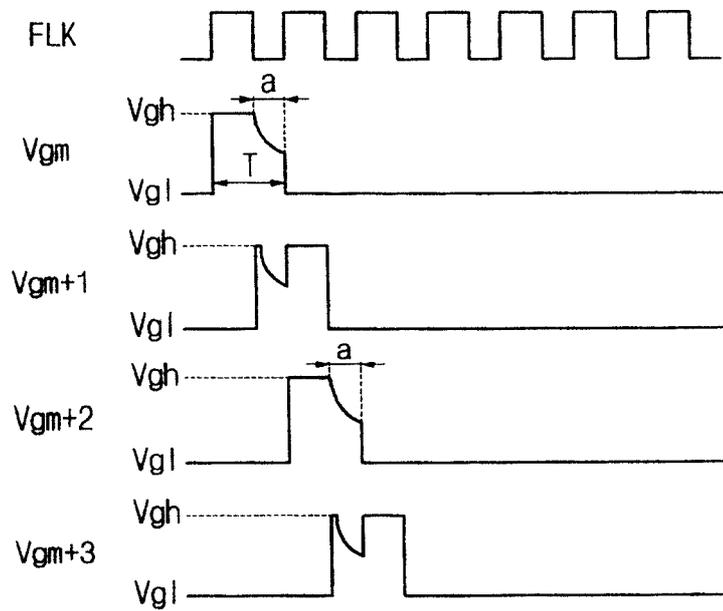


图 4

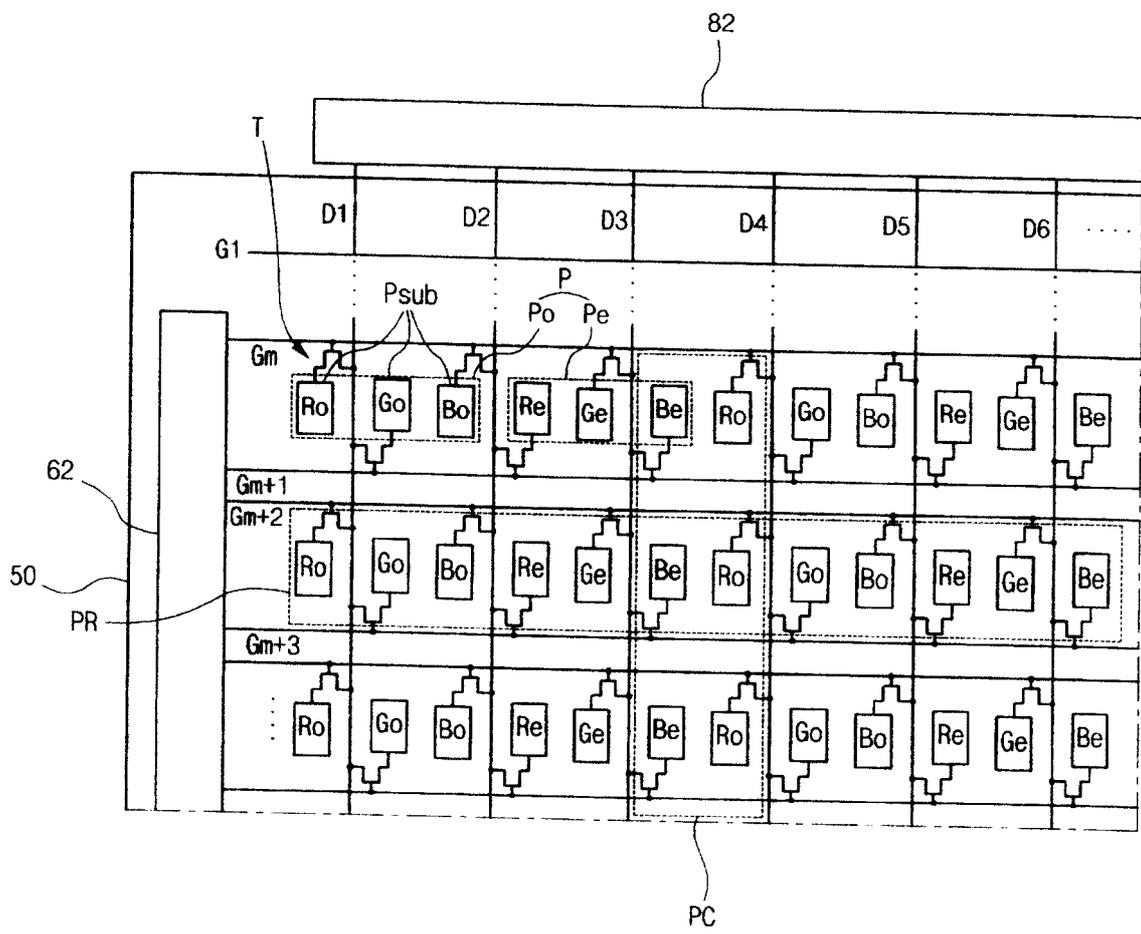


图 5

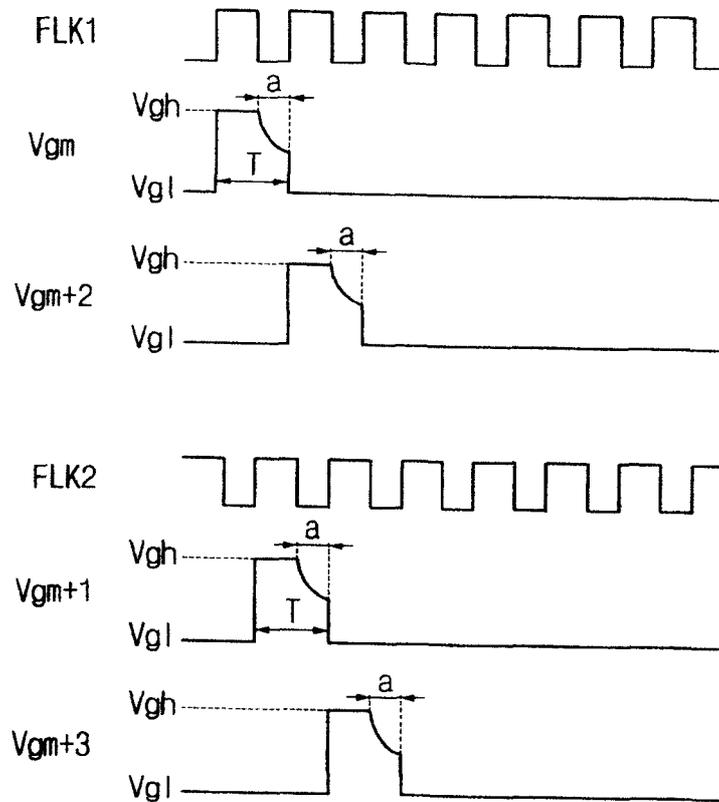


图 6

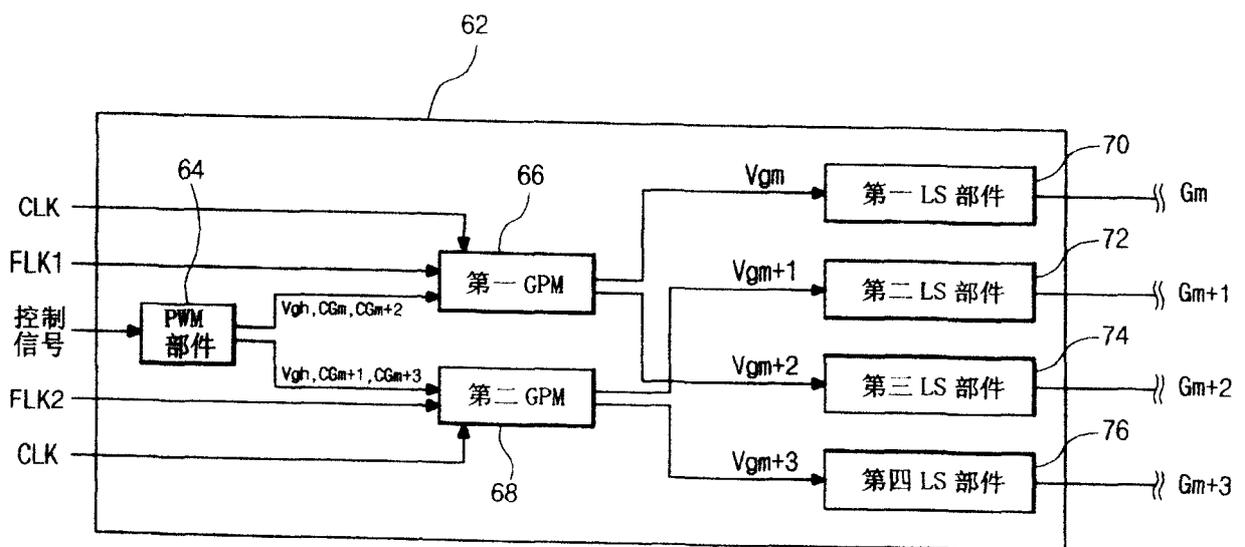


图 7

专利名称(译)	液晶显示器件及其驱动方法		
公开(公告)号	CN100501513C	公开(公告)日	2009-06-17
申请号	CN200610168049.3	申请日	2006-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李珉京		
发明人	李珉京		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G2320/0247 G09G2320/0233 G09G3/3696 G09G3/3677 G09G2300/0426 B63J2/12 B63J2003/002 B63J2003/043		
代理人(译)	徐金国		
审查员(译)	李晴晴		
优先权	1020060025222 2006-03-20 KR		
其他公开文献	CN101042479A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示器件，其包括：具有矩阵形式的像素行和像素列的液晶面板；该液晶面板上的第m、(m+1)、(m+2)和(m+3)条栅线，其中m为自然数；与该第m、(m+1)、(m+2)和(m+3)条栅线交叉的数据线；产生数据信号、控制信号、第一闪烁信号和第二闪烁信号的时序控制器；利用第一闪烁信号产生第m和(m+2)个栅信号并利用第二闪烁信号产生第(m+1)和(m+3)个栅信号的栅驱动器，该第m和(m+2)个栅信号分别被提供给第m和(m+2)条栅线，并且第(m+1)和(m+3)个栅信号分别被提供给第(m+1)和(m+3)条栅线，其中第m、(m+1)、(m+2)和(m+3)个栅信号依次延迟半个周期；以及利用数据信号和控制信号产生图像信号并将该图像信号提供给数据线的数据驱动器。

